

**SiC MOSFET 応用 3 相インバーター
デザインガイド**

RD220-DGUIDE-02

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
2. 使用部品	4
2.1. SiC MOSFET TW045Z120C/TW045N120C	4
2.2. ドライバーカップラー TLP5774H	5
2.3. アイソレーションアンプ TLP7820	6
2.4. コンパレーター TC75W59FU	7
3. インバーターとは	8
3.1. インバーターの動作	8
4. 回路設計	10
4.1. 絶縁電源回路	11
4.2. SiC MOSFET ゲート駆動回路	13
4.3. センサー回路の構成要素	15
4.3.1. 絶縁増幅回路	15
4.3.2. 差動増幅回路	16
4.4. 相電流センサー回路	17
4.5. バス電流センサー回路	18
4.6. バス電圧センサー回路	19
4.7. 温度センサー回路	20
4.8. 異常検出回路	21
4.8.1. 相電流異常検出	22
4.8.2. バス電流異常検出	23
4.8.3. バス電圧異常検出	24
4.8.4. 温度異常検出	24

1. はじめに

本デザインガイド（以下、本ガイド）ではSiC MOSFET応用3相インバーター（以下、本インバーター）の設計について解説します。

産業用途で用いられる誘導モーターや同期モーターの駆動には3相インバーターが使用されます。AC 400 Vを出力する場合は従来スイッチング素子として耐圧1200 V程度のIGBTが使用されることが一般的でした。しかしながら、近年開発が進むSiC（炭化ケイ素）を使用したSiC MOSFETは、従来のSi（ケイ素）を使用したMOSFETよりも耐圧を高めつつオン抵抗を低減することが可能になり、インバーターの効率向上を目的に1200 V系IGBTに代わるスイッチング素子として1200 V系SiC MOSFETの採用・検討が始まっています。

本インバーターではSiC MOSFETである[TW045Z120C](#)（TO-247-4L(X)パッケージ）あるいは[TW045N120C](#)（TO-247パッケージ）を使用することで、AC 440 Vモーターが駆動可能な効率の高いインバーターを実現します。ゲートドライバーとして[TLP5774H](#)を使用し、高速な絶縁ゲート駆動を実現しています。またアイソレーションアンプ [TLP7820](#)を使用することで、モーターの相電流センサーやバス電圧センサーなどの絶縁センサーを実現しています。

2. 主な使用部品

本インバーターの使用製品を紹介します。当社ではパワー半導体、ドライバーカプラー、小信号 IC など今回使用した製品をはじめ豊富なラインアップを準備しています。

2.1. SiC MOSFET TW045Z120C/TW045N120C

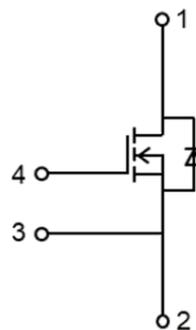
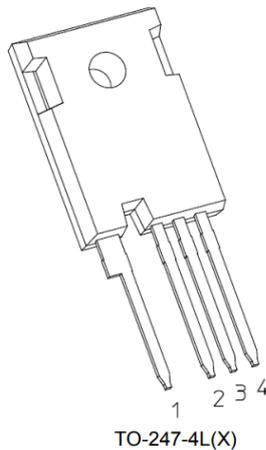
本インバーターではインバーターのスイッチング素子に [TW045Z120C](#) または [TW045N120C](#) を使用しています。

特長

- 第3世代チップデザイン (SiC ショットキーバリアダイオード内蔵)
- 順方向電圧 (ダイオード) が低い: $V_{DSF} = -1.35 \text{ V}$ (標準)
- 高耐圧: $V_{DSS} = 1200 \text{ V}$
- オン抵抗が低い: $R_{DS(ON)} = 45 \text{ m}\Omega$ (標準)
- しきい値が高く誤動作しにくい: $V_{th} = 3.0 \sim 5.0 \text{ V}$ ($V_{DS} = 10 \text{ V}$, $I_D = 6.7 \text{ mA}$)
- 取り扱いが簡単なエンハンスメントタイプ

外観と端子配置

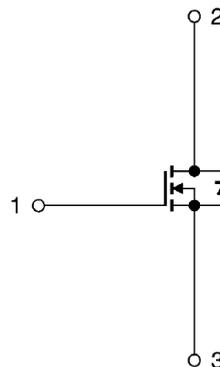
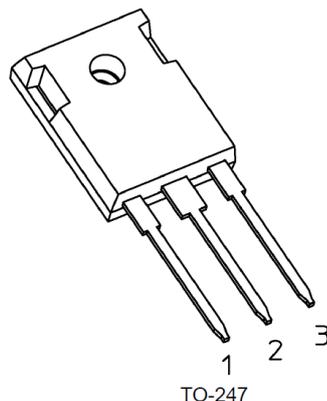
TW045Z120C



1. Drain (heatsink)
2. Source 1
3. Source 2
4. Gate

注: ソース2はゲート入力信号のリターン用としてご使用ください。主電流はソース1を流すように配線パターンを設計してください。

TW045N120C



- 1: Gate
- 2: Drain (heatsink)
- 3: Source

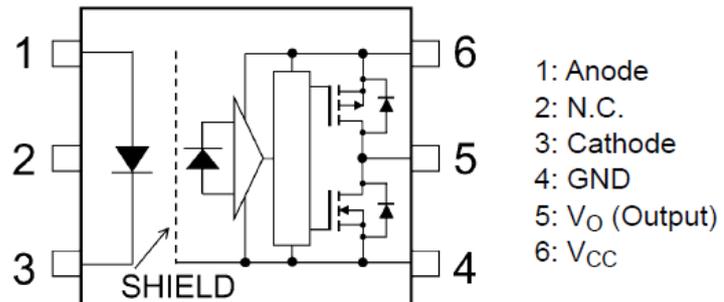
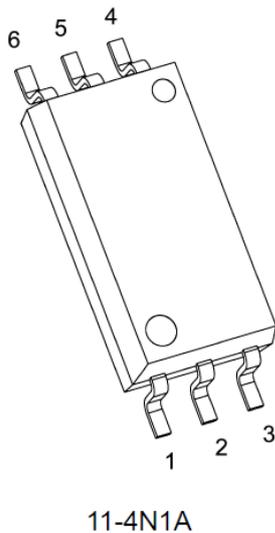
2.2. ドライバークプラー TLP5774H

本インバーターではインバーター回路で用いる SiC MOSFET のゲートドライバーに [TLP5774H](#) を使用しています。

特長

- バッファロジック出力タイプ (トータムポール出力)
- 出力ピーク電流: ± 4.0 A (最大)
- 動作温度範囲: $-40 \sim 125$ °C
- 供給電流: 3 mA (最大)
- 電源電圧: 10~30 V
- スレッシュホールド入力電流: 2 mA (最大)
- 伝搬遅延時間: 150 ns (最大)
- コモンモード過渡特性: ± 35 kV/ μ s (最小)
- 絶縁耐圧: 5000 Vrms (最小)
- 安全規格対応

外観と端子配置



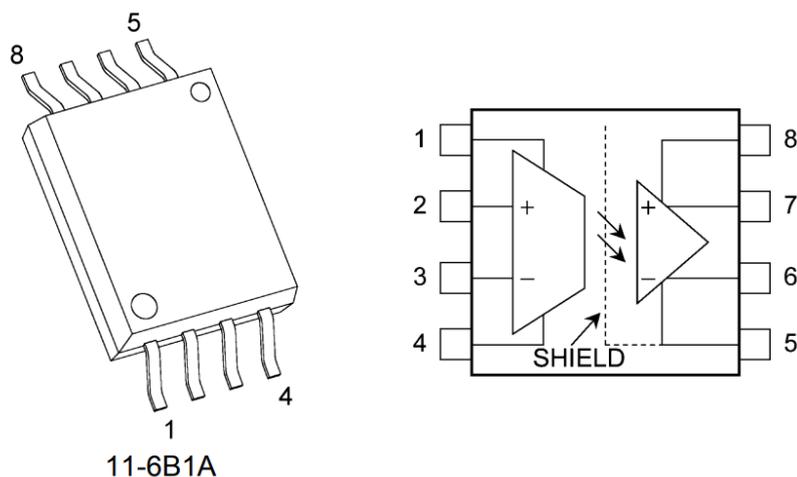
2.3. アイソレーションアンプ TLP7820

本インバーターでは電流センサー、電圧センサーの絶縁センシングに [TLP7820](#) を使用しています。

特長

- ゲイン精度: $\pm 0.5\%$ (ゲインランクBの場合)
- ゲイン周囲温度ドリフト: $0.00012\text{ V/V/}^\circ\text{C}$ (標準)
- 出力非線形アリティ ($V_{IN} = \pm 200\text{ mV}$): 0.02% (標準)
- 入力オフセット電圧: 0.9 mV (標準)
- 出力帯域幅 (-3 dB) : 230 kHz (標準)
- 動作温度範囲: $-40 \sim 105\text{ }^\circ\text{C}$
- コモンモード過渡耐性: $15\text{ kV}/\mu\text{s}$ (最小)
- 安全規格に対応

外観と端子配置



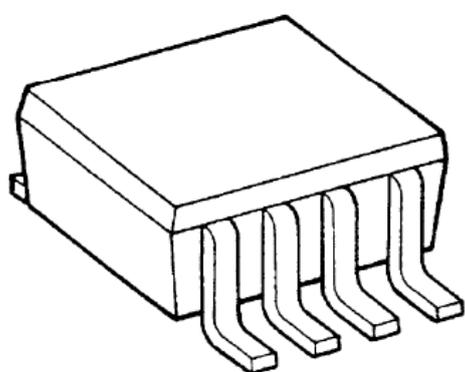
2.4. コンパレータ TC75W59FU

本インバーターでは異常検出用コンパレータに [TC75W59FU](#) を使用しています。

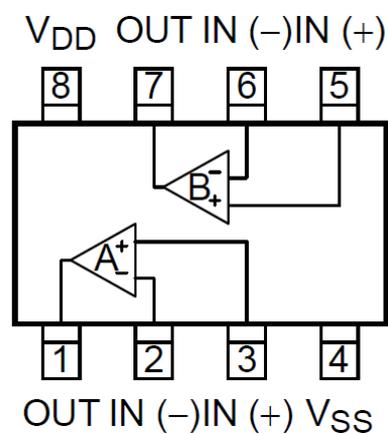
特長

- バイポーラ形の汎用オペアンプに比べ、低電圧動作が可能
 $V_{DD} = \pm 0.9 \sim 3.5 \text{ V}$ or $1.8 \sim 7 \text{ V}$
- バイポーラ形の汎用オペアンプに比べ、低消費電流
 $I_{DD} (V_{DD} = 3 \text{ V 時}) = 20 \mu\text{A}$ (標準)
- 内部位相補償形で外付け素子不要
- 小型パッケージ

外観と端子配置



SSOP8-P-0.65 (SM8)



3. インバーターとは

3.1. インバーターの動作

一般的なインバーター（2レベルインバーター）の構成要素であるハーフブリッジ回路例を図 3.1 に示します。図に示すようにスイッチング素子として上側アームに MOSFET Q_1 、下側アームに MOSFET Q_2 を使用し、バス電圧 E が供給されています。図 3.2 のようにそれぞれ Q_1 、 Q_2 のオン/オフによりインバーター出力 V_{out} には E （バス電圧）、または 0 （GND 電圧）の 2 レベルの電圧が現れます。

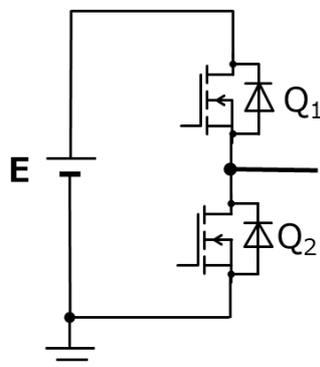


図 3.1 ハーフブリッジ回路例

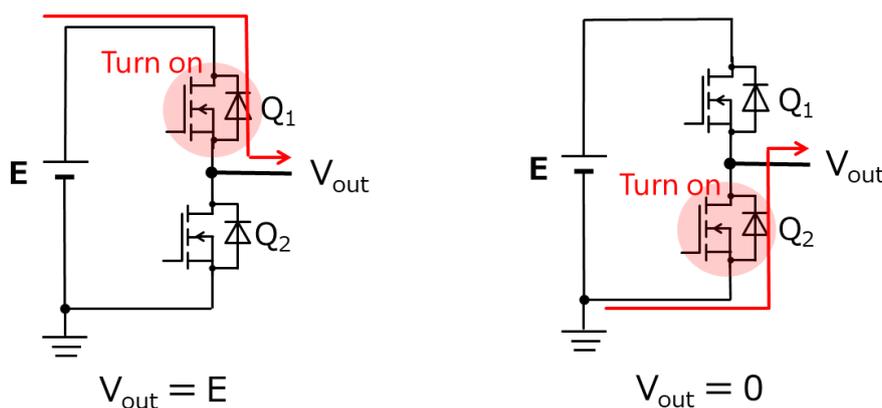


図 3.2 インバーターのスイッチング動作

このスイッチング素子のオン/オフを PWM 制御することで、出力電圧を制御します。正弦波通電時の相電圧出力例を図 3.3 に示します。

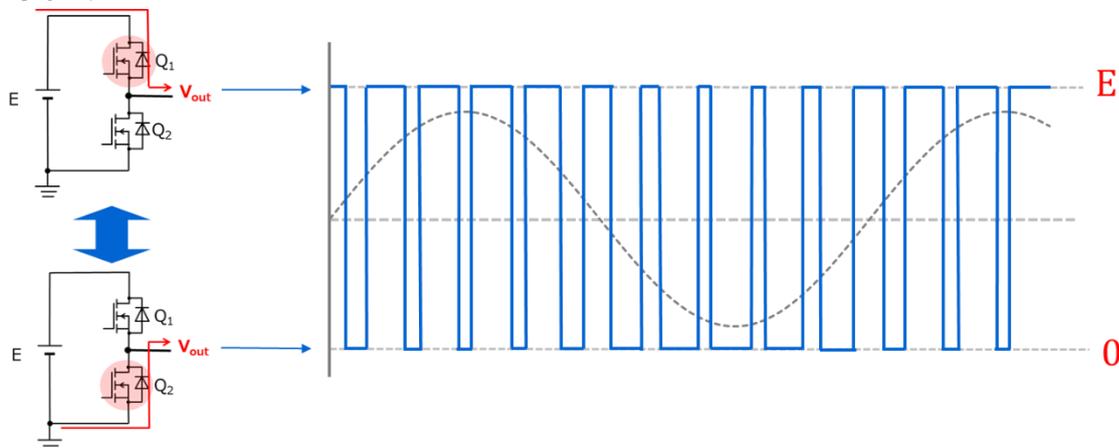


図 3.3 インバーターによる相電圧（正弦波通電）出力例

3相インバーターの構成を図3.4に示します。3相インバーターはハーフブリッジ回路が3回路にて構成された3相フルブリッジ構成であり、各相のスイッチングをPWM制御することにより各相間で120°位相差のある3相交流が出力されます。3相インバーターにおける正弦波通電時の相電圧出力例を図3.5に示します(Q1とQ2のように1組のハーフブリッジ回路のことをレッグ (leg) と呼びます。)

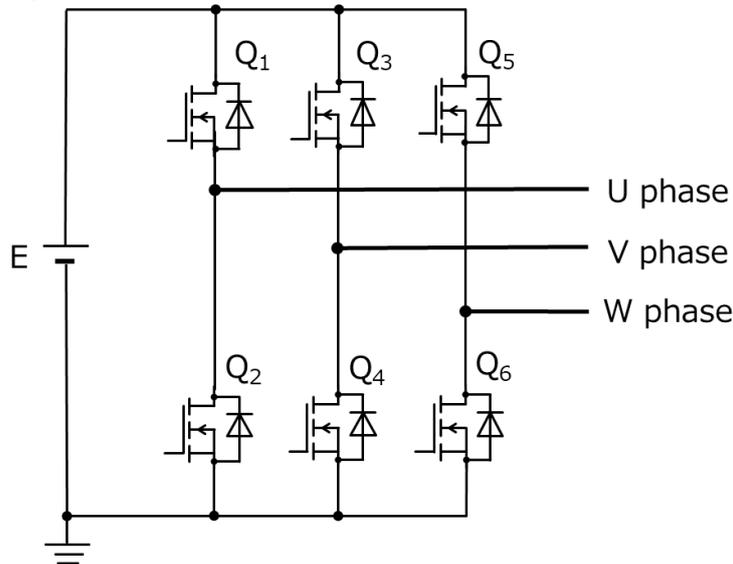


図 3.4 3相インバーターの構成

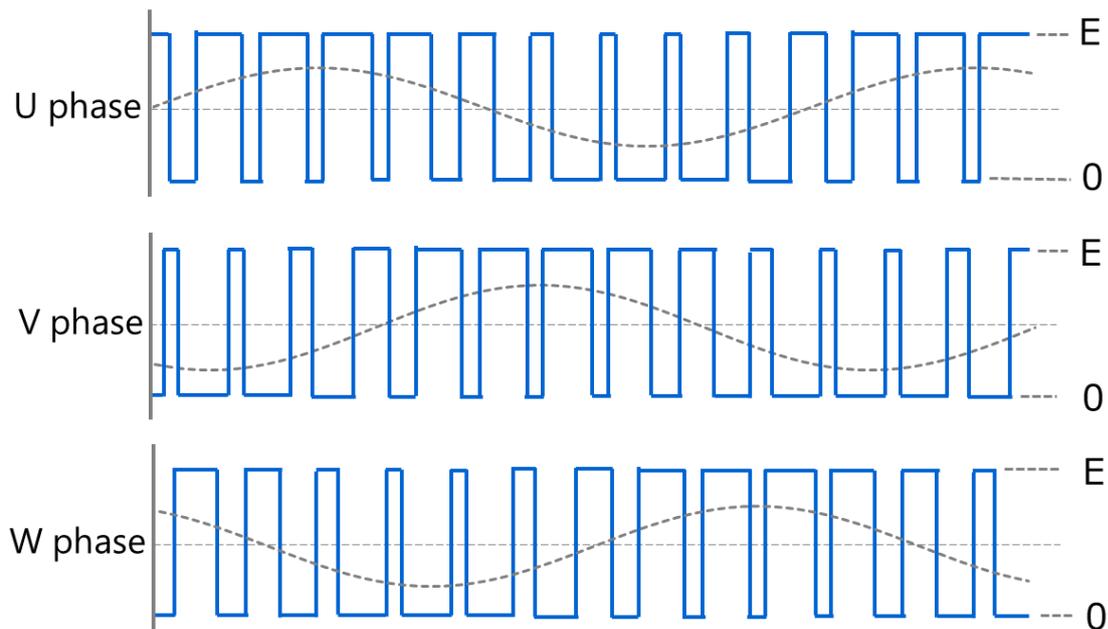


図 3.5 3相インバーターの相電圧 (正弦波通電) 出力例

4. 回路設計

ここでは、回路設計の要点について説明します。回路図については RD220-SCHEMATIC1 (AC-DC 基板), RD220-SCHEMATIC2 (インバーター基板) を、部品表については RD220-BOM1 (AC-DC 基板), RD220-BOM2 (インバーター基板) を参照してください。図 4.1 に本インバーターのインバーター基板のブロック図を示します。

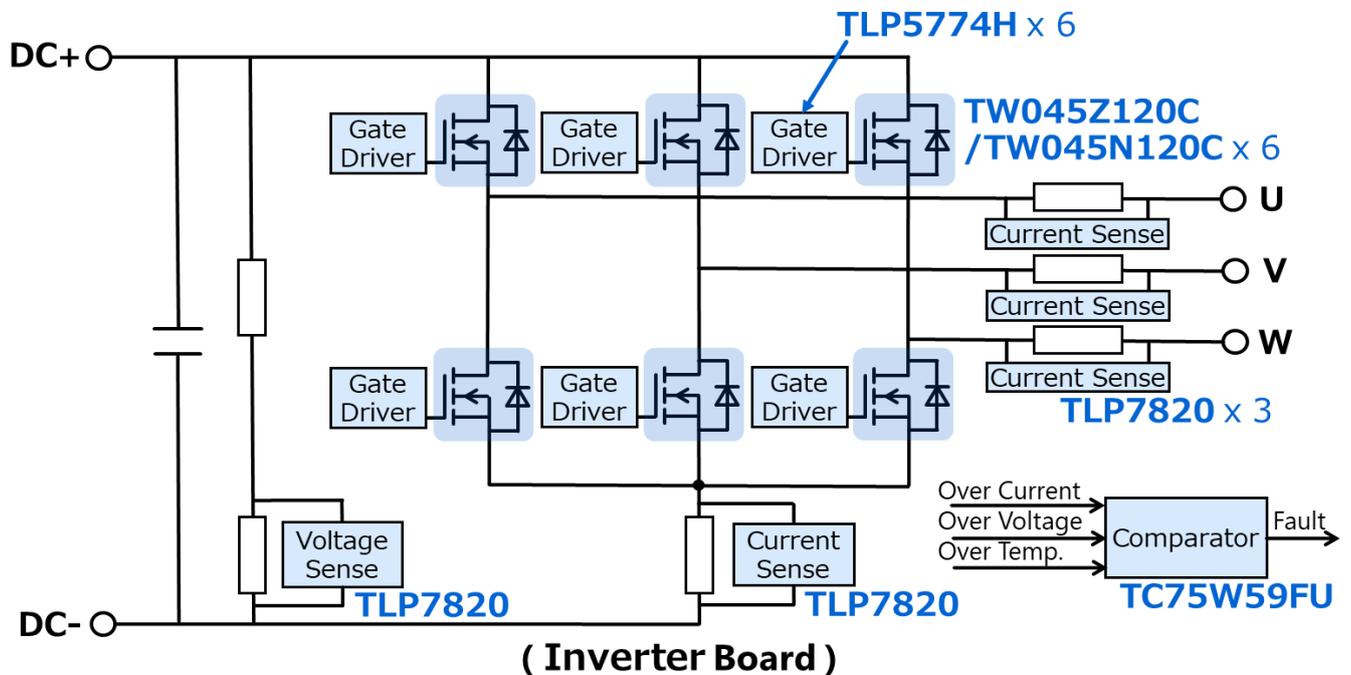


図 4.1 SiC MOSFET 応用 3 相インバーター (インバーター基板) ブロック図

4.1. 絶縁電源回路

本インバーターのインバーター基板は制御電源入力端子（インバーター基板, CN1-CN2）から入力された 20 V 電源をもとに、4 系統の絶縁電源を生成します。インバーターの各相上側アーム MOSFET はスイッチング動作中にソース電位が変化するため、個別にゲートドライバー電源が必要になります。各相下側アームの基準電位は共通のため、U 相上側アーム（ゲート駆動ならびに相電流センサー）、V 相上側アーム（ゲート駆動ならびに相電流センサー）、W 相上側アーム（ゲート駆動ならびに相電流センサー）、ならびに下側アーム（U 相/V 相/W 相のゲート駆動、バス電流センサーならびにバス電圧センサー）用に独立した 4 系統の絶縁電源を実装しています。

図 4.2 に絶縁電源の一次側回路を示します。

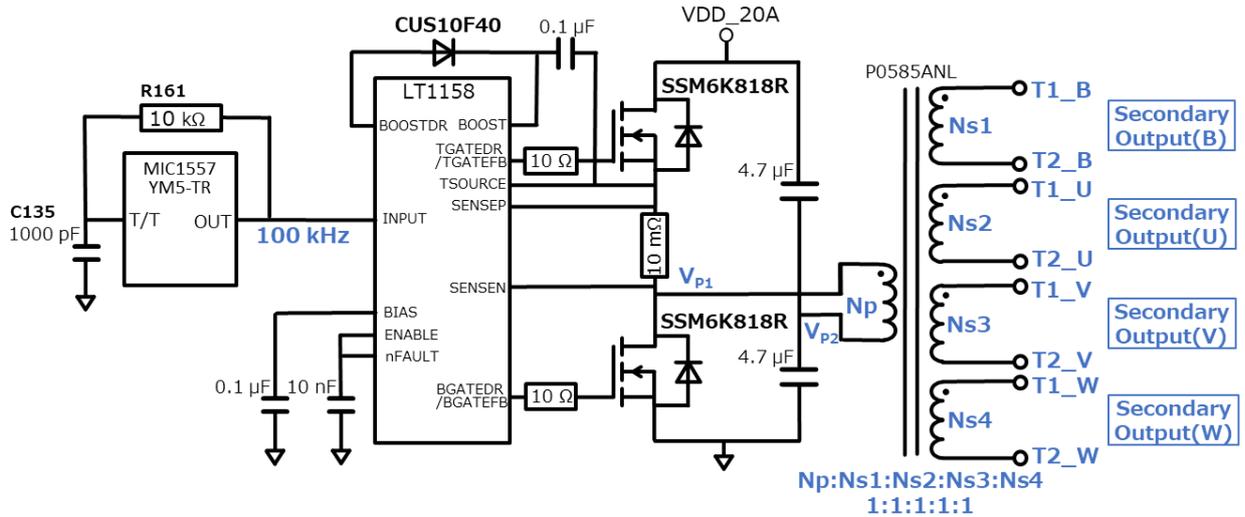


図 4.2 絶縁電源回路（一次側）

ハーフブリッジゲートドライバーLT1158 (ADI 製) により、MOSFET [SSM6K818R](#) で構成されたハーフブリッジを駆動しハーフブリッジ絶縁 DC-DC コンバーターを構成しています。ハーフブリッジのスイッチングには RC 発振器 MIC1557YM5-TR (Microchip 製) を使用しており、接続された抵抗 R161 (10 kΩ), コンデンサーC135 (1000 pF) により 100 kHz, デューティー50%の矩形波が生成され、ハーフブリッジゲートドライバーに入力されます。一次側巻線の両端電位 V_{P1} 、 V_{P2} に関して、 V_{P1} はハーフブリッジのコンプリメンタリースイッチングにより 0 V, 20 V がスイッチングされ、 V_{P2} 側は 4.7 μF のコンデンサー中点電圧である 10 V となるため、絶縁トランス一次側は±10 V の矩形波が発生します。

図 4.3 に 4 系統ある絶縁電源の二次側回路の一つを示します。

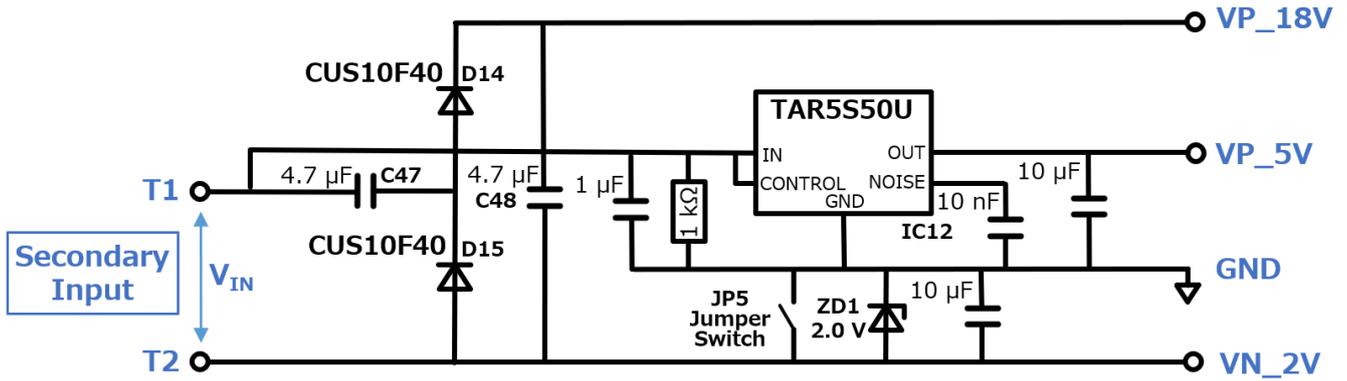


図 4.3 絶縁電源回路 (二次側)

絶縁トランスの巻線比 $N_p:N_s1:N_s2:N_s3:N_s4 = 1:1:1:1:1$ であるためすべての絶縁トランスの 2 次側端子間からは ± 10 V の矩形波出力が得られますが、二次側回路中の C47, C48, D14, D15 により構成された半波倍電圧整流回路により VP_18V, VN_2V 間には電位差 20 V の DC 電圧が生成されます。整流用 D14, D15 は小型のショットキーバリアダイオード [CUS10F40](#) ($V_R = 40$ V(Max.), $I_F = 1$ A (Max.)) を使用しています。二次側入力電圧を 5 V 出力 LDO [TAR5S50U](#) に入力することにより、VP_5V には 5V (GND 基準) の DC 電圧が生成され、各相のセンサー用電源として使用します。

本インバーターでは VN_2V と GND の間にツェナーダイオード ZD1 を配置し、VN_2V の電位を GND より ZD1 のツェナー電圧分だけ低い負電圧とすることを可能にしています (本デザインでは ZD1 にツェナー電圧 2 V の素子を搭載し、VN_2V を -2 V ($(0-2)$ V)、VP_18V を 18 V ($(20-2)$ V) に設定可能)。ジャンパースイッチ JP5 により GND に対する VP_18V, VN_2V の電位を変更可能です。各系統の絶縁電源の GND 電位は SiC MOSFET のソース電位と同電位となるため、この VP_18V, VN_2V が SiC MOSFET のゲート駆動電圧 (V_{GS}) として使用されます。表 4.1 にジャンパースイッチ状態と各絶縁電源の出力電圧の関係を示します。

表 4.1 ジャンパースイッチ状態と絶縁電源出力電圧の関係

ジャンパースイッチ状態	ON (ショート)	OFF (オープン)
VP_18V 電圧 (GND 基準) ならびに SiC MOSFET オン時 V_{GS}	20 V	18 V
VN_2V 電圧 (GND 基準) ならびに SiC MOSFET オフ時 V_{GS}	0 V	-2 V
VP_5V 電圧 (GND 基準)	5 V	5 V

4.2. SiC MOSFET ゲート駆動回路

SiC MOSFET ゲート駆動回路を図 4.4 に示します。同様のゲート駆動回路が各 SiC MOSFET に対し計 6 回路実装されています。ゲート駆動にはドライバーカプラー [TLP5774H](#) を使用しており、コントローラなど低圧側と SiC MOSFET など高圧側は電氣的に絶縁されています。TLP5774H の一次側発光素子のローサイドスイッチとして MOSFET [SSM3K15AFU](#) が MCU などコントローラからのゲート制御信号によりオン/オフ制御されます。SSM3K15AFU がオンすると TLP5774H の一次側発光素子がオンし、ゲートドライバーの出力が H となります。TLP5774H の真理値表を表 4.2 に示します。

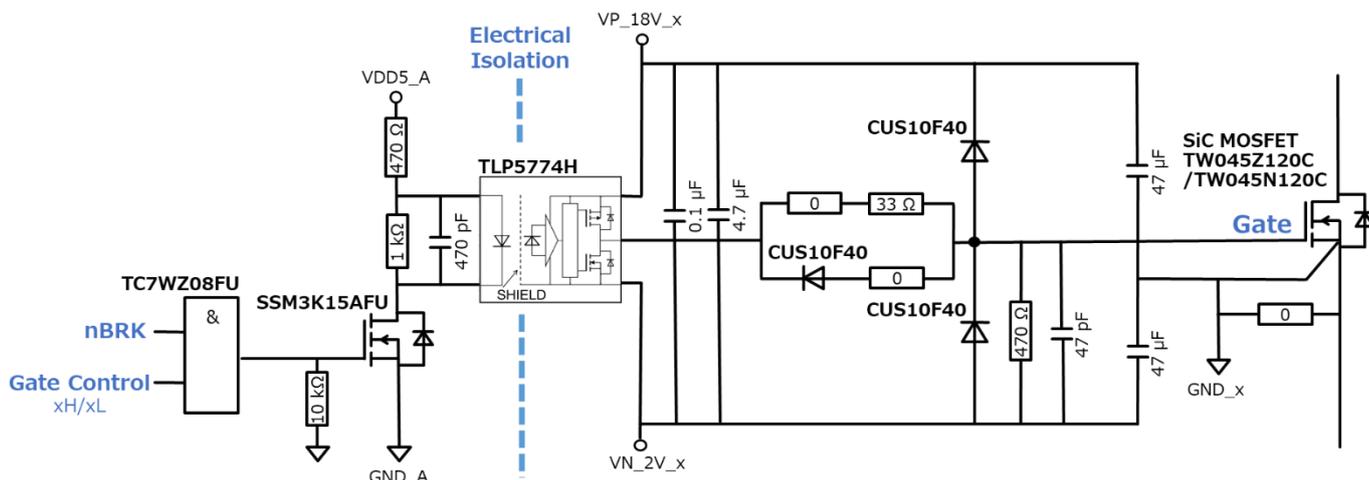
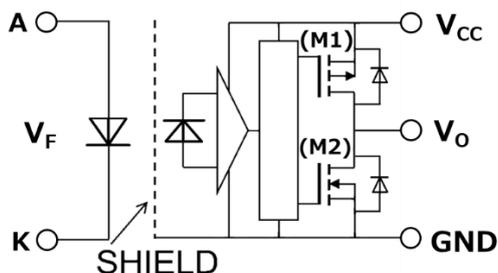


図 4.4 SiC MOSFET ゲート駆動回路

表 4.2 ドライバークプラー-TLP5774H 真理値表

Input	LED	M1	M2	V _o
H	ON	ON	OFF	H (≈V _{CC})
L	OFF	OFF	ON	L (≈GND)



4.3. センサー回路の構成要素

4.3.1. 絶縁増幅回路

本インバーターの相電流・バス電流・バス電圧を検出する各センサー回路は、センシングを行う高圧側とセンシング結果をコントローラなどへ伝達する低圧側とは電氣的に絶縁されています。高圧側でセンシングしたアナログ値を電氣的に絶縁して低圧側に伝えるためにアイソレーションアンプが用いられます。TLP7820は、アナログ信号を入力とし、アナログ信号を出力とする光結合型アイソレーションアンプです。TLP7820は、1次側入力 (V_{IN}) - 2次側出力 (V_{OUT}) 間にLED-フォトダイオードによる光伝送機能を備え、その光伝送信号をデジタル符号化することで、高精度なアナログ信号絶縁伝送を実現しています。図 4.7 に TLP7820 の機能ブロック図を示します。1次側のアナログ入力信号はデルタ・シグマ A/D 変換回路によりデジタル符号化され、LED により 2次側へ光伝送されます。2次側では、信号をフォトダイオードで受信し、トランスインピーダンスアンプ、デコーダー回路により復調し、D/A 変換回路と LPF を介してアナログ出力されます。1次側、2次側電源間は絶縁されているため、異なる基準電位の信号検出、コモンモード雑音混入防止などにも使用されます。

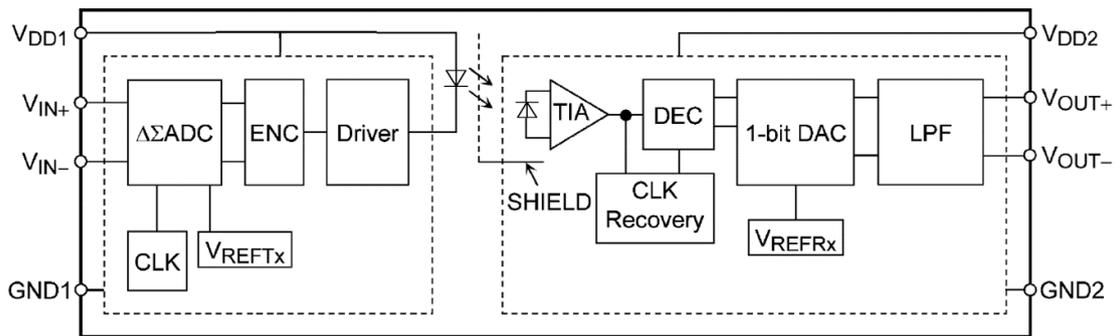


図 4.7 アイソレーションアンプ TLP7820 内部ブロック図

図 4.8 に TLP7820 の入出力特性を示します。 V_{IN+} 、 V_{IN-} 間の差動動電圧入力に対して以下式の通りゲイン 8.2 倍 (Typ.) の増幅をして V_{OUT+} 、 V_{OUT-} 間に差動電圧出力することができます。

$$V_{OUT+} - V_{OUT-} = 8.2 \cdot (V_{IN+} - V_{IN-}) \quad (4-1)$$

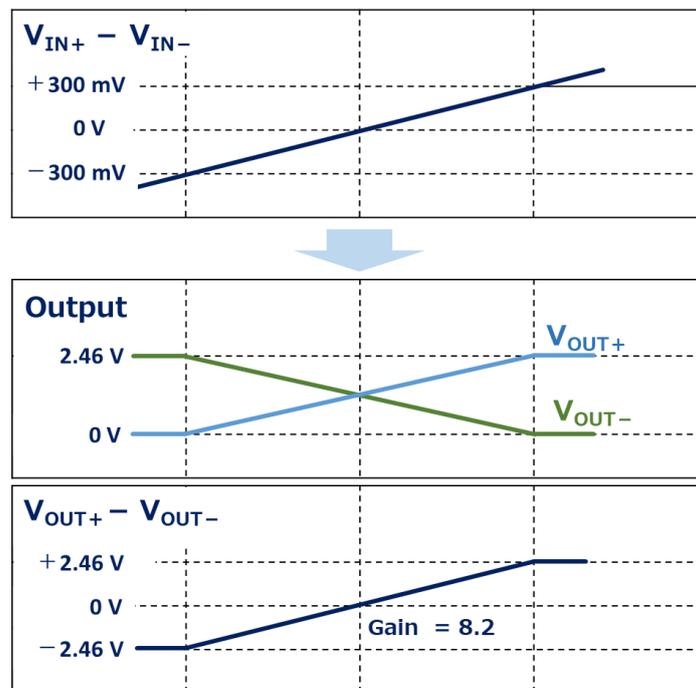


図 4.8 アイソレーションアンプ TLP7820 入出力特性

4.3.2. 差動増幅回路

本インバーターの相電流センサー、バス電流センサー、バス電圧センサーで使用されている差動増幅回路について説明します。図 4.9 に示されたオペアンプを用いた差動増幅回路を考えます。

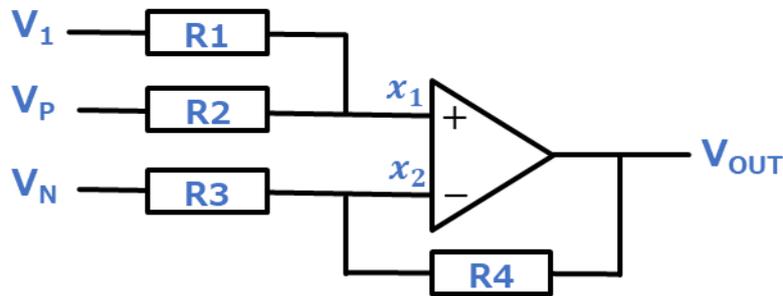


図 4.9 差動増幅回路の例

x_1 ならびに x_2 の電位はそれぞれ以下の通り表されます。

$$x_1 = V_P + (V_1 - V_P) \frac{R_2}{R_1 + R_2}$$

$$x_2 = V_N + (V_{OUT} - V_N) \frac{R_3}{R_3 + R_4}$$

オペアンプ回路においてはオペアンプの+入力と-入力は同電位になると考えるため（イマジナリーショート）以下の式が成り立ちます。

$$x_1 = x_2$$

以上の式から

$$V_P + (V_1 - V_P) \frac{R_2}{R_1 + R_2} = V_N + (V_{OUT} - V_N) \frac{R_3}{R_3 + R_4}$$

ここで

$$R_1 = R_4, \quad R_2 = R_3$$

とした場合には

$$V_{OUT} = \frac{R_1}{R_2} (V_P - V_N) + V_1 \quad (4-2)$$

となるため、この回路は V_P 、 V_N 間の電位差をゲイン R_1/R_2 倍で増幅し、オフセット電圧 V_1 を加える差動増幅器として動作します。

4.4. 相電流センサー回路

図 4.10 に相電流センサー回路を示します。シャント抵抗に流れる電流を絶縁増幅回路ならびに差動増幅回路により電圧変換し、コントローラ（ADU:CN3-36ピン、ADV:CN3-38ピン、ADW:CN3-40ピン）ならびに異常検出回路に各相の相電流センサー電圧 V_{ADx} （実際には V_{ADU} 、 V_{ADV} 、 V_{ADW} ）が絶縁出力されます。本インバーターでは U、V、W 各相の計 3 相の相電流センサー回路を実装していますが、一般的に 3 相インバーターの出力電流の総和は 0 となるため、2 相の相電流センサーのみ実装されることもあります。

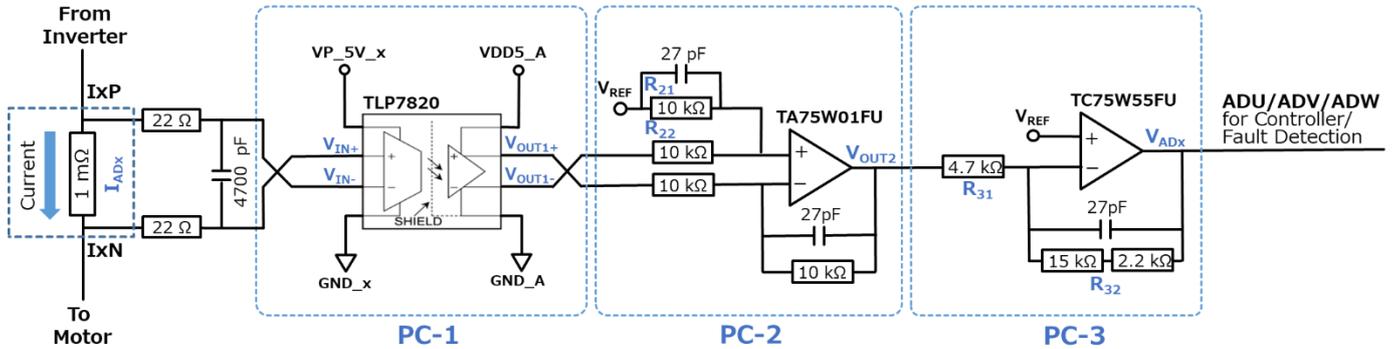


図 4.10 相電流センサー回路

相電流センサー回路は絶縁増幅回路 (PC-1)、差動増幅回路 (PC-2)、反転増幅回路 (PC-3) で構成されます。インバーターからモーター方向の電流を I_{ADx} とすると、シャント抵抗として $1 \text{ m}\Omega$ の抵抗を使用しているため

$$V_{IN+} - V_{IN-} = -1.00 \times 10^{-3} \cdot I_{ADx}$$

となります。絶縁増幅回路 (PC-1) では式 (4-1) より

$$V_{OUT1+} - V_{OUT1-} = 8.2 \cdot (V_{IN+} - V_{IN-})$$

となります。また、差動増幅回路 (PC-2) では式 (4-2) より

$$\begin{aligned} V_{OUT2} &= \frac{R_{21}}{R_{22}} \cdot -(V_{OUT1+} - V_{OUT1-}) + V_{REF} \\ &= \frac{10 \times 10^3}{10 \times 10^3} \cdot -(V_{OUT1+} - V_{OUT1-}) + V_{REF} \\ &= -(V_{OUT1+} - V_{OUT1-}) + V_{REF} \end{aligned}$$

となります。また、反転増幅回路 (PC-3) では

$$\begin{aligned} V_{ADx} &= -\frac{R_{32}}{R_{31}} \cdot (V_{OUT2} - V_{REF}) + V_{REF} \\ &= -\frac{(15 + 2.2) \times 10^3}{4.7 \times 10^3} \times (V_{OUT2} - V_{REF}) + V_{REF} \\ &\cong -3.66 \times (V_{OUT2} - V_{REF}) + V_{REF} \end{aligned}$$

となります。以上の式ならびに $V_{REF} = 2.5 \text{ V}$ から、相電流センサー出力電圧 V_{ADx} は

$$\begin{aligned} V_{ADx} &\cong -8.2 \cdot 3.66 \cdot 1.00 \times 10^{-3} \cdot I_{ADx} + V_{REF} \\ &\cong -30 \times 10^{-3} \cdot I_{ADx} + 2.5 \end{aligned} \tag{4-3}$$

となり、 $I_{ADx} 1 \text{ A}$ につき -30 mV の電圧にオフセット電圧 2.5 V が加わったセンサー出力が得られます。

4.5. バス電流センサー回路

図 4.11 にバス電流センサー回路を示します。シャント抵抗に流れるバス電流（インバーター全レッグ電流）は絶縁増幅回路ならびに差動増幅回路により電圧変換され、異常検出回路にバス電流センサー電圧 V_{ADB} が絶縁出力されます。

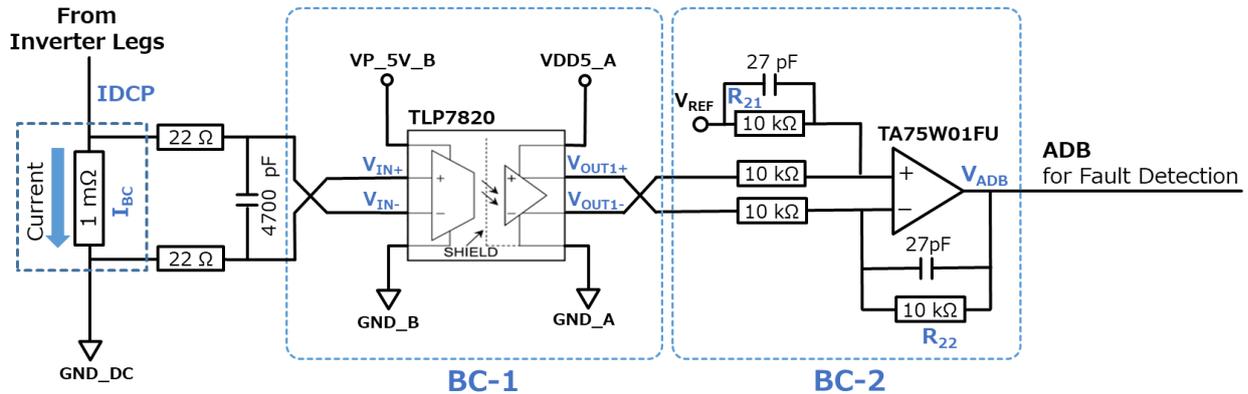


図 4.11 バス電流センサー回路

バス電流センサー回路は絶縁増幅回路（BC-1）、差動増幅回路（BC-2）で構成されます。インバーター全レッグから GND_DC 方向の電流を I_{ADB} とすると、シャント抵抗として $1\text{ m}\Omega$ の抵抗を使用しているため

$$V_{IN+} - V_{IN-} = -1.00 \times 10^{-3} \cdot I_{ADB}$$

となります。絶縁増幅回路（BC-1）では式（4-1）より

$$V_{OUT1+} - V_{OUT1-} = 8.2 \cdot (V_{IN+} - V_{IN-})$$

となります。また、差動増幅回路（BC-2）では式（4-2）より

$$\begin{aligned} V_{OUT2} &= \frac{R_{21}}{R_{22}} \cdot -(V_{OUT1+} - V_{OUT1-}) + V_{REF} \\ &= \frac{10 \times 10^3}{10 \times 10^3} \cdot -(V_{OUT1+} - V_{OUT1-}) + V_{REF} \\ &= -(V_{OUT1+} - V_{OUT1-}) + V_{REF} \end{aligned}$$

となります。以上の式ならびに $V_{REF} = 2.5\text{ V}$ から、バス電流センサー出力電圧 V_{ADB} は

$$\begin{aligned} V_{ADB} &= 8.2 \cdot 1.00 \times 10^{-3} \cdot I_{ADB} + V_{REF} \\ &= 8.2 \times 10^{-3} \cdot I_{ADB} + 2.5 \end{aligned} \tag{4-4}$$

となり、 I_{ADB} 1 A につき 8.2 mV の電圧にオフセット電圧 2.5 V が加わったセンサー出力が得られます。

4.6. バス電圧センサー回路

図 4.12 にバス電圧センサー回路を示します。抵抗分圧されたバス電圧は絶縁増幅回路ならびに差動増幅回路により電圧変換され、コントローラ（CN3-26 ピン:VDC）ならびに異常検出回路にバス電圧センサー電圧 V_{VDC} が絶縁出力されます。

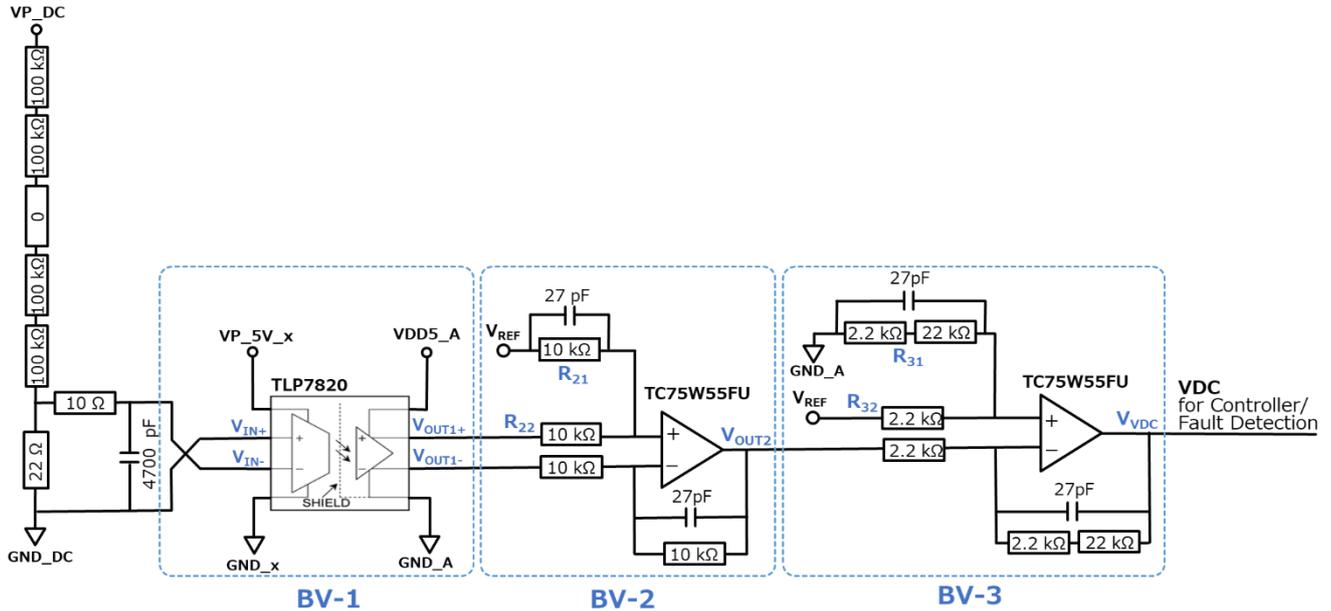


図 4.12 バス電圧センサー回路

バス電圧センサー回路は絶縁増幅回路 (BV-1)、差動増幅回路 (BV-2、BV-3) で構成されます。バス電圧を VP_DC とすると、分圧抵抗比により

$$V_{IN+} - V_{IN-} = -\frac{22}{40000 + 22} \cdot VP_DC$$

となります。絶縁増幅回路 (BV-1) では式 (4-1) より

$$V_{OUT1+} - V_{OUT1-} = 8.2 \cdot (V_{IN+} - V_{IN-})$$

となります。また、差動増幅回路 (BV-2) では式 (4-2) より

$$\begin{aligned} V_{OUT2} &= \frac{R_{21}}{R_{22}} (V_{OUT1+} - V_{OUT1-}) + V_{REF} \\ &= \frac{10 \times 10^3}{10 \times 10^3} (V_{OUT1+} - V_{OUT1-}) + V_{REF} \\ &= (V_{OUT1+} - V_{OUT1-}) + V_{REF} \end{aligned}$$

となります。また、差動増幅回路 (BV-3) では式 (4-2) より

$$\begin{aligned} V_{VDC} &= \frac{R_{31}}{R_{32}} (V_{REF} - V_{OUT2}) - 0 \\ &= \frac{(2.2 + 22) \times 10^3}{2.2 \times 10^3} \cdot 8.2 \cdot \frac{22}{40000 + 22} \cdot VP_DC \\ &\cong 4.96 \times 10^{-3} \cdot VP_DC \end{aligned} \tag{4-5}$$

となり、 VP_DC 1 V につき 4.96 mV のバス電圧センサー出力が得られます。

4.7. 温度センサー回路

図 4.13 に温度センサー回路を示します。本インバーターで温度測定が必要な部分 2 箇所に NTC サーミスター-TH_HS (SiC MOSFET ヒートシンク温度測定用)、ならびに TH_RY (AC-DC 基板の突入電流防止リレー温度測定用) を使用して温度を測定します。それぞれの NTC サーミスターの抵抗分圧 V_{TH_HS} 、 V_{TH_RY} は異常検出回路に、また TH_HS についてはオペアンプにより増幅されたセンサー電圧がコントローラー (CN3-24 ピン:THM1) に出力されます。NTC サーミスターは温度上昇により抵抗値が低くなる性質があるため、温度センサー出力電圧は温度上昇によって低くなります。

本インバーターでは NTC サーミスターとして 25 °C 抵抗値 10 kΩ、B 定数 3988 K の B57703M0103A017 (TDK 製) を使用します。センサーのリードはインバーター基板のスルーホール J1-J2 間 (TH_HS の場合)、または J3-J4 間 (TH_RY の場合) に接続します。

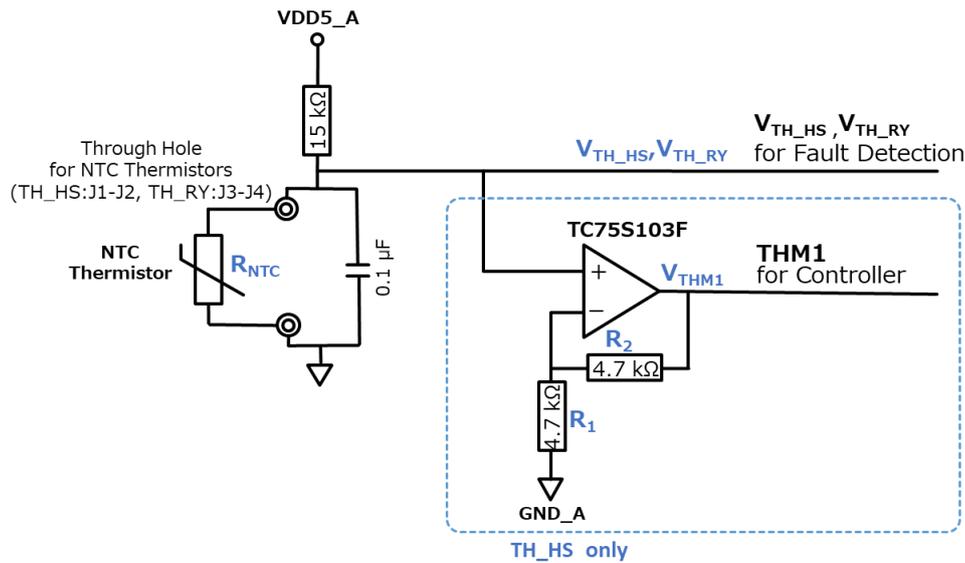


図 4.13 温度センサー回路

NTC サーミスターの抵抗値を R_{NTC} 、異常検出回路に出力される、温度センサー出力を V_{TH_xx} (実際には V_{TH_HS} ならびに V_{TH_RY}) とすると、

$$V_{TH_XX} = 5.0 \cdot \frac{R_{NTC}}{R_{NTC} + 15 \times 10^3} \quad (4-6)$$

となります。コントローラーに出力される温度センサー出力 V_{THM1} は上記抵抗分圧をオペアンプ [TC75S103F](#) による非反転増幅回路により増幅され、

$$\begin{aligned} V_{THM1} &= \frac{R_1 + R_2}{R_1} \cdot V_{TH_HS} \\ &= \frac{4.7 \times 10^3 + 4.7 \times 10^3}{4.7 \times 10^3} \cdot 5.0 \cdot \frac{R_{NTC}}{R_{NTC} + 15 \times 10^3} \\ &= 10.0 \cdot \frac{R_{NTC}}{R_{NTC} + 15 \times 10^3} \end{aligned} \quad (4-7)$$

となります。

4.8. 異常検出回路

異常検出回路は前述した相電流センサー回路、バス電流センサー回路、バス電圧センサー回路、温度センサー回路から出力されるセンサー電圧をコンパレーターにてしきい値比較することにより、異常を検出します。図 4.14 に異常検出回路を示します。しきい値比較には CMOS コンパレーター [TC75W59FU](#) を使用しており、オープンドレイン出力のため異常要因のうち一つでも異常を検出すると異常検出出力 (nEMG) に L レベルが出力されます。nEMG に L レベルが出力されると、SiC MOSFET のゲート信号はすべてオフになります。すべての異常要因が正常に復帰すると、nEMG に H レベルが出力されます。

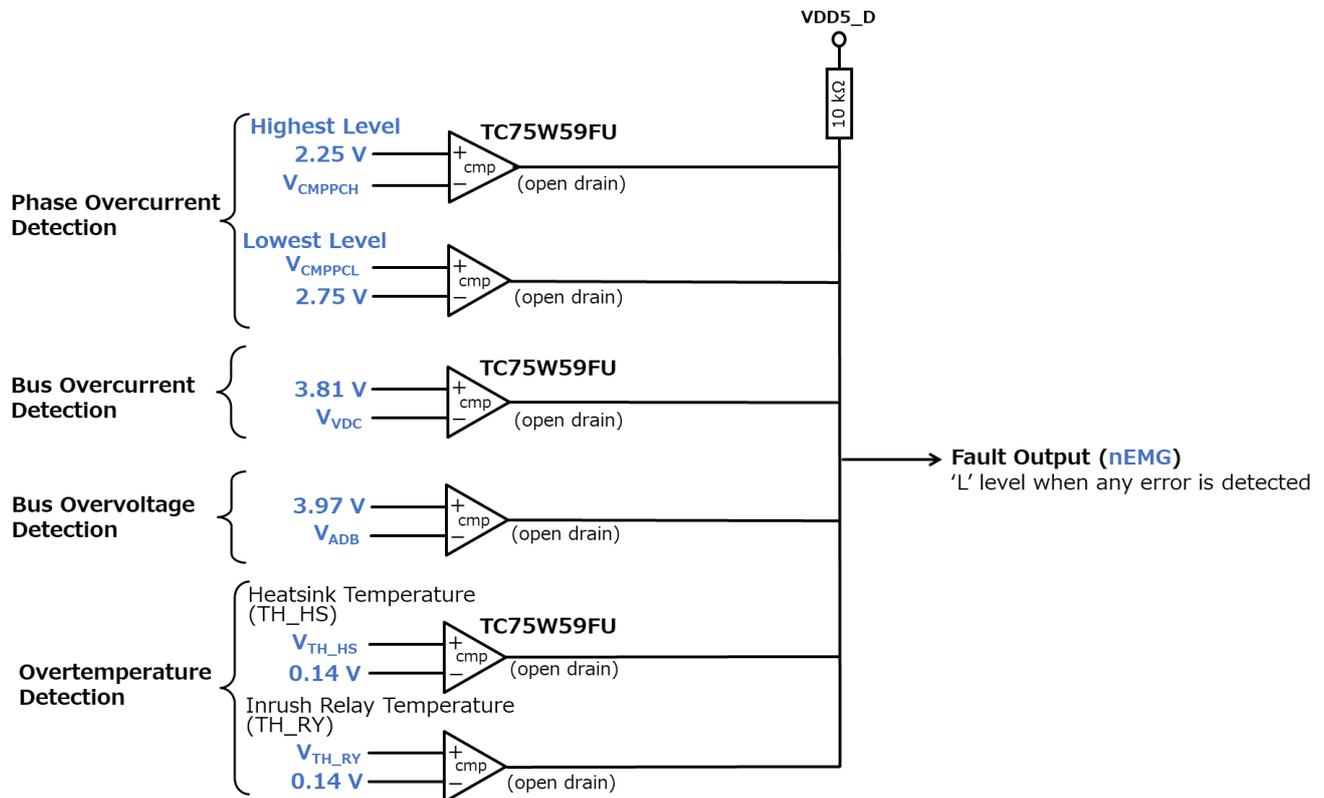


図 4.14 異常検出回路

4.8.1. 相過電流異常検出

図 4.15 に相過電流異常検出における分圧回路を示します。この回路では各相の相電流をコンパレータで比較するのではなくダイオード 1SS389 を用いて生成された各相の相電流センサー最高電圧の抵抗分圧、ならびに各相の相電流センサー最低電圧の抵抗分圧をコンパレータでしきい値比較することで、必要なコンパレータの数を削減しています。

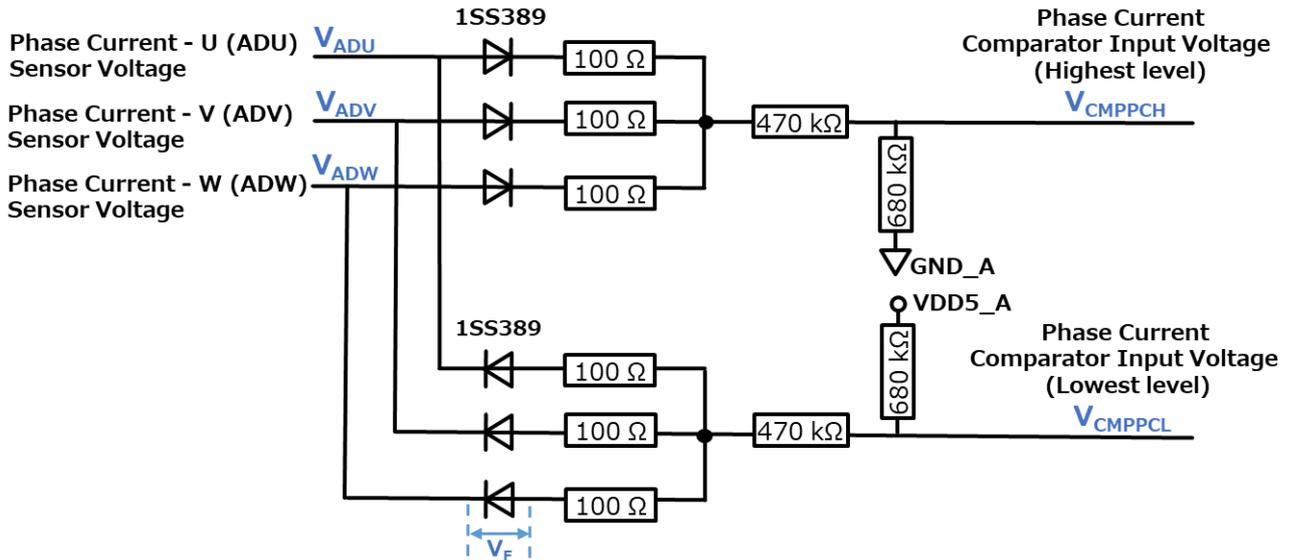


図 4.15 相過電流異常検出における分圧回路

相電流センサー最高電圧のコンパレータのしきい値電圧 V_{CMP} は 5 V 電圧を 33 k Ω と 27 k Ω で分圧しているため以下の通り求められます。

$$V_{CMP} = 5.0 \times \frac{27 \times 10^3}{33 \times 10^3 + 27 \times 10^3} = 2.25 \text{ (V)}$$

コンパレータの+入力側にしきい値電圧 V_{CMP} が、コンパレータの-入力側に相電流センサー最高電圧分圧 V_{CMPPCH} が接続されているため、以下の条件になった時に異常を検出します。

$$V_{CMPPCH} > V_{CMP} = 2.25 \text{ (V)}$$

$V_{CMPPCH} = 2.25 \text{ V}$ の時の各相の相電流センサー電圧出力 V_{ADx} は、微小電流領域のダイオード電圧降下 V_F を 50 mV とすると以下の通り求められます。

$$V_{ADx} = 2.25 + \frac{2.25}{680 \times 10^3} (470 \times 10^3 + 100) + 50 \times 10^{-3} \cong 3.86 \text{ (V)}$$

この時の相電流 I_{ADx} は式 (4-3) より

$$I_{ADx} \cong \frac{(V_{ADx} - 2.5)}{-30 \times 10^{-3}} \cong \frac{(3.86 - 2.5)}{-30 \times 10^{-3}} \cong -45 \text{ (A)}$$

となるため、相電流 I_{ADU} 、 I_{ADV} 、 I_{ADW} のうち一つでも -45 A 以下になると異常検出出力 (nEMG) に L レベルが出力されます。

同様に相電流センサー最低電圧のコンパレーターのしきい値電圧 V_{CMP} は 5 V 電圧を 27 k Ω と 33 k Ω で分圧しているため以下の通り求められます。

$$\begin{aligned} V_{CMP} &= 5.0 \times \frac{33 \times 10^3}{27 \times 10^3 + 33 \times 10^3} \\ &= 2.75 \text{ (V)} \end{aligned}$$

コンパレーターの+入力側に相電流センサー最低電圧分圧 V_{CMPPCL} が、コンパレーターの-入力側にしきい値電圧 V_{CMP} が接続されているため、以下の条件になった時に異常を検出します。

$$V_{CMPPCL} < V_{CMP} = 2.75 \text{ (V)}$$

$V_{CMPPCL} = 2.75 \text{ V}$ の時の各相の相電流センサー電圧出力 V_{ADx} は、微小電流領域のダイオード電圧降下 V_F を 50 mV とすると以下の通り求められます。

$$\begin{aligned} V_{ADx} &= 2.75 - \frac{(5 - 2.75)}{680 \times 10^3} (470 \times 10^3 + 100) - 50 \times 10^{-3} \\ &\cong 1.14 \text{ (V)} \end{aligned}$$

この時の相電流 I_{ADx} は式 (4-3) より

$$\begin{aligned} I_{ADx} &\cong \frac{(V_{ADx} - 2.5)}{-30 \times 10^{-3}} \\ &= \frac{(1.14 - 2.5)}{-30 \times 10^{-3}} \cong 45 \text{ (A)} \end{aligned}$$

となるため、相電流 I_{ADU} 、 I_{ADV} 、 I_{ADU} のうち一つでも 45 A 以上になると異常検出出力 (nEMG) に L レベルが出力されません。

4.8.2. バス過電流異常検出

バス過電流異常検出コンパレーターのしきい値電圧 V_{CMP} は 5 V 電圧を 4.7 k Ω と 15 k Ω で分圧しているため以下の通り求められます。

$$\begin{aligned} V_{CMP} &= 5.0 \times \frac{15 \times 10^3}{4.7 \times 10^3 + 15 \times 10^3} \\ &= 3.81 \text{ (V)} \end{aligned}$$

コンパレーターの+入力側にしきい値電圧 V_{CMP} が、コンパレーターの-入力側にバス電流センサー出力 V_{ADB} が接続されているため、以下の条件になった時に異常を検出します。

$$V_{ADB} > V_{CMP} = 3.81 \text{ (V)}$$

$V_{ADB} = 3.81 \text{ V}$ の時のバス電流 I_{ADB} は、式(4-4)より、

$$\begin{aligned} I_{ADB} &= \frac{V_{ADB} - 2.5}{8.2 \times 10^{-3}} \\ &= \frac{3.81 - 2.5}{8.2 \times 10^{-3}} \cong 160 \text{ (A)} \end{aligned}$$

となるため、バス電流 I_{ADB} が 160 A 以上になると異常検出出力 (nEMG) に L レベルが出力されます。

4.8.3. バス過電圧異常検出

バス過電圧異常検出コンパレーターのしきい値電圧 V_{CMP} は 5 V 電圧を 3.9 k Ω と 15 k Ω で分圧しているため以下の通り求められます。

$$\begin{aligned} V_{CMP} &= 5.0 \times \frac{15 \times 10^3}{3.9 \times 10^3 + 15 \times 10^3} \\ &= 3.97 \text{ (V)} \end{aligned}$$

コンパレーターの+入力側にしきい値電圧 V_{CMP} が、コンパレーターの-入力側にバス電圧センサー出力 V_{VDC} が接続されているため、以下の条件になった時に異常を検出します。

$$V_{VDC} > V_{CMP} = 3.97 \text{ (V)}$$

$V_{VDC} = 3.97 \text{ V}$ の時のバス電圧 VP_DC は、式(4-5)より、

$$\begin{aligned} VP_DC &= \frac{V_{VDC}}{4.96 \times 10^{-3}} \\ &= \frac{3.97}{4.96 \times 10^{-3}} \cong 800 \text{ (V)} \end{aligned}$$

となるため、バス電圧 VP_DC が 800 V 以上になると異常検出出力 (nEMG) に L レベルが出力されます。

4.8.4. 過熱異常検出

過熱異常検出コンパレーターのしきい値電圧 V_{CMP} は 5 V 電圧を 33 k Ω と 1 k Ω で分圧しているため以下の通り求められます。

$$\begin{aligned} V_{CMP} &= 5.0 \times \frac{1 \times 10^3}{33 \times 10^3 + 1 \times 10^3} \\ &= 0.147 \text{ (V)} \end{aligned}$$

コンパレーターの+入力側に温度センサー出力 V_{TH_XX} が、コンパレーターの-入力側にしきい値電圧 V_{CMP} が接続されているため、以下の条件になった時に異常を検出します。

$$V_{TH_XX} < V_{CMP} = 0.147 \text{ (V)}$$

$V_{VDC} = 0.147 \text{ V}$ の時の NTC サーミスターの抵抗値 R_{NTC} は、式 (4-7) より以下の通り求められます。

$$\begin{aligned} R_{NTC} &= \frac{15 \times 10^3 \cdot V_{TH_XX}}{5 - V_{TH_XX}} \\ &= \frac{15 \times 10^3 \cdot 0.147}{5 - 0.147} \cong 454 \text{ (\Omega)} \end{aligned}$$

NTC サーミスター (B57703M0502G040) の温度特性から、測定温度が約 115 $^{\circ}\text{C}$ 以上になると異常検出出力 (nEMG) に L レベルが出力されます。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。