

プリント基板設計ガイド
EMI 対策の指針

Revision 1.0

目次

目次	2
序章	4
略語 4	
1. 概要	5
2. EMI 低減設計の概要	5
3. 基板の EMI 対策	5
3.1. インピーダンス不連続による反射の抑制	5
3.1.1. 配線の対策	5
3.1.2. 配線の引き回し	7
3.1.3. ビアの対策	7
3.2. リターンパスの確保	8
3.2.1. 電源層・グラウンド層の経路確保	9
3.2.2. ビアのクリアランス確保	10
3.3. アンテナ構造の抑制	10
3.3.1. 空きスペースのグラウンド化	11
3.3.2. 基板端のレイアウト方法	11
3.3.3. 信号線の内層化	12
3.4. 共振の抑制	12
3.4.1. 共振点の対策	12
3.4.2. 電源プレーンの狭小化	12
4. 半導体の EMI 対策	13
4.1. 電源ノイズの抑制	13
4.1.1. デカップリングコンデンサの特性と選定	13
4.1.2. デカップリングコンデンサの配置	14
5. Appendix	15
5.1. クロストークの改善	15
5.1.1. 信号線間の結合対策	15
5.1.2. 層間の結合対策	16
5.2. 差動信号	16
6. 参考文献	17
7. 改訂履歴	17
製品取り扱い上のお願ひ	18

目次

図 3.1	ダンピング抵抗の挿入	6
図 3.2	デージーチェーン接続	6
図 3.3	スター接続.....	6
図 3.4	配線パターンのレイアウト	7
図 3.5	グラウンド層へのビア接続(グラウンドパターンの場合).....	7
図 3.6	グラウンド層へのビア接続(IC の場合).....	7
図 3.7	リターンパスの例.....	8
図 3.8	リターンパス 迂回の例.....	8
図 3.9	信号線とリターンパス(基板断面図).....	8
図 3.10	電源層・グラウンド層のリターンパスの例.....	9
図 3.11	電源プレーン間のリターンパスの例	9
図 3.12	バイパスコンデンサ 2 個使用のリターンパスの例	10
図 3.13	連続ビアのリターンパス確保	10
図 3.14	アンテナの形成	11
図 3.15	空きスペースのグラウンド化	11
図 3.16	基板外周のガードリング.....	11
図 3.17	基板端の信号線レイアウト	12
図 3.18	EMI の放射低減	12
図 4.1	コンデンサの周波数特性.....	13
図 4.2	デカップコンデンサの配置と等価回路.....	14
図 5.1	信号線間の距離確保	15
図 5.2	ガードパターンによるクロストーク対策	15
図 5.3	信号層間のクロストーク対策	16

序章

略語

この仕様書で使用している略語の一部を記載します。

EMI Electromagnetic interference

1. 概要

電子機器から放出される電磁ノイズは、他の機器に影響を与えることから、法令などでしきい値以下に抑える必要があります。このノイズ対策には、部品の選定、プリント基板(以下、基板)のレイアウト設計や筐体の設計など含め、いろいろな面を考慮しなくてはなりません。本書は、デジタル製品の基板設計を念頭に EMI 低減対策の指針をまとめています。

2. EMI 低減設計の概要

EMI とは、半導体などの電子部品から電磁ノイズが放出され、外部の電子部品やシステムの動作に不具合が生じることです。この電磁ノイズの伝達は、空間への放射と伝送線路による伝搬に分かれます。

EMI の放出は、発生源・伝送路・アンテナの 3 要素で構成されています。

第 1 の発生源は、半導体や発振器のように信号を駆動する素子です。また、DC/DC コンバータのように大電流でスイッチング動作する回路も該当します。高速なデジタル信号は、極めて高い周波数成分を含んでいることで EMI が発生しやすく、DC/DC コンバータの場合は、基板のパターンや部品のリードなどの寄生インダクタの影響でスイッチング時にリンギングが発生し、EMI となります。また発生したノイズが電源プレーンに載ると、電源プレーン全体に広がり、共振現象となり EMI となって放射されます。

第 2 の伝送路は、信号線にインピーダンス不整合があると、不整合の箇所で信号が反射するため、信号がある周期で High/Low を繰り返すと共振現象を起こします。特に、共振周波数では振幅が最大になるため、外部への影響が懸念されます。また、信号が戻る経路(以下、リターンパス)が確保されないインピーダンス不整合となるため、リターンパスの確認が必要です。

第 3 のアンテナは、発生源や伝送路で生じた EMI を空間に放射する導体(配線パターンやケーブル、板金のような金属の構造物)が該当します。これらのアンテナは意図せずにできてしまうので、不用意にアンテナを作らないように基板のレイアウトや金属体を持つ部品選定には注意が必要です。

EMI は、発生の要素を無くすか、振幅レベルやアンテナ効率を抑制することで小さくできます。

次章以降は、これらの具体的な対策を説明します。

3. 基板の EMI 対策

EMI 低減に向けた施策を挙げ、個別に説明します。

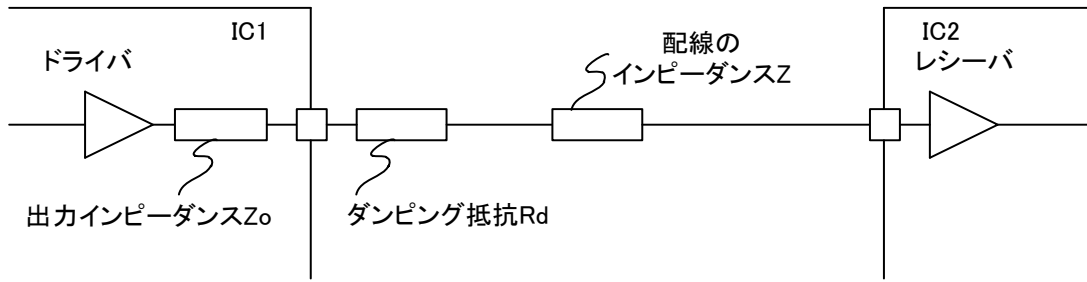
- ・インピーダンス不連続による反射の抑制
- ・リターンパスの確保
- ・アンテナ構造の抑制
- ・共振現象の抑制

3.1. インピーダンス不連続による反射の抑制

インピーダンスの不連続により、信号のリンギングが発生します。リンギングの高調波成分が、強い EMI となり放射されます。反射は、信号を駆動するバッファの能力と線路のインピーダンスを整合することで発生を抑えることができます。

3.1.1. 配線の対策

図 3.1 のように、IC1 のドライバからレシーバ側の IC2 までの線路でインピーダンスが整合できていれば、反射が繰り返されることはありません。インピーダンスを整合するには、ドライバの出力インピーダンス Z_o とダンピング抵抗 R_d の和が、配線のインピーダンス Z と等しくなるように調整します。ダンピング抵抗を挿入する場合は、ドライバの出力端近くに配置します。



$Z_o + R_d = Z$ のとき、整合状態です。リングングの高調波成分のレベルは抑制されます。
 $Z_o + R_d < Z$ のとき、反射が繰り返し起き、リングングの高調波成分のレベルが大きくなります。
 $Z_o + R_d > Z$ のとき、リングングは抑えられるものの、信号遅延が起きやすくなります。

図 3.1 ダンピング抵抗の挿入

複数の回路に信号を伝達する代表的な回路構成は、デージーチェーン接続とスター接続があります。

(1) デージーチェーン接続

デージーチェーン接続は、配線の途中にある素子が反射の影響を受けやすくなるため、終端となるレシーバ入力端近くに終端抵抗を設けます。終端抵抗は配線インピーダンスに合わせる必要があります。

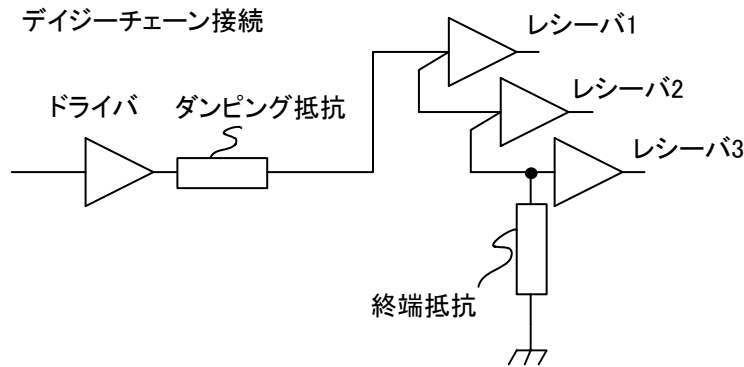


図 3.2 デージーチェーン接続

(2) スター接続

スター接続は、各レシーバまでの信号線長を等しくすることで、レシーバ端で反射した信号が信号の分岐点に戻る時に同じタイミングとなるため、信号の波形歪を抑えることが出来ます。

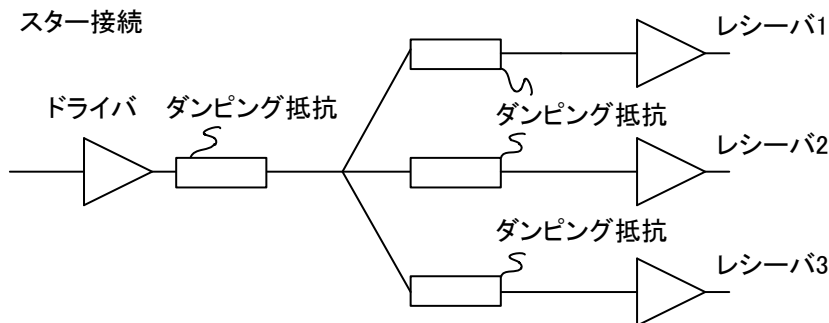


図 3.3 スター接続

3.1.2. 配線の引き回し

配線パターンの角度は、45°線にします。特に、重要な信号線は、曲線配線にする場合があります。



図 3.4 配線パターンのレイアウト

3.1.3. ビアの対策

層間を繋ぐビアは、基板断面での 90°配線と同じであり、信号線のインピーダンスが変化しないよう配慮します。グラウンドのプレーンやパターンなどは、多くのビアを打って、低インピーダンス化を図ります。このとき、ビアは、信号層のビアの位置より許容距離の範囲内に収まるように設計します。IC のグラウンド端子のビアは、直下または近傍にビアを設けます。

W1 と W6 が信号層のグラウンドから W3 のグラウンド層に接続する場合

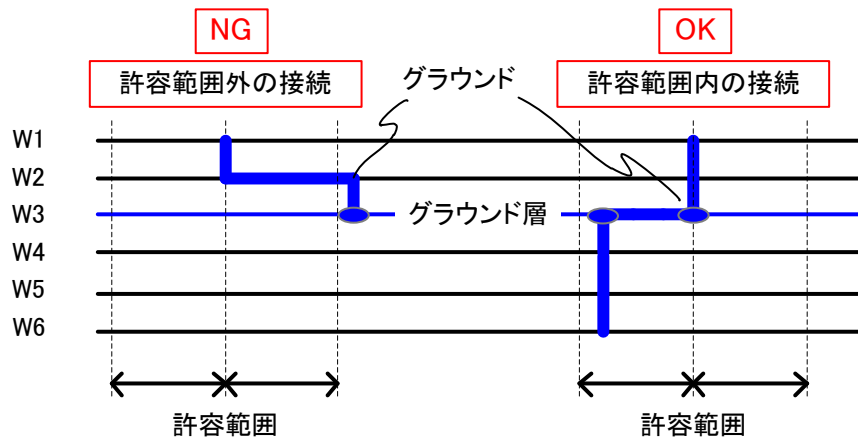


図 3.5 グラウンド層へのビア接続(グラウンドパターンの場合)

W1 が信号層で IC のグラウンド端子から W3 のグラウンド層に接続する場合

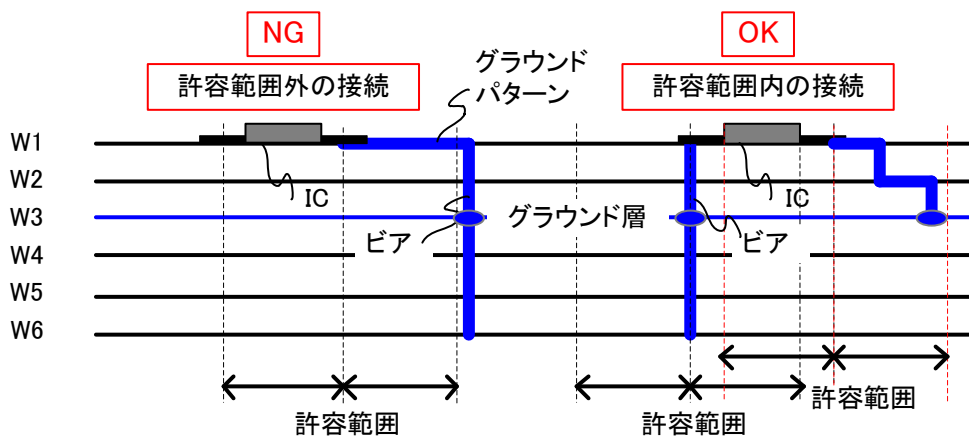


図 3.6 グラウンド層へのビア接続(IC の場合)

3.2. リターンパスの確保

高周波信号の場合、配線信号の近くにある導体に逆方向の電流が流れます。この逆方向に流れる電流経路をリターンパスと呼びます。信号線とリターンパスから成るループを可能な限り小さくすることで、EMI を小さくできます。リターンパスは、配線として回路図や基板レイアウトに描かれませんが、連続ビアやグラウンドを分離するスリットなどは、リターンパスの迂回や遮断を生じ、EMI 放射の要因となります。

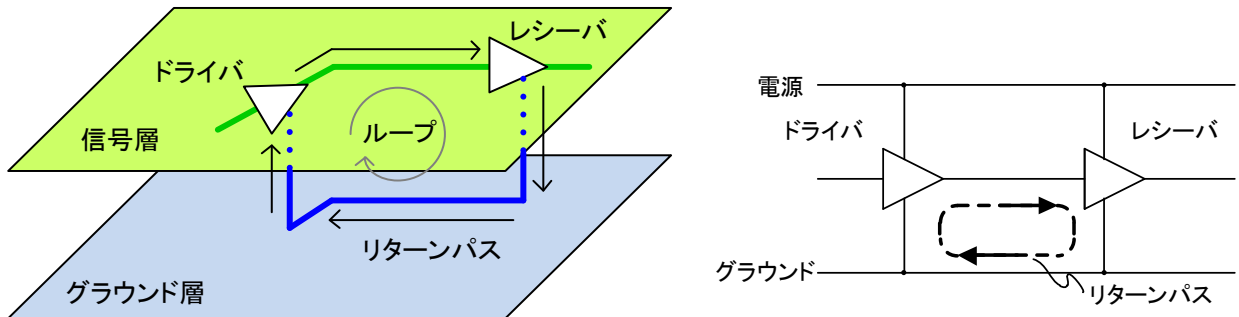


図 3.7 リターンパスの例

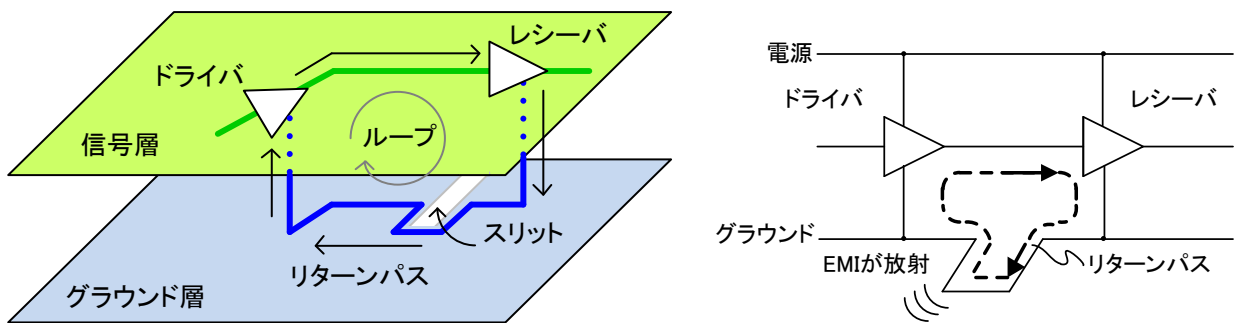


図 3.8 リターンパス 迂回の例

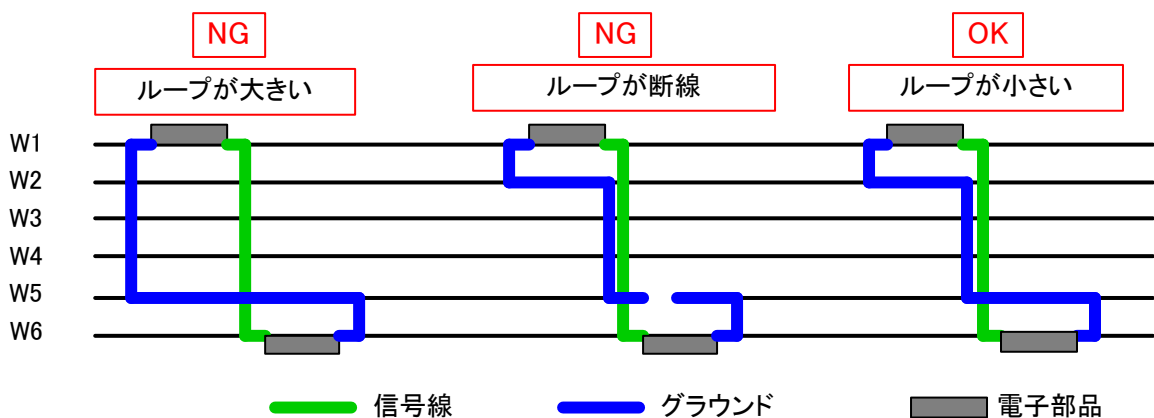


図 3.9 信号線とリターンパス(基板断面図)

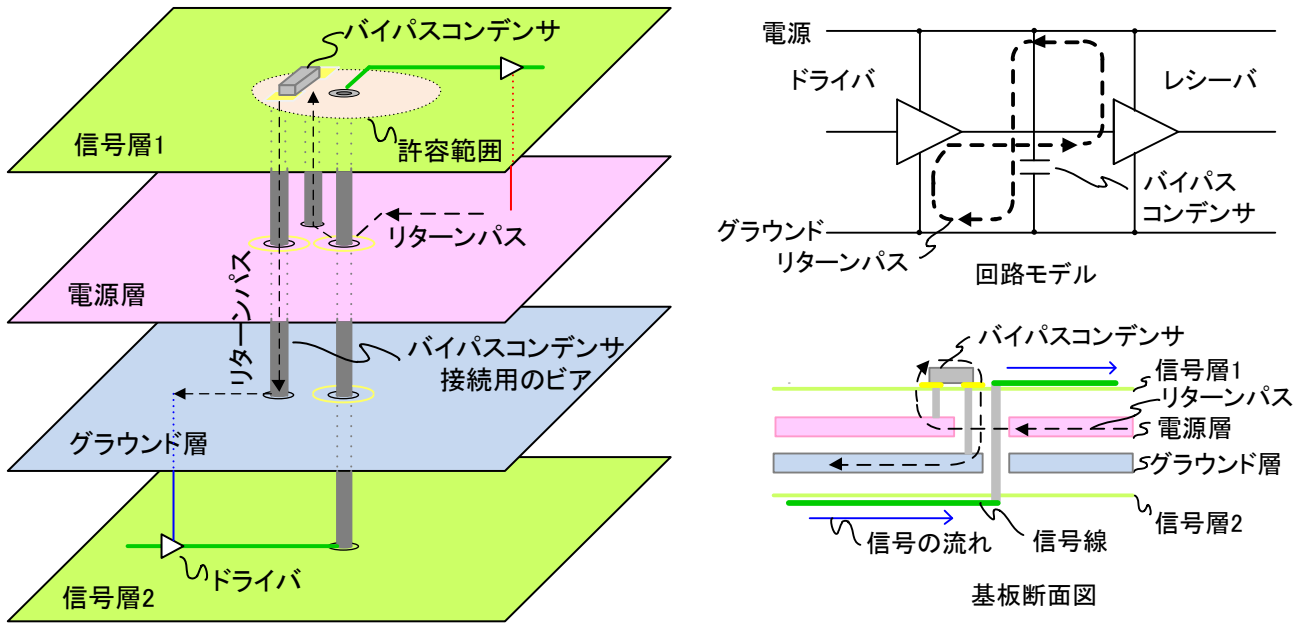


図 3.10 電源層・グラウンド層のリターンパスの例

3.2.1. 電源層・グラウンド層の経路確保

信号層に対向する電源層やグラウンド層の異なるプレーン間でできたスリットを跨がざるをえない場合、跨いだ電源層を AC 結合するために、バイパスコンデンサを跨ぐ地点より一定距離の範囲(許容範囲)内に設けます。この対策でリターンパスが確保できます。

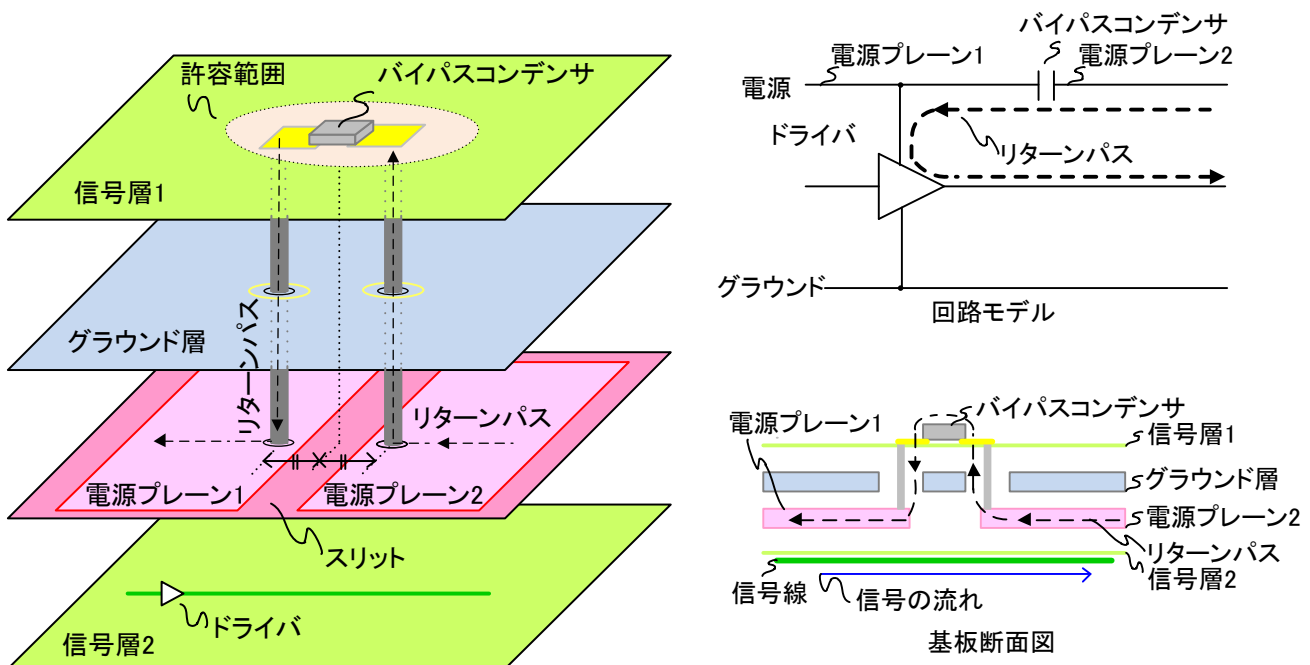


図 3.11 電源プレーン間のリターンパスの例

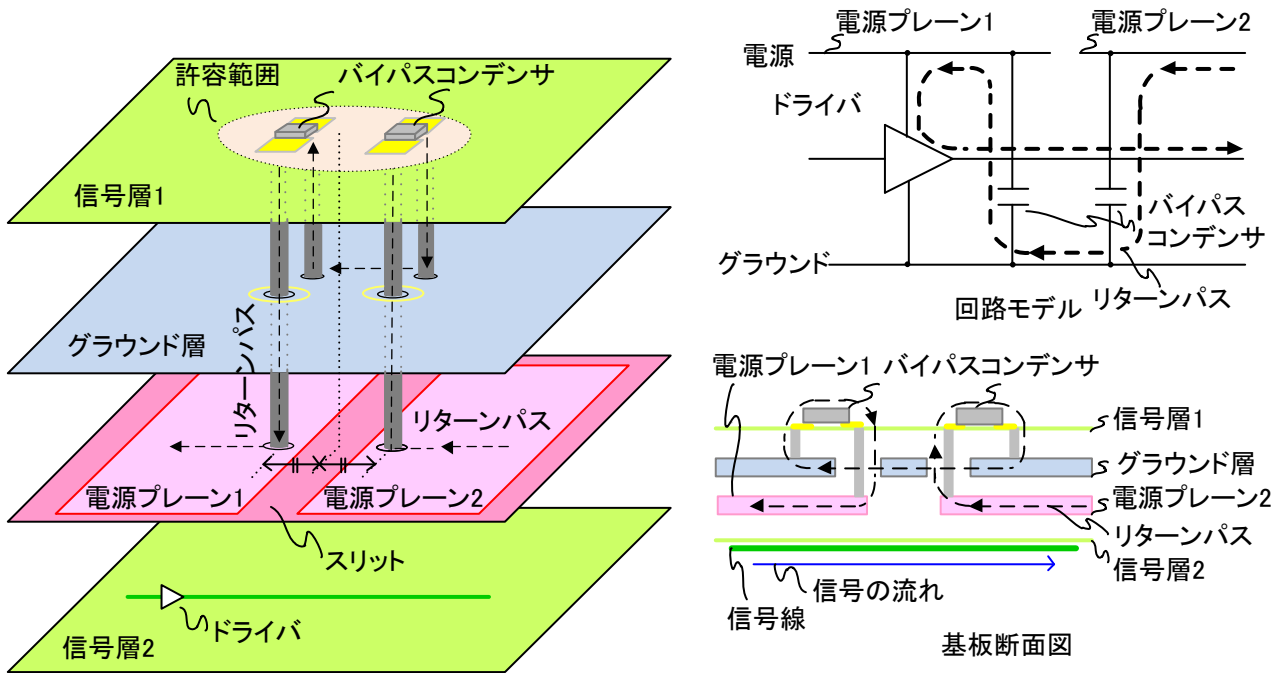


図 3.12 バイパスコンデンサ 2 個使用のリターンパスの例

3.2.2. ビアのクリアランス確保

ビアは、内層の電源層やグラウンド層とショートしないようにクリアランスを設けています。連続した一塊のビアは、電源層やグラウンド層でビア間に導体を設けられず、結果的にスリット状になります。リターンパスは、このスリットを迂回しなくてはならず、EMI を放射する要因になります。ビアは、間隔を離して導体が構成されるように配置します。

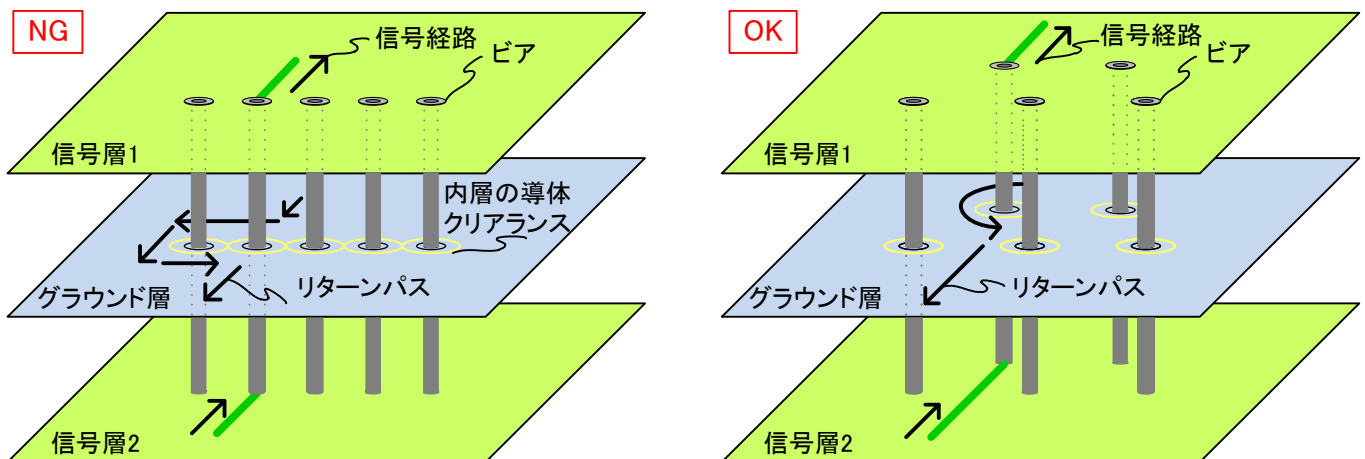


図 3.13 連続ビアのリターンパス確保

3.3. アンテナ構造の抑制

細長いスタブ状のパターンは、安定した電位に固定されていない状態にあると、外部からノイズを受けたり外部に EMI を放射したりします。信号の波長は、半導体の高速動作化で数センチメートルまで短くなっており、基板のパターンで実現可能な長さになっています。

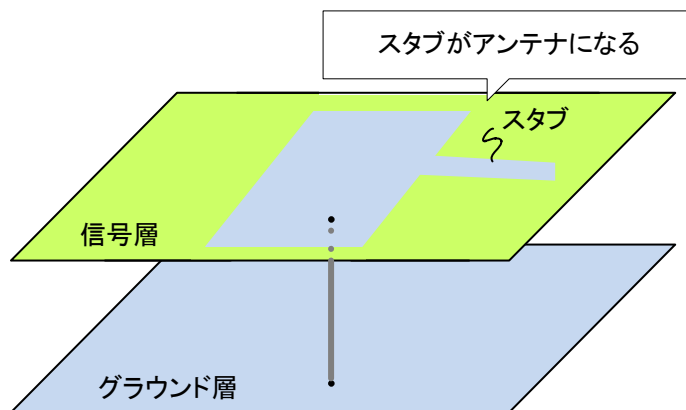


図 3.14 アンテナの形成

3.3.1. 空きスペースのグラウンド化

信号層の EMI を弱めるため空いたスペースは、グラウンドプレーンを配置し、放射ノイズの影響を軽減させます。このとき、多めのビアでインピーダンスを下げて、グラウンドに接続します。

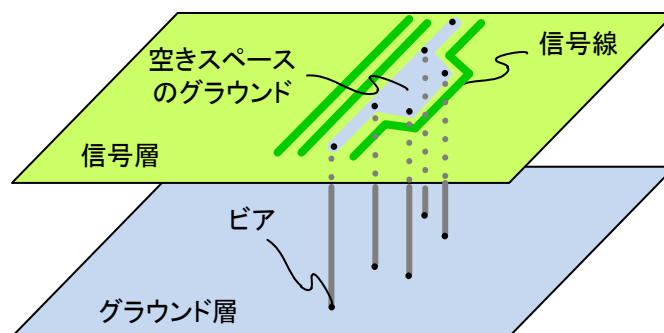


図 3.15 空きスペースのグラウンド化

3.3.2. 基板端のレイアウト方法

信号層の基板外周は、グラウンドで囲むことで、信号層のノイズ放射を抑えます。この外周のガードリングは、適切な間隔で多くのビアでグラウンド層と接続します。

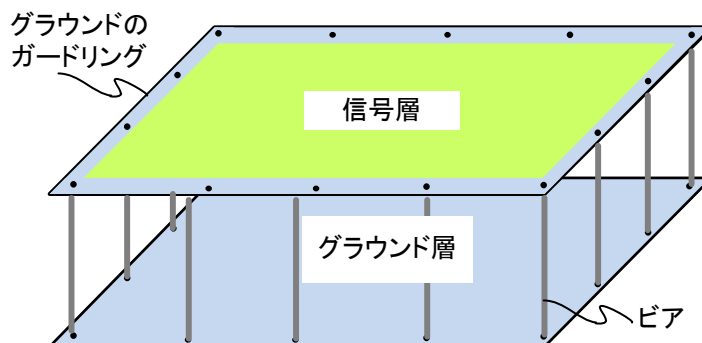


図 3.16 基板外周のガードリング

放射レベルが大きいノイズは、基板端を超えて周辺システムに影響を及ぼす場合があります。基板端のプレーン端に禁止領域を設け、基板端からノイズが放射しないようにします。



図 3.17 基板端の信号線レイアウト

3.3.3. 信号線の内層化

大きなノイズを放射する信号は、内層にレイアウトすることで、放射ノイズによる影響を軽減できます。

3.4. 共振の抑制

多層基板の電源層とグラウンド層は、隣接した層構成にすることで容量性を持たせて CMOS 回路の動作によるバウンス(電源とグラウンドの各電圧の揺れ)を抑制します。ただし、この構成は、平行平板モードになるため共振を発生する恐れがあります。特に、共振周波数と IC の動作周波数が、重なると EMI が大きく放射されます。

3.4.1. 共振点の対策

対向する電源とグラウンドのプレーンがあると、ある周波数帯域で共振が発生します。プレーンの面積が大きいほど、共振周波数が低くなり、信号周波数とプレーンの共振周波数が一致すると、強い EMI が発生します。バイパスコンデンサを配置することで共振周波数を高い周波数帯にずらすことが可能となり、EMI を抑制することができます。配置場所はシミュレーションツールで求めることができます。

3.4.2. 電源プレーンの狭小化

電源プレーンは、グラウンドプレーンよりも小さくし、共振による EMI が基板端から放射されないようにします。

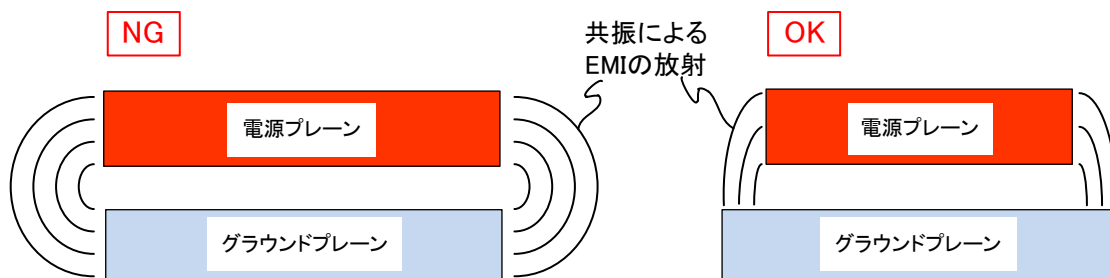


図 3.18 EMI の放射低減

4. 半導体の EMI 対策

半導体の EMI に対する施策を説明します。

4.1. 電源ノイズの抑制

半導体は、動作周波数の高速化と高機能化に伴う CMOS 回路の増加で、同時スイッチングにより充電電流や放電電流および貫通電流が多く流れ、消費電流の変動が大きくなっています。これらの変動は、EMI の要因となるため、周波数特性に合わせたデカップリングコンデンサを配置します。

4.1.1. デカップリングコンデンサの特性と選定

コンデンサは、減衰させたい周波数範囲に合わせて種類・温度特性や周波数特性を考慮し容量値および配置場所を決めます。

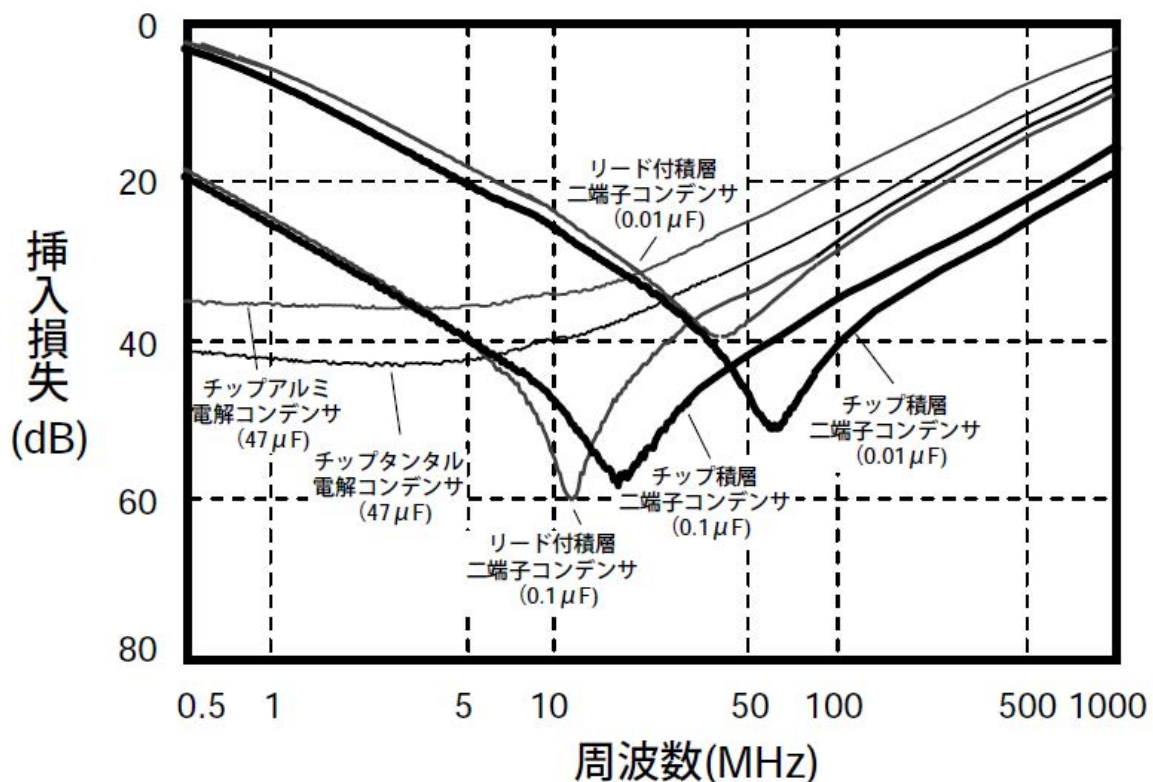


図 4.1 コンデンサの周波数特性

(出典:村田製作所 代表的なコンデンサの特性

URL:<http://www.murata.com/ja-jp/products/emc/emifil/knowhow>)

4.1.2. デカップリングコンデンサの配置

デカップリングコンデンサは、電源端子—デカップリングコンデンサ—グラウンド端子のループが小さくなるように、ICの直近に配置し太い配線で接続します。また、電源の配線は、大元の電源よりデカップリングコンデンサを介したのち、ICの電源端子に繋がるようにします。いずれの接続も配線は最短にし、インダクタンス成分が小さくなるようにします。

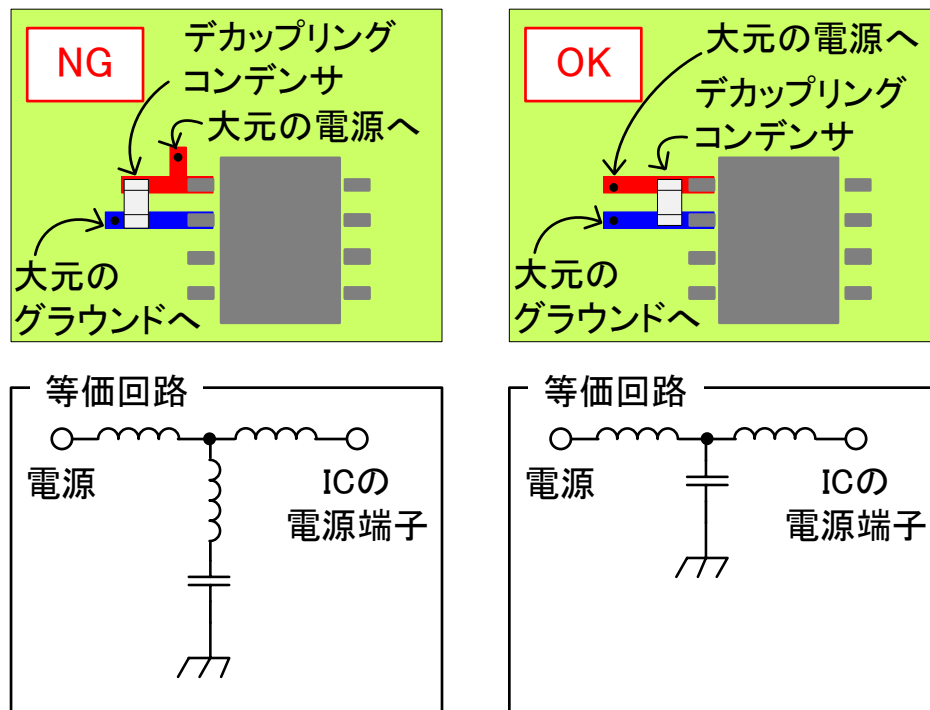


図 4.2 デカップコンデンサの配置と等価回路

5. Appendix

5.1. クロストークの改善

クロストークは、EMI の影響と直接は関係しませんが、基板設計の面で対応すべき点があります。

5.1.1. 信号線間の結合対策

動作が激しく、消費電流が大きい強い信号に対し、アナログ信号や低速デジタル信号などの弱い信号を近くに配置すると、信号間で容量結合が起き、弱い信号に強い信号成分が飛び込んでしまいます。容量結合は、信号間の距離と隣接した長さに関係します。一般に、信号線は距離を広げ、隣接した長さを短くします。

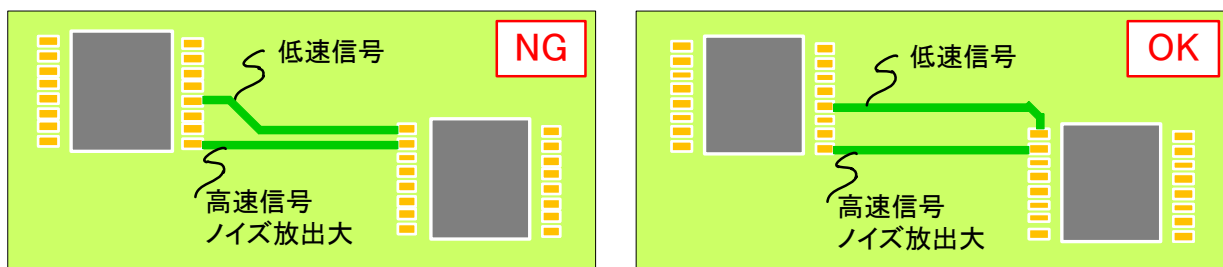


図 5.1 信号線間の距離確保

クロストークの改善は、信号線の両側にグラウンドを配置したガードパターンにすることも可能です。バスラインであれば、数本に 1 本の割合でも改善の効果があります。ガードパターンのグラウンドは、ノイズの影響を受けやすいため、両端と適切な間隔で内層のグラウンドとビア接続します。

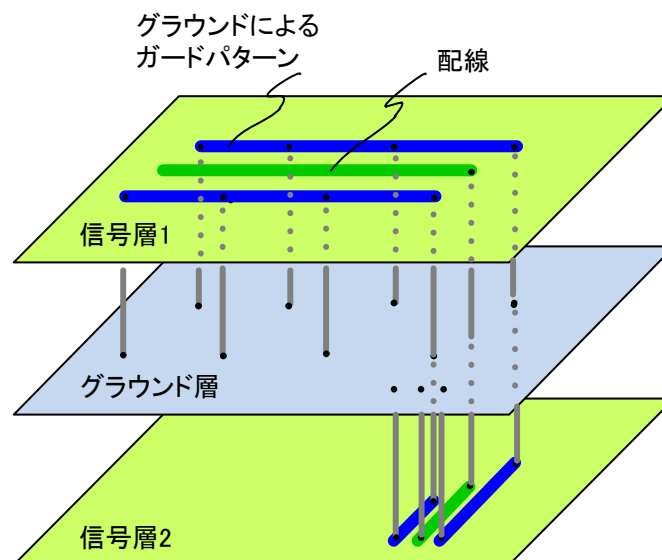


図 5.2 ガードパターンによるクロストーク対策

5.1.2. 層間の結合対策

異なる層でも信号線は、平行状態で配線長が長いほど結合しやすくなり、クロストークを引き起こす場合があります。結合を抑えるため信号線は、直交した配線にします。

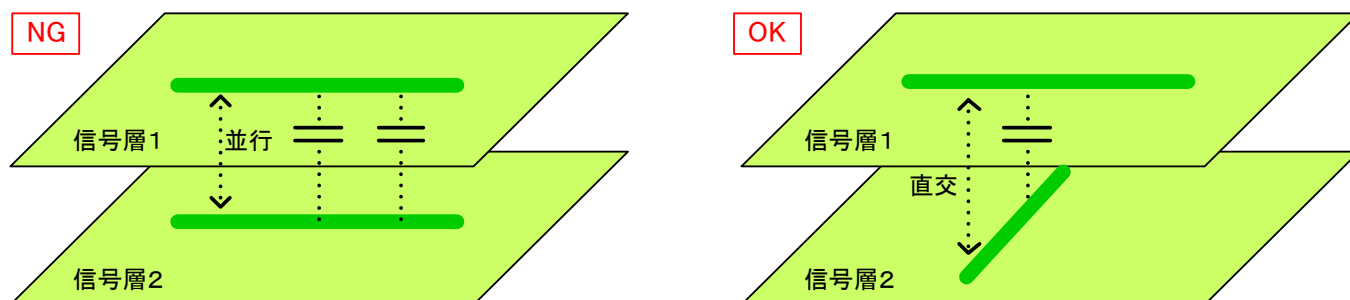


図 5.3 信号層間のクロストーク対策

5.2. 差動信号

差動信号の配線は、隣接させることで、外来ノイズの影響を受けてもノイズをキャンセルできます。また、インピーダンスを合わせた等長配線にすることで、クロックスキューの発生を抑えます。

6. 参考文献

- よくわかる 回路設計者のための SI・EMI 対策 岡本 彬良 日刊工業新聞社
- トランジスタ技術 SPECIAL No.87 改訂新版 技術者のための基板設計入門 トランジスタ技術 SPECIAL 編集部 CQ 出版

7. 改訂履歴

Revision	Date	Description
1.0	2018/08/10	初版

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報(本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど)および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器(以下“特定用途”という)に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器(ヘルスケア除く)、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証(機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。)をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>