

小型面実装 MOSFET 使用上の注意点

概要

本資料は小型面実装 MOSFET の製品概要、構造と特長、最大定格、電気的特性、MOSFET と抵抗内蔵型バイポーラトランジスタとの特性比較、参考データについて記載した資料となっております。

これは参考資料です。本資料での最終機器設計はしないでください。

目次

概要	1
目次	2
1. 構造と特長	4
1.1. MOSFET の概要	4
1.2. MOSFET の構造	4
1.3. 東芝 小型面実装 MOSFET の特長	5
2. 最大定格	6
2.1. 最大定格の定義	6
2.2. ドレイン・ソース間電圧 V_{DS}	6
2.2.1. ドレイン・ソース間に印加可能な電圧の最大許容値	6
2.3. ゲート・ソース間電圧 V_{GS}	6
2.3.1. ゲート・ソース間に印加可能な電圧の最大許容値	6
2.4. ドレイン電流 I_D	6
2.4.1. 直流で流すことが可能なドレイン電流の最大許容値	6
2.5. 許容損失 (ドレイン損失: P_{Dmax})	7
3. 電気的特性	8
3.1. MOSFET に使用される用語	8
3.2. 入出力波形におけるスイッチング時間の記号・定義について	9
4. MOSFET と抵抗内蔵型バイポーラトランジスタとの特性比較	10
4.1. 動作電圧の比較	10
4.2. スwitching特性の比較	11
5. 参考データ	12
5.1. オン抵抗 $R_{DS(ON)}$ とゲート・ソース間電圧 V_{GS}	12
5.2. オン抵抗 $R_{DS(ON)}$ の温度特性	12
製品取り扱い上のお願い	13

目次

図 1.1 横型 D-MOS 構造	4
図 1.2 縦型 D-MOS 構造(プレーナ)	4
図 1.3 トレンチ構造(U-MOS)	4
図 2.1 ドレイン・ソース間降伏電圧	6
図 2.2 USM パッケージの許容損失例	7
図 2.3 UDFN6B パッケージの許容損失例	7
図 3.1 スイッチング時間測定回路と入出力波形例	8
図 3.2 スイッチング特性例	9
図 4.1 MOSFET とトランジスタの動作電圧比較	10
図 4.2 MOSFET のターンオン、ターンオフ時間	11
図 5.1 $R_{DS(ON)} - V_{GS}$	12
図 5.2 $R_{DS(ON)} - T_a$	12

1. 構造と特長

1.1. MOSFET の概要

- MOSFET はバイポーラトランジスタと比較して、
- (1) 多数キャリア素子であるため少数キャリアの蓄積効果がなくスイッチング速度が速い。
 - (2) 温度係数が負であるため熱暴走・2次降伏などの問題が低減される。
 - (3) ドライブ電流をほとんど考慮する必要がないため、省電力化が図れる。
- 以上の特長があり、通信用機器、AV 関連機器などに幅広く使用されるデバイスです。

1.2. MOSFET の構造

MOSFET は下記の図に示すように、3 種類に大別できます。

図 1.1 横型 D-MOS 構造です。

この構造は、電流が素子の表面に平行に流れ、ドレイン接点が表面となるため、帰還容量を小さくすることが可能です。主に高周波 MOSFET に採用されている構造で、MHz 帯での高速スイッチング用に適しています。

図 1.2 縦型 D-MOS 構造(プレーナ)です。

この構造は、高抵抗のドレイン基板に同一拡散層を用いて、チャネルとなるべきゲート領域と高濃度にドーピングさせたソース領域を拡散し、両者の拡散差を利用してチャネルを構成しています。

図 1.3 トレンチ構造(U-MOS)です。

ゲートを U 溝とし、チャネルを縦方向に形成することで高集積化を実現し、低オン抵抗化を図ります。この構造は単位面積あたりのオン抵抗がプレーナ構造より小さくなるため、オン抵抗を低くできます。

上記 3 種類すべての構造において、ドレイン・ソース間に寄生ダイオードが入りますので、実設計では十分注意が必要です。

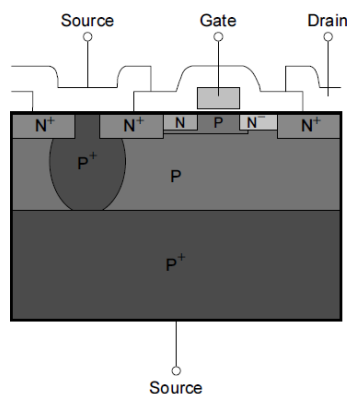


図 1.1 横型 D-MOS 構造

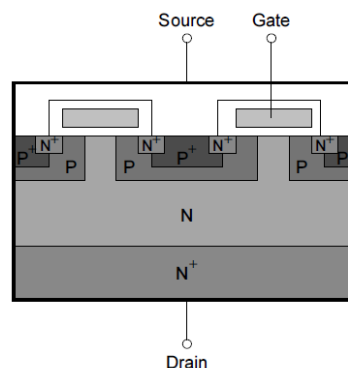


図 1.2 縦型 D-MOS 構造(プレーナ)

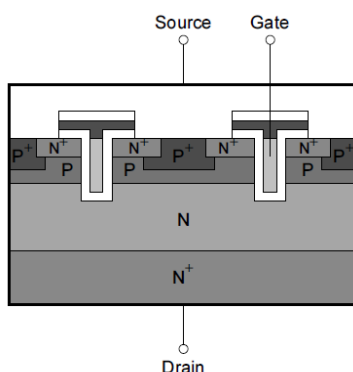


図 1.3 トレンチ構造(U-MOS)

1.3. 東芝 小型面実装 MOSFET の特長

- (1) ドライブ電流が不要
電圧制御素子であるため、ゲートの駆動電流がほとんど流れず、消費電力が非常に小さくなります。
- (2) 部品点数の削減
抵抗内蔵型トランジスタに比べ、ドライブ電圧ごとに品種を選定することがないことから品種構成数が少なくすみ、回路設計上および部品管理上の簡略化が図れます。
- (3) 低電圧での駆動が可能
低電圧駆動タイプを中心にラインアップしていますので、バッテリー駆動機器に適しています。
- (4) 豊富なラインアップ
オン抵抗が $20\ \Omega$ の汎用品から $10\text{m}\ \Omega$ 以下の超低オン抵抗品まで取りそろえています。また、ドレイン・ソース間耐圧も最大 $100\ \text{V}$ の製品をラインアップしており様々な回路へ検討いただけます。
- (5) 優れたスイッチング特性
多数キャリア素子であるために小数キャリアの蓄積効果がなく、優れたスイッチング特性を実現します。
- (6) 小型の高許容損失面実装パッケージで高密度設計に最適
機器の小型軽量化に伴う高密度表面実装に対応するために、SMD(Surface Mount Device)を中心にラインアップしています。
LGA(Land Grid Array)、WCSP(Wafer level Chip Scale Package)やフラットリードパッケージなど、小型で高許容損失な製品ラインアップから用途に合わせて選択頂けます。

2. 最大定格

2.1. 最大定格の定義

半導体素子にとって、印加電圧や電流、温度、電力損失などは、動作機能を制限する大きな要因となります。

最大定格は、半導体素子を有効に動作させ、十分な信頼性を確保するために超えてはならない最大許容値で、絶対最大定格として規定しています。

絶対最大定格（以下、最大定格）とは、「瞬時たりとも超過してはならない限界値であり、どの2つの項目も同時に達してはならない限界値」と定められています。最大定格を超えて使用した場合、破壊や損傷および劣化の原因となり、破裂・燃焼による障害を負うことがあります。

2.2. ドレイン・ソース間電圧 V_{DS}

2.2.1. ドレイン・ソース間に印加可能な電圧の最大許容値

ドレイン・ソース間降伏電圧の規定は、ゲート・ソース間のバイアス条件などによって V_{DSS} , V_{DSX} , V_{DSR} , V_{DSO} の4つに分類することができます。

V_{DSS} , V_{DSX} , V_{DSR} の大きさは、ほとんど差がなく、 $V_{DSS}=V_{DSX}=V_{DSR}$ の関係が成立します。

この中の V_{DSS} を規定しておけば、それがドレイン・ソース間 V_{DS} の最大定格となります。ただし、トレンチ構造の素子は上記関係が成り立たないのでご注意ください。

V_{DSO} モード(ゲートオープン)において、 V_{DS} 最大定格以下の電圧をドレイン・ソース間に印加したとします。この場合、MOSFET 自身の入力インピーダンスが非常に高いため、静電気の誘導などによりゲート・ソース間がバイアスされ、“オン”状態となって素子を破壊する恐れがあります。従って、本モードでは使用しないでください。

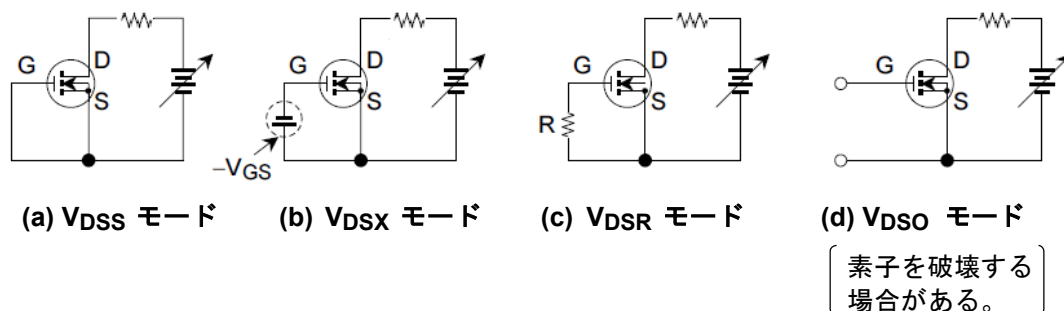


図 2.1 ドレイン・ソース間降伏電圧

2.3. ゲート・ソース間電圧 V_{GS}

2.3.1. ゲート・ソース間に印加可能な電圧の最大許容値

V_{GS} 項目で、ついている符号が正負両方の素子と正負どちらか一方の素子の2種類あります。正負両方の符号がついた素子は、ゲート・ソース間にゲート破壊防止用として双方向の保護ダイオードが挿入されている場合と保護ダイオードが存在しない場合があります。正負どちらか一方の符号がついた素子は片方向の保護ダイオードが挿入されています。

2.4. ドレイン電流 I_D

2.4.1. 直流で流すことが可能なドレイン電流の最大許容値

多くの素子がドレイン電流の最大定格を、直流定格ならびにパルス定格で記載しています。パルス定格が記載されていない素子は、直流定格のほぼ2倍がパルス定格であるとお考えください。

2.5. 許容損失 (ドレイン損失: P_{Dmax})

MOSFETの素子単体の許容損失は、パッケージにより異なります。各パッケージの許容損失は個別規格を参照願います。

図 2.2、2.3 は、パッケージ別の許容損失特性の例を示しています。

実装状態では、リードから基板への熱放散が大きくなるため、単体の場合より許容損失を大きくとれることとなります。

実装時の放熱性は、基板材料、基板面積、Pad 面積、および周囲温度などの使用環境により大きく変化しますので、使用の際は放熱性を十分考慮した設計をお願いします。

各個別品種での許容損失の発表値は、条件が異なる場合がありますので注意願います。

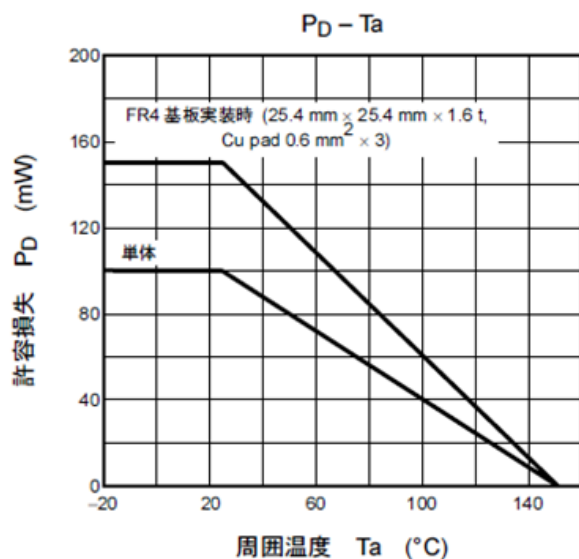


図 2.2 USM パッケージの許容損失例

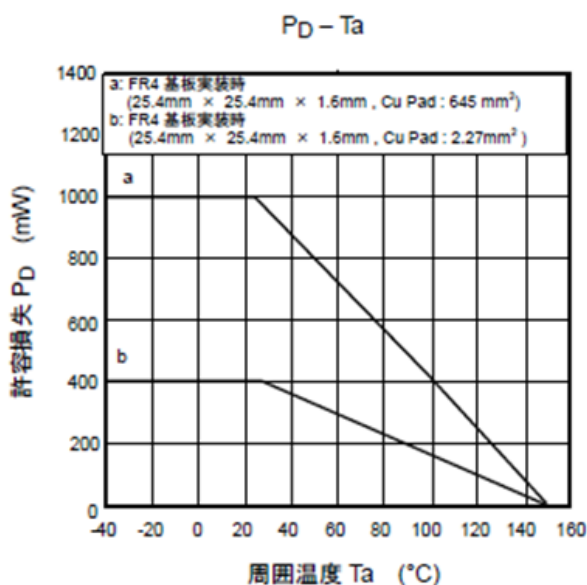


図 2.3 UDFN6B パッケージの許容損失例

3. 電気的特性

3.1. MOSFET に使用される用語

(1) $|Y_{fs}|$: 順方向伝達アドミタンス

$$|Y_{fs}| = \Delta I_D / \Delta V_S$$

$|Y_{fs}|$ は、MOSFET の感度あるいは増幅能力を表します。

(2) V_{th} : ゲートしきい値電圧

ドレイン・ソース間に電圧を印加した状態で、ゲート・ソース間電圧を徐々に増加させた場合に、ドレイン電流が流れ始めるとき(しきい値領域)のゲート・ソース間電圧。

(3) $R_{DS(ON)}$: ドレイン・ソースオン抵抗

バイポーラトランジスタのコレクタ・エミッタ間飽和電圧 $V_{CE(sat)}$ に対応するもので、“オン”状態での自己損失を求める目安となるものです。

(4) $V_{DS(ON)}$: ドレイン・ソース間オン電圧

$R_{DS(ON)}$ と同じく“オン”状態での自己損失となるもので、電圧値で表現したものです。

(5) C_{iss} , C_{rss} , C_{oss} : キャパシタンス

C_{iss} , C_{rss} , C_{oss} は、それぞれ入力容量、帰還容量、出力容量と呼ばれています。

MOSFET をスイッチング動作で使用する場合、この容量は使用可能な周波数あるいはスイッチング速度を制約します。

(6) t_{on} , t_{off} , t_r , t_f : スイッチング時間

MOSFET は多数キャリアデバイスであるため、スイッチング特性がバイポーラトランジスタに比べて非常に速く、高速動作、高周波動作に優れています。

この素子はキャリアの蓄積効果による蓄積時間が存在せず、容量の温度依存性がないので、スイッチング特性は温度による影響をほとんど受けません。

スイッチング時間測定回路と入出力波形一例を図 3.1 に示します。

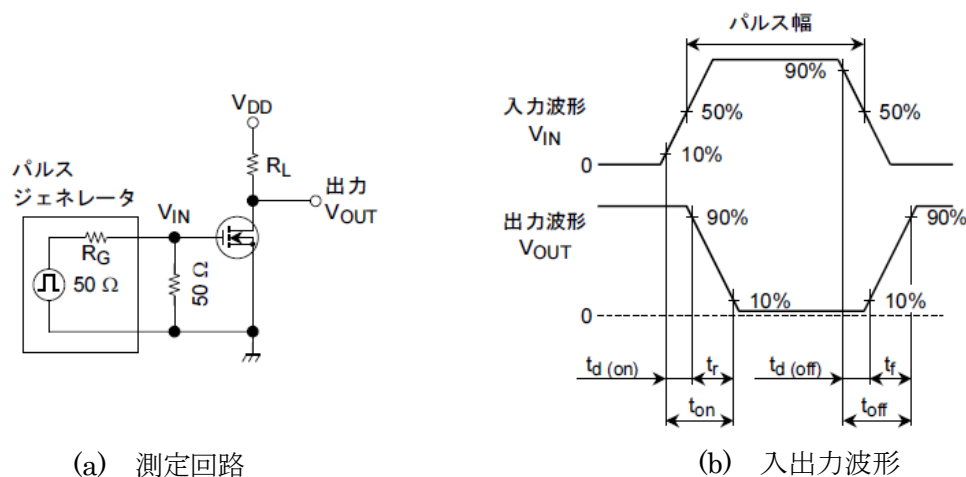


図 3.1 スイッチング時間測定回路と入出力波形例

3.2. 入出力波形におけるスイッチング時間の記号・定義について

(1) $t_{d(on)}$: ターンオン遅延時間

入力容量 C_{iss} をゲートしきい値電圧 V_{th} まで引き上げるために要する充電時間。

(2) t_r : 上昇時間

入力容量に充電される電荷に基づくゲート・ソース間電圧を、ゲートしきい値電圧 V_{th} より、直線領域および飽和領域の間の特定 V_{GS} レベルまで引き上げるのに要する充電時間。

(3) $t_{d(off)}$: ターンオフ遅延時間

入力容量に充電された電荷に基づく電位を、飽和領域の駆動電圧により直線領域の規定された V_{GS} レベルまで引き下げるのに要する放電時間。

(4) t_f : 下降時間

入力容量に充電された電荷に基づく電圧を、飽和領域の駆動電圧よりゲートしきい値電圧 V_{th} レベルまで引き下げ、出力電圧を供給電圧まで引き上げるまでに要する時間。

スイッチング時間は、以上のように4つの時間に分けることができます。また、ターンオン遅延時間 $t_{d(on)}$ と上昇時間 t_r の和をとってターンオン時間 t_{on} 、さらにターンオフ遅延時間 $t_{d(off)}$ と下降時間 t_f との和をとって、ターンオフ時間 t_{off} として表現します。

$$t_{d(on)} + t_r = t_{on}$$

$$t_{d(off)} + t_f = t_{off}$$

図 3.2 にスイッチング特性例(スイッチング時間 t ・ドレイン電流 I_D)を示します。

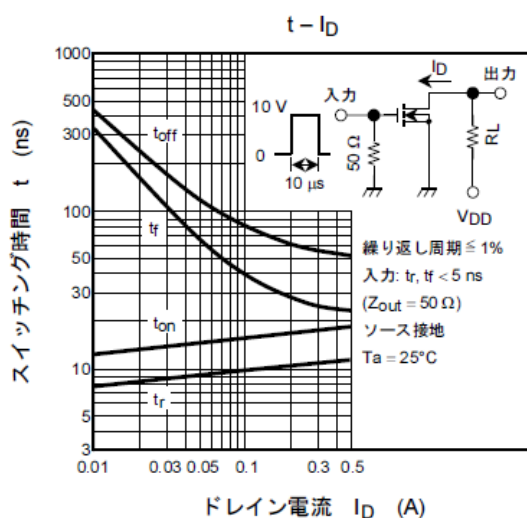
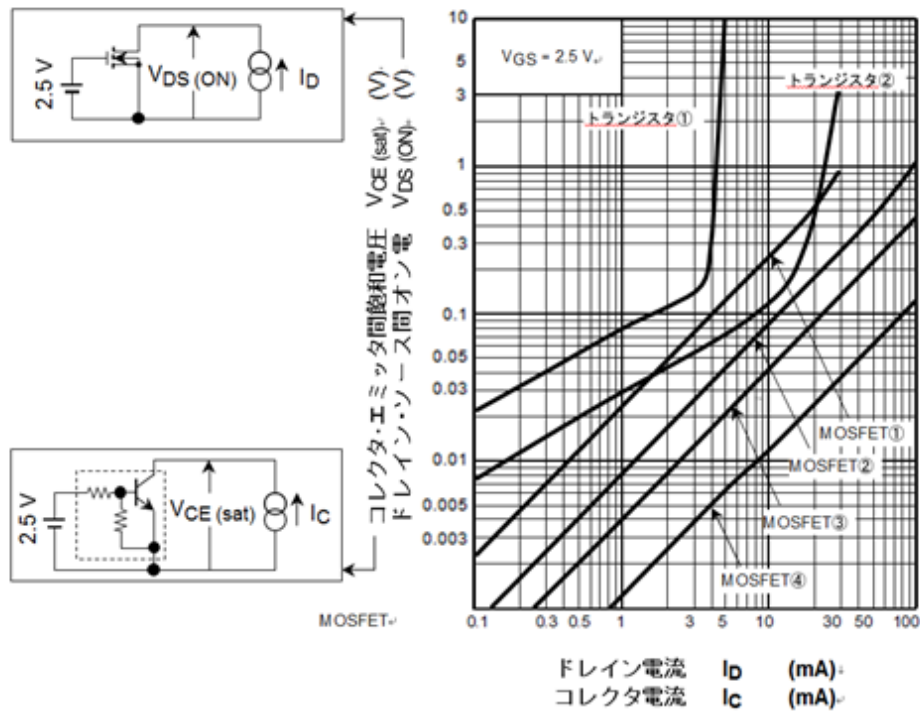


図 3.2 スwitching特性例

4. MOSFET と抵抗内蔵型バイポーラトランジスタとの特性比較

4.1. 動作電圧の比較

MOSFET のオン抵抗は、電流値に依存せずにはぼ一定の値を示します。
そのため、低電流領域ではバイポーラトランジスタに比べオン電圧が小さくなります。



トランジスタ① 抵抗内蔵型バイポーラトランジスタ $R_1 = R_2 = 47\text{ k}\Omega$
トランジスタ② 抵抗内蔵型バイポーラトランジスタ $R_1 = R_2 = 4.7\text{ k}\Omega$
MOSFET①,②,③,④ 外付け抵抗なし

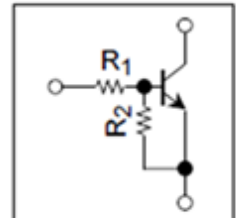


図 4.1 MOSFET とトランジスタの動作電圧比較

4.2. スイッチング特性の比較

MOSFET はバイポーラトランジスタのもっている電荷蓄積効果がないため、より高速なスイッチング特性を実現します。

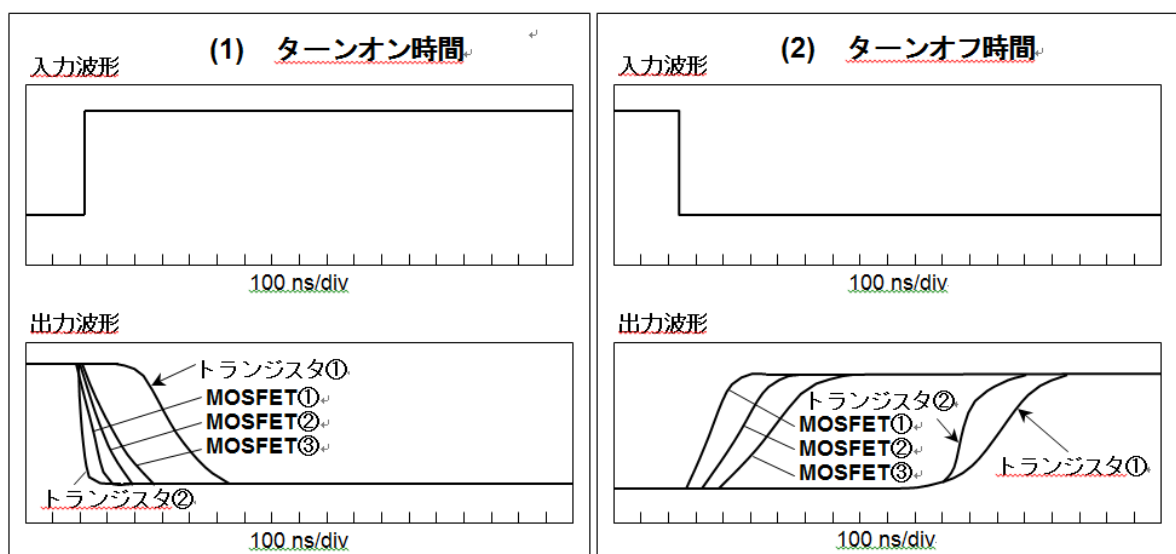
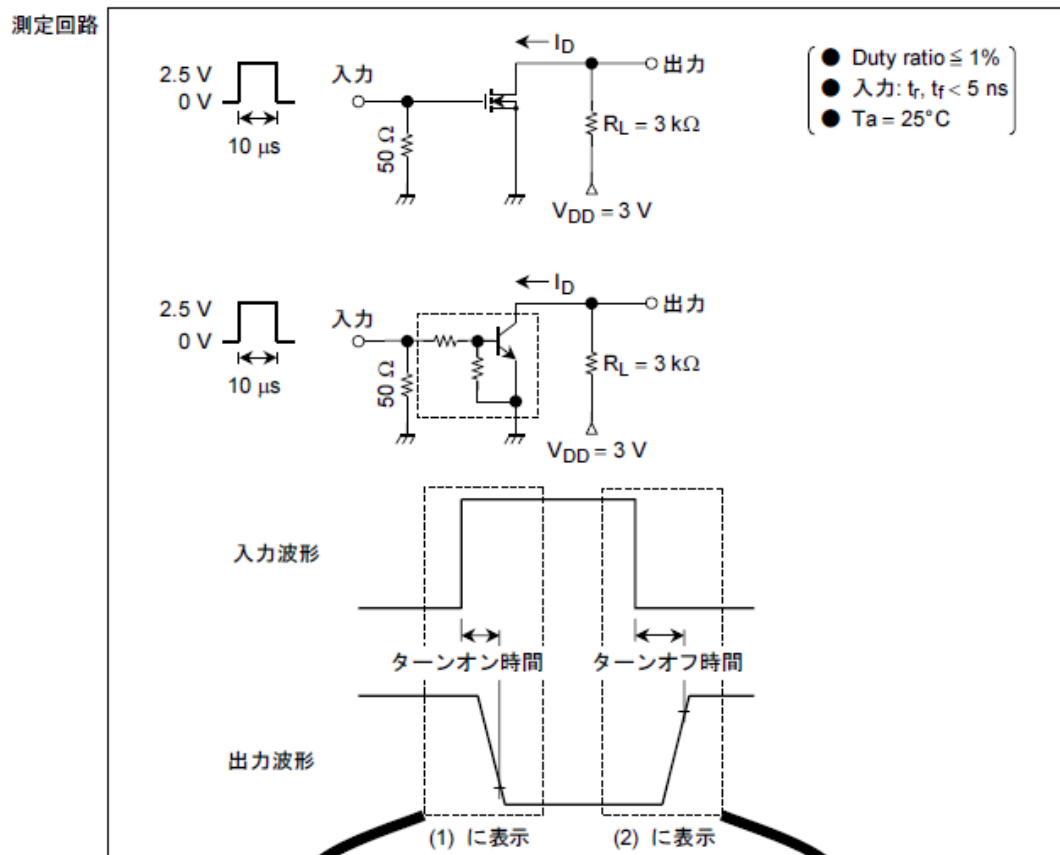


図 4.2 MOSFET のターンオン、ターンオフ時間

5. 参考データ

5.1. オン抵抗 $R_{DS(ON)}$ とゲート・ソース間電圧 V_{GS}

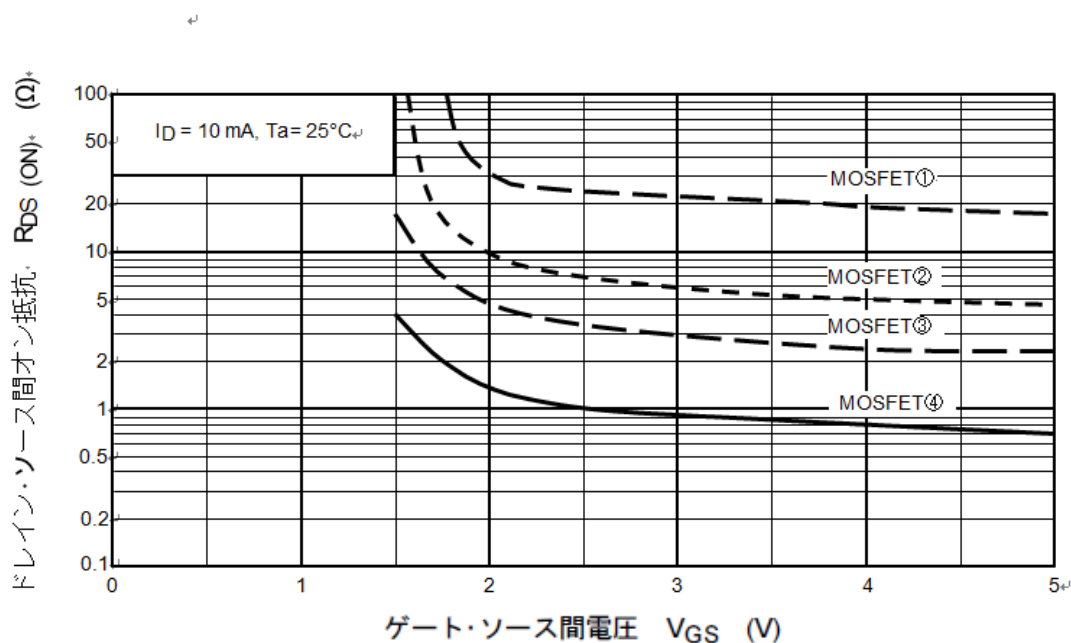


図 5.1 $R_{DS(ON)}$ - V_{GS}

5.2. オン抵抗 $R_{DS(ON)}$ の温度特性

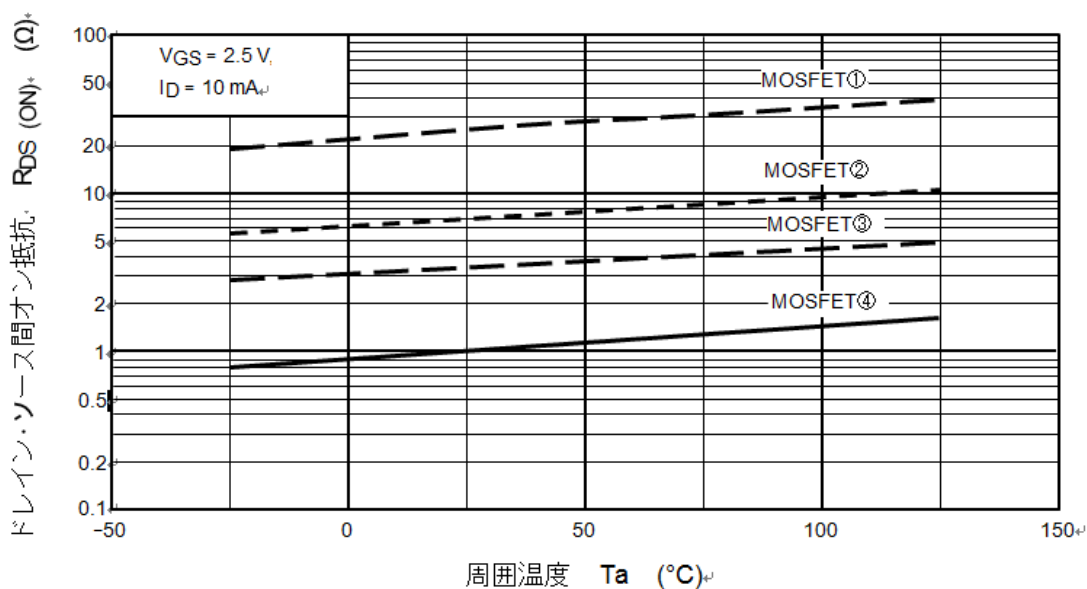


図 5.2 $R_{DS(ON)}$ - T_a

製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情報の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。