

車載機器の小型・軽量化を可能にする 半導体リレー用パワーデバイス技術

Technologies for Semiconductor Relay Power Devices Allowing Reductions in Size and Weight of In-Vehicle Equipment

最上 宏之 MOGAMI Hiroyuki 野中 一成 NONAKA Kazunari

温暖化対策として自動車の燃費向上が求められる一方で、安全性や利便性の向上を目的とした車載機器の増加が燃費低下の要因となっており、その部品の小型・軽量化が不可欠である。中でも多数使用されているメカニカルリレーは、配置場所が限られ、車両の小型・軽量化への制約となっているため、半導体リレーへの移行が進んでいる。

東芝デバイス&ストレージ(株)は、半導体リレー化の市場ニーズに対応し、半導体リレーを構成するパワー MOSFET (金属酸化膜半導体型電界効果トランジスター)とパワー MOSFET のゲートのオン/オフ状態を制御するための制御 IC を製品化するとともに、更なる実装面積の削減に向けた次世代製品の開発を進めている。

Demand has been increasing in the automotive field for improvement of fuel consumption in order to reduce carbon dioxide emissions as a global warming countermeasure. On the other hand, the number of in-vehicle equipment has also recently been increasing in order to enhance safety and usability, leading to increased vehicle weight and a consequent deterioration in fuel consumption. The need has therefore arisen for compact and lightweight components for in-vehicle equipment. In particular, there is a trend toward the use of semiconductor relays as a replacement for the large number of conventionally installed mechanical relays that both constrain the placement and hinder the realization of compact and lightweight vehicles.

In line with this trend in the development of semiconductor relays, Toshiba Electronic Devices & Storage Corporation has developed and released products including power metal-oxide-semiconductor field-effect transistors (MOSFETs) and controller integrated circuits (ICs) to control the gate on/off state of power MOSFETs for automotive semiconductor relays. We are also engaged in the development of next-generation products with a reduced mounting area.

1. まえがき

近年、自動車への要求事項は大きく変化している。自動車の安全性・利便性を向上させる要求が高まり、様々な機能を持った機器が多数搭載される傾向にある。しかし、車載機器の増加は、搭載スペース確保の問題や重量増による燃費低下の要因となる。一方、新興国を中心とした世界的な自動車台数の増加により、CO₂(二酸化炭素)排出量の削減など環境への配慮がますます重要になり、世界各国で規制が強化される動きがある。このような背景から、車載機器に使用される部品の小型・軽量化が強く求められている。中でも多数用いられるメカニカルリレーは、サイズが大きいため配置場所が限られる上に、車両の小型・軽量化への制約となっている。

メカニカルリレーの主な用途は、バッテリーと ECU (電子制御ユニット)との接続や、外灯用バルブランプやウインドウヒーターなどの負荷への通電制御である。これらに使用さ

れるメカニカルリレーは、定期的なメンテナンスが必要になることから、ジャンクションボックスと呼ばれるユニットにまとめて実装されている。メカニカルリレーを用いたジャンクションボックスのブロック図を図 1 に示す。メカニカルリレーやヒューズなどの部品は高さがあり、特にヒューズはそれを保持するためのホルダーも必要になることから、ジャンクションボックス自体の小型・軽量化のボトルネックとなっている。

車載機器は、安全性や利便性の向上に加えて、今後は自動運転などにより、ますます増えていくと考えられる。このため、更なる小型・軽量化が求められており、メカニカルリレーから半導体リレーへの移行が進んでいる。また、半導体リレー化に伴い、負荷がショートした場合の電流制限(過電流保護を含む)などの保護・診断機能を内蔵することで、ヒューズレス化を含めた、車載機器の大幅な小型・低背化を実現することも期待されている。

ここでは、東芝デバイス&ストレージ(株)で開発している、半導体リレーを構成するパワー MOSFET とそのゲート駆動

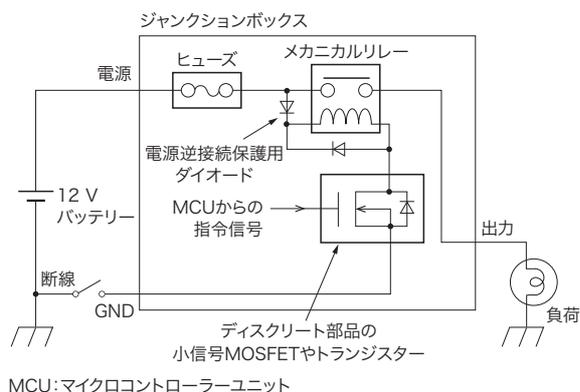


図1. メカニカルリレーで構成されたジャンクションボックス

ジャンクションボックス内は、メカニカルリレーのほか、ヒューズ、小信号MOSFET、トランジスターなどで構成されているため、小型化や軽量化に限界がある。

Block diagram of junction box equipped with mechanical relay

用制御ICにおけるキー技術の概要、及び今後の展望について述べる。

2. 半導体リレー化に必要な技術

車載機器のメカニカルリレーを半導体リレーに置き換えるには、以下の技術が求められる。

- (1) 低導通損失、待機時の低消費電流化 熱設計を容易にし、車載機器を小型化できる。また、電圧降下を抑制し、後段機器へ安定した電圧を供給できる。
- (2) 小型・軽量化 燃費を向上できる。
- (3) GND（接地）断線時のパワー MOSFET のオフ化 誤動作を防止できる。
- (4) 電源逆接続保護機能の内蔵化 ECU を保護できる。
- (5) 高精度な電流センシング（過電流保護を含む） 負荷ショート時の最大電流を抑制し、パワー MOSFET の保護、信頼性の向上、及びハーネスの細径化で、軽量化を図ることができる。

2.1 車載用低耐圧パワー MOSFET の開発

車載用低耐圧パワー MOSFET は、車載機器の電子化・電動化をターゲットにしており、pチャネルタイプとnチャネルタイプがある。当社は、ドレイン-ソース間耐圧が40～100Vの製品を中心に開発を行っている。パワー MOSFET 製品に求められる性能として、低オン抵抗、大電流化、及び小型・高放熱パッケージがある。

パワー MOSFET のオン抵抗 $R_{on}A$ の推移を図2に示す。当社独自のトレンチ構造MOSFETプロセスであるU-MOS

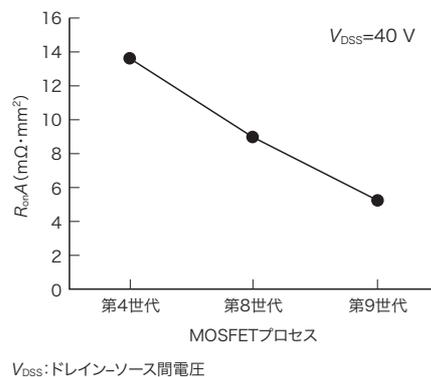


図2. nチャネルタイプパワー MOSFET のオン抵抗の推移

トレンチ構造MOSFETプロセスの微細化を進めることで、単位面積当たりの $R_{on}A$ を低減している。

Trends in on-resistance of Toshiba n-channel power MOSFETs

を、第4世代から第8世代、更に第9世代へと微細化をすることで、単位面積当たりの $R_{on}A$ を約60%低減した。また、パッケージとして、図3(a)に示す電流定格に応じたラインアップをそろえるとともに、内部抵抗の低減や、放熱性能を向上させる技術も取り入れた(図3(b))。これらの技術によりチップサイズを縮小し、図3に示す5×6mmサイズのSOP Advanceパッケージで、オン抵抗1mΩ以下の低オン抵抗のパワー MOSFET 製品を実現した。

2.2 パワー MOSFET のゲート駆動用制御ICの開発

半導体リレーをパワー MOSFET と制御ICで構成する場合、電源逆接続保護やGND断線保護を実現するために、プロセス構造を含めた検討が必要になる。

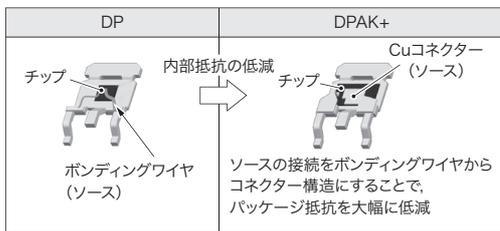
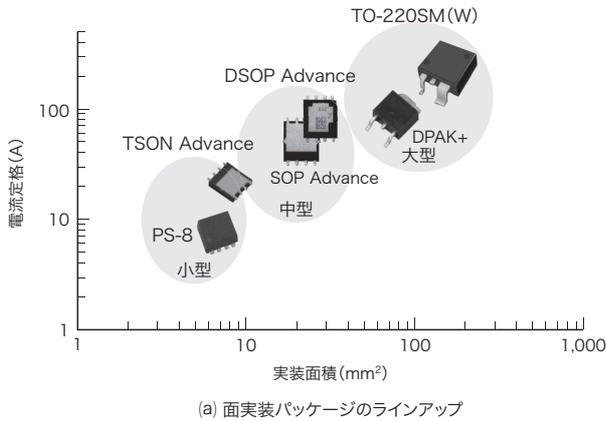
2.2.1 電源逆接続保護への対応

メカニカルリレーでは、コイルに電流が流れなければ接点部分は完全にオープンであるため、電源逆接続保護にはコイル側に電流が流れないように小パワーのダイオードで対応できる。

しかし、パワー MOSFET を用いた半導体リレーでは、ドレイン-ソース間のボディダイオードに電流が流れてしまうため、電流を流さない外部回路を追加する、若しくはパワー MOSFET をオン状態にして損失を低減させるなどの対応が必要となる。

2.2.2 GND断線保護への対応

ジャンクションボックスの半導体リレーは、ハイサイドスイッチとして使用されるが、負荷側が正常に接続された状態で、制御ICのGNDやECUのGNDコネクタ配線が断線した場合への対応が必要になる。一般的なICは、p型基



TSON :Thin Small Outline Non-Leaded
 SOP :Small Outline Package
 DSOP :Double-Side-Cooling SOP
 DPAK :Discrete Packaging
 TO :Transistor Outline

図3. 面実装パッケージのラインアップ

用途に応じて、様々な面実装パッケージをラインアップしている。DPAK+では、ソース接続をCu（銅）コネクタ構造にすることで、パッケージ抵抗を大幅に低減している。

Lineup of surface-mount packages

板を用いてその電位をIC内部の最下位電位（GNDなど）に固定することで、IC上の素子を電気的に分離している。しかし、GNDが断線した場合にはp型基板の電位が不定となり、内部消費電流が回り込んでパワーMOSFETのゲートをチャージし、ハーフオンさせてしまう懸念がある。このためGND断線時には、パワーMOSFETがオフ状態を維持できること、又はオン状態からオフ状態に変化させることが求められる。

開発中の制御IC TPD7107Fは、この機能を実現するために、以下の手法で回路を構成した（図4）。

- (1) GND断線時に、パワーMOSFETのソース側ヘゲート電荷を引き抜くため、制御ICを2チップで構成する。
- (2) GND断線を、電源電圧 V_{DD} とGND端子間の電圧で検出する方式を採用し、GND端子断線時にGND電位が外部の条件に依存しないようにするために、消費電流の外部への回り込みをダイオードでブロックした。

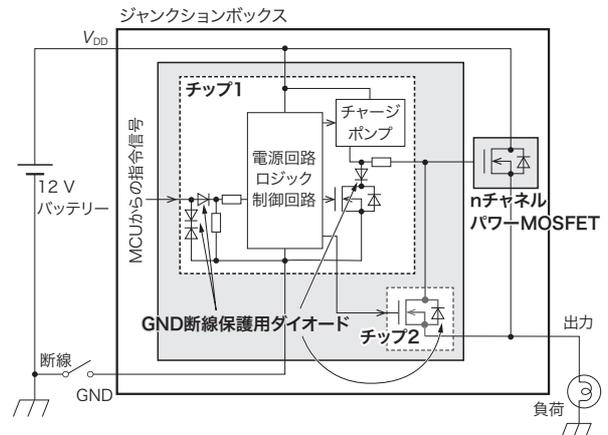


図4. GND断線保護回路

GND断線時の保護のために、制御ICを2チップで構成するとともに、ダイオードを挿入している。

Block diagram of junction box equipped with semiconductor relay providing protection against disconnection of ground line

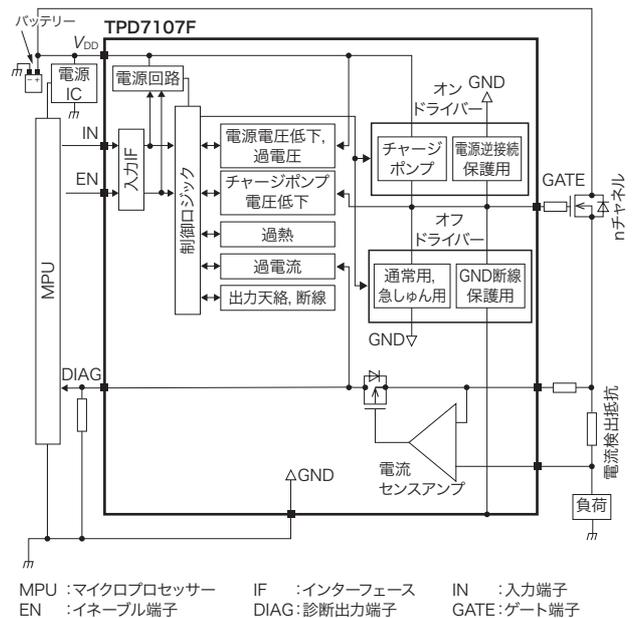


図5. TPD7107Fのブロック図

TPD7107Fは、図4のGND断線保護回路のほかに、電源逆接続保護、電流センシング、異常検知などの機能を内蔵している。

Block diagram of TPD7107F controller IC under development

UV（Under Voltage：低電圧）検出時に回路が停止し、ソース基準でゲート電荷を引き抜く回路が動作する構成とする。

これらの機能を盛り込んだTPD7107Fのブロック図を図5に、目標仕様を表1に示す。前述した電源逆接続保護や

表1. TPD7107Fの目標仕様

Target specifications of TPD7107F

項目	仕様1		仕様2		仕様3	
	自己保護	診断出力	自己保護	診断出力	自己保護	診断出力
保護・診断出力機能	電源電圧低下	○	○	-	○	-
	電源電圧過電圧	○	○	-	○	-
	チャージポンプ電圧低下	○	○	-	○	-
	電流センス出力	-	○	-	○	○
	過電流	○	○	-	○	-
	過熱	○	○	-	○	-
	電源逆接続	○	-	○	-	○
	GND断線	○	-	○	-	○
チッププロセス	BiCD 0.13 μm (第1世代プロセス)					
パッケージ	WSON10 (3×3 mm, 0.5 mmピッチ)					

BiCD：バイポーラー+相補型MOSFET+二重拡散型MOSFET

○：該当 -：非該当

GND断線保護への対応のほかに、電流センシング(パワーMOSFETの過電流保護を含む)機能や、パッケージングについてもチップ間のワイヤボンディング技術を盛り込み、小型パッケージのWSON (Very-Very Thin Small Outline No Lead Package) 10 (3×3 mm) への搭載を実現した。

また制御ICには、パワーMOSFETが破壊しないよう異常時にパワーMOSFETをシャットダウンする自己保護機能、及びMCU (マイクロコントローラユニット) へ異常を通知する診断出力機能を内蔵している。しかし、ユーザーによっては、パワーMOSFETをシャットダウンするかどうかをMCUからの指示(入力)によって動作させたい場合もある。このため、電流センシング機能や異常時の自己保護機能を持たず、診断出力機能だけを備えた製品もラインアップする予定である。

3. 今後の展望

BiCD (バイポーラー+相補型MOSFET+二重拡散型MOSFET) 0.13 μmの第1世代プロセスと第3世代プロセスの断面構造を、それぞれ図6(a), (b)に示す。第1世代プロセスでは、構造上GND断線保護の対応を1チップで実現できないことから、同じ第1世代プロセスを用いたTPD7107Fでは2チップ構成とした。一方、第3世代プロセス(負電圧耐性)では、n型ドレイン拡散層とn型埋め込み層の間のn型ウェルをp型ウェルに替えることで、p型基板の電位が不定となっても寄生電流が回り込まない構造になっている。このため、電気的な分離が可能になり、30V以上の降伏電圧を実現した。

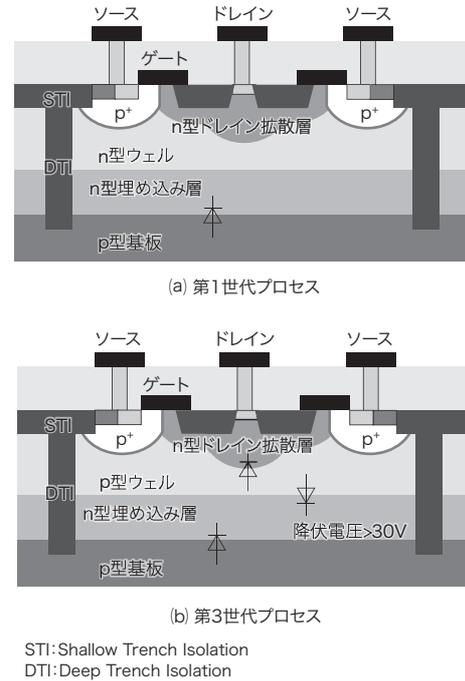


図6. BiCD 0.13 μmプロセスを用いたnチャンネルタイプパワーMOSFETの断面構造の比較

第1世代では、p型基板電位がソースよりも高くなった場合に寄生電流が流れ、素子を電気的に分離できなかった。一方、第3世代では、p型ウェルを配置することでドレインとp型基板を電気的に分離している。

Comparison of cross-sectional structures of n-channel power MOSFETs for TPD7107F and product to be developed

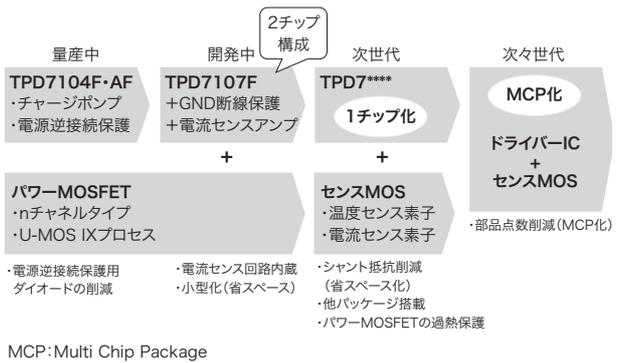


図7. 半導体リレー製品の開発計画

今後、1チップ化やMCP化を進めることで、メカニカルリレーの更なる半導体リレー化を実現する。

Actual and planned deliveries of Toshiba semiconductor relay products

今後の製品の開発計画を図7に示す。実装面積を削減するために、第3世代プロセスを用いてGND断線保護素子とDMOS (二重拡散型MOS) を1チップ化することを検討

していく。また、今回のTPD7107Fはヒューズレス化とワイヤハーネスの細径化を目的に、外付けの電流検出抵抗を用いた電流センス方式を採用した。しかし、電流検出抵抗は大電流用途では部品サイズが大きくなるため、今後センスMOS方式で電流検出抵抗を不要にすることを検討し、将来的にはパワー MOSFETチップとゲート駆動用制御ICチップを混載したMCP (Multi Chip Package) 製品を開発していく。

4. あとがき

メカニカルリレーから半導体リレーへの移行は、これまで車載機器の小型・軽量化を目的に進められてきた。しかし、今後は自動運転の実現に向けた品質向上や、保護・異常診断などによる車載機器の高信頼化が必要になるため、半導体リレーの需要は更に拡大していくと予想される。

当社は、これまで車載用のインテリジェントパワーデバイス (IPD) や、パワー MOSFET、それらを駆動するための制御ICなど様々な製品を開発してきた。電子化・電動化の進む自動車用途において、今後も多様化する市場ニーズに対応した製品を開発し、自動車業界の発展に貢献していく。



最上 宏之 MOGAMI Hiroyuki
東芝デバイス&ストレージ (株)
ディスクリート半導体事業部
ディスクリート応用技術センター
Toshiba Electronic Devices & Storage Corp.



野中 一成 NONAKA Kazunari
東芝デバイス&ストレージ (株)
ディスクリート半導体技術部
ハイパワーデバイス技術部
Toshiba Electronic Devices & Storage Corp.