

IC/LSIのEMC解析に向けた伝導性エミッション/イミュニティマクロモデル構築検討 Study of Conducted Emission/Immunity Macro Modeling for IC EMC Simulation

宮原 秀敏¹, 今泉 祐介¹, 岡野 資睦¹

Hideotoshi MIYAHARA¹, Yusuke IMAIZUMI¹, Motochika OKANO¹

¹東芝デバイス&ストレージ株式会社

¹ Toshiba Electronic Devices & Storage Corporation

Recently, EMC (Electro-Magnetic Compatibility) requirements for IC/LSI has been demanding, especially in the field of automotive electronics. EMC analysis become an important play for front-loading of Electronic product. As EMC simulation macro model there are ICEM-CE and ICIM-CI which is being standardized in the IEC (International Electrotechnical Commission). However, the extraction method of models is not included in the standard. Proposal of thesis is the extraction and analysis method of conducted emission and immunity models. Proposed models predict emission characteristics within 4 dB error to measurement result and simulation of immunity behavior agree with measurement until 200 MHz.

1 はじめに

近年, EMC 規制が厳しくなっていく中, 半導体製品である IC/LSI 単体に対しても EMC 性能を要求される機会が増している。半導体の EMC 試験方法は, IEC で規格化されており, エミッション試験については IEC 61967, イミュニティ試験については IEC 62132 で定められている。中でも伝導性エミッション試験である IEC 61967-4: 1/150 ohm direct coupling method¹⁾や, 伝導性イミュニティ試験である IEC 62132-4: Direct RF power injection method²⁾は再現性などの点から要求されることが多い。

一方で, 上記の半導体 EMC 性能を解析するためのモデル化についても検討が進んでおり, 試験方法と同じく, IEC で伝導性エミッションモデルは IEC 62433-2³⁾, 伝導性イミュニティモデルは IEC 62433-4⁴⁾で規定されている。これらのモデルはマクロモデルに分類され, 内部情報を含まない構造である。規格にはモデル構造が記述されているものの, モデルの抽出, 構築方法については規定されていない。

本報告では, IEC 62433-2, IEC 62433-4 で規定されているモデル構造を 2 章で, 規格に則したモデルの抽出方法を 3 章で提案する。最後に, モデルによる解析結果と, 実測結果との比較を示す。

2 EMC マクロモデル

2.1 伝導性エミッションマクロモデル

2.1.1 モデル構造

IEC 62433-2 で規格化されている伝導性エミッションモデルである ICEM-CE(IC Emission Model for

Conducted Emission)は, 周波数領域のマクロモデルである。図 1 は ICEM-CE のモデル構造を示しており, その構造は CPM(Chip Power Model)⁵⁾にパッケージ情報を追加したものに類似している。モデルは, 線形伝達部とノイズ源の 2 つ要素から構成されており, IEC 62433-2 では前者を Passive Distribution Network (PDN), 後者を Internal Activity (IA)と定義している。

2.1.1.1 線形伝達部

線形回路網を指しており, チップの総容量とパッケージの LRC を含んでいる。通常, 線形等価回路または S パラメータで表記され, 図 1 の線形伝達部(Linear RF transmission block)は等価回路で表現されており, パッケージ外へ漏れ出す IC 内部のノイズ伝達関数を表している。

2.1.1.2 ノイズ源

IC 内部の動作(スイッチングなど)に起因するノイズを指す。通常, 周波数領域の電流源で表記されることが多く, 図中のノイズ源(Noise source)も電流源で記述している。

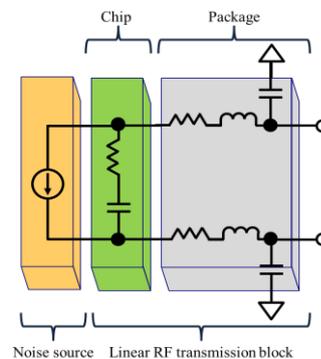


Figure 1. Construction of conducted emission model

2.2 伝導性イミュニティマクロモデル

2.2.1 モデル構造

IEC 62433-4 で規格されている ICIM-CI(IC Immunity Model for Conducted Immunity)も ICEM-CE と同様に、周波数領域のモデルである。免疫モデルとしてはクライテリアに対する Pass/Fail モデルに分類され、ノイズ量に対する変動量などは表現できない。ICIM-CI のモデル構造を図 2 に示す。モデルは、線形伝達部と誤動作テーブルの 2 つ要素から構成されており、IEC 62433-4 では前者を Passive Distribution Network (PDN)、後者を Internal Behavior (IB)と定義している。

2.2.1.1 線形伝達部

線形回路網を指しており、その構造は 2.1.1.1 と同様である。

2.2.1.2 誤動作テーブル

免疫特性を表すルックアップテーブルを指す。図 2 のルックアップテーブル(Failure table)は特定の位置の、特定のパラメータがある値になると誤動作するという誤動作機構を表しており、線形伝達部との間に電気的な接続はない。

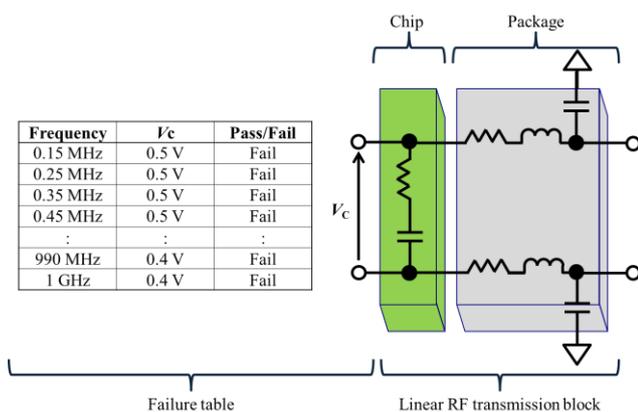


Figure 2. Construction of conducted immunity model

3 モデルの抽出および構築

2 節で示したモデル構造に従い、モデル抽出および解析を実施する。DUT(Device Under Test)は参考文献⁹⁾と同一 IC である車載用モータ制御用マイコンを使用した。本 IC の PLL(Phase Locked Loop)回路の電源-GND 端子(V_{DD} , V_{SS})を対象とし、モデル抽出および構築を実施した。図 3 に示す試験基板は 4 層構成で、1 層に DUT を、4 層目に周辺部品を実装している。

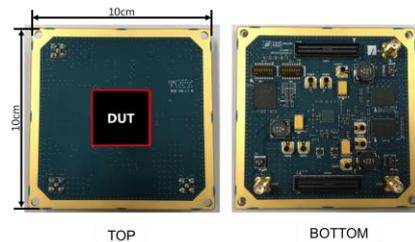


Figure 3. Layout of test board

PLL 回路は 1.2 V 電源で駆動しており、20 MHz の水晶発振子を源振とし、マイコンのクロック周波数である 200 MHz を発生させている。

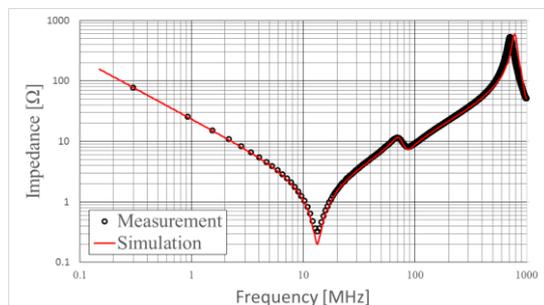
3.1 伝導性エミッションマクロモデル

3.1.1 線形伝達部抽出

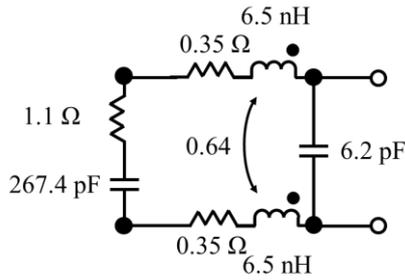
本検討では、線形回路抽出は PLL 回路の電源端子の S パラメータの実測結果から行う。DUT の実測結果からフィッティングを実施し、線形等価回路を作成する。まず、試験基板に実装した状態における DUT の高周波特性を図 4(a)の黒丸に示す。ここでは、VNA(Vector Network Analyzer)で測定した S パラメータから Z パラメータへ変換を行っている。

上記の結果からフィッティングを行うが、測定時には基板を経由しているため、その高周波特性を加える必要がある。試験基板の高周波特性については、SIwave®でレイアウトデータを読み込み、S パラメータとして抽出した。

等価回路でフィッティングした結果を図 4(a)の赤線に、等価回路のトポロジーを図 4(b)に示す。今回、等価回路の解析は Advance Design System®で行っている。



(a) Z-parameter of VNA measurement vs. simulation



(b) Topology of equivalent circuit
Figure 4. Equivalent circuit model

以上で等価回路を作成することができた。等価回路のトポロジーからパッケージの LRC およびチップ容量を模擬されていると判断できる。また、ノイズ源はチップ容量に並列に接続されるようになると想定される。

3.1.2 ノイズ源抽出

本検討ではノイズ源抽出は IEC 61967-4 で定められている 150 Ω 法の実測結果から行う。150 Ω 法の試験セットアップを図 5 に示す。150 Ω 法による PLL 回路電源端子のノイズスペクトラムを図 6 に示す。この結果と、3.1.1 で求めた等価回路からチップ容量に並列に接続されるノイズ源(今回は電流源)を算出する。

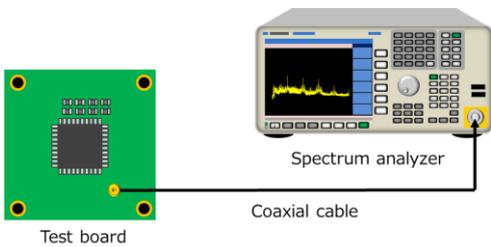


Figure 5. Test setup of 150 ohm method

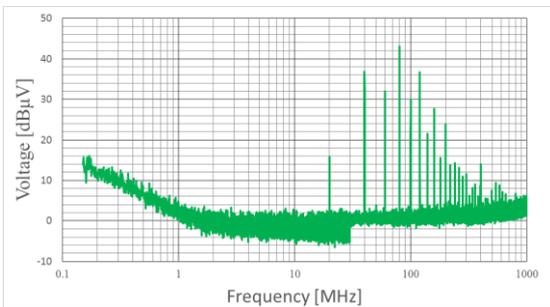


Figure 6. Measurement results of 150 ohm method

ノイズ源の算出は以下のような簡易な計算で算出することができる。

- (1) 抽出した線形等価回路モデル(図 4(b))に試験基板および測定器の入力インピーダンス(50 Ω)を接続する。
- (2) モデルのチップ部に対して、並列に適当な電流源(1 A)を接続し、AC 解析により測定器に現われるノイズ電圧を算出する。
- (3) (2)で求めたノイズ電圧と実測結果との比(α)により、ノイズ電流 $\alpha \cdot 1 \text{ A}$ が得られる。

実測結果から算出したノイズ電流を図 7 に示す。これにより、線形回路部およびノイズ源を抽出できたため、モデルによる解析を実施できる。

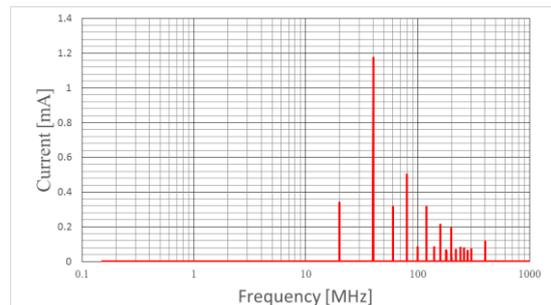


Figure 7. Extracted noise current

3.1.3 解析および実測との比較

モデルの精度を検証するため、デカップリングコンデンサを追加実装した場合の PLL 回路電源端子のノイズスペクトラムを実測と比較する。追加したデカップリングコンデンサは 100 nF と 10 nF で、電源-GND 間に並列に配置している。

図 8 にデカップリングコンデンサを追加実装した場合の実測結果と解析結果を示す。緑色が実測結果、黄色が解析結果、赤線が上限値を示している。誤差は最大で約 4 dB、平均で約 1.5 dB である。解析と実測結果を比較すると、80、100 MHz で特に誤差が大きくなるが、これはモデルの線形部で共振が発生している場所であり、そのためモデル化誤差が大きくなったと考えられる。また、ノイズ源を単一の電流源で模擬していることも誤差の原因であると想定される。

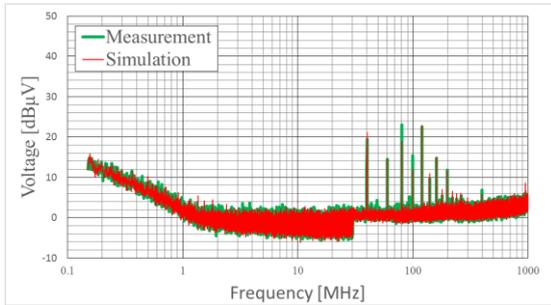


Figure 8. Measurement vs. simulation results of emission in test board with decoupling capacitors

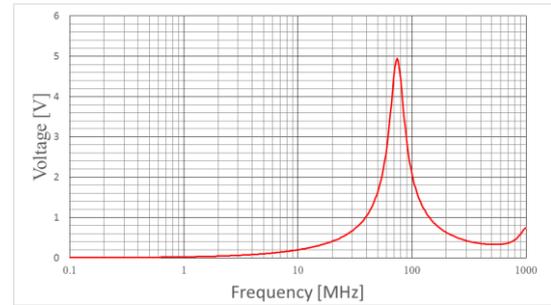


Figure 9. Simulation results of voltage in the model

3.2 伝導性イミュニティマイクロモデル

3.2.1 線形伝達部抽出

対象とする IC および端子が 3.1.1 と同様であるため、3.1.1 で得られたモデルを再度使用する。

3.2.2 誤動作テーブルによる解析方法

解析では、図 4(b)の等価回路でチップ部に発生する電圧を算出し、誤動作テーブルと比較することによりイミュニティ特性を得る。ここで、誤動作テーブル作成のため、誤動作機構を決定する必要がある。簡易な誤動作機構として、「内部のノイズ電圧振幅が閾値以上になると誤動作する」という機構が想定される。これは ESD 保護用にダイオードが挿入されている端子には有効であると考え、本機構を誤動作機構として仮定した。イミュニティ試験を IEC 62132-4 で定められている DPI 法とした場合、以下のような簡易な計算でイミュニティ特性を算出することができる。

- (1) 抽出した線形等価回路モデル(図 4(b))に試験基板およびノイズ源(出力インピーダンス 50Ω の電圧源)を接続する。
- (2) ノイズ源の出力を適当な電力(1 W)に設定し、AC 解析によりモデルのチップ部に現われるノイズ電圧を算出する。
- (3) チップ部のノイズ電圧振幅に閾値を与え、(2)で求めたノイズ電圧と閾値との比(β)により、イミュニティ特性を $\beta^2 * 1 \text{ W}$ で算出することができる。

算出したチップ部のノイズ電圧振幅を図 9 に示す。閾値については、内部回路の動作条件などから決定するべきであるが、今回は 0.4 V と仮定し、決定している。

3.2.3 解析および実測との比較

モデルの精度を検証するため、実際に図 10 に示す DPI 法によるイミュニティ試験で得られた特性と解析結果を比較する。DUT の誤動作判定基準は CLK の停止の有無としており、PLL 回路の電源端子との相関は強いと想定される。

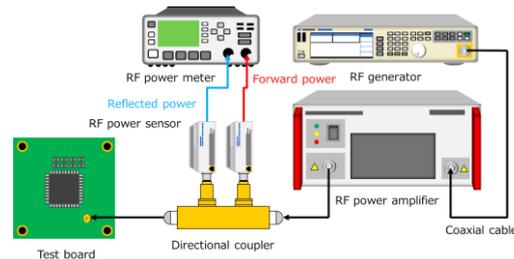
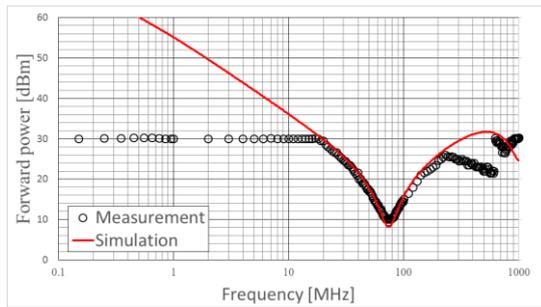


Figure 10. Test setup of DPI method

図 11 に実測結果と解析結果を示す。赤色の○が実測結果、黄色が解析結果を示している。実測の○は誤動作しない最大電力を示している。測定器の制約により、最大入射電力が 30 dBm となっており、 $0.15 \sim 20 \text{ MHz}$ までの特性は最大試験レベルまで誤動作しないという現象を示している。

実測結果と比較すると、 $20 \sim 200 \text{ MHz}$ までのイミュニティ特性をよく再現できている。しかし、 200 MHz 以降は実測結果との誤差が大きくなっている。これは、PLL 回路の発生する 200 MHz 以降については、今回仮定した誤動作機構では再現できないことを示しており、大きな誤差は他の誤動作機構を考慮していないことが原因であると考えられる。



電話番号 (044)548-2621
 FAX 番号 (044)548-8332
 E-mail hidetoshi1.miyahara@toshiba.co.jp

Figure 11. Measurement vs. simulation results of immunity characteristics in test board

4 まとめ

本報告では、車載用モータ制御マイコンを対象とし、PLL 回路の電源端子における伝導エミッションおよび伝導イミュニティモデルを IEC 62433-2, IEC 62433-4 に即した構造で抽出し、解析を行った。実測と比較するとエミッションでは、デカップリングコンデンサの効果を誤差 4 dB 以内で再現できており、イミュニティでは、ノイズ耐性の低い周波数帯を表現することができた。今後の課題として、等価回路モデルの精度の向上や、複数のノイズ源、誤動作機構をモデルに取り入れる方法の検討が挙げられる。

参考文献

- [1] IEC 61967-4:2005, Integrated circuits - Measurement of electromagnetic emissions, 150 kHz to 1 GHz - Part 4: Measurement of conducted emissions, 1 ohm/150 ohm direct coupling method.
- [2] IEC 62132-4:2006, Integrated circuits - Measurement of electromagnetic immunity 150 kHz to 1 GHz - Part 4: Direct RF power injection method.
- [3] IEC 62433-2:2008 EMC IC modelling - Part 2: Models of integrated circuits for EMI behavioural simulation - Conducted emissions modelling (ICEM-CE)
- [4] IEC 62433-4:2016 EMC IC modelling - Part 4: Models of integrated circuits for RF immunity behavioural simulation - Conducted immunity modelling (ICIM-CI)
- [5] E. Kulali, E. Wasserman, and J. Zheng, "Chip power model - a new methodology for system power integrity analysis and design," Proc. 2007 IEEE Electrical Performance of Electronic Packaging Conf. (EPEP), pp.259-262, Atlanta, USA, Oct. 2007.
- [6] 岡野資睦, 今泉祐介, 辻村俊博, 東芝レビュー Vol.71, No.6, "半導体製品の耐ノイズ設計を支援する EMC 評価・実装シミュレーション技術"

連絡先

連絡先氏名 宮原 秀敏
 所属機関 東芝デバイス&ストレージ株式会社
 所在地 〒212-8520 神奈川県川崎市幸区堀川町
 580-1