

# 車載モーターを効率的に駆動する マイコン内蔵統合モーターコントロールドライバー SmartMCD™シリーズ

SmartMCD™ Series Microcontroller-Based Integrated Motor Control Drivers to Efficiently Drive Motors for Automotive Applications

渡辺 宏樹 WATANABE Hiroki 坂口 翔一 SAKAGUCHI Shoichi

エネルギー政策が気候変動問題解決に向けた脱炭素化へと世界的に変化する中で、自動車産業では、電動車(xEV)の登場による動力源の電動化をはじめ、環境性能の向上を目的とした様々なシステムの電動化が進められている。中でも急速に搭載数が増加している部品がモーターで<sup>(1)</sup>、それを制御する電子制御ユニット(ECU)には、小型・軽量・高効率化が強く求められている。

東芝デバイス&ストレージ(株)は、第5世代アナログ基幹プロセスを用い<sup>(2)</sup>、マイコン内蔵統合モーターコントロールドライバー(MCD) SmartMCD™シリーズを開発している。モーターの効率的な制御に必要な様々な機能を1チップ上に集積したことで、ECU基板の小型・軽量化に貢献できる。

In line with the changes taking place in energy policies accompanying the worldwide movement toward decarbonization to tackle the issue of climate change, the electrification of various systems for automobiles aimed at enhancing their environmental performance, as typified by the electrification of automobile power sources with the advent of electrified vehicles (xEVs), has recently been expanding in the automobile industry. The installation of electric motors, as key components supporting such electrification, has consequently been rapidly increasing. This, in turn, has given rise to the need for the electronic control units (ECUs) that drive such motors to be more compact and lightweight and to provide higher efficiency.

Under these circumstances, Toshiba Electronic Devices & Storage Corporation is developing the SmartMCD™ series integrated motor control drivers (MCDs) equipped with a built-in microprocessor fabricated employing an analog process using a fifth-generation platform for mixed-signal integrated circuits (ICs). The SmartMCD™ series makes it possible to efficiently drive electric motors while reducing the size and weight of the ECU board, with all of the necessary functions integrated in one chip.

## 1. まえがき

地球規模での気候変動問題を背景としたカーボンニュートラル実現という世界的な共通目標の下、自動車の電動化が進んでいる。自動車の電動化は、xEVはもちろんのこと、燃費を改善する目的で、例えばコンプレッサーや各種ポンプ、パワーステアリングなどといった自動車走行の動力源以外の部品に対しても進んでおり、これらの電動化を支える主要部品がモーターである。従来はエンジンの力を利用して駆動していたこれらの部品をモーター駆動とすることで、エンジンの主目的である走行のためのエネルギーを損なうことがなくなり、低燃費化でき、二酸化炭素(CO<sub>2</sub>)削減への貢献が可能となる。このように、モーターを使用することで低燃費化が図れるが、モーターを効率的に制御し、エネルギー損失を抑えることも大切である。モーターを効率的に制御する手法の中でも、ベクトル制御と呼ばれる技術が最も高効率であることが一般的に知られている。

しかし、ベクトル制御を実現するには、ハードウェア(HW)としてマイコンや、電流検出アンプ、高分解能アナログデジタル変換器、ゲートドライバー、内蔵ドライバーなどが必要となる。また、様々なモーターに応じた各種のパラメーター調整や、様々なアプリケーションに応じた細やかな制御を実現するためには、先に述べたHWとソフトウェア(SW)の連携が必要不可欠であり、SWを格納するためのROMやRAMなどの各種メモリーが必要となる。更に、上記以外にも、マイコン用の電源回路や、上位ECUとの通信回路、各種異常検出回路などのHWも必須となる。一方、モーターを制御するECUには、高効率であることに加えて小型・軽量化が強く求められているが、これらのHWがECU基板上に個別部品として存在することが、これまでECU基板の小型・軽量化を困難にしていた。

このような背景から東芝デバイス&ストレージ(株)は、今回、LSI開発用の半導体プロセスとしてこれらHW機能を統合し、1チップ上に集積化可能な基幹プロセスを開発し

た。更に、モーターを高効率に駆動させるための既存技術であるスルーレートコントロール (SRC) を進化させた当社独自の制御技術として、アクティブSRCも開発している。ここでは、まず当社のマイコン内蔵統合モーターコントロールドライバ SmartMCD™シリーズの開発に使用する基幹プロセスの特長について述べた後、モーターの更なる効率的駆動とノイズ低減を実現するアクティブSRCについて述べる。

## 2. ECUの小型・軽量化に貢献する第5世代アナログ基幹プロセス

プロセスとは半導体デバイスの製造工程を指し、中でも複数のデバイスを製造するものを基幹プロセスと呼ぶ。130 nmの第3世代～第5世代のアナログ基幹プロセスを図1に示す。主に低耐圧CMOS (相補型金属酸化膜半導体) をデジタル回路として、LDMOS (横方向二重拡散型金属酸化膜半導体) を高耐圧が必要なアナログ回路として用い、更に必要なデバイスを組み合わせてミックスドシグナルICを製造する。

第5世代アナログ基幹プロセスでは、モーターのベクトル制御を行うため、アナログ回路とマイコンの混載に着目し、第3世代基幹プロセスにFloodia社製の高信頼性埋め込み不揮発性メモリー (eNVM: embedded Non-Volatile Memory) を搭載できるようにした。この製造工程の追加によるほかのデバイス (LDMOSや低耐圧CMOS) の特性への影響が小さいことを確認し、eNVMの混載を実現することができた。

また、モーターを駆動するアナログデバイス (LDMOS) には、FET (電界効果トランジスタ) のオフ時に回生電流が流れる。この電流によりp型Si (シリコン) 基板 (PSub) に負電荷が注入され、LDMOSと周辺素子の間で寄生トランジスタが動作する。その結果、周辺回路の電源電圧が低下してICの不具合を引き起こすため、アナログデバイスとデジタル回路の混載では、回生電流による電流ノイズの影響を考慮して設計する必要がある。この第5世代アナログ基幹プロセスでは、eNVMの水平方向、あるいは水平と垂直の2方向をn<sup>+</sup> (不純物濃度の高いn型半導体) 層のガードリング (Nガードリング) などで囲い、デバイス側壁又は底面も含めたデバイス周囲と分離することで、eNVMをPSubからの電流ノイズから保護する対策を施した。対策構造を図2に示す。LDMOSへの回生電流により生じる負電荷注入をNガードリングで防ぐことで、eNVMの動作に不具合は生じず、電流ノイズの影響が抑えられていることを確認できた。

そのほか、将来的に第5世代アナログ基幹プロセスに適用を見込む技術も開発している。その一例を以下で述べる。

LDMOSには重要特性となる静耐圧とオン抵抗があり、両者は一般的にトレードオフの関係にある。例えば、LDMOSのソース-ドレイン間に絶縁体を配置すると、Si内の電界を緩和して、高電圧を印加できるようになり静耐圧特性は向上するが、その絶縁体がソース-ドレイン間の電流経路を阻害してオン抵抗は高くなる。当社は、この問題をLDMOSの構造変更で対策した。図3に、各LDMOSの断面構造を示す。従来は、低耐圧CMOSと同一工程で加工することで製造工程を短縮できることから、STI (Shallow Trench Isolation) をLDMOSのソース-ドレイン間の絶縁体として用いていた。これに対し、第4世代アナログ基幹プロセスではStepped oxide構造やLOCOS (Local Oxidation of Sili-



\*第3, 4世代はAl配線を使用

- 第3世代以降共通素子
- 第4世代 (LOCOS-based LDMOS) 固有素子
- 第4世代 (Stepped oxide-based LDMOS) 固有素子
- 第5世代固有素子

MOS: 金属酸化膜半導体  
MIMCON: MIM (Metal-Insulator-Metal) コンデンサ  
MOMCON: MOM (Metal-Oxide-Metal) コンデンサ  
MOSCON: MOS (Metal-Oxide-Semiconductor) コンデンサ  
NVM: 不揮発性メモリー  
HP: High Performance  
HPL: High Performance LOCOS  
Nch: Nチャネル  
CAN: Controller Area Network  
MR: 中抵抗  
HR: 高抵抗  
UTM: Ultra Thick Metal  
AI: アルミニウム  
ESD: 静電気放電  
DMOS: 二重拡散型MOS  
MIMCON: MIM (Metal-Insulator-Metal) コンデンサ  
MOMCON: MOM (Metal-Oxide-Metal) コンデンサ  
MOSCON: MOS (Metal-Oxide-Semiconductor) コンデンサ  
HP: High Performance  
Nch: Nチャネル  
MR: 中抵抗  
SHR: 超高抵抗  
Cu: 銅  
DTI: Deep Trench Isolation

図1. 130 nm 第3世代～第5世代アナログ基幹プロセス

各世代でデバイスラインアップを変え、多様な要求に対応できる汎用性を持たせている。

130 nm analog processes used from third- to fifth-generation platforms for mixed-signal ICs

con) 構造を用いることで、Si内の絶縁体の比率を下げ、耐圧は保ったまま電流経路の平滑化によりオン抵抗の低減を実現した。今後、この対策を第5世代アナログ基幹プロセスへ適用し、よりオン抵抗の低いLDMOSの搭載も視野に入れ、開発を進める。

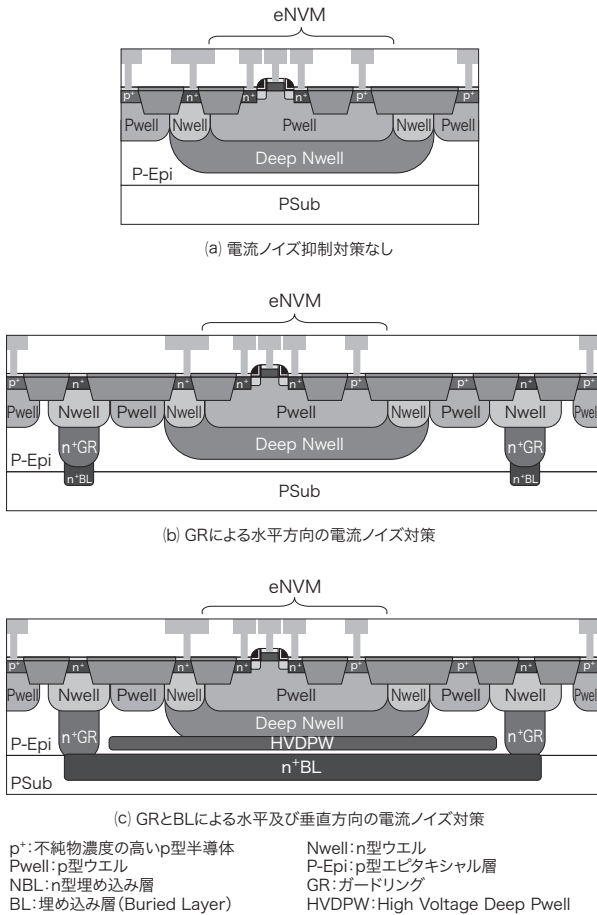


図2. Nガードリングによる電流ノイズ対策

eNVMをNガードリングなどで囲み、FETのオフ時に生じる再生電流による電流ノイズの影響を抑制した。

N type guard rings to suppress current noise

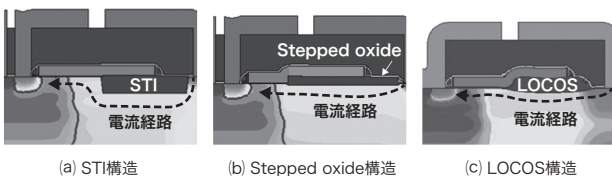


図3. LDMOSの断面構造比較

LDMOSの構造をSTI構造からStepped oxide構造やLOCOS構造に変更することで電流経路を平滑化し、耐圧を低下させることなくオン抵抗を低減した。

Comparison of cross-sectional structures of laterally diffused metal-oxide semiconductors (LDMOS)

### 3. モーターの効率的な駆動とノイズ低減に貢献するアクティブSRC

ベクトル制御では、高精度にモーター電流を制御するために、高速でFETのスイッチングを繰り返す必要がある。FETのスイッチングを行う際、FETの損失を抑えて効率を上げるには、スイッチング時間が短いほど良いが、一般的に、スイッチング時間を短くすると、相反してFETからの放射ノイズ(以下、ノイズと略記)が大きくなるという問題がある。このノイズが大きくなった場合に車載環境下でしばしば問題となるのが、AM・FMなどの受信に影響を与える、いわゆるラジオノイズである。ノイズを抑制するために、ECU基板上にはノイズ低減用の部品が増え、小型・軽量化が困難になる。

従来は定電流駆動で損失とノイズのバランスを取るのが一般的であったが、損失とノイズのトレードオフの課題を解決するための技術として、SRCがある。代表例として、FETをターンオンする際の定電流駆動とSRCそれぞれの回路図及びタイミングチャートを図4に示す。フェーズ1はFETのゲート-ソース間電圧( $V_{gs}$ )がゲートしきい値電圧( $V_{th}$ )に達するまでの領域、フェーズ2はドレイン-ソース間電圧( $V_{ds}$ )が変化する領域、フェーズ3は $V_{ds}$ が変化した後

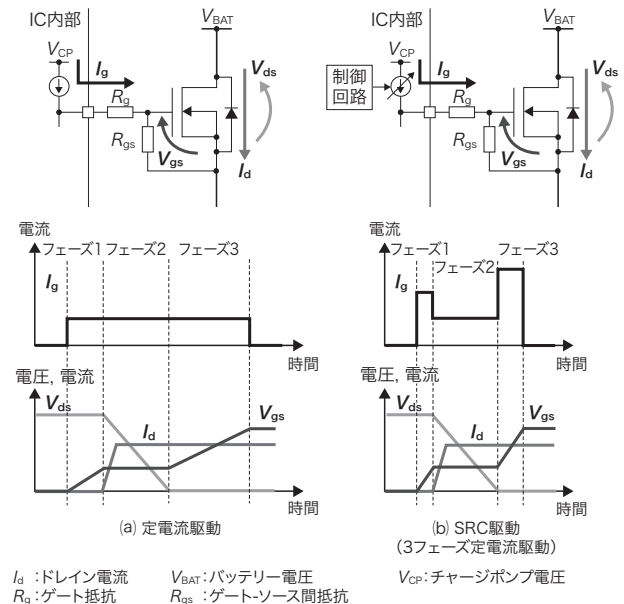


図4. 定電流駆動回路とSRC駆動回路のタイミングチャート

SRCは、FETのスイッチングの際に、ノイズに影響のないフェーズでは $I_g$ を大きくして損失を減らし、ノイズに影響するフェーズでは $I_g$ を小さくしてノイズを減らすことで、ノイズと損失のトレードオフを解決する。

Timing diagrams of constant-current drive and slew-rate control (SRC) drive circuits

た後の領域と定義すると、フェーズ2は $V_{ds}$ が変化してノイズ源となるためターンオン損失とノイズのどちらにも影響する領域といえる。そこで、FETをスイッチングする際に、ノイズに影響のないフェーズ1と3ではFETのゲートのチャージ電流 $I_g$ を大きくしてFETの損失を減らし、ノイズに影響するフェーズ2では $I_g$ を小さくしてノイズを減らすことで、ノイズと損失のトレードオフを解決する技術がSRCである。

しかし、SRCにも欠点がある。それは、最適なSRC設定が常に変化しているにもかかわらず、各フェーズの $I_g$ や時間は固定値であるため、ある決められた条件下では損失とノイズのバランスを最適化できたとしても、その条件から外れると、損失とノイズの最適バランスが崩れてしまうことである。その要因としては、車載環境特有の電源変動や温度変化、アプリケーションによって変わる負荷変動やECU基板の寄生インピーダンス成分、及びFETの製造ばらつきなどが挙げられる。したがって、SRCではワースト条件を想定した上で、マージンを持ったシステム設計が必要となってしまう。すなわち、条件によっては、無駄な損失が発生、若しくはECU基板上に余分なノイズ対策部品の追加が必要になることがある。

一例として、ターンオンでのSRCの問題点を図5に示す。図5において、(a)は、SRCが最適設定され、ゲート容量が適正值のケース、(b)はFETのゲート容量が過大となった際のタイミングチャートで、想定よりフェーズ2の開始が遅いため、フェーズ2中にフェーズ3の $I_g$ が適用されることでノイズが増大するケース、(c)はFETのゲート容量が過小となった際のタイミングチャートで、想定よりフェーズ2の開始が早い場合、ノイズが増大するケースをそれぞれ示している。

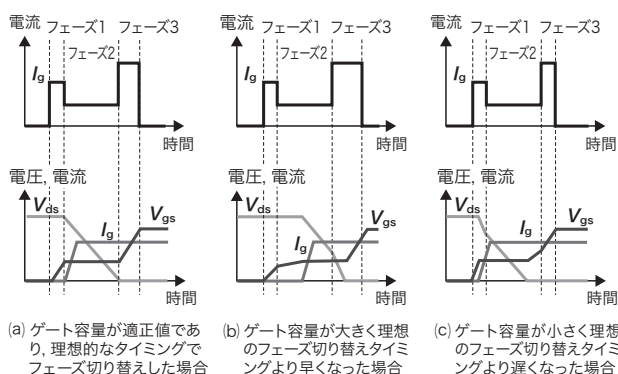


図5. FETのゲート容量ばらつきによるSRC最適設定からのずれ

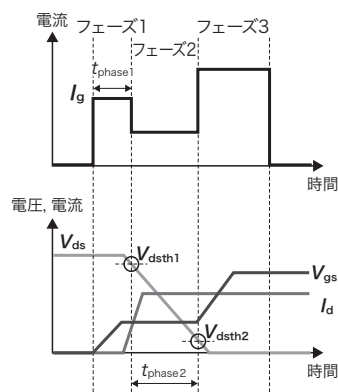
ゲート容量のばらつきの影響でフェーズ切り替えが最適タイミングからずれると、SRCでは損失とノイズの最適バランスが崩れてしまう。

Deviations from optimal setting of SRC due to variations in gate capacitance of field-effect transistor (FET)

この例ではターンオン損失については(b), (c)のいずれも改善しているが、ノイズ特性は悪化している。このように、適切なタイミングでフェーズ切り替えを行わないと、損失とノイズの最適化はできない。

この問題を解決するため、当社はSRCを進化させて、損失とノイズのバランスが常に最適な状態になるように、 $I_g$ とフェーズ時間が自動でリアルタイムに最適化されるアクティブSRCという技術を開発した。アクティブSRCの基本的なコンセプトはSRC同様であるが、SRCがあらかじめ決められた電流値とフェーズ時間でFETを駆動するオープンループ制御であるのに対し、アクティブSRCは、部品や制御回路の個体間のばらつき、使用環境、及び使用状況に応じて自律的に変化するクロズドループ制御である。アクティブSRCの制御方法を図6に示す。アクティブSRCでは、 $V_{ds}$ 変化の開始点と終了点を捉えてフェーズ1→フェーズ2切り替え及びフェーズ2→フェーズ3切り替えのタイミングを最適化することで $V_{ds}$ のスルーレートを一定にすることを目的としている。

項目	フェーズ1	フェーズ2	フェーズ3
観測対象	$t_{\text{phase1}}$ 終了時の $V_{\text{dsth1}}$ 検出CMP出力	$t_{\text{phase2}}$ ( $V_{\text{dsth1}}$ 検出 ~ $V_{\text{dsth2}}$ 検出)	-
フィードバック先	次回 $t_{\text{phase1}}$	次回 $I_g$ (フェーズ2)	-
目標値	-	アプリケーションなどに応じた値をユーザーが設定	-
制御	$t_{\text{phase1}}$ 終了時の $V_{\text{dsth1}}$ 検出CMP出力が“L”だったら次回 $t_{\text{phase1}}$ を小さくし、“H”だったら大きくする。	$t_{\text{phase2}}$ が目標値より大きければ次回 $I_g$ (フェーズ2) を大きくし、小さければ小さくする。	-
初期値設定	$t_{\text{phase1}}$ の初期値はユーザーが設定	$I_g$ (フェーズ2) の初期値はユーザーが設定	$I_g$ (フェーズ3) の初期値はユーザーが設定



$t_{\text{phase1}}$  : フェーズ1の継続時間  
 $t_{\text{phase2}}$  : フェーズ2の継続時間  
 $V_{\text{dsth1}}$  : ドレインソース間しきい値電圧1  
 $V_{\text{dsth2}}$  : ドレインソース間しきい値電圧2

CMP: コンパレーター  
L: 信号のローレベル  
H: 信号のハイレベル

図6. アクティブSRCにおける制御方法の一例

フェーズ継続時間と $I_g$ を制御してフェーズ切り替えタイミングの最適化を行う。

Example of control method applying active SRC (A-SRC)

る(注1)。ここでは図5と同様にターンオンを代表例として示しているが、ターンオフにもアクティブSRCは適用可能である。アクティブSRCに関しては、現在、特許出願中である。

#### 4. 小型・軽量化及びノイズ低減の効果

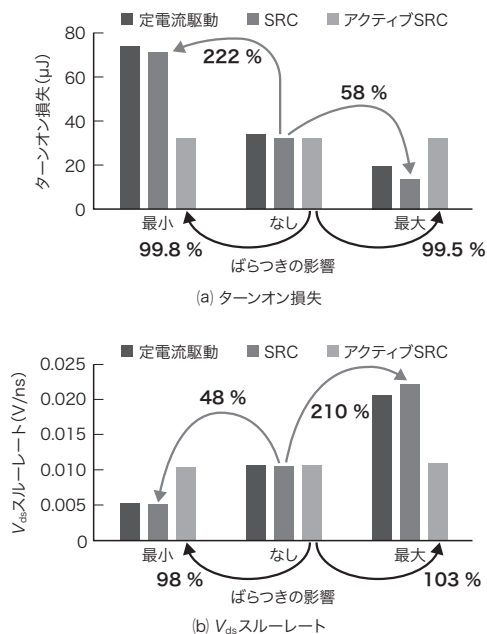
表1に、HW統合による小型・軽量化の効果を示す。当社の従来技術で対応した場合、マイコン、LIN (Local Interconnect Network) トランシーバー IC、マイコン用電源 IC、及びゲートドライバーがそれぞれ別部品としてECU基板上に必要なが、これと比較した場合、これらの機能

表1. 小型・軽量化のベンチマーク

Benchmark comparison of size and weight of ECU boards using conventional parts and SmartMCD™ series

項目	従来構成 (マイコン、LINトランシーバー IC、 マイコン用電源 IC、ゲートドライバー がECU基板上に別部品として存在)	SmartMCD™ (従来構成の機能 の全てを1チップ 上に集積)	効果
サイズ	229 mm <sup>2</sup>	81 mm <sup>2</sup>	65%小型化
質量	0.91 g	0.14 g	85%軽量化

LIN : Local Interconnect Network



#### 図7. アクティブSRCの効果測定結果

FETのゲート容量、V<sub>th</sub>、ゲート抵抗、ゲートドライバーのチャージ電流などのばらつき、及び負荷電流依存性などを考慮した場合の駆動方式の違いによるばらつきは、アクティブSRCが最も小さい。

Results of A-SRC effectiveness measurements

(注1) ノイズは直接観測するのが難しいため、V<sub>ds</sub>のスループレートで代替している。ノイズとV<sub>ds</sub>スループレートに相関関係があることは一般的に知られている。

を1チップ上に集積した開発中のSmartMCD™は、サイズで65%の小型化、質量で85%の軽量化を実現できる見込みとなった。また、アクティブSRCに関しては、当社でのシミュレーション検証により、定電流駆動、SRC、及びアクティブSRCのそれぞれのターンオン損失とノイズ(V<sub>ds</sub>スループレートで代替)を比較し、図7に示した。ターンオン損失は、SRCでは58~222%の範囲でばらつくのに対し、アクティブSRCでは90~110%の範囲に収まる。また、V<sub>ds</sub>スループレートは、SRCでは48~210%の範囲でばらつくのに対し、アクティブSRCでは98~103%の範囲に収まり、±5%以下にすることができた。このように、アクティブSRCを用いることによって、損失、ノイズともにワーストケースに対し50%以下に低減できることが検証できた。

#### 5. あとがき

SmartMCD™に使用される基幹プロセスと、モーターの高効率駆動技術について述べた。第5世代アナログ基幹プロセスを使用した集積化により、従来と比較して65%の小型化と85%の軽量化を実現し、モーターを効率的に駆動するアクティブSRCの技術により損失とノイズをワーストケースに対してそれぞれ50%以下に低減可能であることが確認できた。今後、SmartMCD™シリーズについて、ドライバー内蔵品の企画や、モーターを更に高効率に駆動する制御技術の検討を進めていく。

#### 文献

- (株) 矢野経済研究所. 2022車載モーター市場の最新動向と将来展望. 2022, 303p.
- Komatsu, K. "Introduction of Highly Reliable Versatile Analog Platform with Embedded NVM for Automotive Applications". Proc. of 34th International Symposium on Power Semiconductor Devices and ICs. Vancouver, 2022-05, IEEE, 2022, p.89-92.



渡辺 宏樹 WATANABE Hiroki  
東芝デバイス&ストレージ(株)  
半導体事業部 半導体応用技術センター  
車載ソリューション応用技術部  
Toshiba Electronic Devices & Storage Corp.



坂口 翔一 SAKAGUCHI Shoichi  
東芝デバイス&ストレージ(株)  
半導体事業部 IC開発センター  
アナログデバイス開発部  
Toshiba Electronic Devices & Storage Corp.