

高精度なモデルベース開発を実現する IGBT 素子モデル

IGBT Device Model Facilitating Highly Accurate Model-Based Development

溝口 健 MIZOGUCHI Takeshi 池田 佳子 IKEDA Yoshiko 塚本 直人 TSUKAMOTO Naoto

近年、パワーエレクトロニクス分野などのシステム設計では、作成したモデルをベースにシミュレーションを活用するモデルベース開発 (MBD) の手法が注目されており、MBD に対して、回路の電力効率や、電子部品から発生する EMI (電磁干渉) ノイズの高精度な予測が求められている。特に、電力制御回路で用いられる大電流・高耐圧の IGBT (絶縁ゲート型バイポーラトランジスター) には、スイッチング特性を高精度に表現する素子モデルが不可欠である。

東芝デバイス&ストレージ(株)は、ディスクリート半導体製品に対応した素子モデルの開発を推進している。今回、従来の素子モデルでは正確な電力効率の予測と EMI ノイズの予測を両立させることが難しかった IGBT について、スイッチング時の動的なキャリア動作を考慮した新たな素子モデルを開発した。評価の結果、テスト回路で実測したスイッチング特性の高精度な再現、及びシミュレーションでの高い収束性を確認できた。

With the progressive introduction of model-based development (MBD) processes utilizing simulation technologies into a broad range of system design work in the fields of power electronics and in-vehicle electronics, there is a need for circuit simulations to predict power efficiency and electromagnetic interference (EMI) noise with a high degree of accuracy. In particular, a device model to precisely represent switching characteristics is essential for high-voltage and high-current insulated gate bipolar transistors (IGBTs), which are widely used in high-power applications including power control circuits.

Toshiba Electronic Devices & Storage Corporation is promoting the development of device models of its discrete semiconductor devices for MBD. We have now developed an IGBT device model taking into consideration the dynamic flow of both electrons and holes in switching operations as a replacement for conventional models, in which the tradeoff between power efficiency and EMI noise prediction is a serious issue. We have confirmed that the new model achieves highly accurate reproduction of switching characteristics measured by an actual circuit with high convergence.

1. まえがき

近年、パワーエレクトロニクス分野や車載分野のシステム設計において MBD が注目されている。MBD は、半導体から回路、システムまでの各開発フェーズにおいて適切な“モデル”を作成し、そのモデルをベースにシミュレーションを積極的に活用することにより、開発周期の短縮と試作回数の削減を図れることが大きな利点である。

半導体製品開発においては、SPICE (Simulation Program with Integrated Circuit Emphasis) に代表される回路シミュレーターを活用しながら製品性能を事前に予測する。回路シミュレーターは、半導体デバイスの複雑な電気的特性を表現するための物理モデル (= 近似式) を搭載している。個々のデバイスの特性は、パラメーター (= 近似式の係数) として表現する。モデルとパラメーターは、回路設計とデバイス開発のインターフェースとなっている。

MBD を効率的に実行するにあたり、システムに搭載する回路の電力効率や、半導体素子から発生する EMI ノイズ

を高精度に予測するため、回路に搭載されるパワー半導体に対しても、素子特性を正確に表現したモデルが求められている。一般に、パワー半導体はインバーター回路やコンバーター回路で主に利用されており、電力変換やモーター制御などで必須となる半導体デバイスである。しかし、大電流・高耐圧の制御に用いられる IGBT は、回路シミュレーションにおいて電力効率と EMI ノイズの正確な予測を両立することが困難であった。

そこで、東芝デバイス&ストレージ(株)は、バイポーラ動作に起因する、スイッチング時の動的なキャリア挙動を考慮した新たな IGBT 素子モデルを開発した。これにより、損失だけではなく、スイッチングにおける、コレクター電圧の時間変化率である dV/dt とコレクター電流の時間変化率である dI/dt の高精度な予測を実現できる。ここでは、その概要について述べる。

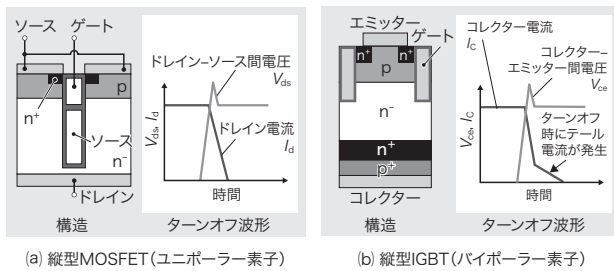
2. IGBT 素子モデル

ユニポーラー素子である縦型 MOSFET (金属酸化膜半

導体型電界効果トランジスタ)とバイポーラー素子である縦型IGBTの構造、及びターンオフ波形の比較を、**図1**に示す。素子モデルの開発対象であるIGBTは、電子と正孔の2種類をキャリアとするバイポーラー素子のため、素子内に蓄積されたキャリアが再結合によって消滅するまでコレクター電流 I_c は即座に遮断されず、IGBT特有の現象であるテール電流が観測される。

2.1 従来モデル

図2に、一般に用いられてきたIGBTに対応する従来モ



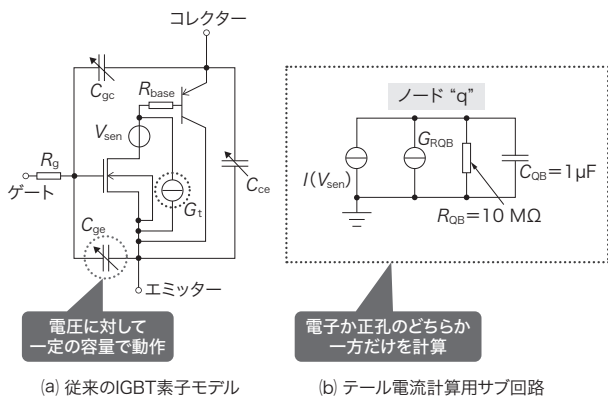
(a) 縦型MOSFET(ユニポーラー素子) (b) 縦型IGBT(バイポーラー素子)

n : n型半導体 p : p型半導体
n⁺ : 不純物濃度の高いn型半導体 p⁺ : 不純物濃度の高いp型半導体
n⁻ : 不純物濃度の低いn型半導体

図1. ユニポーラー素子とバイポーラー素子の構造とターンオフ波形の違い

バイポーラー素子であるIGBTにおいてターンオフ時に発生するテール電流は、スイッチング損失を増大させる要因の一つとなる。

Differences in turn-off waveforms of unipolar and bipolar devices



(a) 従来のIGBT素子モデル (b) テール電流計算用サブ回路

C_{gc} : ゲート-コレクター間容量 R_g : ゲート抵抗
 R_{base} : ベース抵抗 V_{sen} : 電流モニター用電圧源
 C_{ce} : コレクター-エミッター間容量 C_{rob} : テール電流計算用電流源
 R_{ob} : 計算安定用抵抗 C_{ob} : テール電流計算用容量
 C_{ge} : ゲート-エミッター間容量

図2. 従来のIGBT素子モデルとキャリア時定数を考慮したテール電流計算用サブ回路

IGBTの構造上、MOSFETとpnpトランジスタで素子モデルは構成されており、サブ回路で計算した電流 $I(V_{sen})$ をターンオフ時の G_t として付加している。

Conventional IGBT device model and sub-circuit for calculation of tail current considering carrier lifetime

デルを示す⁽¹⁾。IGBTの構造上、素子モデルはMOSFETとpnp(p:p型半導体,n:n型半導体)トランジスタが組み合わさった素子構造となっている。ここで、**図2(a)**の従来型IGBT素子モデルで用いている標準的なBJT(Bipolar Junction Transistor)モデルは、キャリアの時定数を考慮していないため、バイポーラー素子特有の複雑なスイッチング動作を表現できない。そこで、従来モデルは、ターンオフ時のテール電流の表現に着目した特別なサブ回路モデルを用いて構成されている。**図2(b)**の電流源を用いたサブ回路中で、**図2(a)**のキャリアの時定数を考慮した付加的電流成分 G_t として、コアMOSFET部に流れる電流成分 $I(V_{sen})$ を付加することでテール電流を表現している。

2.2 新たに開発したIGBT素子モデル

当社が新たに開発したIGBT素子モデルを、**図3**に示す。開発した新モデルは二つの特長を持っている。一つは、ターンオン時の dI/dt を表現するため、ゲート-エミッター間容量 C_{ge} について、負性容量⁽²⁾を考慮した非線形関数を用いて表現した点である。従来モデルと新モデルにおける C_{ge} 特性の比較を、**図4**に示す。従来モデルにおける C_{ge} のゲート-エミッター間電圧 V_{ge} 依存性及びコレクター-エミッター間電圧 V_{ce} 依存性は非常に小さいが、新モデルはIGBT中のフローティングp層における正孔の蓄積によって生じる負性容量効果を考慮しているため、スイッチング時の V_{ge} と V_{ce} の変化に応じて C_{ge} が変化し、結果としてターンオン時の dI/dt を調整できる。

もう一つは、ターンオフ時の dV/dt とテール電流を表現するため、ゲート-コレクター間とコレクター-エミッター間のそれぞれに理想ダイオード、抵抗、及びキャパシターで構

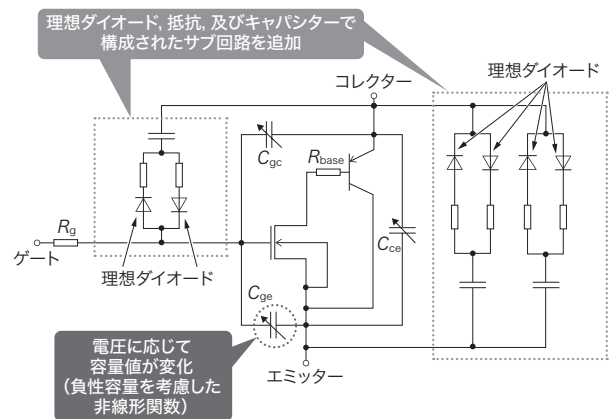


図3. 新たに開発したIGBT素子モデル

従来モデルとの性能を比較するため、直流特性と容量特性を表現する部分は、従来モデルと共通のモデルパラメーター値を設定した。

Newly developed IGBT device model

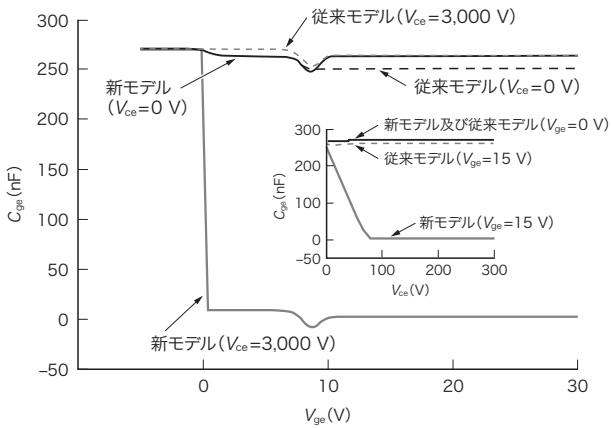


図4. 新旧IGBT素子モデルでの C_{ge} 特性の比較

新モデルでは負性容量を非線形な関数で表現しており、関数のパラメータで電圧依存性を調整できる。

Comparison of gate-emitter capacitance (C_{ge}) characteristics of conventional and newly developed IGBT device models

成されたスイッチング用サブ回路を接続している点である。ゲート-コレクター間に接続しているスイッチング用サブ回路は、ターンオフ時のゲート-コレクター間容量 C_{gc} の実効的な変化を表現しており、ターンオフ時の dV/dt を調整するために採用している。また、コレクター-エミッター間に並列に接続している2組のスイッチング用サブ回路は、バイポーラー素子であるIGBT内での電子と正孔の異なる二つの時定数を模擬的に表現することで、ターンオフ時のテール電流を表現している。

更に、新モデルはターンオフ時におけるテール電流の表現に、従来モデルのような電流源を使用していないため、従来モデルに比べて計算の収束性が良い。この結果、シミュレーション時間についても、単純なインダクター負荷スイッチング回路において、従来モデルにおけるシミュレーション時間(53.24 s)と比較し、約80倍^(注1)高速な計算が可能であることが大きな特長の一つとなっている。

3. 回路解析

スイッチング特性におけるIGBT向け回路モデルの妥当性を検証するにあたり、当社製4.5 kV/1,500 A級IEGT(電子注入促進型絶縁ゲートトランジスター)であるST1500GXH24を用いて、インダクター負荷スイッチング回路特性の再現性評価を実施した。その際、回路中の還流ダイオードモデルとして、ダイオード内でのバイポーラー動作を考慮した素子モ

(注1) 2019年5月時点、抵抗7.5 Ω、電流1,500 A、温度125°Cの条件下、電流源、抵抗、及びキャパシターを組み合わせた回路モデルとの比較において、当社調べ。

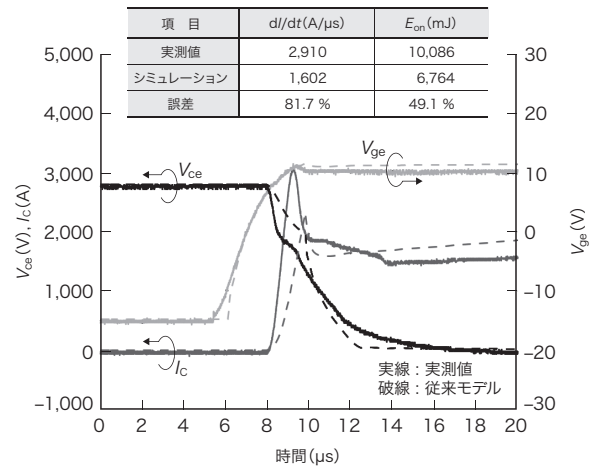


図5. ターンオン特性の実測値と従来のIGBT素子モデルのシミュレーション結果との比較

従来モデルでは負性容量を考慮しておらず、実効的な容量値が大きくなるため、スイッチング時の I_C の傾きが実測値より小さくなること分かる。

Comparison of measured turn-on switching waveforms and those simulated using conventional IGBT device model

デルを用いた⁽³⁾。

3.1 ターンオン特性

まず、従来モデルでのターンオン特性について、実測値とシミュレーション値の比較を図5に示す。従来モデルでは、ゲートやフローティングp層での正孔の蓄積から生じる負性容量を考慮していないため、 di/dt のシミュレーション値が実測値に比べて非常に小さく、これに伴い、還流ダイオードの損失 E_{rr} も非常に小さくなることから、結果としてターンオン損失 E_{on} も実測値に比べ過小に見積もられていることが分かる。

次に、新モデルでのターンオン特性について、実測値とシミュレーション値の比較を図6に示す。新モデルでは、 C_{ge} モデルとして負性容量を考慮することにより、ターンオン特性の実測値を精度良く表現することが可能である。図7に従来モデルと新モデルについて、ターンオン特性における di/dt と E_{on} のシミュレーション値に対する実測値の誤差の比較を示す。結果として、新モデルを用いることで di/dt と E_{on} のシミュレーション値の誤差は4%以下となり、従来モデルと比較して誤差を1/20以下に低減できた。

3.2 ターンオフ特性

従来モデルでは、キャリアの時定数を考慮することでテール電流を表現しているため、低 I_C 領域は精度良く表現できている。しかし、高 I_C 領域ではテール電流モデルがほとんど影響していないため、テール電流とターンオフ時の di/dt 、 dV/dt の両立が困難である。

一方、 I_C を定格電流値の1,500 Aで流した条件における、

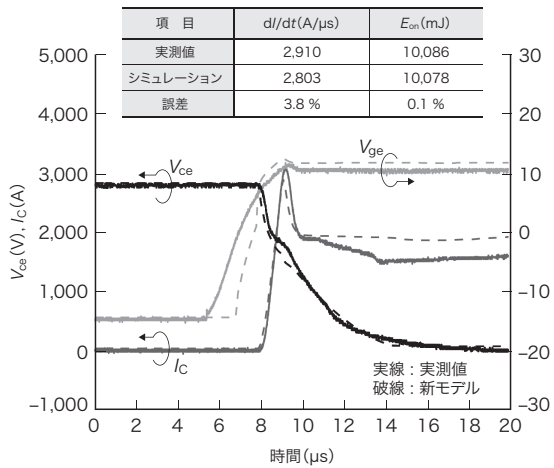


図6. ターンオン特性の実測値と新たに開発したIGBT素子モデルのシミュレーション結果との比較

新モデルはC_{gc}に負性容量を考慮することで、ターンオン特性を高精度に再現できていることが分かる。

Comparison of measured turn-on switching waveforms and those simulated using newly developed IGBT device model

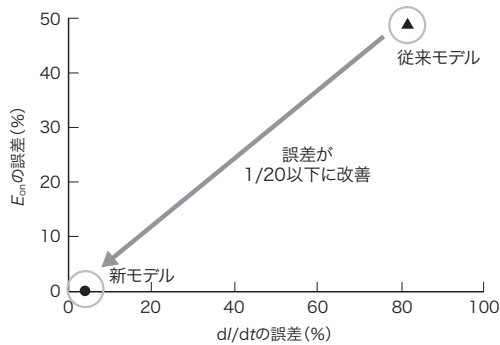


図7. dI/dtとE_{on}における誤差の改善

新モデルでは、従来モデルに比べターンオン特性の実測値の再現精度が大きく改善していることが分かる。

Improvement of error rates of collector current change rate and turn-on loss simulated by newly developed IGBT device model compared with those simulated by conventional model

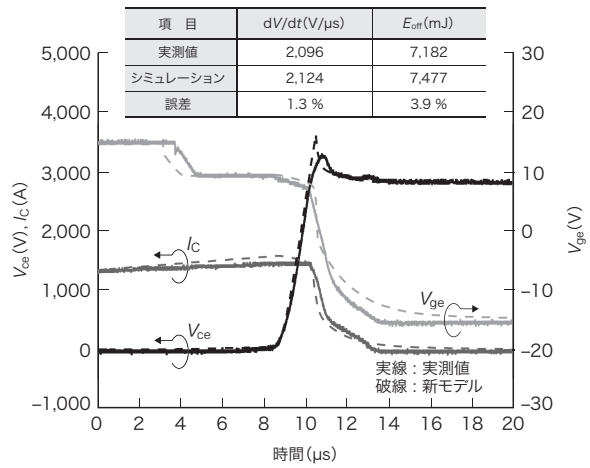


図8. ターンオフ特性の実測値と新たに開発したIGBT素子モデルのシミュレーション結果との比較

新モデルは、ゲート-コレクター間とコレクター-エミッター間に接続したサブ回路によって、ターンオフ波形を高精度に再現できていることが分かる。

Comparison of measured turn-off switching waveforms and those simulated using newly developed IGBT device model

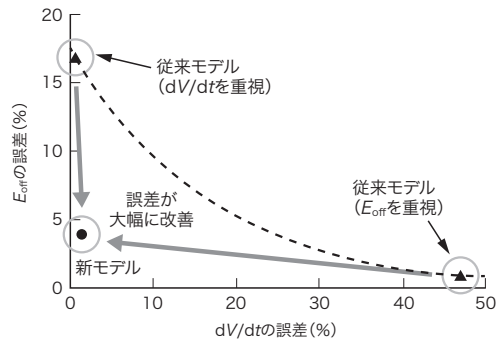


図9. dV/dtとE_{off}における誤差の改善

新モデルは、従来モデルにおけるE_{off}とターンオフ時のdV/dtのトレードオフを打破し、E_{off}とdV/dtを高精度に再現できていることが分かる。

Improvement of error rates of collector voltage change rate and turn-off loss simulated by newly developed IGBT device model compared with those simulated by conventional model

新モデルでのターンオフ特性の実測値とシミュレーション値の比較を図8に示す。新モデルにおいて、ターンオフ時のdV/dtは、ゲート-コレクター間に接続したスイッチング用サブ回路によって、静的なC_{gc}特性の再現精度を維持した状態で調整でき、ターンオフ時のテール電流は、コレクター-エミッター間に並列に接続した2組のスイッチング用サブ回路で表現できる。結果として、図9に示すとおり、従来モデルでは、ターンオフ損失E_{off}とターンオフ時のdV/dtがトレードオフの関係になっている。一方、新モデルでは、トレードオフを打破し、誤差約4%以下の高精度で両方の指標を表現できていることが分かる。

4. あとがき

当社は、C_{gc}に対して負性容量を考慮し、ゲート-コレクター間とコレクター-エミッター間に対して理想ダイオード、抵抗、及びキャパシターで構成されたスイッチング用サブ回路をそれぞれ接続した新たなIGBT素子モデルを開発した。

開発した新モデルは、インダクター負荷スイッチング回路の実測値を高精度で表現することに成功した。新モデルを用いた誤差は、従来モデルと比較して、ターンオン特性では1/20以下に低減でき、また、ターンオフ特性ではE_{off}とターンオフ時のdV/dtとのトレードオフを打破し、誤差約

4%以下を実現できた。更に、テール電流の表現に電流源を用いている従来モデルに比べ、開発した新モデルはシミュレーション時間も約80倍に高速化できる。したがって、開発した新IGBT素子モデルは、パワーエレクトロニクス回路特性の予測やMBDに大いに活用できると期待される。

謝 辞

執筆にあたり、多大なご協力と技術的なご指導をいただいた国立大学法人九州大学 齋藤 渉教授に深く感謝いたします。

文 献

- (1) Kraus, R. et al. "Physics-based models of power semiconductor devices for the circuit simulator SPICE". PESC 98 Record 29th Annual IEEE Power Electronics Specialists Conference. Fukuoka, 1998-05, IEEE. 2018, p.1726-1731.
- (2) Yamaguchi, M. et al. "IEGT design criterion for reducing EMI noise". Proceedings of the 16th International Symposium on Power Semiconductor Devices and ICs (ISPSD '4). Kitakyusyu, 2004-05, IEEE. 2004, p.115-118.
- (3) Dastfan, A. "A New Macro-Model for Power Diodes Reverse Recovery". Proceedings of the 7th WSEAS International Conference on Power Systems. Beijing, China, 2007-07, World Scientific and Engineering Academy and Society (WSEAS). 2007, p.48-52.



溝口 健 MIZOGUCHI Takeshi, D.Eng.

東芝デバイス&ストレージ(株)

デバイス&ストレージ研究開発センター TCAD 技術開発部
博士(工学)

Toshiba Electronic Devices & Storage Corp.



池田 佳子 IKEDA Yoshiko

東芝デバイス&ストレージ(株)

半導体事業部 ディスクリット応用技術センター

Toshiba Electronic Devices & Storage Corp.



塚本 直人 TSUKAMOTO Naoto

東芝デバイス&ストレージ(株)

半導体事業部 ディスクリット応用技術センター

Toshiba Electronic Devices & Storage Corp.