

高速データ通信を支える低静電容量TVSダイオード

Low-Capacitance TVS Diodes for High-Speed Data Communications

松尾 圭祐 MATSUO Keisuke 崔 秀明 SAI Hideaki

電子機器は、高性能化及び小型化が進む一方、搭載されるICの細線化に伴って、静電気放電(ESD)に対して脆弱(ぜいじゃく)になってきている。また、モバイル機器の普及で人と電子機器との接触機会が増加しており、ESD対策の重要性が高まっている。

東芝デバイス&ストレージ(株)は、電子機器をESDから保護して信頼性向上に寄与するTVS(Transient Voltage Suppression)ダイオードを開発している。高速信号ラインで使用できる低静電容量化と、ESD耐性が脆弱な電子部品の保護性能向上を図った低静電容量TVSダイオードの提供で、高速データ通信を支えている。

Although the need for electronic devices with higher performance and greater compactness continues to increase, the ongoing miniaturization of electronic components is accompanied by the risk of vulnerability to electrostatic discharge (ESD). The widespread dissemination of mobile devices has consequently led to growing demand for countermeasures against ESD generated by the frequent contact of such devices with the human body.

Toshiba Electronic Devices & Storage Corporation is actively focusing on the development of transient voltage suppression (TVS) diodes that can improve the reliability of electronic devices by protecting them against ESD. In order to support the development of high-speed data communication equipment, we are launching a lineup of low-capacitance TVS diodes that can be used in high-speed signal lines to improve performance while reducing the vulnerability of electronic components to ESD.

1. まえがき

社会や産業の高度化に応えるために、電子機器の、高性能化及び小型化が進んでいる。これに伴い、搭載されるICなどの電子部品は機能向上や小型化のために細線化しており、ESDに対する耐性が低下する要因となっている。

また、モバイル機器やIoTなどの移動筐体(きょうたい)を前提とした電子機器の普及により、人がUSB(Universal Serial Bus)やHDMI[®]などのコネクタ部に触れる機会が多くなっており、電子機器がESDにさらされる危険性が増加している。

ESDは、システムの誤動作や損傷などの問題を引き起こすおそれがあるため、電子機器に対するESD対策が不可欠となっている。

東芝デバイス&ストレージ(株)は、ESD対策として有効な保護デバイスの開発を推進している。ここでは、高速データ通信の信号ラインの保護に適した低静電容量TVSダイオードについて述べる。

2. 高速信号ラインの信号品位を確保する低静電容量化技術

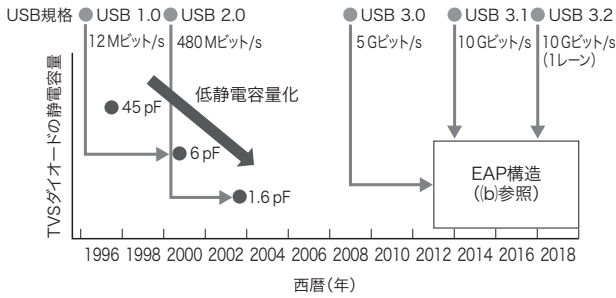
2.1 低静電容量化の要求

信号ラインの保護にTVSダイオードを使用する場合、信号波形の遅延など信号品位の低下を招かないためには、信号周波数に見合った静電容量のTVSダイオードを選ぶ必要がある。通信規格の一つであるUSB規格を例に挙げると、1996年のUSB 1.0以降、世代ごとに、通信データ容量を拡大するために信号周波数を高くしてデータ通信速度を向上させたものが策定されている。信号周波数が高くなるほど、より静電容量の低いTVSダイオードが必要になる。

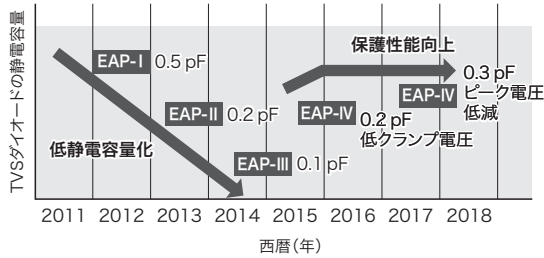
当社は、この動向に対応するため、1997年のTVSダイオードの製品化以降、デバイス構造の開発や最適化によって、**図1(a)**に示すように低静電容量化を実現してきた。2008年のUSB 3.0に対応するためには、1 pF以下の静電容量が必要であり、ダイオードアレイタイプとしてEAP(ESD Diode Array Process)構造を開発し、更なる低静電容量製品を実現してきた(**図1(b)**)。

2.2 低静電容量を実現するEAP構造

一般に、ダイオードの静電容量を低減するには、pn(p:



(a) USB規格と対応したTVSダイオードの製品ロードマップ



(b) EAP構造を採用したTVSダイオードの製品ロードマップ

図1. 東芝TVSダイオードの製品ロードマップ

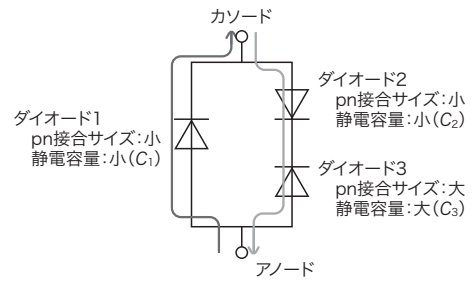
市場のトレンドに合わせて、低静電容量化を進めてきた。EAP構造開発により、低静電容量化だけでなく、保護性能向上も実現している。

Roadmaps of Toshiba TVS diodes

p型半導体、n:n型半導体) 接合の面積を小さくするか、逆方向降伏電圧 V_{BR} を高くする必要があるが、どちらの方法も後段のICに対する保護性能が悪化する。そこで、複数のダイオードを組み合わせるEAP構造により、保護性能を維持しながら静電容量の低いTVSダイオードを実現した。

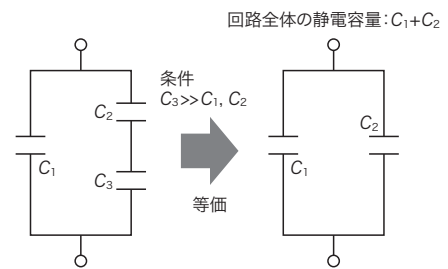
図2(a)にEAP構造を使用した低静電容量TVSダイオードの回路図を示す。回路は、pn接合面積が小さく、高 V_{BR} で、低静電容量のダイオード1 (静電容量 C_1) 及びダイオード2 (同 C_2) と、pn接合面積が大きく、適切な V_{BR} で、静電容量の大きいダイオード3 (同 C_3) の三つのダイオードで構成されている。アノードに印加されるESDは、ダイオード1の順方向に流れ、カソードに印加されるESDはダイオード2の順方向を経由してダイオード1と比較して V_{BR} の低いダイオード3の逆方向に流れる。一般に、ダイオードのESD耐量は順方向よりも逆方向の方が低く、ダイオード1やダイオード2はpn接合の面積が小さいため、更に逆方向のESD耐量が低い。しかし、EAP構造にすることで、ダイオード1やダイオード2の逆方向にはESDによる電流が流れない。したがって、回路全体として高いESD耐量を実現できる。

図2(b)に、この回路の静電容量等価回路を示す。静電容量の小さいダイオード2と大きいダイオード3を直列に接続することで、合成静電容量を小さくできる。また、この回



→ アノードからカソードへのESD経路
→ カソードからアノードへのESD経路

(a) 回路図



(b) 静電容量の等価回路

図2. EAP構造の回路構成

三つのダイオードを組み合わせることで、低静電容量・高保護性能を備えるTVSダイオードを実現している。

Circuit diagram of TSV diode applying ESD diode array process (EAP) and its equivalent circuit

路の V_{BR} の値は、ダイオード3の V_{BR} で決まるため、保護する信号ラインに合わせた V_{BR} の値に調整することで、保護性能を高めることができる。

2.3 更なる低静電容量化を実現する技術

一般に、平行平板導体の静電容量 C は、誘電率 ϵ 、電極板面積 S 、及び電極板間隔 d を用いて、式(1)で表せる。

$$C = \epsilon (S/d) \tag{1}$$

ダイオードの静電容量を考えると、 S はpn接合面積に、 d はpn接合部に形成される空乏層の幅に相当する(図3)。材質を変更しないで静電容量を低減するには、pn接合面

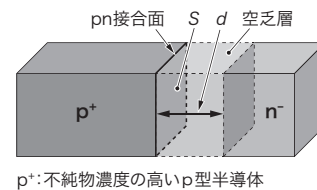


図3. pn接合部での空乏層の形成

n^- 層の不純物濃度を低減することで空乏層の幅が広がり、静電容量を低減できる。

Depletion layer formed at pn junction

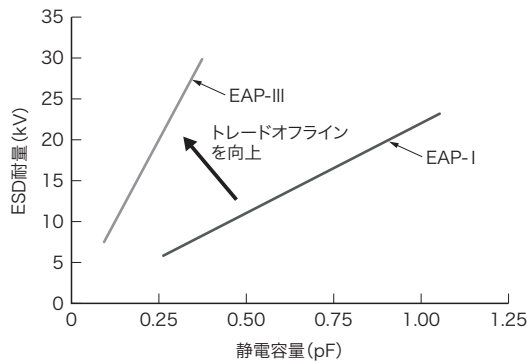


図4. 静電容量とESD耐量のトレードオフラインの比較

n^- 層の不純物濃度を、EAP-Iに比べて約1/20に低減することで、トレードオフラインを向上させ、低静電容量を実現した。

Comparison of trade-off between capacitance and ESD immunity

積を小さくするか、空乏層の幅を広くする必要はある。しかし、pn接合面積を小さくするとESD耐量などの保護性能が悪化するトレードオフがあるため、空乏層の幅を広げる方が不都合を避けられる。製品の静電容量を決めるダイオード1とダイオード2の空乏層は、図3で示すように n^- （不純物濃度の低い n 型半導体）層側に大きく伸びるため、 n^- 層の不純物濃度が静電容量を決めるポイントとなる。そこで、EAP-IIIの n^- 層の不純物濃度を、EAP-Iに比べて約1/20に低減することで、図4に示すように静電容量とESD耐量のトレードオフラインを向上させ、EAP-IIIでは、0.1 pFの静電容量を実現した。

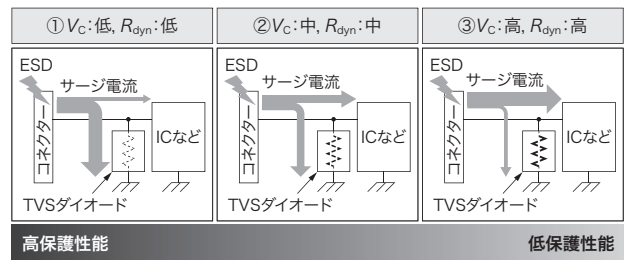
3. ICを確実に保護する高い保護性能

3.1 保護性能の重要性

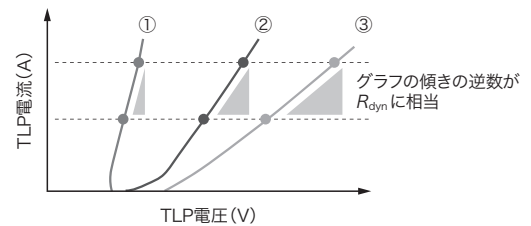
ICをより確実に保護するため、低静電容量化だけではなく、EAP構造の最適化による保護性能向上も行っている（図1(b)）。

保護性能の指標として、ESDがTVSダイオードに印加されたときの過渡的な抵抗であるダイナミック抵抗 R_{dyn} と、ESD印加時に保護対象のICに掛かる電圧を表すクランプ電圧 V_C が挙げられる。図5に、 R_{dyn} の大きさ別のESD吸収効果を示す。 R_{dyn} が高いTVSダイオードを利用した場合、印加されたESDを吸収しきれずに保護対象であるICにそのままESDが印加されることになる。そのため、 R_{dyn} は低いものが望ましい。

V_C は、ESDが印加されたときのESD吸収後の電圧値である。これは、保護対象に印加される電圧値の参考になるため、 V_C も低く抑えたものが保護性能の高いTVSダイオードといえる。また、近年ではICの細線化が進んでいるため、より過渡的な領域の電圧にも着目している。図6で示す電



(a) 保護性能とESD吸収効果の関係

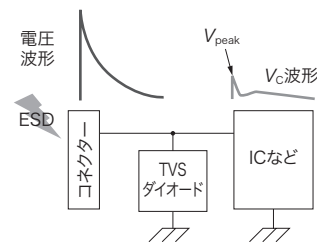


(b) TLP(Transmission Line Pulse)測定による電流-電圧特性の比較

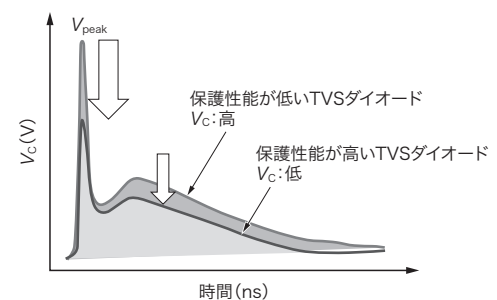
図5. ESD印加時の保護性能別ESD吸収効果の比較

R_{dyn} と V_C が低い製品は、 R_{dyn} と V_C が高い製品に比べ、サージ電流をTVSダイオード側に流しやすく、保護性能が高い。

Comparison of ESD suppression of TVS diodes with different protection performance



(a) ESD発生時の V_C 波形



(b) 保護性能が高いTVSダイオードによる V_{peak} の抑制

図6. 保護性能の異なるTVSダイオードによって生じる V_C 波形の違い

ESDが印加されると、急峻（きゆうしゅん）な電圧変動が発生するため、動作速度が速いTVSダイオードで V_{peak} を抑制することが求められる。

Differences in clamping voltage waveforms when TVS diodes with different protection performance used at time of ESD

圧波形のピーク電圧 V_{peak} は、数nsオーダーの短い時間だけ発生するが、ICの破壊を引き起こす可能性があり、低減が求められている。

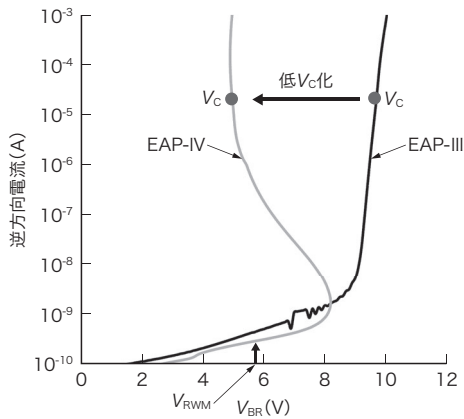


図7. 従来品と低 V_c 製品の電流-電圧カーブの比較

スナップバック特性を利用することで、信号ラインに適した V_{RWM} を維持しながら、低 V_c 化を実現した。

Comparison of current-voltage (I-V) curves of conventional and low-clamping-voltage products

3.2 保護性能の向上技術

TVSダイオードの V_c は、 V_{BR} に依存するため、 V_c を低減するには V_{BR} を下げる必要がある。一方、TVSダイオードは保護すべき信号ラインのデータを障害しないために、信号ラインに適したピーク逆動作電圧 V_{RWM} を備える必要がある。 V_{RWM} を確保しながら V_c を低減するには、ブレイクダウン後に電圧が低下するスナップバック特性を活用する必要がある。当社は、図2(a)で示したダイオード3の不純物濃度プロファイルの最適化などを行い、図7に示すように、スナップバック特性を持つEAP-IVを開発し、 V_{RWM} を維持したまま V_c を下げることを可能とした。

また、近年着目されている V_{peak} についても、p層・n層の厚さや不純物濃度を最適化してTVSダイオードの動作速度を速めることで、EAP-IVに比べて V_{peak} 電圧を約50%低減したEAP-Vを開発した(図8)。

4. 高密度実装に貢献する小型化

電子機器の小型化、高機能化に伴い、コネクタも小型化、高密度化が進み、TVSダイオードにも小型化が求められている(図9)。

小型パッケージに搭載するとき、チップの面積が限定される。EAP構造では、ESDが逆方向に流れるダイオード3のpn接合面積がESD耐量に比例し、ESD耐量を確保するためには十分な大きさが必要となるので、小型パッケージへの搭載が困難である。そこで、チップ表面に形成していたダイオード3をシリコン基板の内部に形成することで十分なpn接合面積を確保し、チップ面積を縮小して小型パッケージへの搭載を可能にした。

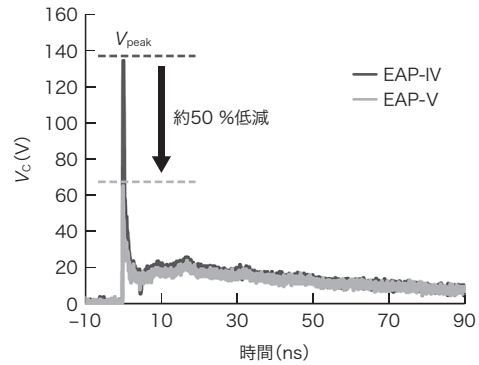


図8. 従来品と低 V_{peak} 製品の V_c 波形比較

デバイスパラメータの最適化でTVSダイオードの動作速度を速め、 V_{peak} をEAP-IVに比べて約50%低減した。

Comparison of clamping waveforms of conventional and low-peak-voltage products

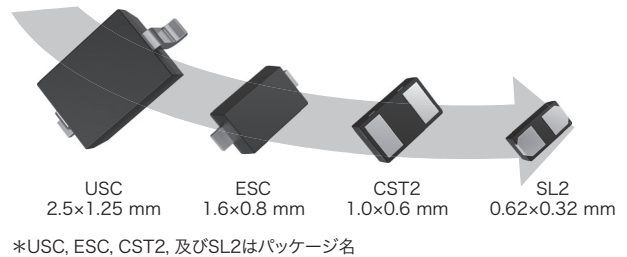


図9. TVSダイオード用パッケージのトレンド

2.5x1.25 mmサイズから0.62x0.32 mmサイズまで、小型化が進んでいる。

Trends in TVS diode packages

5. あとがき

電子機器の高性能化及び小型化が進む中、ESD保護素子の重要性はますます高まっている。

今後も、市場トレンドに合致した低静電容量・高保護性能を備えるTVSダイオードを開発し、提供することで、電子機器の信頼性向上に貢献していく。

・HDMIは、HDMI Licensing Administrator, Inc.の商標あるいは登録商標。



松尾 圭祐 MATSUO Keisuke
東芝デバイス&ストレージ(株)
半導体事業部
ディスクリット応用技術センター
Toshiba Electronic Devices & Storage Corp.



崔 秀明 SAI Hideaki
東芝デバイス&ストレージ(株)
半導体事業部
小信号半導体開発技術部
Toshiba Electronic Devices & Storage Corp.