

# TOSHIBA

e-ラーニング

## オペアンプの基礎

3章 電気的特性

東芝デバイス&ストレージ株式会社

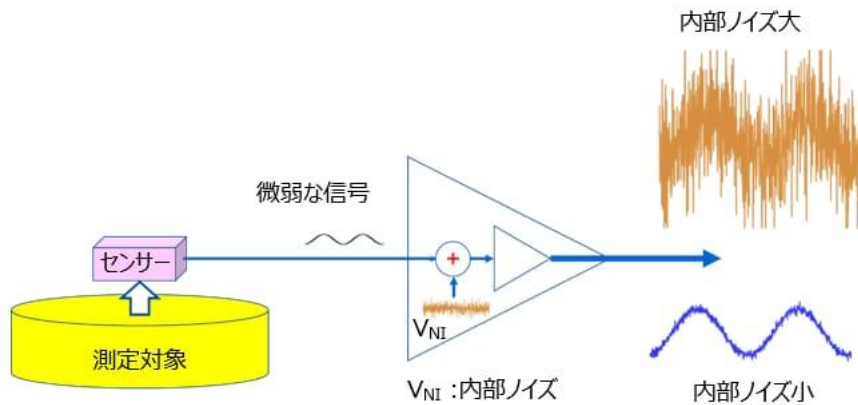
# 3章 電氣的特性

# 電気的特性

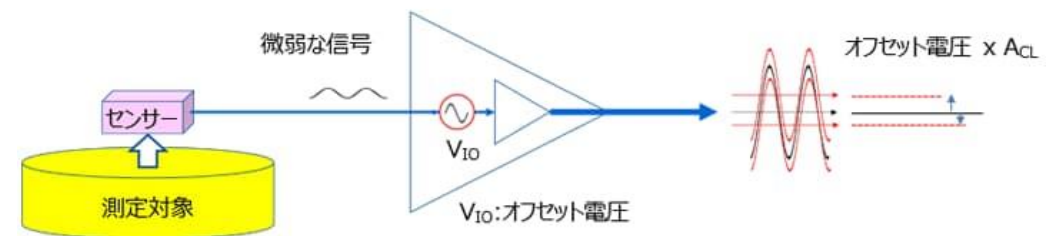
オペアンプを増幅器で使用する場合、オペアンプが正常に動作する入力電圧範囲を表すものが同相入力範囲になります。また、オペアンプをセンサーなどの微小信号の増幅器として用いる場合、センサーの分解能に相当するものがオフセットやCMRR、最小感度を決定するものがノイズになります。

この章では以下の項目を説明します。

1. 入力オフセット電圧  $V_{IO}$
2. 同相入力電圧範囲 ( $CMV_{IN}$ ) / 同相入力信号除去比 (CMRR)
3. オペアンプのノイズ
4. ノイズゲインと信号ゲイン(シグナルゲイン)



内部ノイズが大きい場合

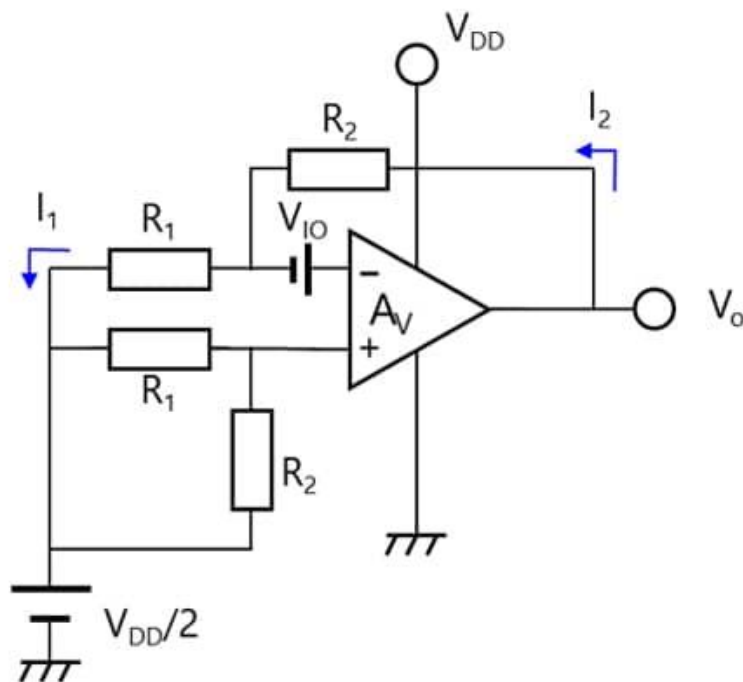


入力オフセット電圧の影響

# 1. 入力オフセット電圧 $V_{IO}$

オフセット電圧源 $V_{IO}$ の無い理想的なオペアンプを用いた回路では、 $V_{IN(+)}$ と $V_{IN(-)}$ 端子に同一の電圧を加えると出力端子の電圧は $V_{DD}/2$ になりますが、実際の製品ではわずかにずれが生じています。この出力電位のずれをゼロにするために、入力端子間（ $V_{IN(+)}$ と $V_{IN(-)}$ 端子）に加える電位差を入力オフセット電圧 $V_{IO}$ と呼んでいます。類似の定義に同相入力信号除去比CMRRがあります。なおこれについては次項で説明します。

実際の回路ではオペアンプの持つ入力オフセット電圧は、ノイズゲインで増幅され出力されます。このためセンサーなどの回路では出力されるオフセット電圧と増幅される信号成分のSN比を考慮する必要があります。



オフセット電圧測定回路

# 1. 入力オフセット電圧 $V_{IO}$

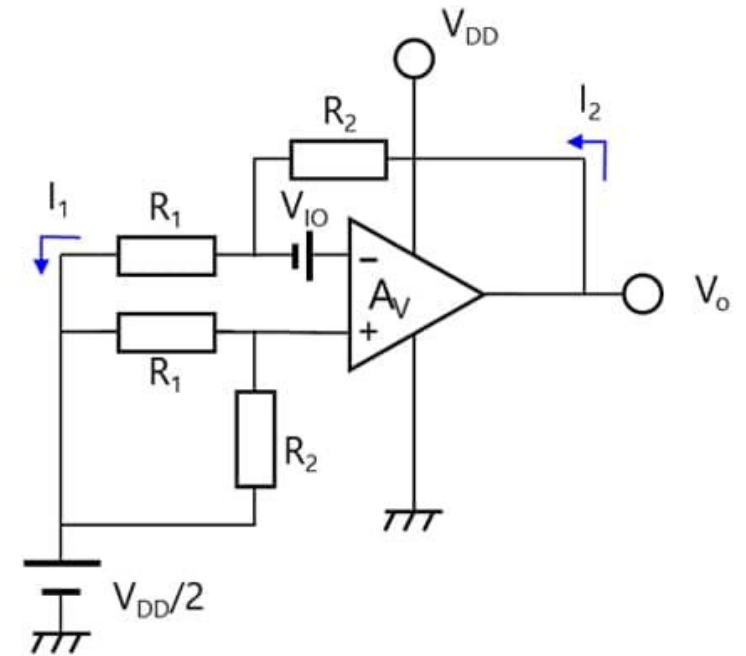
入力オフセット電圧 $V_{IO}$ を持つオペアンプの測定を考えます。このオペアンプは図に示すように、 $V_{IN(-)}$ 端子の外部に $V_{IO}$ の電圧源を持ち、オペアンプ本体は理想オペアンプと考えます。

$V_{IN(+)}$ 端子の電圧は $V_{DD}/2$ となります。仮想短絡の考え方から、 $V_{IN(-)}$ 端子も $V_{DD}/2$ です。従って、 $R_1$ と $R_2$ の交点の電圧は $V_{DD}/2 - V_{IO}$ になります。オペアンプは理想オペアンプなので、 $I_1 = I_2$ です。

$$I_1 = (V_{DD}/2 - V_{IO} - V_{DD}/2) / R_1 = -V_{IO} / R_1 = I_2$$
$$V_O = V_{DD}/2 - V_{IO} + (-V_{IO} / R_1) \times R_2$$
$$= V_{DD}/2 - V_{IO} \times (R_1 + R_2) / R_2$$

これを $V_{IO}$ に対して整理して、以下のようにオフセット電圧を求めることができます。

$$V_{IO} = (V_{DD}/2 - V_O) \times R_1 / (R_1 + R_2)$$



オフセット電圧測定回路

# 1. 入力オフセット電圧 $V_{IO}$

$$V_{IO} = (V_{DD}/2 - V_O) \times R_1 / (R_1 + R_2)$$

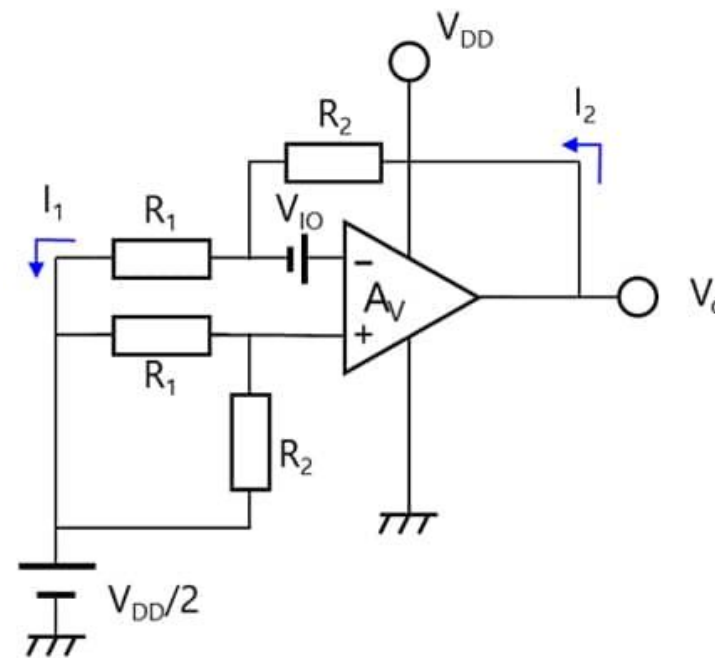
ただし、抵抗に関してはバラツキがあるので実際の測定の際には測定した抵抗値を用いる必要があります。

この電圧は差動入力 $V_{IN(-)}$ 端子と $V_{IN(+)}$ 端子の間の差動電圧なので、閉ループでオペアンプを使用する場合は、この入力オフセット電圧 $V_{IO}$ に閉ループ利得を乗算した値が理論上の $V_O$ に加算され出力されます。

この値は、素子ごとに異なる値になります。

このため回路設計時は、この最大値で検討する必要があります。

この値がシステムの許容値を超える場合は、入力オフセットの影響を少なくする回路構成を検討するか、入力オフセット電圧がより小さなオペアンプを選択する必要があります。

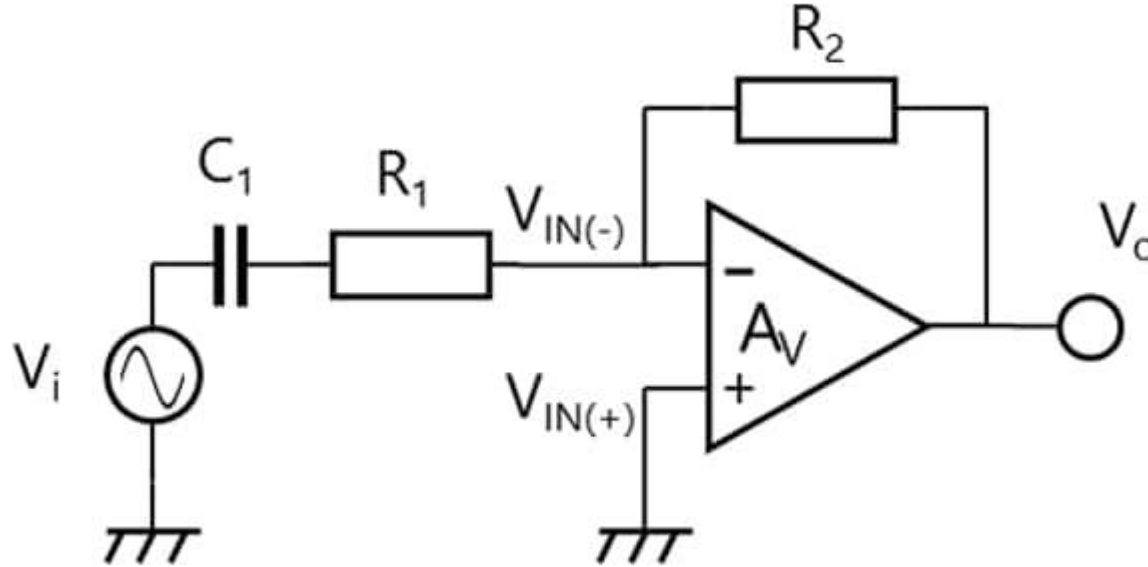


オフセット電圧測定回路

# 1. 入力オフセット電圧 $V_{IO}$

入力オフセットの影響を減少させる回路として最も簡単なものはACカップリング回路です。  
図にACカップリング反転増幅回路を示します。

このようにDCカットすることで、入力オフセット電圧による電流が $R_1$ に流れなくなります。  
従って、オフセット電圧のDCゲインは1倍となり、 $V_o$ に対する影響は小さくなります。



ACカップリング 反転増幅回路

## 2. 同相入力電圧範囲 (CMV<sub>IN</sub>) / 同相入力信号除去比 (CMRR)

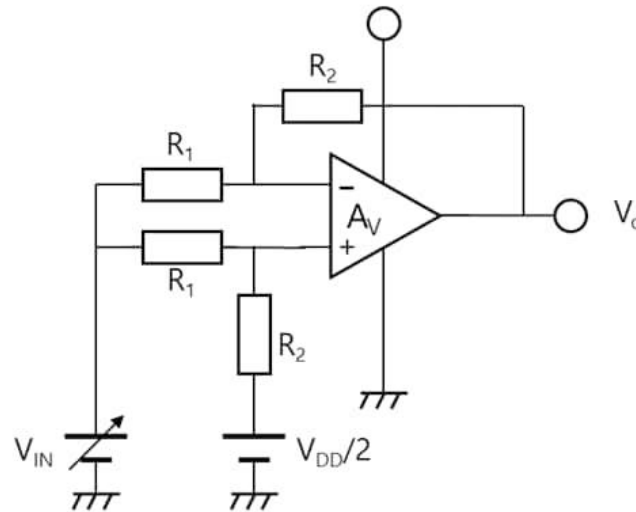
入力信号除去比 (CMRR) とは、差動増幅器で同じ位相、同じ信号レベルの2つの信号やノイズ (同相ノイズ) が入力された場合の除去能力を表す指標で下式で定義しています。図に測定回路図を示します。

また、規定の条件下で規定のCMRR値を満足する入力の電圧範囲を同相入力電圧範囲 (CMV<sub>IN</sub>) としています。東芝オペアンプのデータシートではCMRRをDCで規定しています。

$$CMRR = 20 \log \left( \left| \frac{V_{IN1} - V_{IN2}}{V_{OUT1} - V_{OUT2}} \right| \times \frac{R_F + R_S}{R_S} \right)$$

ここで、 $V_{IN1}$ と $V_{IN2}$ はCMV<sub>IN</sub>の最大値と最小値、 $V_{OUT1}$ と $V_{OUT2}$ はその時の出力 $V_O$ の値になります。

図の測定回路図を見てわかるように、1項で説明した入力オフセット電圧 $V_{IO}$ はCMRRの特殊条件 ( $V_{IN} = V_{DD}/2$ ) の値になります。

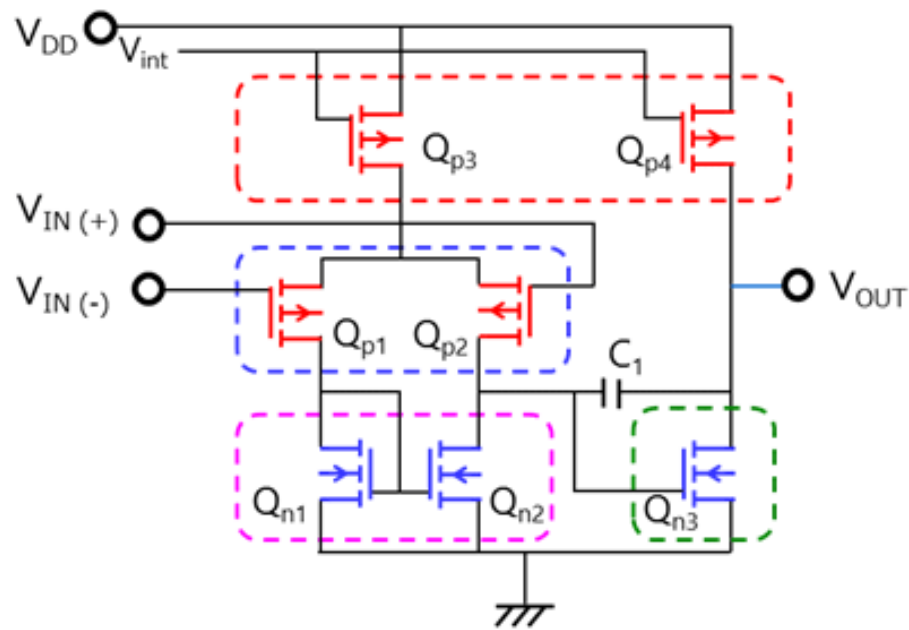


CMRR / CMV<sub>IN</sub> 測定回路

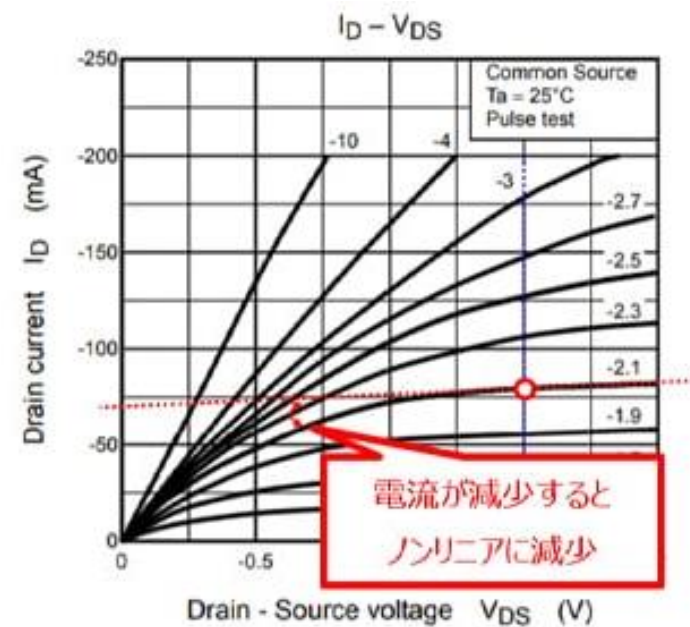


## 2. 同相入力電圧範囲 ( $CMV_{IN}$ ) / 同相入力信号除去比 (CMRR)

一般的なオペアンプは左側の図に示すように入力段の差動対はPch-MOSFETで構成されています。入力端子 $V_{IN(+)}$ と $V_{IN(-)}$ の電圧が上昇すると電流源である $Q_{p3}$ のドレイン・ソース間電圧が減少し差動対とカレントミラーに流れる電流はわずかに減少します。右側の図はディスクリートのPch-MODFETの $I_D$ - $V_{DS}$ カーブ例です。IC内部のMOSFETと大きさは大きく異なりますが動作は同じです。仮に初期状態が $V_{DS} = -1.5$  V、 $I_D = 80$  mAにあったとします。電流が減少すると、 $I_D$ - $V_{DS}$ の変化は飽和領域の範囲内ですが、非線形に変化していきます。



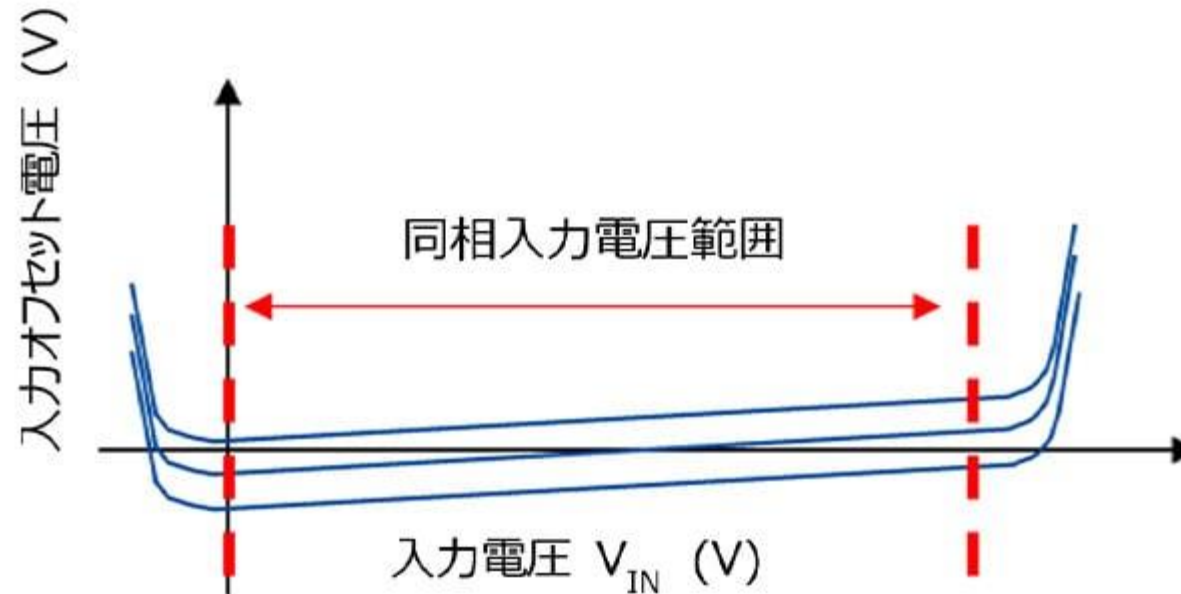
オペアンプ 簡易等価回路



Pch-MODFET  $I_D$ - $V_{DS}$ カーブ例

## 2. 同相入力電圧範囲 ( $CMV_{IN}$ ) / 同相入力信号除去比 (CMRR)

IC内部のMOSFETなどの素子は均一になるように素子配置やプロセスの制御を行っていますが、ミクロ的には完全に一致することはありません。また半導体チップの金属フレームへのマウントや基板にはんだ付けすることによる機械的応力も素子ごとに微妙に異なります。これらの要因により差動対を構成するPch-MOSFETはしきい値電圧などが微妙に異なり、電流減少によるノリニアの変化に差が生じます。このことから図に示すように同相入力電圧範囲内で入力電圧 $V_{IN}$ に対する入力オフセット電圧は傾きを持ちます。このようなことから、CMRRは同相入力電圧範囲の最大電圧と最小電圧で計算しています。

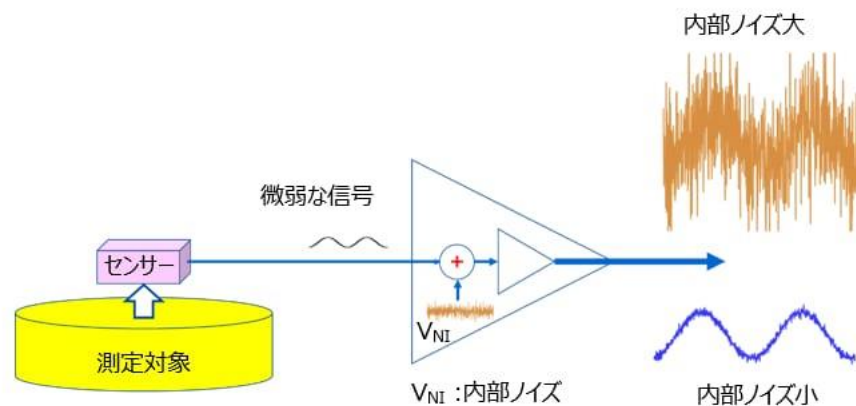


入力電圧  $V_{IN}$  に対するオフセット電圧 (イメージ)

### 3. オペアンプの内部ノイズ

オペアンプはセンサーなどの微小信号を増幅するアンプとして用いられます。ノイズはこれら微小信号に加算され増幅されます。このようなことからセンサーの感度や精度を劣化する因子の一つになります。

オペアンプに関連するノイズには電磁妨害や外付け部品などに起因する外部雑音と内部雑音に分けられます。ここでは内部雑音に関して説明します。



内部ノイズが大きい場合

### 3. オペアンプの内部ノイズ

オペアンプのノイズ（内部雑音）は大きく分けて2種類のノイズが入力換算ノイズとして定義されています。

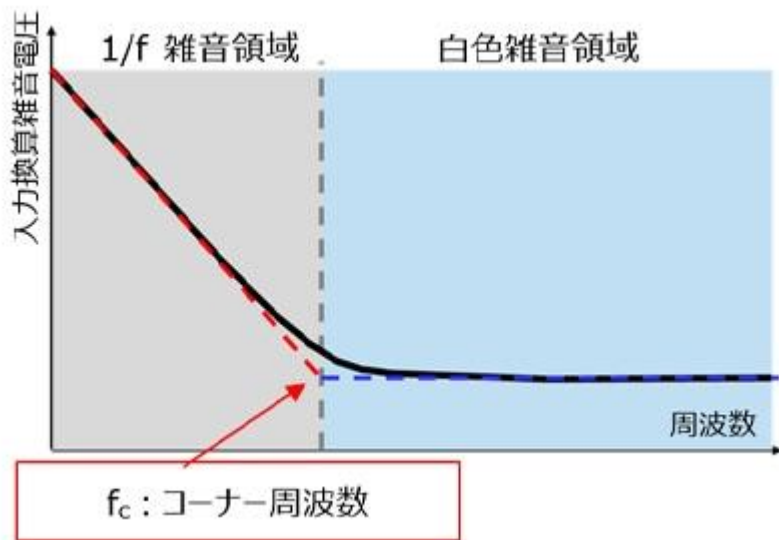
- 周波数依存性のある、 $1/f$ ノイズ・・・抵抗で発生する熱ノイズや半導体のキャリアの自由運動に伴い発生するショットノイズ
- 周波数依存性のない、白色雑音・・・結晶欠陥などに起因するとされているフリッカーノイズやバーストノイズ

このノイズのイメージ図を左側の図に、実際のノイズ測定例を右側の図に示します。

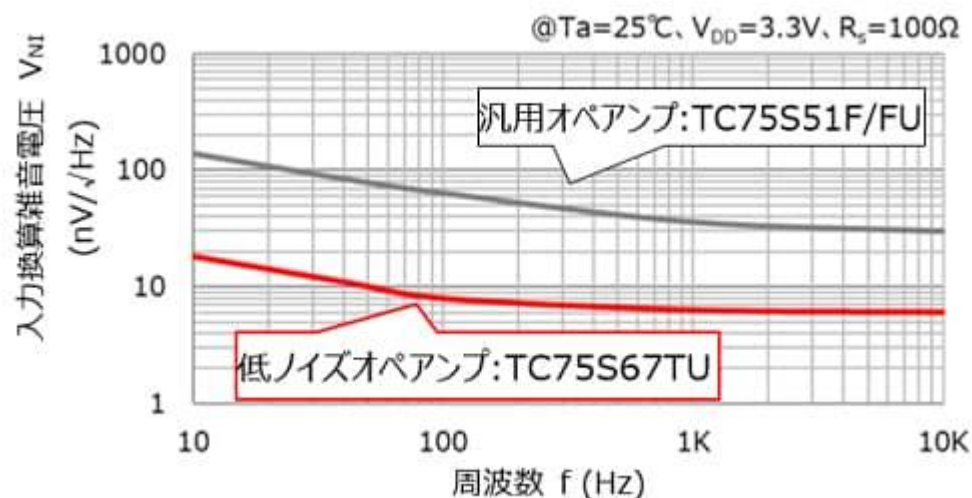
ノイズ測定例では当社の汎用オペアンプ TC75S51と低ノイズタイプのオペアンプ TC75S67を比較しています。

汎用タイプの白色雑音ノイズは約30 nV/ $\sqrt{\text{Hz}}$ 、コーナー周波数300 Hzに対して、低ノイズタイプの白色雑音ノイズは約6 nV/ $\sqrt{\text{Hz}}$ 、コーナー周波数100 Hzとノイズ性能が良好なことがわかります。

これらのノイズは入力で発生するノイズ（入力換算雑音電圧）として定義されています。つまり出力ではオペアンプのゲイン倍の入力換算雑音電圧がノイズとして信号に加算されることとなります。特に、低周波のノイズは周波数依存性があるので注意が必要です。



オペアンプ ノイズ周波数特性



汎用オペアンプと低ノイズオペアンプノイズ比較

### 3. オペアンプの内部ノイズ

微小信号を増幅する場合に、異常発振などの対策で多段アンプを構成する場合があります。多段にした場合、出力ノイズに対する各段の影響を考えます。

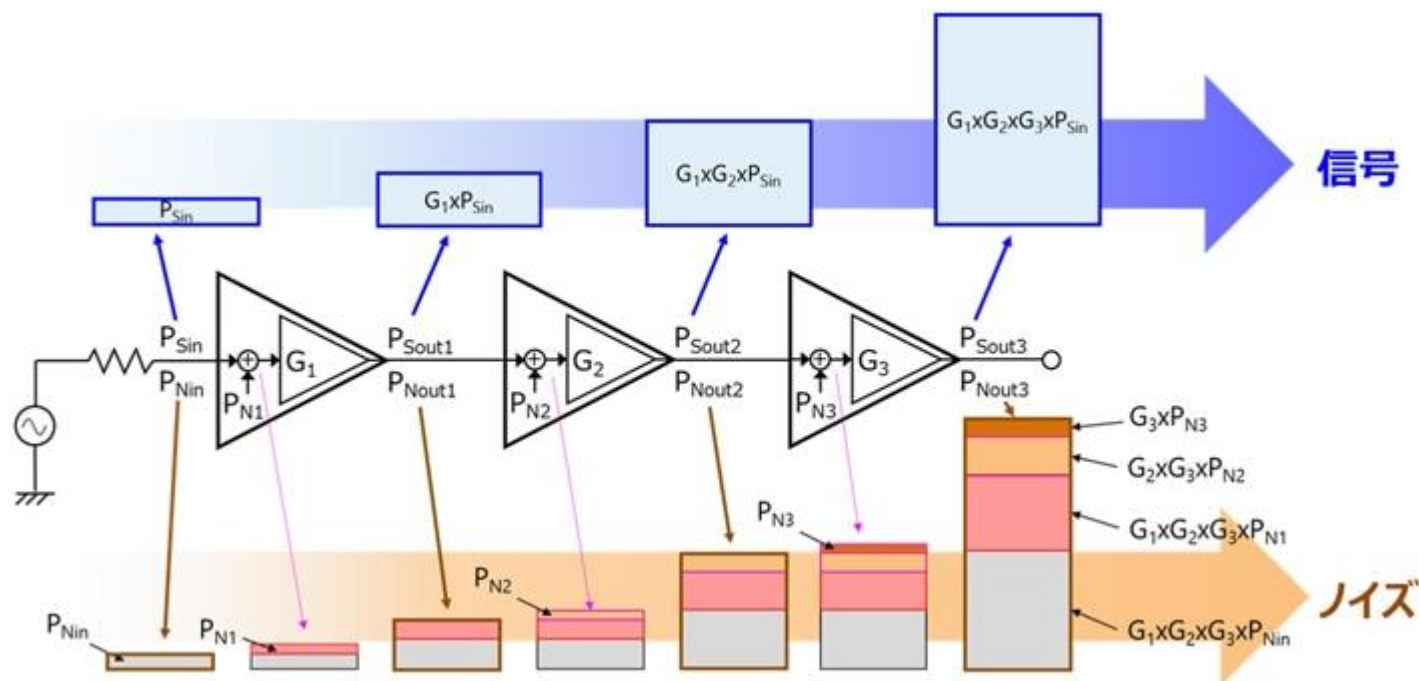
例として、図の3段のカスケードアンプを計算します。

信号の出力 ( $P_{Sout3}$ ) とノイズの出力 ( $P_{Nout3}$ ) は以下の式で表されます。

$$P_{Sout3} = G_1 \times G_2 \times G_3 \times P_{Sin}$$

$$P_{Nout3} = G_1 \times G_2 \times G_3 \times (P_{Nin} + P_{N1}) + G_2 \times G_3 \times P_{N2} + G_3 \times P_{N3}$$

図を見るとわかりますが、入力ノイズ ( $P_{Nin}$ ) と初段のアンプの入力換算ノイズ ( $P_{N1}$ ) が出力のノイズに最も影響します。



### 3. オペアンプの内部ノイズ

従って、ノイズを表す指標であるノイズファクター (F) は下式になります。

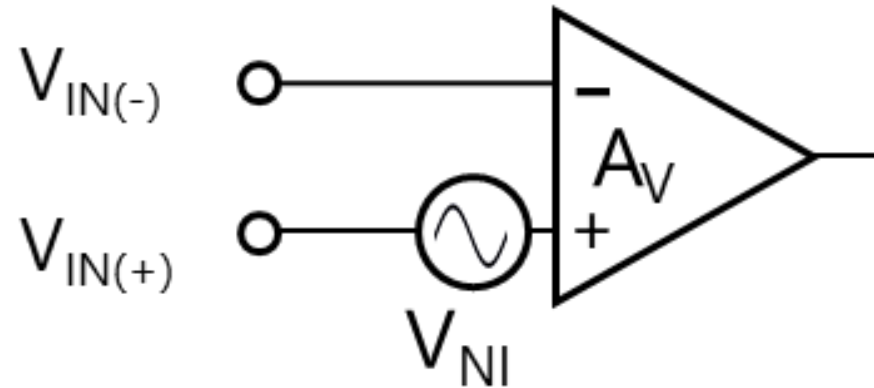
$$F = \frac{P_{Sin}}{P_{Nin}} \left/ \frac{G_1 \times G_2 \times G_3 \times P_{Sin}}{G_1 \times G_2 \times G_3 \times (P_{Nin} + P_{N1}) + G_2 \times G_3 \times P_{N2} + G_3 \times P_{N3}} \right.$$
$$= 1 + \frac{P_{N1}}{P_{Nin}} + \frac{P_{N2}}{G_1 \times P_{Nin}} + \frac{P_{N3}}{G_1 \times G_2 \times P_{Nin}}$$

2段目のアンプの入力換算ノイズ $P_{N2}$ は初段の利得 $G_1$ 、3段目のアンプの入力換算ノイズ $P_{N3}$ は初段の利得 $G_1$ と2段目の利得 $G_2$ で割られ、後段になるほど影響が小さくなることがわかります。

このように影響度の高い初段のアンプには低ノイズのアンプが必要なことがわかります。

## 4. ノイズゲインと信号ゲイン

オペアンプのノイズに関して説明してきました。オペアンプの内部で発生する雑音やオフセット電圧は入力端子での値、つまり入力換算雑音電圧や入力オフセット電圧と定義できます。図に単純化した等価回路を示します。三角で示されるオペアンプは理想オペアンプで、ノイズ源 $V_{NI}$ は非反転入力端子： $V_{IN(+)}$ に付いていると考えます。

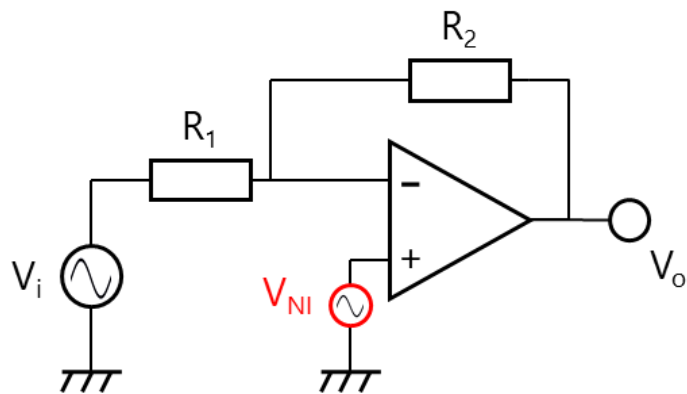




## 4. ノイズゲインと信号ゲイン

このモデルを使用して非反転アンプ・反転アンプについて考えます。

左側に反転増幅回路、右側に非反転増幅回路を示します。それぞれ理想オペアンプの $V_{in(+)}$ 端子にノイズ源 $V_{NI}$ があると考えます。なお各回路の信号利得は2章で示した $A_V$ となります。



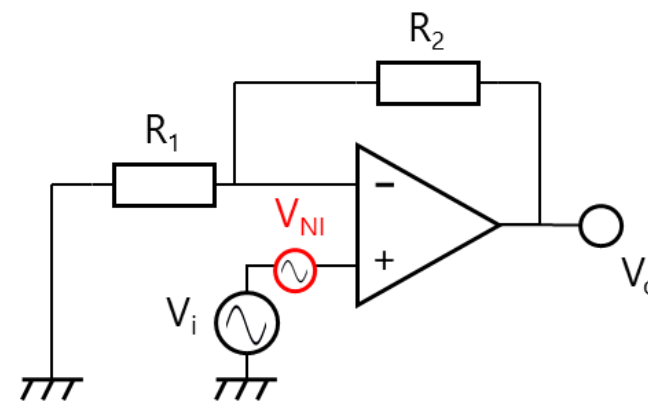
$$A_V = -\frac{R_2}{R_1}$$

信号ゲイン

$$A_n = \frac{R_1 + R_2}{R_1}$$

ノイズゲイン

反転増幅回路



$$A_V = \frac{R_1 + R_2}{R_1}$$

信号ゲイン

$$A_n = \frac{R_1 + R_2}{R_1}$$

ノイズゲイン

非反転増幅回路



## 4. ノイズゲインと信号ゲイン

重ね合わせの理から、信号源とノイズ源を分けて考えることができます。ノイズ源に対して利得計算を行います。

図において、オペアンプのノイズ源のゲインは非反転増幅回路と同じように  $V_o$  のノイズ電圧  $V_{NO}$  は

$$V_{NO} = V_{NI} \times (1 + R_2 / R_1)$$

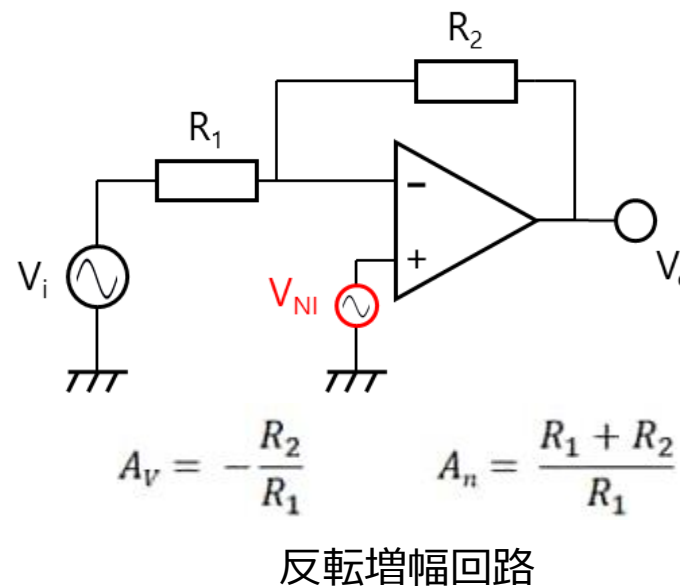
ノイズゲイン  $A_N$  は  $V_{NO} / V_{NI}$  になるので下記となります。

$$A_N = 1 + R_2 / R_1$$

ただしこの反転増幅回路の信号ゲイン  $A_V$  は下記のとおりとなります。

$$A_V = -R_2 / R_1$$

つまりこの反転増幅回路では、ノイズゲインが信号ゲインと異なります。  
オペアンプ内部で発生する雑音やオフセット電圧に対するゲインをノイズゲインといいます。

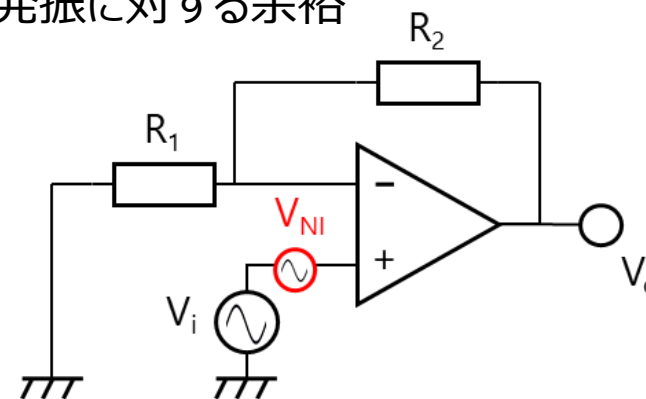


## 4. ノイズゲインと信号ゲイン

このノイズゲインの考え方は以下に応用ができます。

- 入力換算雑音電圧が、どのくらい出力に増幅されるか
- 入力オフセット電圧が、どのくらい出力に増幅されるか
- 周波数特性（周波数がDC領域での閉ループゲイン $\equiv$ ノイズゲインとなる）や発振に対する余裕

このようにオペアンプを利用した回路ではノイズゲインを考慮することが必要です。



$$A_V = \frac{R_1 + R_2}{R_1}$$

信号ゲイン

$$A_n = \frac{R_1 + R_2}{R_1}$$

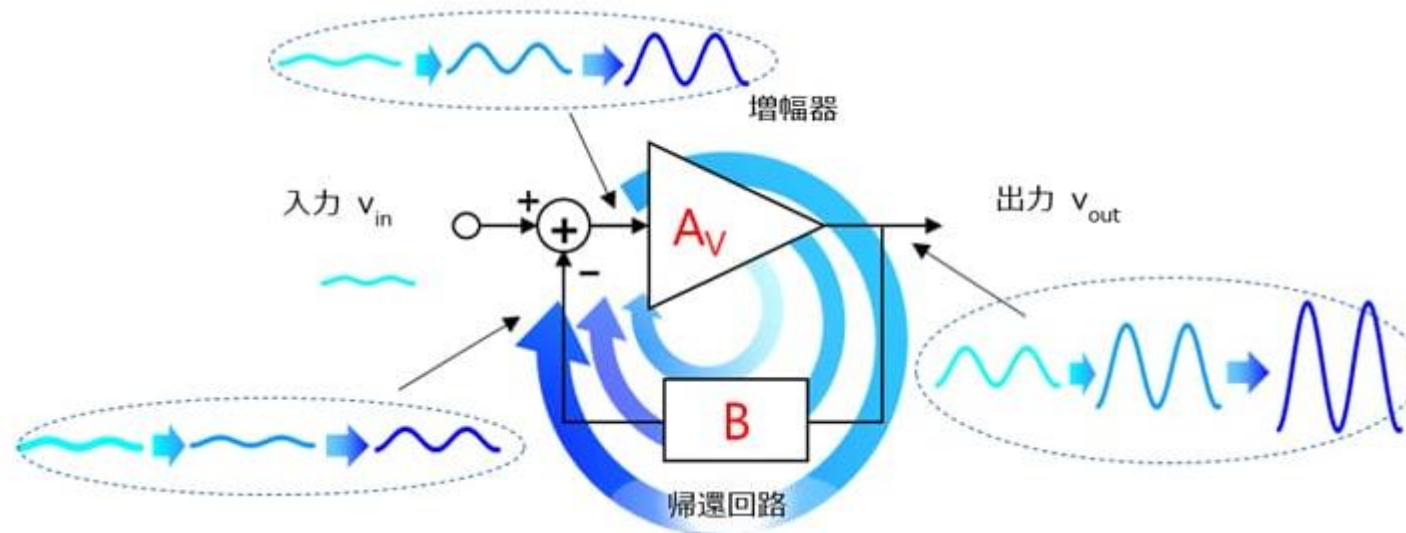
ノイズゲイン

非反転増幅回路

## 4. ノイズゲインと信号ゲイン

ここで発振余裕に対して、少し説明をします。

振器以外の発振は、意図しない周波数で不要な信号が生じてしまうことを意味します。2章 発振で説明したように発振は種となるノイズなどの不要信号が帰還ループを巡回することで成長し発振となります。



帰還システムでの不要信号の成長

ここで言う発振の種はランダムなノイズであると考えます。この種は、オペアンプの $V_{IN(+)}$ 端子と $V_{IN(-)}$ 端子の電位差として入力されます。つまり、単純化した等価回路で考えた入力換算ノイズ電圧 $V_{NI}$ に他なりません。

発振の安定性を判断するためには、ノイズゲインで判断することが重要です。既に説明していますが、一般的な反転増幅器と非反転増幅器ではノイズゲインは非反転増幅器の信号ゲインと同じ式になります。

このノイズゲインの考え方を応用して、発振余裕を大きくする（ノイズゲインを高くする）ことが可能です。

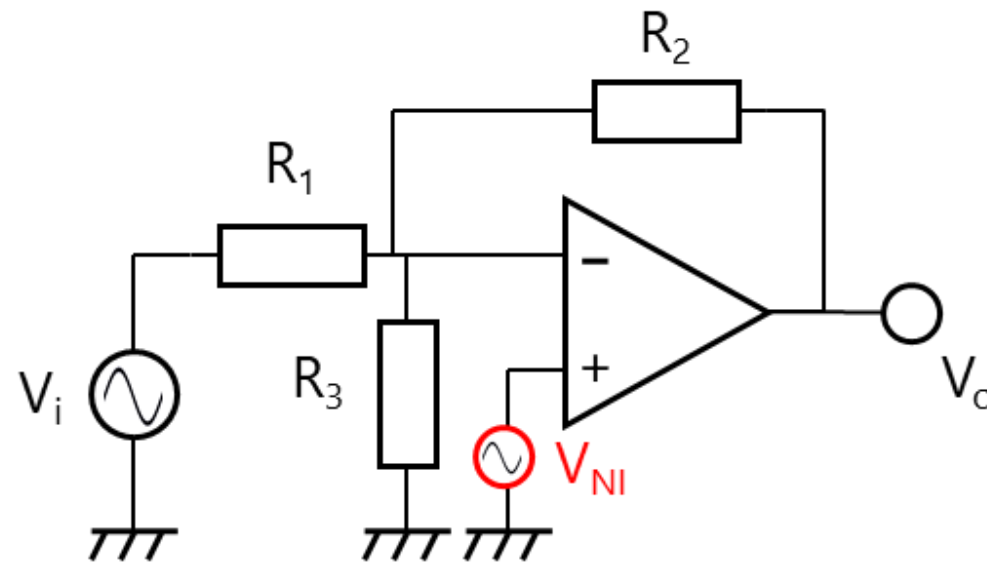
## 4. ノイズゲインと信号ゲイン

反転増幅器で信号ゲインを変えずに発振余裕を大きくする例を図に示します。

シグナルゲイン  $A_V (= V_o / V_i)$  は  $A_V = -R_2 / R_1$  となり、基本的な反転増幅器と同じ式になります。

ノイズゲイン  $A_N (= V_o / V_{NI})$  では、 $V_i$  が短絡されると考えてよいため、 $R_1 // R_3$  となります。従って、 $A_N = 1 + R_2 / (R_1 // R_3)$  となり、基本的な反転増幅器におけるノイズゲインの式  $A_N = 1 + R_2 / R_1$  に対し、高いゲインを示します。このことは発振余裕を高く取れることと等価になります。

ただしこのノイズゲインの考え方をを使うと、発振余裕は大きくなりますが入力オフセット電圧も大きくなる欠点があります。



**TOSHIBA**