MOSFET 使用上の注意点

- 破壊発生のメカニズムを理解しましょう -

概要

MOSFET などのスイッチング素子は、様々な要因によって破壊が発生する可能性があります。したがって、データシートに記載される製品の定格や動作条件を正しく理解するのはもちろんのこと、最終製品に組み込まれた際の動作における様々な破壊要因について十分検討することが重要となります。なぜ破壊が発生するのか、理由となる現象をわかりやすくご説明します。 MOSFET が最終製品に組み込まれた際生じる可能性のある現象をあらかじめ知ることで、有効な回避策へと繋がります。

© 2022
Toshiba Electronic Devices & Storage Corporation

2022-03-31
Rev.1.0

目次

概要 1
目次 2
1. アバランシェ降伏現象 4
1.1. 電子雪崩降伏(アバランシェ降伏) 4
1.2. ツェナー降伏 4
1.3. 電子雪崩降伏とツェナー降伏 4
2. MOSFET におけるアバランシェ破壊 5
2.1. MOSFET におけるアバランシェ破壊のメカニズム 5
2.2. アバランシェエネルギー耐量について 6
3. 1.セルフターンオン 6
3.1. セルフターンオンとは 6
3.2. セルフターンオンメカニズム 7
3.3. MOSFET セルフターンオン確認方法 8
3.4. セルフターンオン ゲート・ソース間外付けコンデンサ効果 9
3.5. セルフターンオン 電圧変化(dv/dt)効果 10
3.6. セルフターンオン ゲート抵抗依存 11
4. MOSFET ボディーダイオードの逆回復動作と破壊 12
4.1. MOSFET のボディーダイオード 12
4.2. 逆回復 13
4.3. ボディーダイオードの逆回復破壊 14
5. MOSFET 二次降伏 16
5.1. MOSFET の安全動作領域（SOA） 16
5.2. MOSFET の二次降伏（S/B: Secondary Breakdown）とは 17
5.3. 二次降伏（S/B）のメカニズム 17
製品取り扱い上のお願い 18

© 2022
Toshiba Electronic Devices & Storage Corporation

図目次

図 1　半導体 pn 接合 4
図 2　電子雪崩降伏 5
図 3　ツェナー降伏 5
図 4　MOSFET 構造断面図 6
図 5　アバランシェ等価回路 6
図 6　非絶縁型同期整流コンバータ回路 7
図 7　ブリッジ回路で構成されるインバータ回路 7
図 8　MOSFET 接続回路 8
図 9　DC-DC 回路と波形概略 9
図 10　ゲート・ソース間外付けコンデンサ効果 10
図 11　電圧変化(dv/dt)効果 10
図 12　ゲート抵抗依存 11
図 13　MOSFET のボディーダイオード 12
図 14　ボディーダイオード 逆回復波形 13
図 15　リカバリ時のキャリア分布およびリカバリ時と静電圧印加時の終端部電界分布の違い 15
図 16　MOSFET の安全動作領域 (SOA) 16

© 2022
Toshiba Electronic Devices & Storage Corporation

1. アバランシェ降伏現象

図 1 の半導体の pn 接合において、逆方向に電圧を印加しても微小な電流しか流れませんが、逆電圧をどんどん増加させていくと、ある限界電圧以上で急激に大きな電流が流れます。この現象を逆電圧降伏(ブレークダウン)といい、降伏が始まる電圧を降伏電圧(ブレークダウン電圧)といいます。降伏現象には 電子雪崩降伏(アバランシェ降伏)とツェナー降伏の 2 種類があります。

1.1. 電子雪崩降伏(アバランシェ降伏)

pn 接合に印加された逆電圧による電界により、逆電圧をどんどん増加させていくと、空乏層中を通過する電子が加速され、大きな運動エネルギーを持ちます。この電子が、結晶格子を構成している原子に衝突して原子内の価電子を励起して電子・正孔対を生成します。生成された自由電子もまた加速して同じように原子から電子を引き離すため、自由電子がどんどん増加していきます。電子雪崩降伏につき図 2 に示します。

1.2. ツェナー降伏

pn 接合の逆電圧による電界により、空乏層での p 領域の価電子帯と n 領域の伝導帯との距離が近くなり、p 領域価電 子帯の電子が量子力学的なトンネル効果により n 領域の伝導帯に通り抜けるようになります。トンネル効果による電流が増大 していく現象をツェナー降伏といいます。ツェナー降伏について図 3 に示します。

1.3. 電子雪崩降伏とツェナー降伏

電子雪崩降伏とツェナー降伏は異なる現象のものです。実際の逆電圧降伏では 2 つの現象のうち、降伏電圧の低い方の現象が起こります。 それぞれの現象が起こる降伏電圧は、半導体の不純物の濃度や温度により決まってきます。不純物濃度が高い場合は、空乏層の幅は小さくなるのでツェナー降伏が起こりやすくなります。反対に、不純物濃度が低い場合は、空乏層の幅が広がるのでツェナー降伏が生じにくくなり、電子雪崩降伏が支配的となります。一般に温度が高くなると禁制帯幅 Eg は小さくなり、トンネル現象が生じやすくなります。また、温度の増大に従って自由電子 の運動は激しくなりますが、原子にぶつかって移動しづらくなるため、電子雪崩は起きにくくなります。

価電子：原子内の最外殻の電子殻をまわっている電子です。
電子・正孔対： シリコン半導体結晶で、共有結合している価電子に結合力より大きいエネルギーが加えられると結合を破って飛び出し、自由電子になります。電子が抜けた穴を正孔と呼びます。電子と正孔は 1 対 1 で生成され、これを電子・正孔対と呼びます。

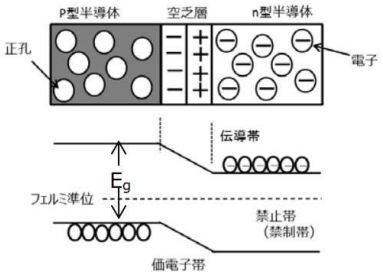


図 1 半導体 pn 接合

© 2022
Toshiba Electronic Devices & Storage Corporation

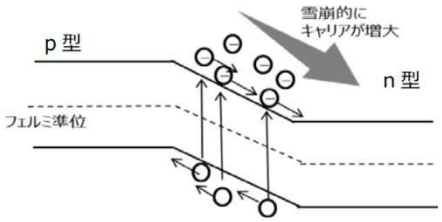


図 2　電子雪崩降伏

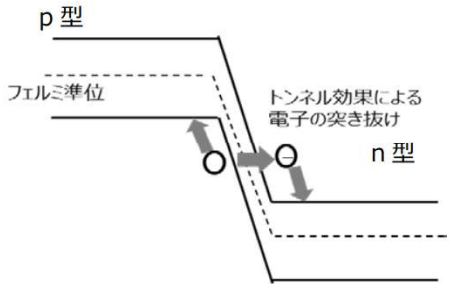


図 3　ツェナー降伏

2. MOSFET におけるアバランシェ破壊

MOSFET におけるアバランシェ降伏は、誘導負荷におけるスイッチング時のターンオフ時に発生するフライバック電圧や、MOSFET のドレイン負荷の寄生インダクタンスによるスパイク電圧が MOSFET のブレークダウン電圧 B_{VDSS} 領域に入ることで起こります。MOSFET の pn 接合部には逆バイアスが加えられ、高電界領域が形成され、MOSFET 内の自由電子が高い電界によって加速、大きな運動エネルギーを持ちます。前述のように、この電子が、結晶格子を構成している原子に衝突して電子・正孔対を生成し、生成された自由電子もまた加速して同じように原子から電子を引き離すため、自由電子がどんどん増加しアバランシェ降伏に至ります。

2.1. MOSFET におけるアバランシェ破壊のメカニズム

MOSFET の構造断面図を図 4 に、アバランシェ動作における MOSFET のアバランシェ等価回路を図 5 に示します。図 5 の等価回路において、ドレイン・ソース間に耐圧を超える電圧が加わると等価回路のダイオード D（pn 接合）がアバランシェ降伏を起こし、アバランシェ電流が流れます。

(a)電流による破壊モード

アバランシェ電流 i は、寄生 npn バイポーラトランジスタのベース領域の抵抗 R に流れ、電流 i と抵抗 R によってベース・エミッタ間に i× R の電圧が掛かります。この電圧が、寄生 npn トランジスタがオンするベース・エミッタ間電圧以上になると寄生 npn トランジスタに電流が流れます。この時、ドレイン・ソース間電圧が高いと寄生 npn トランジスタは 2 次降伏に入り、破壊につながる可能性があります。

(b)エネルギー破壊モード

アバランシェ動作で、MOSFET がブレークダウン電圧 B_{VDSS} 領域に入ると、ドレイン負荷のインダクタンスエネルギーが消費するまで電流として MOSFET のドレイン・ソース間に流れます。この電流と電圧 B_{VDSS} により損失が発生し、このエネルギーで温度が上昇し、定格チャネル温度を超えると破壊に至る可能性があります。

(c) dv/dt による破壊耐量低下

図 4 に示すように、MOSFET はドレイン・ソース間に容量 C があります。MOSFET のターンオフ時の電圧の立ち上がり変化率 dv/dt が大きいと i=C・dv/dt で電流が寄生バイポーラトランジスタのベース・エミッタ間の抵抗に流れバイポーラトランジスタをオンさせ破壊耐量を低下させる可能性があります。

© 2022
Toshiba Electronic Devices & Storage Corporation

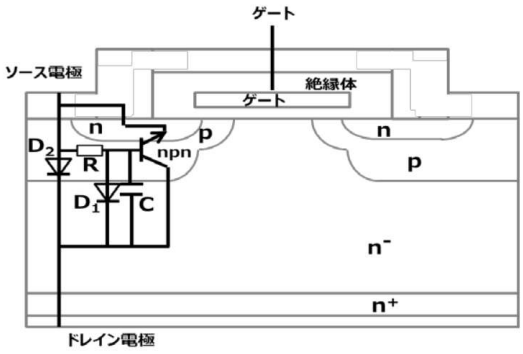


図 4　MOSFET 構造断面図

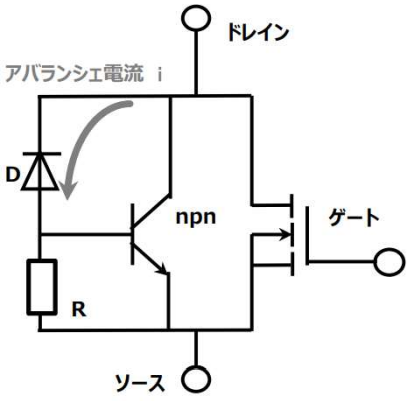


図 5　アバランシェ等価回路

2.2. アバランシェエネルギー耐量について

パワーMOSFET を高速スイッチング素子として使用する場合、回路自体のインダクタンスや浮遊インダクタンスにより、ターンオフ時に高いサージ電圧がドレイン・ソース間に掛かります。このサージ電圧によって MOSFET のドレイン・ソース間電圧がブレークダウン電圧 BVDSS を超えるとアバランシェ電流が流れ、素子が許容できる電流またはエネルギーを超えると破壊に至る可能性があります。

従来はサージ吸収用回路を付けて素子を保護していました。現在では、部品点数の削減や機器の小型化からサージ吸収回路をなくし、定格を超えてしまった場合でもそのエネルギーをパワーMOSFET で吸収させる要求が強まっています。この要求にこたえるため、アバランシェ耐量を規定し、その条件下で素子の自己ブレークダウン電圧まで使用できる製品もラインアップされています。しかしながら、アバランシェ現象は、MOSFET に過大な負担を強いる動作です。したがって、アバランシェ耐量が仮に保証されていたとしても、機器の信頼性上、同モードに突入させないことを推奨します。連続印加モードでの保証がない製品も多くありますので留意が必要です。最大定格欄にアバランシェエネルギーを記載している製品でも、アバランシェ動作に入らないで使用して頂くことをお願する場合もあります。

3. 1.セルフターンオン

3.1. セルフターンオンとは

ブリッジ回路で構成されるインバータ回路や非絶縁型同期整流コンバータ回路など、MOSFET を高速スイッチング動作で使用する場合、オフしている MOSFET のドレイン・ソース間に急峻に立ち上がる電圧が掛かります。電圧の時間に対する変化 dv/dt によって MOSFET のゲート・ドレイン間容量 C_{gd} とゲート・ソース間容量 C_{gs} の比でゲートに電圧が発生します。また、Cgd を通してゲート抵抗 RG に電流が流れることで、ゲートに異常な電圧が発生します。この誘起されたゲート電圧が

© 2022
Toshiba Electronic Devices & Storage Corporation

MOSFET をオンさせる電圧 V_{th} を超えると誤って MOSFET がターンオンしてしまいます。これをセルフターンオンといいます。

非絶縁型同期整流コンバータ回路、図 6 においては、MOSFET Q2 がオフ状態の時、MOSFET Q1 がオンするタイミングで MOSFET Q2 に同様に急峻な電圧 dv/dt が発生します。またブリッジ回路で構成されるインバータ応用、図 7 において上下アームの MOSFET(Q1,Q2)の一方がオフ状態の時、他方がターンオンするとオフ状態の MOSFET のドレイン・ソース間に急峻な電圧変化（dv/dt）が発生します。セルフターンオンが起こった場合、MOSFET Q1,Q2 で短絡を起こし損失を増大させるだけでなく破壊につながる可能性があります。

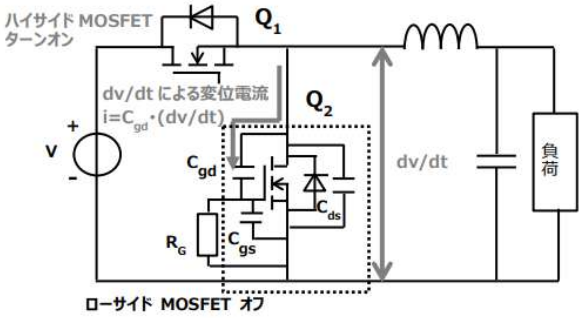


図 6　非絶縁型同期整流コンバータ回路

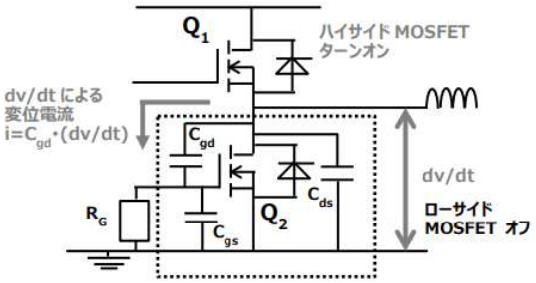


図 7　ブリッジ回路で構成されるインバータ回路

3.2. セルフターンオンメカニズム

MOSFET に dv/dt が与えられると MOSFET のゲート・ドレイン間容量 C_{gd} を通して電流が流れます。

$$i = C_{gd}\frac{dv}{dt}$$

この電流 i によって MOSFET のゲート・ソース間には下記電圧が発生します。

$$v_{GS} = R_G C_{gd}\frac{dv}{dt}\left\{1 - exp\left(\frac{-t}{(C_{gs}+C_{gd})R_G}\right)\right\} \quad (1)$$

（ゲート電圧 v_{GS} の計算式においては MOSFET の容量、C_{gs}, C_{gd} は電圧による変化が無いものと仮定しております。）

セルフターンオンの原因は、ドレイン・ソース間に急峻な印加電圧の時間により、2 つの現象に分類されます。

(a) dv/dt 状態が$(C_{gs}+ C_{gd})\cdot R_G$ より短時間で終了する場合（ $t \ll (C_{gs}+ C_{gd})\cdot R_G$ の場合）

式（1）の $\exp\{-t/ [(C_{gs}+ C_{gd})\cdot R_G]\}$ を $1-t/[(C_{gs}+ C_{gd})\cdot R_G]$ で近似すると(exp x においてマクローリン展開 1 次近似使用 exp x=1+x ）

$$v_{GS} \approx \frac{C_{gd}}{C_{gs}+C_{gd}} v(t) \quad (2)$$

© 2022
Toshiba Electronic Devices & Storage Corporation

非絶縁型同期整流コンバータ回路のように高速スイッチング用途で MOSFET のスイッチング時間を非常に早くしている場合におけるゲート電圧の上昇は式(2)で表されます。

(b) dv/dt 状態が(C_{gs}+ C_{gd})・R_G より長引く場合（ t»(C_{gs}+ C_{gd})・R_G の場合）

−exp{−t/ [(C_{gs}+ C_{gd})・R_G]} は«1 となるから近似式は

$$v_{GS} \approx R_G C_{gd} \frac{dv}{dt} \quad (3)$$

となります。上記、式(2)、式(3)において v_{GS} が MOSFET の V_{th} を超える場合またはゲートドライブされていたゲート・ソース間電圧の残留分との総計が MOSFET の V_{th} を超える場合にセルフターンオン現象が起こります。

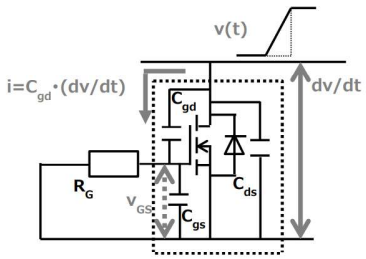


図 8 MOSFET 接続回路

3.3. MOSFET セルフターンオン確認方法

図 9 において MOSFET Q2 が同期整流モード（オン状態②）からオフしデットタイム後、オフ状態の MOSFET Q2 に、MOSFET Q1 がオンすることで急峻な電圧変化 dv/dt が加わるタイミングでセルフターンオン現象が発生する可能性があります。これが DC-DC コンバータにおけるセルフターンオン現象です。DC-DC コンバータにおけるセルフターンオン現象の確認回路、動作につき下記に示します。

(1) MOSFET Q1 がオンし L に電流が流れます。

(2) MOSFET Q1 がオフすると L のエネルギーは MOSFET Q2 のソースからドレインを通して環流されます。環流する期間、ローサイド MOSFET は同期整流回路としてオンしています。

(3) 次に MOSFET Q2 がオフし、あるデットタイム期間を経て MOSFET Q1 がオンします。この時、MOSFET Q2 に急峻な電圧変化 dv/dt が加わります。 この時の MOSFET Q2 のゲートおよびドレイン・ソース間の電圧、電流を確認します。

（電圧変化 dv/dt によりゲートに流れる電流を $i_G \approx C_{gd}$・(dv/dt) とします。）

（MOSFET Q2 オフから MOSFET Q1 がオンまでのデットタイム期間は MOSFET Q2 のボディーダイオードに電流が流れます。またモータアプリケーションにおいてもボディーダイオード環流モード時、同期整流にて駆動する場合は DC-DC コンバータ回路と同等の動作となります。）

© 2022
Toshiba Electronic Devices & Storage Corporation

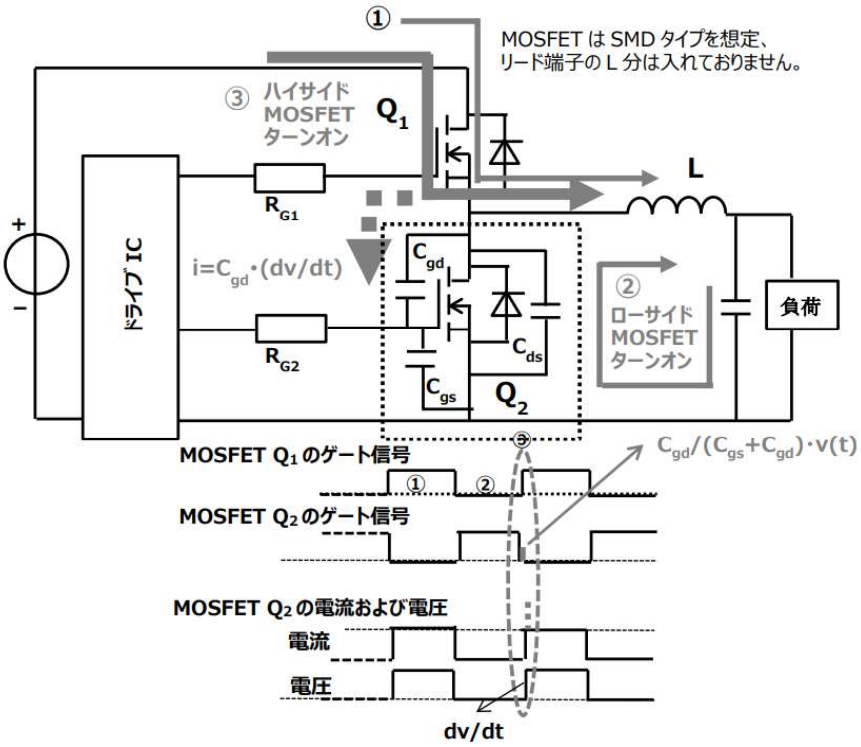


図 9　DC-DC 回路と波形概略

3.4. セルフターンオン ゲート・ソース間外付けコンデンサ効果

MOSFET を速いスピードでスイッチングさせる場合、MOSFET のゲート・ドレインとゲート・ソースの容量の分圧比で MOSFET のゲートに電圧が加わりセルフターンオンを起こす可能性があります。今回使用の MOSFET では通常条件でセルフターンオンが確認できず、無理やり Q2 のみに大きいゲート抵抗(RG2=20Ω)を入れ、 セルフターンオンさせ、ゲート・ソース間の外付け C の効果をシミュレーションしました。DC-DC コンバータにおいては非常に高い周波数（300～500kHz）での駆動であるため MOSFET Q2 がオフしてから MOSFET Q1 がオンするまでのデットタイムを非常に短くしております。

ゲート・ソース間に外付け容量 C 挿入によるゲート・ソース間の容量比から発生するゲート電圧 $C_{gd}/(C_{gs}+C_{gd})\cdot v(t)$の低減効果は見えましたが、今回の確認では MOSFET Q2 に大きい抵抗を挿入したため $R_{G2}\cdot C_{gd}\cdot(dv/dt)$によるゲート電圧上昇の影響も受けてしまいました。また、デットタイムが短い条件下では C を挿入することで MOSFET Q2 のオフ時のゲート電荷引き抜き時間が長くなり、MOSFET Q1 がオンする時点で MOSFET Q2 のゲートに引き抜き電流が残っている状態になり、逆にセルフターンオンをし易い状況になってしまいました。セルフターンオン抑制目的でゲート・ソース間に容量 C を挿入する場合は MOSFET のゲート引き抜き時間とデットタイムを十分考えたうえでの検討が重要になります。

© 2022
Toshiba Electronic Devices & Storage Corporation

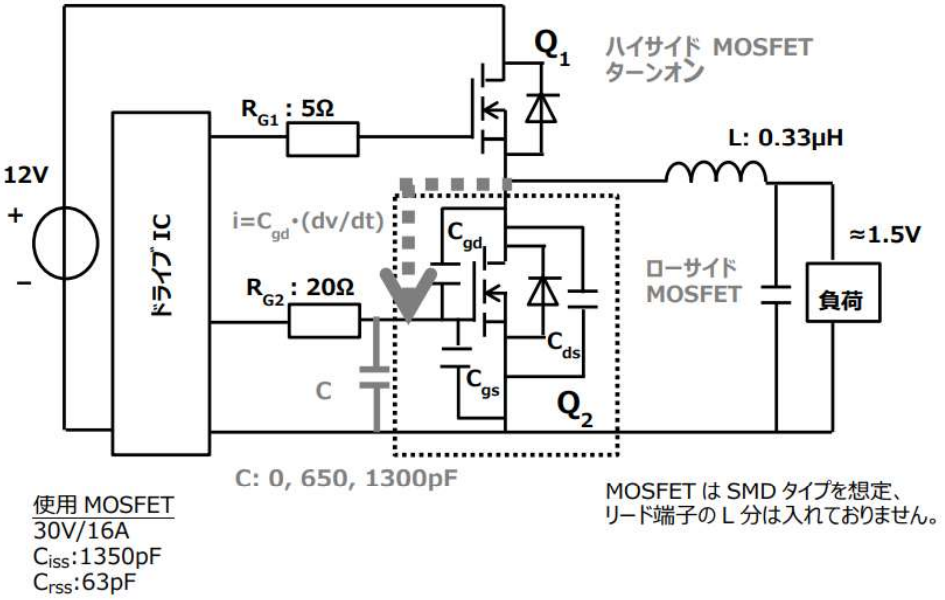


図 10　ゲート･ソース間外付けコンデンサ効果

3.5. セルフターンオン 電圧変化(dv/dt)効果

ドレイン･ソース間の急峻な電圧変動(dv/dt)の影響を検討します。ハイサイド MOSFET Q1 のゲート抵抗(RG1)を変えることで、ローサイド MOSFET Q2 に掛かるドレイン･ソース間の急峻な電圧変化(dv/dt)を変えてセルフターンオン現象の有無が確認出来ます。急峻な電圧変化(dv/dt) を小さくすることでセルフターンオン現象は抑えることはできましたが、これはゲートに加えられる電圧 $C_{gd}/(C_{gs}+C_{gd})$･v(t)式において dv/dt が小さくなることで(dv/dt が長引く場合)、この式が成り立つ v(t)の時間外の領域に入り v(t)が小さくなったと考えられます。

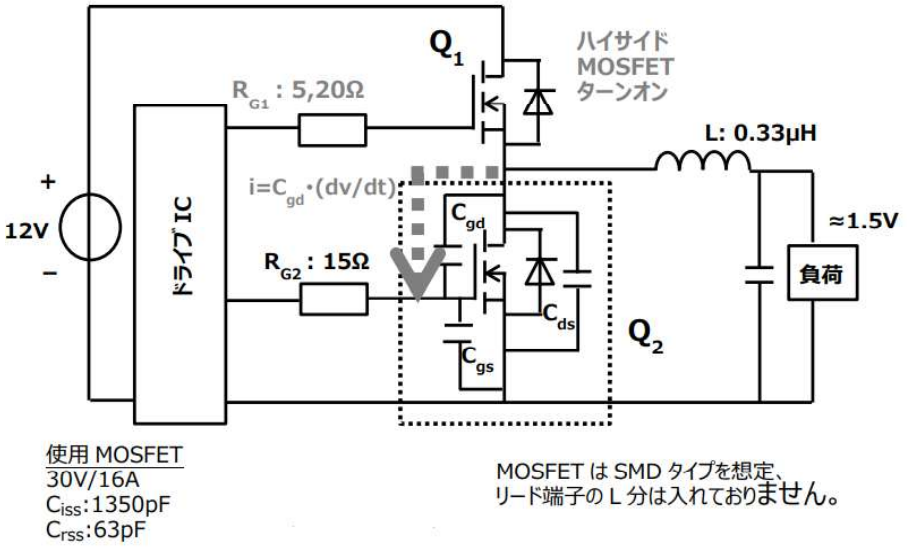
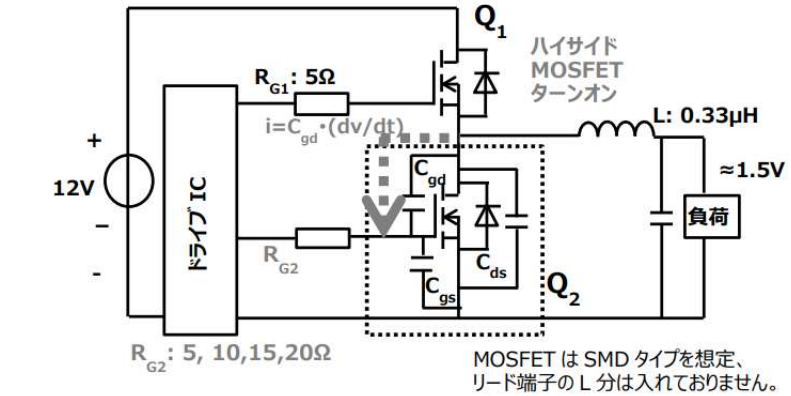


図 11　電圧変化(dv/dt)効果

3.6. セルフターンオン ゲート抵抗依存

ローサイド MOSFET Q2 のゲート抵抗 RG2 を変えてセルフターンオン現象を検討します。セルフターンオンはゲート抵抗が大きいほど起こり易い結果になりましたが、これは dv/dt による MOSFET のゲート電圧変化の影響よりはゲート抵抗 RG2 を大きくすることによる MOSFET のゲート電荷の引き抜き電流及び電圧の残留が大きく効いたものと考えます。実際に MOSFET のゲート抵抗を大きくしても dv/dt 変化時に MOSFET Q2 のゲートに流れる電流は大きく変わっておりません。

実際の DC-DC コンバータ回路は高速スイッチング（300～500kHz）なので MOSFET のスイッチングスピードを速くするためにゲート抵抗も小さくデットタイムも非常に短くとられます。実際の回路では今回セルフターンオンを起こさせるために使用したような大きいゲート抵抗を使うことは考えづらく、実使用ではセルフターンオンが起こった場合外部ゲート抵抗での対策は難しいと予測されます。



使用 MOSFET
30V/16A, C_{iss}:1350pF, C_{rss}:63pF

図 12 ゲート抵抗依存

© 2022
Toshiba Electronic Devices & Storage Corporation

4. MOSFET ボディーダイオードの逆回復動作と破壊

4.1. MOSFET のボディーダイオード

MOSのドレイン・ソース間は構造上ボディダイオード（寄生ダイオードとも言う）が存在します。MOSFETは、図1.に示すようにソース電極側のn^+とp^+（pベース層と言う）がソース電極で短絡される構造となります。そのためMOSFETのドレイン・ソース間はMOSFET動作部とは別に pベース層 - n^-ドリフト層 – n^+基板でPINダイオードが形成され、これがボディーダイオードとなります。一般的なPINダイオード（p^+ – n^- – n^+層からなるダイオード）は下記a～dの４つの状態を持ちます。この状態をMOSFETに置き換えて考えます。

(a) 電圧を阻止している状態
⇒MOSFETの順電圧阻止状態、いわゆるオフ状態です。
(b) ターンオン状態（順回復（フォワードリカバリ）状態）
⇒ボディーダイオードへ電流が流れ始める期間です。
(c) 順電流が通電されている状態
⇒MOSFETのソースからドレインへ通電（ボディダイオードの順電流通電）している状態です。
(d) ターンオフ状態（逆回復（リバースリカバリ）状態）
⇒ボディーダイオードへの順電流通電からMOSFETの順電圧阻止状態へ移行期間です。

MOSFETでは、前記dの状態はオン状態からオフ状態に変わる通常の動作と異なり、直前にボディーダイオードの順電流が流れており、ドリフト層（n^-層）にキャリア（ホールと電子）が充満された状態になっています。（伝導度変調）この状態（ボディダイオードにとって順バイアス状態）からMOSFETのドレイン端子にプラス、ソース端子にマイナス電位の電圧を印加すると、その電圧のレベルに応じてボディーダイオードは逆バイアスされ逆回復モードに移行します。MOSFETを単純なスイッチとして使用する場合はドレイン・ソース間が逆バイアスされることはなく、ボディーダイオードは動作しませんが、共振型の電源システムやインバータ回路の場合、環流動作あるいは同期整流動作によりボディーダイオードに電流が流れるモードが発生します。

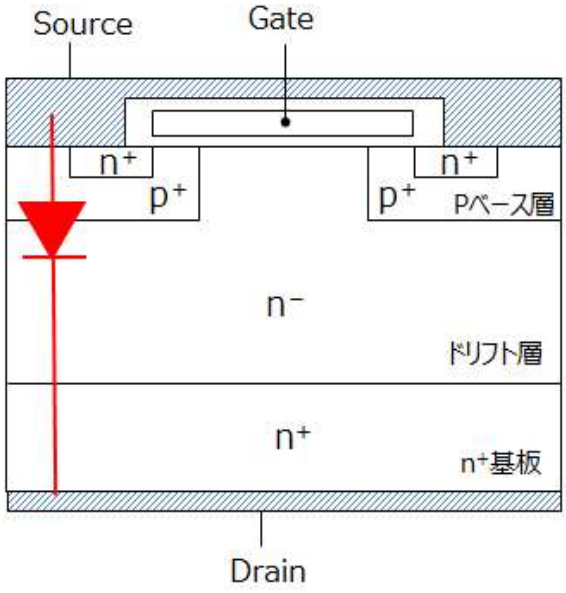


図 13　MOSFET のボディーダイオード

© 2022
Toshiba Electronic Devices & Storage Corporation

4.2. 逆回復

ダイオードの動作において、大きな損失を発生させるのは、順方向から逆方向バイアスに切り替わるスイッチング動作時で、逆回復と呼ばれています。順方向バイアス状態（電流が流れている状態、ドリフト層中に大量のキャリア（電子とホール）が注入されている状態）から、逆方向バイアスを加えて、電流をゼロとするときに、注入されたキャリアが排出され、逆方向に大きなリカバリ電流が流れます。この電流により大きなリカバリ損失が発生します。順回復においては、キャリアの注入が始まるだけなので、これによる大きな電流は流れず、逆回復に比べて大きな損失にはなりません。図2.にダイオードの逆回復波形を示します。

ボディーダイオードに順電流が流れている状態から逆方向へとバイアスが加わり（ドレイン電極がプラス）、電圧阻止状態（注入されたキャリアの排出）になり、逆回復電流が流れはじめてからゼロとなるまでの過程が逆回復の期間です。一方、順方向バイアスでは、ソースに接続されたpベース層からホールが注入され、ドレインへと流れ、ドレインに接続されたn^+基板から電子が注入されて、ソースへと流れます。

逆回復の動作過程（図14. ①～④）

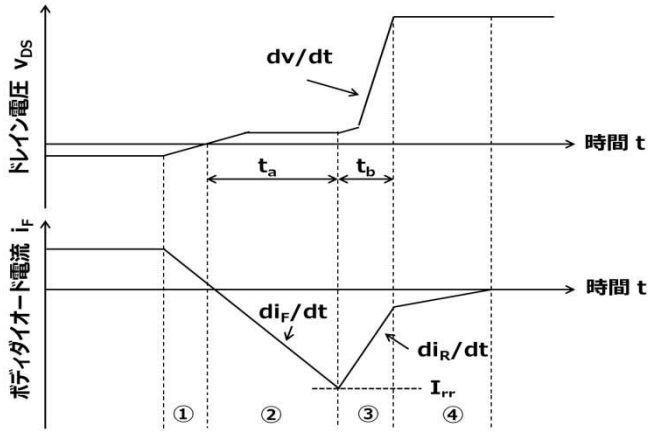


図 14　ボディーダイオード 逆回復波形

①の期間

ボディーダイオード極性から見て外部回路条件が逆バイアス印加状態に変化し、順電流I_Fが任意の傾き（$-di_F/dt$）を持って減少していき、少数キャリア（ホール）の注入が止まり、順電流はゼロまで減少します。この状態ではn^-ドリフト層には多くのキャリアが残っています。なお、di_F/dtは、外部回路条件（印加電圧、閉回路のリアクタンス、スイッチング素子のターンオン速度）によって決定されボディーダイオード特性とは無関係です。

②の期間

外部回路がボディーダイオードに対して逆バイアス（ドレイン電極がプラス、ソース電極がマイナス）されており、n^-ドリフト層に残っているキャリアの内ホールはソース電極へ、電子がドレイン電極へ排出され、ボディーダイオードの極性に対し逆方向に電流が流れます。$-di_F/dt$が大きい程、排出に向かってキャリアが加速されますので、逆電流のピーク値は増加していきます。この時、n^-ドリフト層内のキャリアがある程度まで排出しないとドレイン・ソース間（カソード・アノード間）が低インピーダンス状態のためドレイン電圧は上がりません。

③の期間

n^-ドリフト層内のキャリア排出が進み、あるレベルに達するとドレイン電圧印加が始まります。この時、p^+ベース層とn^-ドリフト層の境界に空乏層が伸びて来ます。ドレイン・ソース間（カソード・アノード間）が高インピーダンス状態になり、逆電圧を保持できるようになります。逆電圧は増加するのに対して、排出するキャリアが減少してきていますので、逆電流も減少していきます。この時の電圧変化dv/dtは空乏層容量C_{ds}に反比例します。

④の期間

© 2022
Toshiba Electronic Devices & Storage Corporation

空乏層が伸びきった後に、セル部や終端部に残留したキャリアが排出される間、電流が流れます。順電流が大きい、つまり、強い注入状態でないと観測されないこともあります。

状態②から③へと切り変わる時点で電流がピークとなり、このピーク電流が逆回復電流I_{rr}です。状態②の時間 t_a と状態③の時間T_bの比（t_b/t_a）で逆回復時のソフトネス度合を示します。t_b/t_aが大きいほど、ソフトリカバリであり、状態③におけるdi_R/dt、dv/dtが小さくなり、リカバリノイズが小さくなります。I_{rr}とソフトリカバリ度合（t_b/t_a）は、状態①と②の電流変化di_F/dtによって変化します。

状態②から④の期間の電流を積分したものが、排出されるドリフト層内のチャージ電荷量に相当し、逆回復電荷量Q_{rr}と呼ばれています。

4.3. ボディーダイオードの逆回復破壊

逆回復動作では、瞬間的に高電圧を印加された状態（高電界な状態）で高キャリア濃度状態となっています。このような状態では、大きなアバランシェ電流が流れているのと同様に、キャリアの偏在により損失が集中する箇所が発生すると、破壊が起こることがあります。その破壊のメカニズムについて説明します。

ドリフト層内に存在するキャリア濃度が高いほど、電荷注入量も多くなって、電界が変化します。前述しておりますが、di_F/dtが大きいほど排出される電荷は加速され逆回復時間が短くなります。場所によりキャリアの移動距離と排出のしやすさが違い、時間が短くなることで場所によっては排出しきれずに残留するキャリアも増えてきます。この残留キャリアが、排出される部分に電界が集中して破壊を起こします。よって、di_F/dtが大きいほど破壊し易くなります。

逆回復破壊に至る過程は、通常電流がある程度まで減少した後、高電圧が印加されるようになった瞬間（図14. における状態③-④）に破壊が起こります。このような状態では、セル部のキャリアはほとんど無くなり、終端部にはキャリアが残留しています。終端部に残留したホールは全てセル外周に形成された終端部のｐベース端に集まり、終端部のｐベース端のみからソースへ排出されます。この集まったホールによって電界分布が変化し（臨界電界強度を超え）、局所的なアバランシェ降伏が起こって、素子を破壊します。この場合、壊痕は終端部に見られます。

静電圧印加時には、ドーピングされた分だけのキャリアしか存在せず、終端部直下のドリフト層の電荷量は少ないので（ドナーイオンのプラスチャージのみ）、このため横方向に空乏層が伸びることで、pベース端の電界は小さくなります。（空乏層は濃度が低いn^-層に伸び。印加された電圧は全て空乏層で保持されるため、静電圧印加時はセル直下のｐ層も終端のｐ層も同一電界となります。）しかし、逆回復時にはpベース端に集まったホールのプラス電荷が多く存在することになり、終端部ドリフト層の不純物濃度が高くなったのと同様に空乏層が伸び難くなります（図3.(b)参照）。このため、pベース端の電界が大きくなります。（E=V/d　E:電界　V:印加電圧　d:空乏層距離）電界が臨界電界に達すると、静耐圧よりも低い印加電圧であってもアバランシェ降伏が起こります。アバランシェ降伏により電流が大きくなると、負性抵抗が発生し、電流集中が起きて破壊に至ります。

© 2022
Toshiba Electronic Devices & Storage Corporation

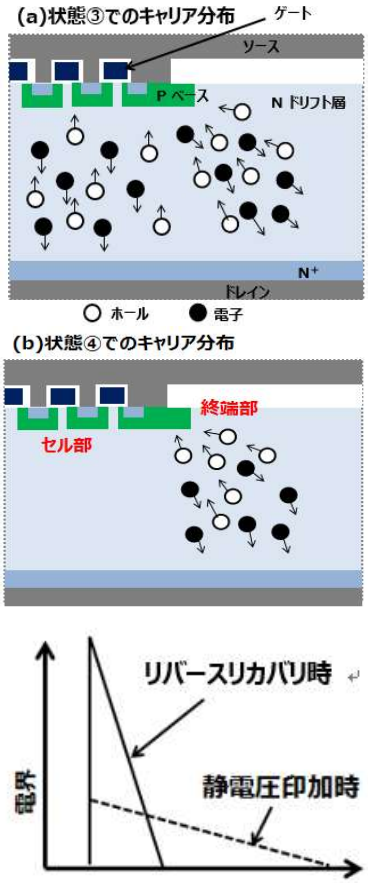


図 15　リカバリ時のキャリア分布およびリカバリ時と静電圧印加時の終端部電界分布の違い

© 2022
Toshiba Electronic Devices & Storage Corporation

5. MOSFET　二次降伏

MOSFETの安全動作領域（Safe Operating Area、以下SOAと略す）曲線に示している二次降伏（Second Breakdown　以下S/Bと略す）について説明します。

5.1. MOSFET の安全動作領域（SOA）

SOAとはMOSFETが破壊および劣化すること無く動作する領域であり、実使用条件下ではこの領域を一瞬たりとも超えてはならない領域です。従来、MOSFETのSOAにはバイポーラトランジスタに存在するS/B領域は無く、ドレイン・ソース間電圧とドレイン電流の定格およびその間の熱制限領域のみで規定されていました。しかしながら、昨今の製品では微細化によってMOSFETにもS/B領域と同等の現象が存在するようになりました。MOSFETの動作軌跡がSOA内に確実に収まっているか慎重な確認が必要になってきています。

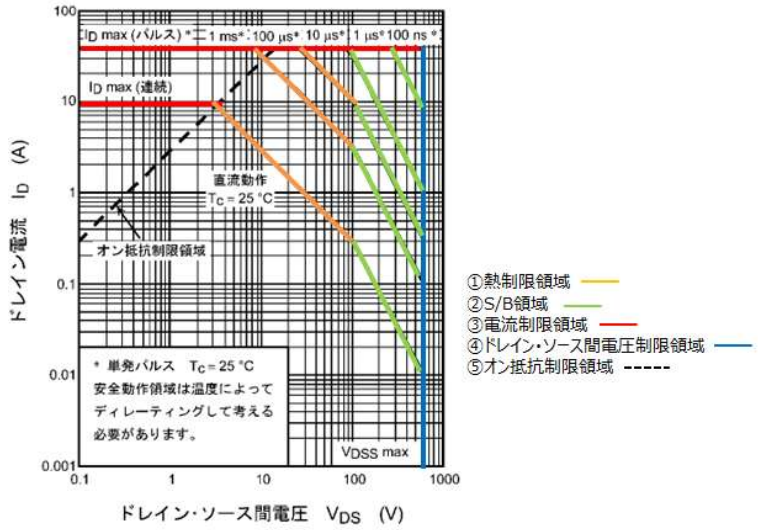


図　16　MOSFET の安全動作領域（SOA）

MOSFETの安全動作領域には、下記5つの制限領域が存在します。（図16参照）

①熱制限領域

許容損失P_Dで制限される領域です。許容損失は保証チャネル温度と熱抵抗で決まります。このため、発生する損失が許容損失となるようにSOAの斜めのライン（両対数グラフでは-1の傾き）が決まります。 通電する時間や周囲温度によって許容できる損失や素子の温度は変化するので動作条件によって変わってきます。

②S/B領域

③電流制限領域

ドレイン電流定格で制限される領域です。DC(連続)の場合はI_D、パルスの場合はI_{DP}で制限されます。

④ドレイン・ソース間電圧制限領域

ドレイン・ソース間の耐圧V_{DSS}により制限される領域です。

⑤オン抵抗制限領域

オン抵抗$R_{DS(ON)}$(max)により理論的に制限される領域で、$I_D = V_{DS}/R_{DS(ON)}$(max)で示されています。

© 2022
Toshiba Electronic Devices & Storage Corporation

5.2. MOSFET の二次降伏（S/B: Secondary Breakdown）とは

S/Bというのは、本来バイポーラトランジスタが高電圧・大電流動作することで負性抵抗（電流集中）が発生することを呼んでいます。電流集中による局部的な発熱によりホットスポットができ、その部分のインピーダンスが低下することでさらなる電流増加・集中を招くものです。このようなサイクルを熱暴走と呼び、劣化・破壊を招きます。

そう言う意味ではパワーMOSFETのSOAにおける二次降伏も同様と言えます。しかし、MOSFETのS/Bの定義はMOSFETの寄生バイポーラトランジスタ動作によるもので決まっているわけではありません。そういった点ではS/Bと呼ぶべきではないのかもしれませんが、バイポーラトランジスタで呼んでいた経緯で二次降伏（S/B）と呼んでいるので、ここでもS/Bと呼ぶことにします。

5.3. 二次降伏（S/B）のメカニズム

MOSFET はゲートに電圧を正バイアスするとゲート絶縁膜との界面に電荷が誘起されます。（反転チャネルが形成）反転チャネルが形成されると MOSFET のドレイン・ソース間に電流が流れ始め、このときのゲート電圧がしきい値電圧 V_{th} です。MOSFET はゲート絶縁膜との界面に誘起される電荷量の変化によりドレイン電流を制御しています。V_{th} は高温になるほど電荷が発生しやすくなるため下がります。チャネル抵抗はゲート電圧 V_{GS} と V_{th} の差(V_{GS}-V_{th})に反比例します。（(V_{GS}-V_{th})が大きいほどゲートに多くの電荷が発生し、密度が高くなるのでチャネル抵抗は下がります。）高温になるほど電荷が発生しやすくなるため V_{th} は下がるため、（V_{GS}-V_{th}） が大きくなることでチャネル抵抗は下がります。

上記内容を踏まえて二次降伏（S/B）のメカニズムを説明します。

(1) MOSFETの温度が上がるとゲートしきい値電圧V_{th}が下がり、チャネル抵抗が下がります。
(2) 抵抗が下がったチャネルに電流が集中し、さらに温度が上がって、しきい値電圧V_{th}が下がります。
(3) これによりさらに電流が集中するという正帰還によって、素子が破壊に至ります。

このようなことから、温度上昇に対するチャネル抵抗の変化によりSOAのS/Bラインが決まっています。許容損失と放熱（周囲温度と熱抵抗）で決まるSOAの傾きとチャネル抵抗（ゲートしきい値電圧の温度依存性）が要因に含まれるS/Bラインとは傾きが異なってきます。

上述のように、MOSFET の S/B は電流集中による破壊であるため、相互コンダクタンス(ゲート電圧 V_{GS} の変化に対するドレイン電流 I_{DS} の変化の割合)は以下の式で表されます。

$$g_m = \frac{dI_{DS}}{dV_{GS}}$$

g_m が高い（電流増幅の大きい）製品や V_{th} の変化に対するドレイン電流変化が大きくなる V_{DS} が高い領域で、破壊し易い傾向にあります。また、アバランシェ降伏によって電流が流れているときはゲートがオフ時のため MOSFET チャネルに電流は流れないので、ゲートしきい値電圧 V_{th} の温度特性に影響は受けず上記説明の S/B は起こりません。

© 2022
Toshiba Electronic Devices & Storage Corporation

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社
https://toshiba.semicon-storage.com/jp/

© 2022
Toshiba Electronic Devices & Storage Corporation