

TOSHIBA

SiC面実装でここまでできる？ 3kW電源の設計事例を紹介

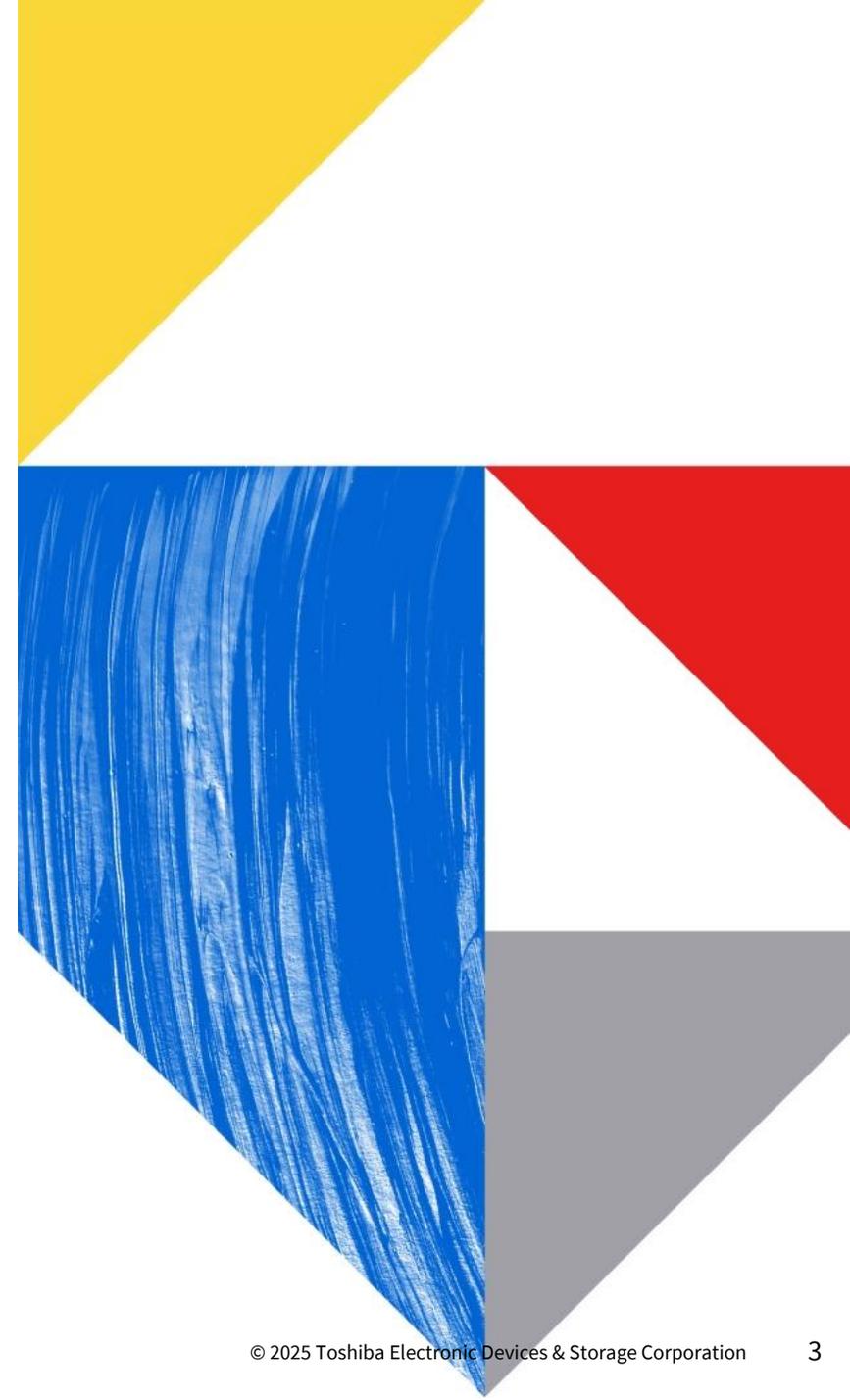
東芝デバイス&ストレージ株式会社
半導体応用技術センター
半導体応用技術企画部

本日のアジェンダ

- 01 リファレンスデザインとは
- 02 リファレンスデザインセンター活用方法の紹介
- 03 面実装SiC MOSFET搭載サーバー・テレコム用
3kW電源 開発秘話
- 04 当社最新製品の紹介

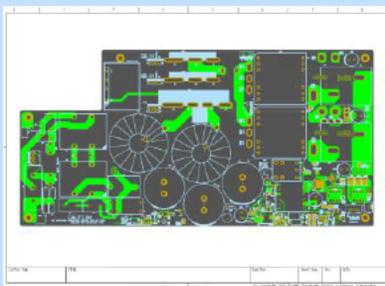
01

リファレンスデザインとは



回路設計・検討をサポートするコンテンツ

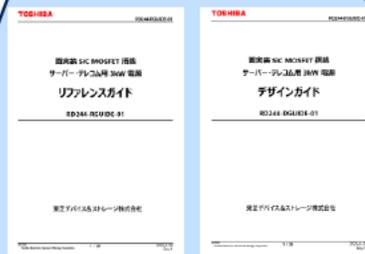
レイヤー図



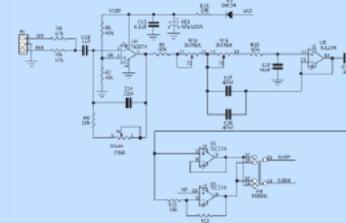
BOM

TOSHIBA	
BOM表	
部品番号	部品名
...	...

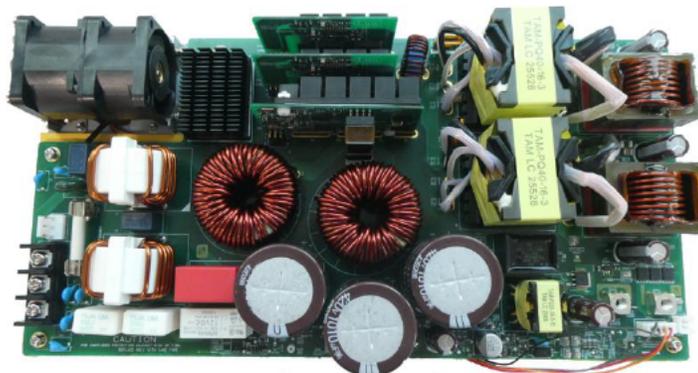
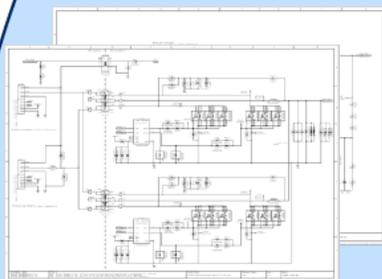
リファレンスガイド デザインガイド



デザインデータ



回路図



02

リファレンスデザインセンター 活用方法の紹介

機器開発者の悩み

新しい部品を検討する際に
参考となる回路を知りたい

モジュール購入品を
内製化してコスト低減したい

部品EOLにより
急遽新規検討
が必要

人手不足で
リソースが足りない

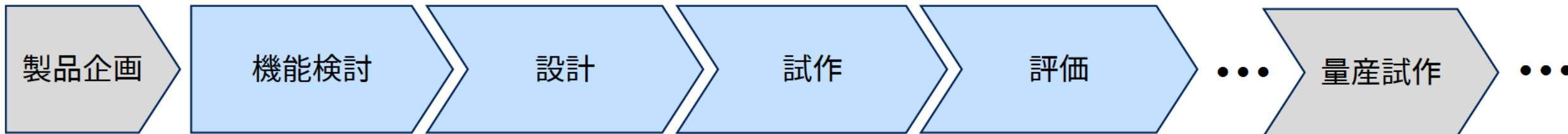
ベテラン技術者退職で
新規設計に不安

お客様要望の
開発期間が短い



リファレンスデザイン活用で時間短縮・省力化が可能

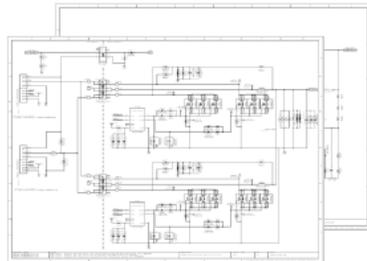
製品開発フロー例



リファレンスデザインを活用することで…?

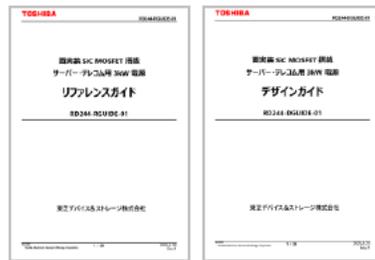


機能検討、設計の参考に!



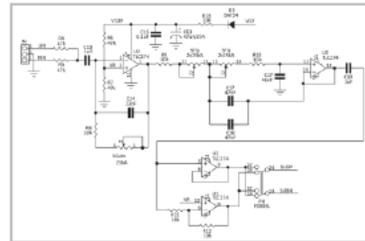
回路図

BOM

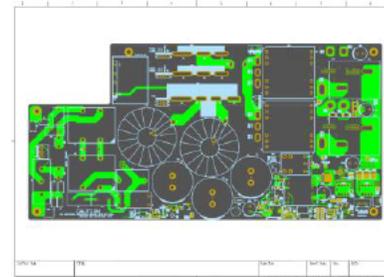


リファレンスガイド
デザインガイド

試作時の参考に!



デザインデータ



レイヤー図

当社リファレンスデザインの特長

最適な当社素子を 組み合わせた ソリューション提案

- 当社最新半導体を使用した
様々なトータルソリューションを提案
- 市場課題を捉えたアプリケーション
視点の提案
- 電源、モーター制御など様々な用途
向け応用回路を公開

設計/開発者向け ドキュメント

- リファレンスデザインの使用方法
- 回路各部の設計ポイントや
定数選定方法解説
- 回路図/BOMを提供
- 基板パターンの設計情報を提供

各種EDAツールに対応した デザインデータを提供

- 各種デザインデータを
自由にダウンロード可能
- 同一の回路を設計、製造可能
- 仕様に応じて回路、基板レイアウト
変更が可能

リファレンスデザインセンターのご紹介

電源、モーター制御を中心とした各種リファレンスデザインを提供

TOSHIBA 東芝デバイス&ストレージ株式会社 Asia-Pacific - 日本語 お問い合わせ

キーワード検索

東芝デバイス&ストレージトップページ > セミコンダクター > 開発/設計支援 > リファレンスデザインセンター

リファレンスデザインセンター

高効率な開発設計アプローチとして、デバイス選択と回路の最適解をベースにした汎用性の高いリファレンスデザインが利用されるケースが増えています。

ここでは、機器設計を迅速に進めるための参考回路として回路図だけでなくパターン図、ガーバーデータ、サンプルソフトなどを提供しています。リファレンスデザインを活用することで流用設計であったりターンキー開発が可能となり、設計の省力化をサポートしますので、ぜひご利用ください。

- パワーサプライ
- パワーマネジメント
- バッテリーマネジメント
- モーター制御
- センサー
- 測定&モニター
- モータードライバ
- フレノイドドライバ
- 拡張ボード
- インターフェースブリック

全ファイルリスト (101件)

<https://toshiba.semicon-storage.com/ad/semiconductor/design-development/referencedesign.html>

東芝 リファレンスデザイン

検索

- NEW** 2025年09月
面実装SiC MOSFET搭載AIサーバー用3kW電源
- NEW** 2025年09月
面実装SiC MOSFET搭載サーバー・テレコム用3kW電源
- NEW** 2025年09月
電動二輪車用急速充電器向けSiC MOSFET搭載3kW電源
- NEW** 2025年09月
サーバー用1.1kW ITTF (Interleaved Two Transistor Forward) 方式AC-DCコンバーター
- 2025年06月
3相AC 400V入力対応10kW PFC電源
- 2025年03月
サーバー用1.6kW LLC方式AC-DCコンバーター
- 2025年03月
3相AC 400V入力対応Vienna整流回路PFC電源
- 2025年02月
車載用3kW 48V-12V双方向DC-DCコンバーター
- 2025年02月
コードレス電動工具向けインバーター回路

03

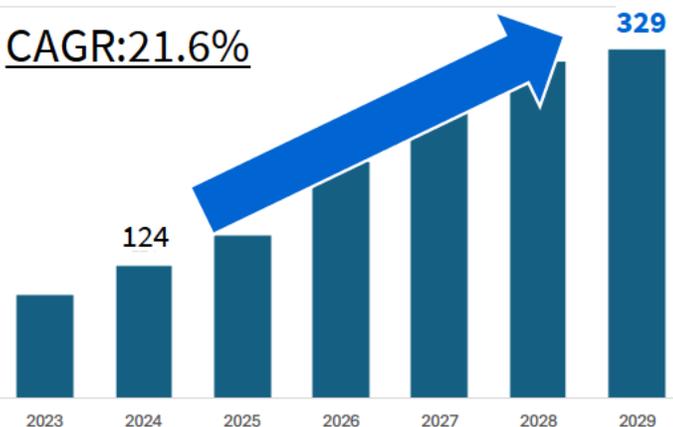
面実装SiC MOSFET搭載
サーバー・テレコム用3kW電源 開発秘話

市場動向・トレンドからリファレンスデザインのあるべき姿とは？

データセンターの電力スペック動向

単位:ラック(千台)

CAGR:21.6%

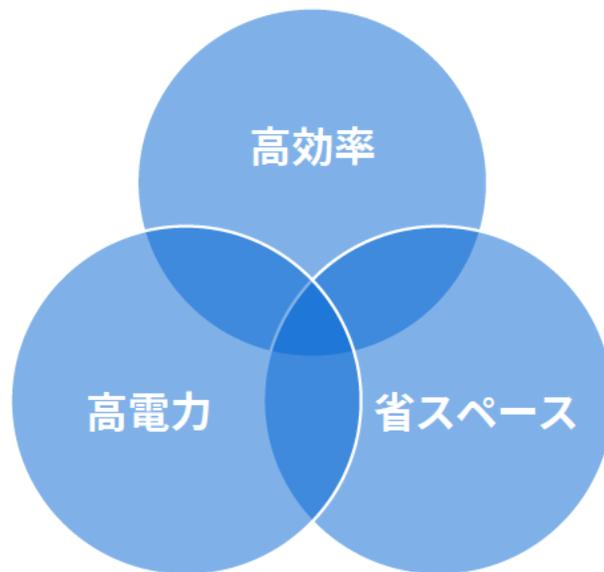


1ラック当たりの平均提供可能電力が
6kVA超のデータセンター

- 扱うデータ量の増加
- 処理速度の向上

出展:データセンタービジネス市場調査総覧 2025年版 市場編
2024年見込、2025年以降予測 (富士キメラ総研)

サーバー用電源ユニットのトレンド



- 電力容量増加
- 冗長性
- 高効率化
- 動作温度
- 通信・制御 など

リファレンスデザインとしてあるべき姿

高電力密度

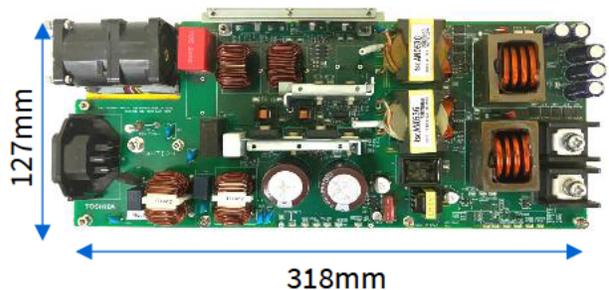


ラックサイズによる制限
(EIA、JIS規格)

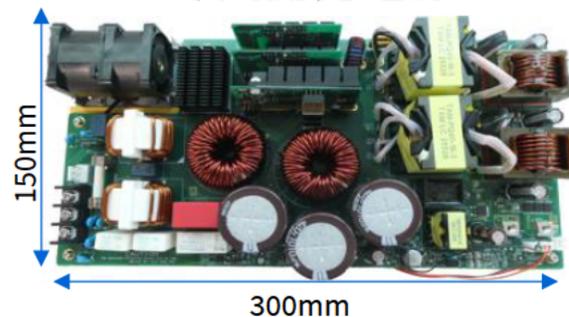
既存リファレンスデザインとの比較

MOSFETをSiからSiCへ変更することで、電力密度34%向上

既存電源



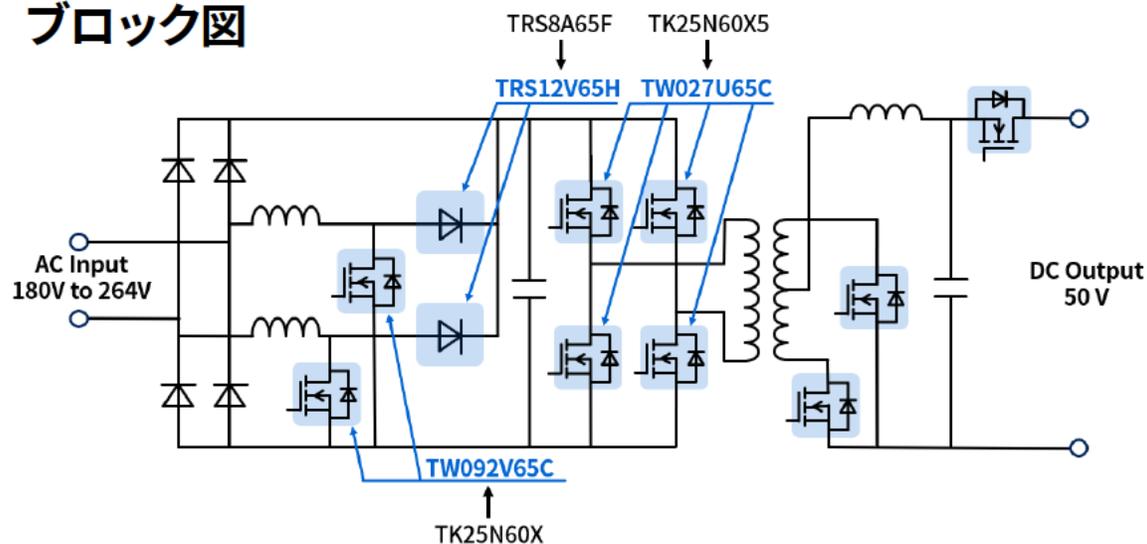
今回開発電源



項目	既存電源		今回開発電源	単位
入力電圧	AC 90 ~ 264	⇒	AC 180 ~ 264	V
出力電圧	48	⇒	50	V
出力電力	1.6(AC 200V時)	⇒	3.0	kW
基板サイズ	318 x 127 x 43	⇒	300 x 150 x 54	mm
体積	1736		2430	cm ³
電力密度	0.92	⇒	1.23	W/cm ³

34%向上

ブロック図



課題

- 出力電力向上
- ラックサイズによる電源ユニットサイズ制約

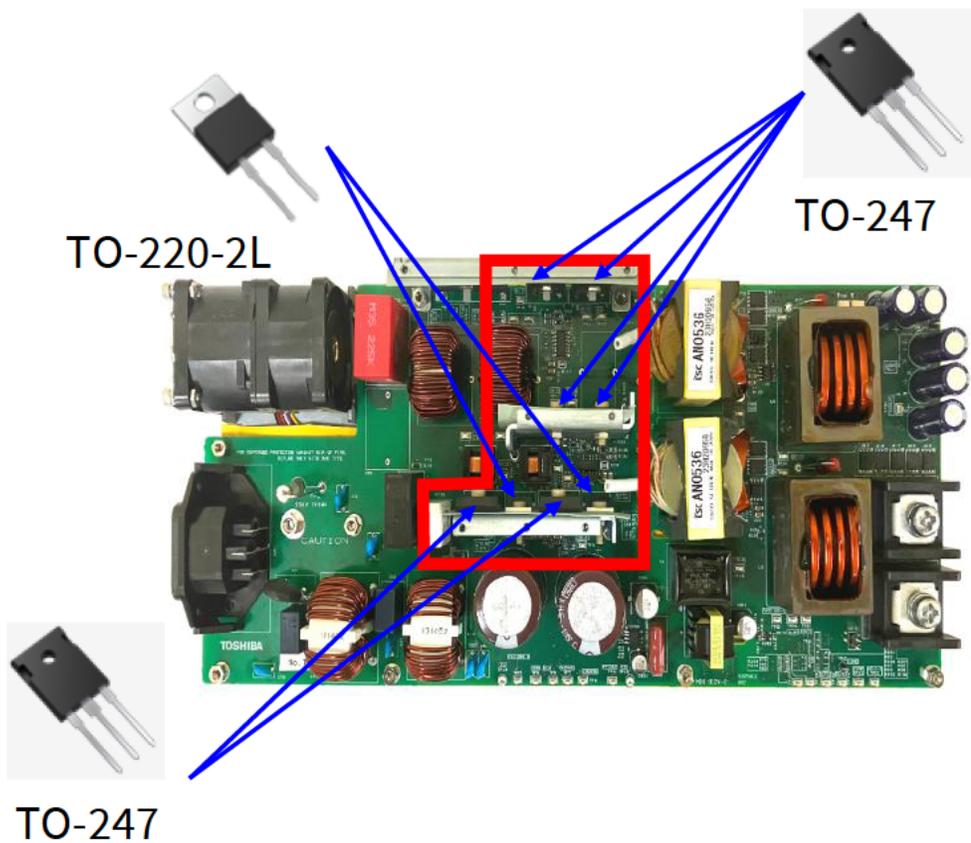


最新世代SiCを採用してアップグレード

面実装sic搭載による効果

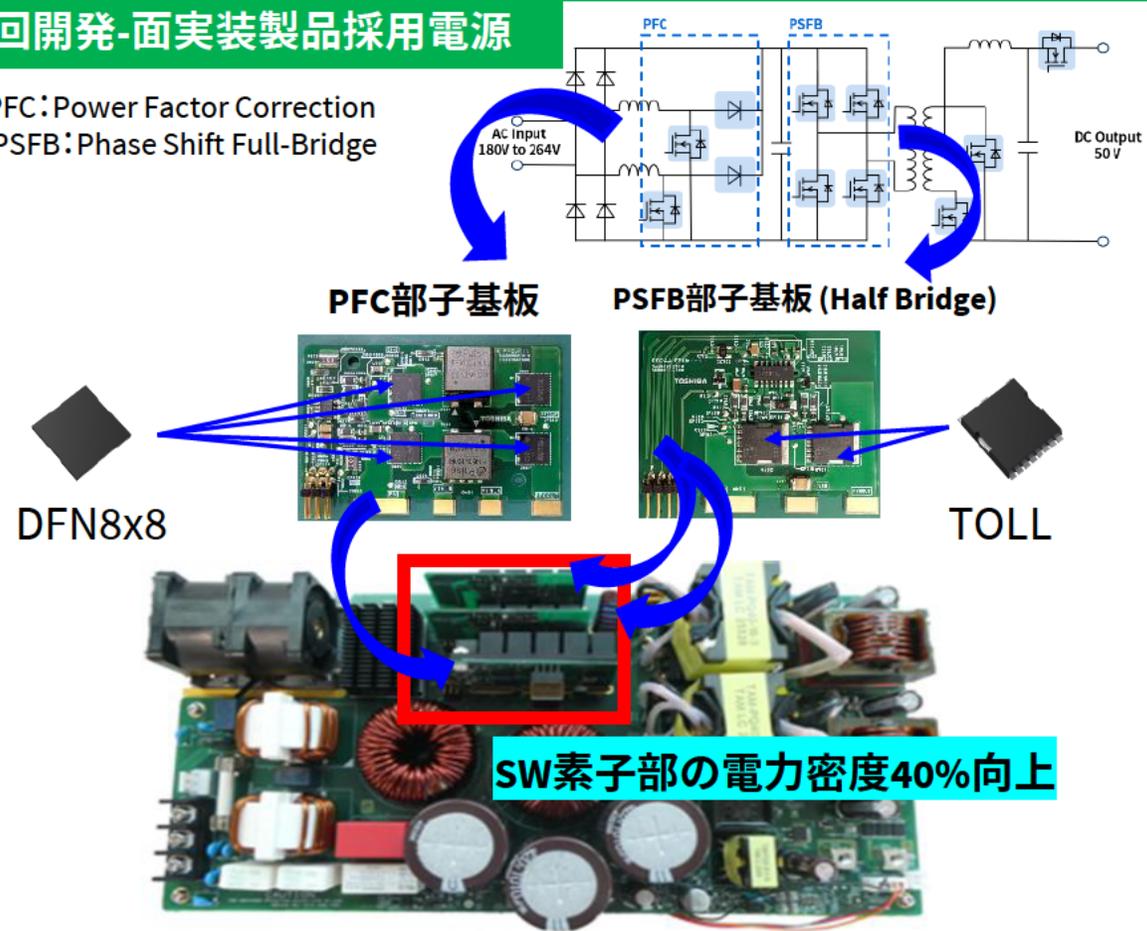
面実装sicを採用し、子基板化により電力密度40%向上

既存電源-自立タイプ製品採用電源

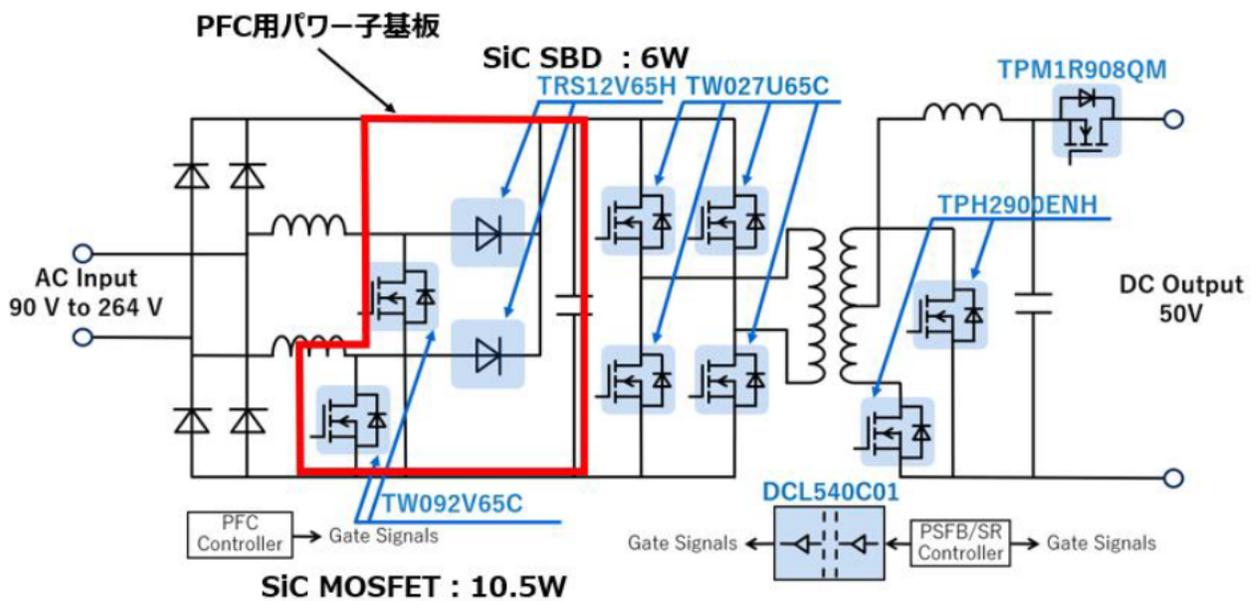


今回開発-面実装製品採用電源

※PFC: Power Factor Correction
PSFB: Phase Shift Full-Bridge

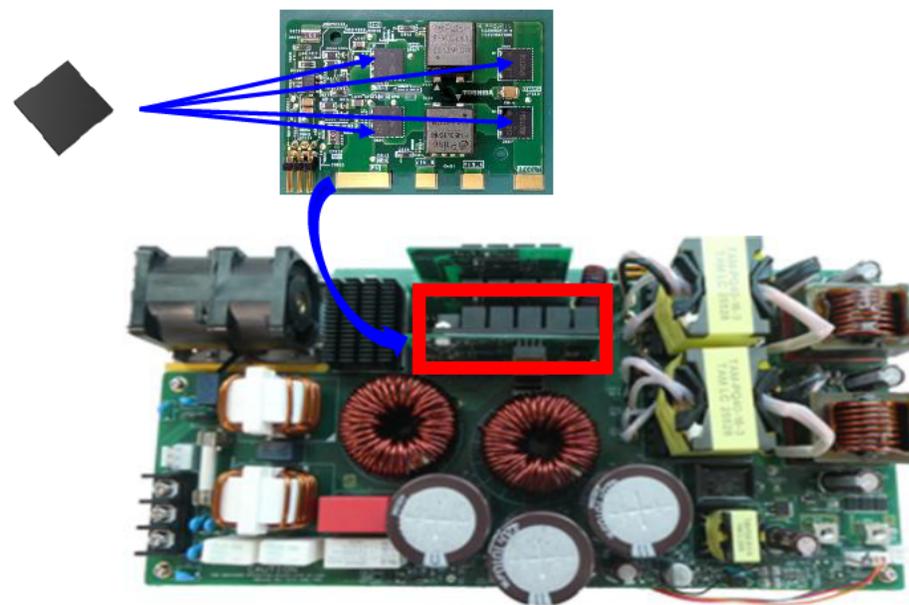


PFC部簡易ブロック図



発熱課題発生箇所

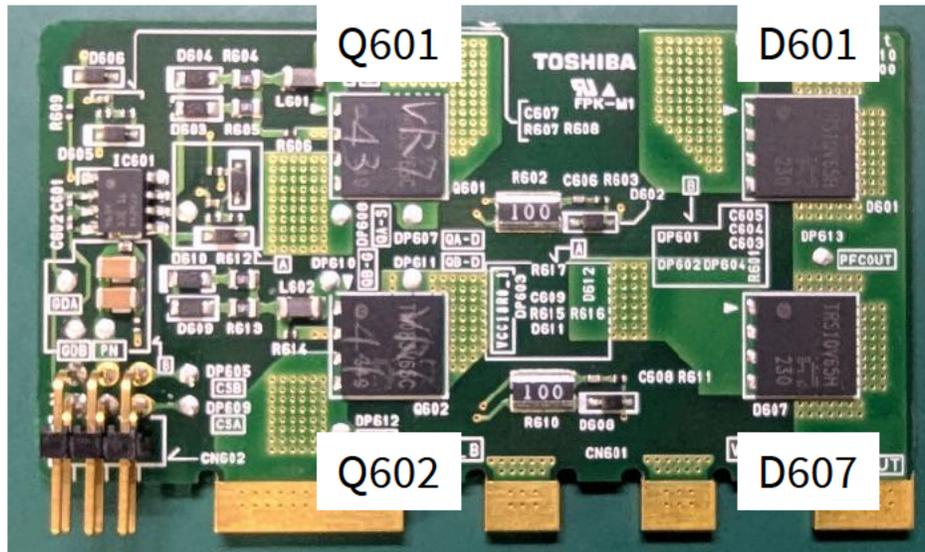
PFC部子基板



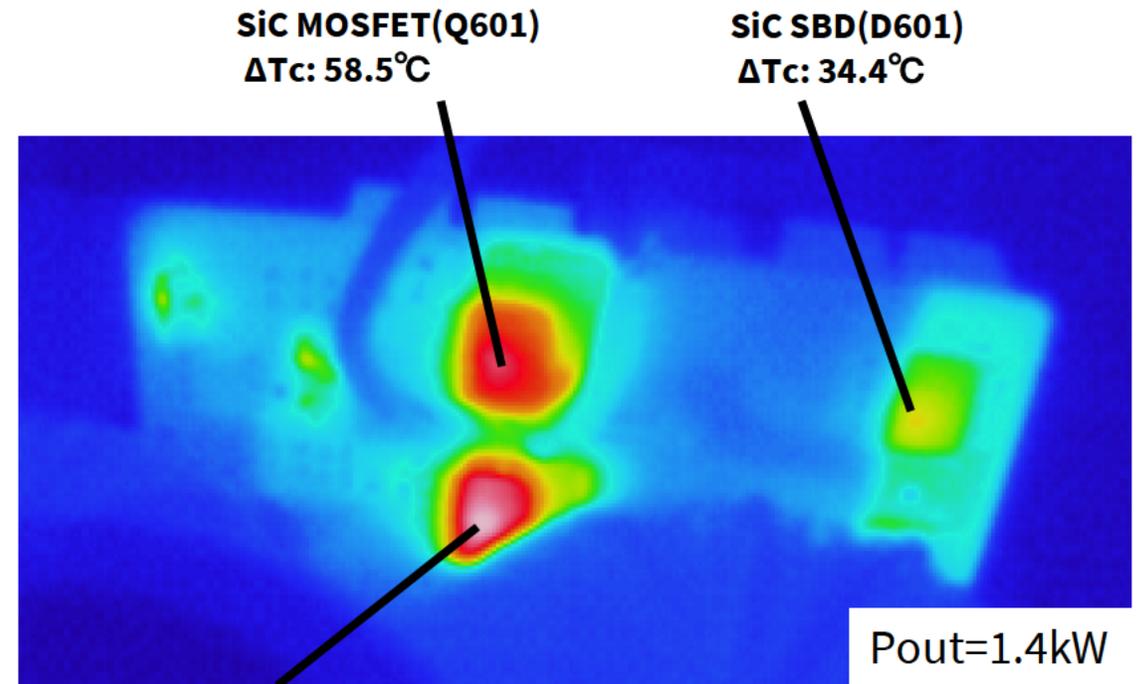
1次試作:PFC部温度上昇試験結果

1.4kW出力でSiC MOSFETの ΔT が 60°C を超えてしまう

※内部クライテリア: $\Delta T=60^{\circ}\text{C}$



1次試作PFC子基板(写真)



SiC MOSFET(Q602)
 $\Delta T_c: 68.5^{\circ}\text{C}$

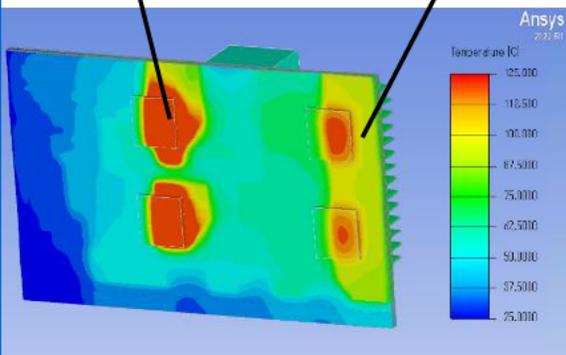
1次試作PFC子基板(サーモ画像)

熱シミュレーションの結果 ③3次試作で改善の目途

1次試作

SiC MOSFET $\Delta T_c: 176.3^\circ\text{C}$
 $\Delta T_c: 181.0^\circ\text{C}$

SiC SBD $\Delta T_c: 101.4^\circ\text{C}$
 $\Delta T_c: 95.9^\circ\text{C}$



環境温度: 25°C

①貫通ビア

パッドオンビアの効果

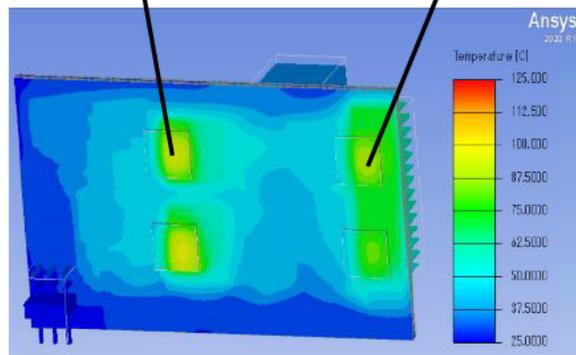
2次試作

SiC MOSFET $\Delta T_c: 78.0^\circ\text{C}$
 $\Delta T_c: 79.2^\circ\text{C}$

SiC SBD $\Delta T_c: 72.2^\circ\text{C}$
 $\Delta T_c: 67.5^\circ\text{C}$

SiC MOSFET $\Delta T_c: 75.9^\circ\text{C}$
 $\Delta T_c: 77.4^\circ\text{C}$

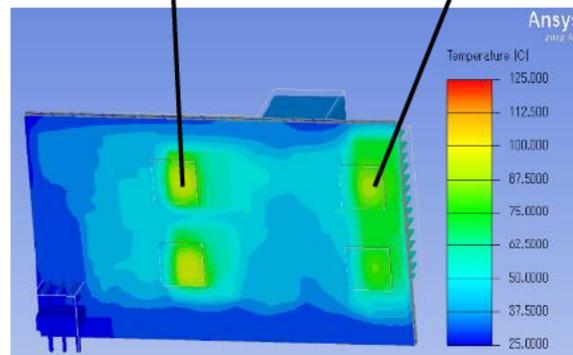
SiC SBD $\Delta T_c: 70.3^\circ\text{C}$
 $\Delta T_c: 65.7^\circ\text{C}$



環境温度: 25°C

②非導電性樹脂充填ビア

充填樹脂変更の効果
(非導電性→導電性)



環境温度: 25°C

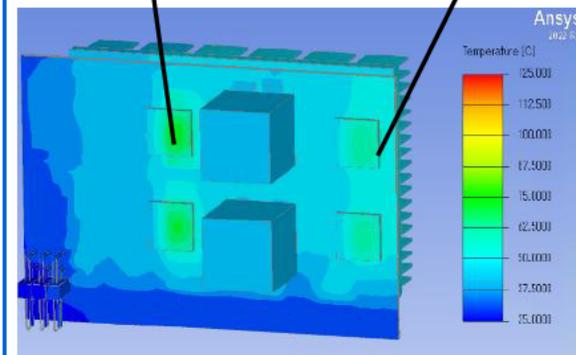
②'導電性樹脂充填ビア

板厚変更、FIN一体化、
TIM材変更の効果

3次試作

SiC MOSFET $\Delta T_c: 55.5^\circ\text{C}$
 $\Delta T_c: 54.4^\circ\text{C}$

SiC SBD $\Delta T_c: 47.9^\circ\text{C}$
 $\Delta T_c: 45.5^\circ\text{C}$



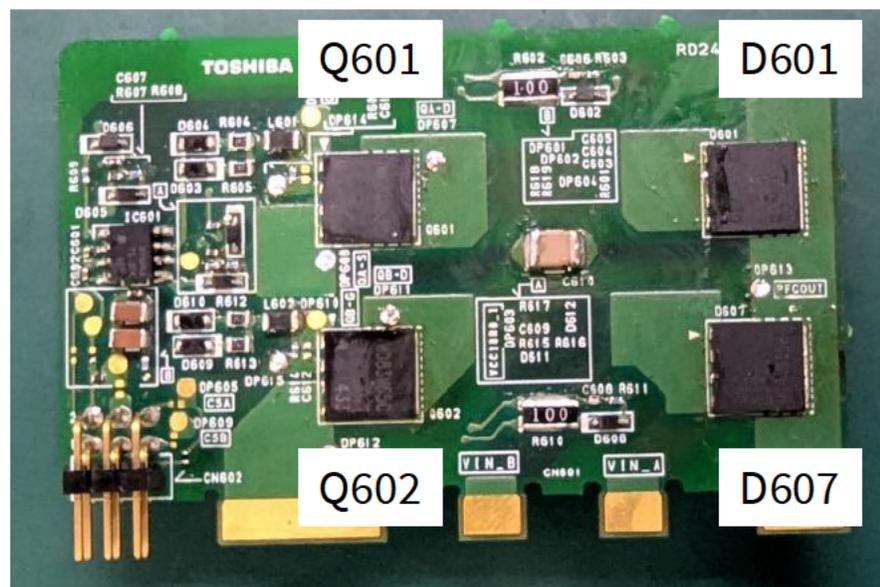
環境温度: 25°C

③導電性樹脂充填ビア+α

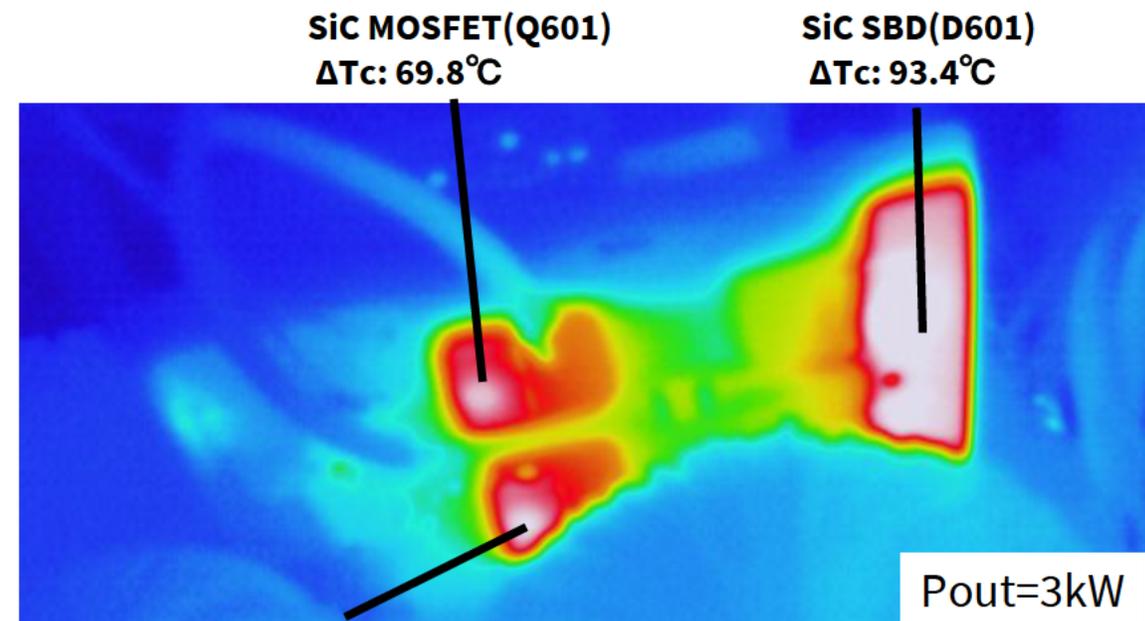
※1次試作時にはシミュレーション未実施
 上記画像は後追いのシミュレーション結果

2次試作:PFC部温度上昇試験結果

3kWでSiC MOSFET、SiC SBDのどちらも ΔT が 60°C を超えてしまう

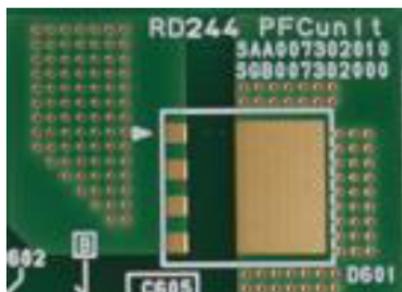


2次試作PFC子基板(写真)

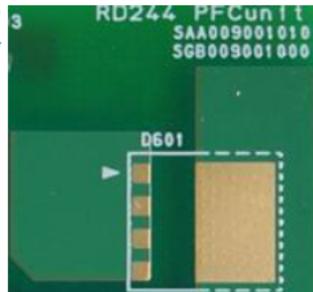
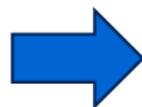


SiC MOSFET(Q602)
 $\Delta T_c: 74.8^{\circ}\text{C}$

2次試作PFC子基板(サーモ画像)

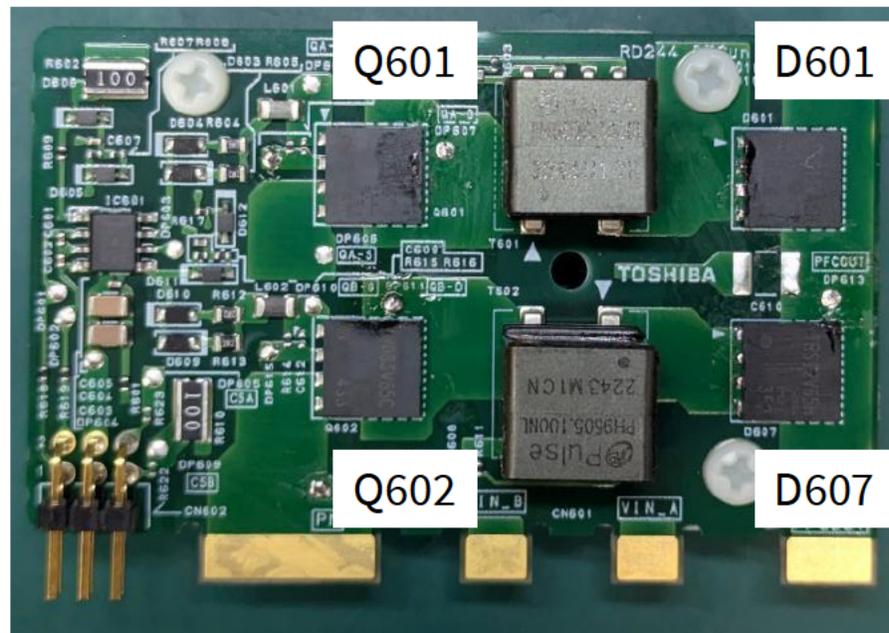


パッドオンビアへ変更
(樹脂充填)



3次試作:PFC部温度上昇試験結果

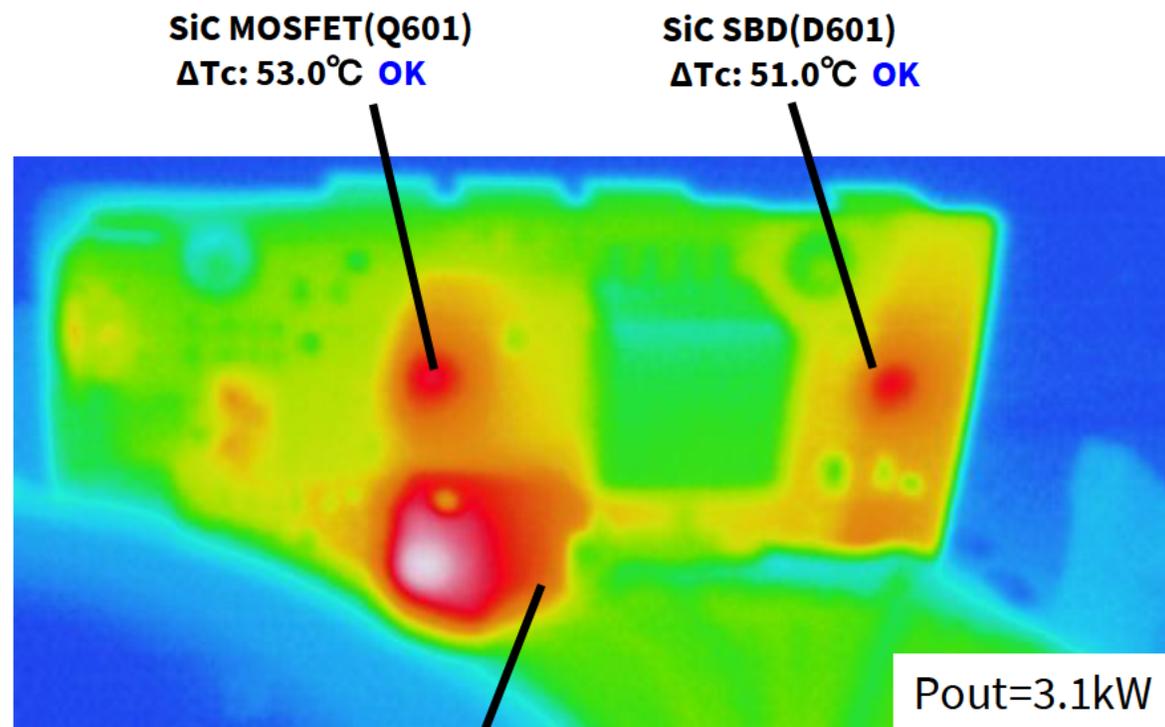
3.1kWでQ602以外の温度の改善を確認



3次試作PFC子基板(写真)



レイアウト
ヒートシンク等
変更

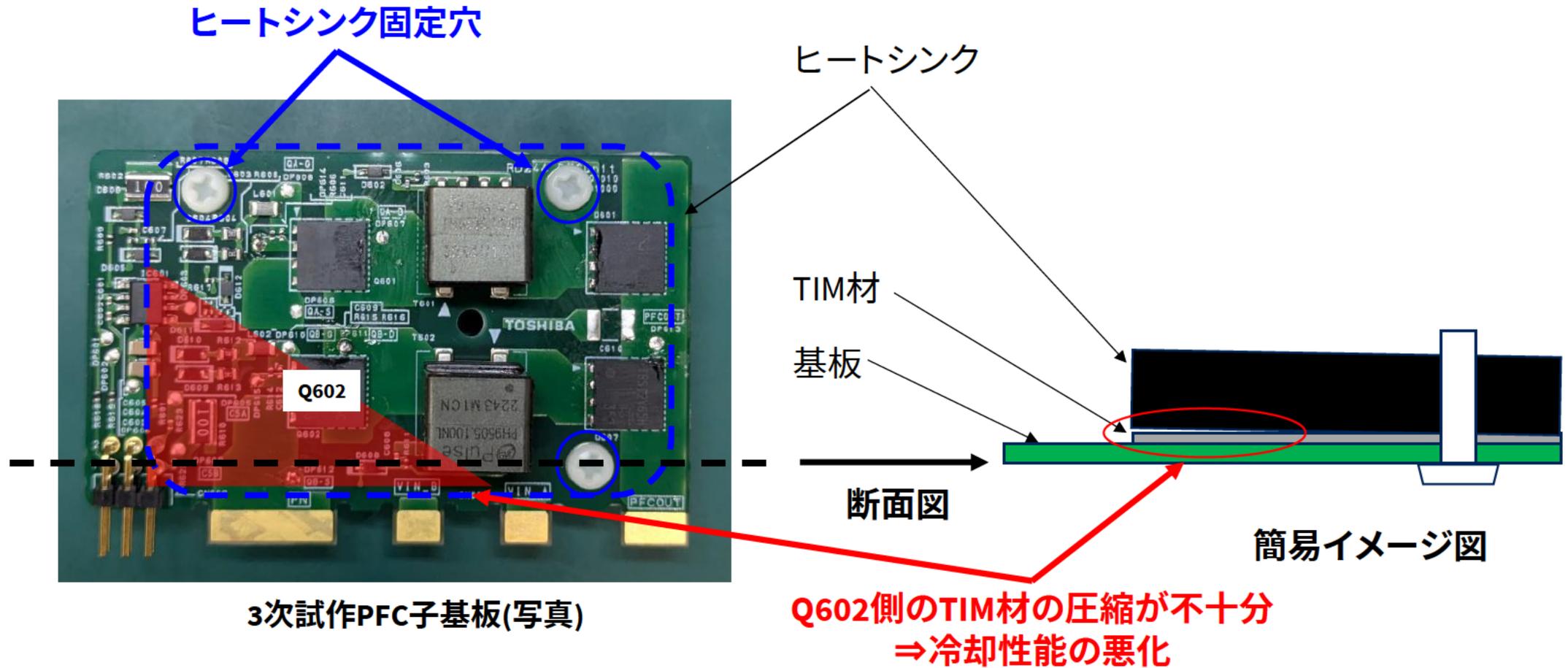


SiC MOSFET(Q602)
ΔTc: 72.4°C NG

3次試作PFC子基板(サーモ画像)

3次試作: Q602発熱の要因と対策案

Q602側のねじ固定がないため、ヒートシンクに熱が十分逃がせなかった

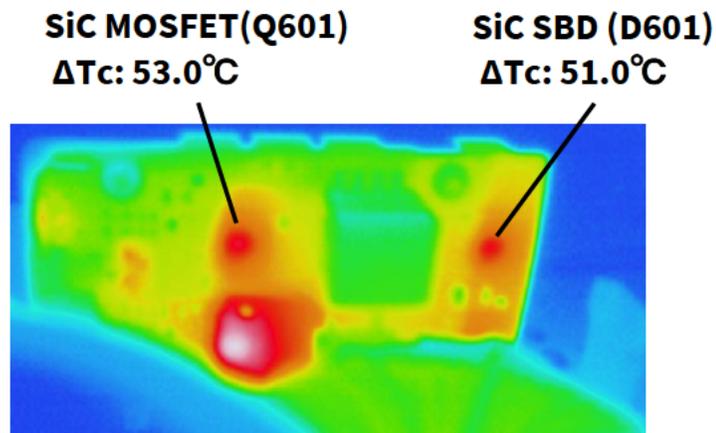


➡ Q602側のねじ固定を見直して、改善を検討

3次試作:PFC部温度上昇試験結果

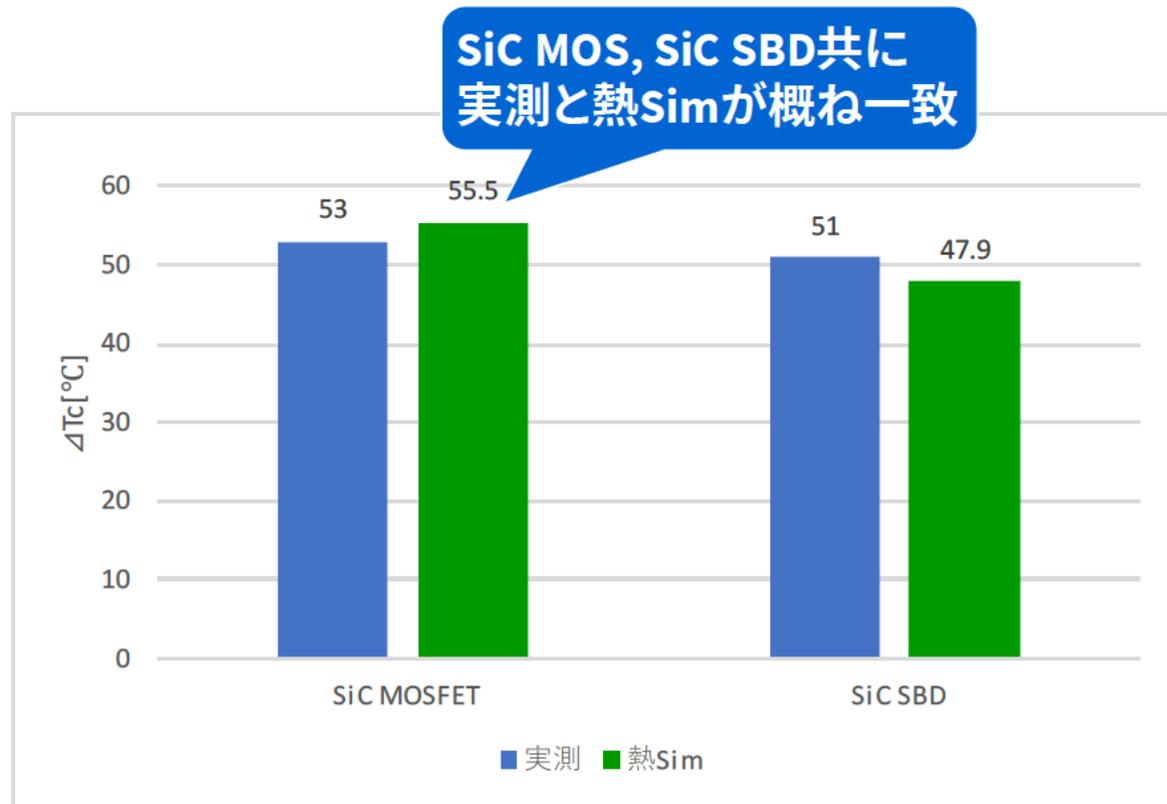
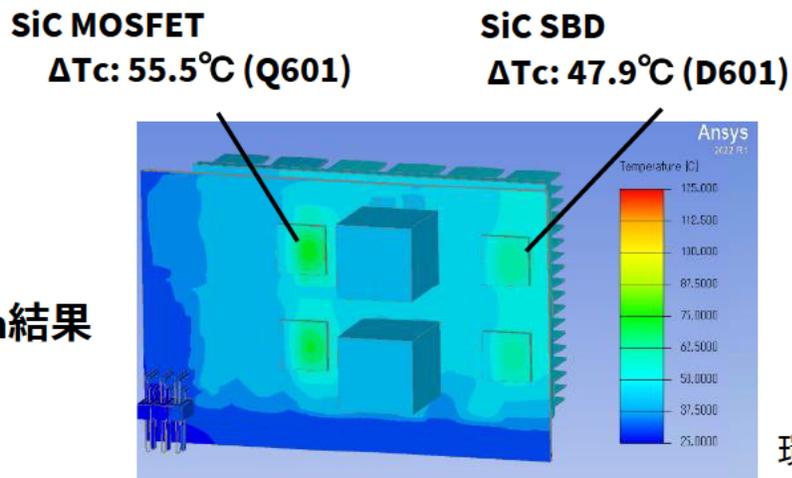
Q601,D601は実測と熱シミュレーション結果が一致、Q602の挙動を想定する

実測結果



3次試作PFC子基板

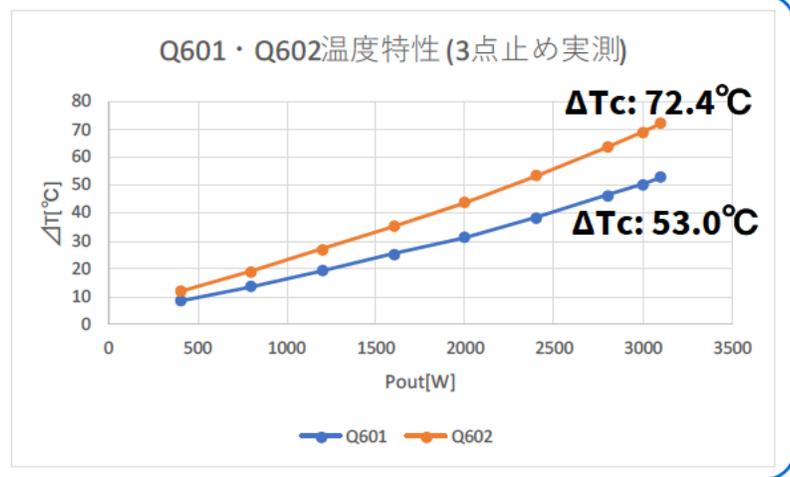
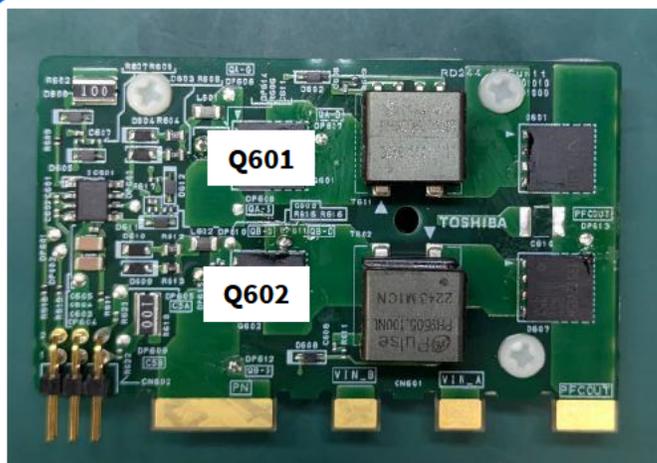
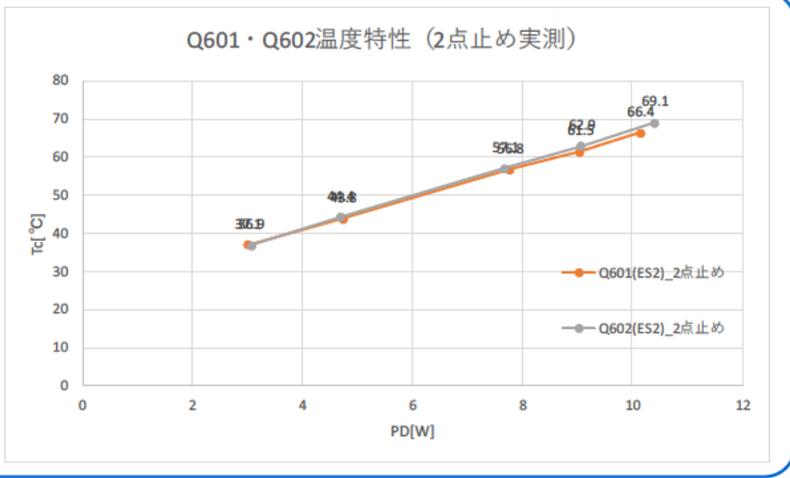
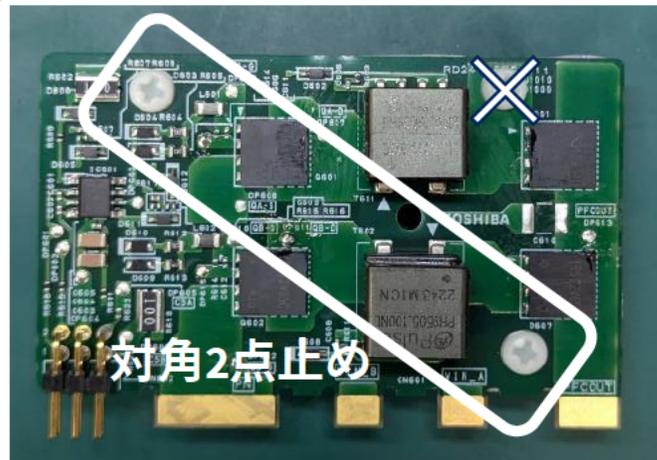
熱Sim結果



実測と熱sim結果比較

3次試作: Q602の温度確認

ヒートシンク圧着を最適化することでQ602も適正内へ

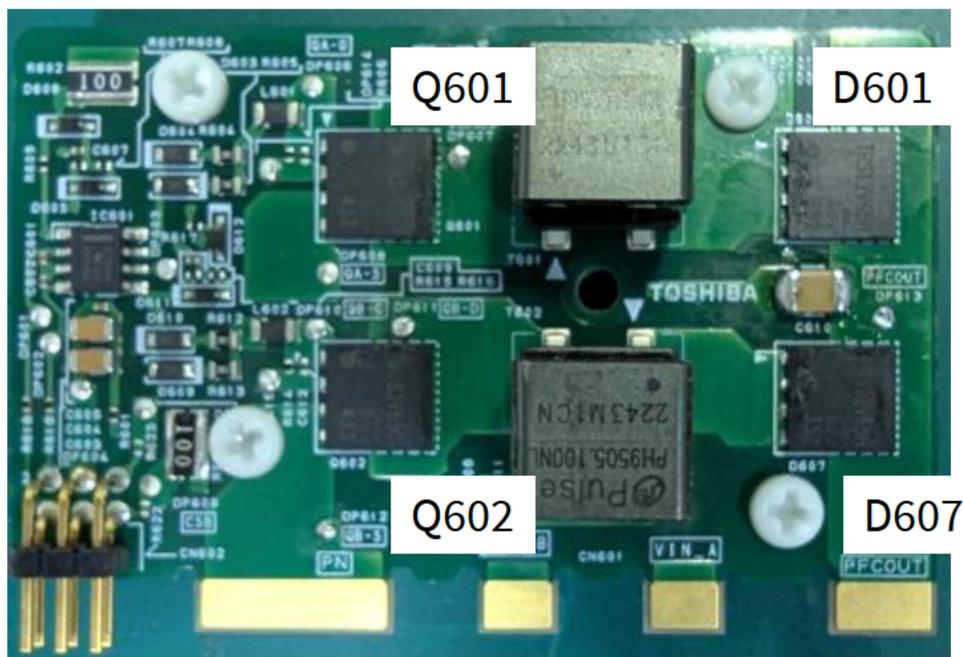


ネジ穴を追加して確認(4点止め)

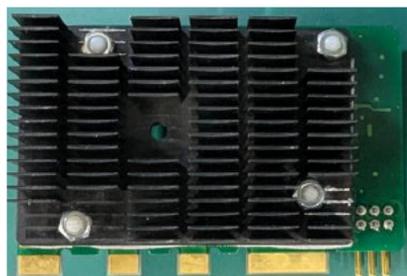
Q602への圧着を適正にすれば
範囲内($\Delta T_c=60^\circ\text{C}$)に収まる

3次試作: Q602の温度確認

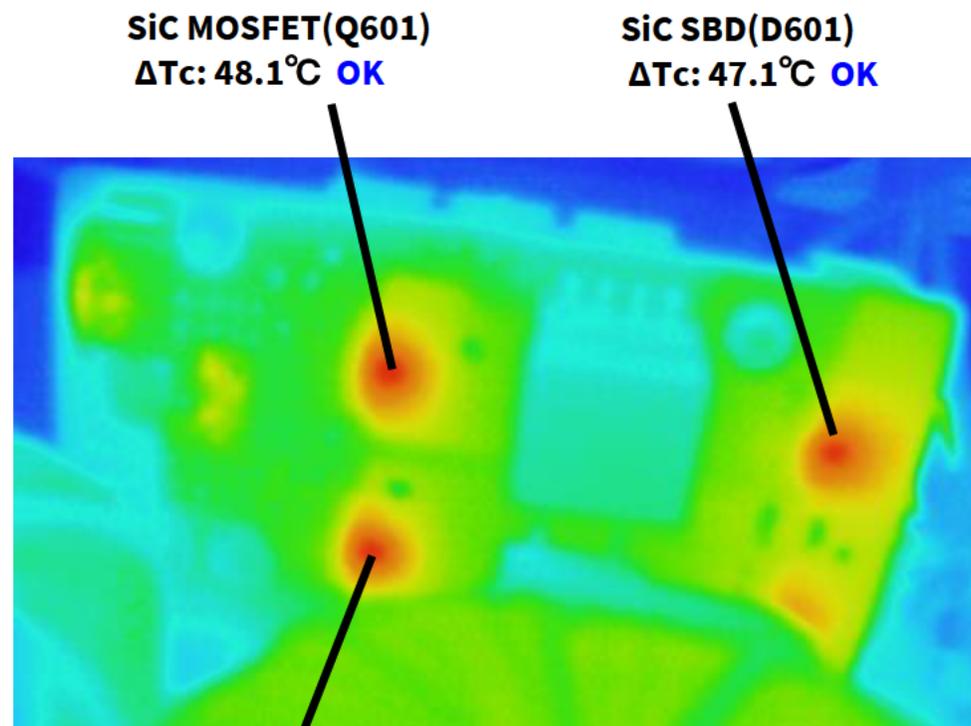
ヒートシンク圧着を改善することでQ602も適正温度となることを確認



3次試作PFC子基板(写真)



基板、ヒートシンクを加工し
ねじ4点止めに変更



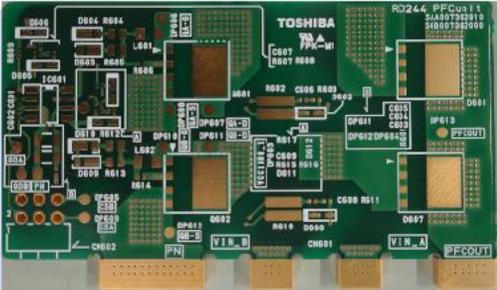
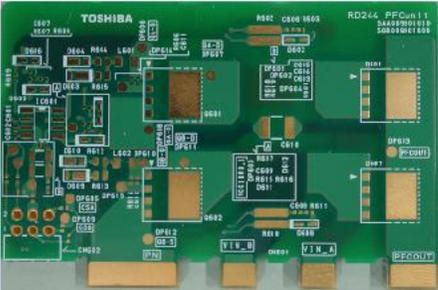
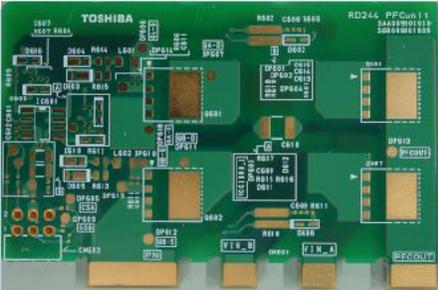
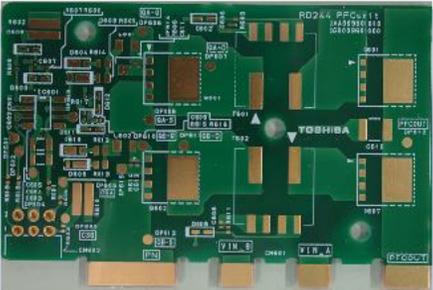
SiC MOSFET(Q601)
 $\Delta T_c: 48.1^\circ\text{C}$ OK

SiC SBD(D601)
 $\Delta T_c: 47.1^\circ\text{C}$ OK

SiC MOSFET(Q602)
 $\Delta T_c: 47.5^\circ\text{C}$ OK

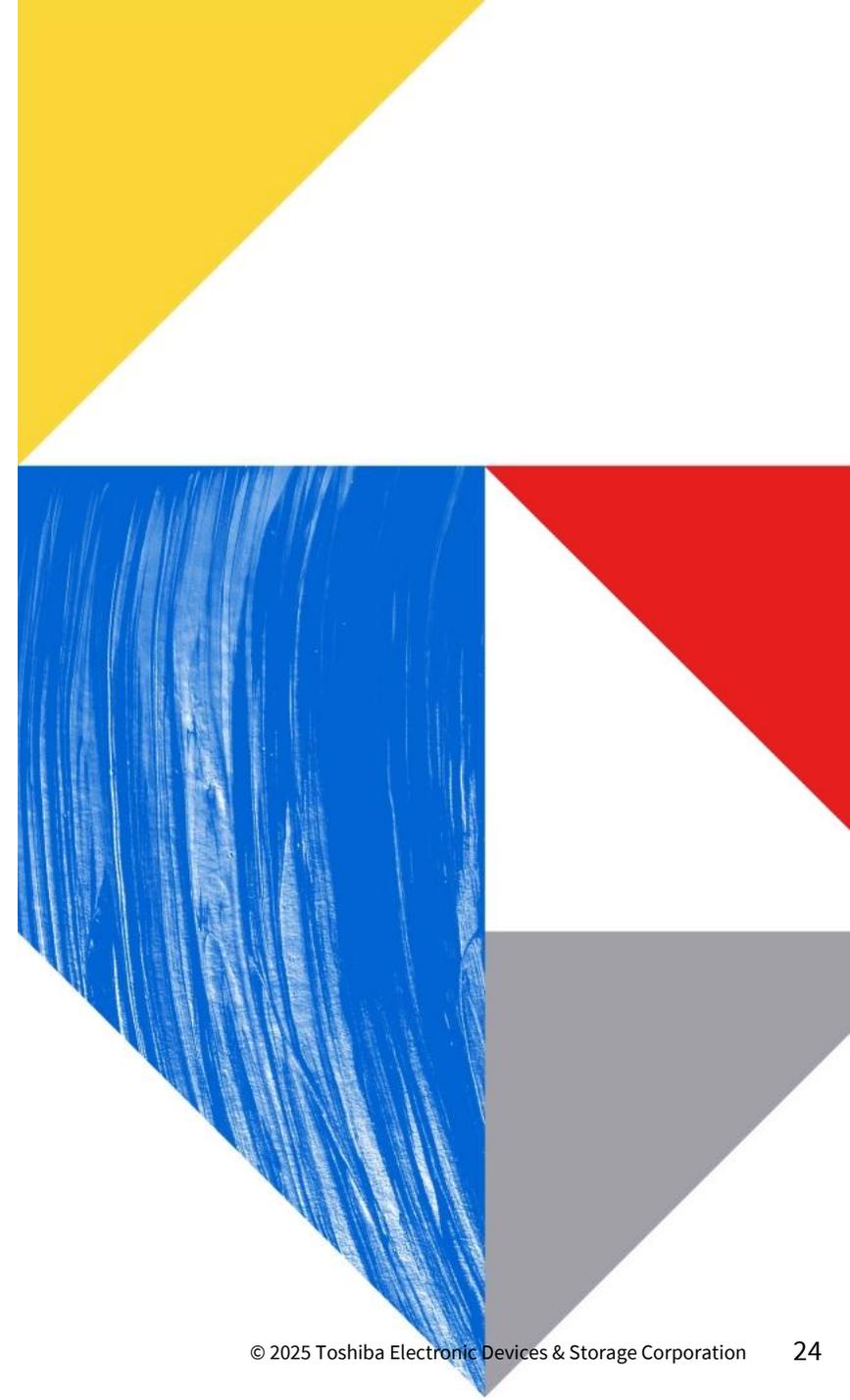
3次試作PFC子基板(サーモ画像)

PFC部子基板:変更点まとめ (放熱方法の検討)

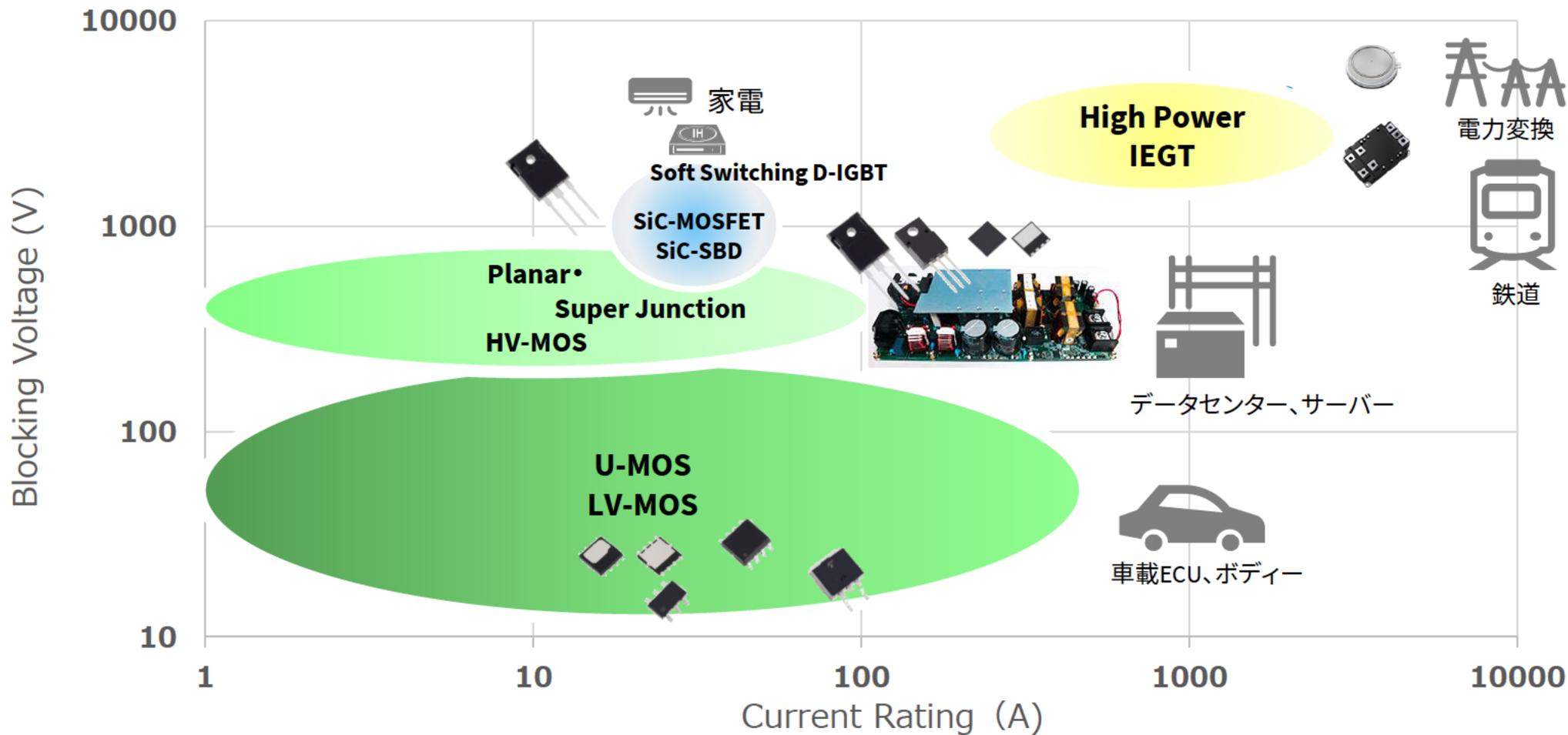
	①1次試作	②2次試作	②'2次試作	③3次試作
部品実装前 基板 (表面)				
部品実装後 基板 (裏面)				
放熱性能	△	○	○	◎
ビアタイプ	パワー素子周辺に貫通ビア	パッドオンビア(樹脂充填)	←	パッドオンビア(樹脂充填)
充填材料		非導電性(0.577W/m・k)	導電性(7.8W/m・k)	導電性(7.8W/m・k)
TIM材	2W/m・k(接着)	←	←	13W/m・k(ねじ圧着)
ヒートシンク	30mm x 20mm x 12mm x 2pcs	30mm x 30mm x 12mm x 1pcs 30mm x 10mm x 12mm x 1pcs	←	60mm x 40mm x 12mm x 1pcs
基板厚	1.6mm	←	←	1.0mm

04

当社最新製品の紹介



パワー素子のフォーカスエリアを設定し新製品を投入

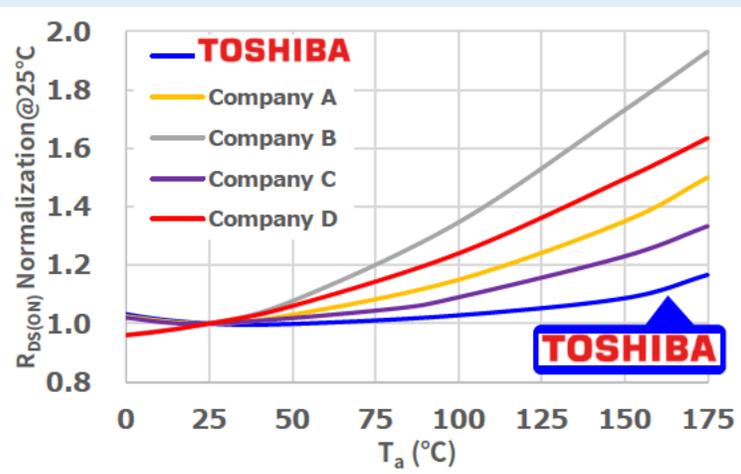


第3世代 SiC MOSFETの特長

微細化技術とセル構造の最適化により、設計しやすく低損失なSiC MOSFETを実現

1 低い $R_{DS(ON)}$ 温度依存性

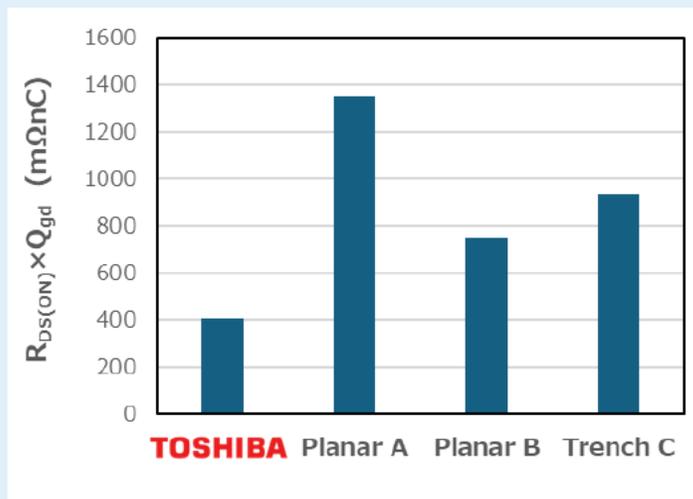
- ドリフト抵抗とチャネル抵抗比の最適化により、高温でも $R_{DS(ON)}$ が上昇しにくい
- 25°Cから175°Cまで温度上昇した際の、 $R_{DS(ON)}$ 上昇率はわずか17%



*650V/750V 耐圧品での比較

2 低い $R_{DS(ON)} \times Q_{gd}$

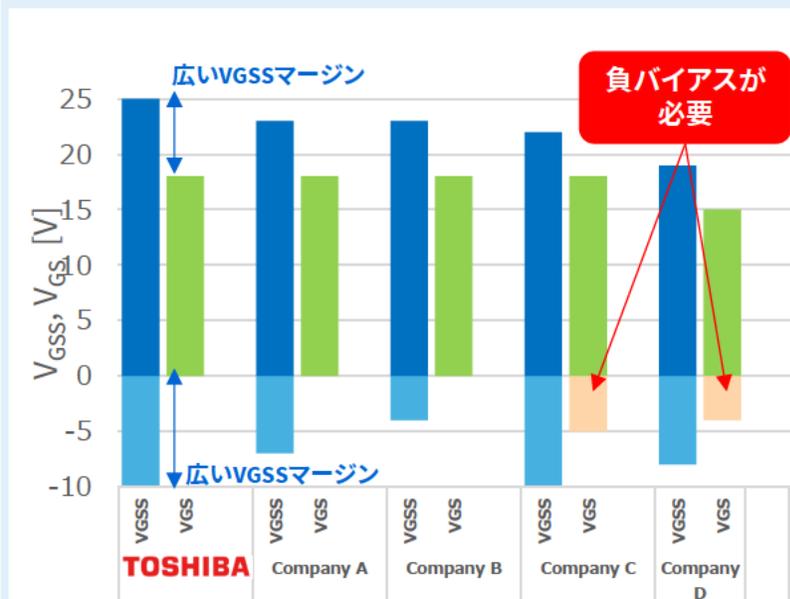
- 第3世代は第2世代から、 $R_{DS(ON)} \times Q_{gd}$ を80%低減
- 競合各社と比較して最も低い値であり、スイッチング特性が良好



*1200V耐圧品での比較

3 広い V_{GSS} 保証レンジ

- 競合各社と比較して、 V_{GSS} 定格が広い
- V_{GSS} : -10V ~ 25V (推奨駆動電圧:18V)
- 負バイアスは必須ではない
⇒設計を容易に!



*650V/750V耐圧品での比較

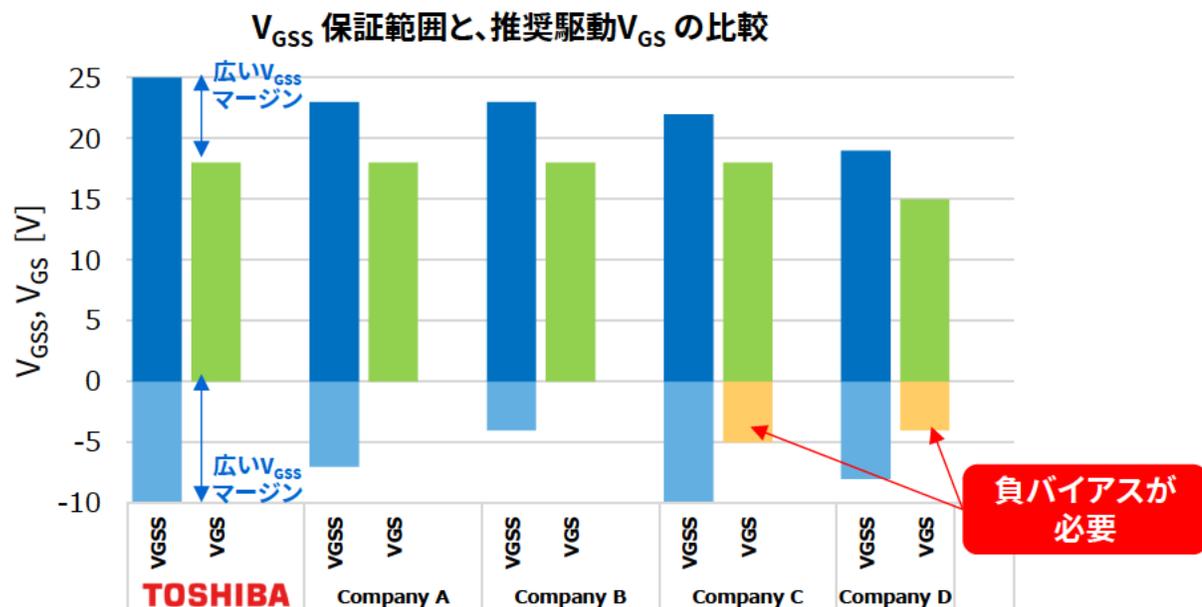
第3世代 SiC MOSFET の設計容易性と安全性

第3世代SiC MOSFETを使用することで、簡単かつ安全な設計が可能

Easy

V_{GS} 保証範囲が広い ($V_{GS} = -10V \sim 25V$)
⇒デザインマージンの獲得を容易に

ゲート負バイアスは必須ではない
(推奨駆動電圧 $V_{GS} : 0V / 18V$)
⇒駆動回路の設計がシンプルに

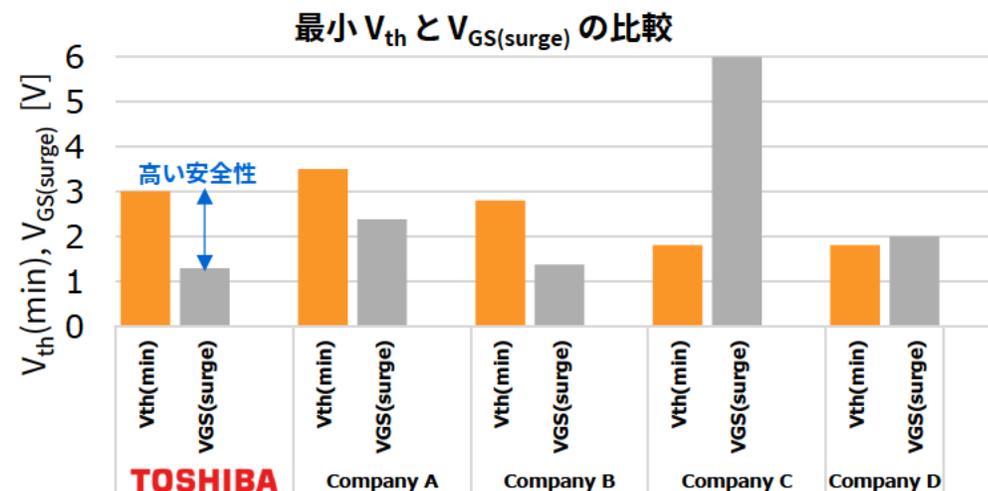


Safe

急峻な V_{DS} 上昇 (高 dv/dt) によって、容量比に依存した $V_{GS(surge)}$ が発生し、この $V_{GS(surge)}$ が V_{th} を超えるとセルフターンオンが生じます。

$$V_{GS(surge)} \approx \frac{C_{rss}}{C_{iss}} \times V_{DS} \geq V_{th}$$

第3世代SiC MOSFETは V_{th} が高く、 C_{rss} / C_{iss} 容量比が小さい為、セルフターンオンリスクが低い。
⇒高速スイッチングでも安全



*650V/750V 耐圧品を対象
 $V_{GS(surge)}$ は $V_{DS}=400V$ にて算出

SiC MOSFETラインアップ ($V_{DSS}=650V / 1200V$)

各種アプリケーションに向けたスペック、パッケージラインアップ

$V_{DSS}=650V$

$R_{DS(ON)}$ Typ. (m Ω)	TO-247	TO-247-4L(X)	TOLL	DFN8x8
	第3世代			
15	TW015N65C MP	TW015Z65C MP	—	—
27	TW027N65C MP	TW027Z65C MP	TW027U65C MP	TW031V65C MP
48	TW048N65C MP	TW048Z65C MP	TW048U65C MP	TW054V65C MP
83	TW083N65C MP	TW083Z65C MP	TW083U65C MP	TW092V65C MP
107	TW107N65C MP	TW107Z65C MP	—	TW123V65C MP

今回搭載製品

$V_{DSS}=1200V$

$R_{DS(ON)}$ Typ. (m Ω)	TO-247	TO-247-4L(X)
	第3世代	
15	TW015N120C MP	TW015Z120C MP
30	TW030N120C MP	TW030Z120C MP
45	TW045N120C MP	TW045Z120C MP
60	TW060N120C MP	TW060Z120C MP
140	TW140N120C MP	TW140Z120C MP

産業向けスタンダードデジタルアイソレーター

安定した高速通信を支える技術、低消費電流設計技術を採用
通信ブロックの絶縁用途、通信仕様に応じたチャンネル数と通信速度の選択が可能

製品特徴

- 4ch/2chのスタンダードデジタルアイソレーター
- コンパチビリティを考慮したピンレイアウト

Why 東芝?

- 低歪み伝搬特性と高CMTI耐性による安定通信
- 低消費電流設計回路技術

ロードマップ

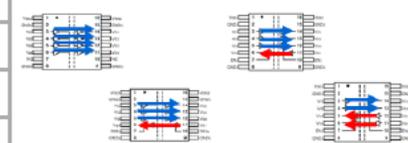
第1世代	第2世代	第3世代
<ul style="list-style-type: none"> 高速通信 150Mbps (Max.) 高絶縁耐圧 5kVrms 高CMTI耐性 100kV/us (typ.) 	<ul style="list-style-type: none"> 低消費電流 0.8mA/ch @10Mbps 小型パッケージ SSOP16 	<ul style="list-style-type: none"> 電力伝送 絶縁電源内蔵
量産中	開発中	企画検討中

高機能
高信頼性

小型
低消費電流

2次側電源
回路削減

ラインアップ(～2027)

	CMTI	Isolation Voltage	Forward Reverse	Control Signal	Status	Package/Pin layout
高速 150Mbps  第1世代 DCL54xx01 DCL52xx00	>100kV/us	5kVrms	4 : 0	-	量産中	SOIC16-W 
			3 : 1	Disable	量産中	
			3 : 1	Enable	量産中	
			2 : 2	Enable	量産中	
低速 25Mbps  第2世代 DCL34xx0B DCL32xx00	>30kV/us	3kVrms	1 : 1	-	量産中	SOIC8-N 
			2 : 0	-	量産中	
		3kVrms	4 : 0	Enable	ES:Nov./'25 CS:CY1Q/'26	SSOP16 
			3 : 1	Enable	ES:Oct./'25 CS:CY1Q/'26	
			2 : 2	Enable	ES:Dec./'25 CS:CY4Q/'26	
			1 : 1	-	ES:Jan./'26 CS:CY3Q/'26	
			2 : 0	-	ES:Jan./'26 CS:CY3Q/'26	
						SOIC8-N 

主な製品用途

サーボ、インバーター、PLC
PV、電源、IOモジュールの
通信部の絶縁



本日のまとめ

- リファレンスデザイン及びその活用方法のご紹介

回路設計・検討をサポートするコンテンツを当社Webページにて公開中

- 面実装SiC搭載3kW電源 開発秘話

サーバー電源は高電力密度化がトレンド、面実装パワー素子採用によるメリットデメリット
熱シミュレーション活用による電源開発の利便性

- 当社最新製品のご紹介

第三世代SiC MOSFETの特長:良好な容量特性、高 V_{th} 、低い $R_{DS(ON)}$ 温度依存性

デジタルアイソレーターの特長:安定した高速通信を支える技術、低消費電流設計技術を採用



2025年、東芝グループは創業150周年を迎えました。

技術で世の中の役に立ちたい、という創業からの変わらない想いととも
この先も、世界がよりよい場所になるよう、私たちは挑戦を続けていきます。

※ ANSYS®、Icepak®は、ANSYS, Inc.又はその子会社の米国及びその他の国における登録商標あるいは商標です。

※ その他の社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。