



TOSHIBA

今さら聞けないロジックICの基礎 ～CMOSロジックの基本特性を知ろう～

東芝デバイス＆ストレージ株式会社
半導体応用技術センター
モバイル・マルチマーケット応用技術部

資料構成

01 □ジックICの概要

02 CMOS□ジックの基本動作

03 CMOS□ジックの主要特性

04 東芝汎用□ジックICのご紹介

05 まとめ

01

ロジックICの概要

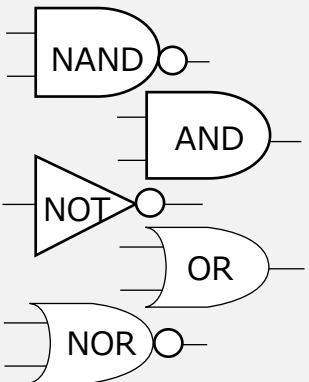
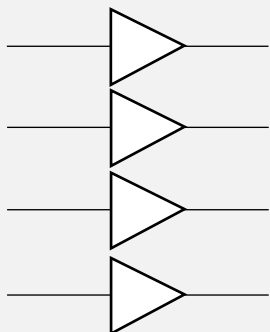
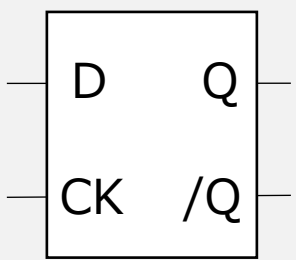
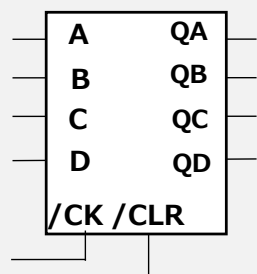
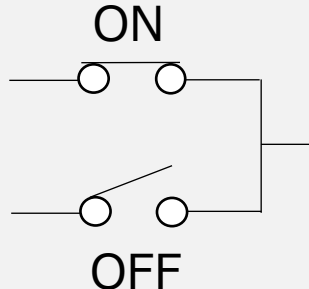


ロジックICとは？

Logic = 論理

ロジックICは、基本的な論理演算機能を一つのICにした半導体部品。論理演算ではデジタル信号(“H”, “L”)を用い、その入力される信号の組み合わせによって出力される信号が決定

ロジックICに代表される機能(ファンクション)

論理ゲート	バッファ	フリップフロップ	カウンタ	マルチプレクサ
				

(例: NANDゲートの真理値表)

入力		出力
A	B	
L	L	H
L	H	H
H	L	H
H	H	L

論理演算



他に、アナログ信号を処理するスイッチなどもロジックICに分類される

ロジックICの用途

ロジックICは色々な機器で使われている



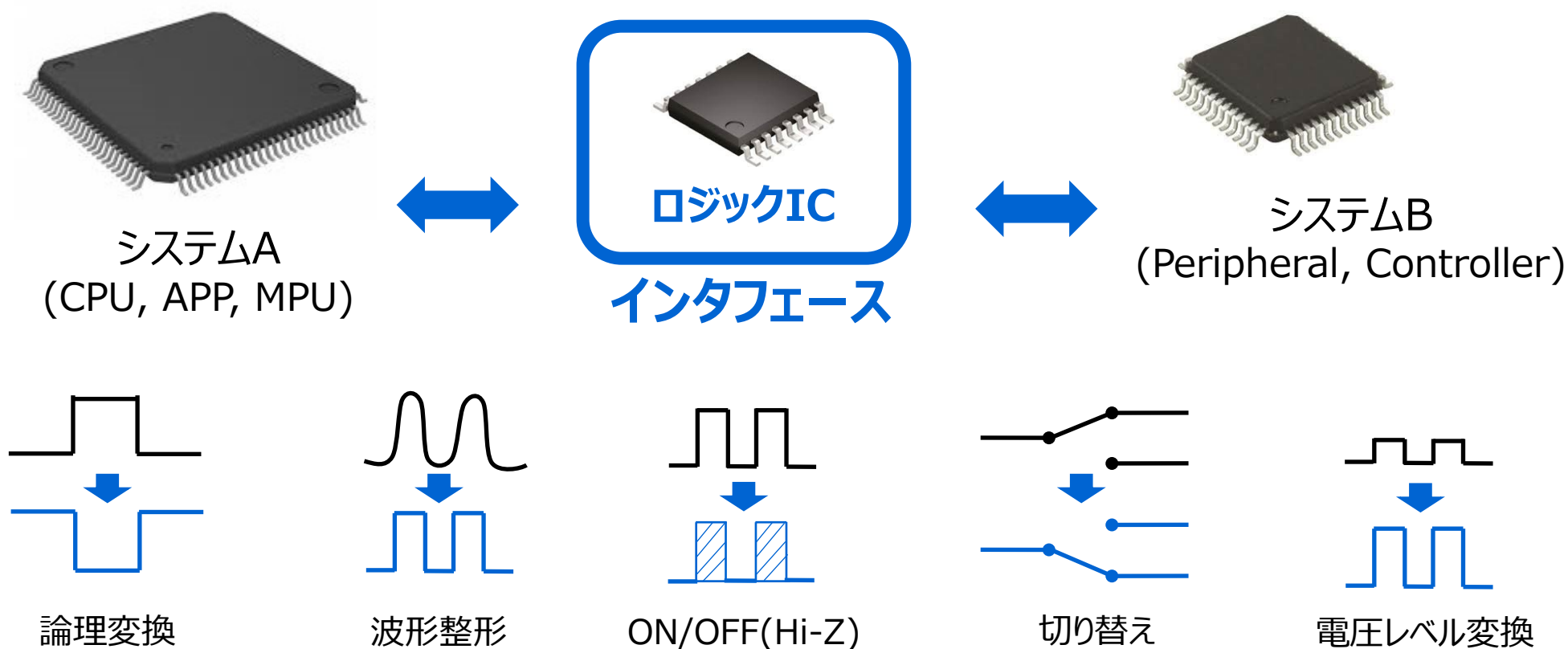
過去
マイコンの回路規模が小さく
メイン機能を担う部品として活躍

機器の高機能化、
小型化に伴い、
周辺部品のLSIへの集約が進む
が...

現在
LSI間、基板間のインタフェース部
を中心に、無くてはならない
ネジ、釘的な存在

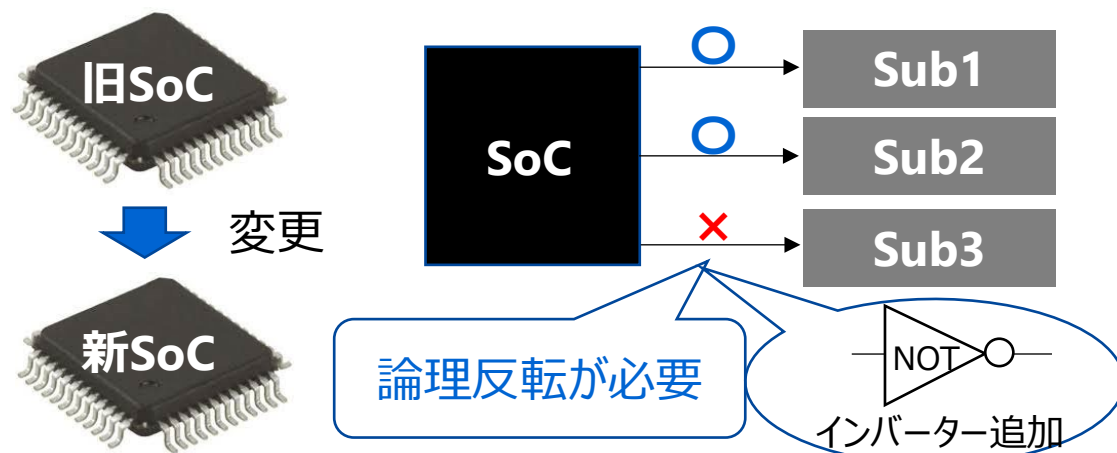
なぜロジックICが使われるのか？

部品間または基板間の**インタフェース**には必ずロジックICの需要が発生
主に回路上の**小さな修正・調整が必要**なときに**使用**される

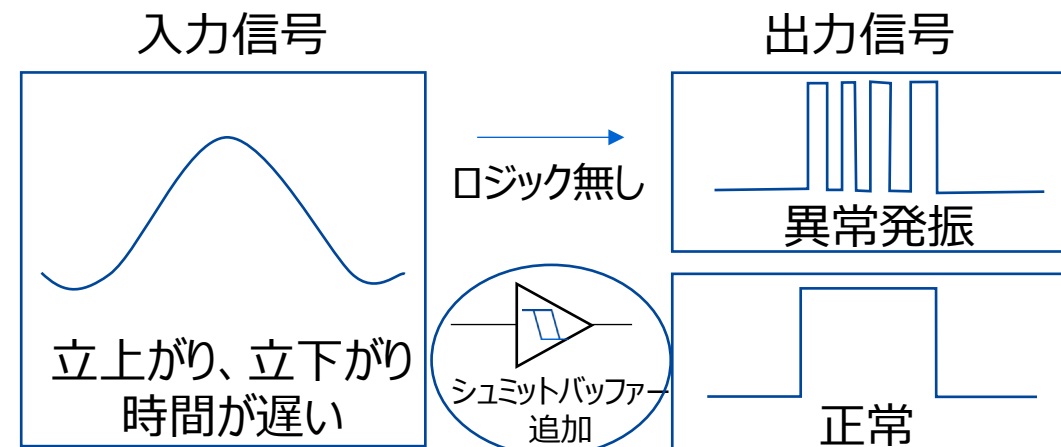


□ジックICの使用例(こんな問題を解決)

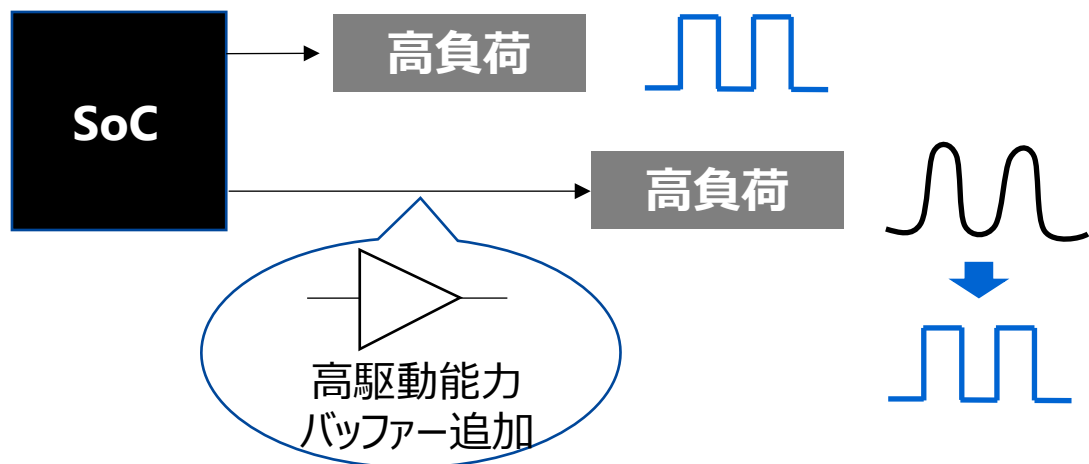
論理回路追加が必要



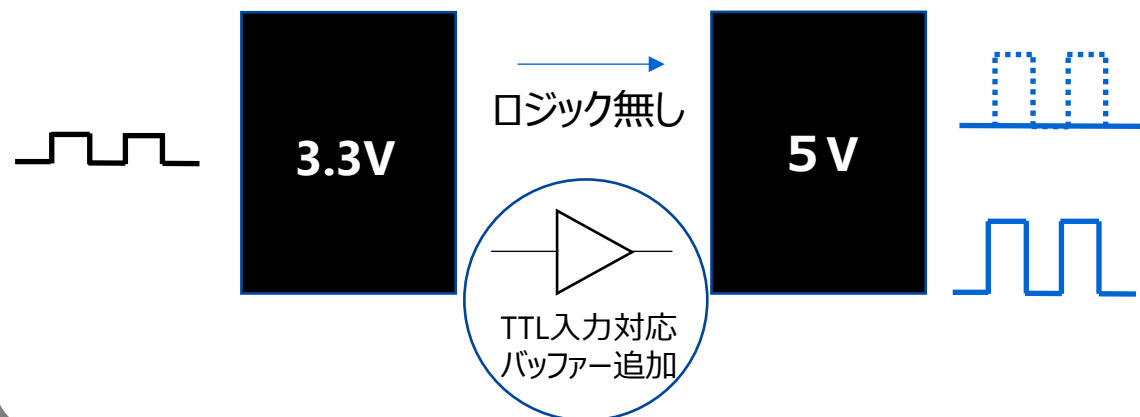
入力信号が鈍ってしまい誤動作



負荷が重く配線長の長さで波形が乱れる



部品間の電源電圧が違い誤動作



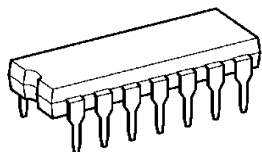
標準ロジックとは？

基本ロジックの機能(ファンクション)とピン配置に互換性を持たせて業界標準化
標準ロジックIC(Standard Logic IC)と呼び、標準パッケージを各社が準備

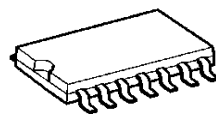
【品名構成】 例) 00 : 4回路入り 2入力NAND (14ピン)

74 VHC 00 FT → パッケージ記号
↓
標準ロジック
↓
ファンクション番号
↓
シリーズ名

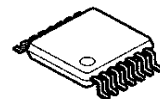
【標準パッケージ】



P : DIP

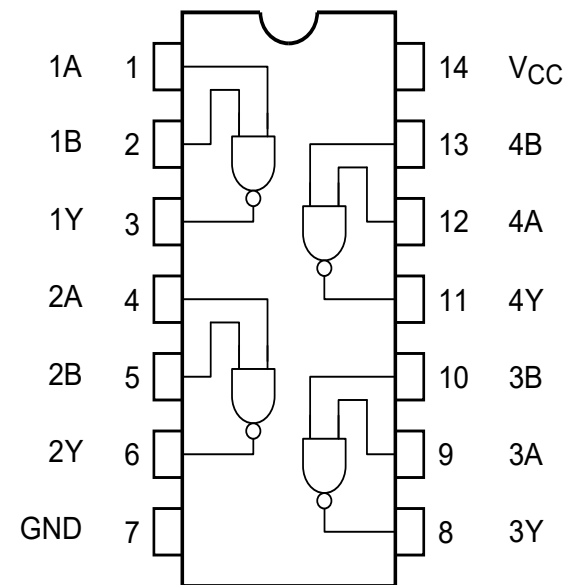


F : SOP



FT : TSSOP

【ピン接続図】



(top view)

ファンクション番号が同じなら同一機能/同一ピン配置

標準ロジック ファンクション番号表(74シリーズ代表例)

標準ロジックではファンクション、回路数、入力回路、出力回路の情報を含めて機能番号が割り振られている

機能 番号	ピン数	機能名	機能 番号	ピン数	機能名
00	14	Quad 2-Input NAND Gate	123	16	Dual Monostable Multivibrator
02	14	Quad 2-Input NOR Gate	125	14	Quad Bus Buffer (3-State)
04	14	Hex Inverter	138	16	3-to-8 Line Decoder
05	14	Hex Inverter (Open-Drain)	157	16	Quad 2-Channel Multiplexer
07	14	Hex Buffer (Open-Drain)	164	14	8-Bit Seri.-In / Para.-Out Shift Register
08	14	Quad 2-Input AND Gate	244	20	Octal Bus Buffer (3-State)
14	14	Hex Schmitt Inverter	245	20	Octal Bus Transceiver (3-State)
17	14	Hex Schmitt Inverter	273	20	Octal D-Type Flip-Flop with Clear
21	14	Dual 4-Input AND Gate	373	20	Octal D-Type Latch (3-State)
32	14	Quad 2-Input OR Gate	541	20	Octal Bus Buffer (3-State)
74	14	Dual D-Type Flip-Flop with PR & CLR	574	20	Octal D-Type Flip-Flop (3-State)
86	14	Quad Exclusive-OR Gate	595	16	8bit Shift Register / Latch (3-State)

東芝では標準ロジックのファンクション番号を約90種類ラインアップ

標準ロジックの種類

■ TTL (Transistor Transistor Logic)

バイポーラー型ロジックで標準ロジックICが普及する初期の製品

CMOSロジックICと比べて大電流ドライブが可能、動作速度が速いことが特徴であるが、消費電力が大きい

■ CMOSロジック (Complimentary MOSFET : CMOS)

P-ch MOSFETとN-ch MOSFETを組み合わせて、TTLよりも低消費電力化を実現したロジックIC

初期のCMOSロジックの動作速度はTTLよりも遅いが、現在は微細プロセスを採用しTTLよりも高速化を実現

■ BiCMOSロジック

入力段と論理回路部にCMOSプロセスを使用し消費電力を抑え、出力段にバイポーラートランジスターを使用し大電流ドライブを可能にしたロジックIC

MOSとバイポーラー両方のプロセスが必要なため製造プロセスが増える(コスト高)

現在の標準ロジックはCMOSロジックタイプが主流

02

CMOSロジックの基本動作



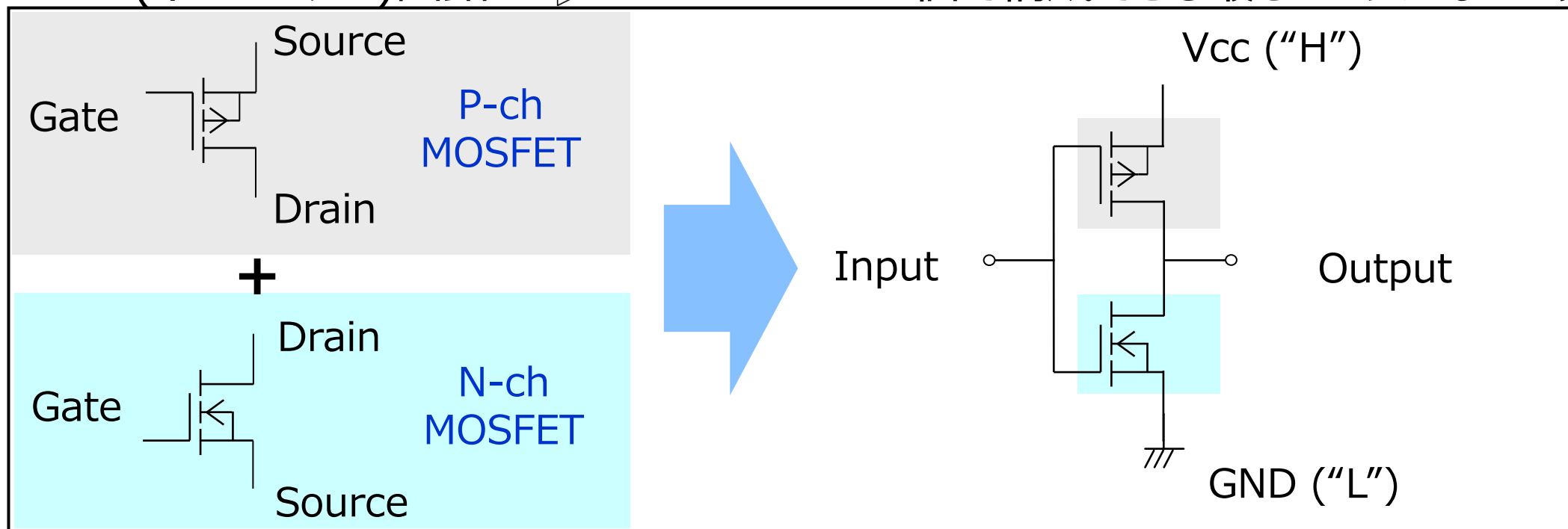
CMOSロジックの基本回路構成

P-ch MOSFETとN-ch MOSFETを組み合わせ、さまざまな論理回路を構成することができる

Complimentary MOSFET : CMOS

(相互補完)

Inverter(インバーター)回路  MOSFET×2個で構成できる最もシンプルなロジック

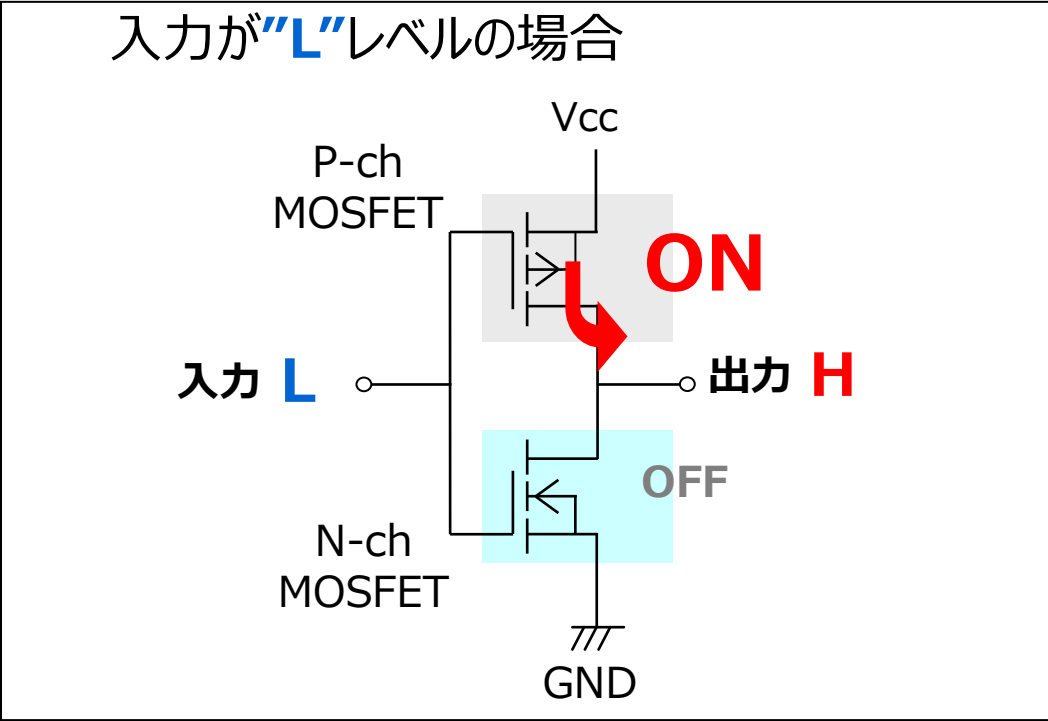


どのような動作をするでしょうか？ (MOSFETの動作を思い出してみよう)

CMOSロジックの基本動作

※Vcc：動作電圧

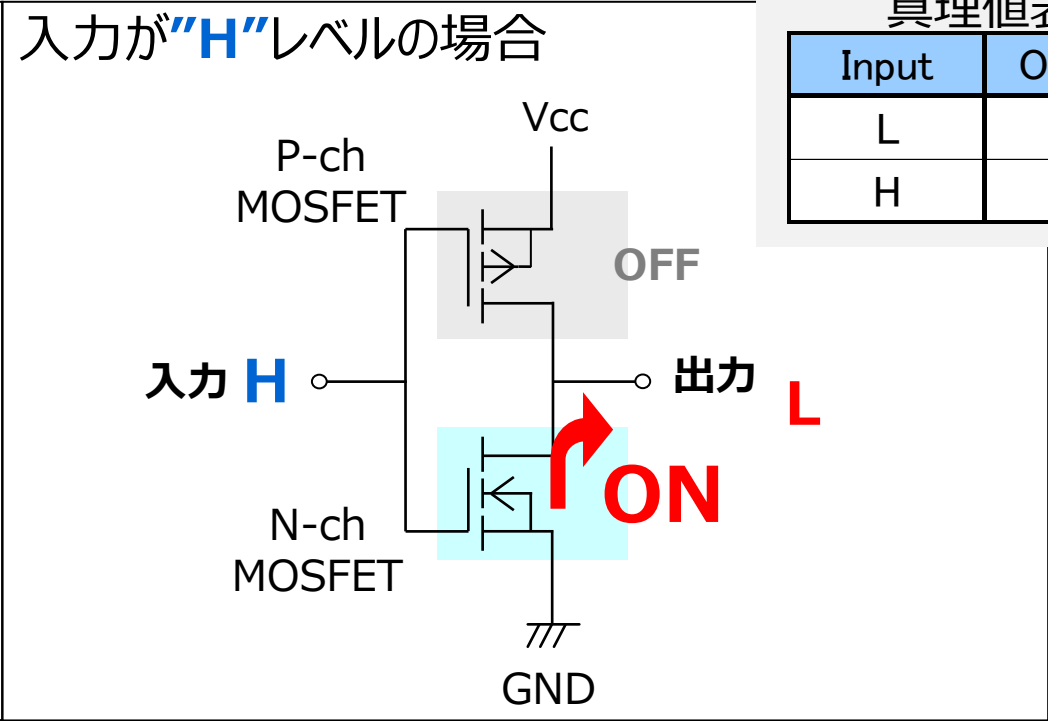
Inverter回路の動作説明



入力が"**L**"レベルの場合、N-ch MOSFETが**OFF**,
P-ch MOSFETが**ON**になる

この時、Vcc-出力間が電氣的に接続

出力信号は"**H**"レベル(Vccレベル)となる



入力が"**H**"レベルの場合、N-ch MOSFETが**ON**,
P-ch MOSFETが**OFF**になる

この時、GND-出力間が電氣的に接続

出力信号は"**L**"レベル(GNDレベル)となる

真理値表

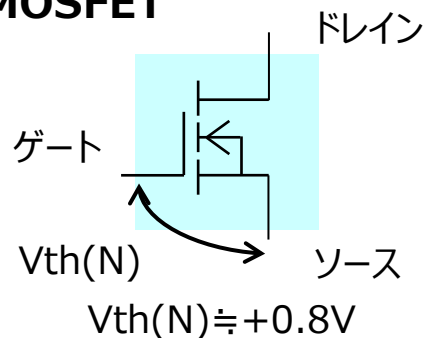
Input	Output
L	H
H	L

CMOSロジックの基本構造

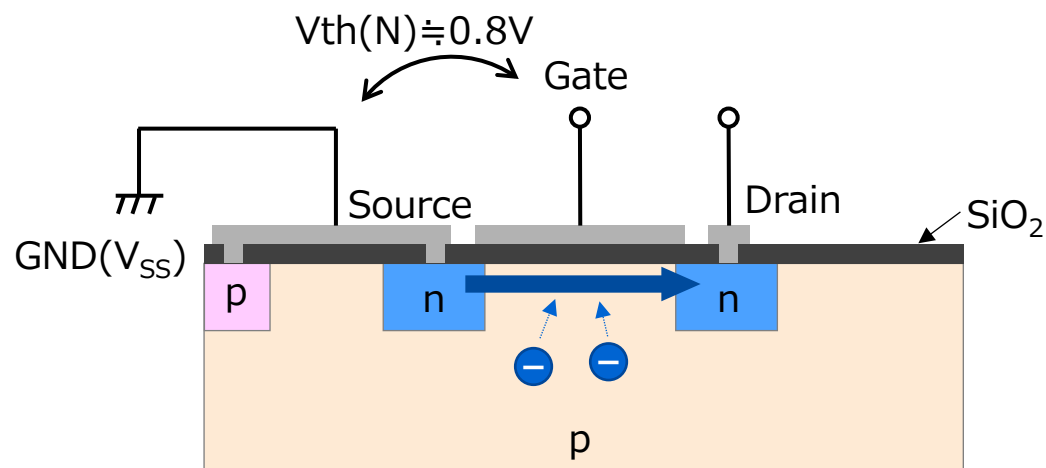
N-ch MOSFETとP-ch MOSFET

- N-ch MOSFETとP-ch MOSFETの違いは、ゲートとソース間にかかる電圧の向きが異なっている点
- $V_{th}(N)$ と $V_{th}(P)$ よりも大きな電圧をゲートにかけるとMOSFETはON
- $V_{th}(N)$ と $V_{th}(P)$ よりも小さな電圧をゲートにかけるとMOSFETはOFF

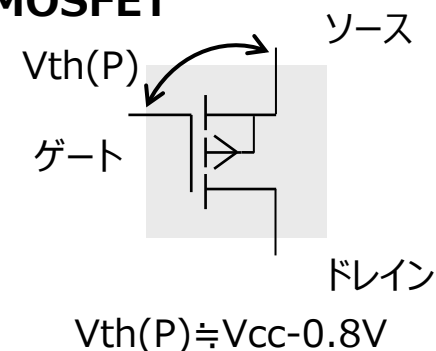
N-ch MOSFET



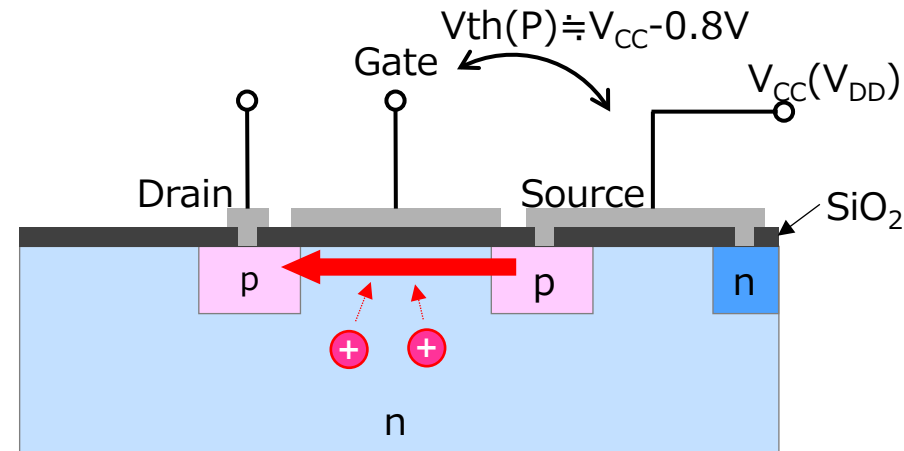
ソースに対して、ゲートに正の電位を印加するとONする



P-ch MOSFET



ソースに対して、ゲートに負の電位を印加するとONする



CMOSロジックの基本構造

MOSFETは、ゲート・ソース間の電位差を一定値(しきい値 $|V_{th}|$ とする)より大きくすると、ド레인・ソース間の抵抗が小さくなる(オン状態)。このときのド레인・ソース間の抵抗値をオン抵抗と呼ぶ。

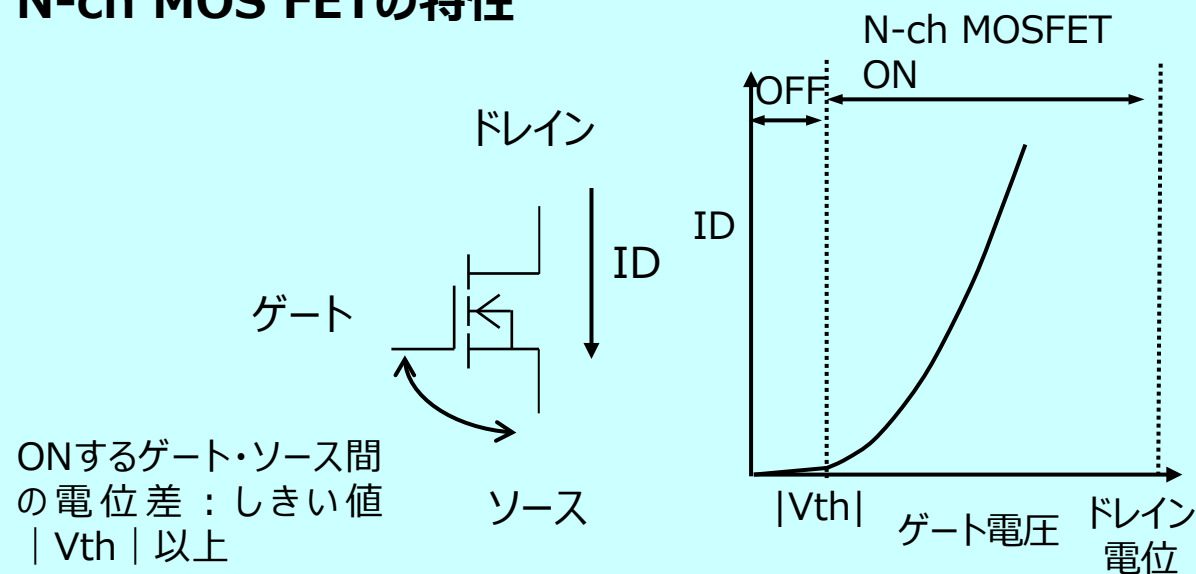
ただし、N-ch MOSFETとP-ch MOSFETでは、ゲートとソース間にかかる電圧の向きが異なる。

図にMOSFETがオンする状態を示す。

N-ch MOSFET : ゲート電位をソース電位より $|V_{th}|$ 高い電圧を印加するとオン

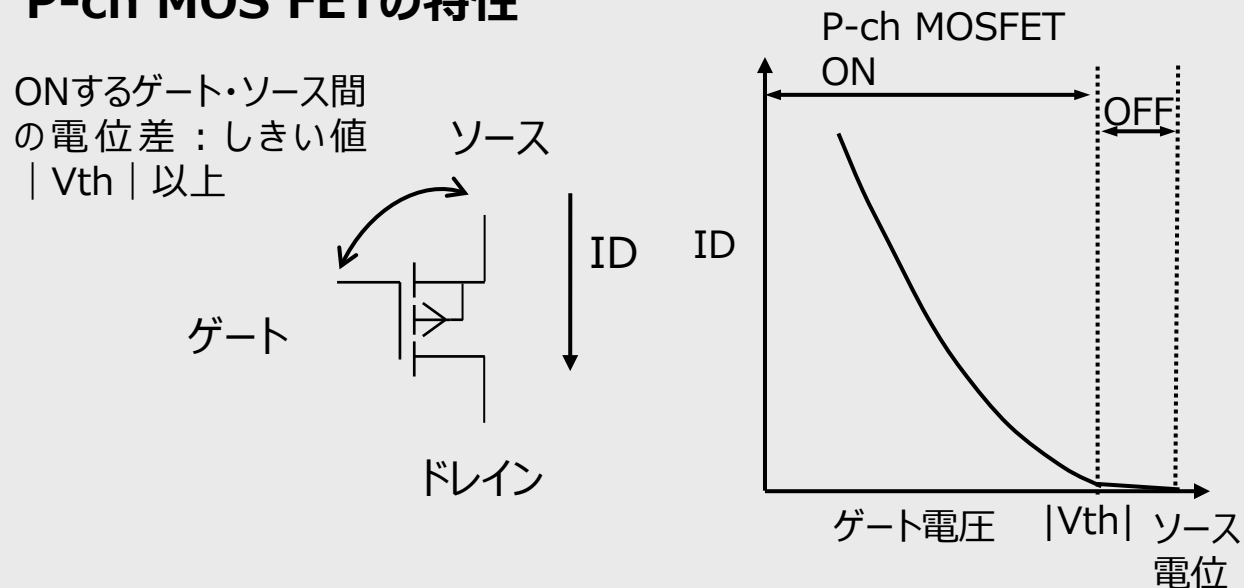
P-ch MOSFET : ゲート電位をソース電位より $|V_{th}|$ 低い電圧を印加するとオン

N-ch MOS FETの特性



ソースに対し、ゲートに正の電位を印加する

P-ch MOS FETの特性



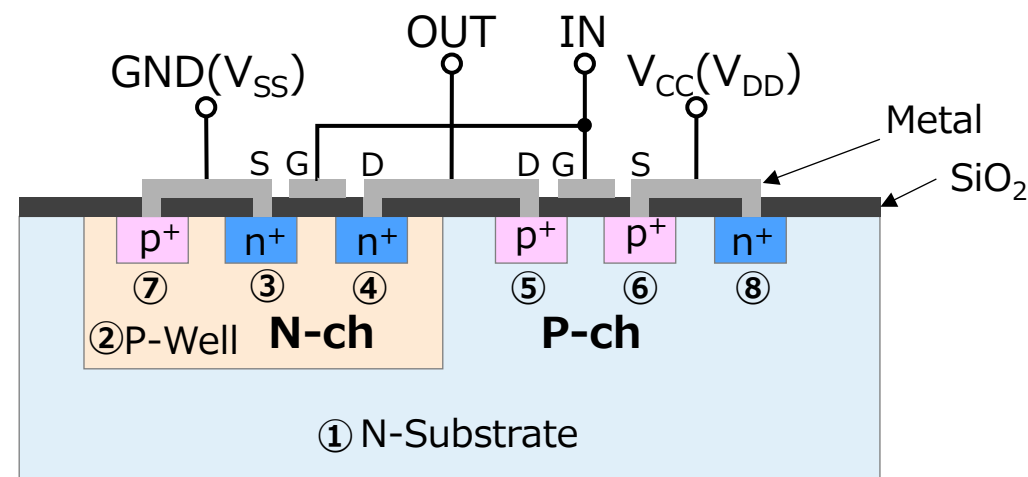
ソースに対し、ゲートに負の電位を印加する

CMOSロジックの基本構造

断面構造図(例)

- ・N型基板(N-Substrate)上にP型の広い拡散領域(P-Well)を設ける
- ・P-well上にN-chのFETを形成
- ・N-Substrate上にP-chのFETを形成
- ・プロセスによってはP型基板上にN-wellを設けるタイプもある
- ・ゲートの幅(ゲート長)よりFETの性能/集積度が決定するため、**ゲート長にて使用プロセスを表現**
例)**ゲート長が1.0 μm** の場合**1.0 μm CMOSプロセス**と呼ぶ (この場合、③－④、⑤－⑥間の距離)

- ① : N-Substrate 通常ウエハー基板となる
- ② : P-Well N-chトランジスタ領域形成用
- ③ : N-chトランジスタ ソース用拡散
- ④ : N-chトランジスタ ドレイン用拡散
- ⑤ : P-chトランジスタ ドレイン用拡散
- ⑥ : P-chトランジスタ ソース用拡散
- ⑦ : P-Wellバイアス用拡散
- ⑧ : N-Substrateバイアス用拡散



03

CMOSロジックの主要特性



データシートの見方1

製品名

機能

製品概要

製品特長

パッケージ外観

※パッケージ寸法は
データシートの後半に記載

TOSHIBA 74VHC04FT

CMOSデジタル集積回路 シリコン モノリシック

74VHC04FT

1. 機能
- Hex Inverter

2. 概要

74VHC04FTは、シリコンゲートCMOS技術を用いた超高速CMOSインバータです。CMOSの特長である低い消費電力で、高速ショットキTTLに匹敵する高速動作を実現できます。

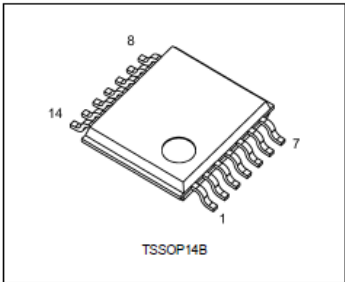
また、新規に採用したQ&Qバッファにより、スイッチング時に発生する各種ノイズも大幅に低減しました。内部回路はバッファ付きの3段構成であり、高い雑音余裕度と安定な出力が得られます。

全ての入力端子には、プラス側（入力からV_{CC}に向かって順方向になる）のダイオードが入らない、新開発の入力保護回路を採用しました。これにより、電源電圧が加わらない状態で入力が5.5Vの電圧が与えられるケースも許容されます。この入力パワーダウンプロテクション方式により、2電源間インタフェース、5Vから3V系へのレベル変換、バッテリーバックアップ回路などへの幅広い応用が可能となります。

3. 特長

- AEC-Q100 (Rev. H) (注1)
 - 動作温度が広い: T_{op} = -40 ~ 125 °C
 - 高速動作: t_{pd} = 3.8 ns (標準) (V_{CC} = 5.0 V)
 - 低消費電力: I_{CC} = 2.0 μA (最大) (T_a = 25 °C)
 - 高雑音余裕度: V_{INH} = V_{IZL} = 28 % V_{CC} (最小)
 - 全入力とも、パワーダウンプロテクション機能あり
 - バランスのとれた遅延時間: t_{PLH} = t_{PHL}
 - 広い動作電圧範囲: V_{CC(oper)} = 2.0 V ~ 5.5 V
 - 低ノイズ特性: V_{OLP} = 0.8 V (最大)
 - 74シリーズ(AC/HC/AH/OLV etc.) 04と同一ピン接続、同一ファンクション
- 注1: AEC-Q100の信頼性レベルを満足した製品です。詳細については弊社営業にお問合せください。

4. 外観図

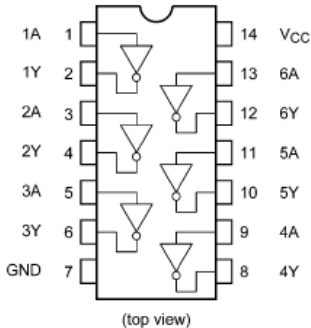


量産開始時期

製品量産開始時期
2013-05
2016-07-07
Rev.3.0

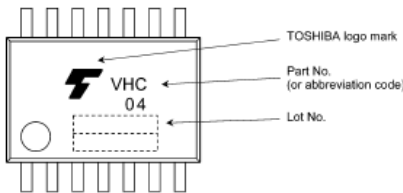
TOSHIBA 74VHC04FT

5. 端子配置図



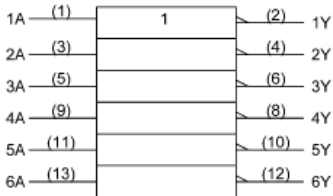
端子名称
端子配置図

6. 現品表示



現品表示

7. 論理図



回路数
IN-OUTの図式

データシートの見方2

TOSHIBA

74VHC04FT

8. 真理値表

A	Y
L	H
H	L

真理値表

9. 絶対最大定格 (注)

項目	記号	注記	定格	単位
電源電圧	V_{CC}		-0.5 ~ 7.0	V
入力電圧	V_{IN}		-0.5 ~ 7.0	V
出力電圧	V_{OUT}		-0.5 ~ $V_{CC} + 0.5$	V
入力保護ダイオード電流	I_{IK}		-20	mA
出力寄生ダイオード電流	I_{OK}		±20	mA
出力電流	I_{OUT}		±25	mA
電源/GND電流	I_{CC}		±50	mA
許容損失	P_D	(注1)	180	mW
保存温度	T_{stg}		-65 ~ 150	°C

最大定格

この値を超えると破壊や信頼性低下の可能性が有る

注: 絶対最大定格は、瞬時たりとも超えてはならない値であり、1つの項目も超えてはなりません。
本製品の使用条件 (使用温度/電流/電圧等) が絶対最大定格/動作範囲以内での使用においても、高負荷 (高温および大電流/高電圧印加、多大な温度変化等) で連続して使用される場合は、信頼性が著しく低下するおそれがあります。
弊社半導体信頼性ハンドブック (取り扱い上のご注意とお願いおよびディレーティングの考え方と方法) および個別信頼性情報 (信頼性試験レポート、推定故障率等) をご確認の上、適切な信頼性設計をお願いします。
注1: $T_a = -40 \sim 85\text{ }^{\circ}\text{C}$ まで、180 mW。 $T_a = 85 \sim 125\text{ }^{\circ}\text{C}$ の範囲では $-3.25\text{ mW}/^{\circ}\text{C}$ で、50 mWまでディレーティングしてください。

10. 動作範囲 (注)

項目	記号	測定条件	定格	単位
電源電圧	V_{CC}		2.0 ~ 5.5	V
入力電圧	V_{IN}		0 ~ 5.5	V
出力電圧	V_{OUT}		0 ~ V_{CC}	V
動作温度	T_{opr}		-40 ~ 125	°C
入力上昇, 下降時間	dt/dv	$V_{CC} = 3.3 \pm 0.3\text{ V}$	0 ~ 100	ns/V
		$V_{CC} = 5.0 \pm 0.5\text{ V}$	0 ~ 20	

動作範囲

この範囲以内で動作を保証する

注: 動作範囲は動作を保証するための条件です。
使用していない入力は、 V_{CC} 、もしくはGNDに接続してください。

電気的特性：DC特性について

電気的特性 DC特性

11.1. DC特性 (特に指定のない限り, $T_a = 25\text{ }^{\circ}\text{C}$)

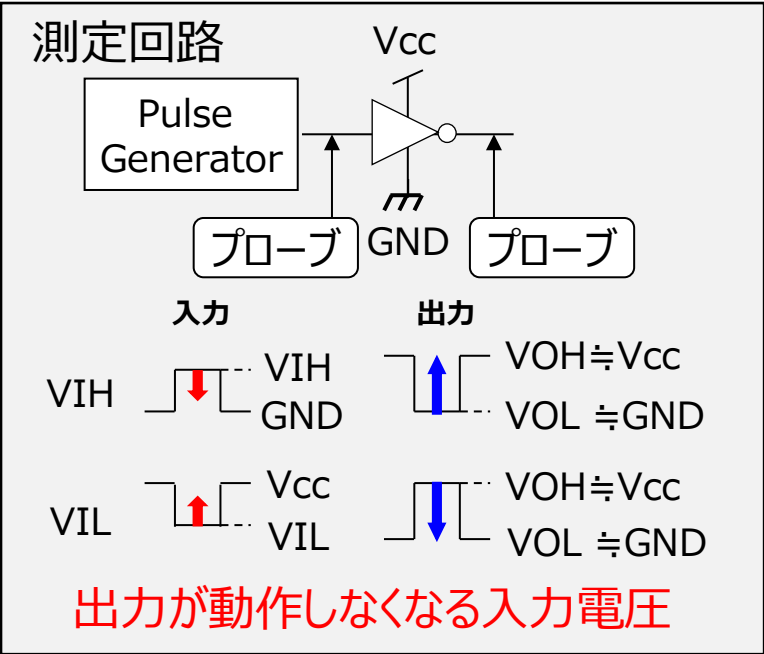
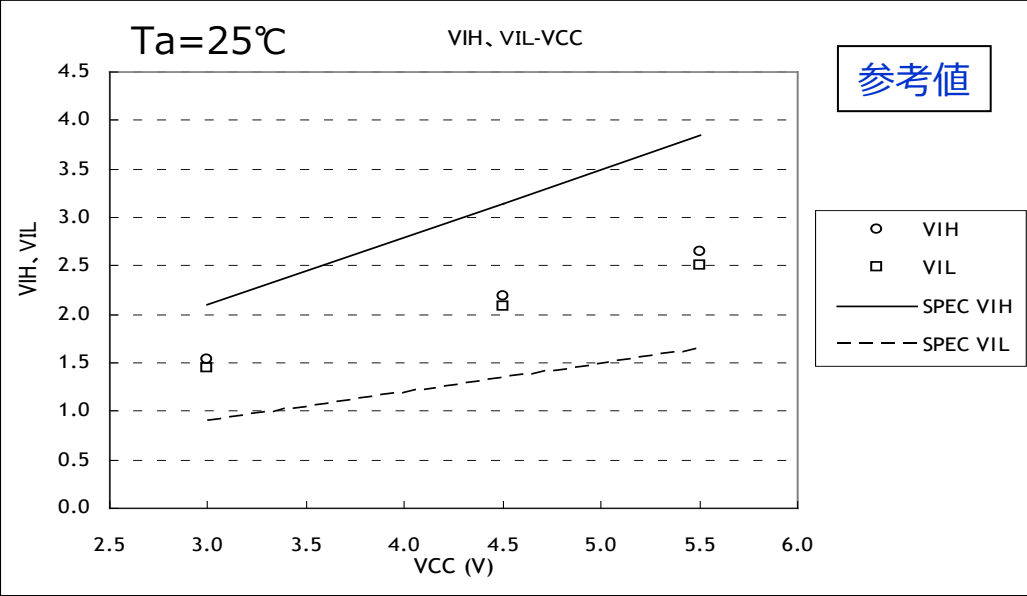
項目	記号	測定条件		V_{CC} (V)	最小	標準	最大	単位
① { ハイレベル入力電圧	V_{IH}	—		2.0	1.50	—	—	V
				3.0 ~ 5.5	$V_{CC} \times 0.7$	—	—	
ローレベル入力電圧	V_{IL}	—		2.0	—	—	0.50	V
				3.0 ~ 5.5	—	—	$V_{CC} \times 0.3$	
② { ハイレベル出力電圧	V_{OH}	$V_{IN} = V_{IL}$	$I_{OH} = -50\text{ }\mu\text{A}$	2.0	1.9	2.0	—	V
				3.0	2.9	3.0	—	
				4.5	4.4	4.5	—	
			$I_{OH} = -4\text{ mA}$	3.0	2.58	—	—	
			$I_{OH} = -8\text{ mA}$	4.5	3.94	—	—	
ローレベル出力電圧	V_{OL}	$V_{IN} = V_{IH}$	$I_{OL} = 50\text{ }\mu\text{A}$	2.0	—	0.0	0.1	V
				3.0	—	0.0	0.1	
				4.5	—	0.0	0.1	
			$I_{OL} = 4\text{ mA}$	3.0	—	—	0.36	
			$I_{OL} = 8\text{ mA}$	4.5	—	—	0.36	
③ 入力リーク電流	I_{IN}	$V_{IN} = 5.5\text{ V or GND}$		0 ~ 5.5	—	—	± 0.1	μA
④ 静的消費電流	I_{CC}	$V_{IN} = V_{CC}\text{ or GND}$		5.5	—	—	2.0	μA

①入力電圧： V_{IH} 、 V_{IL} について

ICの入力が“H”レベル、“L”レベルとして判定することが可能な入力電圧

入力に入ってくる信号が“H”レベルであるか“L”レベルであるかを判別する電圧を、しきい値電圧(スレッシュホールドレベル)と呼ぶ

(例)74VHC04 入力電圧 V_{IH} 、 V_{IL} -電源電圧 V_{CC}



CMOSの入力しきい値は
1/2 V_{CC} に設計されている

74VHC04
DC特性

項目	記号	測定条件	V_{CC} (V)	最小	最大	単位
ハイレベル入力電圧	V_{IH}	—	2.0	1.50	—	V
			3.0 ~ 5.5	$V_{CC} \times 0.7$	—	
ローレベル入力電圧	V_{IL}	—	2.0	—	0.50	V
			3.0 ~ 5.5	—	$V_{CC} \times 0.3$	

注意① 入力レベル(CMOS、TTL)について

入力しきい値レベルには 2 種類あり、前段ICの出力レベルによる使い分けが必要

74VHC04と74VHCT04を比較

- (1) CMOSレベル ($V_{IH}=0.7*V_{CC}, V_{IL}=0.3*V_{CC}@V_{CC}=4.5V$)
- (2) TTLレベル ($V_{IH}=2.0\text{ V}, V_{IL}=0.8V@V_{CC}=4.5V$)

	74VHC04	74VHCT04
論 理 図		
入 力 — 出 力		
電 圧 特 性		

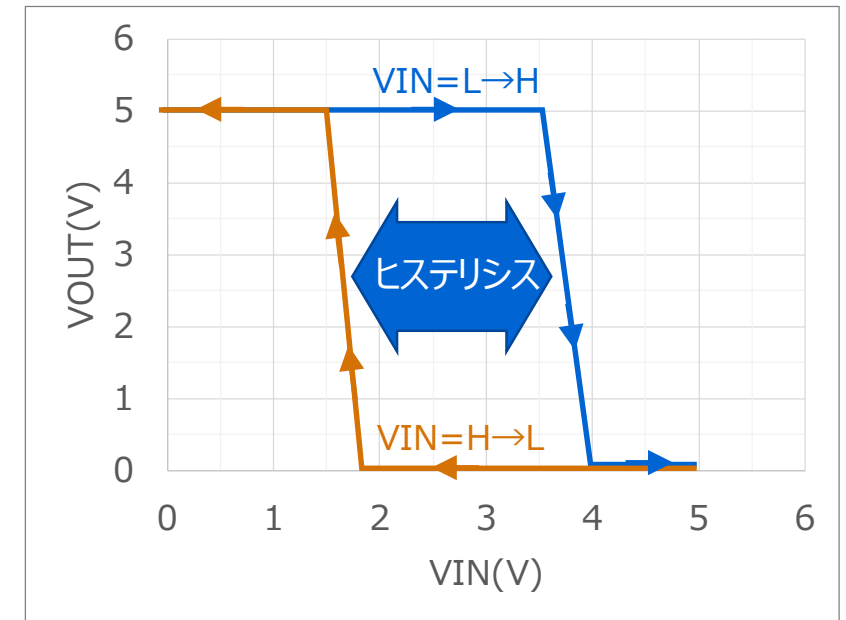
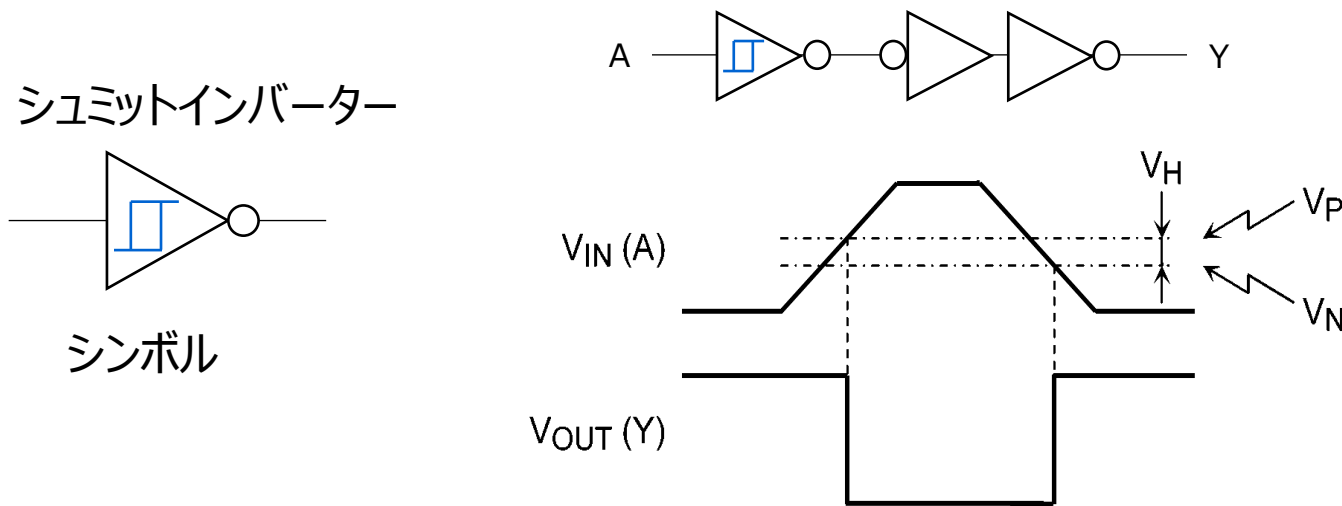
TTLレベル：しきい値が低い

74VHC/VHCTの違い

注意② 入力信号の立上がり/立下りが遅いときは要注意

入力上昇時と下降時に2種類のしきい値電圧（ヒステリシスを持つ）がある回路

入力電圧が上昇時のしきい値電圧(V_P)と、入力電圧が下降時のしきい値電圧(V_N)が異なる2種類のしきい値電圧で構成した入力回路。この電圧差をヒステリシス電圧(V_H)と呼ぶ。シュmittトリガ入力回路は、入力しきい値電圧にヒステリシス(V_H)を持たせることで、入力立上がり時間や立下がり時間が遅い信号が入力されても出力が安定する回路となる。また、シュmittトリガ入力回路のインバーター(バッファ)は、入力電圧が変動しても出力電圧への影響が少なく、ノイズ耐量が高い回路となる。下図の**オレンジ線**は入力“L”レベル信号に対する入力しきい値電圧、**青線**は入力“H”レベル信号に対する入力しきい値電圧を示している。

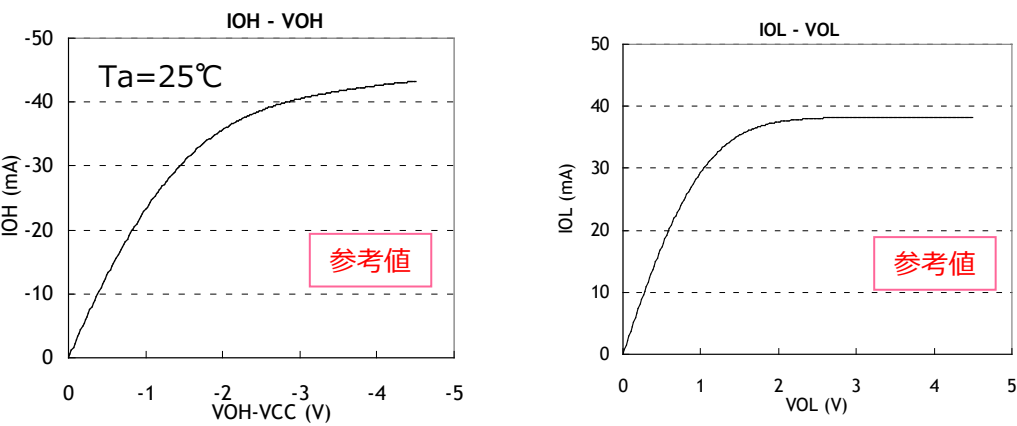


②出力電流：I_{OH}、I_{OL}について

他のLSIとの接続で重要な出力バッファの駆動能力の大きさを電流値で保証

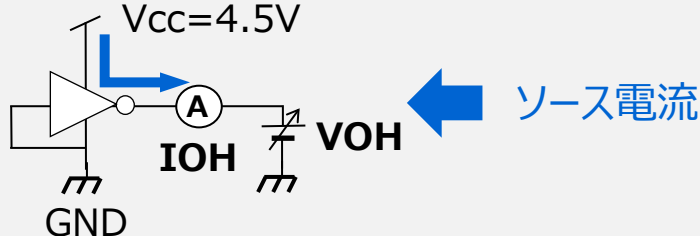
(例)74VHC04 出力電流I_{OH},I_{OL}と出力電圧V_{OH}、V_{OL}

I_{OH}、I_{OL}はほぼ同等の駆動能力に設計されている

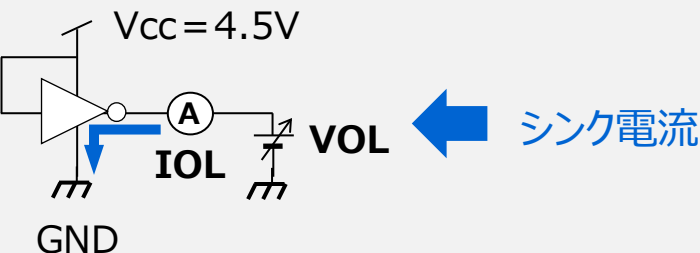


項 目		記 号	測 定 条 件			Ta = 25°C			Ta = -40~85°C		単位	
						V _{CC} (V)	最小	標準	最大	最小		最大
出力電圧	“H” レベル	V _{OH}	V _{IN} = V _{IL}	I _{OH} = -50 μA	2.0	1.9	2.0	—	1.9	—	V	
					3.0	2.9	3.0	—	2.9	—		
					4.5	4.4	4.5	—	4.4	—		
				I _{OH} = -4 mA	3.0	2.58	—	—	2.48	—		
	I _{OH} = -8 mA	4.5	3.94		—	—	3.80	—				
		“L” レベル	V _{OL}		V _{IN} = V _{IH}	I _{OL} = 50 μA	2.0	—	0.0	0.1		—
				3.0			—	0.0	0.1	—		0.1
	4.5			—			0.0	0.1	—	0.1		
I _{OL} = 4 mA	3.0			—		—	0.36	—	0.44			
	I _{OL} = 8 mA	4.5	—	—	0.36	—	0.44					

測定回路



I_{OH}は出力"H"時、P-chの流れ出す電流



I_{OL}は出力"L"時、N-chの流れ込む電流

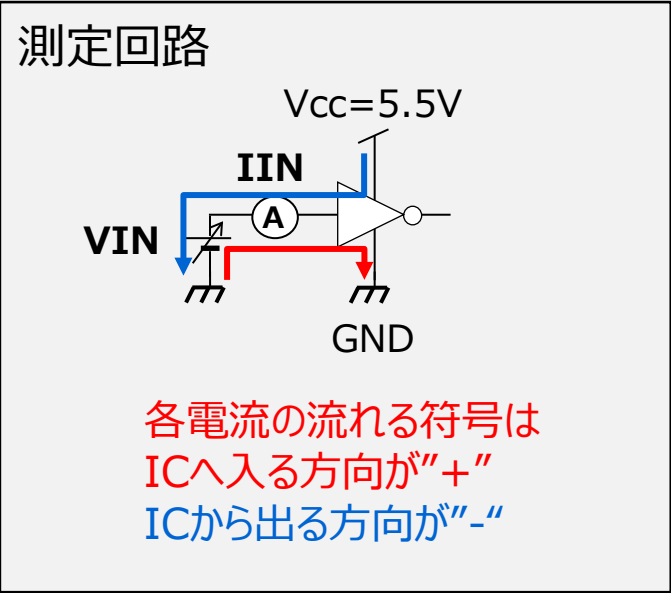
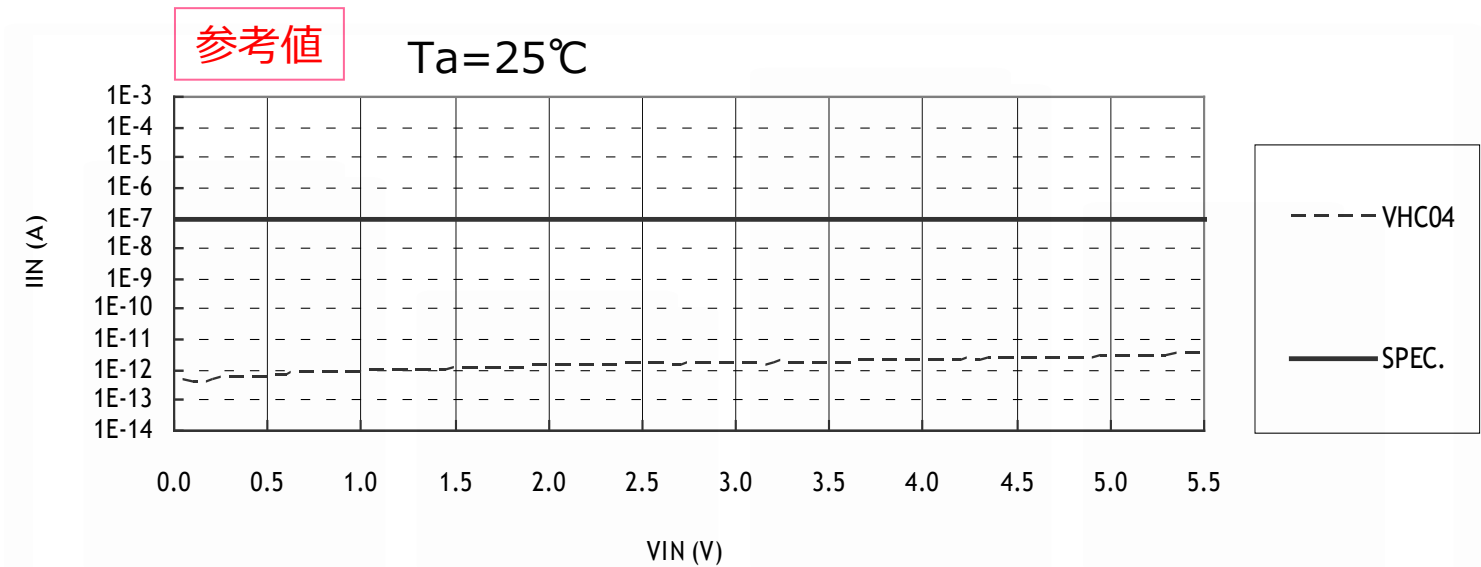
74VHC04
DC特性

③入力電流： I_{IN} について

CMOSデバイスの入力はゲート酸化膜で高インピーダンス 駆動電流はほとんど不要

(例)74VHC04 入力電圧VIN-入力電流IIN

入力電流IINはnA程度のリーク電流



74VHC04
DC特性

項 目	記 号	測 定 条 件	V_{CC} (V)	$T_a = 25^{\circ}\text{C}$			$T_a = -40\sim 85^{\circ}\text{C}$		単 位
				最小	標準	最大	最小	最大	
入 力 電 流	I_{IN}	$V_{IN} = 5.5\text{ V or GND}$	0~5.5	—	—	± 0.1	—	± 1.0	μA

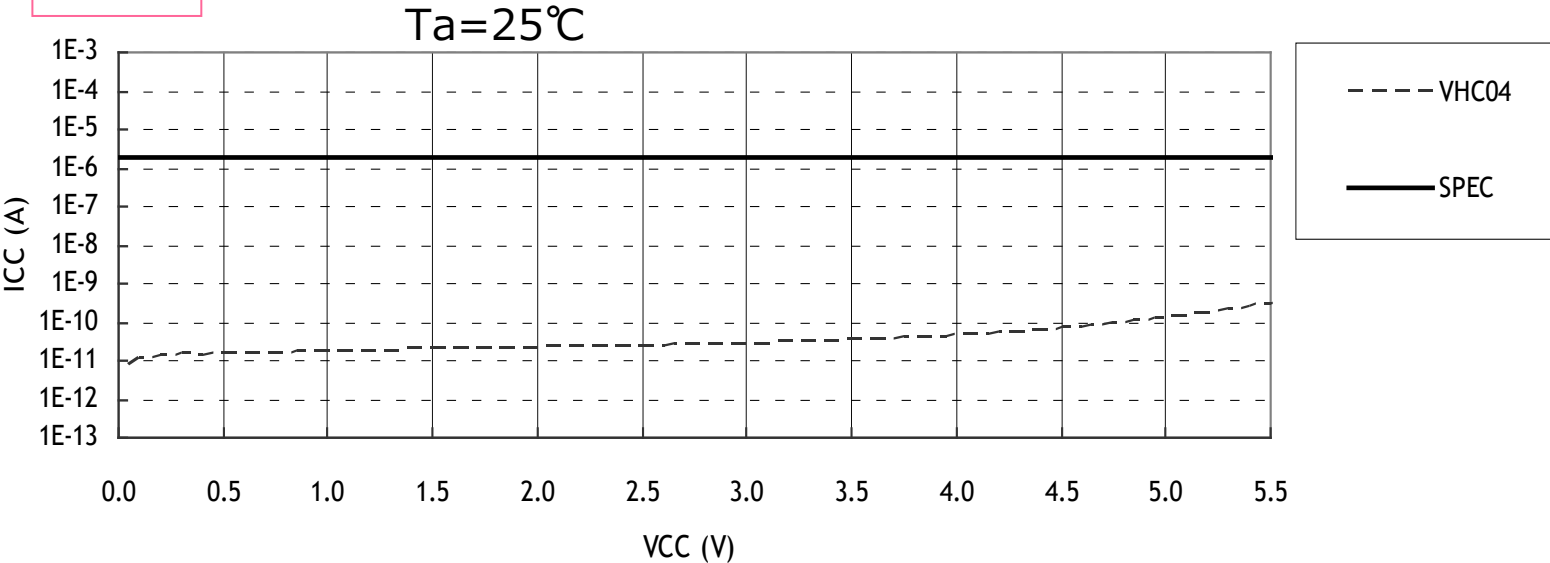
④静的消費電流 I_{CC} について

CMOSデバイスの優位性は圧倒的な低消費電流

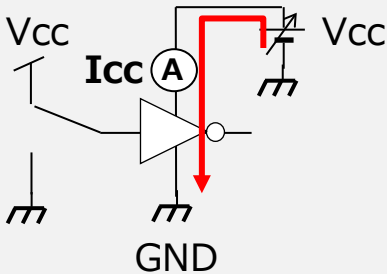
(例)74VHC04 電源電流 I_{CC} - 電源電圧 V_{CC}

CMOSの電源電流 I_{CC} はnAオーダーのリーク電流

参考値



測定回路



$V_{IN} = V_{CC}$ or GND の条件

74VHC04
DC特性

項 目	記 号	測 定 条 件	Ta = 25°C			Ta = -40~85°C		単位	
			V _{CC} (V)	最小	標準	最大	最小		最大
静 的 消 費 電 流	I _{CC}	V _{IN} = V _{CC} or GND	5.5	—	—	2.0	—	20.0	μA

電気的特性：AC特性について

電気的特性 AC特性

11.4. AC特性 (特に指定のない限り, $T_a = 25\text{ }^{\circ}\text{C}$, Input: $t_r = t_f = 3\text{ ns}$)

⑤

項目	記号	注記	V_{CC} (V)	C_L (pF)	最小	標準	最大	単位
伝搬遅延時間	t_{PLH}, t_{PHL}		3.3 ± 0.3	15	—	5.0	7.1	ns
				50	—	7.5	10.6	
			5.0 ± 0.5	15	—	3.8	5.5	
				50	—	5.3	7.5	
入力容量	C_{IN}				—	4	10	pF
等価内部容量	C_{PD}	(注1)			—	18	—	pF

⑥

注1: C_{PD} は、動作消費電流から算出したIC内部の等価容量です。

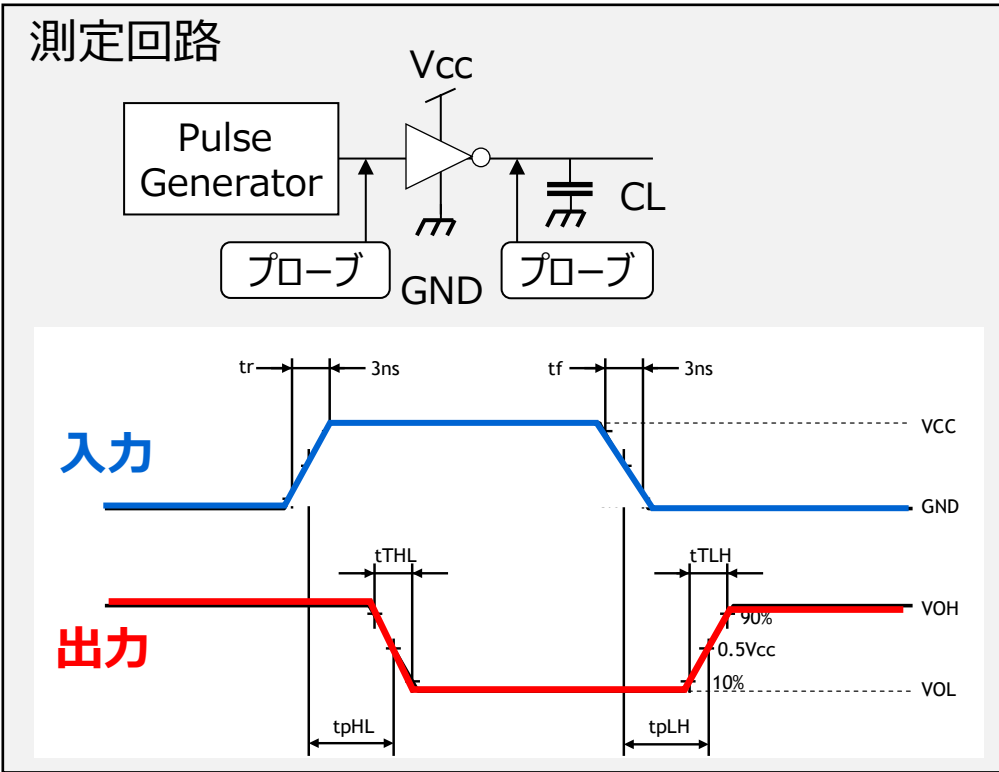
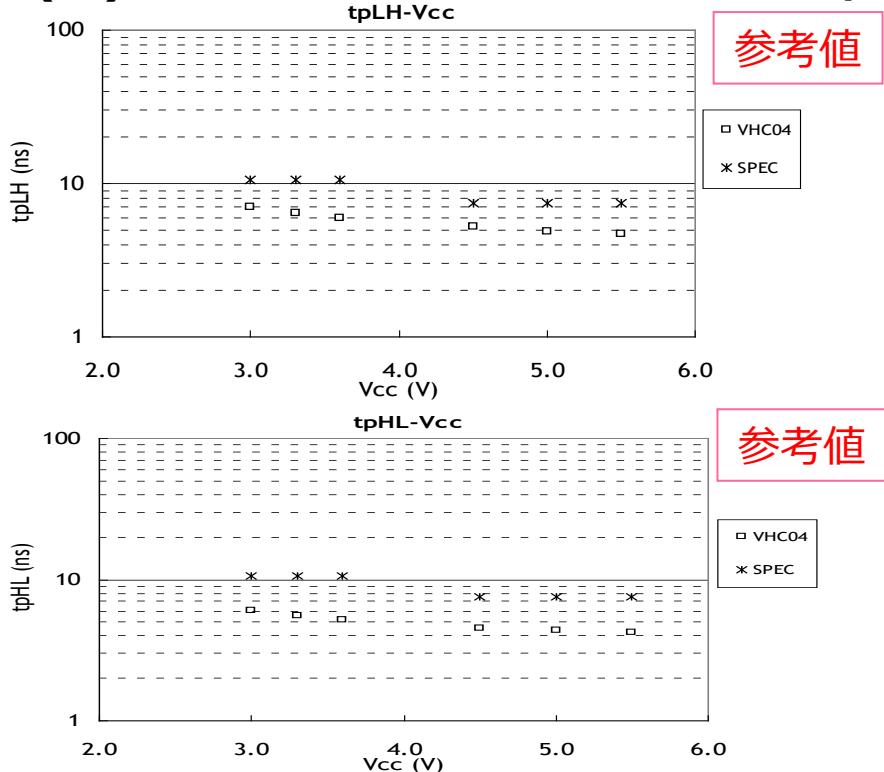
無負荷時の平均消費電流は、次式から求められます。

$$I_{CC(opr)} = C_{PD} \times V_{CC} \times f_{IN} + I_{CC}/6 \text{ (ゲート当たり)}$$

⑤伝搬遅延時間：tpLH、tpHLについて

入力信号の変化に対して、出力が変化するまでの反応時間

(例)74VHC04 Ta=25℃、CL=50pF



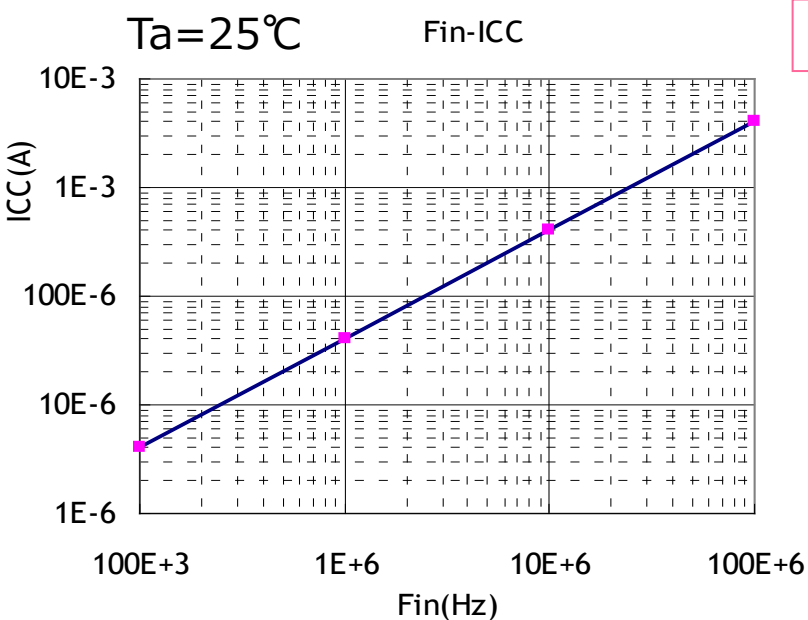
74VHC04
AC特性

項 目	記 号	測 定 条 件		Ta = 25℃			Ta = -40~85℃		単 位
		VCC (V)	CL (pF)	最小	標準	最大	最小	最大	
伝 搬 遅 延 時 間	tpLH tpHL	3.3 ± 0.3	15	—	5.0	7.1	1.0	8.5	ns
			50	—	7.5	10.6	1.0	12.0	
		5.0 ± 0.5	15	—	3.8	5.5	1.0	6.5	
			50	—	5.3	7.5	1.0	8.5	

⑥等価内部容量：C_{PD}について

デバイス動作時の消費電流は動作周波数が高くなるほど大きく

(例)74VHC04 入力周波数Fin-電源電流Icc



参考値

測定回路

動作消費電流は内部等価容量、出力負荷容量の充放電電流できる為、周波数に比例する。
 $I_{cc} = C_{PD} \cdot V_{CC} \cdot f_{IN} + I_{CC}(\text{静的消費電流})$
(例) $f_{IN} = 1\text{MHz}$ 、 $C_L = 15\text{pF}$ の時
 $I_{cc} = (18 + 15)\text{pF} \cdot 5\text{V} \cdot 1\text{MHz} + 2\mu\text{A}$
 $= 167\mu\text{A}$
 $PD(\text{損失}) = I \cdot V = 167\mu\text{A} \cdot 5\text{V} = 0.84\text{mW}$

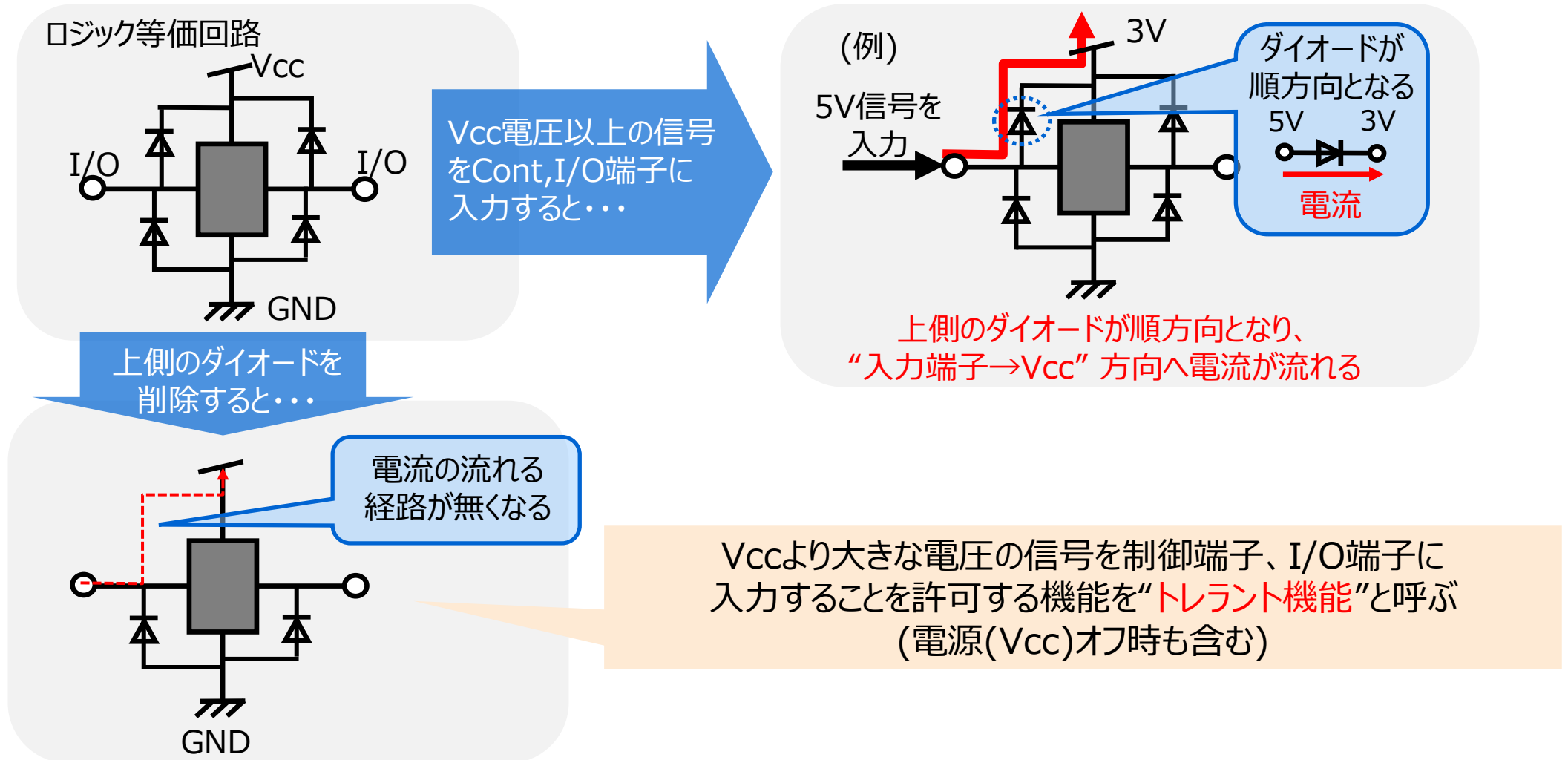
74VHC04 AC特性

項 目	記 号	測 定 条 件		Ta = 25°C			Ta = -40~85°C		単 位
		V _{CC} (V)	C _L (pF)	最小	標準	最大	最小	最大	
等 価 内 部 容 量	C _{PD}	(注)		—	18	—	—	—	pF

注： C_{PD} は、無負荷時の動作消費電流より計算した IC 内部の等価容量です。
無負荷時の平均動作消費電流は、次式により求められます。
 $I_{CC(opr)} = C_{PD} \times V_{CC} \times f_{IN} + I_{CC}/6$ (ゲート当たり)

⑦電圧レベル変換に必要な機能（トレラント）

トレラントとは「**耐性のある**」という意味



入力トレラントと出力トレラントについて

入力トレラント機能とは？

入力が電源電圧以上に高く設定された時，電源Vcc=0Vの時に，入力から電源に向かって電流が流れない機能

出力トレラント機能とは？

出力がハイインピーダンスのとき，電源Vcc=0Vの時に，出力から電源に向かって電流が流れない機能

データシートの動作保証条件

項目	記号 (単位)	定格			コメント
		74VHC	74LCX	74VCX	
電源電圧	V _{CC} (V)	2～5.5	2～3.6	1.65～3.6	
入力電圧	V _{IN} (V)	<u>0～5.5</u>	<u>0～5.5</u>	<u>0～3.6</u>	入力トレラント機能あり
出力電圧	V _{OUT} (V)	0～V _{CC}	<u>0～5.5</u> (注1)	<u>0～3.6</u> (注1)	LCXとVCXは出力トレラント機能あり
			0～V _{CC} (注2)	0～V _{CC} (注2)	

注1：出力HZ状態、 注2：出力“H”または“L”状態

出力トレラント機能

※出カイナーブル時は、出力トレラント機能は動作しない。尚、現在データシートに記載のある「パワーダウンプロテクション機能」というのは、電源オフ時に入力および出力端子に動作範囲内の電圧を加える事が出来る機能のこと。本機能を有するシリーズは、入力トレラントと出力トレラントを両方有するシリーズ（VHCTシリーズ、LCXシリーズ、VCXシリーズ）となる。

04

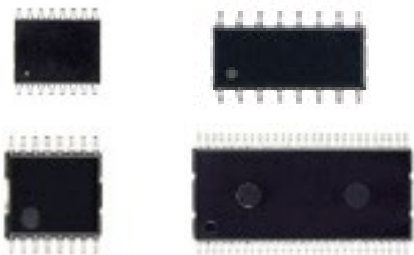
東芝汎用ロジックICのご紹介



東芝汎用ロジックICの分類

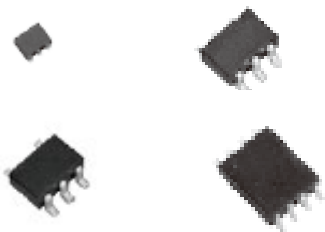
東芝の汎用ロジックICは4種類の製品群で構成

CMOSロジックIC (標準ロジックIC)



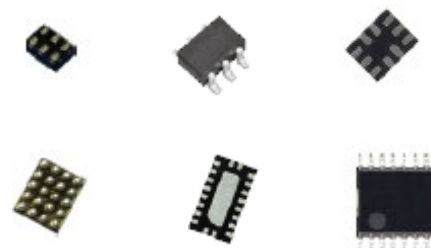
低電圧・高速の74VCXシリーズから、高耐圧の4000シリーズまで幅広い電圧範囲をサポート。また小型パッケージから業界標準パッケージまで幅広くラインアップ。

ワンゲートロジック (L-MOS)



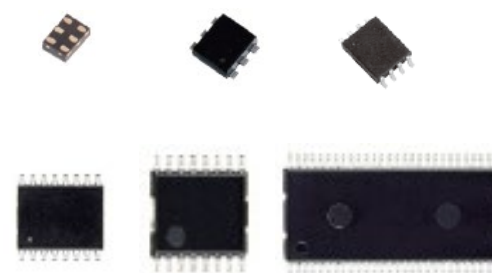
当社はワンゲートロジックを世界で初めて商品化。業界のパイオニアとして、小型・薄型・低電圧動作製品など、多彩な製品をラインアップ。

バススイッチ



バスラインのオン・オフや切り替えをサポート。低オン抵抗で3V、5Vラインの他、異電源システムにも対応。さらに高速通信に対応した低容量製品をラインアップ。

レベルシフター



異なる電源電圧システムのインターフェースをサポート。広い電圧範囲において単方向/双方向の信号レベル変換が可能な製品をラインアップ。

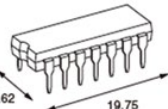
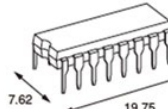

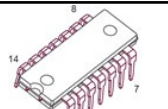
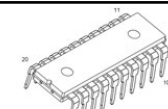
車載用ロジックIC

上記4種類の製品群からAEC-Q100対応品をラインアップ、さらにお客様のニーズに合った製品を提供。

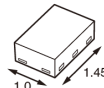
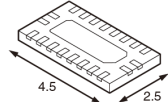
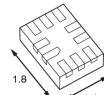
東芝汎用ロジックICのパッケージラインアップ

挿入実装型から面実装型まで豊富なラインアップ


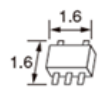
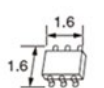
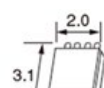
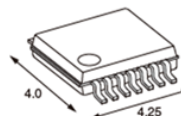
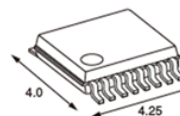
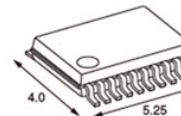
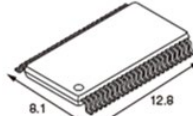
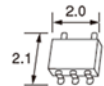
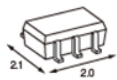
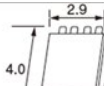
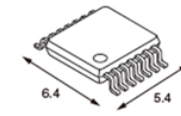
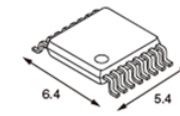
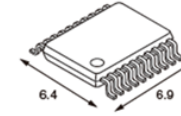
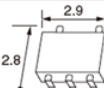
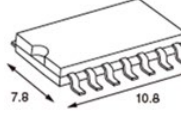
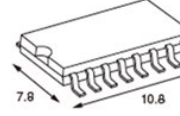
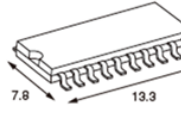
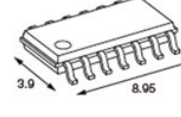
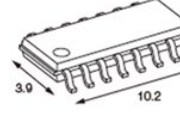
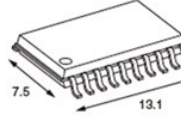
挿入実装型

ピッチ	14pin	16pin	20pin
2.54mm	 DIP14	 DIP16	 DIP20
1.27mm	 TSDIP14		 TSDIP20

面実装型(リードレスタイプ)

ピッチ	6pin	10pin	20pin
0.50mm	 XSON6(MP6)		 TQFN20
0.40mm		 UQFN10	

面実装型(リードタイプ)

ピッチ	5pin	6pin	8pin	14pin	16pin	20pin	48pin
0.35mm	 fSV (SOT-953)						
0.50mm	 ESV (SOT-553)	 ES6 (SOT-563)	 US8 (SOT-765)	 US14	 US16	 US20	 TSSOP48
0.65mm	 USV (SOT-353)	 US6 (SOT-363)	 SM8 (SOT-505)	 TSSOP14	 TSSOP16	 TSSOP20	
0.95mm 1.27mm	 SMV (SOT-25)			 SOP14	 SOP16	 SOP20	
1.27mm				 SOIC14	 SOIC16	 SOIC20	

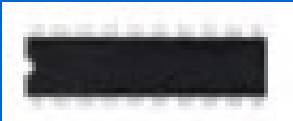


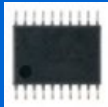
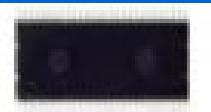
CMOSロジックIC 各シリーズの概要

原点となるスタンダードシリーズから高速品、更に低電圧品をラインアップ

Series Name	生産開始時期					
	1970年代	1980年代	1990年代	2000年代	2010年代	2020年代
4000 Series Standard						
74HC Series High speed CMOS						
74AC Series Advanced CMOS						
74VHC Series Very High speed CMOS						
74LCX Series Low voltage CMOS						
74VCX Series Very low voltage CMOS						

CMOSロジックIC パッケージラインアップ

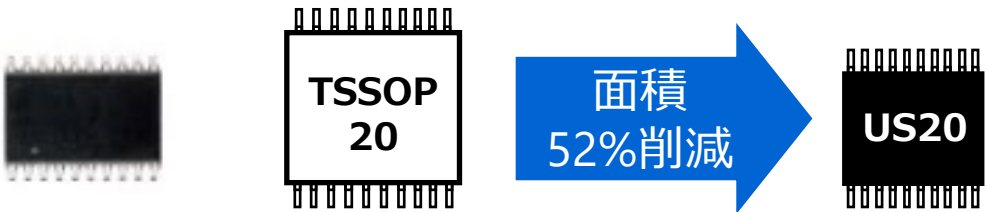
標準パッケージ ※代表:20ピン、48pin

パッケージ サイズ情報	 DIP20	 SOIC20	 SOP20	 TSSOP20	 TSSOP48
サイズ(mm)	7.62 x 25.1	10.3 x 13.1	7.8 x 13.1	6.4 x 6.9	8.1 x 12.8
ピンピッチ(mm)	2.54	1.27	1.27	0.65	0.5
面積(mm ²)	191	132	100	42	101

東芝オリジナルパッケージ ※代表:20ピン

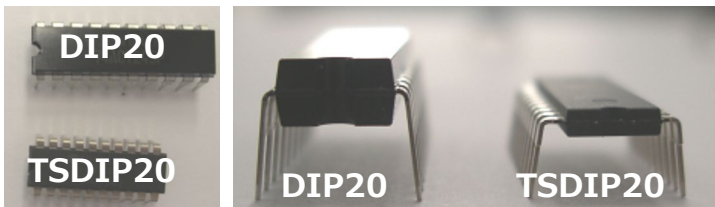
US(Ultra Small)パッケージ

リードタイプの実装性を残し小型化を実現
US20 : 4.0x5.25mm、0.5mmピッチ



TSDIP(Thin Shrink DIP) フロー対応可

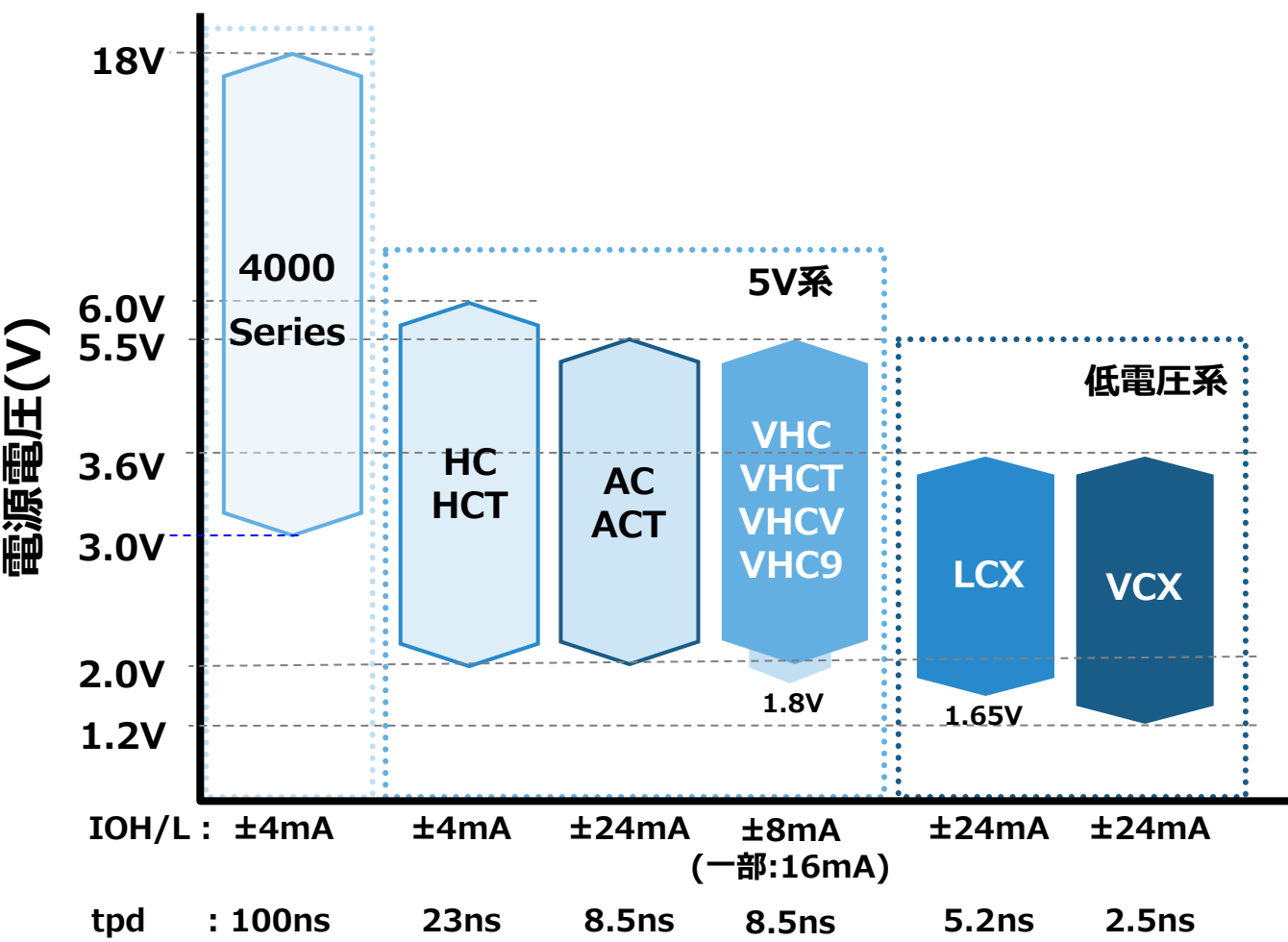
リード挿入パッケージの小型化・低背化を実現
TSDIP20 : 7.62x19.1mm、1.27mmピッチ



対DIP20比較
面積 : 24%削減
高さ : 2mm削減

CMOSロジックIC 使用電圧と機能ラインアップ

シリーズ別使用電圧範囲



各シリーズの機能別ラインアップ数

	4000	HC HCT	AC ACT	VHC VHCT	LCX	VCX
Gate	14	26	18	39	15	8
Buffer Transceiver	9	75	50	98	39	23
Flip Flop Latch Register	6	32	17	54	18	2
Counter	8	9	6	15	—	—
Decoder	2	8	3	12	3	2
Switch Multiplexer	12	34	—	18	6	4
Multivibrator	2	9	—	6	—	—

CMOSロジックIC 各シリーズの特長

シリーズ		4000 Series	HC Series	AC Series	VHC Series	LCX Series	VCX Series
基本仕様	電源電圧	3.0～18V	2.0～6.0V	2.0～5.5V	2.0～5.5V	1.65～3.6V	1.2～3.6V
	動作周波数 (計算値)	～10MHz @V _{DD} =5.0 V	～40MHz @V _{CC} =4.5 V	～90MHz @V _{CC} =5.0 V	～90MHz @V _{CC} =5.0 V	～120MHz @V _{CC} =3.0 V	～380MHz @V _{CC} =3.0V
	駆動能力 (出力電流)	±0.51mA @V _{DD} =5.0V	±4mA @V _{CC} =4.5V	±24mA @V _{CC} =4.5V	±8mA @V _{CC} =4.5V	±24mA @V _{CC} =3.0V	±24mA @V _{CC} =3.0V
機能	入力トレラント	—	—	—	○	○	○
	出力パワーダウン プロテクション	—	—	—	△	○	○
パッケージ	DIP(Suffix:P)	○	○	○	△	—	—
	SOIC(Suffix:D)	—	●	—	—	—	—
	SOP(Suffix:F)	○	○	○	○	○	—
	TSSOP(Suffix:FT)	△	▲	▲	●	▲	●
	US(Suffix:FK)	—	—	—	○	○	○

※表内の特性は4001、244ファンクションでの参考値です。

○：シリーズ全体でラインアップ △：一部品種のみラインアップ ●▲：125℃動作保証

VHCシリーズは高速化と低ノイズ性能を両立させ、5V軽負荷の条件では最も高速動作を実現し、様々なご要望に合わせた製品をラインアップしています

CMOSロジックIC 74VHCV製品のご紹介

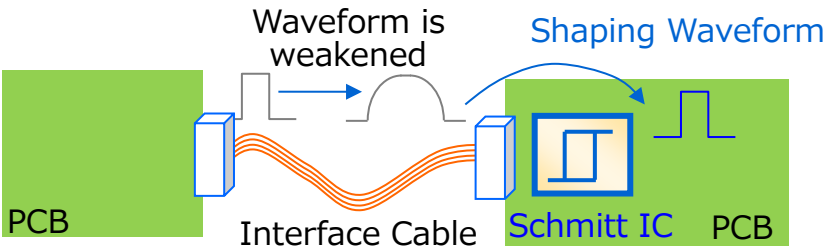
ノイズ耐性Up、高負荷対応、他社74LV-A互換製品

【特長】

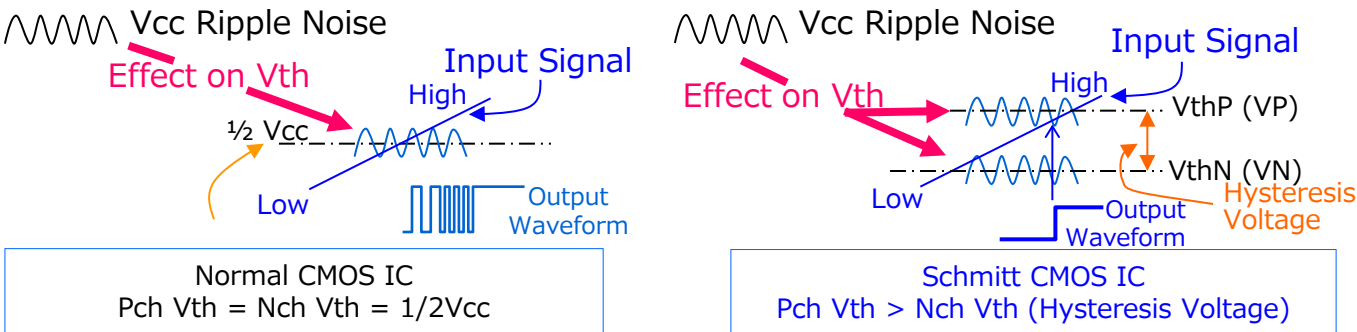
- 1 : 入出力にトレラント機能追加
- 2 : 全入力にシュミットトリガ機能追加
- 3 : VCC動作電圧の拡大
- 4 : 高速動作の実現
- 5 : 出力バッファ能力の拡張
- 6 : TSSOPB、USパッケージ搭載

	東芝74VHC	他社74LV-A	東芝74VHCV
代 表 品 名	74VHC240	74LV240A	74VHCV240
入 カ ト レ ラ ン ト 機 能	○	○	○
出力パワーダウンプロテクション	×	○	○
ス ロ ー 信 号 入 力 特 性	20ns/V@5.0V	20ns/V@5.0V	1ms/V@5.0V
動 作 電 源 電 圧	2.0~5.5V	2.0~5.5V	1.8~5.5V
高 速 動 作	8.5ns@4.5V	8.5ns@4.5V	8.5ns@4.5V
出 力 電 流	8mA@4.5V	16mA@4.5V	16mA@4.5V

スロー入力への応用例



電源リップルノイズへの応用例



産業機器やアミューズメント機器など、複数の基板が散在して配線が長いアプリケーションに最適です

CMOSロジックIC 74VHC9製品のご紹介

ノイズ耐性向上、パターンレイアウトを容易にする入出力ピンの平行配置

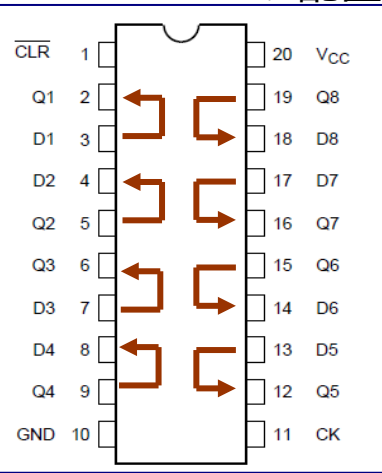
【特長】

- 1 : 全入力にシュミットトリガ機能追加
- 2 : レイアウトを意識したオリジナルピン配置
- 3 : DIP、TSSOPB、USパッケージ搭載

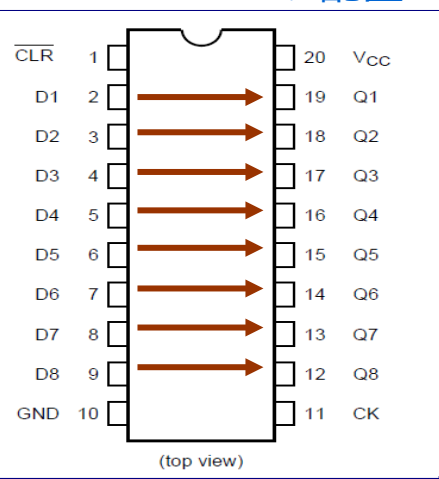
	東芝74VHC	東芝74VHCV
代 表 品 名	74VHC273	74VHC9273
シュミットトリガ入力	14/132製品のみ	全品種
ピン配置	74シリーズ準拠	オリジナル
搭載パッケージ	SOP/TSSOP/US	DIP/TSSOP/US

8Bit D-Type Flip Flopの例

74VHC273のピン配置

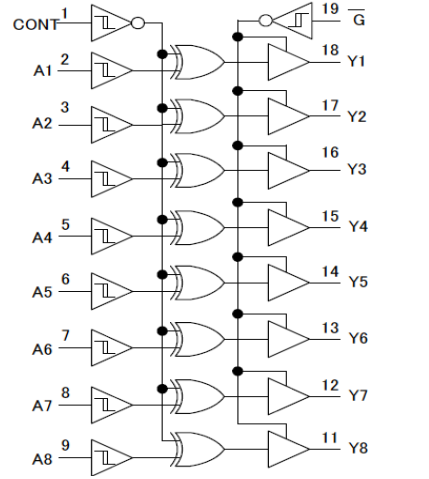


74VHC9273のピン配置



8bit Bufferの例

74VHC9541の回路構成



74VHC541からの変更点

- ・全入力端子にシュミットトリガ機能追加
- ・/G1端子をCONT端子に変更し Buffer or Inverterの選択が可能

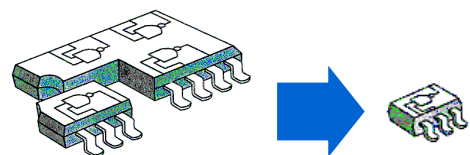
Inputs			Outputs
\overline{G}	CONT	An	Yn
H	X	X	Z
L	L	L	H
L	L	H	L
L	H	L	L
L	H	H	H

X : Don't care

Z : High impedance

アミューズメント機器など、ロジック製品を多数使用するアプリケーションに最適です

ワンゲートロジック 各シリーズの概要




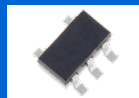


ワンゲートロジックIC(L-MOS)は、通常 4 ～ 6 回路で構成される
CMOSロジックの一部を小型パッケージに搭載



Series Name	生産開始時期				
	1980年代	1990年代	2000年代	2010年代	2020年代
TC4S/W Series Standard					
TC7S/W Series High speed					
TC7SH/WH/SET Series Very High speed					
TC7SZ/PZ/WZ Series Super High speed					
7UL Series Ultra low voltage					

ワンゲートロジック パッケージラインアップ

5pin、6pin 標準パッケージ

パッケージ サイズ情報	 ESV (SOT-553)	 USV (SOT-353)	 US6 (SOT-363)	 SMV (SOT-25)
サイズ(mm)	1.6 x 1.6	2.0 x 2.1	2.0 x 2.1	2.9 x 2.8
ピンピッチ(mm)	0.5	0.65	0.65	0.95
面積(mm ²)	2.56	4.2	4.2	8.12

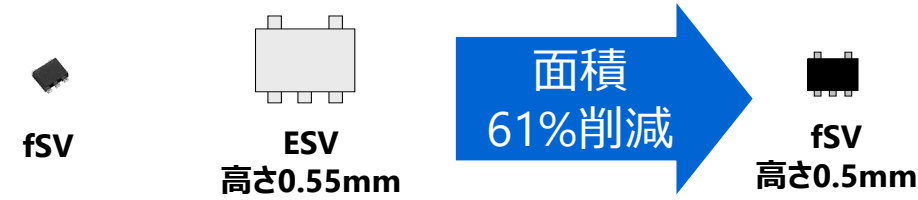
8pin 標準パッケージ

パッケージ サイズ情報	 US8 (SOT-765)	 SM8 (SOT-505)
サイズ(mm)	2.0 x 3.1	2.9 x 4.0
ピンピッチ(mm)	0.5	0.65
面積(mm ²)	6.2	11.6

東芝オリジナルパッケージ

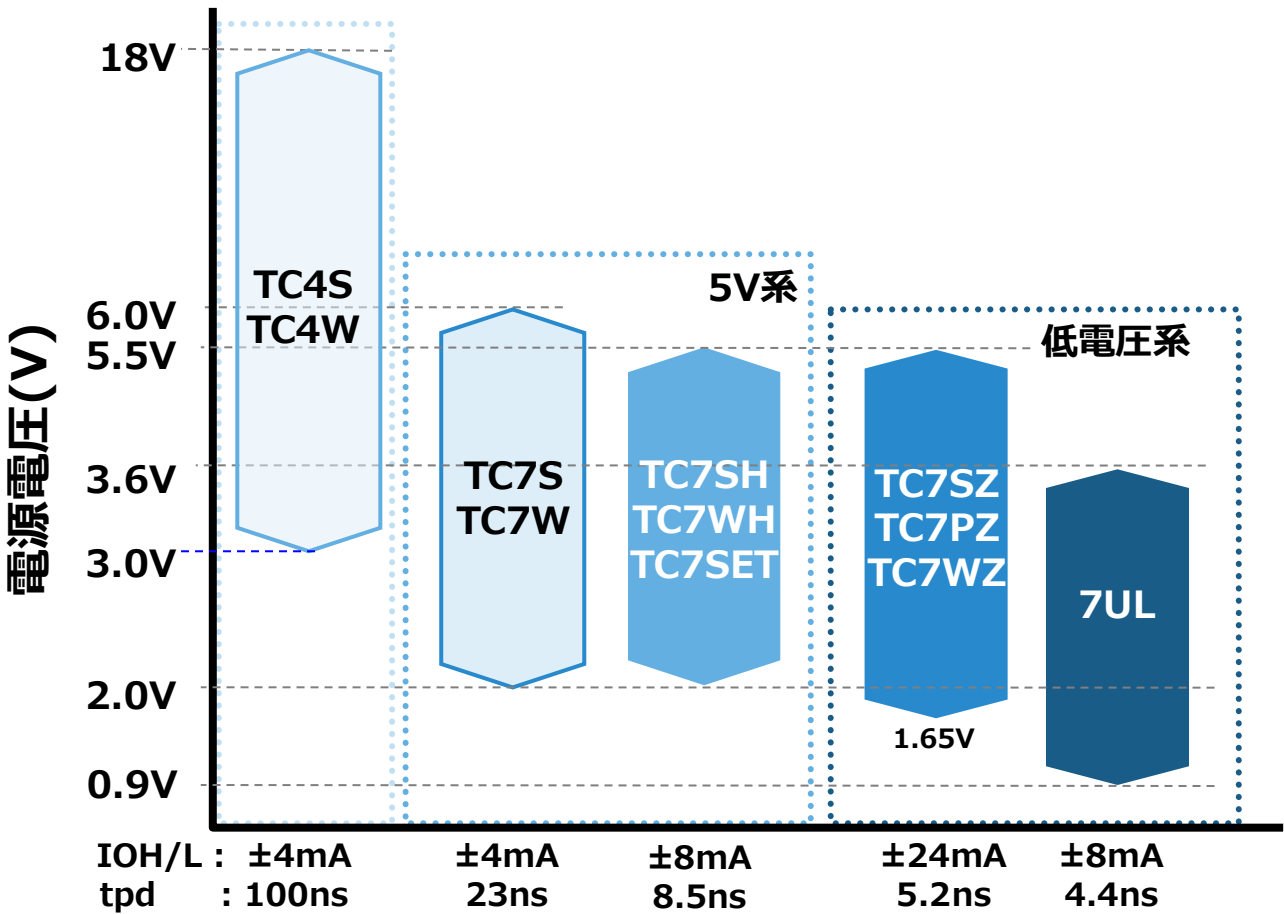
fSV(SOT-953)

リードタイプパッケージの超小型化・低背化を実現
fSV : 1.0 x 1.0mm、0.35mmピッチ、高さ0.5mm



ワンゲートロジック 使用電圧と機能ラインアップ

シリーズ別使用電圧範囲



各シリーズの機能別ラインアップ数

	4S 4W	7S 7W	7SH 7WH 7SET	7SZ 7PZ 7WZ	7UL
Gate Buffer	1	32	68	90	61
Flip Flop	—	2	2	2	—
Switch Multiplexer	4	6	2	—	—

※ 製品のラインアップ数は
新製品追加等により変化いたします。

ワンゲートロジック 各シリーズの特長

シリーズ		TC4S/4W Series	TC7S/7W Series	TC7SH/WH/SET Series	TC7SZ/PZ/WZ Series	7UL Series
基本仕様	電源電圧	3.0~18V	2.0~6.0V	2.0~5.5V	1.65~5.5V	0.9~3.6V
	動作周波数 (計算値)	~10MHz @V _{DD} =15.0 V	~25MHz @V _{CC} =4.5 V	~60MHz @V _{CC} =5.0 V	~80MHz @V _{CC} =3.0 V	~160MHz @V _{CC} =3.0V
	駆動能力 (出力電流)	±4.0mA @V _{DD} =15.0V	±4mA @V _{CC} =4.5V	±8mA @V _{CC} =4.5V	±24mA @V _{CC} =3.0V	±8mA @V _{CC} =3.0V
機能	入カトレラント	—	—	○	○	○
	出力パワーダウン プロテクション	—	—	△	△	○
パッケージ	XSON6(Suffix:NX)	—	—	—	—	●
	fSV(Suffix:FS)	—	—	—	●	●
	ESV(Suffix:FE)	—	—	—	●	—
	USV・6(Suffix:FU)	△	○	●	●	●
	US8(Suffix:FK)	—	△	●	●	●
	SMV(Suffix:F)	△	○	●	●	—
	SM8(Suffix:FU)	△	○	●	●	—

※表内の特性は代表ファンクションでの参考値です。

○：シリーズ全体でラインアップ △：一部品種のみラインアップ ●：125℃動作保証

TC7SZシリーズは幅広い電圧範囲と豊富なパッケージでラインアップ
新たに低電圧システムをサポートする7ULシリーズを展開中

ワンゲートロジック 7ULシリーズのご紹介

低電圧システムをサポートする電圧レベル変換対応ロジック

【特長】

7ULxGシリーズ: 低電圧動作

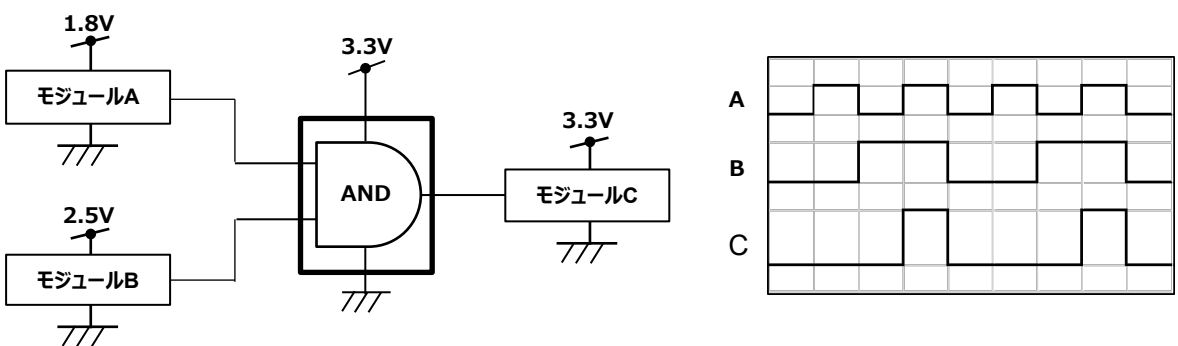
- ・最小0.9Vシステムで使用可能
- ・3.6V入力トレラント機能で電圧レベルダウンが可能

7ULxTシリーズ: レベルシフトタイプ

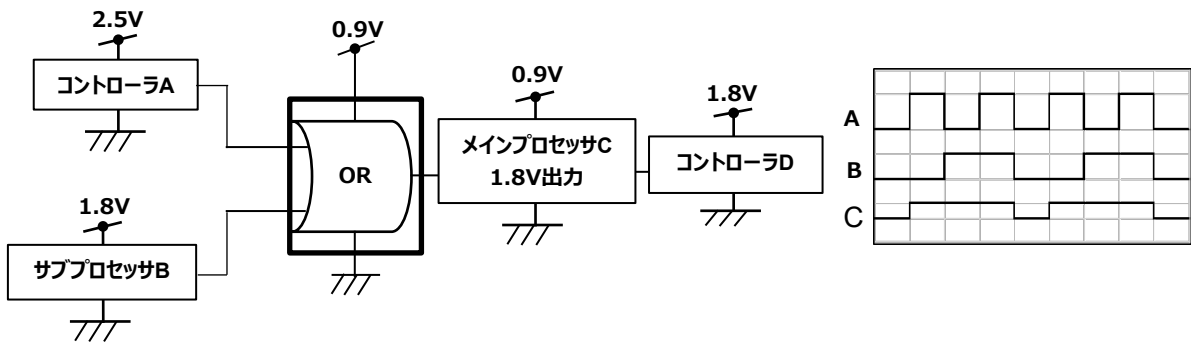
- ・入力しきい値を下げたことで電圧レベルアップが可能
- ・レベル変換と論理変換を1デバイスで実現できる為、部品点数削減に貢献

	7ULxG	7ULxT
動作電源電圧	0.9~3.6V	2.3~3.6V
高レベル入力しきい値電圧	2.0V (VCC=3.3V)	1.2V (VCC=3.3V)
入力トレラント機能	○	○
出力パワーダウンプロテクション	○	○
高速動作	2.3ns	3.6ns
出力電流	±8mA	±8mA

7UL1T08FU(AND)の使用例



7UL1G32FU(OR)の使用例



05

まとめ



CMOSロジックICのご要求は“東芝”にお任せください！

①国内唯一の総合

CMOSロジックメーカー

CMOSロジックIC～ワンゲートロジックIC
パッケージも小型から多ピンまで幅広くサポート

②品質・信頼性向上に努めます

ISO9001/IATF16949に積極的に取り組み、
お客様の要求に応えていきます。

CMOSロジックICと言えば
東芝！

③長期安定供給（BCP対応）

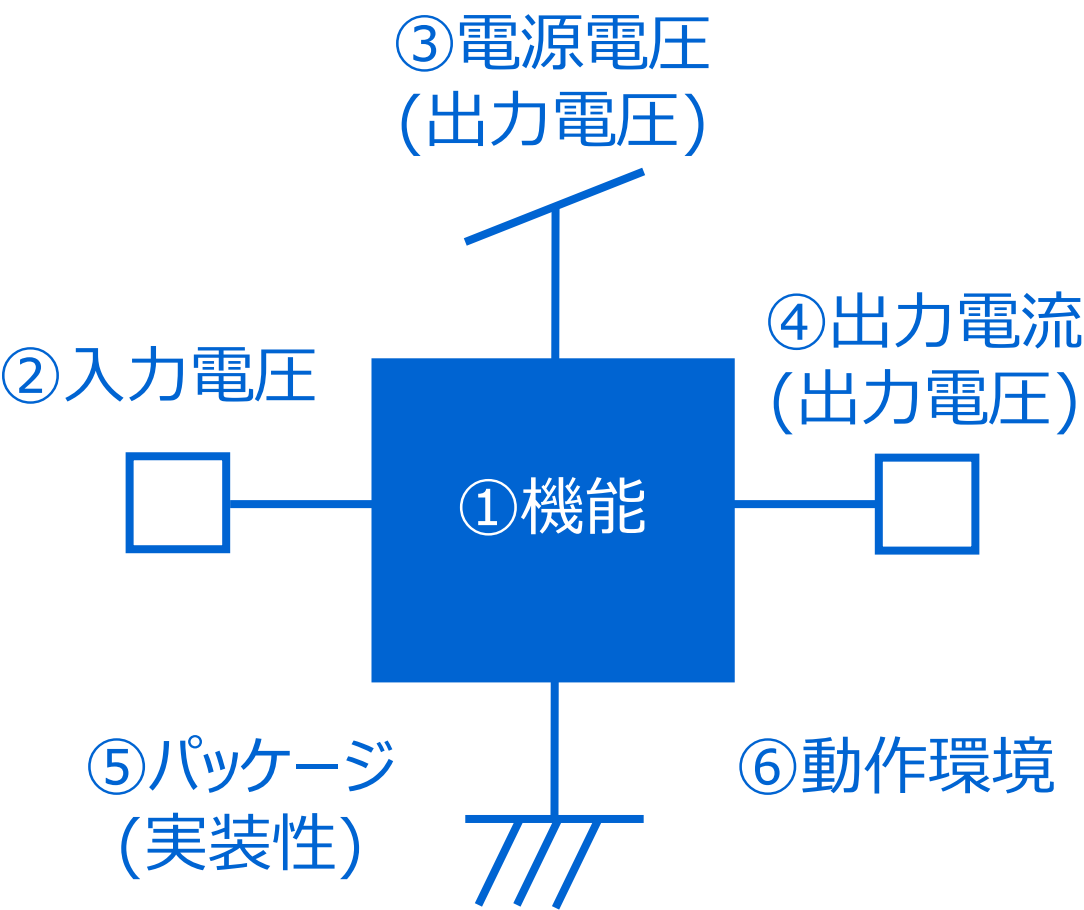
複数の自社工場でBCPにも対応
前工程は大分、加賀
後工程は大分、加賀、直方、東芝タイ

④高い技術力でお客様のWantを実現

お客様のWant/Needを吸い上げ、常に新製品
を供給し続ける技術力
オンラインで24Hサポート(オンラインヘルプデスク)

CMOSロジックICの選び方

欲しい機能と使用する電圧、基板、環境から最適な製品をサポート



No	項目	要求内容
①	機能	ゲート、バッファ、スイッチ、カウンタなど種類と回路数は？
②	入力電圧	前段システムの入力電圧と電源OFF時の状態は？
③	電源電圧	次段システムへの入力電圧は何V？
④	出力電流	負荷容量や配線容量値、電源OFF時の動作状態は？
⑤	パッケージ	実装条件、スペース、高さは？
⑥	動作環境	動作温度、動作周波数は？

ご清聴ありがとうございました

* 社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。