

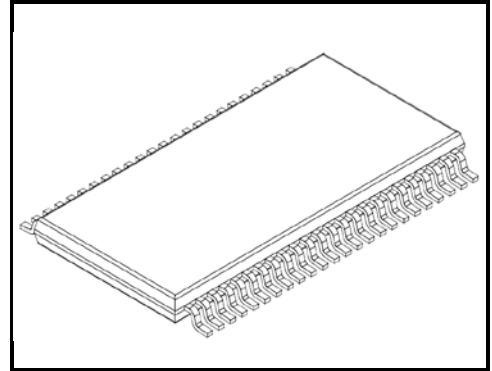
東芝 Bi-CMOS 形リニア集積回路 シリコン モノリシック

# TB9044AFNG

## DCDC Convertor & Multi Output Regulator

TB9044AFNG は、車載用のシステム電源で、DCDC コンバータとシリーズ電源、3つのトラック電源を内蔵した、マルチ出力電源 IC です。DCDC 電源による高効率とシリーズ電源による低ノイズ出力を両立しています。

電源の異常や MCU の異常に対する豊富な監視機能を内蔵しており、さらに監視状態を SPI 通信により外部システムに伝達することが可能です。



HTSSOP48-P-300-0.50

質量: 204.6mg (標準)

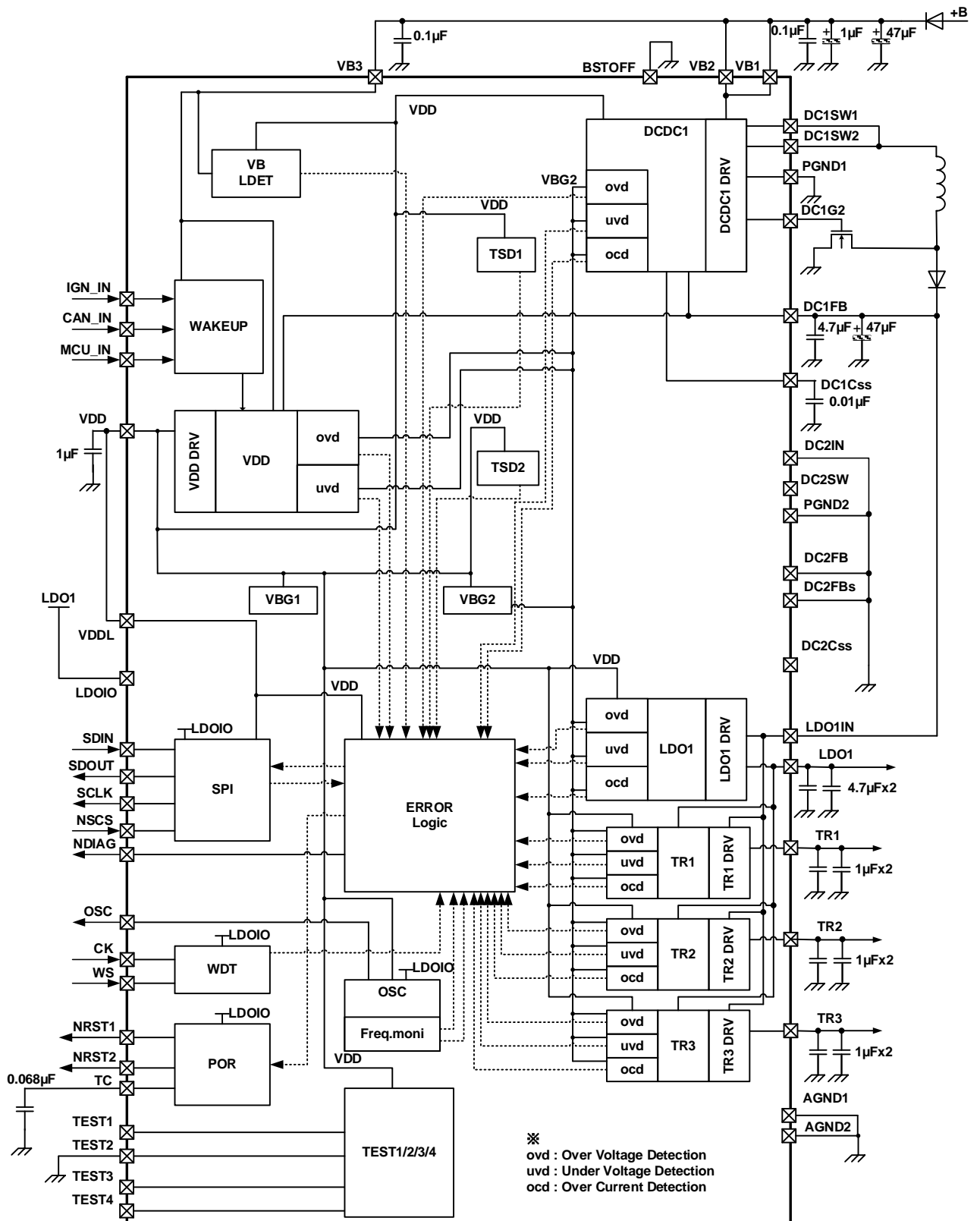
### 1 特長

- DCDC コンバータ
  - DCDC1:出力内蔵同期整流昇降圧 6V
- 出力内蔵シリーズ電源 4 回路
  - LDO1:出力電圧 5.0V
  - TR1~3 出力電圧 LDO1 と同調電圧(3ch)
- 出力電圧監視&リセット出力
  - 高電圧&低電圧&過電流監視
  - パワーオンリセット(出力端子は 2 系統)
  - ウォッチドッグタイマ
- SPI 通信内蔵
  - 電源機能の各種異常の通知信号出力。
- 基準電圧回路 2 系統(主機能と監視機能)内蔵
- 発振回路内蔵
- 発振回路の周波数監視内蔵
- Analog BIST 内蔵
- Logic BIST 内蔵
- 動作温度範囲: -40 ~ 125 °C
- パッケージ: HTSSOP48-P-300-0.50
- AEC-Q100 適合
- TM-SIL™
  - ISO 26262 の ASIL-D に準拠した開発
  - セーフティマニュアルや安全分析のレポート
  - 機能冗長および ABIST と LBIST 内蔵
  - CRC チェックによる SPI インターフェイス

1.1

包装箱ラベルに” [[G]]/RoHS COMPATIBLE”、” [[G]]/RoHS [[Chemical symbol(s) of controlled substance(s)]”、” RoHS COMPATIBLE” または” RoHS COMPATIBLE, [[Chemical symbol(s) of controlled substance(s)]>MCV” と記載があれば、本製品はその記載の意味において欧州 RoHS 指令(2011 / 65 / EU)対応品です。

### 2 ブロック図

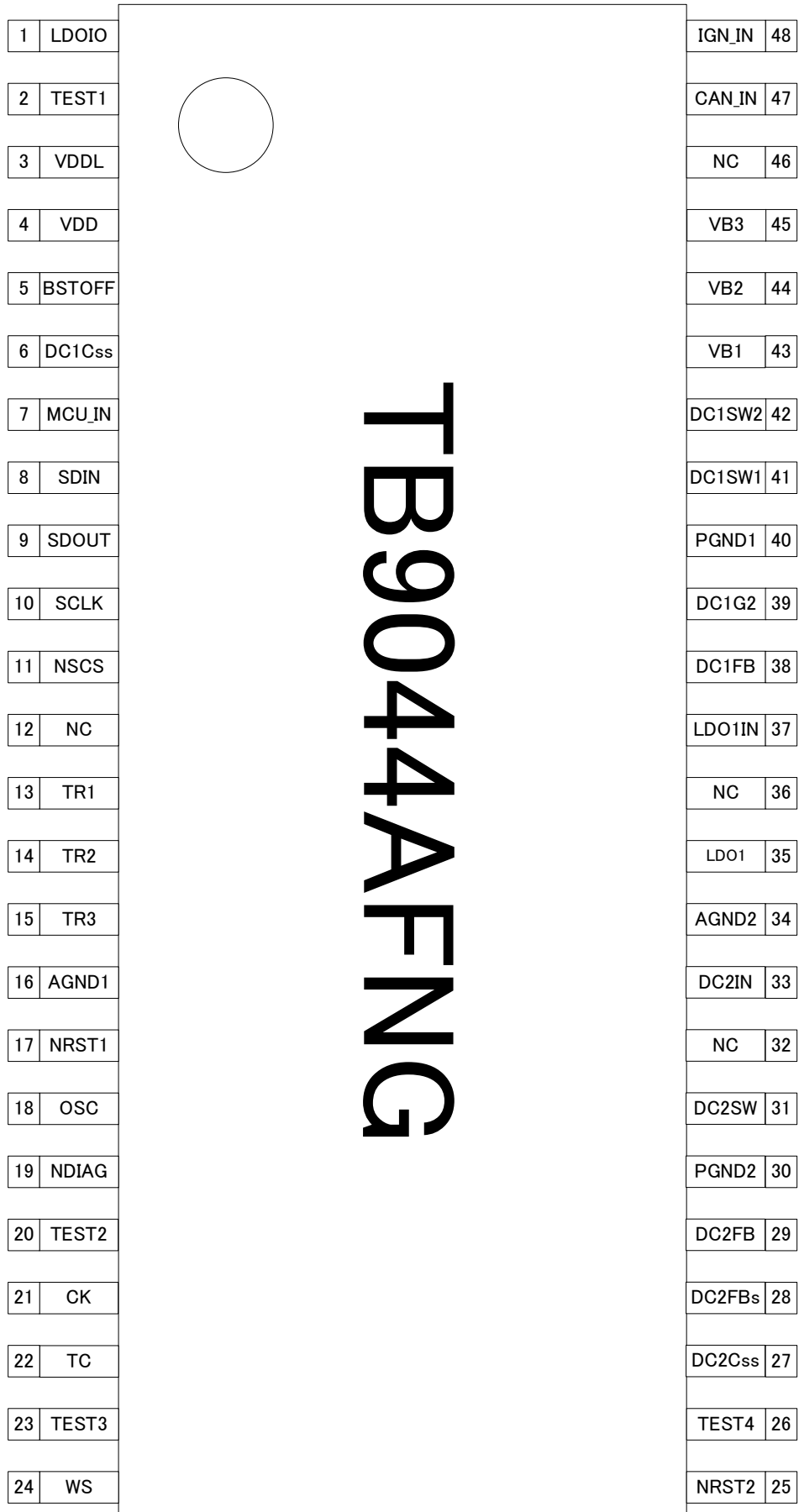


## 3 端子説明

No.	端子名称	I/O	機能	構成	Pull-up/down			備考
1	LDOIO	I	MCUI/F 端子のプルアップ電源及び IO バッファ用の接続端子	—	—	—	LDO1 に接続して下さい。	
2	TEST1	I	テスト用端子	BIP	—	—	本端子はオープンとして下さい。	
3	VDDL	I	ロジック電源入力端子	—	—	—	VDD と接続して下さい。	
4	VDD	O	内部回路用電源 VDD の出力端子	DMOS	—	—	—	
5	BSTOFF	I	昇降圧モード/降圧モード切替端子	CMOS	PD	50kΩ	AGND と接続は昇降圧モード、VDD と接続は降圧モード	
6	DC1C <sub>ss</sub>	I/O	DCDC1 のソフトスタートの時間設定端子	CMOS	—	—	—	
7	MCU_IN	I	マイコンからのウェイクアップ信号入力端子	CMOS	PD	100kΩ	—	
8	SDIN	I	SPI のシリアルデータ入力端子	CMOS	PD	50kΩ	—	
9	SDOUT	O	SPI のシリアルデータ出力端子	CMOS	—	—	—	
10	SCLK	I	SPI のクロック入力端子	CMOS	PD	50kΩ	—	
11	NSCS	I	SPI のチップセレクト端子	CMOS	PU	50kΩ	LDOIO に IC 内部で Pullup されています。	
12	NC	-	ノンコネクション端子	—	—	—	本端子はオープンとして下さい。	
13	TR1	O	トラッカー出力 1	DMOS	—	—	—	
14	TR2	O	トラッカー出力 2	DMOS	—	—	—	
15	TR3	O	トラッカー出力 3	DMOS	—	—	—	
16	AGND1	-	GND	—	—	—	—	
17	NRST1	O	リセット信号出力端子 1(MCU 用)	O.D.	PU	4.7kΩ	LDOIO に IC 内部で Pullup されています。	
18	OSC	O	クロック出力	CMOS	—	—	—	
19	NDIAG	O	エラー情報発生フラグ信号の出力端子	O.D.	PU	4.7kΩ	LDOIO に IC 内部で Pullup されています。	
20	TEST2	I	テスト用端子	CMOS	PD	50kΩ	GND に接続して下さい。	
21	CK	I	ウォッチドッグクロック入力端子	CMOS	PD	50kΩ	—	
22	TC	I/O	リセットタイマのタイマ時間設定コンデンサ端子	CMOS	—	—	—	
23	TEST3	O	テスト用端子	CMOS	—	—	本端子はオープンとして下さい。	
24	WS	I	ウォッチドッグ機能 ON/OFF 切り替え端子	CMOS	PD	50kΩ	L 入力=機能 ON、H 入力=機能 OFF	
25	NRST2	O	リセット信号出力端子 2(ドライバ用)	O.D.	PU	4.7kΩ	LDOIO に IC 内部で Pullup されています。	
26	TEST4	O	テスト用端子	CMOS	—	—	本端子はオープンとして下さい。	
27	DC2C <sub>ss</sub>	—	—	—	—	—	本端子はオープンとして下さい。	
28	DC2FBs	—	—	—	—	—	GND に接続して下さい。	
29	DC2FB	—	—	—	—	—	GND に接続して下さい。	
30	PGND2	—	—	—	—	—	GND に接続して下さい。	
31	DC2SW	—	—	—	—	—	本端子はオープンとして下さい。	
32	NC	-	ノンコネクション端子	—	—	—	本端子はオープンとして下さい。	
33	DC2IN	I	DCDC2 の入力端子	—	—	—	GND に接続して下さい。	
34	AGND2	-	GND	—	—	—	—	
35	LDO1	O	シリーズ電源 LDO1 の出力端子	CMOS	—	—	—	
36	NC	-	ノンコネクション端子	—	—	—	本端子はオープンとして下さい。	
37	LDO1IN	I	シリーズ電源 LDO1 の入力端子	—	—	—	—	

No.	端子名称	I/O	機能	構成	Pull-up/down		備考
38	DC1FB	I	DCDC1 の出力電圧フィードバック検出端子	DMOS	—	—	—
39	DC1G2	O	DCDC1 の GATE 駆動端子	DMOS	—	—	昇圧モードを使用しない場合にはオープンとしてください。
40	PGND1	-	DCDC1 の GND 端子	—	—	—	GND に接続して下さい。
41	DC1SW1	O	DCDC1 のスイッチング出力端子 1	DMOS	—	—	DC1SW2 とショートして下さい。
42	DC1SW2	O	DCDC1 のスイッチング出力端子 2	DMOS	—	—	DC1SW1 とショートして下さい。
43	VB1	I	電源電圧入力端子 1	—	—	—	—
44	VB2	I	電源電圧入力端子 2	—	—	—	—
45	VB3	I	電源電圧入力端子 3	—	—	—	—
46	NC	-	ノンコネクション端子	—	—	—	本端子はオープンとしてください。
47	CAN_IN	I	CAN からのウェイクアップ信号	DMOS	PD	250kΩ	—
48	IGN_IN	I	IGN からのウェイクアップ信号入力端子	DMOS	PD	250kΩ	—

4 端子配置图



### 5 機能説明

※この章のブロック図の一部の機能ブロック、回路、または定数ラベルは、わかりやすくするために省略または簡略化されている場合があります。

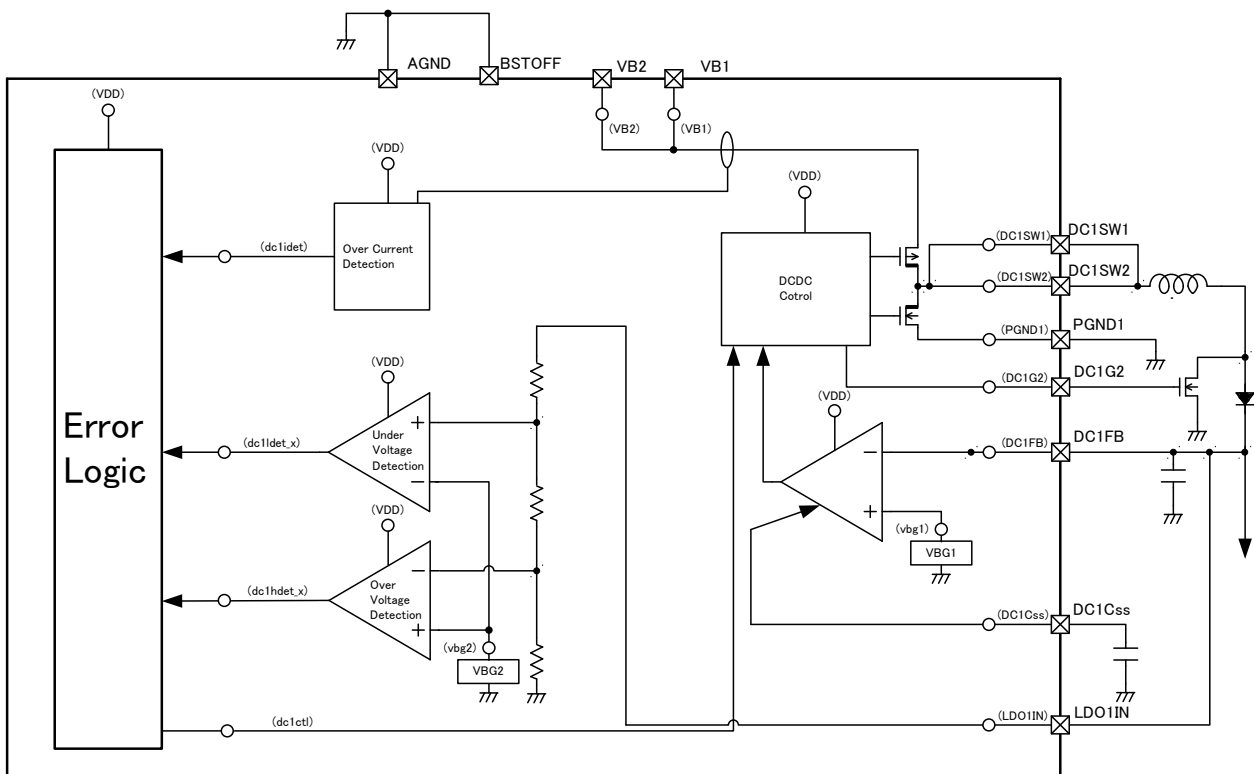
#### 5.1 DCDC コンバータ

##### DCDC1

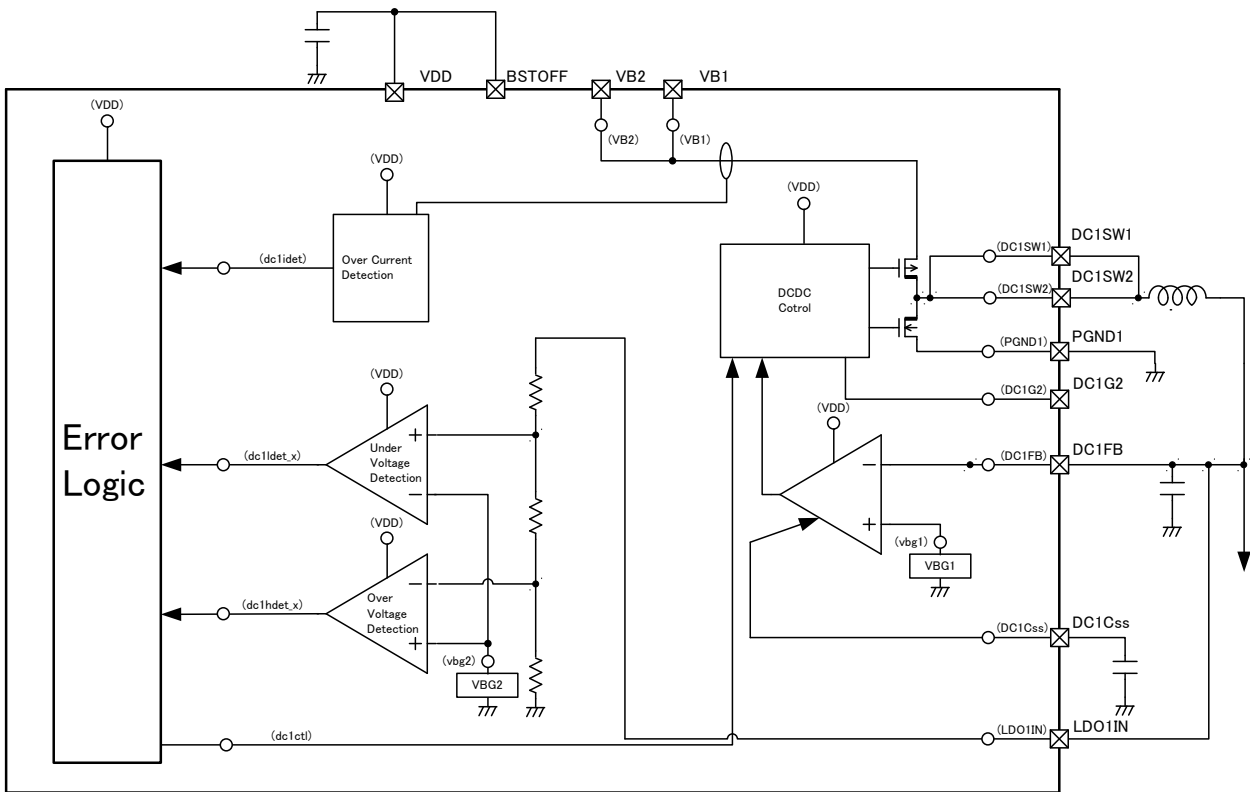
入力電圧 VB1/2、出力電圧 6 V の昇降圧式 DCDC コンバータで、降圧は出力ドライバ MOS と整流 MOS を内蔵した同期整流方式です。昇圧はドライバ MOS と整流ダイオードを外付けとしたダイオード整流方式です。

- ◇ スイッチング周波数 400 kHz(typ.)です。
- ◇ 過電流検出、高電圧検出、低電圧検出解除機能を内蔵しています。
- ◇ 位相補償コンデンサを内蔵しています。
- ◇ 端子 DC1C<sub>ss</sub> に接続されるコンデンサによって電圧立ち上がり時間の調整が可能です。
- ◇ 降圧式の DCDC コンバータとしても使用するために BSTOFF=VDD として下さい。
- ◇ 降圧モード設定をすることで(設定方法は BSTOFF=VDD)、降圧式の DCDC コンバータとしても使用可能です。IC 動作中に昇降圧モード/降圧モードの切替は実施しないでください。

##### 昇降圧式 DCDC コンバータ使用時



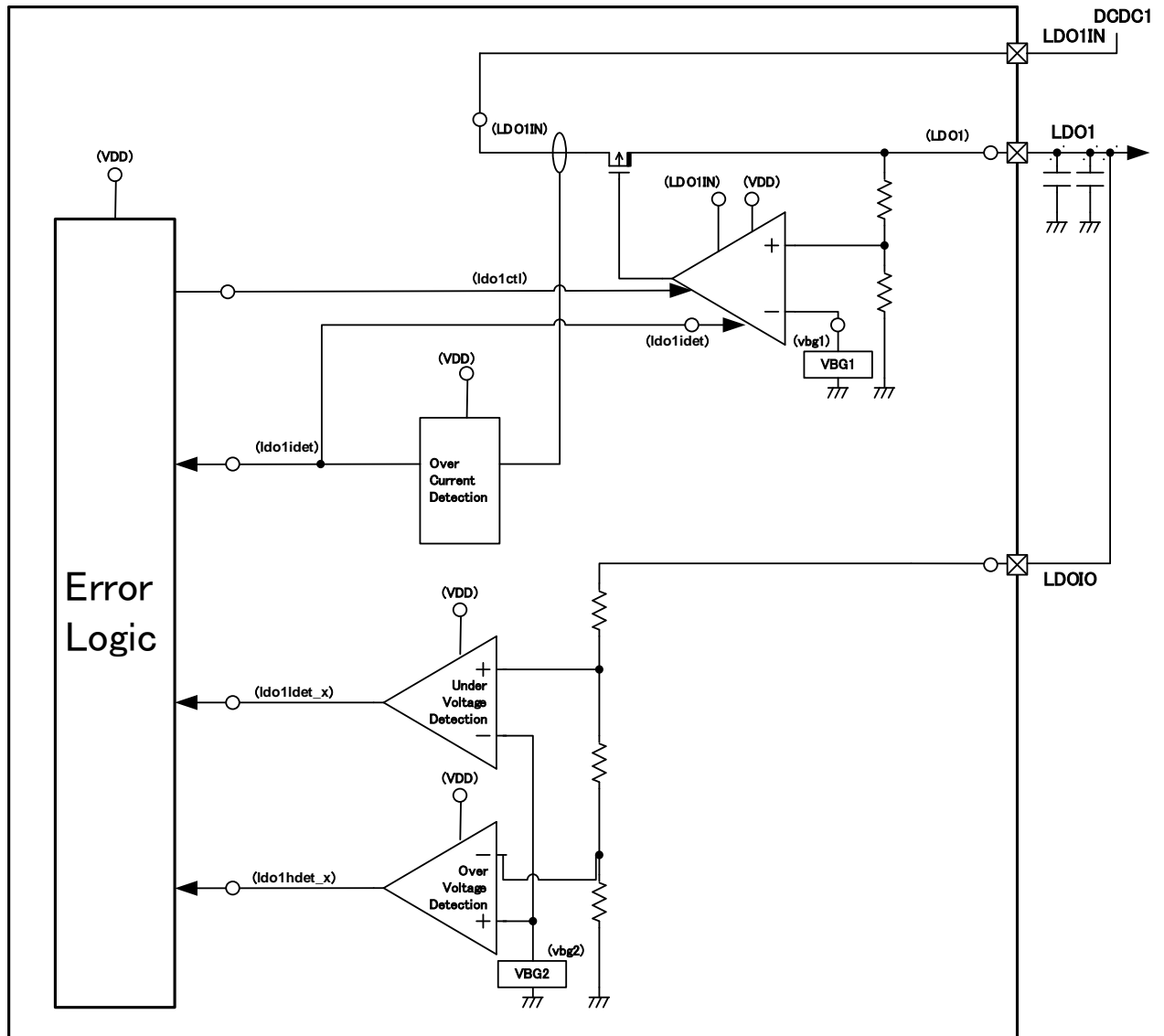
### 降压式 DCDC コンバータ使用時



### 5.2 シリーズ電源

#### LDO1

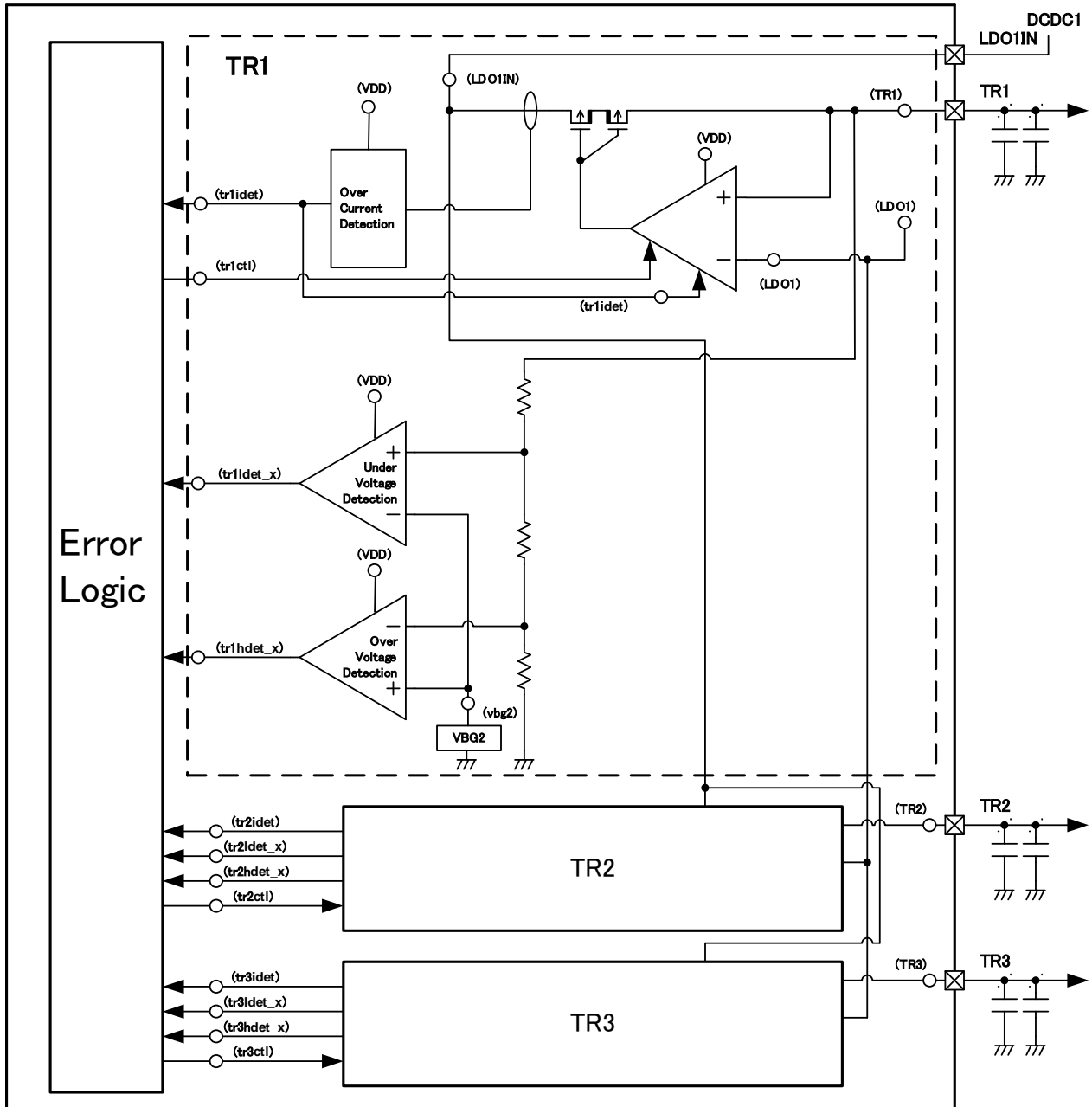
- 出力ドライバ MOS を内蔵したシリーズ電源です。
- 入力電圧は DCDC コンバータ 1 の出力 6V を使用してください。
- 出力電圧は  $5V \pm 0.1V$ 、出力電流は 400mA(max.) です。
- 過電流検出、高電圧検出、低電圧検出機能を内蔵しています。(消費電流は、許容損失と発熱を考慮して設定して下さい。)
- 位相補償コンデンサ内蔵しています。





### TR1、TR2、TR3

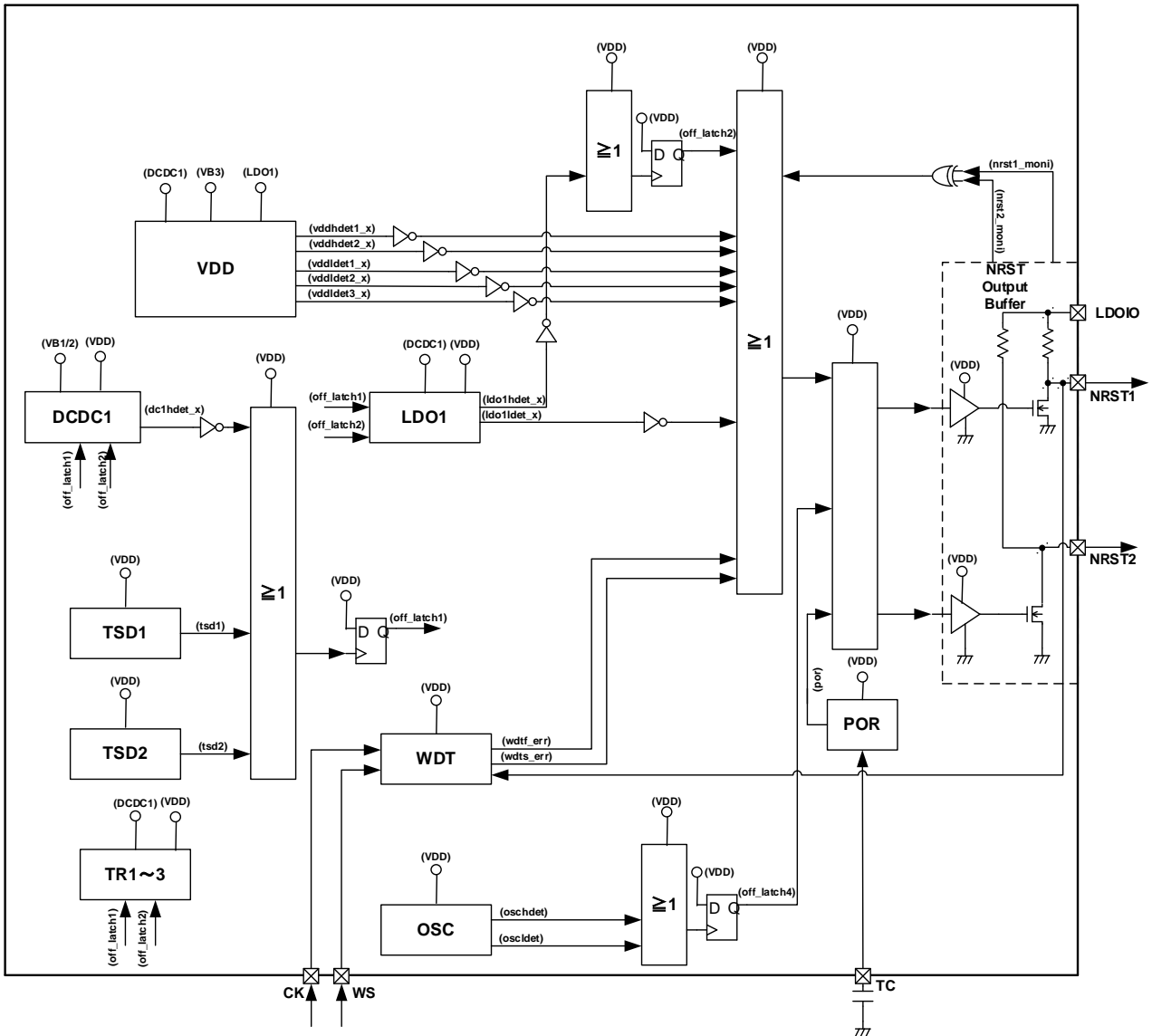
- 出カドライバ MOS を内蔵したトラッカー電源です。
- 出力電圧は LDO1 と連動します。
- 出力電流は TR1、TR2、TR3 が 100mA(max.)です。
- 過電流検出(TR1、TR2、TR3 共に 100mA(min.)、高電圧検出機能(TR1、TR2、TR3)、低電圧検出機能(TR1、TR2、TR3)を内蔵しています。(消費電流は、許容損失と発熱を考慮して設定して下さい。)
- SPI 通信にて TR1、TR2、TR3 は独立にオフすることが可能です。



## 5.3 異常検出機能

異常検出機能は以下の通りに内蔵しています。。

異常検出時のリセット出力系統図



### 電源動作マトリクス(レジスタ設定は初期値)

※オフラッチの解除は電源入力 VB1,VB2 及び VB3 の再投入か IGN\_IN/CAN\_IN/MCU\_IN 制御による再投入が必要となります。

※「起動時」の定義は各電源の低電圧検出解除まで、それ以降は「起動後(動作中)」とします。

※オフラッチ及びオフ時は出力電圧を積極的に放電抵抗にてディスチャージして、オフします。

※ディスチャージ中に再起動が掛かった場合には、ディスチャージ中でも起動が掛かります。

### ■動作中(レジスタ設定は初期値)

異常検出	電源	VDD	DCDC1	LDO1	TR1~3	NRST1/2	NDIAG
過電流検出	DCDC1	動作継続	過電流検出 オフラッチ	動作継続 ※1	動作継続 ※1	L ※4	L ラッチ
	LDO1	動作継続	動作継続	過電流制限 動作継続 (低下する)	動作継続 ※2	L ※4	L ラッチ
	TR1~3	動作継続	動作継続	動作継続	過電流制限 動作継続 ※3	—	L ラッチ
高電圧検出	VDD	高電圧状態 オフ	オフ	オフ	オフ	L	L ※5
	DCDC1	動作継続	高電圧状態 オフラッチ	オフラッチ	オフラッチ	L ※4	L ラッチ
	LDO1	動作継続	オフラッチ	高電圧状態 オフラッチ	オフラッチ	L	L ラッチ
	TR1~3	動作継続	動作継続	動作継続	高電圧状態 動作継続	—	L ラッチ
低電圧検出	VB3	動作継続	オフ	オフ	オフ	L ※4	L ラッチ
	VDD	低電圧状態	オフ	オフ	オフ	L	L
	DCDC1	動作継続	低電圧状態	動作継続	動作継続	—	—
	LDO1	動作継続	動作継続	低電圧状態	動作継続 ※2	L	L ラッチ
	TR1~3	動作継続	動作継続	動作継続	低電圧状態	—	L ラッチ
過熱検出	—	動作継続	オフラッチ	オフラッチ	オフラッチ	L ※4	L ラッチ
周波数異常	—	動作継続	オフラッチ	オフラッチ	オフラッチ	L	L ラッチ

※1: 動作継続しますが、DCDC1 オフラッチのため出力としては停止します。

※2: 動作継続しますが、LDO1 の動作に追従して低下します。

※3: 動作継続しますが、電流値により出力電圧が低下します。

※4: LDO1 が低電圧検出して、L となります。

※5: 動作中 VDD 高電圧検知すると OFF 動作により低電圧検知も伴うので L ラッチのように見える可能性があります。

■起動時(レジスタ設定は初期値)

異常検出	電源	VDD	DCDC1	LDO1	TR1~3	NRST1/2	NDIAG
過電流検出	DCDC1	通常起動	過電流検出 オフラッチ	起動不可	起動不可	L ※1	L ラッチ
	LDO1	通常起動	通常起動	過電流制限 通常起動	通常起動	—	L ラッチ
		通常起動	通常起動	過電流制限 起動不可	起動不可	L ※1	L ラッチ
	TR1~3	通常起動	通常起動	通常起動	過電流制限 通常起動	—	L ラッチ
		通常起動	通常起動	通常起動	過電流制限 起動不可	—	L ラッチ
高電圧検出	VDD	高電圧状態 オフ	起動不可	起動不可	起動不可	L	L
	DCDC1	通常起動	高電圧状態 オフラッチ	起動不可	起動不可	L ※1	L ラッチ
	LDO1	通常起動	オフラッチ	高電圧状態 オフラッチ	オフラッチ	L	L ラッチ
	TR1~3	通常起動	通常起動	通常起動	高電圧状態 通常起動	—	L ラッチ
低電圧検出	VB3	通常起動	起動不可	起動不可	起動不可	L ※1	L ラッチ
	VDD	低電圧状態	起動不可	起動不可	起動不可	L	L ラッチ
	DCDC1	通常起動	低電圧状態	起動不可	起動不可	—	—
	LDO1	通常起動	通常起動	低電圧状態	低電圧状態	L	L ラッチ
	TR1~3	通常起動	通常起動	通常起動	低電圧状態	—	L ラッチ
過熱検出	—	通常起動	起動不可	起動不可	起動不可	L ※1	L ラッチ
周波数異常	—	通常起動	起動不可	起動不可	起動不可	L	L ラッチ

※1: LDO1 が低電圧検出して、L となります。

## 電源出力の電圧異常検出機能

DCDC1、LDO1、TR1~3、VDDの出力には高電圧検出を内蔵し、VB3、LDO1、TR1~3、VDDの出力には低電圧検出を内蔵します。各検出結果はエラーロジックに入力され、1つでも高電圧または低電圧が検出されると、エラーロジックからNDIAGが出力されます。平常時はNDIAG = H、高電圧または低電圧検出時はNDIAG = Lラッチとなります。

LDO1またはVDDで低電圧検出すると、NRST1/2からリセットを出力(NRST1=NRST2=L)します。

VDDで高電圧検出するとVDD、DCDC1、LDO1、TR1~3がオフし、NRST1/2からリセットを出力(NRST1=NRST2=L)します。

DCDC1で高電圧検出すると、DCDC1及びLDO1、TR1~3をオフラッチします。

LDO1で高電圧検出すると、DCDC1及びLDO1、TR1~3をオフラッチして、NRST1/2からリセットを出力(NRST1=NRST2=L)します。

### 高電圧検出時の動作一覧

監視機能	SPI 設定	設定 bit	動作	初期値	ABIST	レジスタ 書き込み	NRST 1/2	NDIAG
DCDC1	有	0	NDIAG出力のみ	—	○	○	—	Lラッチ
		1	NDIAG出力、DCDC1,LDO1,TR1~3オフラッチ	○	○	○	—	Lラッチ
LDO1	有	0	NDIAG出力のみ	—	○	○	—	Lラッチ
		1	NDIAG及びNRST1/2出力、DCDC1,LDO1,TR1~3オフラッチ	○	○	○	L	Lラッチ
TR1	有	0	NDIAG出力、TR1オフラッチ	—	○	○	—	Lラッチ
		1	NDIAG出力のみ	○	○	○	—	Lラッチ
TR2	有	0	NDIAG出力、TR2オフラッチ	—	○	○	—	Lラッチ
		1	NDIAG出力のみ	○	○	○	—	Lラッチ
TR3	有	0	NDIAG出力、TR3オフラッチ	—	○	○	—	Lラッチ
		1	NDIAG出力のみ	○	○	○	—	Lラッチ
VDD	無	—	NDIAG及びNRST1/2出力、VDD,DCDC1,LDO1,TR1~3オフ	—	—	—	L	L

### 低電圧検出時の動作一覧

監視機能	SPI 設定	設定 bit	動作	初期値	ABIST	レジスタ 書き込み	NRST 1/2	NDIAG
VB3	無	—	NDIAG出力、DCDC1,LDO1,TR1~3オフ	—	○	○	—	Lラッチ
LDO1	無	—	NDIAG及びNRST1/2出力	—	○	○	L	Lラッチ
TR1	無	—	NDIAG出力のみ	—	○	○	—	Lラッチ
TR2	無	—	NDIAG出力のみ	—	○	○	—	Lラッチ
TR3	無	—	NDIAG出力のみ	—	○	○	—	Lラッチ
VDD	無	—	NDIAG及びNRST1/2出力、DCDC1,LDO1,TR1~3オフ	—	—	—	L	L

## 過電流異常検出動作

DCDC1、LDO1、TR1、TR2、TR3 の出力には過電流検出機能を内蔵します。各検出結果はエラーロジックに入力され、1 つでも過電流が検出されると、エラーロジックから NDIAG が出力されます。平常時は NDIAG = “H”、過電流検出時は NDIAG = “L ラッチ”となります。

## DCDC1 の過電流動作

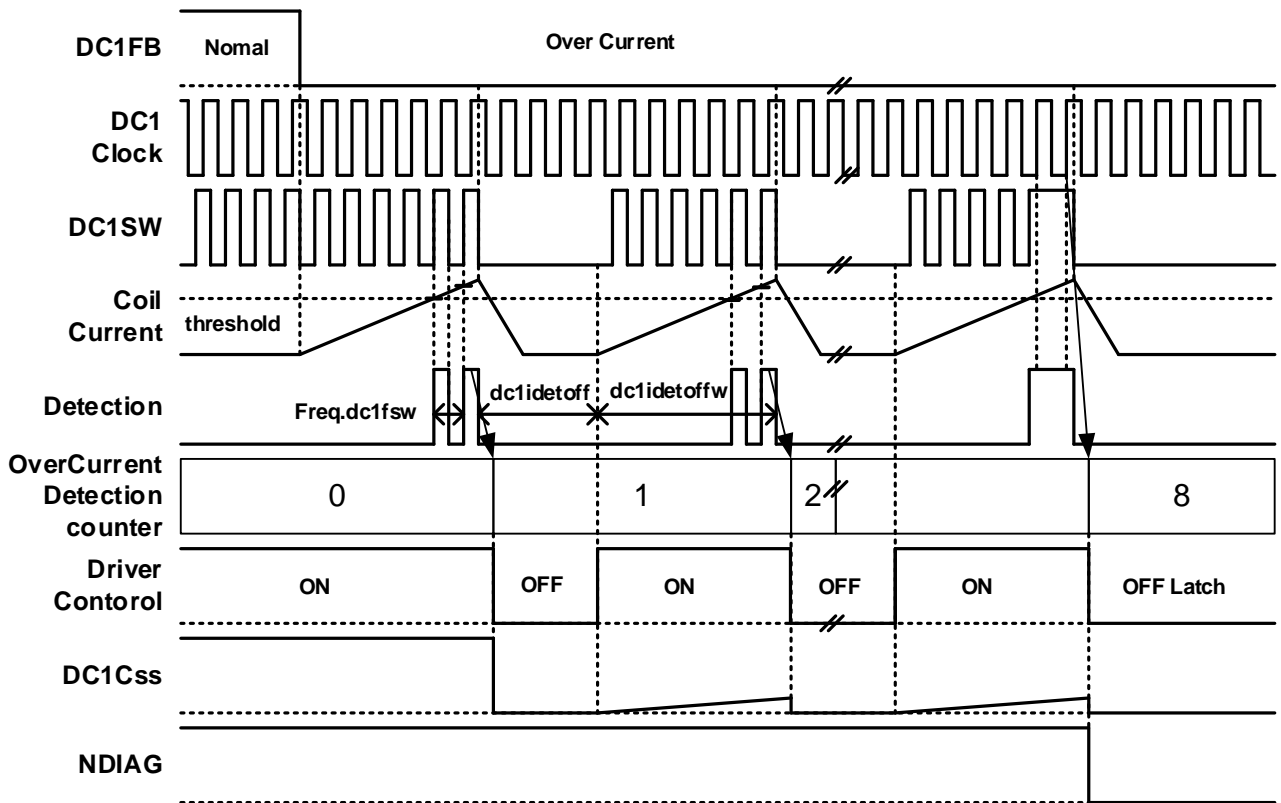
### DCDC1 検出&制御方式

過電流の検出サンプリング周波数  $dc1f_{sw}$  で 2 パルス時間分、過電流を検出した場合には出カドライバ制御 OFF する。このモードを  $Ndc1idetoff(8)$  回繰り返しても過電流状態にある場合には OFF ラッチし DCDC1 電源機能を停止します。過電流検出時はエラーロジックに異常発生 of 情報を出力して、NDIAG を L ラッチにします。

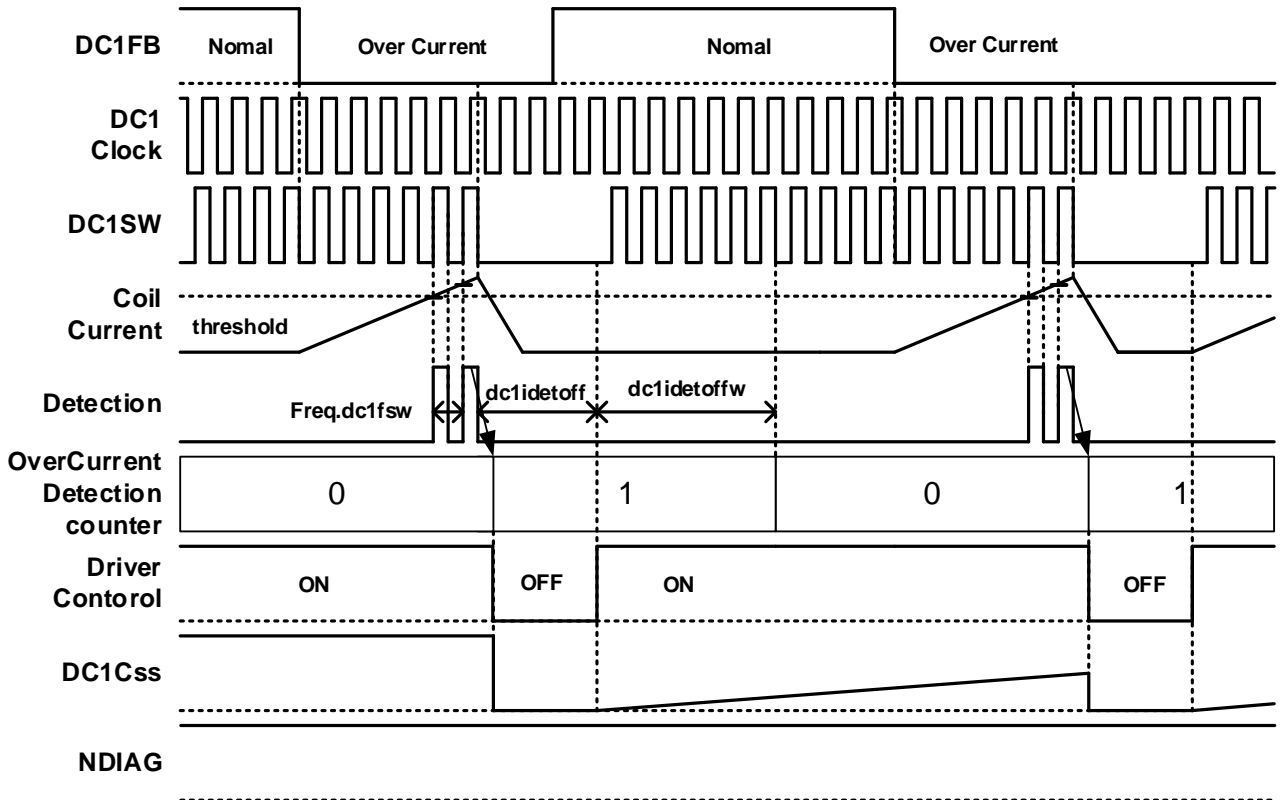
$Tdc1idetoff(typ.2ms)$  間 OFF するモード後に、 $Tdc1idetoffw(最大 2ms)$  間、検出しないと過電流検出のカウンタがリセットされます。

詳細は下表及びタイミングチャートを参照。

## DCDC1 過電流検出時の ON/OFF スwitching 動作(オフラッチ)

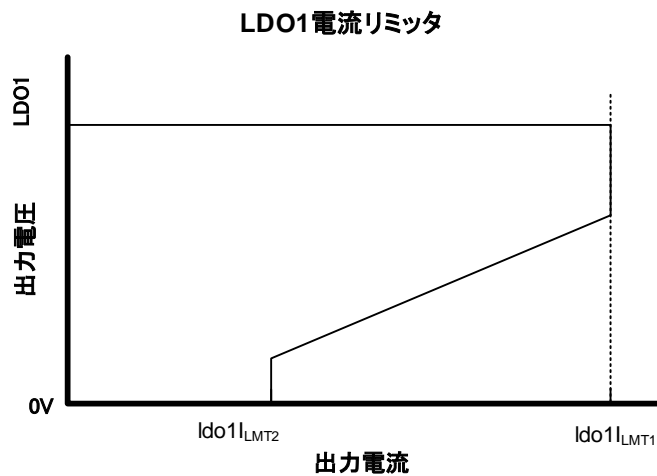


## DCDC1 過電流検出時の ON/OFF スwitching 動作(検出リセット)



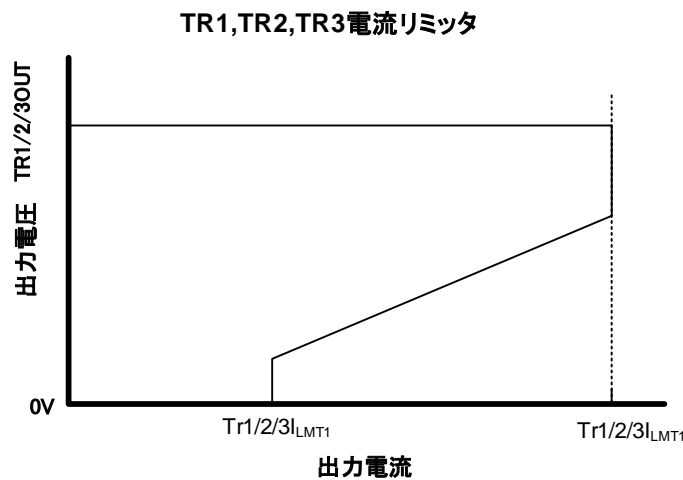
## LDO1 の過電流動作

LDO1 には電流リミッタが内蔵されています。過電流状態になると電流リミッタが動作し、リミッタ動作の信号をエラーロジックに異常発生の情報を出力して、NDIAG を L ラッチにします。詳細は下表を参照。



## TR1、TR2、TR3 の過電流動作

TR1、TR2、TR3 には電流リミッタが内蔵されています。過電流状態になると電流リミッタが動作し、リミッタ動作の信号をエラーロジックに異常発生の情報を出力して、NDIAG を L ラッチにします。詳細は下表を参照。



### 過電流検出値の動作一覧

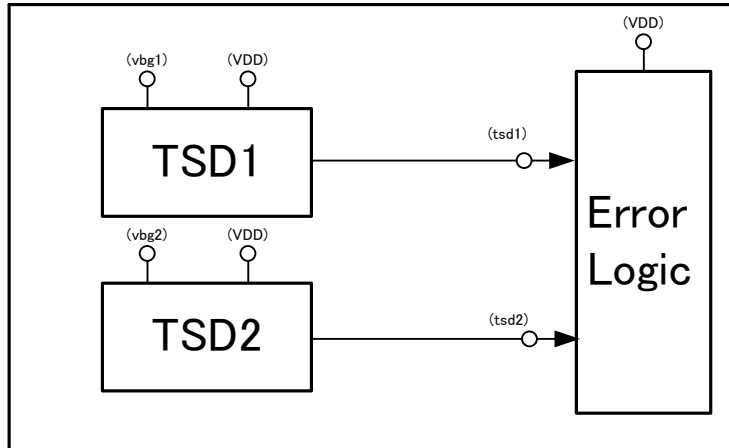
監視機能	SPI 設定	設定 bit	動作	初期値	ABIST	レジスタ書き込み	NDIAG
DCDC1 過電流	有	0	DCDC1 動作継続	—	○	○	L ラッチ
		1	DCDC1 オフラッチ(8 回)	○	○	○	L ラッチ
LDO1 過電流	無	—	LDO1 電流リミッタ	—	○	○	L ラッチ
TR1 過電流	無	—	TR1 電流リミッタ	—	○	○	L ラッチ
TR2 過電流	無	—	TR2 電流リミッタ	—	○	○	L ラッチ
TR3 過電流	無	—	TR3 電流リミッタ	—	○	○	L ラッチ

※TR1/2/3 の過電流検出機能は起動時のみ NRST1 が解除(NRST1=H)されるまでレジスタ書き込みせず、NDIAG=L ラッチとなりません。



## 過熱検出

本製品は過熱検出機能を内蔵しています。ジャンクション温度  $T_j$  が過熱検出温度 TSD1 あるいは TSD2 が 170°C(typ.) 以上になると、電源回路 DCDC1、LDO1、TR1~3 をオフラッチして停止します。(SPI の設定によって、過熱検出中のみ DCDC1、LDO1、TR1~3 をオフする処理を選択することも可能です。)

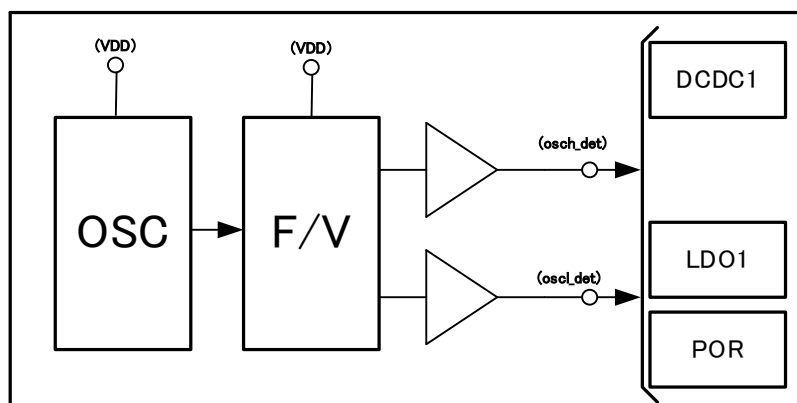


過熱検出値の動作一覧

監視機能	SPI 設定	設定 bit	動作	初期値	ABIST	レジスタ書き込み	NDIAG
過熱検出	有	0	DCDC1 及び LDO1、TR1~3 をオフ	—	○	○	L ラッチ
		1	DCDC1 及び LDO1、TR1~3 をオフラッチ	○	○	○	L ラッチ

## 発振周波数監視

- 内部発振の周波数を F/V コンバータと電圧コンパレータで高周波と低周波の異常を検知します。
- 周波数の異常が検出された場合には、DCDC1、LDO1、TR1~3 をオフラッチすると同時に NRST1/2=L 及び NDIAG=L ラッチにします。



## 5.4 ウォッチドッグタイマ

### ウォッチドッグタイマ

- ウォッチドッグクリアパルス(CK 入力)の低速異常と高速異常の両方を検出するウィンドウタイプとなっており、どちらかが検出(\*1)されると、リセット信号 NRST1/2=L、NDIAG=L を出力します。
- 高速異常の検出機能は SPI 通信にて有効/無効の選択が出来ます。
- WS 端子の設定にてウォッチドッグタイマの有効/無効の選択が出来ます(無効とした場合には NRST2=L となります)。
- レジスタの設定にて、ウォッチドッグエラー検出時に NRST1/2=L をラッチする/ラッチしないを選択できます。
- ウォッチドッグタイマ起因による NRST1 及び NRST2 が L 出力となる回数をカウントしており、このカウントが 5 回に達すると NRST1 及び NRST2 は L ラッチとなります。ただしカウント中にクリアパルスが入力されると、その時点でカウントはクリアされます。

\*1 高速異常は高速検出カウンタで検出回数をカウントして、1 度も正常にクリアパルスが入力されずに検出連続 10 回でリセット信号 NRST1/2=L、NDIAG=L を出力します。

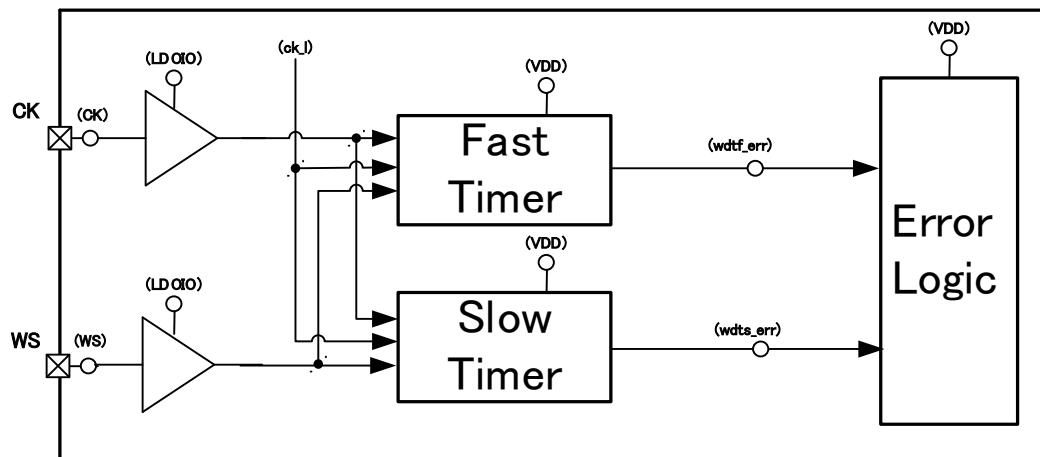
	カウントアップ条件	WDT リセット出力条件	カウント値の初期化条件	備考
ウォッチドッグタイマ カウンタ	WDT 機能有効時	低速異常検出	クリアパルスの正常入力 or リセット出力 or ウォッチドッグタイマ低速異常検出 or ウォッチドッグタイマ高速異常検出 or WS 端子=H or WDT 機能無効時	—
ウォッチドッグタイマ 高速検出カウンタ	WDT 機能有効時 & WDT 高速異常検出	WDT 高速異常検出 10 回連続検出	リセット出力 or クリアパルスの正常入力 or WS 端子=H or WDT 機能無効時	—
ウォッチドッグタイマ リセットカウンタ	ウォッチドッグタイマ起 因による ウォッチドッグリセット 検出	リセットカウンタ値=5 で リセット出力ラッチ (WS=H でリセット出力 ラッチは解除されない)	クリアパルスの正常入力 or WS 端子=H or WDT 機能無効時	ウォッチドッグタイマ リセットカウンタ=5 で カウント停止
CK カウンタ	WDT 機能有効時 (有効後初回のみ)	typ.256ms カウント	クリアパルスの正常入力 or WS 端子=H	—

※WDT 監視機能有効時: 起動時間待ち時間内にクリアパルスが入力された時

WDT 監視機能無効時: パワーオンリセット後(低電圧からの復帰も含む)

WS 端子=H の時

## ウォッチドッグタイマ機能ブロック



## ウォッチドッグタイマ起動時待ち時間

本 IC は WS 端子=L と設定された状態で、パワーオンリセットが解除されてからウォッチドッグタイマ起動待ち時間 (typ.256ms) 以内に、MCU からクリアパルスが入力されると、WDT 監視が開始されます。但し、MCU からクリアパルスが入力されずに 5 回連続でリセットが発生する場合にはオフラッチします。

WS 端子の設定によりウォッチドッグタイマ機能が無効に設定されると、起動待ち時間も無効にします。

- ・起動時に MCU が故障していてクリアパルスが来ない⇒リセット
- ・起動時に MCU が故障していてクリアパルスの Low 幅(twl)が短い⇒WDT 監視有効後に高速検出⇒リセット

## NRST2 の解除条件

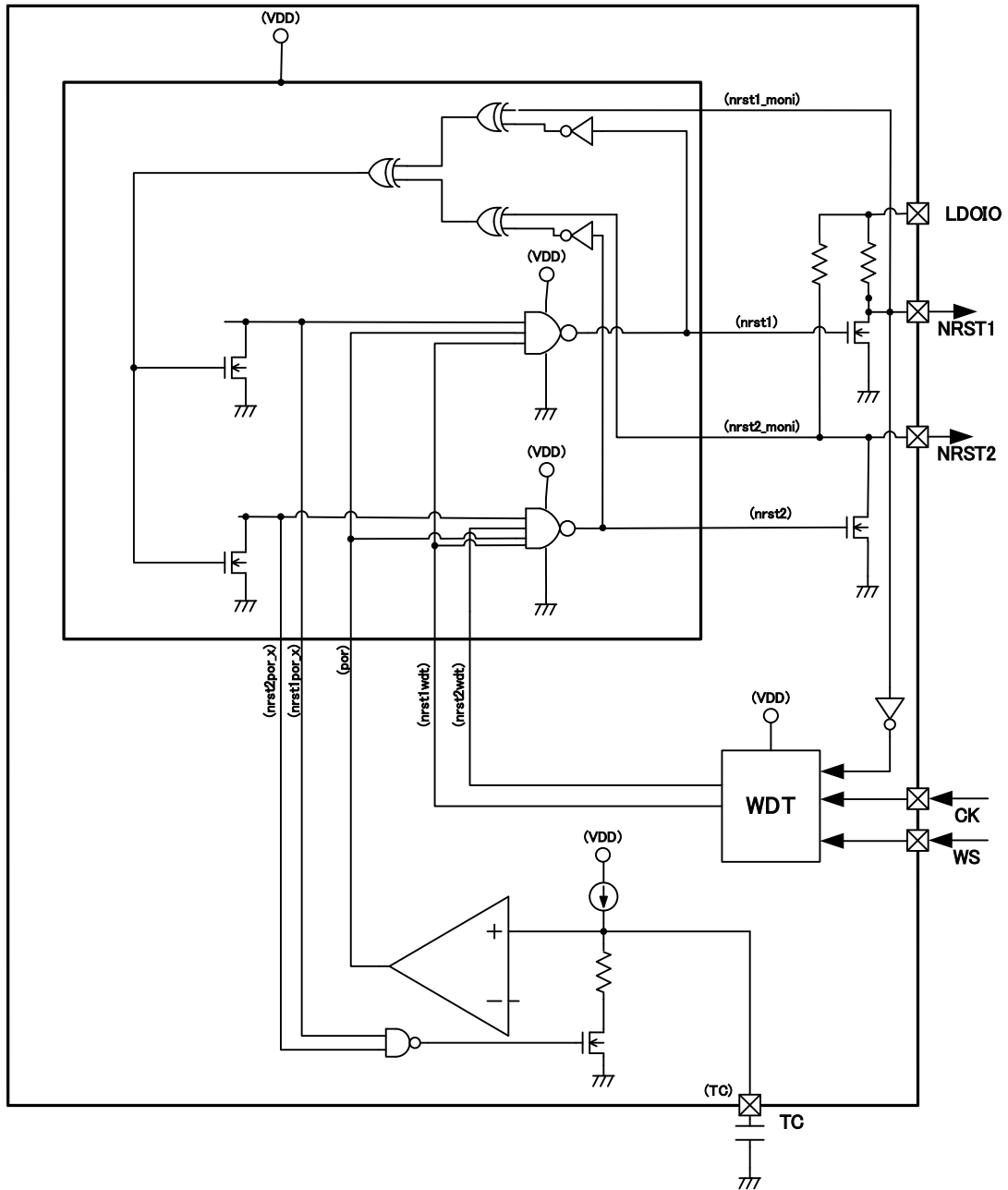
起動待ち時間内にクリアパルスが入力され WDT 監視が開始された後、正常時間内 (レジスタにて設定) で WDT クリア信号が入力されると、マイコンが正常と判断し、NRST2 を解除します。

WS 端子の設定によりウォッチドッグタイマ機能が無効に設定されると、NRST2=L となります。

### 5.5 パワーオンリセット機能

#### パワーオンリセット

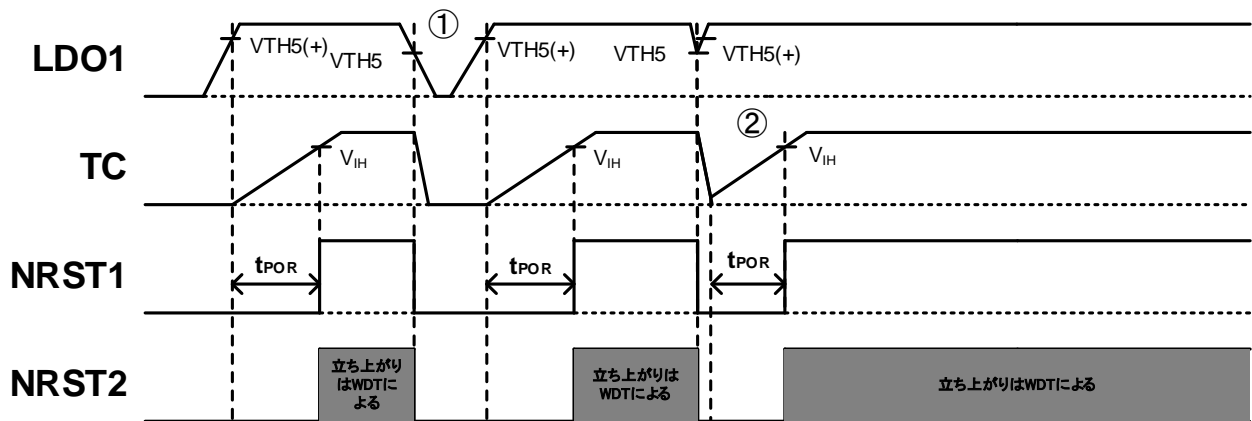
- LDO1 の出力電圧が正常値 (低電圧検出解除) となるとパワーオンリセットタイマ機能が作動開始となります。パワーオンリセット時間後に NRST1 =H となりリセットを解除します。
- パワーオンリセット時間は、外付け容量(TC)で変更可能です。



#### リセット出力監視機能

- リセット出力は常時監視を実施しています。NRST1 と NRST2 のエラーロジックの出力と端子の論理を確認して論理が異なる場合には、リセット出力監視異常を検出して、NRST1=NRST2=オフ、NDIAG=L ラッチとなります。

## リセットタイマのタイミングチャート



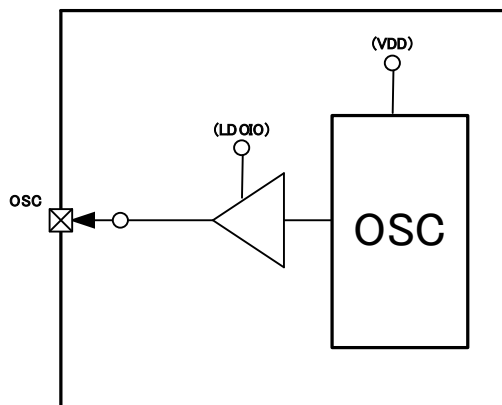
① LDO1 の低電圧検出で NRST1/2=L となります。LDO1 の低電圧検出解除で、パワーオンリセット時間後に NRST1=H(NRST2 は WDT の状態による)となります。

② NRST1=L となった場合には、LDO1 が瞬時に復帰したとしても、TPOR 時間後に NRST1=H となります。

## 5.6 クロック発振機能

### 発振回路

- C/R 発振器で、C, R とも内蔵しています。発振周波数は 8MHz(typ.)です。
- DCDC コンバータのスイッチング、ロジックのクロックなどに使用します。
- SPI 通信で設定することにより分周したクロックを OSC 端子より出力することが出来ます。
- 発振周波数の異常時には DIAG 信号を出力する検出回路を内蔵しています。
- スペクトラム拡散機能を有しています。SPI 通信にて有効/無効を選択できます。



### 5.7 SPI 通信

SPI 通信回路は、SPI コア回路、レジスタリード回路ブロックで構成されています。  
 NSCS は通信時のみ“L”となり、それ以外では“H”となります。  
 SCLK は IC とマイコンの通信を同期する為に用いられます。クロックの立ち上がりエッジでマイコンは SDIN にデータを書き込み、IC は次の立ち下がりエッジで読み取ります。また、クロックの立ち上がりエッジで IC は SDOUT にデータを書き込み、マイコンは次の立ち下がりエッジで読み取ります。  
 SDIN はマイコンからのデータビットを MSB から LSB の順に受信します。  
 SDOUT はマイコンへデータビットを MSB から LSB の順に送信します。出力はプッシュプル構成で、NSCS=“H”の時にはハイインピーダンスとなります。  
 また、IC 内部で NSCS 端子は抵抗プルアップ、SCLK、SDIN 端子は抵抗プルダウンとなっています。

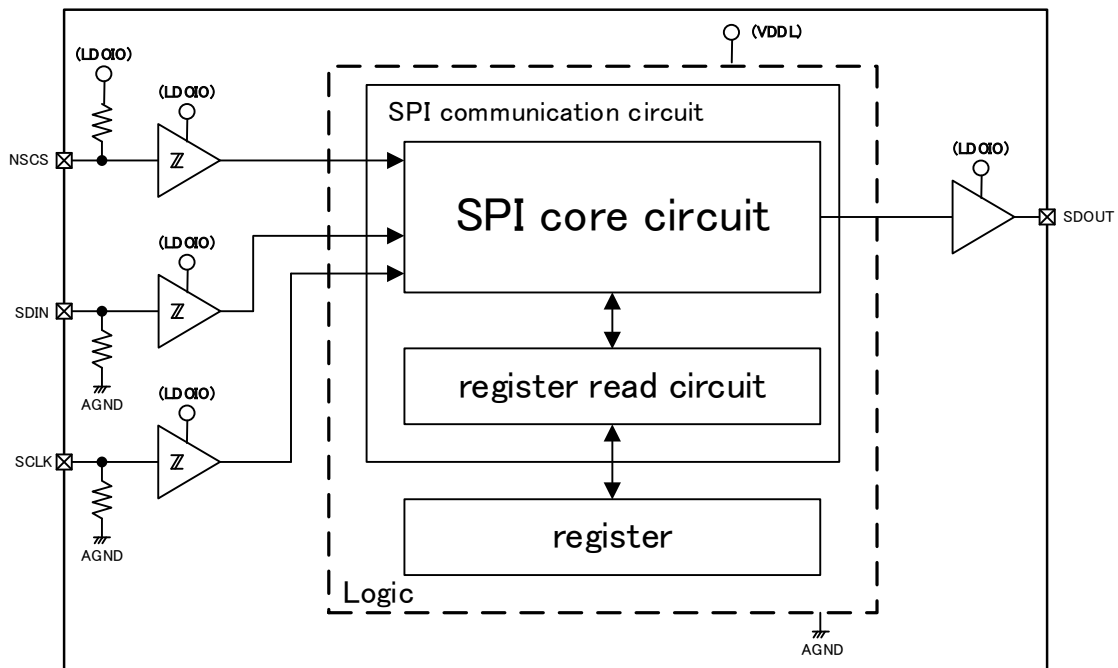
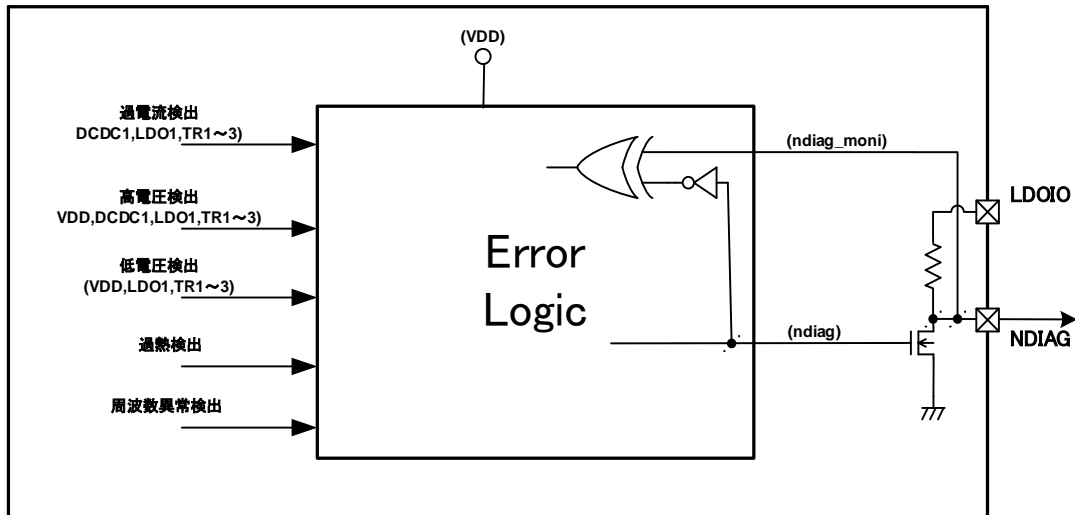


図 5.8.a SPI 通信回路ブロック図

## 5.8 エラーロジック エラーロジックの機能

- ・電源 IC の監視結果が NG のときに、NDIAG=L ラッチを出力します。また同時に SPI に設けているレジスタにその異常データを書き込みます。
- ・NDIAG 出力は常時監視を実施しています。NDIAG のエラーロジックの出力と端子の論理を確認して論理が異なる場合には、NDIAG 出力監視異常を検出して、NDIAG=L ラッチにします。
- ・オフラッチ設定がされていない場合のみ、異常検出が全て正常になり、レジスタに書き込まれている異常データがクリアされると、NDIAG=H に復帰します。

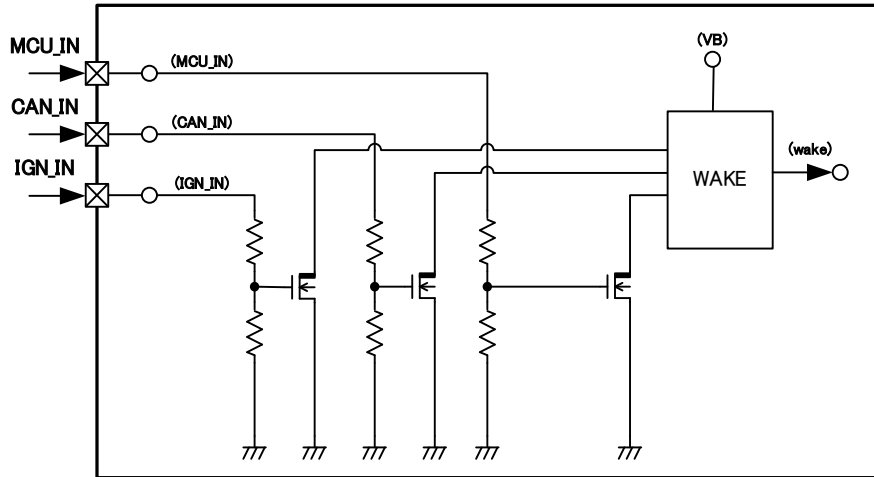


エラーロジック回路ブロック図

## 5.9 ウェイクアップ機能

### ウェイクアップ回路

- 本 IC は、3 入力(IGN\_IN,CAN\_IN,MCU\_IN)のいずれかの信号を受けて、起動します。構成は以下のようにします。



動作真理値表

入力			出力
CAN_IN	IGN_IN	MCU_IN	wake
"L"	"L"	"L"	"L"
"H"	"*"	"*"	"H"
"*"	"H"	"*"	"H"
"*"	"*"	"H"	"H"

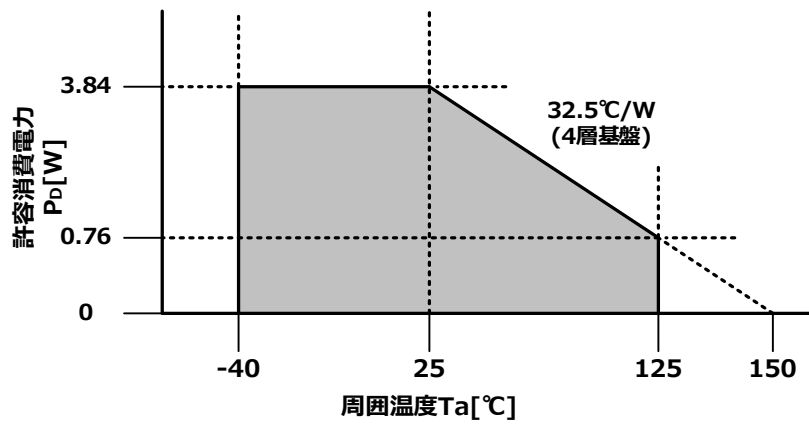
※ "\*" : No Care



### 6 絶対最大定格 (Ta=25°C)

項目	記号	端子	定格	単位	条件
電源電圧	V <sub>B</sub>	VB1,VB2,VB3	-0.3~18	V	—
			18~28(≦1h)		
			28~40(≦1s)		
	V <sub>LDO1</sub>	LDO1	-0.3~6	V	—
V <sub>DD</sub>	VDD	-0.3~6	V	—	
入力電圧	V <sub>IN1</sub>	IGN_IN,CAN_IN,	-0.3~18	V	—
			18~28(≦1h)		
			28~40(≦1s)		
	V <sub>IN2</sub>	MCU_IN	-0.3~6	V	—
	V <sub>IN3</sub>	DC1FB,DC2IN, LDO1IN	-0.3~V <sub>B</sub> +0.3	V	V <sub>IN2</sub> ≦18 V <sub>IN2</sub> ≦28(≦1h)
	V <sub>IN4</sub>	LDOIO	-0.3~ V <sub>LDO1IN</sub> +0.3	V	V <sub>IN4</sub> ≦6V
V <sub>IN5</sub>	TC,WS SDIN,SCLK,NSCS,CK	-0.3~V <sub>LDOIO</sub> +0.3	V	V <sub>IN5</sub> ≦6V	
V <sub>IN6</sub>	BSTOFF,DC1C <sub>SS</sub> , DC2C <sub>SS</sub> ,TEST1,TEST2,TEST3,TEST4,VDDL, DC2FB,DC2FBs	-0.3~V <sub>DD</sub> +0.3	V	V <sub>IN6</sub> ≦6V	
出力電圧	V <sub>OUT1</sub>	DC1SW1, DC1SW2	-0.3~V <sub>B</sub> +0.3	V	V <sub>OUT2</sub> ≦18 V <sub>OUT2</sub> ≦28(≦1h) V <sub>OUT2</sub> ≦28~40(1s)
	V <sub>OUT2</sub>	DC1G2, DC2SW	-0.3~V <sub>B</sub> +0.3	V	V <sub>OUT2</sub> ≦18 V <sub>OUT2</sub> ≦28(≦1h)
	V <sub>OUT3</sub>	NRST1,NRST2, NDIAG, SDOUT, OSC	-0.3~V <sub>LDO1</sub> +0.3	V	V <sub>OUT3</sub> ≦6V
	V <sub>OUT4</sub>	TR1, TR2, TR3,	-2~V <sub>B</sub> +0.3	V	V <sub>OUT4</sub> ≦18 V <sub>OUT4</sub> ≦28(≦1h)
出力電流	I <sub>OUT1</sub>	DC1SW1, DC1SW2	dc1I <sub>DET</sub>	A	—
	I <sub>OUT2</sub>	DC2SW	—		—
	I <sub>OUT3</sub>	LDO1	I <sub>DO1</sub> L <sub>M</sub> T1		—
	I <sub>OUT4</sub>	TR1,TR2,TR3,	tr1 <sub>L</sub> M <sub>T</sub> 1/ tr2 <sub>L</sub> M <sub>T</sub> 1/ tr3 <sub>L</sub> M <sub>T</sub> 1		—
許容損失	P <sub>D</sub>	—	図 6-1 参照	W	—
動作温度	Topr	—	-40 ~ 125	°C	—
保存温度	Tstg	—	-55 ~ 150	°C	—

注: 絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えると IC の破壊や劣化や損傷の原因となり、IC 以外に障害を与えるおそれがあります。いかなる動作条件においても必ず絶対最大定格を超えないように設計を行ってください。ご使用に際しては、記載された動作範囲内でご使用ください。



基板サイズ 76.2×114.3×1.6mm 基板への半田付け:有り  
 図 6.1 許容損失

### 7 電気的特性

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>全体特性</b>							
スタンバイ電流	I <sub>CC-STB</sub>	VB1,VB2,VB3	I <sub>VB1</sub> +I <sub>VB2</sub> +I <sub>VB3</sub> IGN_IN=CAN_IN=MCU_IN=0 V,VB1/2/3=12V,Ta=25°C	—	—	5	μA
消費電流 1	I <sub>CC1</sub>	VB1,VB2,VB3	VB1/2/3=12V,, I <sub>LDO1</sub> =300mA, I <sub>TR1</sub> =100mA,I <sub>TR2</sub> =I <sub>TR3</sub> =40mA,	—	—	350	mA
消費電流 2	I <sub>CC2</sub>	VB1,VB2,VB3	VB1/2/3=18V, I <sub>LDO1</sub> =300mA, I <sub>TR1</sub> =100mA,I <sub>TR2</sub> =I <sub>TR3</sub> =40mA,	—	—	240	mA
消費電流 3	I <sub>CC3</sub>	VB1,VB2,VB3	VB1/2/3=18V,, I <sub>LDO1</sub> =50mA I <sub>TR1</sub> =I <sub>TR2</sub> =I <sub>TR3</sub> =20mA	—	—	90	mA
消費電流 4	I <sub>CC4</sub>	VB1,VB2,VB3	I <sub>LDO1</sub> =0mA I <sub>TR1</sub> =I <sub>TR2</sub> =I <sub>TR3</sub> =0mA, I <sub>DCDC2</sub> =0mA	—	—	26	mA

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>DCDC1 電源</b>							
出力電圧	V <sub>DC1</sub>	DC1FB	VB 端子電圧 7.0V~:10~800mA	5.7	6.0	6.3	V
			VB 端子電圧 6.2~7.0V: 10~500mA	5.7	—	7.0	
			VB 端子電圧 4.0V~6.2V: 10~500mA 2.7V~4.0V: 10~400mA	5.7	6.0	6.3	
			VB 端子電圧(降圧モード) 7.0V~:10~800mA	5.7	6.0	6.3	
			VB 端子電圧(降圧モード) 6.8V~7V:10~800mA 6.0~6.8V:10~500mA	5.7	—	7.0	
出力電流	I <sub>dc1</sub>		VB3 端子電圧 7.0V~	800	—	—	mA
			VB3 端子電圧 4.0V~7.0V	500	—	—	
			VB3 端子電圧 2.7V~4.0V	400	—	—	
			VB3 端子電圧 6.8V~ (降圧モード)	800	—	—	
			VB3 端子電圧 6.0V~6.8V (降圧モード)	500	—	—	
スイッチング周波数	dc1f <sub>SW</sub>	—	—	340	400	460	kHz
ソフトスタート時間	dc1t <sub>SS</sub>	—	図 7.1 参照。 V <sub>DC1</sub> : 0→5.5V になるまでの時間 DC1C <sub>SS</sub> =0.01μF ※	0.8	1.6	2.4	ms
過電流検出電流	dc1I <sub>DET</sub>	—	—	1.5	2.15	2.8	A
過電流検出オフ時間	T <sub>dc1id<sub>et</sub>off</sub>	—	—	—	2	—	ms
過電流検出オフ待機時間	T <sub>dc1id<sub>et</sub>offw</sub>	—	—	—	2	—	ms
過電流検出回数	N <sub>dc1id<sub>et</sub>off</sub>	—	—	—	8	—	回
昇圧用 Gate ドライバ H 出力電圧	dc1V <sub>GH</sub>	DC1G2	I <sub>out</sub> =-20mA	V <sub>DC1</sub> -0.5	—	V <sub>DC1</sub>	V
			I <sub>out</sub> =-20mA (DCDC1 起動 V <sub>DC1</sub> <5.3V 時)	3.1	—	V <sub>DC1</sub>	
昇圧用 Gate ドライバ L 出力電圧	dc1V <sub>GL</sub>	DC1G2	I <sub>out</sub> =20mA	—	—	0.5	V
<b>LDO1 電源</b>							
出力電圧	V <sub>LDO1</sub>	LDO1	I <sub>LOAD1</sub> =1~400mA	4.9	5.0	5.1	V
負荷安定度	V <sub>LOAD</sub>	LDO1	V <sub>LDO1</sub> IN=6V I <sub>LOAD1</sub> =1~400mA	-1	0.2	1	%
電流リミッタ 1	I <sub>do1</sub> LMT1	LDO1	—	400	—	800	mA
電流リミッタ 2	I <sub>do1</sub> LMT2	LDO1	LDO1=0V	—	—	100	mA
出力ディスチャージ 抵抗	R <sub>ido1dis</sub>	LDO1	—	60	130	220	Ω

※ソフトスタート時間の規格値は IC としてのものであり、DC1C<sub>SS</sub> 端子外部容量のバラツキは含まれませんので、ご注意願います。

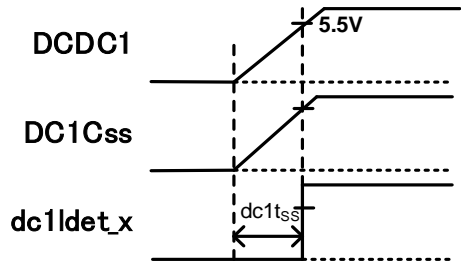


図 7.1 DCDC1 のソフトスタート時間

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>TR1 電源</b>							
電圧差	$V_{TR1-LDO1}$	TR1 LDO1	$I_{LDO1LOAD}=1\sim 400mA$ $I_{TR1LOAD}=1\sim 100mA$	-20	0	20	mV
電流リミッタ 1	tr1LMT1	TR1	—	100	—	300	mA
電流リミッタ 2	tr1LMT2	TR1	TR1=0V	—	—	26	mA
出力プルダウン抵抗	tr1RPD	TR1	—	5	10	20	k $\Omega$
<b>TR2 電源</b>							
電圧差	$V_{TR2-LDO1}$	TR2 LDO1	$I_{LDO1LOAD}=1\sim 400mA$ $I_{TR2LOAD}=1\sim 100mA$	-20	0	20	mV
電流リミッタ 1	tr2LMT1	TR2	—	100	—	300	mA
電流リミッタ 2	tr2LMT2	TR2	TR2=0V	—	—	26	mA
出力プルダウン抵抗	tr2RPD	TR2	—	5	10	20	k $\Omega$
<b>TR3 電源</b>							
電圧差	$V_{TR3-LDO1}$	TR3 LDO1	$I_{LDO1LOAD}=1\sim 400mA$ $I_{TR3LOAD}=1\sim 100mA$	-20	0	20	mV
電流リミッタ 1	tr3LMT1	TR3	—	100	—	300	mA
電流リミッタ 2	tr3LMT2	TR3	TR3=0V	—	—	26	mA
出力プルダウン抵抗	tr3RPD	TR3	—	5	10	20	k $\Omega$
<b>VDD 電源</b>							
出力電圧	$V_{VDD}$	VDD	—	4.5	5.0	5.5	V
VDD 起動時 VB3 電圧	Vstvb3	VDD/VB3	—	—	—	5.3	V
<b>LDOIO</b>							
LDOIO 消費電流	$I_{LDOIO}$	LDOIO	LDOIO を LDO1 に接続	—	—	7.2	mA

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>パワーオンリセット</b>							
出力電圧	V <sub>OL</sub>	NRST1/2	I <sub>OL</sub> =2mA	—	—	0.3	V
出力リーク電流	I <sub>LEAK</sub>		V <sub>OUT</sub> =LDOIO	—	—	5	μA
プルアップ抵抗	R <sub>RST</sub>		—	3.3	4.7	6.1	kΩ
パワーオンリセット	t <sub>POR</sub>	NRST1	図 7.2 参照	320×C <sub>T</sub>	400×C <sub>T</sub>	480×C <sub>T</sub>	ms
ロー保持電圧	V <sub>RL</sub>	NRST1/2	図 7.3 参照	—	—	1.2	V
NRST1/2 端子異常検出 フィルタ時間	t <sub>fVTHNR</sub> 1/2		NRST1/2 が H/L 出力後に論理 異常を検出するまでの時間	4	8	16	μs
NRST1/2 端子異常検出 閾値 High 側	V <sub>hTHNR</sub> 1/2		H 出力時に t <sub>fVTHNR</sub> 1/2 後の 検出閾値	—	2.3	2.5	V
NRST1/2 端子異常検出 閾値 Low 側	V <sub>lTHNR</sub> 1/2		Low 出力時に t <sub>fVTHNR</sub> 1/2 後の 検出閾値	1.5	1.8	—	V
入力電流	I <sub>IN</sub>	TC	—	-13	-10	-7	μA
放電抵抗	R <sub>DIS</sub>		—	0.5	1	2	kΩ
しきい値電圧	V <sub>IH</sub>		—	3.75	4	4.25	V
<b>ウォッチドックタイマ</b>							
ウォッチドッグ-S	t <sub>WD-S</sub>	CK	(低速側ウォッチドックタイマ時間) レジスタは初期値	5.0	6.0	7.5	ms
ウォッチドッグ-S max	t <sub>WD-Smax</sub>		(低速側ウォッチドックタイマ設定 可能最大時間)	40.0	48.0	60.0	ms
ウォッチドッグ-S min	t <sub>WD-Smin</sub>		(低速側ウォッチドックタイマ設定 可能最少時間)	5.0	6.0	7.5	ms
ウォッチドッグ-F	t <sub>WD-F</sub>		(高速側ウォッチドックタイマ時間) レジスタは初期値	0.41	0.50	0.63	ms
ウォッチドッグ-F max	t <sub>WD-Fmax</sub>		(高速側ウォッチドックタイマ設定 可能最大時間)	3.3	4.0	5.0	ms
ウォッチドッグ-F min	t <sub>WD-Fmin</sub>		(高速側ウォッチドックタイマ設定 可能最少時間)	0.41	0.50	0.63	ms
ウォッチドッグ リセットパルス幅	t <sub>wdr</sub>		—	111	160	226	μs
ウォッチドッグクロック パルス High 幅	t <sub>Wh</sub>		入力検出可能な H 幅	1	—	—	μs
ウォッチドッグクロック パルス Low 幅	t <sub>Wl</sub>		入力検出可能な L 幅	1	—	—	μs
ウォッチドッグタイマ 起動初回待機時間	t <sub>wdst</sub>		パワーオンリセットから初回の ウォッチドッグクリアパルスが入 力されるまでの時間	213	256	320	ms
入力電流	I <sub>IH</sub>	CK, WS	V <sub>IN</sub> =V <sub>LDO1</sub>	50	100	200	μA
	I <sub>IL</sub>		V <sub>IN</sub> =0V	-5	—	5	
入力電圧	V <sub>IH</sub>		—	0.75×V <sub>LDO1</sub>	—	—	V
	V <sub>IL</sub>		—	—	—	0.25×V <sub>LDO1</sub>	

※パワーオンリセットの規格値は IC としてのものであり、C<sub>T</sub>[μF]のバラツキは含まれませんので、ご注意願います。

又、瞬断時の最小時間は 264×C<sub>T</sub>[ms]となります。

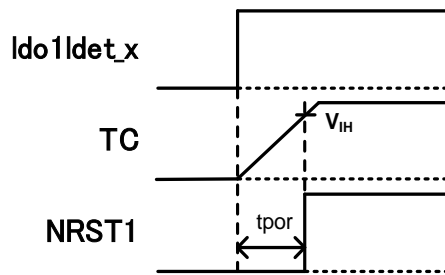
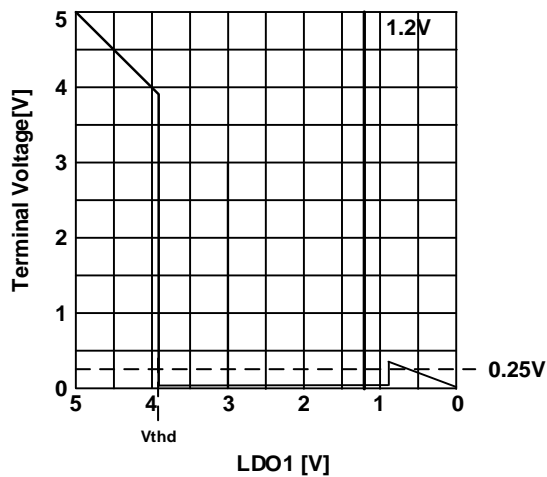


図 7.2 パワーオンリセット



※VDD による L 保持は設計保証となります。

図 7.3 ロー保持電圧



(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>電源電圧監視</b>							
DCDC1 高電圧検出	VhTH6	DC1FB	検出	8.7	9.0	9.3	V
DCDC1 高電圧検出解除	VhTH6(-)		解除	8.6	8.9	9.2	
DCDC1 高電圧検出差電圧	dVhTH6		VhTH6-VDC1	2.7	3.0	3.3	
DCDC1 高電圧検出フィルタ時間	tfVhTH		—	0.5	1.0	2.0	ms
LDO1 高電圧検出	VhTH5	LDO1	検出	5.2	5.3	5.4	V
LDO1 高電圧検出解除	VhTH5(-)		解除	5.1	5.2	5.3	
LDO1 高電圧検出差電圧	dVhTH5		VhTH5-VLDO1	0.2	0.3	0.4	
LDO1 高電圧検出フィルタ時間	tfVhTH		—	5	15	30	μs
LDO1 低電圧検出解除	VTH5(+)		解除	4.7	4.8	4.9	V
LDO1 低電圧検出	VTH5		検出	4.6	4.7	4.8	
LDO1 低電圧検出差電圧	dVTH5		VLDO1-VTH5	0.15	0.30	0.45	
LDO1 低電圧検出フィルタ時間	tfVTH		—	5	15	30	μs
VDD 低電圧検出	VTHD	VDD	—	3.6	3.7	3.8	V
VDD 高電圧検出	VhTHD		—	5.55	5.75	5.95	V

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>電源電圧監視</b>							
TR1 高電圧検出	VhTHtr1	TR1	検出	5.2	5.4	5.6	V
TR1 高電圧検出解除	VhTHtr(-)1		解除	5.1	5.3	5.5	
TR1 高電圧検出差電圧	dVhTHtr1		VhTHtr1-Vtr1	0.2	0.4	0.6	
TR1 高電圧検出フィルタ時間	tfVhTH		—	5	15	30	μs
TR1 低電圧検出解除	VTHtr(+ )1		解除	4.5	4.7	4.9	V
TR1 低電圧検出	VTHtr1		検出	4.4	4.6	4.8	
TR1 低電圧検出差電圧	dVTHtr1		Vtr1-VTHtr1	0.2	0.4	0.6	
TR1 低電圧検出フィルタ時間	tfVTH		—	5	15	30	μs
TR2 高電圧検出	VhTHtr2		TR2	検出	5.2	5.4	5.6
TR2 高電圧検出解除	VhTHtr(-)2	解除		5.1	5.3	5.5	
TR2 高電圧検出差電圧	dVhTHtr2	VhTHtr2-Vtr2		0.2	0.4	0.6	
TR2 高電圧検出フィルタ時間	tfVhTH	—		5	15	30	μs
TR2 低電圧検出解除	VTHtr(+ )2	解除		4.5	4.7	4.9	V
TR2 低電圧検出	VTHtr2	検出		4.4	4.6	4.8	
TR2 低電圧検出差電圧	dVTHtr2	Vtr2-VTHtr2		0.2	0.4	0.6	
TR2 低電圧検出フィルタ時間	tfVTH	—		5	15	30	μs
TR3 高電圧検出	VhTHtr3	TR3		検出	5.2	5.4	5.6
TR3 高電圧検出解除	VhTHtr(-)3		解除	5.1	5.3	5.5	
TR3 高電圧検出差電圧	dVhTHtr3		VhTHtr3-Vtr3	0.2	0.4	0.6	
TR3 高電圧検出フィルタ時間	tfVhTH		—	5	15	30	μs
TR3 低電圧検出解除	VTHtr(+ )3		解除	4.5	4.7	4.9	V
TR3 低電圧検出	VTHtr3		検出	4.4	4.6	4.8	
TR3 低電圧検出差電圧	dVTHtr3		Vtr3-VTHtr3	0.2	0.4	0.6	
TR3 低電圧検出フィルタ時間	tfVTH		—	5	15	30	μs

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
 (但し、起動時は昇降圧モード 5.6V~/降圧モード 6 V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>電源電圧監視</b>							
V B 低電圧検出	VTHvb	VB3	昇降圧モード時 検出	2.3	2.5	2.7	V
			降圧モード時 検出	5.4	5.6	5.8	
V B 低電圧検出 解除	VTHvb(+)	VB3	昇降圧モード時 解除	4.4	5.3	5.6	V
			降圧モード時 解除	5.6	5.8	6.0	
V B 低電圧検出 フィルタ時間	tfVTH	VB3	—	5	15	30	μs

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位	
<b>入出力特性</b>								
入力電流	$I_{IH}$	IGN_IN	Vin=12V	25	50	100	$\mu$ A	
	$I_{IL}$		Vin=0V	-5	—	5		
入力電圧	$V_{IH}$		—	3	—	—	V	
	$V_{IL}$		—	—	—	0.9		
フィルタ時間	tfVTHh		IGN_IN=0⇒VB以下(立ち上がり) VDD=1.5Vに上昇するまでの時間	3	—	50	$\mu$ s	
	tfVTHl		IGN_IN=VB以下⇒0(立ち下がり) VDD=4.5Vに低下するまでの時間	8	—	300		
入力電流	$I_{IH}$		CAN_IN	Vin=12V	25	50	100	$\mu$ A
	$I_{IL}$			Vin=0V	-5	—	5	
入力電圧	$V_{IH}$	—		3	—	—	V	
	$V_{IL}$	—		—	—	0.9		
フィルタ時間	tfVTHh	CAN_IN=0⇒VB以下(立ち上がり) VDD=1.5Vに上昇するまでの時間		3	—	50	$\mu$ s	
	tfVTHl	CAN_IN=VB以下⇒0(立ち下がり) VDD=4.5Vに低下するまでの時間		8	—	300		
入力電流	$I_{IH}$	MCU_IN		Vin=5V	25	50	100	$\mu$ A
	$I_{IL}$			Vin=0V	-5	—	5	
入力電圧	$V_{IH}$		—	3	—	—	V	
	$V_{IL}$		—	—	—	0.9		
フィルタ時間	tfVTHh		MCU_IN=0⇒<LDO1以下(立ち上がり) VDD=1.5Vに上昇するまでの時間	3	—	50	$\mu$ s	
	tfVTHl		MCU_IN=LDO1以下⇒0(立ち下がり) VDD=4.5Vに低下するまでの時間	8	—	300		
入力電流	$I_{IH}$		BSTOFF	V <sub>IN</sub> =5V	50	100	200	$\mu$ A
	$I_{IL}$			V <sub>IN</sub> =0V	—	—	10	
入力電圧	$V_{IH}$	—		$0.75 \times V_{LDO1}$	—	—	V	
	$V_{IL}$	—		—	—	$0.25 \times V_{LDO1}$		
出力電圧	$V_{OL}$	NDIAG	I <sub>OL</sub> =2mA	—	—	0.3	V	
出力リーク電流	I <sub>LEAK</sub>		Vin=V <sub>LDO1</sub>	—	—	5	$\mu$ A	
プルアップ抵抗	R <sub>diag</sub>		—	3.3	4.7	6.1	k $\Omega$	
NDIAG 端子異常検出フィルタ時間	tfVTHND		NDIAGがH/L出力後に論理異常を検出するまでの時間	4	8	16	$\mu$ s	
NDIAG 端子異常検出閾値 High側	VhTHND		H出力時にtfVTHND後の検出閾値	—	2.3	2.5	V	
NDIAG 端子異常検出閾値 Low側	VTHND		Low出力時にtfVTHND後の検出閾値	1.5	1.8	—	V	
NDIAG ロー保持電圧	VRL		図 7.3 参照	—	—	1.2	V	

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>OSC</b>							
発振周波数	fosc	—	—	6.8	8	9.2	MHz
発振周波数監視	fosc_h	—	—	9.7	—	17.8	
	fosc_l	—	—	3.0	—	6.3	
出力電圧	V <sub>OH</sub>	OSC	I <sub>OH</sub> =-2mA	0.9×V <sub>LDO1</sub>	—	—	V
	V <sub>OL</sub>		I <sub>OL</sub> =2mA	—	—	0.1×V <sub>LDO1</sub>	
<b>TSD</b>							
過熱検出	TSD1, TSD2	—	—	155	170	190	°C
過熱検出 フィルタ時間	tfTSD1, tfTSD2	—	—	5	15	30	μs

(特に指定がない場合、VB1/VB2/VB3 =昇降圧モード 2.7~28V/降圧モード 6V~28V  
(但し、起動時は昇降圧モード 5.6V~/降圧モード 6 V~), Ta = -40 ~ 125°C)

項目	記号	端子	測定条件	最小	標準	最大	単位
<b>ABIST/LBIST</b>							
診断待機時間	TGDs1	—	—	—	—	30	μs
起動待機時間	TGDs2	—	—	—	—	50	μs
ABIST診断時間	TGDsa	—	—	—	—	1.2	ms
LBIST診断時間	TGDsb	—	—	—	—	3	ms
<b>SPI DC 特性</b>							
入力電流	I <sub>IH</sub>	SDIN, SCLK	V <sub>IN</sub> =V <sub>LDO1</sub>	50	100	200	μA
			V <sub>IN</sub> =0V	-5	—	5	
	I <sub>IL</sub>	NSCS	V <sub>IN</sub> =V <sub>LDO1</sub>	-5	—	5	
			V <sub>IN</sub> =0V	-200	-100	-50	
入力電圧	V <sub>IH</sub>	SDIN, SCLK, NSCS	—	0.75×V <sub>LDO1</sub>	—	—	V
	V <sub>IL</sub>		—	—	0.25×V <sub>LDO1</sub>		
出力電圧	V <sub>OH</sub>	SDOUT	I <sub>OH</sub> =-2mA	0.9×V <sub>LDO1</sub>	—	—	V
	V <sub>OL</sub>		I <sub>OL</sub> =2mA	—	—	0.1×V <sub>LDO1</sub>	
出力リーク電流	I <sub>LEAK</sub>	—	—	-1	—	1	μA
<b>SPI AC 特性</b>							
有効待機時間	T <sub>cscik</sub>	NSCS SCLK	fop = 2MHz (NSCS 立下りエッジから SCLK 立上りエッジまでの 時間)	250	—	—	ns
無効待機時間	T <sub>ckcs</sub>	SCLK NSCS	(最後の SCLK 立下りエッジから NSCS 立上りエッジ までの時間)	250	—	—	ns
NSCS 立下り-SDOUT 遅延時間	T <sub>csdo</sub>	NSCS SDOUT	Cload=100pF (NSCS 立下りエッジから SDOUT が3ステート状態 でなくなるまでの時間)	—	—	340	ns
SDOUT-NSCS 立上り 遅延時間	T <sub>docs</sub>	NSCS SDOUT	Cload=100pF (NSCS 立上りエッジから SDOUT が3ステート状態 になるまでの時間)	—	—	100	ns
SDIN 設定時間	T <sub>dick</sub>	SDIN SCLK	(SCLK 立ち下がりエッジ前 に SDIN が有効な時間)	120	—	—	ns
SDIN 保持時間	T <sub>ckdi</sub>	SCLK SDIN	(SCLK 立ち下がりエッジ後 に SDIN が有効な時間)	120	—	—	ns
SDOUT 有効時間	T <sub>ckdo</sub>	SCLK SDOUT	Cload=100pF (SCLK 立ち上がりエッジから 有効出力データまでの時間)	—	—	100	ns
NSCS 無効時間	T <sub>csh</sub>	NSCS	(連続した NSCS 間の無効 時間)	5	—	—	μs
動作周波数	fop	SCLK	—	—	—	2	MHz

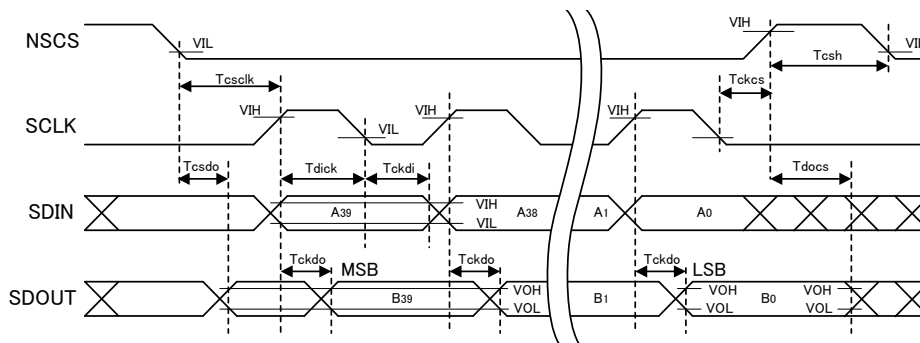


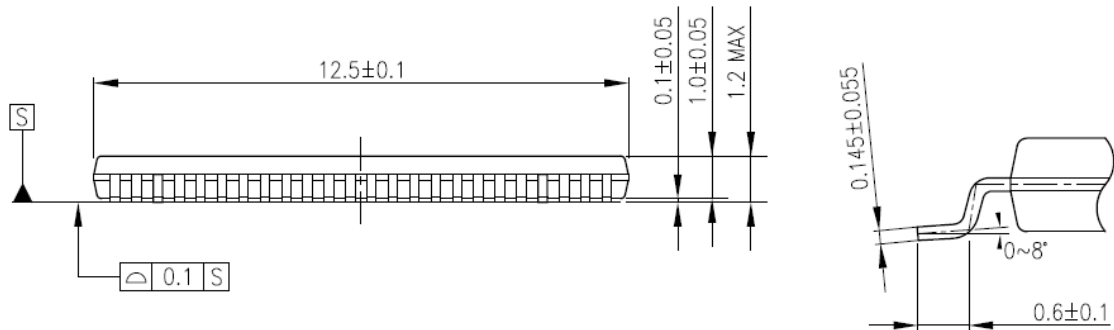
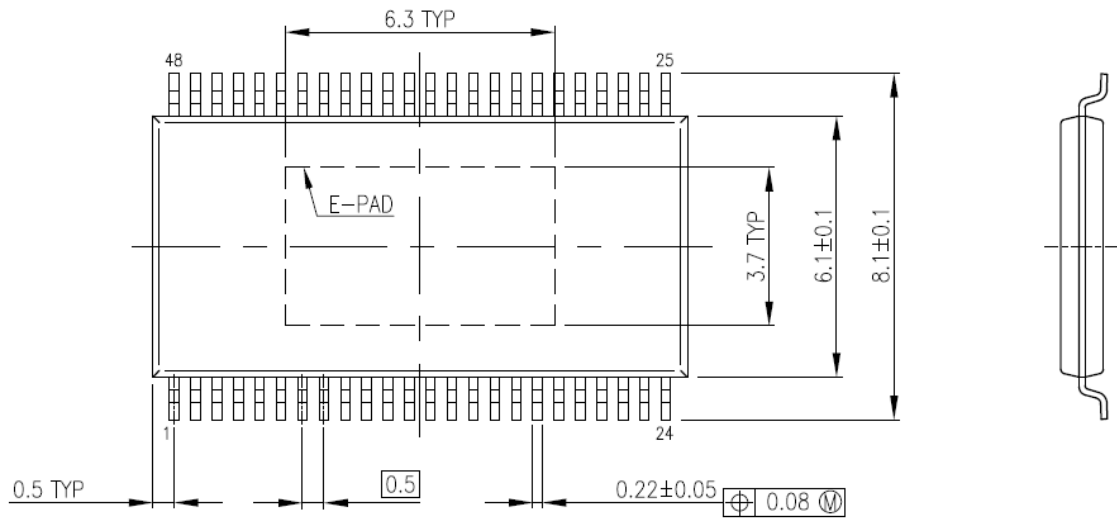
図 7.4 SPI 通信 電気的特性



### 9 外形寸法図

HTSSOP48-P-300-0.50

“Unit : mm”





## 10 変更履歴

Ver	記号	仕様大項目	仕様小項目	仕様書変更内容	作成・変更日
1.0	-	-	-	新規作成	2019-02-25
1.1	1.1	特長	-	AEC-Q100 適合及び機能安全適合の説明を追加	2019-12-10

## 製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>

© 2015-2019

Toshiba Electronic Devices & Storage Corporation

2019-12-10