

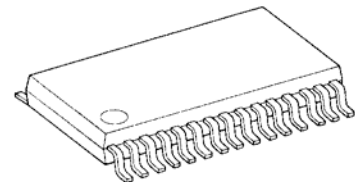
東芝 BiCD 集積回路 シリコン モノリシック

TB6815FNG

6bit 入力 12bit 出力レベルシフタアレイ、基準電圧用バッファ混載 IC

特 長

- ・6bit 入力 12bit 出力のレベルシフタと 2ch の基準電圧用バッファを混載しています。
- ・基準電圧を外部から印加することにより、レベルシフタ出力電圧の上限下限を設定可能です。
- ・レベルシフタ出力は 2ch 単位の差動出力です。



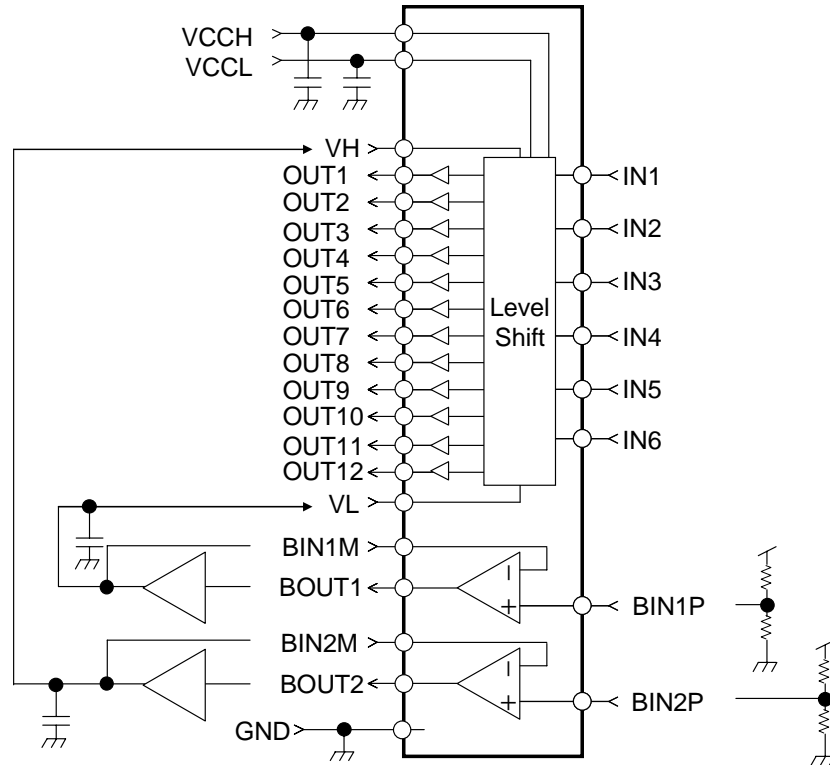
SSOP30-P-300-0.65

質量: 0.17 g (標準)

TB6815FNG は、RoHS 適合製品です。
はんだ付け性については、以下の条件で確認しております。
(1)お客様の使用されるはんだ槽 (Sn-37Pb 半田槽) の場合
はんだ温度 230°C、浸漬時間5秒間1回、Rタイプ フラックス使用
(2)お客様の使用されるはんだ槽 (Sn-3.0Ag-0.5Cu 半田槽) の場合
はんだ温度 245°C、浸漬時間5秒間1回、Rタイプ フラックス使用

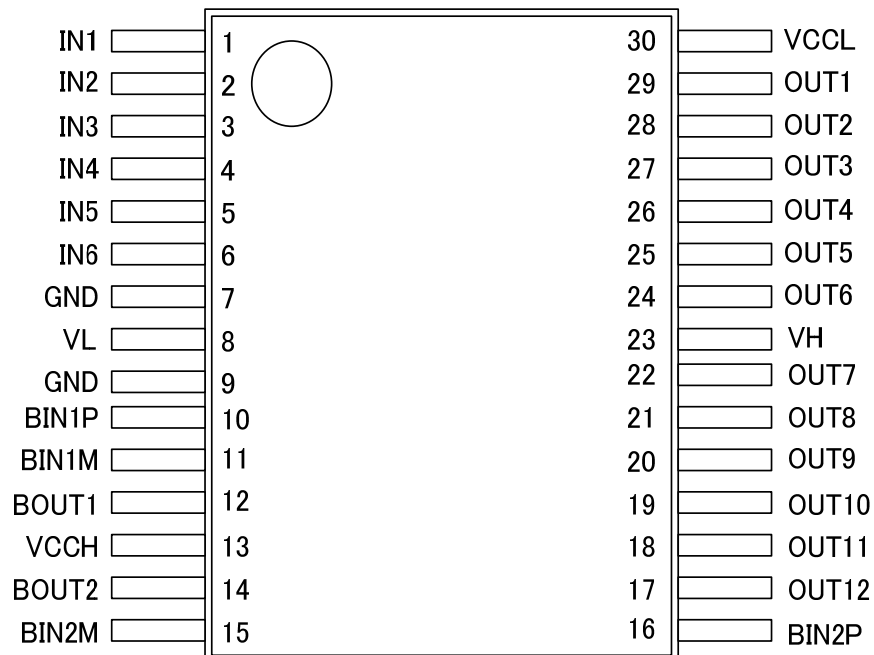
本製品は、MOS 構造の素子を搭載しており静電気に対し非常にデリケートであるため、お取り扱いに際しては、アースバンドや導電マットの使用、イオナイザー等による静電気の除去および、温湿度管理等の静電対策に充分ご配慮願います。

ブロック図、応用回路例



(※)ブロック図内の機能ブロック／回路／定数などは、機能を説明するため、一部省略・簡略化している場合があります
 (※)応用回路例は、参考例であり、量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものではありません

端子配置



端子配置, 説明

No.	端子記号	I/O	端子説明	備考
1	IN1	I	ロジック入力信号1	入力信号は VCCL レベルが上限
2	IN2	I	ロジック入力信号2	入力信号は VCCL レベルが上限
3	IN3	I	ロジック入力信号3	入力信号は VCCL レベルが上限
4	IN4	I	ロジック入力信号4	入力信号は VCCL レベルが上限
5	IN5	I	ロジック入力信号5	入力信号は VCCL レベルが上限
6	IN6	I	ロジック入力信号6	入力信号は VCCL レベルが上限
7	GND	—	グラウンド	
8	VL	—	基準電圧入力 Low 側	e.g) BOUT1 出力をバッファして接続
9	GND	—	グラウンド	
10	BIN1P	I	基準電圧用バッファ1プラス入力	
11	BIN1M	I	基準電圧用バッファ2マイナス入力	
12	BOUT1	O	基準電圧用バッファ1出力	
13	VCCH	—	高電圧系電源(e.g 16V)	レベルシフトと基準電圧用バッファの電源
14	BOUT2	O	基準電圧用バッファ2出力	
15	BIN2M	I	基準電圧用バッファ2マイナス入力	
16	BIN2P	I	基準電圧用バッファ2プラス入力	
17	OUT12	O	レベルシフト出力12	
18	OUT11	O	レベルシフト出力11	
19	OUT10	O	レベルシフト出力10	
20	OUT9	O	レベルシフト出力9	
21	OUT8	O	レベルシフト出力8	
22	OUT7	O	レベルシフト出力7	
23	VH	—	基準電圧入力 High 側(e.g 7V)	e.g.) BOUT2 出力をバッファして接続
24	OUT6	O	レベルシフト出力6	
25	OUT5	O	レベルシフト出力5	
26	OUT4	O	レベルシフト出力4	
27	OUT3	O	レベルシフト出力3	
28	OUT2	O	レベルシフト出力2	
29	OUT1	O	レベルシフト出力1	
30	VCCL	—	低電圧系電源	e.g) ASIC の VCCIO を接続、2.5V 等

入出力等価回路図

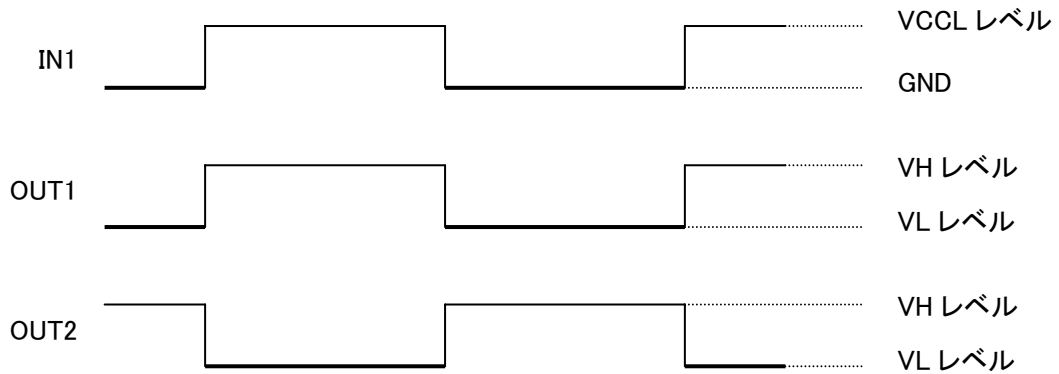
端子名	等価回路図
IN1 IN2 IN3 IN4 IN5 IN6	<p>VCCL</p> <p>(端子名)</p> <p>(内部信号)</p> <p>GND</p>
OUT1 OUT2 OUT3 OUT4 OUT5 OUT6	<p>VCCH</p> <p>VH</p> <p>(内部信号)</p> <p>VL</p> <p>GND</p> <p>(端子名)</p>
BIN1P BIN1M BIN2P BIN2M	<p>VCCH</p> <p>(端子名 N)</p> <p>(端子名 P)</p> <p>(内部信号)</p> <p>GND</p>
BOUT1 BOUT2	<p>VCCH</p> <p>(内部信号)</p> <p>(内部信号)</p> <p>GND</p> <p>(端子名)</p>

(※) 等価回路は、回路を説明するため、一部省略・簡略化しています

機能仕様

レベルシフト部

IN_n に VCCL-GND の信号を入力すると、OUT_n に同位相の、OUT_{n+1} に逆位相の信号が出力されます。
出力レベルは、VOL が VL レベル、VOH が VH レベルです。



※タイミングチャートは機能・動作を説明するため、単純化している場合があります。

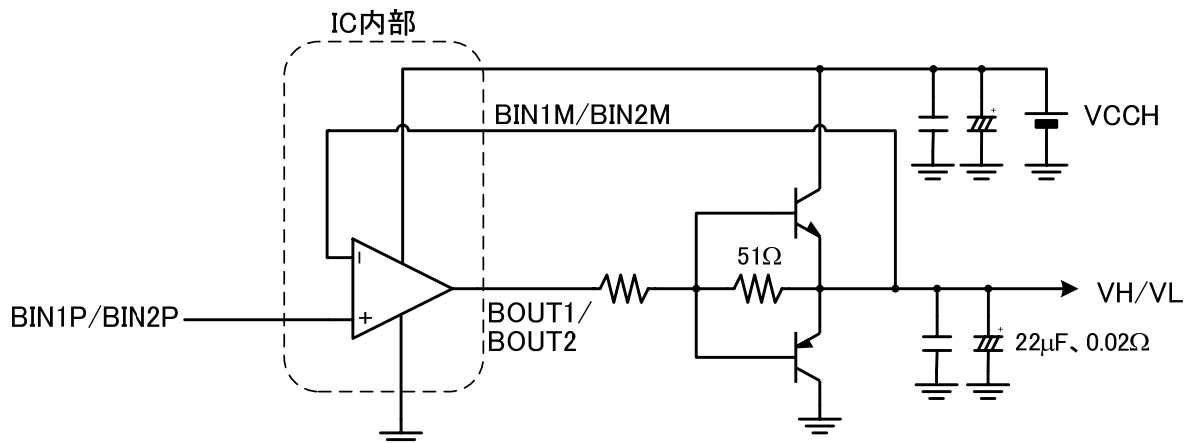
入力	論理	出力
IN1		OUT1
		OUT2
IN2		OUT3
		OUT4
IN3		OUT5
		OUT6

入力	論理	出力
IN4		OUT7
		OUT8
IN5		OUT9
		OUT10
IN6		OUT11
		OUT12

基準電圧用バッファ部

本製品は基準電圧(VH, VL)生成用のバッファアンプを2個内蔵しています。

外付け回路例



トランジスタペア例

2SC6033/2SA2056
2SC5810/2SA2070
2SC3076/2SA1241
2SC5886/2SA2097 等

(※)負荷や発熱量に応じてお使い分けてください。

最大定格 (Ta=25°C)

項目	記号	定格	単位
電源電圧1(※1)	VCCHMAX	24	V
電源電圧2(※2)	VCCLMAX	5	V
各端子最大印加電圧1(※3)	VINMAX1	GND - 0.3 ~ VCCL + 0.3	V
各端子最大印加電圧2(※4)	VINMAX2	GND - 0.3 ~ VCCH + 0.3	V
各端子最大印加電圧3(※5)	VINMAX3	GND - 0.3 ~ VCCH + 0.3	V
オペアンプ差動入力電圧(※6)	VBD	±1.5	V
各端子最大出力電圧1(※7)	VOUTMAX1	max(VL - 0.3, GND - 0.3) ~ min(VH + 0.3, VCCH + 0.3) (※ a<b のとき max(a,b)=b, min(a,b)=a)	V
各端子最大出力電圧2(※8)	VOUTMAX2	GND - 0.3 ~ VCCH + 0.3	V
許容損失(※9)	P _D	1100	mW
動作温度	T _a	-20 ~ 85	°C
ジャンクション温度	T _j	150	°C
保存温度	T _{stg}	-55 ~ 150	°C

(※1) VCCH に適用。

(※2) VCCL に適用。

(※3) IN1, IN2, IN3, IN4, IN5, IN6 に適用。

(※4) BIN1P, BIN1M, BIN2P, BIN2M に適用。

(※5) VH, VL に適用。

(※6) BIN1P, BIN1M 及び BIN2P, BIN2M に適用。

(※7) OUT1, OUT2, OUT3, OUT4, OUT5, OUT6, OUT7, OUT8, OUT9, OUT10, OUT11, OUT12 に適用

(※8) BOUT1, BOUT2 に適用

(※9) 76.2mm × 114.3mm × 1.6mm、Cu 率 30%、35um 厚の基板で測定、Ta=25°C時。

※最大定格は瞬時たりとも超えてはならない規格です。最大定格を超えると IC の破壊や劣化や損傷の原因となり、IC 以外にも破壊や損傷や劣化を与えるおそれがあります。いかなる動作条件においても必ず最大定格を超えないように設計を行ってください。ご使用に際しては、記載された動作範囲内でご使用ください。

動作範囲

項目	記号	最小	標準	最大	単位
電源電圧1 (※10)	VCCH	10	—	20	V
電源電圧2 (※11)	VCCL	2.25	—	3.6	V
動作周波数 (※12)	Fmax			100	kHz
動作温度	Topr	0	—	85	°C

(※10) VCCH に適用

(※11) VCCL に適用

(※12) Duty は 50%

消費電流 (特に記述ない場合は VCCH=20V, VCCL=3.6V, Ta=25°C)

項目	記号	測定条件	最小	標準	最大	単位
静的消費電流	IQR	OUTn: 無負荷 INn: Low or High VCCH=20V 時の VCCH 系消費電流と、VCCL=3.6V 時の VCCL 系消費電流の和			30	mA

レベルシフト部入力特性 (特に記述ない場合は VCCH=20V, VCCL=3.6V, Ta=25°C)

項目	記号	測定条件	最小	標準	最大	単位
“H”レベル入力電圧	VIH	VCCL=2.5V	$VCCL \times 0.85$			V
“L”レベル入力電圧	VIL	VCCL=2.5V			$VCCL \times 0.15$	V
“H”レベル入力リーク電流	IIH	VCCL=3.6V			10	μA
“L”レベル入力リーク電流	IIL	VCCL=3.6V			10	μA

(※) IN1, IN2, IN3, IN4, IN5, IN6 に適用。

レベルシフト部出力特性 (特に記述ない場合は VCCH=20V, VCCL=3.6V, Ta=25°C)

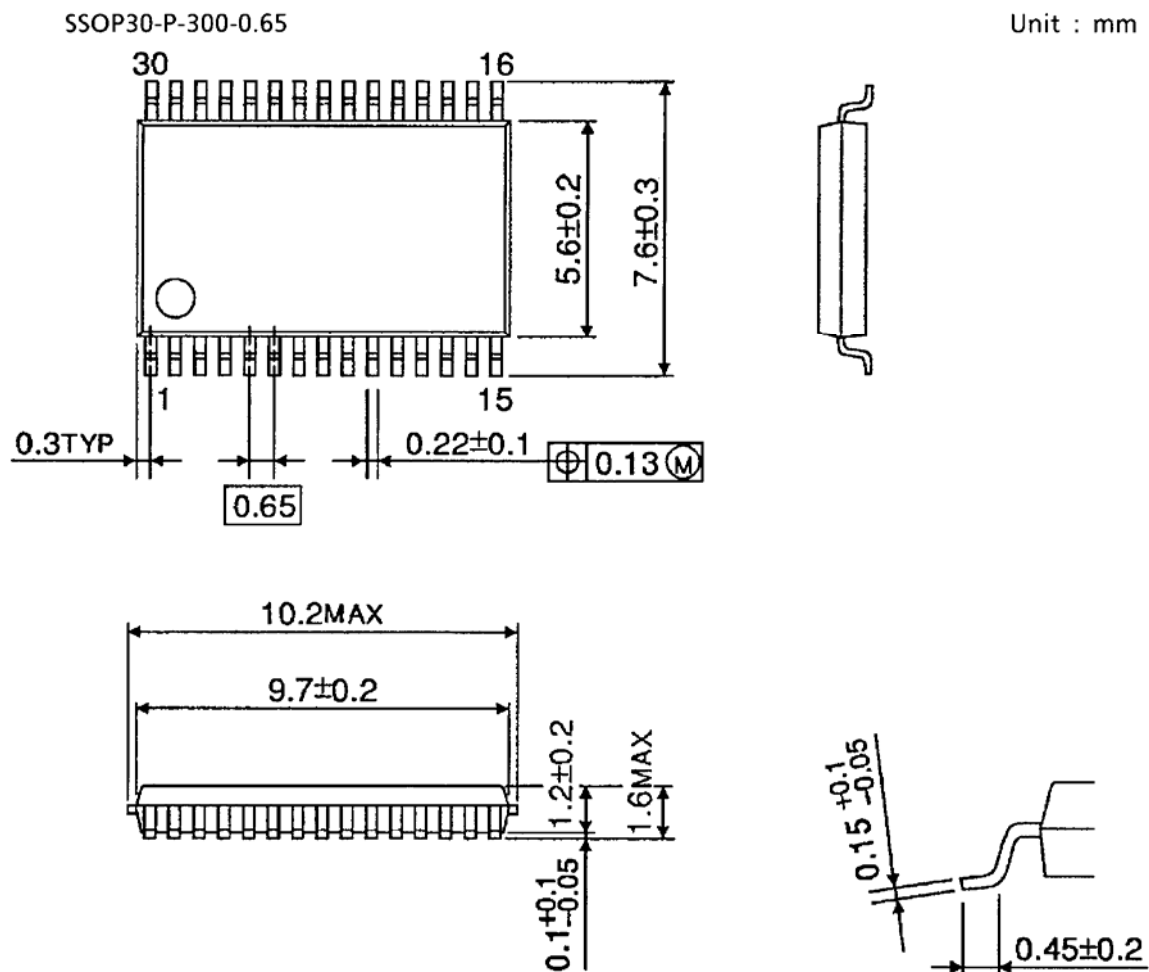
項目	記号	測定条件	最小	標準	最大	単位
出力 PchMOS オン抵抗	RonP	VCCH=10V, VCCL=2.25V, VH>5V, IOU=-20mA			10	Ω
出力 NchMOS オン抵抗	RonN	VCCH=10V, VCCL=2.25V, VCCH-VL>5V, IOU=20mA			10	Ω

(※) OUT1, OUT2, OUT3, OUT4, OUT5, OUT6, OUT7, OUT8, OUT9, OUT10, OUT11, OUT12 に適用

基準電圧用バッファ部特性 (特に記述ない場合は VCCH=20V, VCCL=3.6V, Ta=25°C)

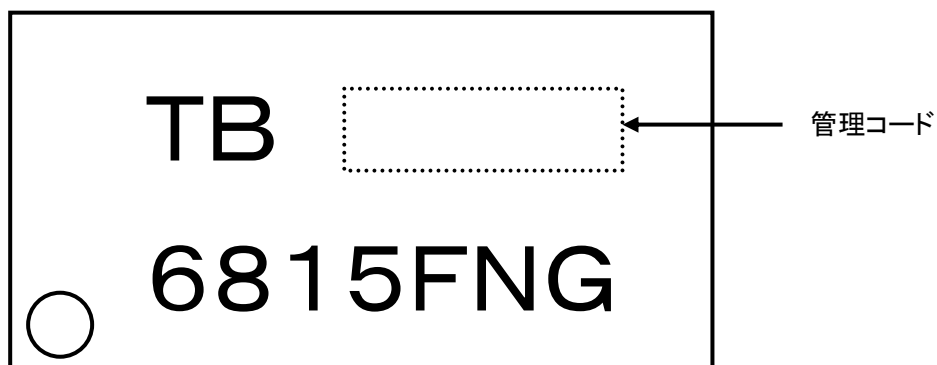
項目	記号	測定条件	最小	標準	最大	単位
入力オフセット電圧	Vio	VCCH=20V			20	mV
入力バイアス電流	Ii	VCCH=20V, V(BINnP)-V(BINnM) =0.5V			±2	μA
最大出力電圧 (High 側)	VOHB	IO=-10mA			VCCH-3	V
最大出力電圧 (Low 側)	VOLB	IO=10mA	2			V
同相入力電圧範囲	CMR	IO=±10mA	2		VCCH-3	V

外形図、材質等

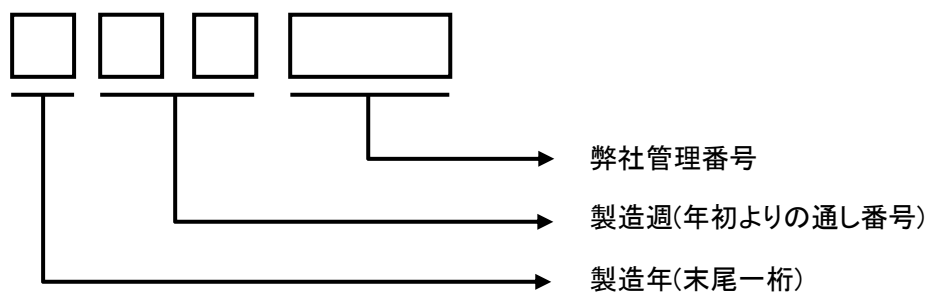


- ・質量: 0.17 g (標準)
- ・モールド材質: エポキシ系樹脂
- ・リード材質: 銅系合金
- ・リード表面処理方法: 無鉛はんだメッキ

マーキング



管理コード付与規定



例) 620A1
2006年第20週に製造された製品

当社半導体製品取り扱い上のお願い

- 当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、購入者側の責任において、機器の安全設計を行うことをお願いします。なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などをご確認ください。
- 本資料に掲載されている製品は、一般的電子機器（コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など）に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器（原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など）にこれらの製品を使用すること（以下“特定用途”という）は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。
- 本資料に掲載されている製品を、国内外の法令、規則及び命令により製造、使用、販売を禁止されている応用製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令などの法令を十分調査の上、かかる法令に適合するようご使用下さい。お客様が適用される法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。
- 本資料に掲載されている製品は、外国為替及び外国貿易法により、輸出または海外への提供が規制されているものです。
- 本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。