

オペアンプ・コンパレーターの基礎

概要

オペアンプは演算増幅器とも呼ばれ電圧増幅、フィルター、位相シフトなどに使用されます。コンパレータは電圧比較器とも呼ばれ基準信号に対し電圧の高低を検出する機能を持っています。

本資料では基礎的な電気的特性（オフセット電圧、同相入力電圧、オープン利得、同相入力信号除去比、周波数特性など）、絶対最大定格、一般的な使い方（非反転増幅器、反転増幅器）を解説致します。"

目次

1.	はじめに.....	3
2.	オペアンプ・コンパレーターについて	4
2.1.	オペアンプ・コンパレーターの構成	4
2.2.	オペアンプ・コンパレーターの選び方	5
2.3.	オペアンプ・コンパレーターの電源について	6
2.4.	非反転増幅器.....	6
2.5.	反転増幅器	8
2.6.	コンパレーターの基本	8
3.	基本的な電気的特性.....	10
3.1.	入力オフセット電圧.....	10
3.2.	入力バイアス電流／入力オフセット電流.....	10
3.3.	同相入力電圧.....	12
3.4.	電源電流	12
3.5.	電圧利得	12
3.6.	最大出力振幅電圧.....	12
3.7.	同相入力信号除去比	14
3.8.	電源電圧除去比.....	15
3.9.	ソース電流／シンク電流	15
3.10.	スルーレート.....	15
3.11.	周波数特性.....	17
3.12.	発振安定性.....	18
3.13.	雑音電圧.....	20
3.14.	応答時間.....	21
4.	絶対最大定格	22
4.1.	電源電圧	22
4.2.	差動入力電圧.....	22
4.3.	同相入力電圧.....	22
4.4.	消費電力	23
4.5.	動作温度／保存温度範囲	23
5.	オペアンプ関連リンク	24
6.	製品取り扱い上のお願ひ	25

1. はじめに

オペアンプは演算増幅器とも呼ばれますが、演算だけでなく、最も基本的な使い方である電圧増幅のほか、フィルター、位相シフト、バッファの用途でも用いられます。IoT家電で多く使われる各種センサーや計測機器などで、入力されてくるアナログ信号の増幅などさまざまな処理に多用されており、ほとんどの電化製品に搭載されていると言っても過言ではありません。

オペアンプの応用のひとつにコンパレーターがあります。コンパレーターは電圧比較器とも呼ばれ、ある信号の電圧レベルを基準電圧と比較して基準を上回った、あるいは下回ったことを検出して出力する機能を持っています。

本アプリケーションノートでは、オペアンプ・コンパレーターの基本的な機能と使い方、一般的な特性や用語などについて解説致します。途中、数式やグラフを使ってやや専門的な内容を説明した部分もありますが、オペアンプ・コンパレーターの使い方を簡単に知りたいという方は、読み飛ばして次に進んでいただいてもかまいません。

なお、本資料では特にことわらない限り、正負両電源動作を基本に説明しておりますが、 V_{EE} (V_{SS}) を GND、GND を中点電圧 (V_{CC} (V_{DD}) の1/2の電圧) と読み替えていただければ、単電源と考えていただいても差し支えありません。

東芝はオペアンプに関する様々なコンテンツを web 上に公開しております。下記コンテンツも併せてご参照ください。

コンテンツの種類	内容	リンク
Web サイト	東芝オペアンプ ホームページ	Click Here
FAQ	東芝オペアンプ 良くあるお問い合わせ(FAQ)	Click Here
アプリケーションノート	センサー信号増幅に最適な低ノイズオペアンプ回路の提案	Click Here
アプリケーションノート	低消費電流オペアンプのダストセンサーへの応用例	Click Here
リファレンスデザイン	電流センサー向け応用回路	Click Here
リファレンスデザイン	超音波距離センサー向け応用回路	Click Here
リファレンスデザイン	焦電型赤外線人感センサー向け応用回路	Click Here
リファレンスデザイン	脈拍センサー向け応用回路	Click Here

2. オペアンプ・コンパレーターについて

2.1. オペアンプ・コンパレーターの構成

図 2.1.1 にオペアンプ・コンパレーターの回路記号を示します。

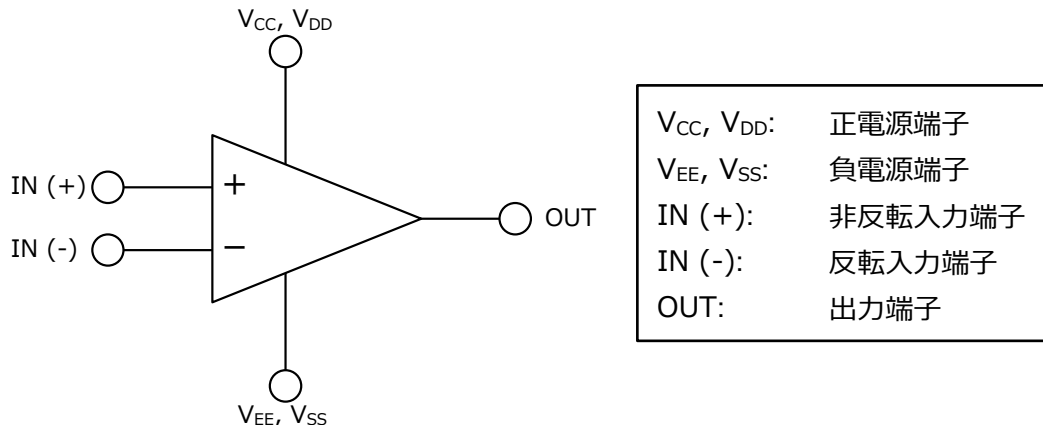


図 2.1.1 オペアンプ・コンパレーターの回路記号

オペアンプは正電源、負電源、非反転入力、反転入力、出力の 5 端子で構成され、一般的にそれぞれ図のような端子記号で表記されます。正負電源で使用する場合、正電源端子にはプラスの電圧を、負電源端子にはマイナスの電圧をそれぞれ印加します。単電源で使用する場合、負電源端子は接地 (GND) します。電源端子の記号はバイポーラー型の場合 V_{CC} 、 V_{EE} 、CMOS 型の場合 V_{DD} 、 V_{SS} と、それぞれ表記されるのが一般的です。

オペアンプは差動増幅器なので、出力端子には非反転入力端子と反転入力端子の電圧差を増幅した信号が出力されます。非反転側に入力された信号とは同相の出力信号が、反転側に入力された信号とは逆相 (位相が反転) の出力信号が、それぞれ出力されます。従って、非反転側と反転側に同一の信号を入力した場合、理想的には出力端子に信号は出力されません。

オペアンプでは理想的には入力インピーダンスは ∞ 、出力インピーダンスは 0 という特性が求められます。現実のオペアンプでは入力インピーダンスは無限大ではなく、出力インピーダンスも 0 ではありませんが、高入力インピーダンス、低出力インピーダンスとなるよう設計されています。一般に入力インピーダンスは CMOS 型の方がバイポーラー型よりも高いですが、バイポーラー型でもほとんどの場合、入出力インピーダンスについては考慮する必要はありません。

図 2.1.2 に、入出力インピーダンスを考慮に入れたオペアンプの等価的なイメージを示します。

この図で V_{i+} 、 V_{i-} は入力信号電圧、 V_o は出力信号電圧、 V_+ は非反転入力端子での入力信号電圧、 V_- は反転入力端子での入力信号電圧を、それぞれ示します。また、 R_s は入力信号源インピーダンス (抵抗)、 R_L は負荷抵抗です。

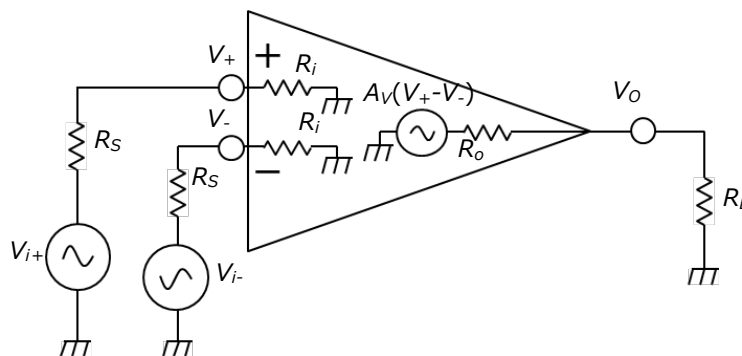


図 2.1.2 入出力インピーダンスを考慮したオペアンプ

先ほど述べたとおり、オペアンプは非反転入力と反転入力の差電圧を増幅しますので、この図でオペアンプの出力信号 V_o は式 (2.1.1) で示されます。

$$V_o = \frac{R_L}{R_o + R_L} \times A_V \times (V_+ - V_-) = \frac{R_L}{R_o + R_L} \times A_V \times \frac{R_i}{R_i + R_S} \times (V_{i+} - V_{i-}) \cdots (2.1.1)$$

R_i 、 R_o 、 A_V はいずれもオペアンプの特性で、 R_i は入力インピーダンス、 R_o は出力インピーダンス、 A_V はオープンループ利得 (電圧増幅度) です。抵抗比の項がいずれも 1 に近似できるほど、入力インピーダンス R_i が十分大きくて出力インピーダンス R_o が十分小さければ、下記式 (2.1.2) が得られます。

$$V_o = A_V \times (V_{i+} - V_{i-}) \cdots (2.1.2)$$

この近似ができるように、現実のオペアンプでは十分高入力インピーダンス、低出力インピーダンスに設計されています。

2.2. オペアンプ・コンパレーターの選び方

オペアンプ・コンパレーターは内部回路を構成している素子によって、CMOS 型とバイポーラー型に分類されます。

CMOS 型は、すべての内部回路を相補型電界効果トランジスタ (CMOS) で構成しているものです。一方、バイポーラー型はすべての内部回路をバイポーラトランジスタで構成しているものです。

下表 2.2.1 は CMOS 型とバイポーラー型の各種特性を比較したものです。オペアンプ・コンパレーターの性能として一般に望ましいとされる方に◎をつけていますが、◎がついていなくても使えないということではありません。

表 2.2.1 CMOS 型とバイポーラー型の比較表

	CMOS 型	バイポーラー型
入力インピーダンス	◎高い	低い (CMOS 型に比較して)
入力オフセット電圧	ばらつきが大きい	◎ばらつきが小さい
入力バイアス電流	◎小さい (MOS 構造のためゲートに電流は流れない)	大きい (ベース電流が流れる)
最大出力振幅電圧	◎大きい (フルスイングタイプのもの)	小さい
消費電力 (発熱量)	◎小さい	大きい
耐圧	低い	◎高い
動作速度	低い	◎速い
雑音	バイポーラー型に比べ悪い ◎ (低ノイズのものは小さい)	◎小さい

一般的には、低ノイズ特性が求められる用途ではバイポーラー型、アナログセンサーなど高入力インピーダンスが求められる用途では CMOS 型などと解説されますが、最近は CMOS 型の低ノイズタイプの製品も出てきており、一概に言い切れません。

いずれも一長一短があり、実際にオペアンプを選ぶ際にはご使用になる入力信号のレベルや周波数帯域、電源電圧条件のほか、用途や目的なども考慮して何を重視するか決めて選定してください。

2.3. オペアンプ・コンパレーターの電源について

オペアンプ・コンパレーターを選ぶ際には、電源の形式が正負両電源か単電源動作かも重要なポイントです。現在のオペアンプ・コンパレーターは、両電源動作を想定した製品と単電源動作を想定した製品があります。

簡単に言って、データシートで電源電圧の最大定格が $\pm X$ (V) と表示されていれば、両電源動作を、プラス電圧のみ表示されていれば、単電源動作をそれぞれ想定した製品です。

もともとオペアンプは両電源で使用されていましたが、近年の電子機器では単電源動作のものが増え、それに伴って単電源での使用も想定されるようになってきました。単電源動作を想定した製品では、入力回路構成を工夫して入力信号をGNDまで振幅させることができるように、入出力フルスイングタイプの製品もあります。

両電源動作向けの製品を単電源で使用する、あるいは逆に単電源向けの製品を両電源で使用することも不可能ではありませんが、その場合は電源電圧の最大定格と同相入力電圧に注意してください。

同相入力電圧については 3.3 項を、電源電圧の最大定格については 4.1 項も参照してください。

2.4. 非反転増幅器

オペアンプの最も基本的な使い方である電圧増幅回路について説明します。

図 2.4.1 に非反転増幅器の接続例と利得を示します。 R_1 、 R_2 はいずれも外付け抵抗で、この抵抗により出力の一部を反転入力に戻す負帰還 (Negative Feed Back: NFB) をかけています。この回路のクローズドループ利得 (ゲイン) G_V は図の中に記したように外付け抵抗だけの簡単な式で決定されます。このように利得設定が簡単なのもオペアンプの利点のひとつです。

以下、本アプリケーションノートでは、オープンループ利得は A_V 、クローズドループ利得は G_V と表記します。

なお、外付けの帰還抵抗の値は、入力バイアス電流 (3.2 項参照) の影響を抑えるためできるだけ小さく設定した方が有利ですが、駆動する負荷抵抗やオペアンプの出力電流能力も考慮して最適な値に設定してください。

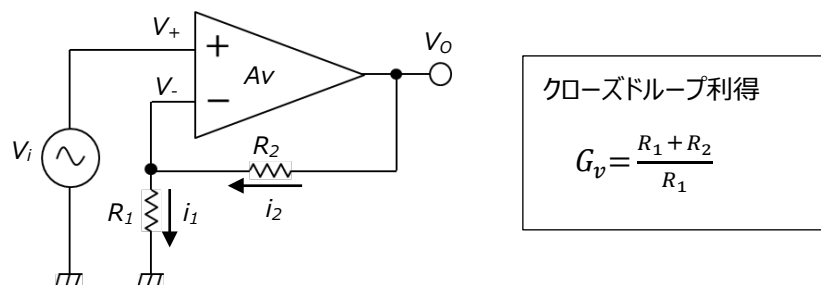


図 2.4.1 非反転増幅器

この回路のクローズドループ利得は、以下手順で求めることができます。

理想オペアンプでは、図中の各電圧、電流の間に以下の関係があります。

$$\begin{aligned} V_o &= A_V (V_+ - V_-) \\ i_1 &= \frac{V_-}{R_1} \\ i_2 &= \frac{V_o - V_-}{R_2} \end{aligned}$$

ここで、入力インピーダンスは無限大なので、 $V_+ = V_i$ 、 $i_1 = i_2$ が成り立ちます。これらの式から、この増幅器のクローズドループ利得 (ゲイン) G_V は以下 (2.4.1) 式のように求められます。

$$G_v = \frac{V_o}{V_i} = \frac{R_1 + R_2}{(1 + A_v)R_1 + R_2} A_v \quad \dots (2.4.1)$$

A_v が 1 より十分大きければ、右辺の分母、分子をそれぞれ $1 + A_v$ で割って、この式は (2.4.2) 式に近似されます。

$$G_v = \frac{V_o}{V_i} \cong \frac{R_1 + R_2}{R_1} \left(\frac{A_v}{1 + A_v} \cong 1, \quad \frac{1}{1 + A_v} \cong 0 \right) \quad \dots (2.4.2)$$

このように近似するためにはオペアンプの A_v (オープンループ利得) は十分高い必要がありますが、現実のオペアンプでは通常 10^5 倍 (100 dB) 程度に設計されており、ほとんどの場合外付け抵抗で決定できると考えて差し支えありません。

このように負帰還をかけた場合、オペアンプは出力振幅を抑制する方向で動作しますので、非反転入力と反転入力の電圧差がほぼ 0 になるような働きが発生します。この動作は仮想接地やバーチャルショート (イマジナリーショートとも、ただし和製英語) などと呼ばれ、オペアンプの応用回路を設計するうえで重要なポイントのひとつです。

これを利用した非反転増幅器の特殊な形であるボルテージフォロワー回路を紹介します。

図 2.4.2 にボルテージフォロワー回路の接続と利得を示します。

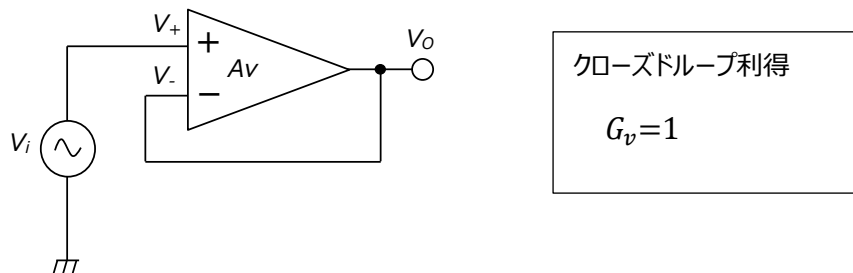


図 2.4.2 ボルテージフォロワー回路

この回路は非反転増幅器の R_1 を無限大に、 R_2 を 0 とし、出力信号を全て反転入力に戻した形 (全帰還) です。 V_+ と V_- がバーチャルショートの関係になるので、入力電圧と同レベルの信号を出力します。インピーダンス変換に便利なので、バッファなどによく利用される回路です。クローズドループ利得 G_v は下記のとおり計算されます。

図より $V_+ = V_i$, $V_- = V_o$ なので、非反転増幅器のところで述べた式から

$$V_o = A_v (V_+ - V_-) = A_v (V_i - V_o)$$

となります。この式をさらに変形して下記の式を得ます。

$$\frac{V_o}{A_v} = V_i - V_o$$

先に述べた通り、 A_v は十分に大きいのでこの式の左辺は 0 に近似でき、電圧利得 G_v は、

$$V_i \cong V_o$$

$$G_v = \frac{V_o}{V_i} \cong 1 \quad \dots (2.4.3)$$

となります。

ボルテージフォロワーをお使いになる場合は、3.6 最大出力振幅電圧、3.12 発振安定性の項もご参照ください。

2.5. 反転増幅器

図 2.5.1 に反転増幅器の接続と利得を示します。

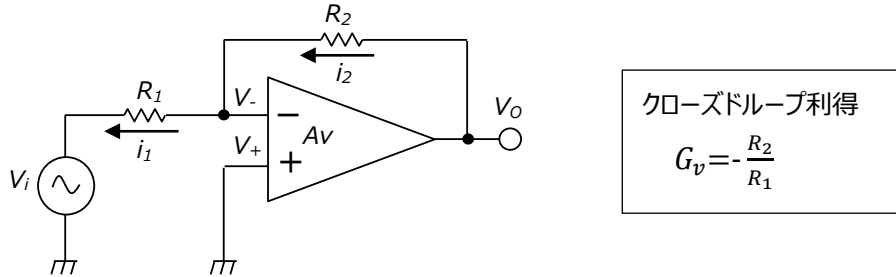


図 2.5.1 反転増幅器

R_1 、 R_2 は外付け抵抗です。非反転増幅器と同様、この場合も負帰還をかけており、クローズドループ利得は図のような簡単な計算式で求められます。この式は以下手順で求めることができます。

理想オペアンプでは、図中の各電圧、電流の間に以下の関係があります。

$$\begin{aligned} V_o &= A_V(V_+ - V_-) \\ i_1 &= \frac{V_- - V_i}{R_1} \\ i_2 &= \frac{V_o - V_-}{R_2} \end{aligned}$$

ここでも入力インピーダンスは無限大なので、 $V_+ = 0$, $i_1 = i_2$ が成り立ちます。これらの式から、この増幅器の電圧利得 (ゲイン) G_v は以下のように求められます。

$$G_v = \frac{V_o}{V_i} = -\frac{R_2}{(1+A_V)R_1+R_2} A_V \quad \dots (2.5.1)$$

A_V が 1 より十分大きければ、非反転増幅器の場合と同様に考えて、この式は以下のように近似できます。

$$G_v = \frac{V_o}{V_i} \cong -\frac{R_2}{R_1} \quad \left(\frac{A_V}{1+A_V} \cong 1, \quad \frac{1}{1+A_V} \cong 0 \right) \quad \dots (2.5.2)$$

右辺の符号がー (マイナス) になっており、入力信号と出力信号の位相が互いに反転していることを示しています。

反転増幅器の場合も、外付け帰還抵抗は駆動する負荷抵抗や出力の電流能力を考慮のうえ、できるだけ小さくしたほうが良いでしょう。また、非反転入力と反転入力間のバーチャルショートの関係も変わりません。

2.6. コンパレーターの基本

コンパレーターの基本構造はオペアンプと同様で、正負電源、非反転と反転入力、出力の 5 端子で構成されています。

コンパレーターでは、特殊な場合を除いて帰還はかけません。ふたつの入力端子の一方に基準となる電圧を接続して電圧を固定しておき、もう一方の入力端子に基準と比較する監視対象の電圧を入力して使用します。この状態で出力端子

をモニターし、監視（比較）対象の電圧が基準電圧以上、あるいは以下になったことを検出するというものです。

反転入力に基準電圧、非反転入力に監視したい電圧を接続した場合、以下のような動作となります。

監視したい電圧（非反転入力） < 基準電圧（反転入力） → 出力端子は Low レベル
 監視したい電圧（非反転入力） > 基準電圧（反転入力） → 出力端子は High レベル

非反転入力を基準電圧として使うことも可能で、その場合の動作は以下のようになります。

監視したい電圧（反転入力） < 基準電圧（非反転入力） → 出力端子は High レベル
 監視したい電圧（反転入力） > 基準電圧（非反転入力） → 出力端子は Low レベル

図 2.6.1 に反転入力を基準とした場合のコンパレーターの接続と動作イメージを示します。 V_{ref} は基準電圧です。基準電圧をどちらにするかは、コンパレーターの出力を受ける後段の構成に従って決めてください。

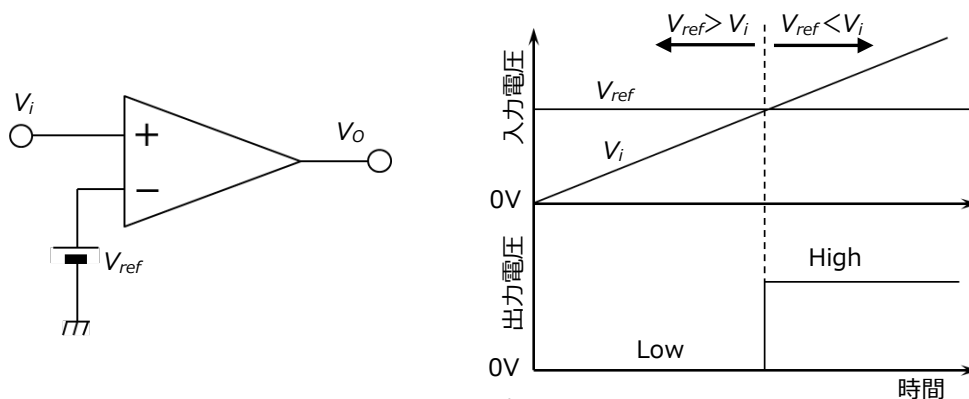


図 2.6.1 コンパレーターと動作イメージ

コンパレーターの出力端子の形式には、オープンコレクター（CMOS 型はオープンドレイン）形式とプッシュプル形式（3.6 項参照）の 2 種類があります。

オープンコレクター（ドレイン）形式の出力はトランジスター 1 個で構成され、出力電流の向きが流れ込みか流れ出しのどちらか一方になります。外付け部品として出力端子と V_{CC} (V_{DD}) 間にプルアップ抵抗、または V_{EE} (V_{SS}) 間にプルダウン抵抗を入れる必要があります。どちらが必要になるかは出力トランジスターの極性によって決まります。

一方、プッシュプル形式の出力はたて積みにしたトランジスター 2 個で構成され、出力電流は流れ込み、流れ出しどちらの向きでも流せます。プルアップ抵抗やプルダウン抵抗は不要です。

出力端子の形式はデータシートでご確認ください。

なお、オペアンプとして市販されている製品をコンパレーターとして使用する場合は、以下の点にご注意ください。

オペアンプは負帰還をかけて使用することを想定して設計されていますが、この場合発振することがあり（3.12 項参照）、これを防ぐために位相補償容量を内蔵しているのが普通です。この位相補償容量はコンパレーターとしては出力の応答時間を制限するように働きますので、応答時間の遅れが問題にならないことをご確認のうえご使用ください。コンパレーターとして市販されている製品には位相補償容量は内蔵されていないので、そのままお使いいただくことができます。応答時間については 3.14 項で詳述します。

また、オペアンプの出力回路はすべての製品でプッシュプル形式となっていますが、構成によっては Low レベルが GND、High レベルが電源にならず、1 V 程度の電圧が残るものがありますので、この点にもご注意ください。これについては 3.6 項の最大出力振幅電圧のところでも詳述します。

3. 基本的な電気的特性

ここではオペアンプ・コンパレーターのデータシートに書かれる主要な電気的特性と応用上重要な特性について解説します。

3.1. 入力オフセット電圧

オペアンプ・コンパレーターのふたつの入力端子間に発生する電圧値ですが、オペアンプ・コンパレーターを選ぶ際にはこの値ができるだけ小さいものを選択してください。

理想的なオペアンプでは 0 V で非反転入力と反転入力の電圧は完全に一致していますが、現実のオペアンプでは入力インピーダンスは無限大ではなく、わずかながら入力端子に電流が流れます。また、差動増幅回路を構成する IC 内部の素子の製造ばらつき、封止しているモールド樹脂や基板のたわみに由来する応力の変化によるピエゾ効果（圧電効果）の影響も無視できません。これらの要因により 2 つの入力端子間には電圧のずれが発生していることがあり、これを入力オフセット電圧と呼びます。

入力オフセット電圧が存在する場合、オペアンプではその分も増幅され、出力電圧は 0 V からずれることになります。

図 3.1.1 に非反転増幅器で入力オフセット電圧 (V_{IO}) がある場合の出力電圧波形のイメージを示します。

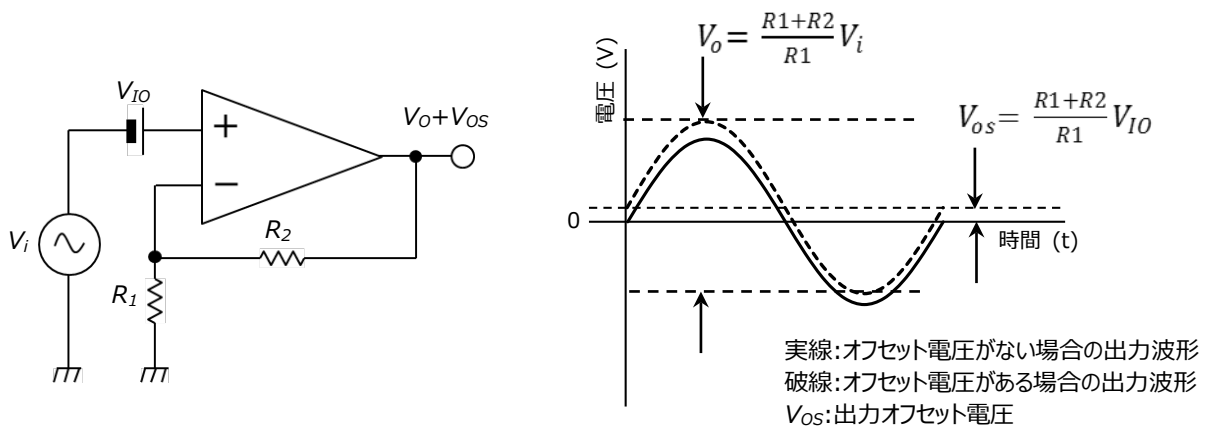


図 3.1.1 入力オフセット電圧がある非反転増幅器の出力イメージ

上述のとおり、入力オフセット電圧はオペアンプでは出力電圧のずれとして現れ、センサーで出力電圧を直流で検出する場合や AD コンバーターでアナログ信号をデジタル変換する場合など、誤差の原因となります。

コンパレーターの場合は入力オフセット電圧が監視したい電圧に足し合わせされる、あるいは引かれる形になるので、検出誤差として影響します。検出電圧の誤差分は検出の早まりや遅れとなり、検出時間のずれとなります。

一般に入力オフセット電圧は温度の影響を受けて変動します。これを温度ドリフトと言い、製品によってはデータシートに記載している場合もありますので、この値にもご注意ください。

3.2. 入力バイアス電流／入力オフセット電流

前項で述べた入力端子に流れる電流のことを入力バイアス電流と言います。この項目も、オフセット電圧と同じく小さいほうが望ましいものなので、できるだけ小さいものを選択することが重要です。

バイポーラー型のオペアンプでは入力端子に接続されるトランジスタのベース電流と端子から GND などにリークする電流が要因ですが、一般に電流値はベース電流のほうが大きいので、こちらが主要因となります。差動入力回路が PNP トランジスタで構成されていれば IC から流れ出る電流となり、NPN トランジスタであれば IC に流れ込む電流となります。

CMOS 型のオペアンプではベース電流は流れないので、端子からのリーク電流が要因となります。このため、入力バイアス電流は CMOS 型オペアンプの方が圧倒的に小さく、センサーなど高い精度が求められる場合は、CMOS 型のオペアンプを

選択した方が無難です。

非反転入力と反転入力の内部素子の特性がそろっていれば、入力端子に帰還抵抗を並列とした値の抵抗を挿入することにより入力バイアス電流により発生するオフセット電圧をキャンセルすることができます。図 3.2.1 に非反転入力端子にキャンセル抵抗を挿入した非反転増幅器を示します。

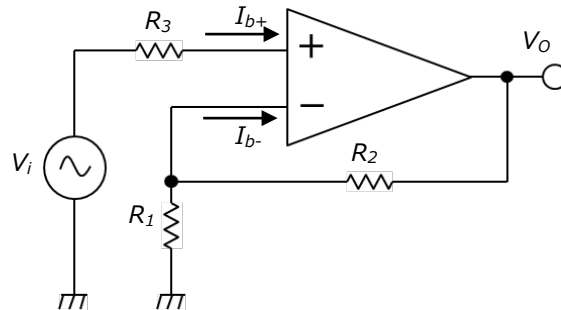


図 3.2.1 キャンセル抵抗を挿入した非反転増幅器

この図で、 I_{b+} は非反転入力端子のバイアス電流、 I_{b-} は反転入力端子のバイアス電流、 R_3 がキャンセル抵抗となります。前章と同様に式を立てて V_o を計算すると以下の式となります。

$$V_o = \frac{R_1 + R_2}{R_1} V_i + \underbrace{\frac{R_1 + R_2}{R_1} \times R_3 \times I_{b+} - R_2 \times I_{b-}}_{\text{出力電圧のずれ (出力オフセット電圧) = } V_{os}} \quad \dots\dots (3.2.1)$$

この式の右辺の後半 2 項が、入力バイアス電流による出力電圧のずれ (出力オフセット電圧) を表しますので、この部分が 0 V になる条件を考えます。

$$\frac{R_1 + R_2}{R_1} \times R_3 \times I_{b+} - R_2 \times I_{b-} = 0 \quad \dots\dots (3.2.2)$$

この式を R_3 について解くと、

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \times \frac{I_{b-}}{I_{b+}} \quad \dots\dots (3.2.3)$$

となります。差動入力回路が完全に対称で I_{b+} と I_{b-} が等しければ、(3.2.3) 式は以下となります。

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \quad \dots\dots (3.2.4)$$

これは R_1 と R_2 の並列抵抗ですので、 R_3 としてこの値の抵抗を挿入することにより (3.2.2) 式、つまり出力オフセット電圧は 0 V になって、キャンセルされることになります。

オペアンプの差動入力回路は対称性に十分注意を払って設計されていますが、製造ばらつきもあり、非反転入力と反転入力のバイアス電流は必ずしも一致するとは限りません。非反転入力端子と反転入力端子の入力バイアス電流の差を入力オフセット電流と呼びます。

(3.2.2) 式からもわかるとおり、入力オフセット電流は出力オフセット電圧の要因となり、この分はキャンセルできません。

3.3. 同相入力電圧

同相入力電圧は、オペアンプに入力してよい電圧の範囲を示すものです。この範囲を超えた電圧を入力すると、出力オフセット電圧が急増し、オペアンプが正常動作できなくなります。オペアンプでは通常、非反転、反転入力に同一の DC 電圧を入力して、その電圧を中心として振幅させた信号について動作します。この DC 電圧を入力バイアス電圧といいますが、入力バイアス電圧は扱う信号の振幅も考慮したうえで、同相入力電圧の範囲内に設定する必要があります。

この値はオペアンプ内部の差動入力回路の構成によって決まりますので、製品ごとにデータシートなどでご確認ください。

製品によっては、単電源動作を想定し、負側は GND まで入力できる回路構成として同相入力電圧の下限値を 0 V としているものもあり、データシート上でもそのように表示しています。電気的特性や測定条件などをよくご確認のうえ、ご使用目的にあった製品を選択してください。

両電源と単電源の場合の同相入力電圧を図 3.3.1 に示します。

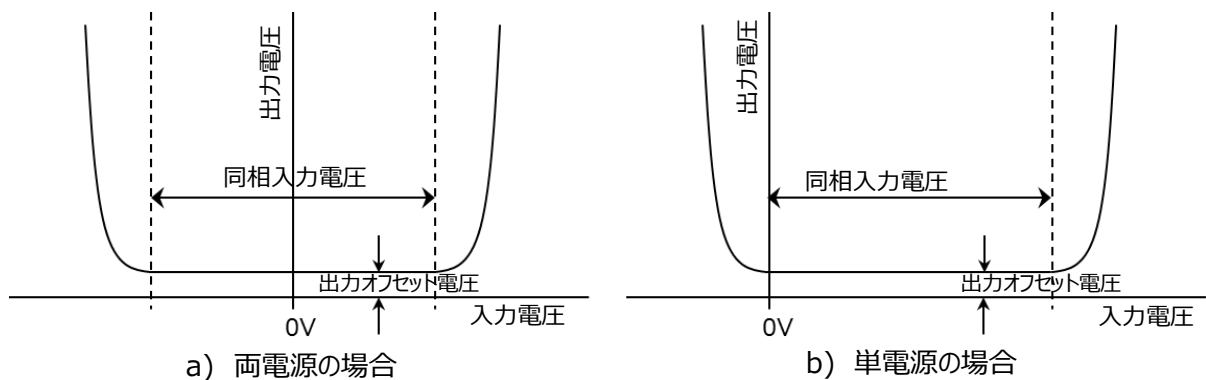


図 3.3.1 同相入力電圧

なお、両電源動作タイプのオペアンプでも、ほとんどの場合は入力バイアス電圧を中点電圧（電源電圧の 1/2）などに設定して単電源で使用することは可能ですが、この場合の同相入力電圧にはご注意ください。

3.4. 電源電流

無信号入力で出力電流が流れていない状態で正電源端子 (V_{CC} , V_{DD}) から負電源端子 (V_{EE} , V_{SS}) に流れる電流です。オペアンプ・コンパレーター内部の抵抗成分により熱として消費される分なので、この値が小さいものほど発熱が小さくなります。温度ドリフトなどを考慮するとできるだけ小さいものを選んだほうが良いでしょう。

一般的にはバイポーラー型のものよりも CMOS 型のものの方が小さい値になります。

3.5. 電圧利得

帰還をかけていない状態での電圧増幅率=オープンループ利得を示します。開ループ利得、開放利得などと表示されることもあります。オペアンプで負帰還をかけて使った場合、雑音など各種交流特性やクローズドループ利得の誤差などは、この値が高いほど有利になりますが、帰還量も増えるため、安定性は悪くなり、発振しやすくなるというデメリットもあります。

2.4 項でも述べた通り、通常は 10^5 倍 (100 dB) 程度になるよう設計されています。

3.6. 最大出力振幅電圧

オペアンプ・コンパレーターの出力端子が出力可能な最大振幅電圧を示すものです。

出力端子には正電源側、負電源側にそれぞれ、出力端子が取ることのできない電圧値の領域が存在し、出力回路の構

成によってその幅が決まっています。この値は出力端子が振幅可能な電圧の領域を示すもので、大きいほど大振幅の出力信号が得られるということになります。

CMOS 型の多くの製品は、ほぼ $V_{DD}-V_{SS}$ 間の電源電圧いっぱいには振幅できるような回路構成としており、フルスイング型などと呼ばれます。弊社の CMOS 型オペアンプはすべてこの形です。

詳細は後述しますが、電源電圧、負荷抵抗によっても変わってきますので、オペアンプ・コンパレーターを選ぶ際は必要な出力信号振幅のほか、これらの条件も考慮して適切なものを選択してください。なお、この項目はデータシートでは最大振幅のピーク値として表記されるほか、最高電圧と最低電圧として表記される場合や、下記で述べる残り電圧として表記される場合もありますので、ご注意ください。弊社オペアンプでは CMOS 型および、両電源タイプの場合は最高電圧と最低電圧で、バイポーラー型で単電源タイプの場合は最大振幅値で、それぞれ表記されています。

図 3.6.1 に示すような両電源動作のバイポーラー型オペアンプの出力回路とその出力波形を例として、詳細を説明します。

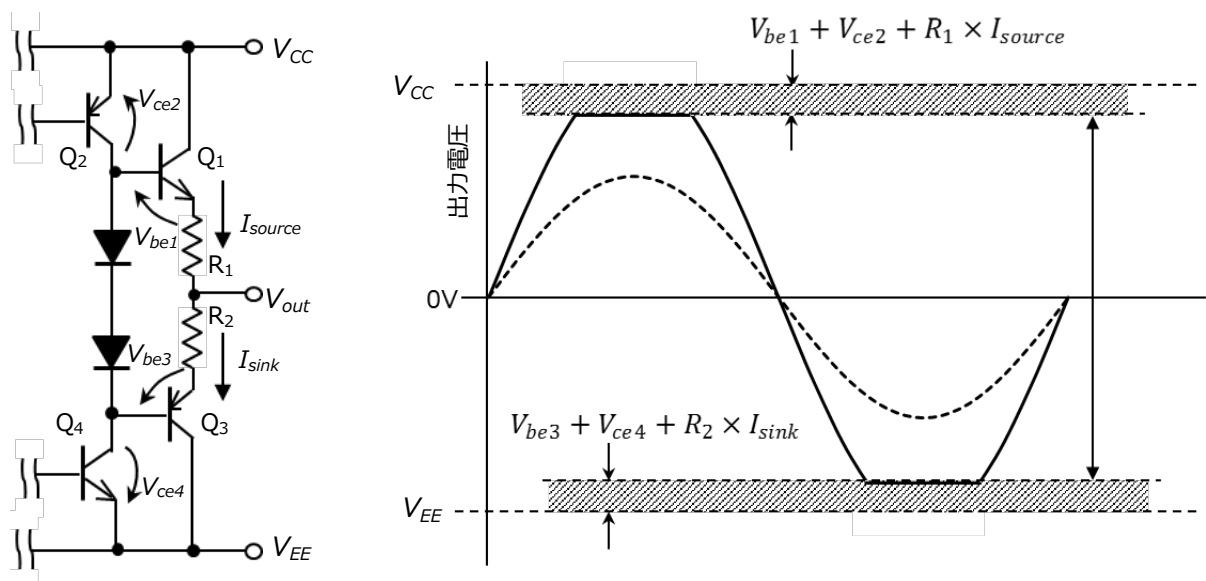


図 3.6.1 バイポーラー型オペアンプでよく使われる出力回路とその出力波形

Q_1 と Q_3 のエミッターに接続されている抵抗 R_1 と R_2 は電流を制限して出力トランジスターの破壊を防ぐ保護抵抗です。この例のように極性の異なる 2 つの出力トランジスターをたてに接続した構成をプッシュプル形式と呼びます。

この例の場合、 V_{out} が V_{CC} から $V_{be1} + V_{ce2} + R_1 \times I_{source}$ だけ下がった電圧よりも高い領域（出力波形上側の斜線部分）になると Q_1 、 Q_2 が動作できなくなるため、これ以上は振幅できません。負電源側も同様に、 V_{EE} から $V_{be3} + V_{ce4} + R_2 \times I_{sink}$ 上がった電圧よりも低い領域（出力波形下側の斜線部分）まで振幅することはできません。

この振幅できない電圧領域の幅を残り電圧と言います。増幅された出力波形は図 3.6.1 のように、その部分だけ切り取られたような形となりますが、この状態のことをクリップと言ひ、最大出力振幅電圧はクリップさせないで使うことができる出力電圧の範囲という言い方もできます。

この例では正電源側、負電源側両方に同等の残り電圧が発生しますが、バイポーラー型でも単電源動作のものの一部に、出力回路の構成を変えて、シンク電流が小さいときに下側だけ GND 近くまで振幅できるようにしたものもあります。

また、先述のとおり、CMOS 型オペアンプは、多くがフルスイング型の出力回路となっています。

これまでの説明でわかるように、最大出力振幅電圧は電源電圧に依存します。また、先ほどの計算式にも入っているソース電流 I_{source} 、シンク電流 I_{sink} は出力端子から流れ出す（ソース）、あるいは流れ込む（シンク）電流も含んでおり、これらの電流は負荷抵抗で決まりますので、最大出力振幅電圧は負荷抵抗によっても変わることになります。データシートを

見る際は、電源電圧と負荷抵抗の条件にも合わせてご注意ください。

なお、クローズドループ利得を下げて使用する場合、出力の最大振幅がこの値以下になる場合があります。クローズドループ利得の設定が低いと出力電圧が最大出力振幅電圧に達する前に、入力信号の振幅が同相入力電圧の範囲を超えてしまい、入力段で信号が制限されるためです。このような場合、出力最大振幅電圧に達していなくても、それ以上出力は振幅できなくなりますので、ボルテージフォロワーなどクローズドループ利得を低く設定する場合はご注意ください。

3.7. 同相入力信号除去比

同相入力除去比は CMRR (Common Mode Rejection Ratio) とも言い、非反転入力と反転入力に全く同じ信号を入力 (同相入力) したときの入力オフセット信号の変化を表します。この値は大きいほうが同相信号入力の出力への漏れが小さく、望ましい特性ということになります。

同相入力時の電圧利得と差動入力時の電圧利得の比として定義されますが、通常は直流入力電圧を変化させたときの出力オフセット電圧の変化を測定し、下記の式から求めます。測定回路図は図 3.7.1 となります。

$$\text{CMRR} = 20 \log \left(\left| \frac{\Delta V_O}{\Delta V_I} \right| \times \frac{R_1}{R_1 + R_2} \right)$$

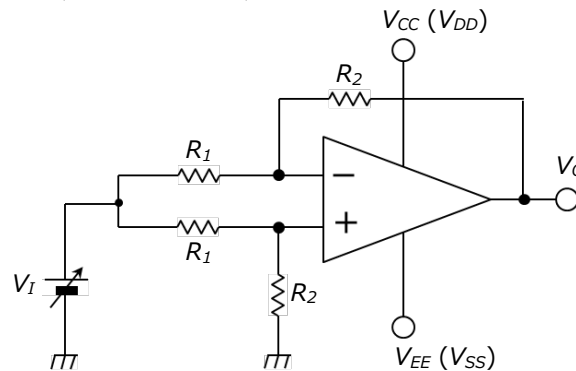


図 3.7.1 同相入力信号除去比の測定回路

3.8. 電源電圧除去比

電源電圧除去比は SVRR (Supply Voltage Rejection Ratio) と呼ばれ、電源電圧が変動したときの入力オフセット電圧の変化を表します。製品によっては PSRR (Power Supply Rejection Ratio) と表記されることもあります。この値は大きいほうが電源電圧変動の出力への漏れが小さく、望ましい特性ということになります。

電源電圧の変動に対する利得と差動入力時の電圧利得の比として定義されますが、通常は電源電圧を変化させたときの出力オフセット電圧の変化を測定し、下記の式から求めます。測定回路は図 3.8.1 となります。

$$SVRR = 20 \log \left(\left| \frac{\Delta V_O}{\Delta(V_{CC} - V_{EE})} \right| \times \frac{R_1}{R_1 + R_2} \right)$$

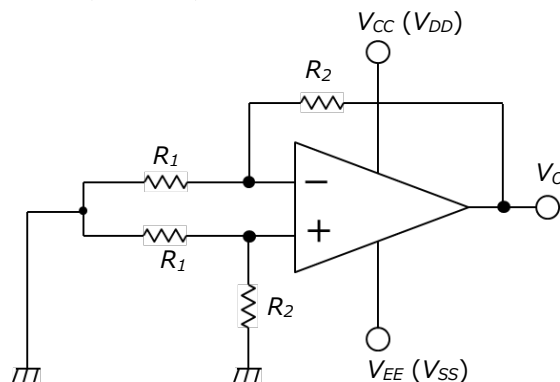


図 3.8.1 電源電圧除去比の測定回路

3.9. ソース電流／シンク電流

ソース電流、シンク電流はいずれもオペアンプ・コンパレーターの出力の電流駆動能力（ドライブ能力）を表すもので、ソース電流は出力端子から流れ出す電流、シンク電流は出力端子に流れ込む電流を示します。出力が High レベルのときは 3.6 項で紹介したプッシュプル形式の上側のトランジスタが負荷抵抗側にソース電流を流し、Low レベルのときは下側のトランジスタが負荷抵抗側からシンク電流を引き込むこととなります。出力回路の形式によっては、ソース電流とシンク電流は値が異なることもあります。駆動したい負荷のインピーダンスと電源電圧を考慮して、目的にあったオペアンプ・コンパレーターを選択してください。

通常、ソース電流は出力が High となる入力条件 ($V_+ > V_-$) として出力端子と V_{EE} 間に、シンク電流は出力が Low となる入力条件 ($V_+ < V_-$) として出力端子と V_{CC} 間に、それぞれ電流計を直接挿入して測定されます。電流計の内部インピーダンスは非常に小さいので、それぞれ出力トランジスタが流すことのできる最大の電流となります。

なお、コンパレーターでは、2.6 項でも述べたトランジスタ 1 個で構成されるオープンコレクター（CMOS 型の場合はオープンドレイン）形式のものがあり、この場合データシートでは出力トランジスタの極性によってソース電流かシンク電流のいずれか一方のみが規定されます。

3.10. スルーレート

スルーレート (SR) はオペアンプの出力の立ち上がり、立ち下がりに対する応答性能を表す指標です。

一般に、大振幅矩形波が入力されたときに、立ち上がりでは出力振幅が 10 % から 90 % に達する時間、立ち下がりでは 90 % から 10 % に達する時間で、それぞれ電圧変化を割った数値として示されます。平たく言えば 1 μ s の間に上げ下げできる電圧の値ということですが、データシートでは立ち上がり時と立ち下がり時の遅い（小さい）方の数値が表示されます。

図 3.10.1 に入出力波形で見たスルーレートのイメージを示します。

この値を正弦波のゼロクロスポイント（振幅の中央）における接線の傾き、すなわち微分値と考えると、ある振幅を持ってオペアンプが追従して増幅できる周波数を示すことになります。使用する最も高い周波数とその際に必要な出力振幅から動作速度を求め、その値よりもスルーレートが大きいオペアンプを選択してください。

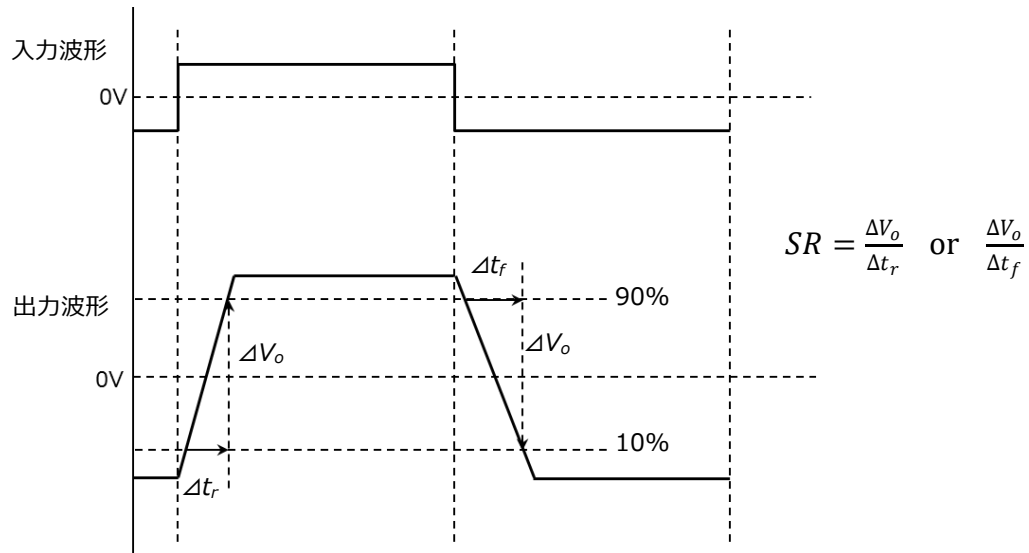


図 3.10.1 スルーレート (SR) のイメージ

3.11. 周波数特性

オペアンプで重要なのはオープンループ利得の周波数特性と、位相の周波数特性です。

実際のオペアンプでは出力インピーダンスと端子容量や負荷容量により出力にローパスフィルターが構成されますので、入力周波数が高くなるにつれてオープンループ利得が下がり始めます。データシートではオープンループ利得が 0 dB となる周波数をシャ断周波数として記載しています。

オープンループ利得の低下と連動して出力信号の位相も入力信号に対して遅れはじめます。

利得はある周波数から -6 dB/oct (-20 dB/dec) の傾きをもって下がり始め、この周波数のことをポール (極) と呼びます。

一方、位相はポールの 1/10 の周波数から遅れ始め、ポールの周波数で 45°、ポールの 10 倍の周波数で 90° の遅れに達し、一度ここで止まります。さらに周波数が上がり 2 番目のポールに達すると、利得が低下する傾きは -6 dB/oct がさらに加算される形で -12 dB/oct となります。位相の遅れも同様にさらに 45° 加算されて 135° の遅れとなり、2 番目のポールの 10 倍の周波数で 180° に達します。

dB (デシベル) 表示とした利得と位相の周波数特性を、対数表示された同一の周波数軸で重ねたものをボード線図と呼びます。図 3.11.1 に帰還がかかっていないオープンループ時のオペアンプのボード線図の例を示します。このボード線図では最初のポールが 10 Hz、2 番目のポールが 1 MHz となります。

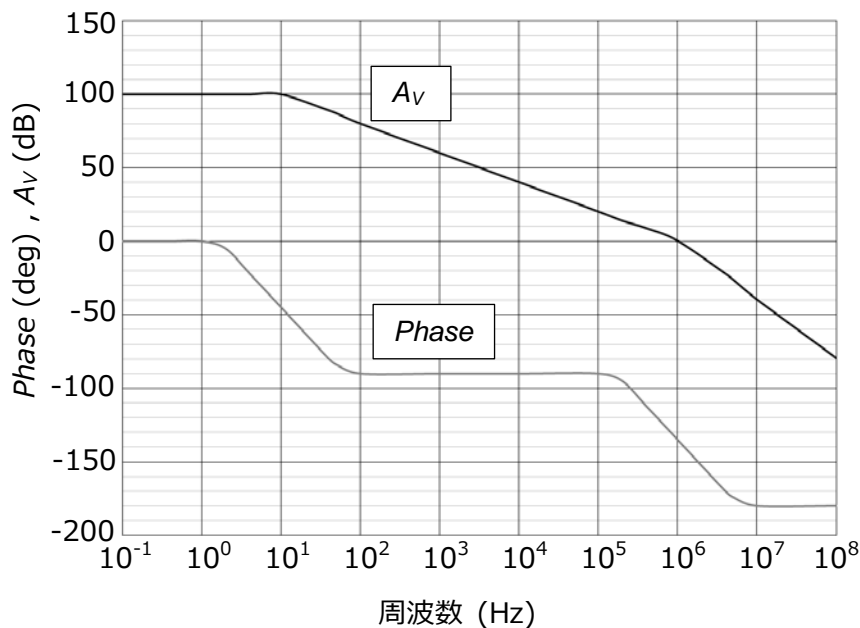


図 3.11.1 オペアンプのボード線図 (例)

3.12. 発振安定性

オペアンプを使って非反転増幅器や反転増幅器を構成する場合、発振安定性（発振に対する耐性）を考慮する必要があります。オペアンプとして市販されている製品では、出力インピーダンスと端子容量などによる発振への対策として位相補償容量を内蔵するなど、発振を考慮した設計を行っておりますが、負荷条件によっては発振を起こす場合もあります。万一発振した場合は出力に容量や抵抗を外付けするなどの対策が必要となりますので、実験などで事前の検討を十分行ってご使用ください。帰還量が大きいほど発振はしやすくなりますので、ボルテージフォロワーや利得を低く設定した場合などは特にご注意ください。

また、コンパレーターとして市販されている製品は、2.6 項で述べたとおり発振を考慮した設計にはなっておりません。ヒステリシスコンパレーターの場合などを除き、帰還をかけて使用することは避けてください。

オペアンプで帰還をかけて増幅器を構成する場合、非反転、反転増幅器いずれの場合もクローズドループ利得はオープンループ利得よりも低い値に設定しますが、3.11 項で説明したように周波数が高くなるにつれてオープンループ利得は低下しますので、設定したクローズドループ利得まで下がると、それより高い周波数領域ではクローズドループ利得はオープンループ利得と一致して下がります。

オペアンプで負帰還をかけるとは出力の一部を反転入力に戻すということですが、この反転入力に戻す量のことを帰還量といいます。また、帰還ループを経て反転入力に戻される信号と入力信号の比をループ利得といい、オープンループ利得と帰還量を掛け合わせたものになります（帰還がかかった状態の増幅器では非反転、反転入力はバーチャルショートになるため、ループ利得は実測できません）。ループ利得は、ボード線図ではオープンループ利得とクローズドループ利得の差として表されるので、両者が一致するという事はループ利得が 1、つまり 0 dB になるということです。

一方で、位相が 180 °遅れた信号はもとの入力信号の逆相になるので、反転入力に位相遅れ 180 °の信号が戻されるということは、結果として同相で戻されていることとなります。

このときにループ利得が 0 dB 以上あると、同相で戻した信号を加えたものをさらに増幅してまた戻すということになり、正帰還をかけたのと同じことになるので、回路の動作が不安定になって発振してしまいます。

従って、発振しないための条件とは、ループ利得が 0 dB まで下がったときに位相遅れが 180 °以内であること、あるいは位相が 180 °遅れたときのループ利得が 0 dB 以下であることとなります。ループ利得が 0 dB になったときの位相遅れと 180 °の差を位相余裕と呼び、逆に位相が 180 °遅れたときのループ利得をゲイン余裕と呼びます。

発振安定性は、3.11 項で述べたボード線図を使ってこれらの値を求めることにより判定することができます。図 3.12.1 に帰還増幅器のボード線図と位相余裕、ゲイン余裕の例を示します。ボード線図上では非反転増幅器の位相遅れは 0 °からスタートしますが、反転増幅器ではもともと信号は反転していますので、180 °からスタートして 0 °になったときを位相が 180 °遅れたときとして判定します。

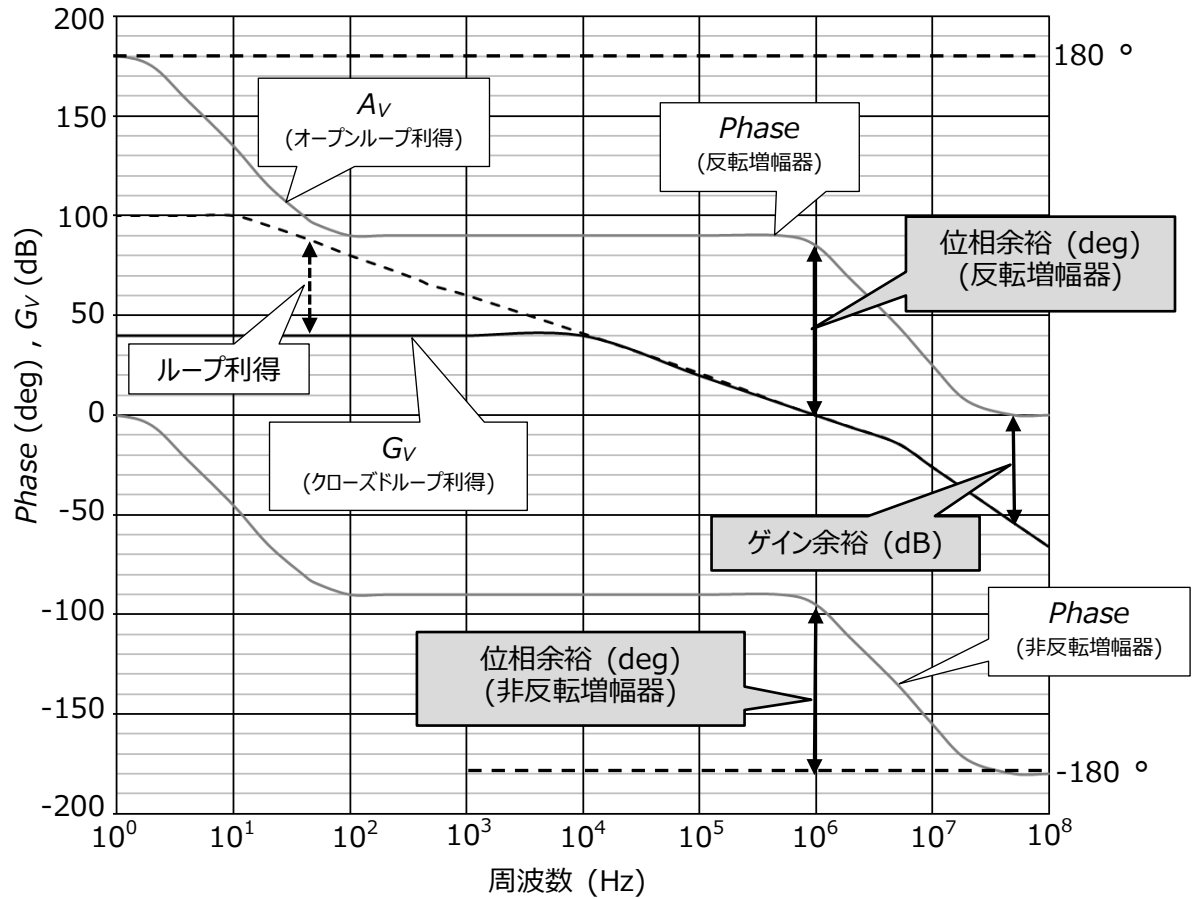


図 3.12.1 ゲイン余裕と位相余裕

この例では、ゲイン余裕は約 55 dB、位相余裕は非反転増幅器、反転増幅器とも 85 °となります。ゲイン 0 dB のときに位相遅れが 180 °に達していない、あるいは 180 °位相が遅れたときのゲインが 0 dB 以下であるということで発振しないという判定となります。

発振についてもっと詳しくお知りになりたい方はこちらもご参照ください。 → [Click Here](#)

なお、上記リンク先は LDO (ロードレギュレーション電源) の発振について解説したのですが、内容はオペアンプについても全く同様に適用可能です。

3.13. 雑音電圧

オペアンプで出力に現れる信号以外の雑音成分の大きさを示す項目です。オペアンプでは出力雑音電圧を利得で割った入力換算雑音電圧として扱われることが一般的ですが、オペアンプを選ぶ際にはこの値はできるだけ小さいものを選択してください。特に微小信号を扱うセンサーなどで問題になりますので、このような場合は低ノイズタイプのもを使用してください。

オペアンプを応用した増幅器では、オペアンプ内部で発生する内部雑音のほかに外付け部品などで発生する雑音も出力に現れ、出力雑音電圧として観測されますので、入力回りの抵抗値はできるだけ下げるとか、容量は低ノイズのものを使用するなど外付け部品の選定にも注意が必要です。そのほか、電源や GND などを通じて乗ってくる外来雑音が影響することもあり、基板の配線パターンの引き回しや太さの見直し、チョークコイルの挿入などといった対策が必要になります。

雑音には熱雑音、1/f 雑音、ショット雑音などがあり、それぞれの雑音について以下に説明します。

- 熱雑音 (サーマルノイズ)

抵抗内部の自由電子がブラウン運動でランダムに運動することによって発生する雑音で、下記の式で求められます。

$$V_{nT} = \sqrt{4kTR\Delta f}$$

V_{nT} : 熱雑音電圧 k : ボルツマン定数 ($=1.38 \times 10^{-23}$) T : 絶対温度 R : 抵抗値

Δf : 周波数帯域幅

この式からわかるとおり、抵抗と温度に依存します。周波数スペクトルが広範囲に分布するホワイトノイズです。

- 1/f 雑音 (フリッカーノイズ)

発生メカニズムについては議論がありますが、一般的に半導体では、界面上の未結合手でのキャリアのキャッチ&リリースによって発生すると考えられています。雑音スペクトルが周波数に反比例するピンクノイズです。

- ショット雑音

半導体内で電流が流れる際に、電子や正孔 (キャリア) がランダムに運動することにより発生する電流の統計的な揺らぎに起因する雑音です。これも周波数スペクトルが広範囲に分布するホワイトノイズです。

- 分配雑音

電流が分流するときに発生するわずかな揺らぎに起因する雑音です。

- バーストノイズ

半導体中の結晶欠陥などでランダムに発生する電流や電圧のステップ状の遷移によって発生します。低周波領域でよく発生します。

雑音について、もっと詳しくお知りになりたい方はこちらもご参照ください。 →

[Click Here](#)

3.14. 応答時間

この特性はコンパレーターのみで表記される項目で、コンパレーターでは重要な特性です。

ステップ入力に対する出力の応答速度を示すもので、オペアンプのスルーレートに似ていますが、スルーレートとは異なって時間で表現されます。この時間が短いほど入力の変化に対する反応が早いということになりますので、できるだけこの値が小さいものを選ぶと良いでしょう。

立ち上がりと立ち下がりそれぞれで規定され、立ち上がりでは出力電圧が最大振幅の 10 % から 90 % まで立ち上がる時間として、立ち下がりでは 90 % から 10 % まで立ち下がる時間として、それぞれ表記されます。監視対象の電圧と基準電圧の差をオーバードライブ電圧と言いますが、一般的にオーバードライブ電圧が大きいほど応答時間は早くなります。

似たような項目に伝搬遅延時間という項目があります。こちらはステップ入力で非反転入力と反転入力の電圧が交錯した瞬間から出力電圧が最大振幅の 50 % に達するまでの時間として表記され、こちらも立ち上がりと立ち下がりそれぞれで規定されます。

図 3.14.1 にこの項目のイメージを示します。

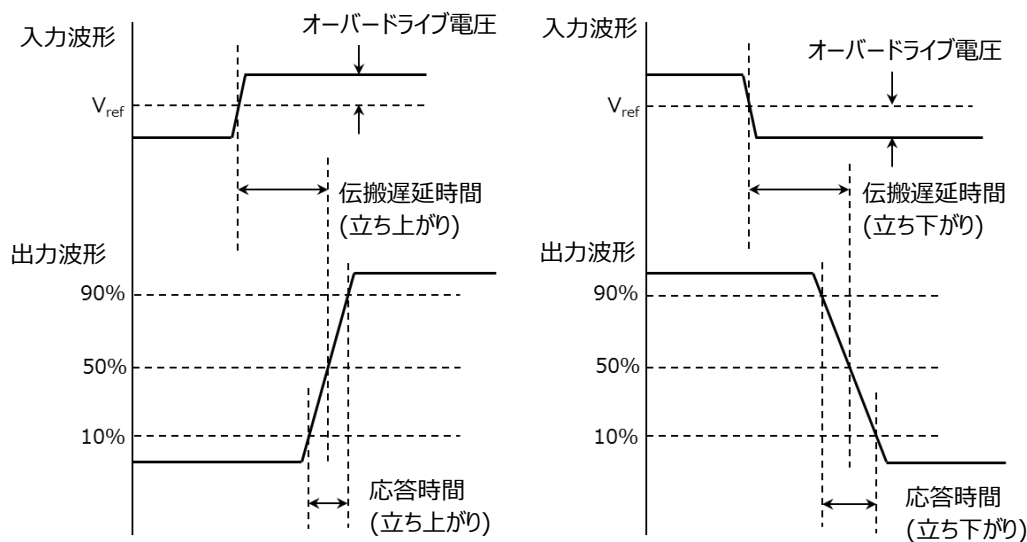


図 3.14.1 コンパレーターの応答時間

4. 絶対最大定格

ここではオペアンプ・コンパレーターを使用する上で、絶対に守らなければならない絶対最大定格について解説します。

絶対最大定格は動作中に一瞬たりとも超えてはならない規格を示すもので、これを超えて使用することは製品の破壊や劣化などの原因となり、周辺回路にも損傷を及ぼす可能性があります。

オペアンプ・コンパレーターの応用の際は、供給電圧の変動や部品のばらつき、周囲温度の変化、入力信号の変動などあらゆる動作状態で絶対最大定格を1項目でも超えることがないように、十分に検討していただき、余裕を持った製品をご選択ください。

4.1. 電源電圧

オペアンプ・コンパレーターの正電源端子と負電源端子の間に印加できる電圧の限界値を示します。

両電源での使用を想定した製品では $\pm X$ (V) と表記している場合もあり、この場合は GND を正電源端子と負電源端子の midpoint とすることが前提になっています。GND を midpoint としない場合は正電源と負電源の端子電圧の差が最大定格以内であれば使用可能です。このような製品を、負電源端子を GND として単電源で使用する場合、正電源端子に $2X$ (V) まで印加可能となります。

逆に単電源での使用を想定した製品では、負電源端子を GND として正電源端子に印加できる電圧をプラスのみ表示している場合があります。この場合は GND を midpoint とし正電源端子に表示電圧の $1/2$ 、負電源端子に表示電圧の $-1/2$ の電圧を印加して両電源として使用することも可能です。

4.2. 差動入力電圧

非反転入力端子と反転入力端子間に印加できる電圧の限界値を示します。この場合は非反転入力、反転入力のどちらが高くてかまいません。

4.3. 同相入力電圧

非反転端子と反転端子に印加できる電圧の限界値です。電気的特性で説明した同名の項目との違いは、電気的特性の方の項目がオペアンプ・コンパレーターとして正常動作できる電圧の範囲を示すのに対して、こちらは破壊や劣化のおそれなく端子に印加できる電圧の限界値を示すということです。

なお、同相入力電圧は電源電圧を超えることはできません。データシート上では電源電圧が絶対最大定格値の場合の値が表記されていますが、記載されている値に関わらず、同相入力電圧は電源電圧を超えないようご注意ください。

4.4. 消費電力

許容損失とも表記され、IC で消費される電力の限界値を示すものです。通常は周囲温度が常温 (25 °C) の場合の値が表記されています。周囲温度が上がるとともに減少しますので、高温の環境で使用する場合はご注意ください。データシートには周囲温度と消費電力の関係を示すデレーティングカーブも合わせて記載されていますので、ご使用になる環境を考慮して実際に使用する周囲温度で消費電力がこのカーブの値以上にならないようにしてください。図 4.4.1 にデレーティングカーブの例を示します。

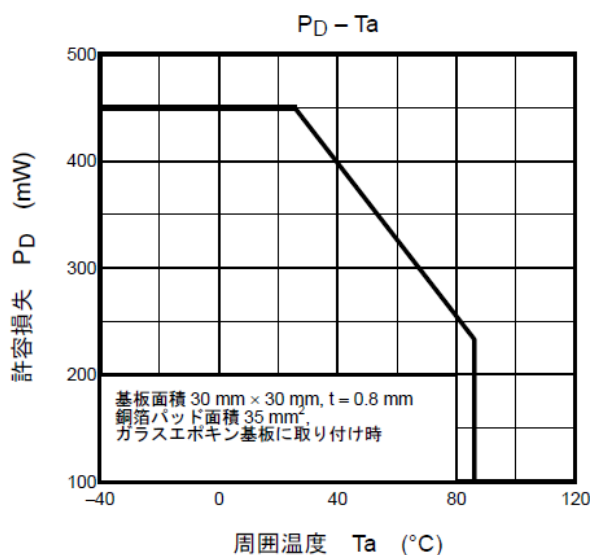


図 4.4.1 周囲温度と消費電力 (デレーティングカーブ) の例

この例では周囲温度が 25 °C のときは、IC の消費電力が 450 mW まで使えますが、85 °C のときには約 230 mW までしか使えないことを示しています。

4.5. 動作温度／保存温度範囲

動作温度は実際に IC が使用できる周囲温度の範囲を規定したものです。パワーオペアンプなど消費電力が大きくなるものについては、IC 内部での発熱による温度上昇も考慮して、必要であればヒートシンクを装着してご使用ください。

保存温度は特性の劣化なく、保存できる温度の範囲を規定したもので、保存される環境はこの温度の範囲内におさまるようにご注意ください。

5. オペアンプ関連リンク

- ・東芝オペアンプのホームページはこちらから → [Click Here](#)
- ・東芝オペアンプ製品パラメトリックサーチはこちらから → [Click Here](#)
- ・東芝オペアンプ製品ご購入はこちらから → [Click Here](#)
- ・東芝オペアンプ、良くあるお問い合わせ(FAQ)はこちらから → [Click Here](#)
- ・クロスリファレンスサーチはこちらから → [Click Here](#)

・アプリケーションノート

- センサー信号増幅に最適な低ノイズオペアンプ回路の提案 → [Click Here](#)
- 低消費電流オペアンプのダストセンサーへの応用例 → [Click Here](#)

・オペアンプの詳しい使い方例(リファレンスデザイン)はこちら

- 電流センサー向け応用回路 → [Click Here](#)
- 超音波距離センサー向け応用回路 → [Click Here](#)
- 焦電型赤外線人感センサー向け応用回路 → [Click Here](#)
- 脈拍センサー向け応用回路 → [Click Here](#)

6. 製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。