

パワーMOSFET の選び方および 回路設計上の注意点

概要

本資料はパワーMOSFETの選び方及び回路設計上の注意点としてパワーMOSFETの温度特性、配線インダクタンスの影響や寄生発振、アバランシェ耐量、スナバ回路等について述べたものです。

目次

概要	1
目次	2
1. MOSFET の選び方	3
1.1. 電圧・電流定格	3
1.2. V_{GS} 検討	3
1.3. スイッチング速度	4
2. MOSFET 回路設計上の注意点	5
2.1. パワーMOSFET の温度特性	5
2.2. スイッチング時間とドライブ条件	6
2.3. 配線インダクタンスの影響	7
2.4. 寄生発振について	7
2.5. ソース・ドレイン間ダイオード使用について	8
2.6. アバランシェ耐量について	9
2.7. 並列接続	10
2.8. スナバ回路	11
2.8.1. フライバックコンバータ用スナバ回路	11
2.8.2. 一般的なターンオフ用スナバ回路	12
製品取り扱い上のお願い	15

1. MOSFETの選び方

MOSFETを選ぶ場合、用途に応じて適切な定格、特性を持つ製品を選ぶ必要があります。

1.1. 電圧・電流定格

MOSFET 選択においてドレイン・ソース間電圧 V_{DS} (定格) は重要です。定格以上の電圧が加わると MOSFET を破壊する可能性があります。素子の耐圧は実際の使用電圧に対して十分余裕をもって選ぶ必要がありますが、MOSFET は耐圧が高いほどオン抵抗 $R_{DS(ON)}$ が高くなる傾向にあり、過剰に高耐圧の製品を選択すると素子導通時の損失を増やすことになります。サージ電圧が生じる場合、サージのピーク値に合わせて耐圧を選ぶとオン抵抗の大きい素子を選ぶことになります。そのため、サージ電圧が素子の定格を超えブレイクダウン領域に入った場合のアバランシ降伏電流やエネルギー耐量を保証することで対応している素子もあります。この製品を選ぶことで、より低耐圧で低オン抵抗の製品を選ぶことができます。

ドレイン電流 I_D の上限は一般にオン抵抗から決まります。MOSFET は $I_D^2 \times R_{DS(ON)}$ にて求められる損失が許容損失だけでなく、実使用条件での発熱による温度上昇が動作温度範囲を超えないような素子を選択します。

1.2. V_{GS} 検討

素子を選択するうえで V_{GS} 条件も重要な項目になります。下記にドレイン電流、 $R_{DS(ON)}$ 及びゲート電圧について述べます。

- (1) MOSFET をスイッチング用途で使用する場合は線形領域 (ピンチオフ電圧以下) で使用することでオン抵抗を低い状態 (V_{DS} が低い領域) で使用できます。(図 1.1) オン抵抗を低い状態で使用することで損失を減らすことができます。また V_{GS} の値によって流し得る電流が制限されるため注意が必要です。
- (2) MOSFET はゲート電圧がスレッシホールド電圧 (V_{th}) 以上でオンになります。(図 1.2) V_{th} よりも十分高い V_{GS} を使用する必要があります。 V_{GS} が高いほど $R_{DS(ON)}$ が小さくなる傾向があります。また温度が高くなれば $R_{DS(ON)}$ は大きくなります。(図 1.3) 素子を低損失で使用するためには、必要とする電流において素子の抵抗値をできる限り小さくするように V_{GS} を大きく使用することが重要ですが (図 1.4)、逆に V_{GS} が大きいと高周波スイッチングにおける低負荷時にはドライブ損失の影響が大きいため最適なゲートドライブ電圧を考えることが重要です。
- (3) パワーMOSFET は、一般的に $V_{GS} = 10V$ でゲート駆動を推奨している製品が多いですが、低電圧駆動要求の 4.5V 対応可能製品もあります。セットの仕様に応じた最適な製品を選択します。

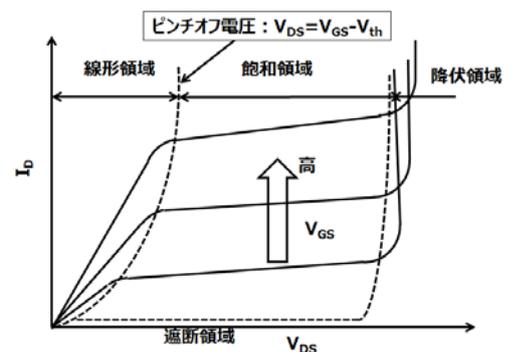


図 1.1 MOSFET の各状態の領域

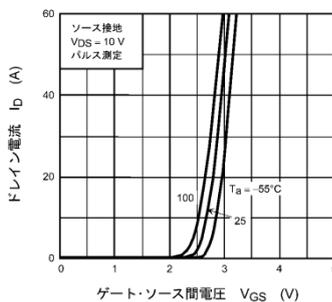


図 1.2 I_D - V_{GS} 特性

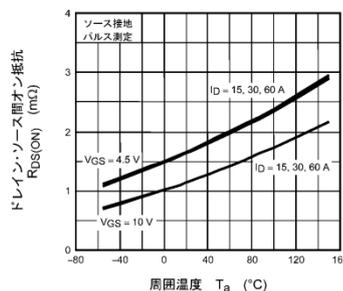


図 1.3 $R_{DS(ON)}$ -温度特性

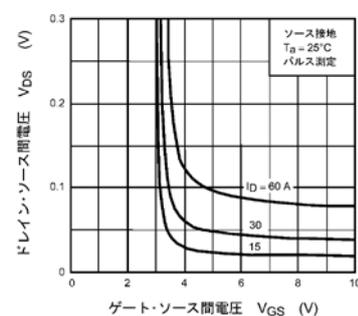


図 1.4 V_{DS} - V_{GS} 特性

1.3. スイッチング速度

高い周波数で素子をスイッチングさせる場合、素子のトータル損失にスイッチング損失が大きく影響するため、ハイスピードの素子を選択する必要があります。

パワーMOSFET のラインアップにおいて、低 $R_{DS(ON)}$ 、高速スイッチング型と分類されている場合は、用途に合わせて各々の製品群より選択してください。また、そのような分類が無い場合、ゲートドライブ回路の出カインピーダンスにより、必要とされるスイッチングスピードに調整する必要があります。

2. MOSFET 回路設計上の注意点

2.1. パワー-MOSFET の温度特性

パワー-MOSFET の順方向伝達アドミタンス $|Y_{fs}|$ は図 2.1 の $I_D - V_{GS}$ 特性の微分係数で示されます。

大電流領域では順方向伝達アドミタンス $|Y_{fs}|$ の温度係数が負になり、出力変化などで、より大きなドレイン電流が流れようとしても、内部温度（チャネル温度）上昇による順方向伝達アドミタンス $|Y_{fs}|$ の低下によって、電流集中や、熱暴走的な破壊現象を発生しにくくしています。

パワー-MOSFET の使用上温度特性で注意すべき項目は、ドレイン・ソース間オン抵抗値の温度依存性(図 2.2 参照)です。このオン抵抗値は素子の耐圧およびプロセスにより係数が変わりますので、詳細は技術資料で確認が必要です。従って、放熱器の熱抵抗を選ぶにあたって、このオン電圧値の温度依存性を考慮する必要があります。

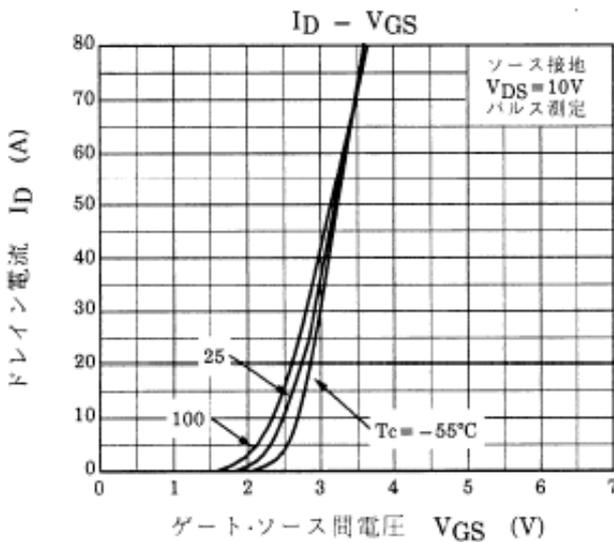


図 2.1 $I_D - V_{GS}$ 特性

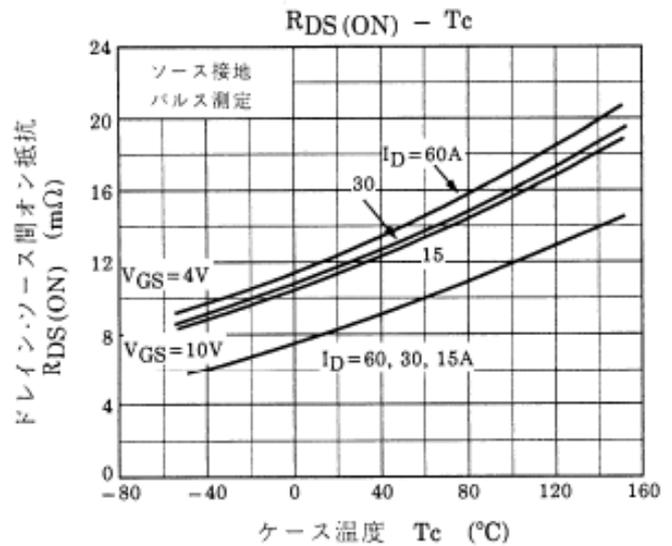


図 2.2 $R_{DS(ON)} - T_c$ 特性

2.2. スイッチング時間とドライブ条件

低オン電圧を保持するのに、バイポーラトランジスタでは大きなベース電流が必要です。しかし、パワーMOSFETは電圧制御素子ですのでゲートに電荷をチャージするだけの小さな電力でドライブができます。

ただし、パワーMOSFETの入力容量 C_{iss} はやや大きいため、特に高速スイッチングの場合、低インピーダンス信号源で入力容量を急速に充電する必要があります。

ターンオン時間を短くするためには低インピーダンスドライブが必要ですが、ゲート・ソース間電圧を高くすると、逆に $t_d(off)$ が長くなります。

ゲート抵抗値を変えることでスイッチング時間を変えることができます。また、オンとオフ側でスイッチング性能を変えたい場合は、図 2.3 のようにゲートドライブのオン・オフ側の抵抗値を変えることにより可能です。例を図 2.3 の(a),(b),(c)に示します。

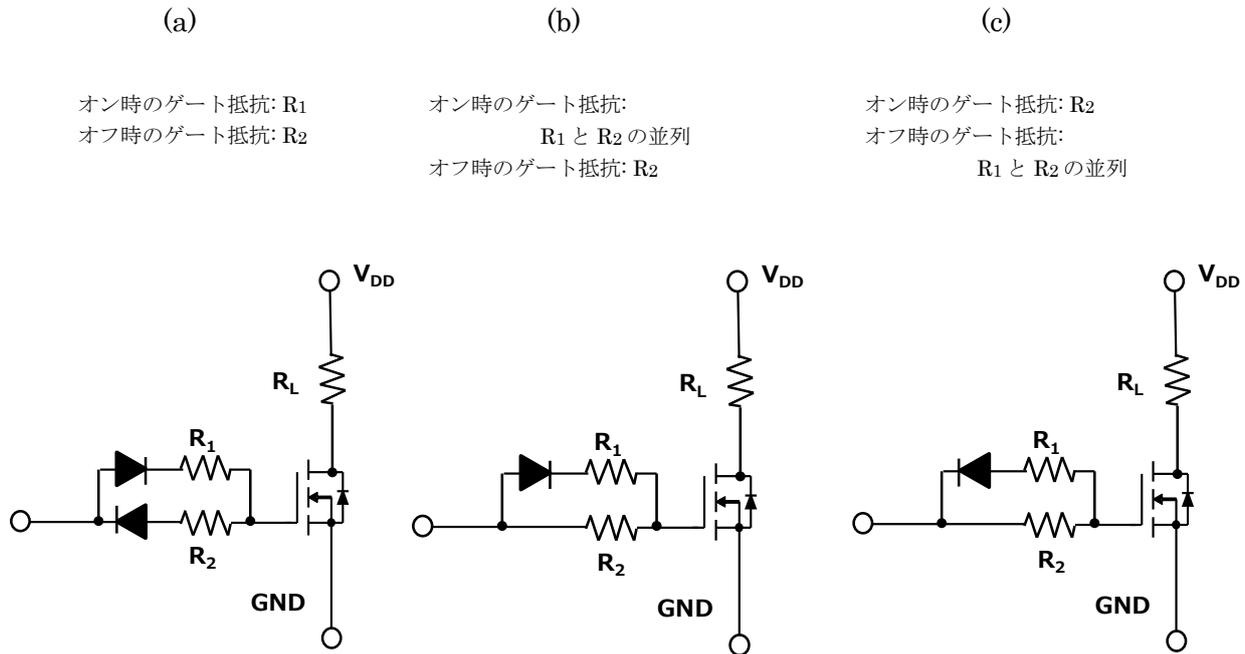


図 2.3 ドライブ回路例

2.3. 配線インダクタンスの影響

パワーMOSFETのスイッチング時間は、バイポーラトランジスタのそれと比べて一桁以上速いため、高速スイッチングの分野で威力を発揮します。しかし、この高速スイッチング特性のために、回路的な工夫がないと、浮遊インダクタンス L_S 、 $L_{S'}$ によるサージ電圧が MOSFET に印加されてしまいます。その大きさ V_{surge} は、

$$V_{surge} = -(L_S + L_{S'}) \cdot \frac{di}{dt} + V_{DD}$$

となり、この値がドレイン・ソース間降伏電圧 V_{DSS} に対して、十分余裕がとられていることが必要です。また、このサージ電圧の低減方法としては、 di/dt や浮遊インダクタンスを小さくすることが考えられますが、 di/dt を小さくすることは高速スイッチングの本来の目的に合致しないため、浮遊インダクタンスを低減することが効果的です。また、発生したサージ電圧を低減させるには、図 2.4 のようにコンデンサを入れると効果があります。

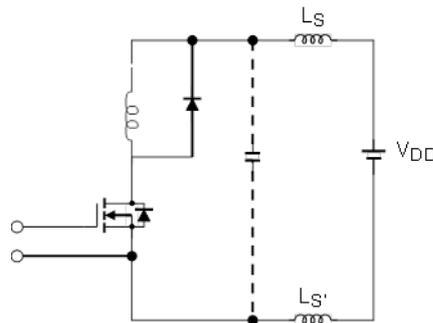


図 2.4 回路の浮遊インダクタンスと対策

2.4. 寄生発振について

パワーMOSFETは、バイポーラトランジスタに比べて寄生発振を起こしやすい特性を持っています。これはパワーMOSFETの特長である高周波ゲインが高いということに起因しています。寄生発振は、ゲート・ドレイン間の容量 C_{rss} や配線浮遊容量 C_s によって入出力間の結合が強まり、入力からみたインピーダンスが負の抵抗となったときに発生します。これを避ける方法を以下に示します。

- 配線を太く、短くする。また、ほかの配線と結合させないために撚り線を使う。
- ゲートになるべく近い場所にフェライトビーズを挿入する。
- ゲートに直列抵抗を挿入する。

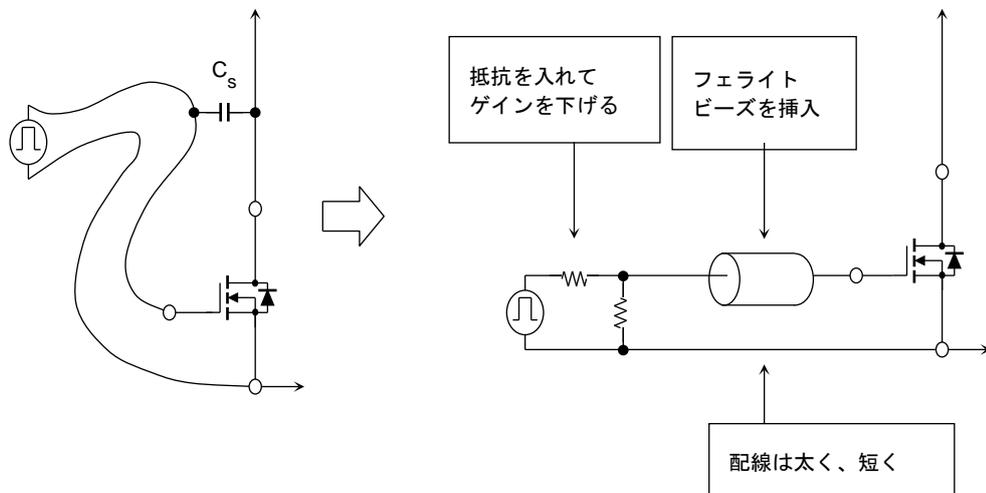


図 2.5 寄生発振を防ぐ方法

2.5. ソース・ドレイン間ダイオード使用について

一般的なモータコントロール回路では、ブリッジ構成でパワーMOSFETが使用され上下のパワーMOSFETが交互にオン/オフを繰り返します。

いま、図 2.6 においてパワーMOSFET Q_1 、 Q_4 がオンして、電流 A が流れます。次にモータの速度をコントロールするために MOSFET Q_1 をオフすると、MOSFET Q_2 のボディダイオードを通して電流 B が還流します。その後、再び MOSFET Q_1 をオンにすると、MOSFET Q_2 のボディダイオードが逆回復するまでの時間 (t_{rr})、短絡電流 C が MOSFET Q_1 から MOSFET Q_2 に流れて、この損失により熱が発生します。よって、モータコントロールにパワーMOSFETを使用する場合、ボディダイオードには t_{rr} の短いものが要求されます。基本的には、パワーMOSFETのボディダイオードをフリーホイールダイオードとして利用することはできませんが、高速ダイオードタイプを使用するのが一般的です。使用条件によっては図 2.7 に示すようにショットキーバリアダイオード(SBD)を MOSFET に直列接続しボディダイオード動作を無効にし、代わりに高速のダイオード(FRD)を MOSFET に外付けで並列接続する場合があります。

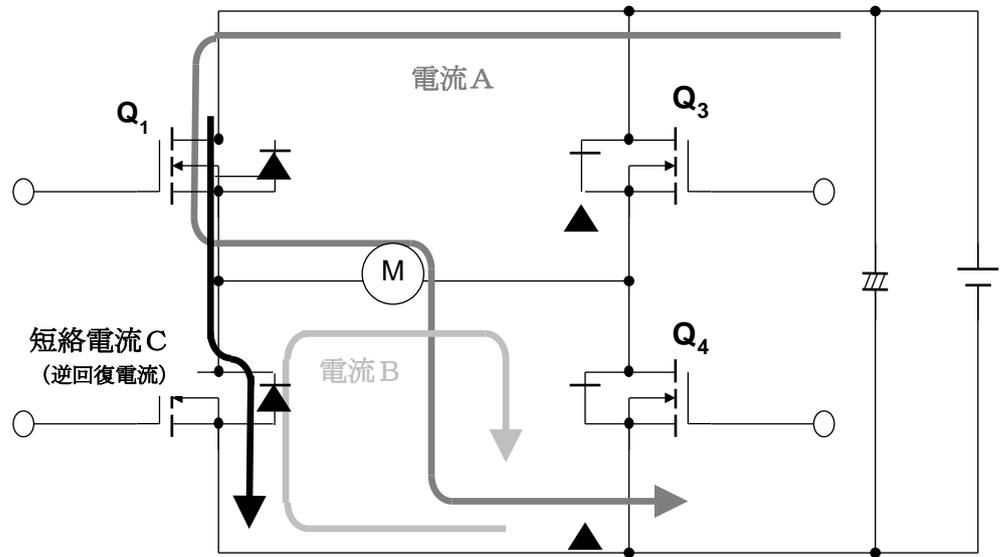


図 2.6 パワーMOSFETを使ったモータ・コントロール回路

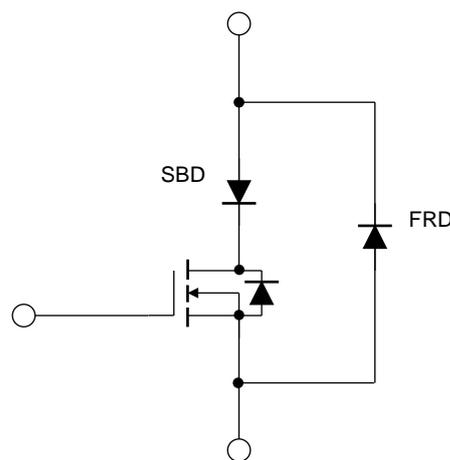


図 2.7 外付けダイオードの接続方法

2.6. アバランシェ耐量について

パワーMOSFET を高速スイッチング素子として使用する場合、回路自体のインダクタンスおよび浮遊インダクタンスにより、ターンオフ時に高いサージ電圧がドレイン・ソース間に印加され、時にはこのレベルが素子の定格を超える場合があります。

従来はサージ吸収回路を付けて素子を保護する必要がありましたが、部品点数の削減や機器の小型化からサージ吸収回路をなくし、定格を超える場合でもそのエネルギーをパワーMOSFET で吸収させる要求が強まっています。

この要求にこたえるため、アバランシェ耐量の条件下で素子の自己ブレイクダウン電圧まで使用できる製品もラインアップされています。

アバランシェ現象は、MOSFET に過大な負担を強いる動作です。したがって、アバランシェ耐量が仮に保証されていたとしても、機器の信頼性上、同モードに突入させないことを推奨します。連続モードでの保証がない製品も多くありますので留意が必要です。最大定格欄にアバランシェエネルギーを記載している製品でも、自動車向けなど、用途によってはアバランシェ動作に入らないで使用して頂くことをお願いしている場合もあります。詳細は個別のデータシートをご確認ください。

- アバランシェエネルギーの考え方

アバランシェエネルギーは下記で表されます。

$$E_{AS} = \frac{1}{2} L I_{AS}^2 \frac{BV_{DSS}}{BV_{DSS} - V_{DD}}$$

E_{AS} : アバランシェエネルギー

I_{AS} : アバランシェ電流

BV_{DSS} : ドレイン・ソース間ブレイクダウン電圧

V_{DD} : 電源電圧

アバランシェ耐量は単発パルスで許容可能なエネルギー値でこのエネルギー値を規定条件で印加するとアバランシェ電流(I_{AS})が定格以下であることを前提にチャネル温度が $T_{ch}(\max)$ になります。

実際にはアバランシェ状態での温度上昇を求め、周囲温度や定常損失及びスイッチング損失による温度上昇を考慮してチャネル温度が $T_{ch}(\max)$ 以下であることを確認します。

アバランシェ状態での温度上昇値は下記で求められます。

$$\Delta T_{ch} = 0.473 \cdot BV_{DSS} \cdot I_{AS} \cdot r_{th(ch-c)} \quad (\text{注})$$

BV_{DSS} : ドレイン・ソース間ブレイクダウン電圧

I_{AS} : アバランシェ電流

$r_{th(ch-c)}$: アバランシェ状態のチャネル・ケース間過渡熱抵抗

(注) 図 2.8 のような電流・電圧波形のパワー損失 P_D は図 2.9 の斜線部のような三角形となります。このときの温度上昇カーブは図 2.9 の実線で示すようになり、温度は $1/2 t_w$ で最大となります。 $1/2 t_w$ における最大チャネル温度は方形波のチャネル温度に対し 0.669 の比率で表されます。従って、温度上昇は

$$\Delta T_{ch} \cong 0.669 \cdot BV_{DSS} \cdot I_{AS} \cdot r_{th} \left(\frac{1}{2} t_w \right)$$

$$r_{th} \left(\frac{1}{2} t_w \right) \cong \frac{1}{\sqrt{2}} r_{th}(t_w)$$

で近似できるので

$$\begin{aligned} \Delta T_{ch} &\cong 0.669 \cdot \frac{1}{\sqrt{2}} \cdot BV_{DSS} \cdot I_{AS} \cdot r_{th}(t_w) \\ &\cong 0.473 \cdot BV_{DSS} \cdot I_{AS} \cdot r_{th}(t_w) \end{aligned}$$

となります。

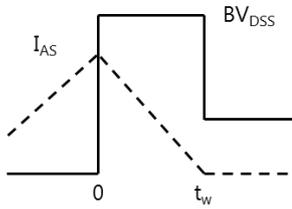


図 2.8 電流・電圧波形

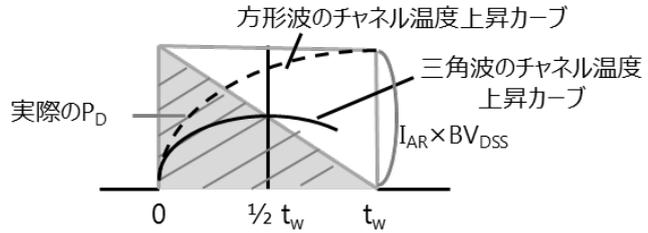


図 2.9 パワー損失 P_D

2.7. 並列接続

パワーMOSFETは熱暴走などがなくて熱安定性に優れているので、バイポーラトランジスタに比べて並列接続が容易です。

バイポーラトランジスタは、ベース・エミッタ間電圧 V_{BE} のバラツキで電流のバランスが崩れることがあり、並列接続は一般的に難しいと言われています。これに対して電圧駆動であるパワーMOSFETは、並列接続されたFETおののにおのドライブ電圧を与えれば良く、並列接続は比較的安易です。しかし、高速で大電力を制御させる場合には、素子選択や特性バラツキに対する配慮が必要です。並列接続する上で重要なことは、過渡時を含めて電流集中を生じさせないこと、あらゆる負荷条件下でおのの素子にバランスよく均一な電流を流すことです。

一般に、電流のアンバランスはスイッチングのオンとオフの過渡時に大きく現われます。これはパワーMOSFETのスイッチング時間の差に起因します。このスイッチング時間のバラツキは、ゲート・ソース間のしきい値電圧 V_{th} に大きく依存します。すなわち、 V_{th} が小さい程早くターンオンし、逆にオフ時は V_{th} の大きいもの程早くターンオフします。このことから、オン時、オフ時ともに V_{th} の小さなパワーMOSFETに電流が集中して電流のアンバランスが発生します。この電流のアンバランスは、素子に過大な損失を与えて破壊を招くことがあります。よって、過渡時のスイッチング時間のバラツキを考える場合、並列接続しようとするパワーMOSFETの V_{th} の値が近いことが望ましいことになります。また、並列接続の際、動作の安定性や異常発振を防ぐ上で各素子にゲート抵抗を入れることが重要です。(図 2.10)

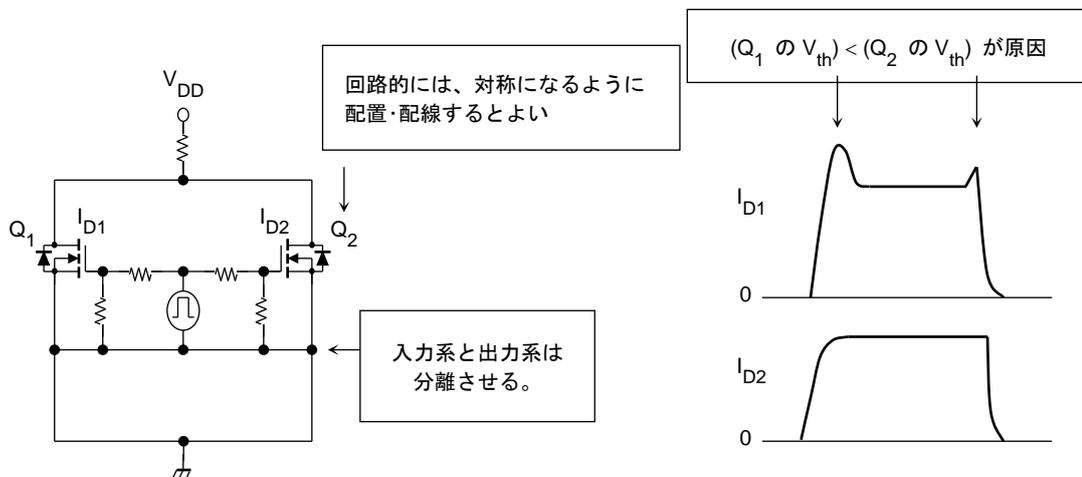


図 2.10 並列接続

2.8. スナバ回路

スナバ回路とは、素子の遮断時に生じる過渡的な電圧を吸収する保護回路のことで、抵抗 R とコンデンサ C を直列に接続したものを素子にパラ接続するのが一般的です。

回路の電流を遮断すると浮遊インダクタンスによって電圧が急上昇します。スナバ回路は、このサージ電圧を抑制することで、素子自身や周囲の電子部品を保護するものです。

2.8.1. フライバックコンバータ用スナバ回路

フライバックコンバータのトランスにはリーケージ・インダクタンス (L_{leak}) があります。これにより MOSFET がオンからオフになる瞬間 MOSFET のドレイン・ソース間にサージ電圧が印加されます。最悪の場合、このサージ電圧によって MOSFET を破壊に至らせます。

フライバックコンバータ用スナバ回路の代表的なものとして RCD によるもの (図 2.11(a)) があります。電圧発生要因となる回路寄生要因の影響を小さくするように回路は構成されています。

図 2.11(b) はスナバ回路ではありませんが、クランプ回路によるサージ吸収回路の例を示しています。

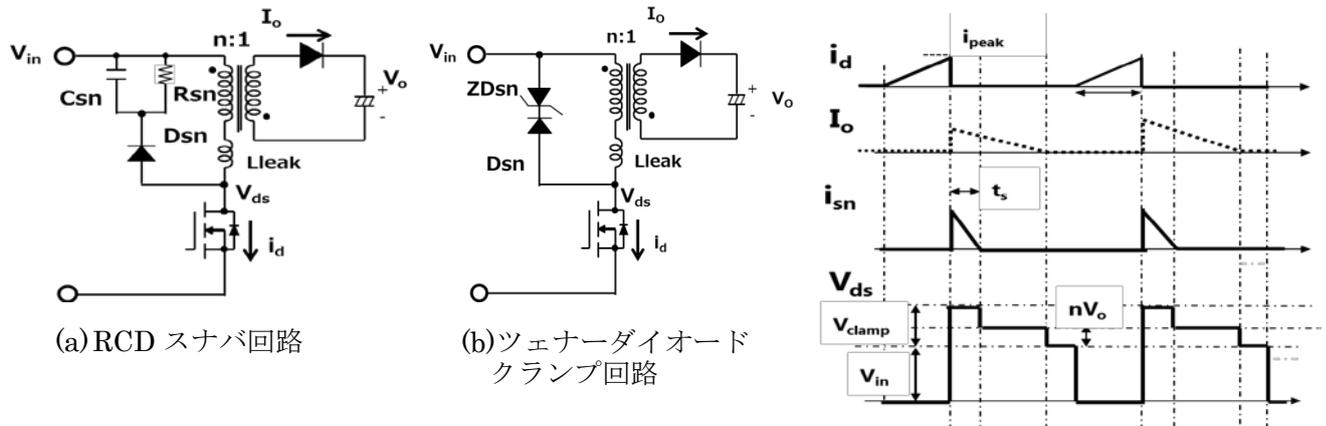


図 2.11 フライバックコンバータのリーケージインダクタンス

(1) RCD スナバ回路

RCD スナバ回路の設計は下記のように考えます。C_{sn} はスイッチングのリングングを無視できるような大きさの値を選定します。MOSFET がオフすると同時に二次側に電流 (I_o) が流れます。V_{ds} は $V_{in} + nV_o$ になります。(n はトランスの巻き数比、 nV_o は二次側に電流が流れることにより発生する一次側への起電力です。) この電圧によりダイオード (D_{sn}) を通して C_{sn} に電流 (i_{sn}) が流れます。L_{leak} に掛かる電圧は $V_{clamp} - nV_o$ となります。この時 i_{sn} は下記式で表されます。

$$\frac{di_{sn}}{dt} = -\frac{V_{clamp} - nV_o}{L_{leak}}$$

上式から i_{sn} の流れる期間 t_s は下記となります。(i_{peak} は MOSFET がオフした時のピーク電流です。)

$$t_s = \frac{L_{leak}}{V_{clamp} - nV_o} \times i_{peak}$$

スナバ回路における損失 (P_{sn}) を考えると

$$P_{sn} = V_{clamp} \cdot \frac{i_{peak} \cdot t_s}{2} \cdot f_s$$

(f_s は周波数、 $[(i_{peak} \cdot t_s)/2] \cdot f_s$ は電流です。)

t_s を代入し、

$$P_{sn} = \frac{1}{2} L_{leak} \cdot i_{peak}^2 \cdot \frac{V_{clamp}}{V_{clamp} - nV_o} \cdot f_s$$

上記 P_{sn} が R_{sn} で消費される必要があります

$$\frac{V_{clamp}^2}{R_{sn}} = \frac{1}{2} L_{leak} \cdot i_{peak}^2 \cdot \frac{V_{clamp}}{V_{clamp} - nV_o} \cdot f_s$$

から

$$R_{sn} = \frac{2V_{clamp}(V_{clamp} - nV_o)}{L_{leak} \cdot i_{peak}^2 \cdot f_s}$$

スナバコンデンサ C_{sn} はスナバ回路のリプル電圧 (ΔV_{clamp}) から検討します。

リプル電圧は下記式で表されます。

$$\Delta V_{clamp} = \frac{V_{clamp}}{C_{sn} \cdot R_{sn} \cdot f_s}$$

$$C_{sn} = \frac{V_{clamp}}{\Delta V_{clamp} \cdot R_{sn} \cdot f_s}$$

(2) ツェナーダイオードクランプ回路

ツェナーダイオードをクランプに使用した場合、ツェナークランプ電圧 (V_z) は最大スイッチング電圧(MOSFET 定格) に余裕を見た電圧 (V_{max}) と入力電圧から下記で決めます。

$$V_z = V_{max} - V_{in}$$

前述の RCD スナバ回路と同様に考えツェナーダイオードに掛かるパワーを考えると

$$P_z = \frac{1}{2} L_{leak} \cdot i_{peak}^2 \cdot \frac{V_{clamp}}{V_{clamp} - nV_o} \cdot f_s$$

となります。

$V_{clamp} - nV_o$ 電圧が低すぎるとツェナー消費電圧は急激に増加します。

2.8.2. 一般的なターンオフ用スナバ回路

サージ電圧は回路の浮遊インダクタンスによって発生します。スナバ回路はスイッチング素子に並列接続しサージ電圧を吸収します。スナバ回路には、素子に対して 1 対 1 で付ける個別スナバ回路と電源ラインに一括で付ける一括スナバ回路があります。

(1) 個別スナバ回路

回路の電流を突然遮断すると浮遊インダクタンスによって電圧が急上昇します。スナバ回路は、このサージ電圧を抑制することで、スイッチ自身や周囲の電子部品を保護するものです。

a. RC スナバ回路

- チョッパ回路に最適です。
- スナバ回路でのスナバ抵抗で発生する損失が大きく高周波スイッチングには向きません。
- 大容量素子に適用する場合はスナバ抵抗を低い値にする必要があり、結果としてターンオン時のドレイン電流が増大します。
- スナバ回路のスナバ抵抗による損失 P は下記です。

$$P = C_s \cdot E_d^2 \cdot f$$

b. 充放電型 RCD スナバ回路

- RC スナバ回路に対してダイオードが追加、スナバ抵抗を大きくできる。ターンオン時の素子電流負担が回避できます。
- スナバ回路でのスナバ抵抗で発生する損失が大きく高周波スイッチングには向きません。
- スナバ回路のスナバ抵抗による損失 P は下記です。

$$P = \frac{L \cdot I_o^2 \cdot f}{2} + \frac{C_s \cdot E_d^2 \cdot f}{2}$$

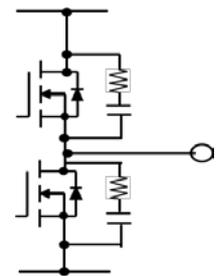


図 2.12 RC スナバ回路

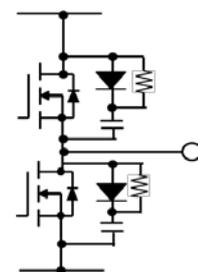


図 2.13 充放電型 RCD スナバ回路

c. 放電阻止型 RCD スナバ回路

- ターンオフサージ電圧抑制があります。
- 高周波スイッチング用途に最適です。
- スナバ回路での発生損失が少ない。
- スナバ回路のスナバ抵抗による損失 P は下記です。

$$P = \frac{L \cdot I_o^2 \cdot f}{2}$$

本回路は、直流電源電圧 (E_d) とサージ電圧との差で効果があるため
吸収性能に問題が発生する場合があります。

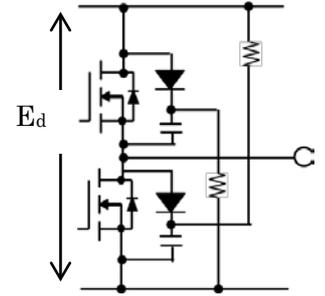


図 2.14 放電阻止型 RCD スナバ回路

L : 主回路の浮遊インダクタンス I_o : 素子オフ時のドレイン電流
 C_s : スナバコンデンサの容量 E_d : 直流電源電圧
 f : スwitching周波数

(2) 一括スナバ回路

a. C スナバ回路

- 最も簡易的な回路であるが主回路の浮遊インダクタンスとスナバコンデンサによる LC 共振により電圧振動を起しやすいです。

b. RCD スナバ回路

- スナバダイオードによる高いスパイク電圧や、スナバダイオードの逆回復時の電圧が振動する可能性がありスナバダイオード選定には注意が必要です。

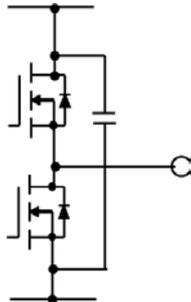


図 2.15 C スナバ回路

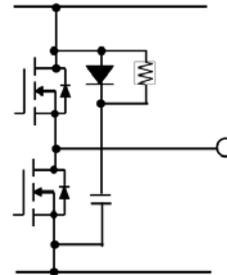


図 2.16 RCD スナバ回路

(3) スナバ回路の設計 (放電阻止型 RCD スナバ回路)

図 2.17 と図 2.18 にスナバ回路と波形を示します。

波形に記入されている電圧、スナバ回路定数は下記にて求められます。

a. V_{DSP1}

スナバ回路のインダクタンス L_s により発生する電圧で次式から求められます。

$$V_{DSP1} = V_{DD} + V_{fr} + L_s \times \frac{di}{dt}$$

ダイオード D_s の順電圧 (V_{fr}) は出来る限り低いことが望ましい。

この時、サージの原因になる L_s を小さくすることが重要となります。

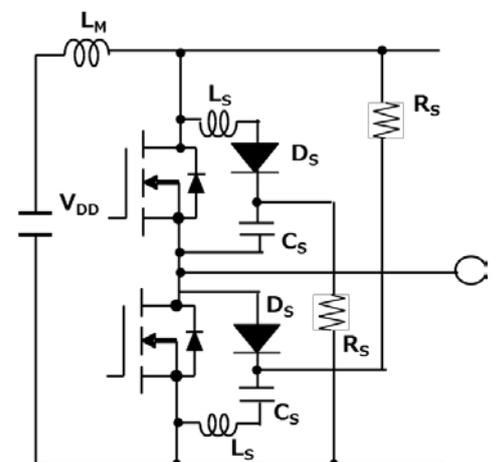


図 2.17 スナバ回路

b. V_{DSP2} 、 C_S

主回路の浮遊インダクタンス L_M のエネルギーがスナバコンデンサ C_S に蓄積されたときの、 C_S に過充電された電圧のピーク値です。 L_M に蓄積されたエネルギーが C_S に蓄積されるわけですのでこれらのエネルギーは等しく、よって下記式が成り立ちます。

$$\frac{1}{2} \times L_M \times I_{OFF}^2 = \frac{1}{2} \times C_S \times (V_{DSP2} - V_{DD})^2$$

上式から、スナバ回路の C_S は次のように求められます。

$$C_S = \frac{L_M \times I_{OFF}^2}{(V_{DSP2} - V_{DD})^2}$$

V_{DSP2} の値は素子の耐圧を考慮して決める必要があります。

c. スナバ回路抵抗 R_S の選定

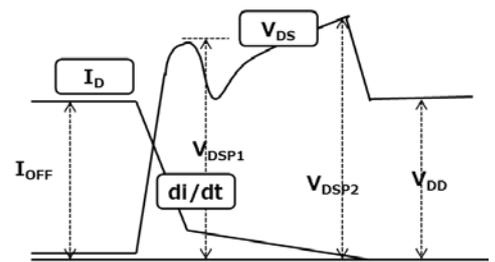
スナバ抵抗 (R_S) に要求される機能は、素子が次のターンオン動作を行うまでスナバコンデンサの蓄積電荷を放電する事です。

放電の時定数を τ とすると

$$\tau = R \cdot C$$

τ は放電の場合 37% の高さまで電圧が下降する時間です。

10% (蓄積電荷の 90% 放電) の値まで放電する条件でスナバ抵抗を求めると放電時間は 2.3τ となります。



L_M	: 主回路インダクタンス
V_{DD}	: 主電源電圧
L_S	: スナバ回路インダクタンス
C_S	: スナバ回路コンデンサ
R_S	: スナバ回路抵抗
V_{fr}	: D_S の順電圧
V_{DSP2}	: C_S の順電圧ピーク値
V_{DSP1}	: L_S によるサージ電圧ピーク値
I_{OFF}	: 遮断 (ターンオフ) 電流
di/dt	: I_{OFF} の電流下降率

図 2.18 スナバ回路波形

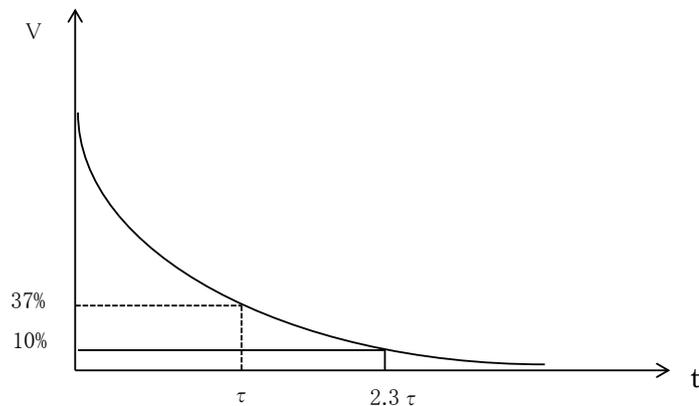


図 2.19 時定数と放電量

次のターンオフ動作までにこの放電を終了しておく必要があります。

よって下記条件が必要であり、そこから R_S の値は決められます。

$$2.3\tau \leq \frac{1}{f}$$

$$2.3 \times R_S \cdot C_S \leq \frac{1}{f}$$

$$R_S \leq \frac{1}{2.3 \cdot C_S \cdot f}$$

スナバ抵抗をあまりにも低い値に設定すると、スナバ回路電流の振動などの問題があり、極力高い値を考える必要があります。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。