

T3GF3WBG

1. 機能

- Dual-Supply Bus Transceiver for SD Memory Card

2. 概要

T3GF3WBGは、電源電圧1.8 Vと1.8 V/2.9 Vの2システム間のインタフェースを可能とした高速CMOS6回路入り双方向性バストランシーバーです。

電源は外部から供給される1.8 V系 V_{CCA} と内蔵のLDOから供給される1.8 V/2.9 V系の V_{CCB} の2電源方式です。

入出力はAバスが1.8 V系、Bバスが1.8 V/2.9 V系となっています。

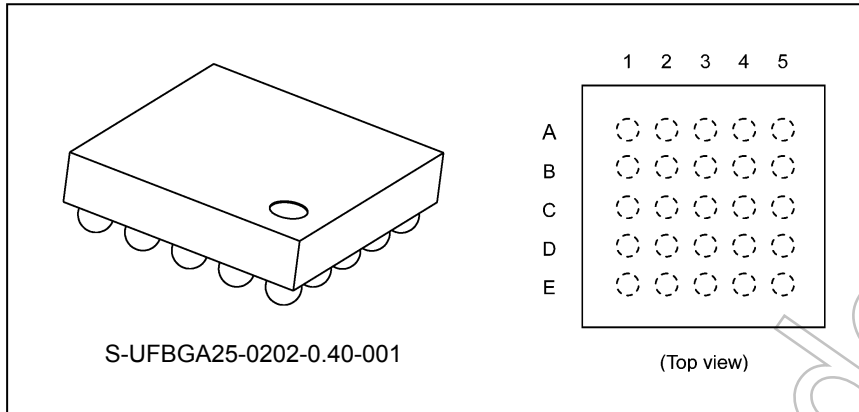
伝送方向切り替え入力DIRを“H”にするとAバスが入力、Bバスが出力となり、DIRを“L”にするとBバスが入力、Aバスが出力となります。

また、すべての入力には、静電破壊から素子を保護するための保護回路が付加されています。

3. 特長

- (1) SDメモ리카ード規格 Ver. 3.0 (SDR12, SDR25, DDR50) に対応
- (2) 1.8 V ~ 2.9 V 双方向インタフェース
- (3) 高速動作: t_{pd} (A to B) = 5.0 ns (最大) ($V_{CCA} = 1.8 \pm 0.15$ V, $V_{CCB} = 2.9 \pm 0.1$ V)
 t_{pd} (B to A) = 5.0 ns (最大) ($V_{CCA} = 1.8 \pm 0.15$ V, $V_{CCB} = 2.9 \pm 0.1$ V)
 t_{pd} (A to B) = 7.0 ns (最大) ($V_{CCA} = 1.8 \pm 0.15$ V, $V_{CCB} = 1.8 \pm 0.1$ V)
 t_{pd} (B to A) = 7.0 ns (最大) ($V_{CCA} = 1.8 \pm 0.15$ V, $V_{CCB} = 1.8 \pm 0.1$ V)
- (4) 出力電流: $I_{OHB}/I_{OLB} = \pm 6$ mA (最小) ($V_{CCB} = 2.8$ V)
 $I_{OHA}/I_{OLA} = \pm 6$ mA (最小) ($V_{CCA} = 1.65$ V)
- (5) B側端子にEMIフィルタを内蔵
- (6) B側端子にプルアップ/プルダウン抵抗を内蔵
- (7) 高ラッチアップ耐量: ± 200 mA
- (8) 高静電破壊耐量: ± 2000 V以上 (ヒューマン・ボディ・モデル)
 ± 8 kV以上 (IEC61000-4-2 Level 4 接触) (SDカード側)
 ± 15 kV以上 (IEC61000-4-2 Level 4 気中) (SDカード側)
CDM ± 500 V以上
- (9) 超小型パッケージ: WCSP25

4. 外観と端子配置図 (Top View)



4.1. 端子配置表

	1	2	3	4	5
A	Dat2.h	CMD-dir	Dat0-dir	V _{Batt}	Dat2-B
B	Dat3.h	SEL	V _{CCA}	V _{CCB}	Dat3-B
C	Clk.h	Enable	GND	GND	CLK-B
D	Dat0.h	CMD.h	CD	CMD-B	Dat0-B
E	Dat1.h	Clk-f	Dat123-dir	WP	Dat1-B

5. 現品表示

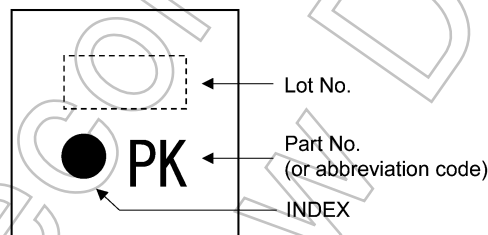


图 5.1 現品表示

6. 機能説明

6.1. 真理値表

Input Clk.h	Outputs Clk-f	Outputs CLK-B
L	L	L
H	H	H

Inputs CMD-dir	Function CMD.h	Function CMD-B	Outputs
L	Output	Input	CMD.h = CMD-B
H	Input	Output	CMD-B = CMD.h

Inputs Dat0-dir	Function Dat0.h	Function Dat0-B	Outputs
L	Output	Input	Dat0.h = Dat0-B
H	Input	Output	Dat0-B = Dat0.h

Inputs Dat123-dir	Function Dat1.h - Dat3.h	Function Dat1-B - Dat3-B	Outputs
L	Output	Input	Datn.h = Datn-B
H	Input	Output	Datn-B = Datn.h

Input Enable	Input SEL	UVLO	Regulator Function
L	X	X	OFF
H	X	Detect	OFF
H	L	Release	2.9 V
H	H	Release	1.8 V

7. ブロック図

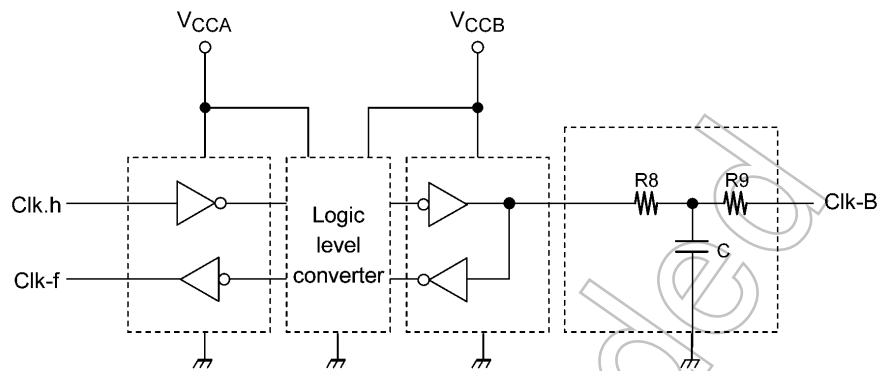


図 7.1 ブロック図 1

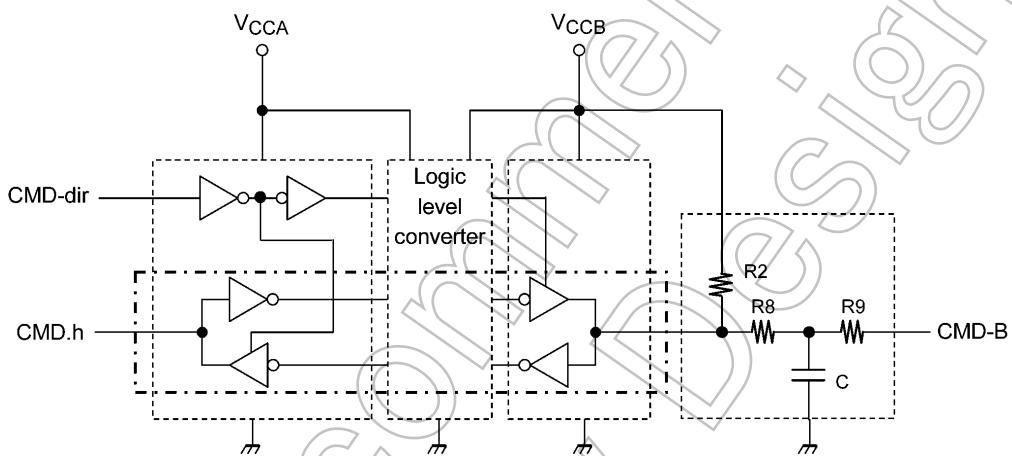


図 7.2 ブロック図 2

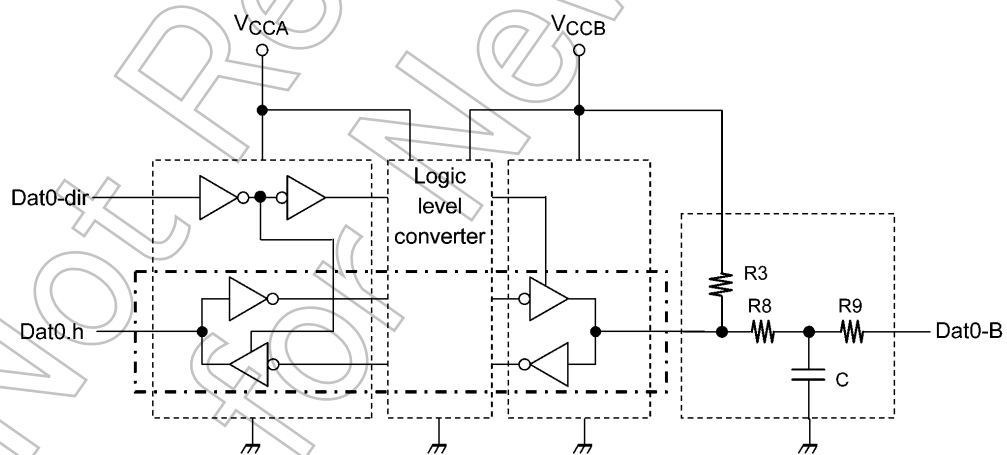


図 7.3 ブロック図 3

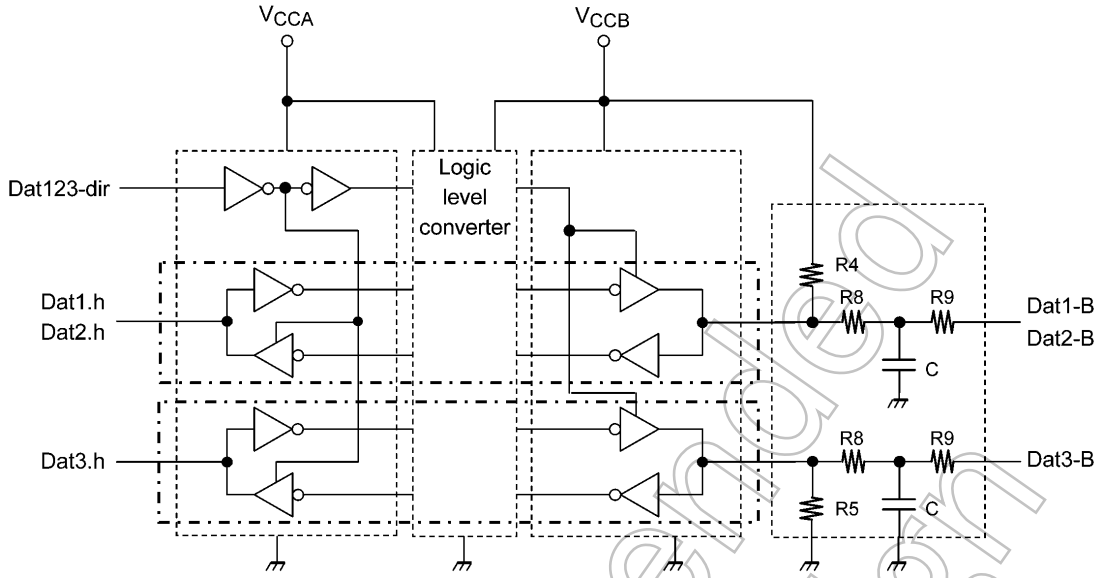
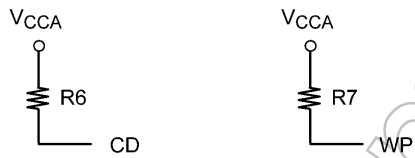
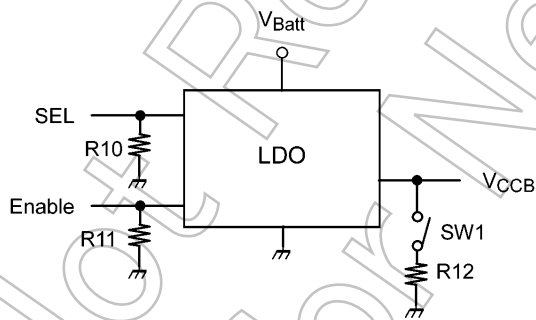


図 7.4 ブロック図 4



Symbol	Value (typ.)
R3, R4	70 kΩ
R2	15 kΩ
R5	470 kΩ
R6, R7	100 kΩ
R8	5 Ω
R9	35 Ω
R10, R11	200 k to 500 kΩ
R12	80 to 400 Ω
C	35 pF

図 7.5 ブロック図 5



Enable	UVLO	SW1
H	Release	OFF
H	Detect	ON
L	X	ON

図 7.6 ブロック図 6

8. 絶対最大定格 (注)

項目	記号	注記	定格	単位
電源電圧	V_{CCA}		-0.5 ~ 3.0	V
	V_{Batt}		5.5	
入力電圧 (DIR, Clk.h)	V_{IN}		-0.5 ~ $V_{CCA} + 0.5$	
入力電圧 (Enable, SEL)			-0.5 ~ 5.5	
入出力電圧	V_{IOA}	(注1)	-0.5 ~ $V_{CCA} + 0.5$	
	V_{IOB}		-0.5 ~ $V_{CCB} + 0.5$	
クランプダイオード電流 (DIR, Clk.h)	I_{IK}		±25	mA
クランプダイオード電流 (Enable, SEL)			-25	
入出力寄生ダイオード電流	$I_{I/OK}$	(注2)	±25	
出力電流	I_{OUTA}		±25	
	I_{OUTB}		±25	
電源/GND電流 (1電源端子当たり)	I_{CCA}		±50	
許容損失	P_D		400	mW
保存温度	T_{stg}		-55 ~ 150	°C

注: 絶対最大定格は、瞬時たりとも超えてはならない値であり、1つの項目も超えてはなりません。

本製品の使用条件 (使用温度/電流/電圧等) が絶対最大定格/動作範囲以内での使用においても、高負荷 (高温および大電流/高電圧印加, 多大な温度変化等) で連続して使用される場合は、信頼性が著しく低下するおそれがあります。

弊社半導体信頼性ハンドブック (取り扱い上のご注意とお願いおよびデレーティングの考え方と方法) および個別信頼性情報 (信頼性試験レポート, 推定故障率等) をご確認の上、適切な信頼性設計をお願いします。

注1: ハイ (H) またはロー (L) 状態, I_{OUT} の絶対最大定格を超えないこと。

注2: $V_{OUT} < GND$, $V_{OUT} > V_{CC}$

9. 動作範囲 (注)

項目	記号	注記	測定条件	定格	単位
電源電圧	V_{CCA}		—	1.65 ~ 1.95	V
	V_{Batt}			3.1 ~ 5.0	
入力電圧 (DIR, Clk.h)	V_{IN}			0 ~ V_{CCA}	
入力電圧 (Enable, SEL)				0 ~ 5.0	
入出力電圧	V_{IOA}	(注1)		0 ~ V_{CCA}	
	V_{IOB}			0 ~ V_{CCB}	
出力電流	I_{OUTA}		$V_{CCA} = 1.65 \sim 1.95 \text{ V}$	±6	mA
	I_{OUTB}		$V_{CCB} = 2.8 \sim 3.0 \text{ V}$, V_{CCB} は内蔵 LDO から供給されます。	±6	
動作温度	T_{opr}		—	85	°C
入力上昇時間	dt/dv		$V_{CCA} = 1.65 \text{ V}$, $V_{CCB} = 2.8 \text{ V}$	0 ~ 10	ns/V
入力下降時間				0 ~ 10	

注: 動作範囲は動作を保証するための条件です。

使用していない入力は、バス入力も含めて V_{CC} , もしくは GND に接続してください。

ファンクションによりバス端子の入出力が切り替わる場合、バス入力およびバス出力共に V_{CC} もしくは GND に接続してください。この場合、出力が短絡されない様にご注意ください。

注: LDO 出力電圧の変化時には外部から信号を与えないでください。

注1: ハイ (H) またはロー (L) 状態

10. 電気的特性

10.1. DC特性 (注) (特に指定のない限り, $T_a = -30 \sim 85^\circ\text{C}$, $1.65 \text{ V} \leq V_{\text{CCA}} \leq 1.95 \text{ V}$)

項目	記号	測定条件	V_{CCA} (V)	V_{CCB} (V)	最小	最大	単位	
ハイレベル入力電圧 (DIR, An)	V_{IHA}	(注1)	1.65 ~ 1.95	1.7 ~ 3.0	$V_{\text{CCA}} \times 0.65$	—	V	
ハイレベル入力電圧 (Bn)	V_{IHB}				2.8 ~ 3.0	2.0		—
ローレベル入力電圧 (DIR, An)	V_{ILA}				1.7 ~ 1.9	$V_{\text{CCB}} \times 0.65$		—
ローレベル入力電圧 (Bn)	V_{ILB}				1.7 ~ 3.0	—		$V_{\text{CCA}} \times 0.35$
					2.8 ~ 3.0	—		0.8
ハイレベル出力電圧	V_{OHA}	$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OHA}} = -100 \mu\text{A}$	1.65	1.7 ~ 3.0	$V_{\text{CCA}} - 0.2$	—		
		$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OHA}} = -6 \text{ mA}$			1.15	—		
	V_{OHB}	$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OHB}} = -100 \mu\text{A}$	1.65 ~ 1.95	2.8 ~ 3.0	$V_{\text{CCB}} - 0.2$	—		
		$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OHB}} = -6 \text{ mA}$		1.7 ~ 1.9	$V_{\text{CCB}} - 0.2$	—		
ローレベル出力電圧	V_{OLA}	$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OLA}} = 100 \mu\text{A}$	1.65	1.7 ~ 3.0	—	0.2		
		$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OLA}} = 6 \text{ mA}$			—	0.3		
	V_{OLB}	$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OLB}} = 100 \mu\text{A}$	1.65 ~ 1.95	2.8 ~ 3.0	—	0.2		
		$V_{\text{IN}} = V_{\text{IH}}$ or V_{IL} , $I_{\text{OLB}} = 6 \text{ mA}$		1.7 ~ 1.9	—	0.2		
入力リーク電流	I_{INA}	$V_{\text{INA}} = V_{\text{CCA}}$ or GND DIR = High $V_{\text{CD}} = V_{\text{WP}} = V_{\text{CCA}}$	1.65	1.7 ~ 3.0	—	± 5.0	μA	
		$V_{\text{CMD-B}}$, $V_{\text{DAT0-B}}$, $V_{\text{DAT1-B}}$, $V_{\text{DAT2-B}} = V_{\text{CCB}}$ $V_{\text{DAT3-B}} = \text{GND}$, DIR = Low $V_{\text{CD}} = V_{\text{WP}} = V_{\text{CCA}}$			—	± 5.0		
静的消費電流	I_{CCA}	$V_{\text{INA}} = V_{\text{CCA}}$ or GND DIR = High $V_{\text{CD}} = V_{\text{WP}} = V_{\text{CCA}}$			—	20		

注: V_{CCB} は内蔵LDOから供給されます。
 注1: Anはホスト側の信号, Bnはカード側の信号です。

10.2. AC特性 (注) (特に指定のない限り, $T_a = -30 \sim 85^\circ\text{C}$, Input: $t_r = t_f = 2.0 \text{ ns}$)

10.2.1. $V_{CCA} = 1.8 \pm 0.15 \text{ V}$, $V_{CCB} = 2.9 \pm 0.1 \text{ V}$

項目	記号	注記	測定条件	最小	標準	最大	単位
伝搬遅延時間 (Bn → An)	t_{PLH}/t_{PHL}		図10.2.1, 10.2.2	—	3.5	5.0	ns
伝搬遅延時間 (An → Bn)				—	3.5	5.0	
伝搬遅延時間 (Clk.h → Clk-f)				1.0	5.7	9.5	
スキュー (Clk-f - CMD/DAT間)	$t_{skew.f}$		—	-1.8	0.0	3.0	
出力上昇, 下降時間 (An)	t_{TLH}/t_{THL}		図10.2.1, 10.2.2	—	1.5	—	
出力上昇, 下降時間 (Bn)				—	1.5	—	
出力ピン間スキュー	t_{osLH}/t_{osHL}	(注1)	図10.2.3	—	—	0.5	

注: Anはホスト側の信号, Bnはカード側の信号です。V_{CCB}は内蔵LDOから供給されます。

注1: t_{osLH} および t_{osHL} は, 設計的に保証される項目です。($t_{osLH} = |t_{PLHm} - t_{PLHn}|$, $t_{osHL} = |t_{PHLm} - t_{PHLn}|$)

10.2.2. $V_{CCA} = 1.8 \pm 0.15 \text{ V}$, $V_{CCB} = 1.8 \pm 0.1 \text{ V}$

項目	記号	注記	測定条件	最小	標準	最大	単位
伝搬遅延時間 (Bn → An)	t_{PLH}/t_{PHL}		図10.2.1, 10.2.2	—	4.5	7.0	ns
伝搬遅延時間 (An → Bn)				—	5.0	7.0	
伝搬遅延時間 (Clk.h → Clk-f)				1.0	8.0	13.5	
スキュー (Clk-f - CMD/DAT間)	$t_{skew.f}$		—	-0.8	0.4	1.6	
出力上昇, 下降時間 (An)	t_{TLH}/t_{THL}		図10.2.1, 10.2.2	—	1.5	—	
出力上昇, 下降時間 (Bn)				—	1.5	—	
出力ピン間スキュー	t_{osLH}/t_{osHL}	(注1)	図10.2.3	—	—	0.5	

注: Anはホスト側の信号, Bnはカード側の信号です。V_{CCB}は内蔵LDOから供給されます。

注1: t_{osLH} および t_{osHL} は, 設計的に保証される項目です。($t_{osLH} = |t_{PLHm} - t_{PLHn}|$, $t_{osHL} = |t_{PHLm} - t_{PHLn}|$)

10.3. ダイナミックスイッチング特性 (注)

(特に指定のない限り, $T_a = 25^\circ\text{C}$, Input: $t_r = t_f = 2.0 \text{ ns}$, $C_L = 15 \text{ pF}$)

項目	記号	注記	測定条件	V _{CCA} (V)	V _{CCB} (V)	標準	単位
非動作出力最大ダイナミックV _{OL}	(A → B)	V _{OLP}	(注1)	図10.3.1	1.8	2.9	0.35
	(B → A)						0.25
非動作出力最小ダイナミックV _{OL}	(A → B)	V _{OLV}					-0.35
	(B → A)						-0.25
非動作出力最大ダイナミックV _{OH}	(A → B)	V _{OHP}					3.25
	(B → A)						2.05
非動作出力最小ダイナミックV _{OH}	(A → B)	V _{OHV}					2.55
	(B → A)						1.55

注: Anはホスト側の信号, Bnはカード側の信号です。

注1: この項目は, 設計的に保証される項目です。

10.4. 容量特性 (特に指定のない限り, $T_a = 25^\circ\text{C}$)

項目	記号	注記	測定条件	V _{CCA} (V)	V _{CCB} (V)	標準	単位
等価内部容量	C _{PDA}	(注1)	A → B (DIR = High)	1.8	2.9	24	pF
			B → A (DIR = Low)			22	
	C _{PDB}		A → B (DIR = High)			76	
			B → A (DIR = Low)			28	

注1: C_{PD}は, 動作消費電流から算出したIC内部の等価容量です。

無負荷時の平均消費電流は, 次式から求められます。

$$I_{CC(opr)} = C_{PD} \times V_{CC} \times f_{IN} + I_{CC}/6 \text{ (1ビット当たり)}$$

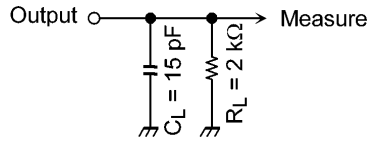


图10.2.1 AC電氣的特性測定回路

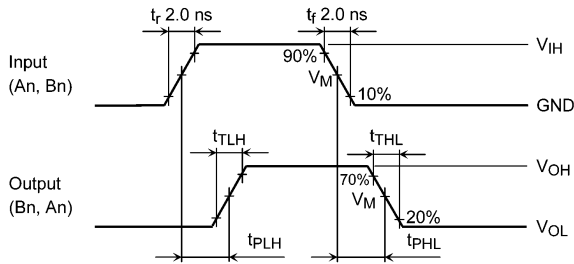
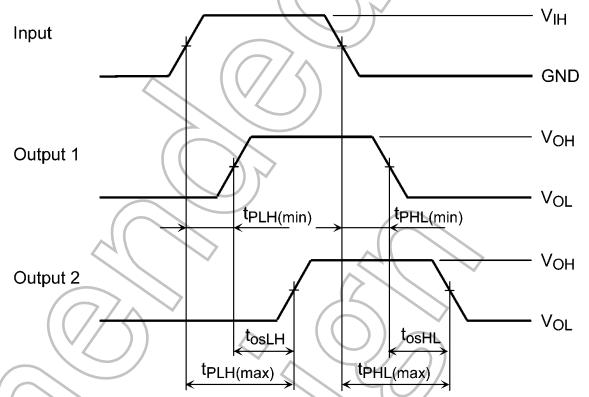


图10.2.2 AC電氣的特性波形 t_{PLH} , t_{PHL} , t_{TLH} , t_{THL}



$$t_{osLH} = |t_{PLH(max)} - t_{PLH(min)}|$$

$$t_{osHL} = |t_{PHL(max)} - t_{PHL(min)}| \quad \text{Parameter guaranteed by design}$$

图10.2.3 AC電氣的特性波形 t_{osLH} , t_{osHL}

表 10.2.1 AC電氣的特性波形記号

V_{CC}	記号	値
$2.9 \pm 0.1 \text{ V}$	V_{IH}	V_{CC}
	V_M	$V_{CC}/2$
$1.8 \pm 0.15 \text{ V}$	V_{IH}	V_{CC}
	V_M	$V_{CC}/2$

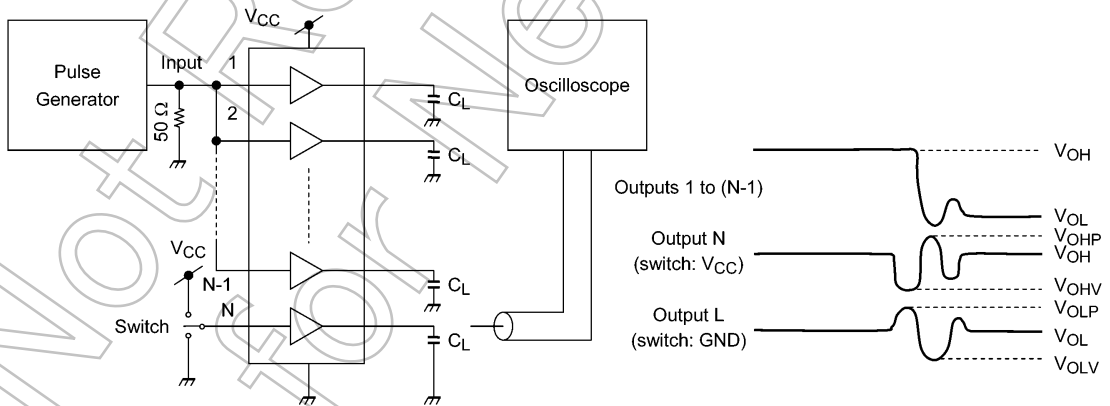


图10.3.1 非動作出力 V_{OHP} , V_{OHV} , V_{OLP} , V_{OLV} 測定回路

11. レギュレータ部

11.1. 電気的特性 (特に指定のない限り, $V_{IN} = V_{OUT} + 1\text{ V}$, $I_{OUT} = 1\text{ mA}$, $C_{IN} = 0.1\text{ }\mu\text{F}$, $C_{OUT} = 2.2\text{ }\mu\text{F}$, $T_j = 25^\circ\text{C}$)

項目	記号	注記	測定条件	最小	標準	最大	単位
電源電圧	V_{Batt}		—	3.1	—	5.0	V
出力電圧	V_{CCB}	(注1)	SEL = Low	2.8	2.9	3.0	
			SEL = High	1.7	1.8	1.9	
UVLO検出電圧	V_{UVLO1}		—	—	2.4	2.7	
UVLO復帰電圧	V_{UVLO2}		—	—	2.6	2.8	
入力安定度	REG_{Line}		$V_{OUT} + 0.5\text{ V} \leq V_{IN} \leq 5.0\text{ V}$, $I_{OUT} = 1\text{ mA}$	—	3	15	mV
負荷安定度	REG_{Load}		$1\text{ mA} \leq I_{OUT} \leq 100\text{ mA}$	—	—	150	
バイアス電流	$I_{B(ON)}$		$I_{OUT} = 0\text{ mA}$	—	80	160	μA
スタンバイ電流	$I_{B(OFF)}$		$V_{Enable} = 0\text{ V}$, $V_{SEL} = 0\text{ V}$	—	0.1	1.0	
出力雑音電圧	V_n		$V_{IN} = V_{OUT} + 1\text{ V}$, $I_{OUT} = 10\text{ mA}$, $10\text{ Hz} \leq f \leq 100\text{ kHz}$, $T_a = 25^\circ\text{C}$	—	140	—	μVrms
出力電圧温度係数	T_{CVO}		$-30^\circ\text{C} \leq T_{opr} \leq 85^\circ\text{C}$	—	100	—	ppm/ $^\circ\text{C}$
リップル除去率	R.R		$V_{IN} = V_{OUT} + 1\text{ V}$, $I_{OUT} = 10\text{ mA}$, $f = 1\text{ kHz}$, $V_{Ripple} = 500\text{ mV}_{p-p}$, $T_a = 25^\circ\text{C}$	—	40	—	dB
ハイレベル入力電圧	V_{IH}		Enable, SEL	1.5	—	V_{Batt}	V
ローレベル入力電圧	V_{IL}		—	0	—	0.25	
コントロール電流 (ON)	$I_{CT(ON)}$		$V_{Enable} = 1.5\text{ V}$	—	—	7.5	μA
コントロール電流 (OFF)	$I_{CT(OFF)}$		$V_{Enable} = 0\text{ V}$	—	—	0.1	
起動時間	t_{start}		SEL = Low	—	—	200	μs
遷移時間 (2.9 V ~ 1.8 V)	t_{trans}		—	—	—	5	ms

注1: 電源電圧と出力電圧の関係は下図に示すとおりです。下図は代表的なLDO特性を示しています。

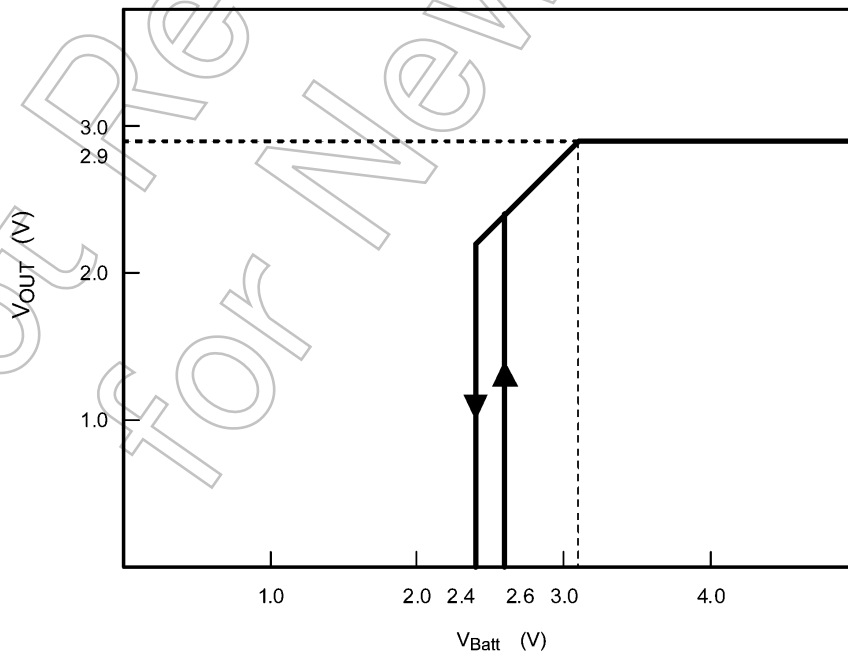


図 11.1.1 UVLO特性

11.2. EMIフィルタ特性 (標準)

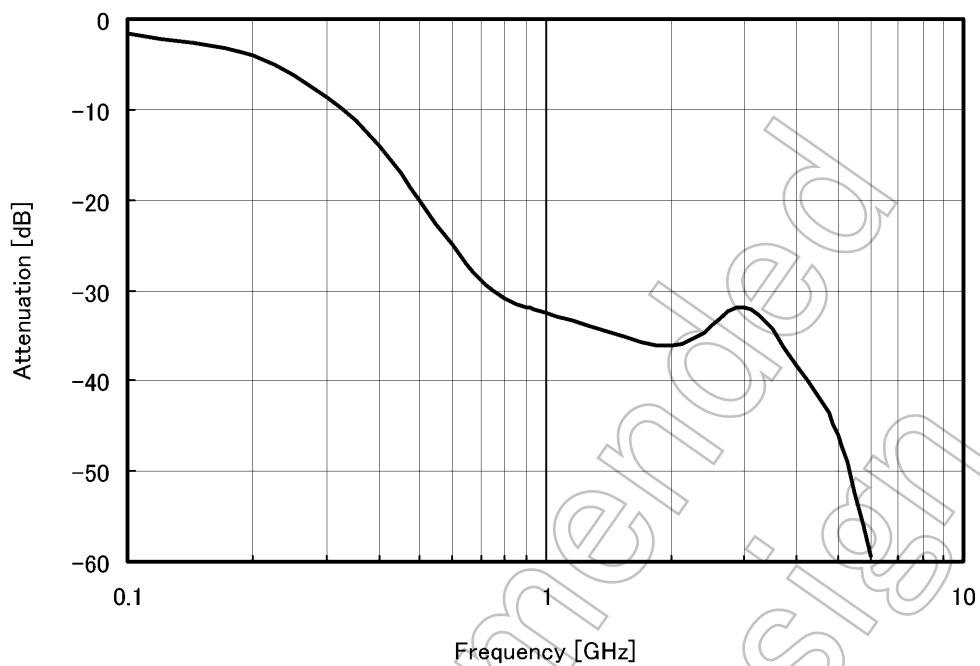
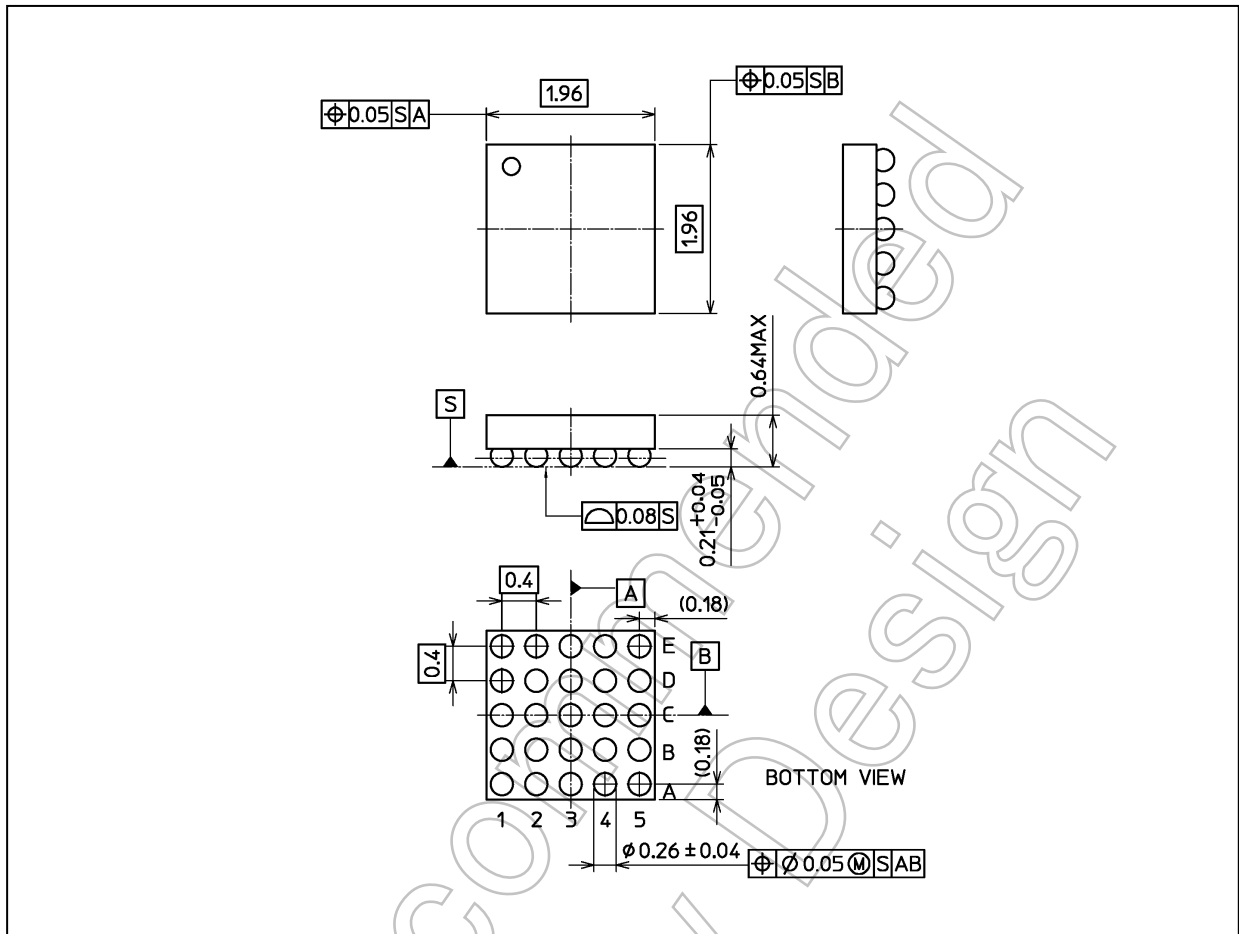


図 11.2.1 EMIフィルタ特性 (標準)

Not Recommended for New Design

外形寸法図

Unit: mm



質量: 0.006 g (typ.)

パッケージ名称
東芝名称: S-UFBGA25-0202-0.40-001

製品取り扱い上のお願ひ

- ・本資料に掲載されているハードウェア、ソフトウェアおよびシステム(以下、本製品という)に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- ・文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- ・当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報(本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど)および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- ・本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器(以下“特定用途”という)に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- ・本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- ・本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- ・本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- ・別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証(機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。)をしておりません。
- ・本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- ・本製品のRoHS適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。