

フォトリレー

～高周波回路におけるフォトリレーの留意点 2～

概要

フォトリレー（MOSFET 出力フォトカプラー）にはさまざまなメリットがあり、機械式リレー（メカニカルリレー）からの切り替えが進んでいます。しかしながら、半導体テスター・計測器応用などの高周波回路で使用する際には、メカニカルリレーと比較して注意しなければいけない点があります。

このアプリケーションノートでは、フォトリレーで高周波信号を制御する際の留意点をおもに説明します。

なお、ここでは周波数帯域が数 100 MHz から数 10 GHz の信号を高周波信号と位置づけます。また、a 接点フォトリレー（入力側 LED 信号がオンの時に、出力側 MOSFET がオンとなるフォトリレー）を前提とした説明とします。

目次

概要.....	1
目次.....	2
1. はじめに.....	4
2. フォトリレーの高周波信号に対する振る舞い.....	6
3. 高周波回路にフォトリレーを使用するときの留意点	6
4. 集中定数回路と分布定数回路 (一般的な説明)	7
4.1 分布定数回路で表現された伝送線路にフォトリレーを挿入した場合	7
4.2 フォトリレーの高周波信号制御の応用例	8
5. マイクロストリップライン (一般的な説明).....	9
5.1 当社フォトリレー評価用マイクロストリップライン	9
6. フォトリレー実装基板の選定	10
6.1 基板の設計	11
6.2 基板の高周波特性改善.....	12
6.3 製品実装位置によるインサクション特性の違い	15
7. LED 側伝送線路による影響	16
(参考) オープンスタブとショートスタブ	17
8. 製品紹介.....	18
9. さいごに.....	18
変更履歴.....	19
製品取り扱い上のお願ひ.....	20

図目次

図 1	フォトリレーの動作原理 (1a 接点).....	4
図 2	フォトリレー出力部の R_{ON} と C_{OFF}	5
図 3	高周波信号ではインダクタンス (L)成分も現れる	5
図 4	通過特性	6
図 5	接点オフ時の漏れ電流	6
図 6	集中定数回路	7
図 7	伝送線路を分布定数回路で表現	7
図 8	フォトリレーを挿入した場合の簡易等価回路.....	8
図 9	半導体テスターにおけるフォトリレーの応用例	9
図 10	マイクロストリップライン (プリント基板上に構成された伝送線路)	9
図 11	当社マイクロストリップライン (一例).....	10
図 12	当社 VSON パッケージフォトリレーの内部構造 (例)	10
図 13	S パラメータ測定・信号経路	11
図 14	配線幅 (W)、誘電体厚 (H)を変えたときのインサージョンロスのシミュレーション結果	11
図 15	3 種類の基板を設計	12
図 16	伝送線路長の違いによる、基板のインサージョンロス特性 (スルー特性; フォトリレー未実装).....	13
図 17	伝送線路長の違いによる、基板のインサージョンロス特性 (スルー特性; フォトリレー未実装).....	13
図 18	パッドサイズの違いによる、基板のインサージョンロス特性 (スルー特性; フォトリレー未実装)	14
図 19	製品実装後のインサージョンロス特性	14
図 20	SR 開口の条件	15
図 21	製品実装位置によるインサージョン特性の違い.....	15
図 22	LED 側配線にフェライトビーズなどのインダクターを入れることで LED 側の配線影響を改善	16
図 23	オープンスタブとショートスタブ	17
図 24	スタブによる信号の流れと、長さ 1/4 波長のオープンスタブの電圧定在波	17

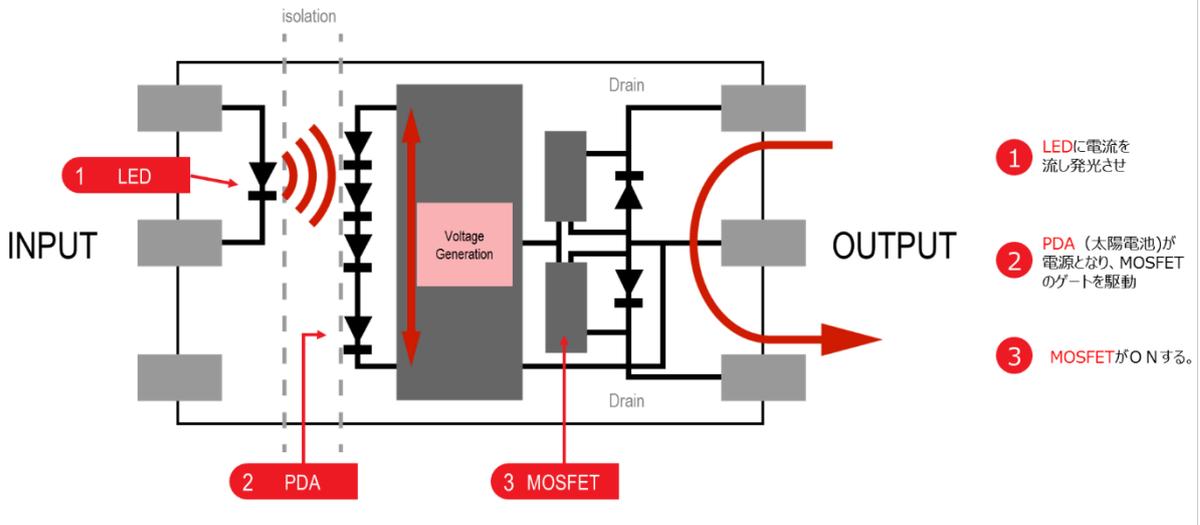
表目次

表 1	フォトリレーとメカニカルリレーの比較.....	5
表 2	VSON パッケージシリーズフォトリレー.....	18

1. はじめに

フォトリレーは MOSFET を出力段に持つ半導体リレーの形態です (図 1)。表 1 にフォトリレーとメカニカルリレーの比較を示します。

近年、信頼性の担保およびフォトリレーのパッケージの小型化が進み、省スペースの観点で機械式リレー (メカニカルリレー) からの置き換えが進んでいます。しかしながら、メカニカルリレーと比較してオン時には抵抗成分 (オン抵抗 R_{ON}) が存在し、オフ時には出力側 MOSFET の寄生ダイオードの PN 接合容量を主とした容量成分 (出力端子間容量 C_{OFF}) が存在します (図 2)。また、周波数が高くなるに従ってインダクタンス (L) 成分も見えてきます (図 3)。この点で高周波信号を伝送する回路において、メカニカルリレーをフォトリレーに置き換える場合には配慮が必要です。このアプリケーションノートでは「高周波回路におけるフォトリレーの留意点 (2020 年 10 月公開)」に引き続き、高周波を扱う場合のフォトリレーに対する留意点を中心に説明します。



- (1) 入力側の LED に電流を流すと LED が発光し光信号が発生します。
- (2) 光信号は接点側の PDA により電気信号に変換され、MOSFET の制御端子 (ゲート) に電気信号を入力します。
- (3) ゲートに電気信号が入力されることで MOSFET がオンし、接点が接続された状態になります。

図 1 フォトリレーの動作原理 (1a 接点)

表 1 フォトリレーとメカニカルリレーの比較

	Mechanical relay (Signal relay)	Photorelay	Remarks (Feature of Photorelay)
寿命	△ (接点回數制限あり)	◎ (接点回數制限なし)	長寿命
接点開閉容量	◎ (2A～数100A) ※Ta 85℃/AC・DC兼用	○ (～5A) ※Ta 25℃/V _{off} =60V ベース	
接触抵抗(オン抵抗)	約0.1Ω (開閉劣化あり)	約0.02～25Ω (開閉安定)	高信頼性
出力間耐圧	◎ (例: AC 250V, DC 30V)	○ (例: 20V～600Vまでラインナップ)	
入出力間耐圧	○ (例: 1kVrms)	◎ (max: 5kVrms)	
動作/復帰時間	△ 約5ms	○ 約0.1ms	高速
動作音	△あり	◎なし	静音
小型化	○ (例: 60mm ²)	◎ (S-VSON4T: 2.8mm ² - 1.45 × 1.3 mm)	省面積
入力側消費電力	× (コイル) 100mW～	◎ (LED) 約0.5mW～	低消費電力
接点構成	1 c、2 cメイン	1a、1b、2a、1a1b	
漏れ電流	◎ なし	○ 微少 20pA～	

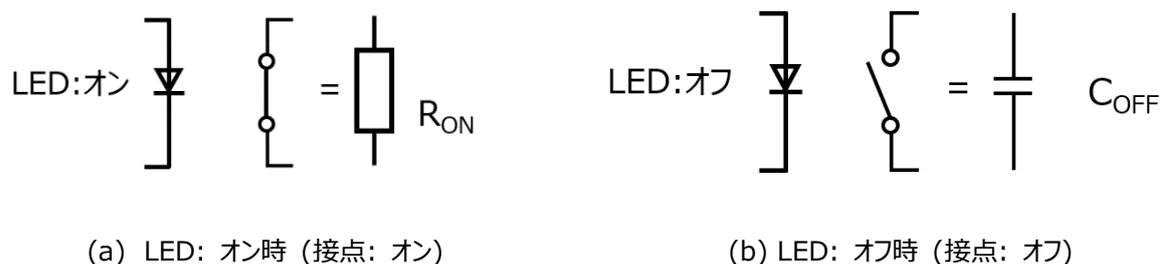


図 2 フォトリレー出力部の R_{ON} と C_{OFF}

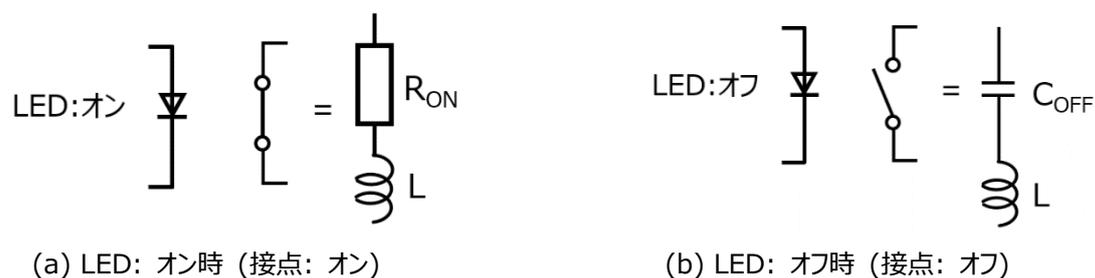


図 3 高周波信号ではインダクタンス (L)成分も現れる

2. フォトリレーの高周波信号に対する振る舞い

前述のように、フォトリレーにはオン抵抗 (R_{ON})と出力端子間容量 (C_{OFF})が存在します。メカニカルリレーとの大きな違いはこの点です。

フォトリレーの入力側に規定の電流・電圧を印加すると、フォトリレーがオンします。このとき出力の MOSFET は、印加電流の周波数が DC から低周波の範囲では抵抗成分と等価ですが、高周波になるにつれ抵抗成分に加えインダクタンス成分が現れてきます。一方、フォトリレーの入力側にバイアス印加がない場合は出力の MOSFET はオフします。このとき、MOSFET は印加信号周波数が DC から低周波の範囲では容量成分と等価ですが、高周になるにつれ容量成分に加えインダクタンス成分が現れるため LC 共振が生じます。高周波信号をフォトリレーで制御する場合には、この点に注意が必要です。つまり、期待している出力信号に対して、フォトリレー通過後の信号にひずみが生じます。このひずみを表すパラメータとしてよく使われるのが、S パラメータ (Scattering Parameters)です。

3. 高周波回路にフォトリレーを使用するときの留意点

フォトリレー動作時の問題点として出力オン時の通過特性が挙げられます。

扱う信号の周波数が高くなるとフォトリレーのインダクタンス成分の影響により、フォトリレーの入力波形の立ち上がり時間 (t_{rin})に対して、フォトリレーを通過した出力波形の立ち上がり時間 (t_{rout})に変化が生じます。この変化を等価立ち上がり時間 (ERT: Equivalent Rise Time)で表します。ERT は図 4 に示す式で定義され、値が小さいほど信号の変化が少なく、良い特性といえます。通過特性は S パラメータでも表現できます。

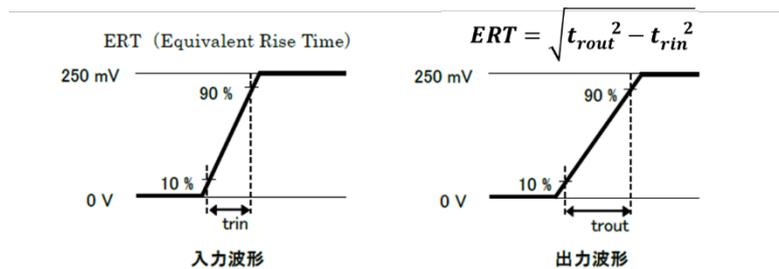


図 4 通過特性

また、フォトリレーの出力 (接点)がオフ時の問題点として漏れ電流 (リーク電流)が挙げられます。接点オフの状態ですぐ急な立ち上がりの電圧が印加されると、漏れ電流が発生します (図 5)。近似的には $I_L = C_{OFF} \times dV/dt_r$ の漏れ電流が流れます。交流回路における電気の流れにくさをインピーダンスといい、直流回路でいう抵抗にあたりますが、 C_{OFF} のインピーダンスは周波数が高いほど小さくなり、漏れ電流が流れやすくなります。この場合には C_{OFF} の小さな製品を選定することを推奨します。

Mode	Equivalent Circuit	Operation Example
LED : OFF	Capacitor	<p>Instantaneous current flows at the rise and fall of the square wave</p>

図 5 接点オフ時の漏れ電流

4. 集中定数回路と分布定数回路 (一般的な説明)

集中定数回路は、取り扱う周波数の波長よりも十分小さい形状の電子部品 (抵抗: R 、キャパシタンス: C 、インダクタンス: L 、コンダクタンス: G など) により構成され、かつ伝送する信号の波長 λ に対して、部品間の配線インピーダンスが無視できるほど小さいときの部品で構成される回路のことをいいます (図 6 に等価回路例を示します)。フォトリレーは駆動負荷として DC/AC を選択できますが、DC 負荷の場合には集中定数回路に近い考え方ができます。

分布定数回路は、集中定数回路が複数つながり、集中することなく分布している回路のことを指します (図 7 に等価回路例を示します)。フォトリレーの場合には AC 負荷を駆動する場合に、扱う周波数帯域にも依存しますが、分布定数回路に近い考え方ができます。この場合、伝送線路は特性インピーダンス Z_0 を持った回路ととらえることができます。

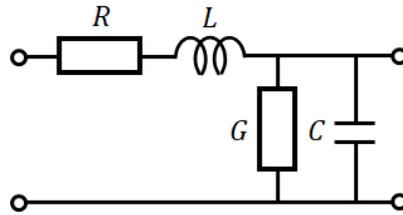


図 6 集中定数回路

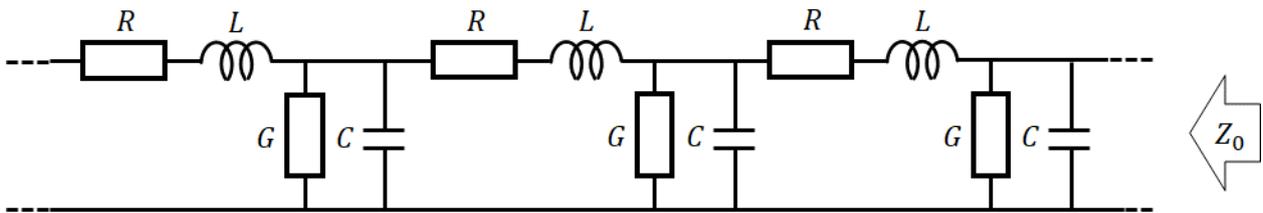


図 7 伝送線路を分布定数回路で表現

4.1 分布定数回路で表現された伝送線路にフォトリレーを挿入した場合

分布定数回路で表現された伝送線路にフォトリレーを挿入した場合の簡易等価回路を図 8 に示します。

フォトリレーがオン状態の場合には MOSFET のオン抵抗に加え、フォトリレーを構成するワイヤー・リードフレームに起因するインダクタンス成分や、グランドとパッケージ間のキャパシタンス成分も表現されます。一方、フォトリレーがオフ状態の場合にはオフ時の MOSFET キャパシタンス成分に加え、ワイヤー・リードフレームに起因するインダクタンス成分や、グランドとパッケージ間のキャパシタンス成分も表現されます。

1. フォトリレーがオン状態の信号の損失 = インサクションロス
2. フォトリレーがオフ状態の信号の損失 = アイソレーション

以上のことから、高周波信号を制御するためには R_{ON} が小さなフォトリレー、または C_{OFF} の小さなフォトリレーが必要になります。

当社製品例) 低 R_{ON} 品 : TLP3475 / TLP3475S 低 C_{OFF} 品 : TLP3440 / TLP3440S

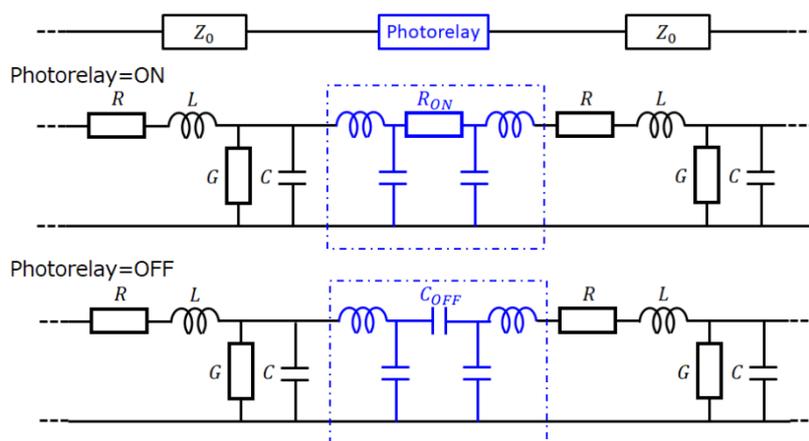


図 8 フォトリレーを挿入した場合の簡易等価回路

4.2 フォトリレーの高周波信号制御の応用例

分布定数回路上のフォトリレーの振る舞いの例として、半導体テスターにおけるフォトリレーの応用 (図 9) について述べます。半導体テスターでは DUT の測定のため、ピンエレクトロニクス (PE) と呼ばれる回路ブロックがあります。このブロックは (1) DUT に所望の信号 (通常はパルス信号) を入力し、所望の動作をするかどうかを確認する FC テスト部と、(2) DC 特性を確認するための DC テスト部の 2 つで構成されます。FC テスト、DC テストでは信号ラインの切り替えにフォトリレーが使用される場合が多いですが、フォトリレーがオン状態・オフ状態の場合の振る舞いに十分に留意する必要があります。

FC テストにおいてはパルスドライバーからの信号を DUT に伝送しますが、DUT とパルスドライバーとの間にあるフォトリレーをオン状態にしてから信号を伝送させます。また、その時は DC テスト部の 2 つのリレーはオフ状態にしておきます。第 2 章で述べたようにフォトリレー出力部の MOSFET はオフ時には等価的にキャパシタンス成分となるので、DC ユニット部に接続するフォトリレーの C_{OFF} が大きいと、DUT に入力すべきパルス信号の一部がこれら DC テスト部のフォトリレーを介して DC ユニット部に分岐してしまいます (漏れ電流)。したがって FC テストを適正にできない恐れがあります。

DC テストにおいては、DC ユニット部に接続された 2 つのリレーがオン状態となります。その際は FC テスト部のリレーはオフとします。FC テスト部のフォトリレーにも C_{OFF} が存在しますが、DC テスト時の信号は文字通り DC のため、FC テスト部の C_{OFF} は問題とならない場合もあります。

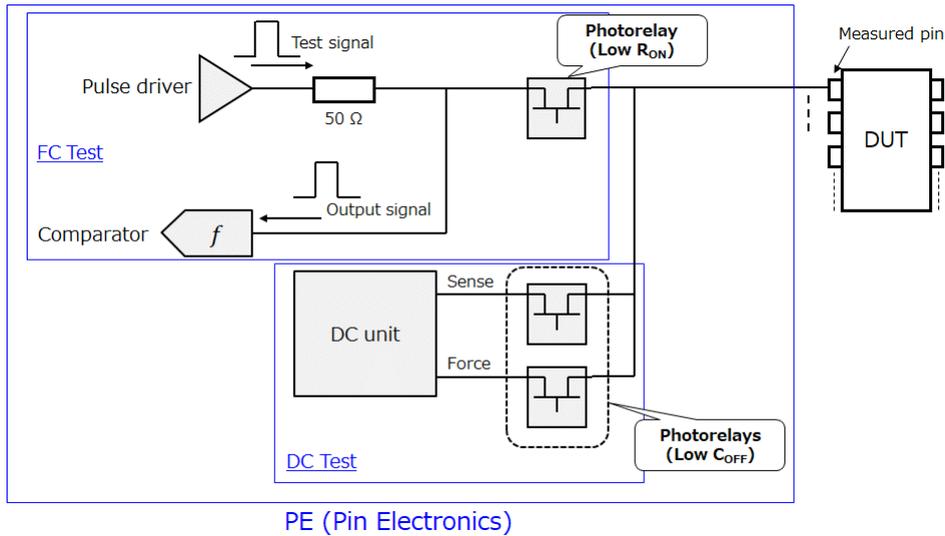


図 9 半導体テスターにおけるフォトリレーの応用例

当社では通常このような分布定数回路上のフォトリレーの振る舞いを見るデータとして、製品の S パラメータを提供しています。詳細については、「高周波回路におけるフォトリレーの留意点 (2020 年 10 月公開)」を参照ください。

5. マイクロストリップライン (一般的な説明)

誘電体基板の表面 (部品実装面)に信号経路となる線状の導体はくを形成し、裏面には信号リターン経路となる導体はく (グランド・プレーン)を形成した構造を持ち、表面層のパターンとグランド・プレーンを対して高周波信号を伝達する伝送路のことをマイクロストリップラインと呼びます (図 10)。

高周波信号は、プリント基板上のパターンや同軸ケーブルといった媒体を信号源側から負荷側に向かって伝搬します。信号はこれら媒体内を電磁波として伝搬しますが、その速度は通常、真空中の光速より遅くなります。また、マイクロストリップラインの特性インピーダンス Z_0 は、基板 (絶縁層)の厚さ H 、誘電体の比誘電率 ϵ_r 、伝送線路の配線幅 W や配線厚 T で決まります。

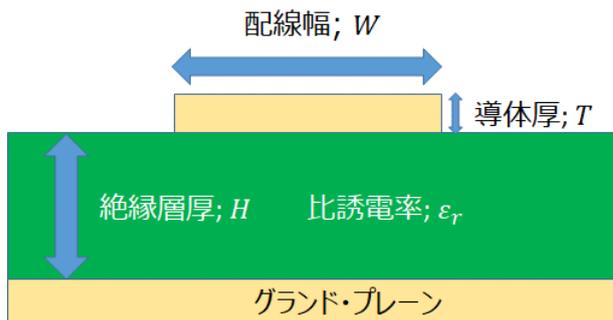


図 10 マイクロストリップライン (プリント基板上に構成された伝送線路)

5.1 当社フォトリレー評価用マイクロストリップライン

当社フォトリレーの高周波特性評価に使用しているマイクロストリップラインの例を紹介します (図 11)。

当社では GHz 帯の信号を扱う応用 (半導体テスターなど)に適したフォトリレー製品開発や製品ラインアップ展開をしています。これらの製品評価にこの基板を使用しています。以降、これをベースとしてさらなる基板特性の改善を検討してみます。

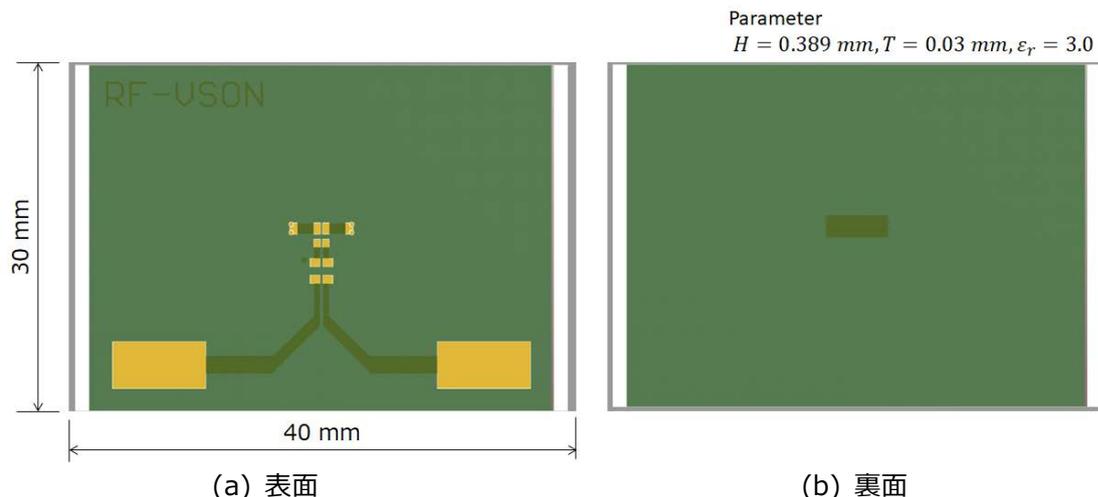


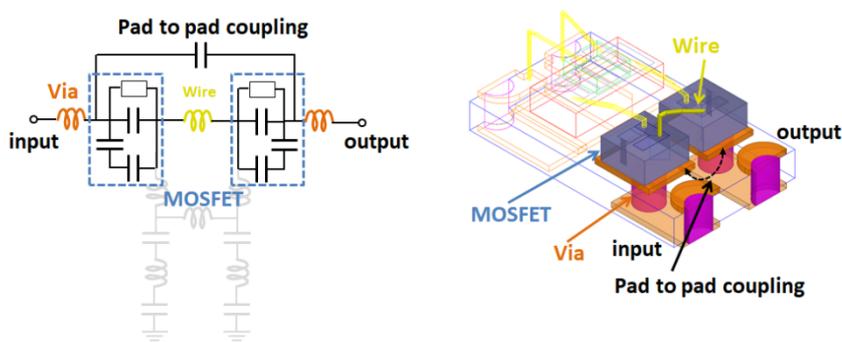
図 11 当社マイクロストリップライン (一例)

6. フォトリレー実装基板の選定

では実際にフォトリレーを基板に実装する際の留意点を述べます。

ここでは図 12 に示す COC (Chip-On-Chip) 構造を持つ当社 VSON パッケージ (Very-thin Small Outline Non-leaded package) を例として説明します。この図に示すように多くの抵抗成分 R、インダクタンス成分 L、キャパシタンス成分 C の 3 つが複雑に存在します。なおパッケージやその内部構造が異なれば、これらパラメータは異なります。

前項では当社における評価用マイクロストリップラインを紹介しましたが、基板厚、配線幅、実装位置などにより高周波特性 (S パラメータなど) は変わります。これは実際にフォトリレーを使用する基板にも同様のことが言えます。ここでは基板設計や実装条件の違いによる、当社マイクロストリップライン上でのインサージョンロス (S21) の変化の例をいくつか示します。



input-output間に直列に接続されたインダクターと、pad間結合によるコンデンサーで共振回路が形成される。

図 12 当社 VSON パッケージフォトリレーの内部構造 (例)

6.1 基板の設計

図 11 の基板をベースに特性の改良を検討します。まず、S パラメーター測定経路を図 13 に示します。ここでは、評価基板の配線幅 W 、誘電体厚 H の値を変えたときの、フォトリレーを実装しない状態のスルー特性をシミュレーションしました。4 つの条件でシミュレーションした結果を図 14 に示します。

<<シミュレーション結果>>

- (1) 周波数帯域によってインサージョンロスが異なる。
- (2) 配線幅が薄く、誘電体厚（絶縁層厚）も薄い方がインサージョンロス特性が良い。

ある条件でのシミュレーション結果なので使用する評価基板により結果は異なります。10 GHz を超える信号を扱うときは、評価基板の配線幅や誘電体厚などの選定を慎重に行う必要がある、ということが分かります。

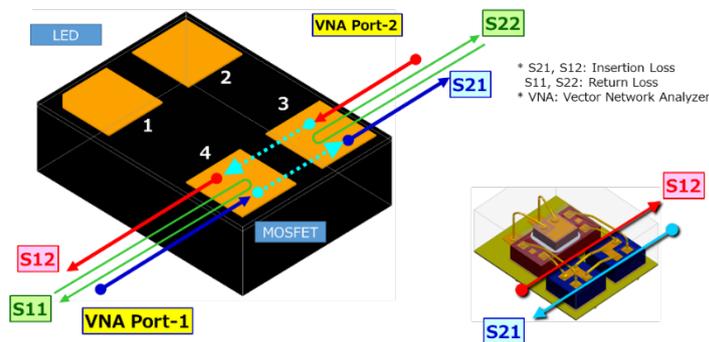


図 13 S パラメーター測定・信号経路

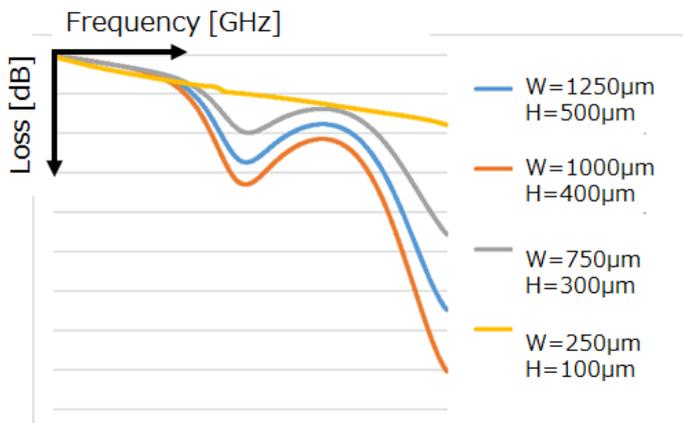


図 14 配線幅 (W)、誘電体厚 (H)を変えたときのインサージョンロスのシミュレーション結果

6.2 基板の高周波特性改善

前項のシミュレーション結果を踏まえて、図 15 に示す 3 種類の基板を考えます。そして、これら基板のスルー特性の評価と、あるフォトリレー製品をこれらの基板に搭載したときのインサクションロス (S21) を評価しました。ここでは、フォトリレー2次側 (MOSFET 側) の伝送線路長はそれぞれ 2.575 mm を基準としました。

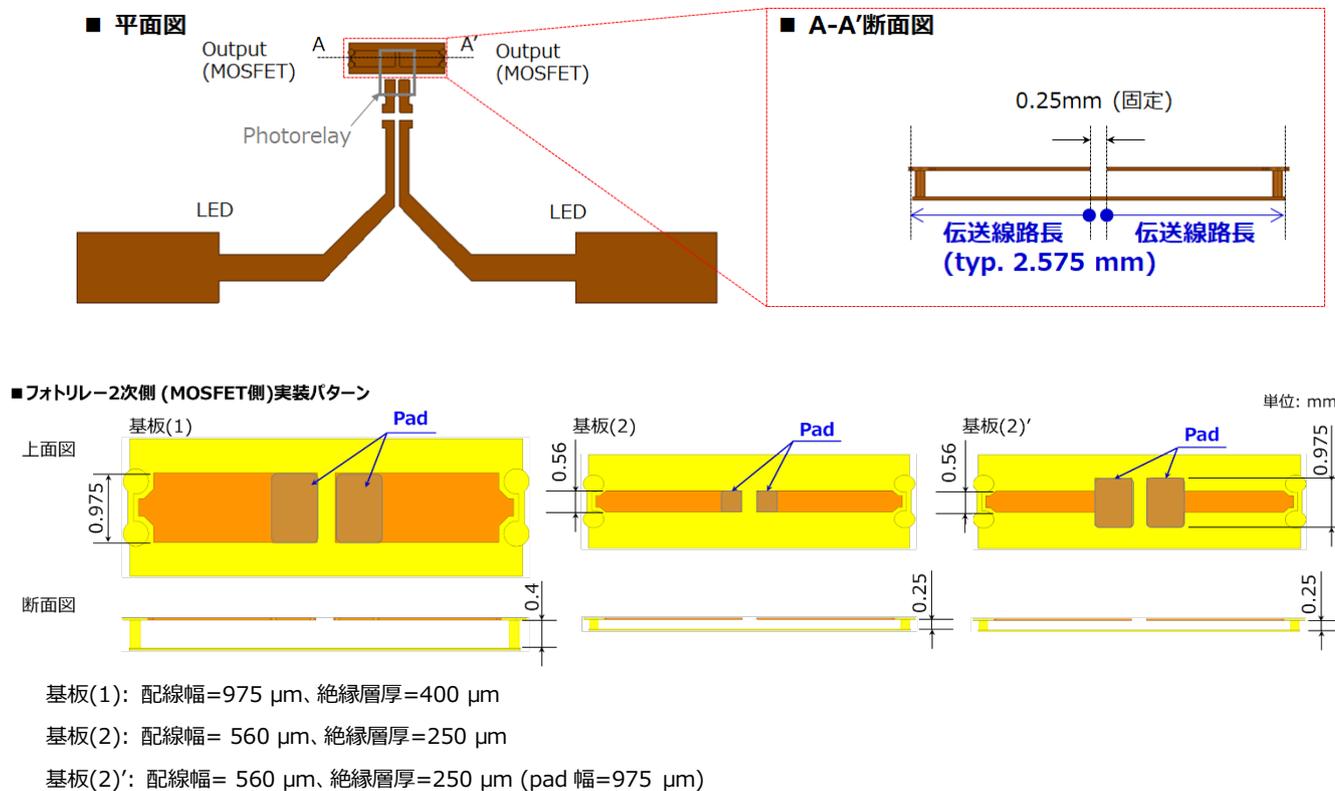
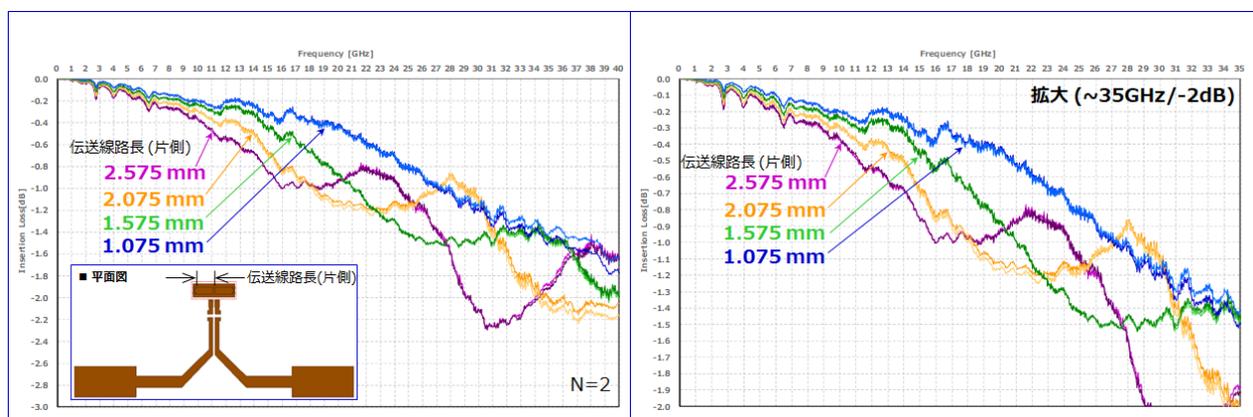


図 15 3 種類の基板を設計

さらに、図 15 の 3 種類の伝送線路条件において、伝送線路長を基準値に対して短くした基板を作製しました。ここでは、中央のギャップ 0.25 mm (フォトリレー-MOSFET ドレイン間 pad 距離)の位置は固定し、

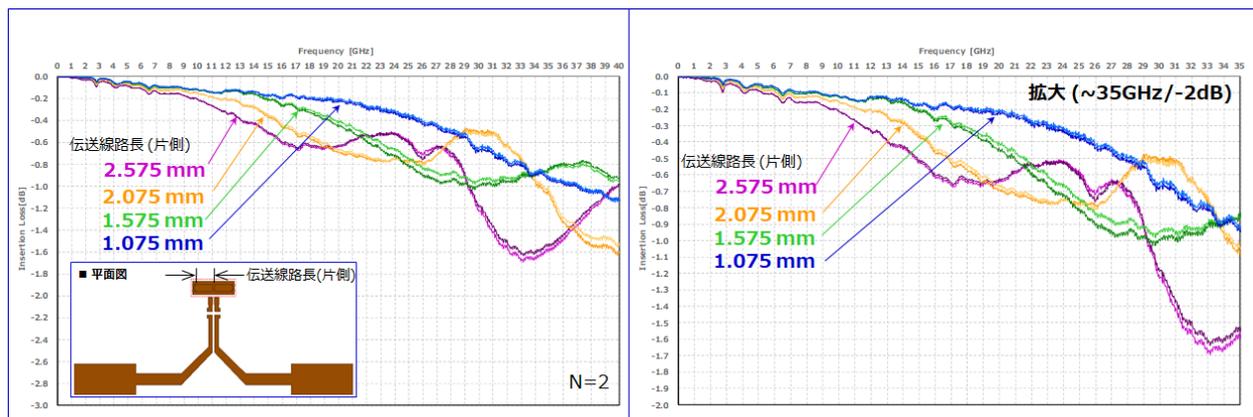
- A) 伝送線路長が基準値 (2.575 mm)
- B) 2.075 mm (0.5 mm 短縮)
- C) 1.575 mm (1.0 mm 短縮)
- D) 1.075 mm (1.5 mm 短縮)

と、4 種類の基板を作製しました。図 16~18 にこれらの基板のインサージョンロス (S21, フォトリレー実装なし)の測定結果を示します。この図から、伝送線路長が短くなると、インサージョンロスが少なくなると共にリップルが抑制される結果となることが分かりました。また、図 18 はパッドサイズの違いで差が出るかを示したものです。伝送線路長に対してパッドサイズを大きくした場合の損失は、27GHz 帯以下では大きくなり、それ以上では損失が小さくなる結果でした。これは、パッドが大きいと伝送線路からはみ出た部分がスタブとなるためです。



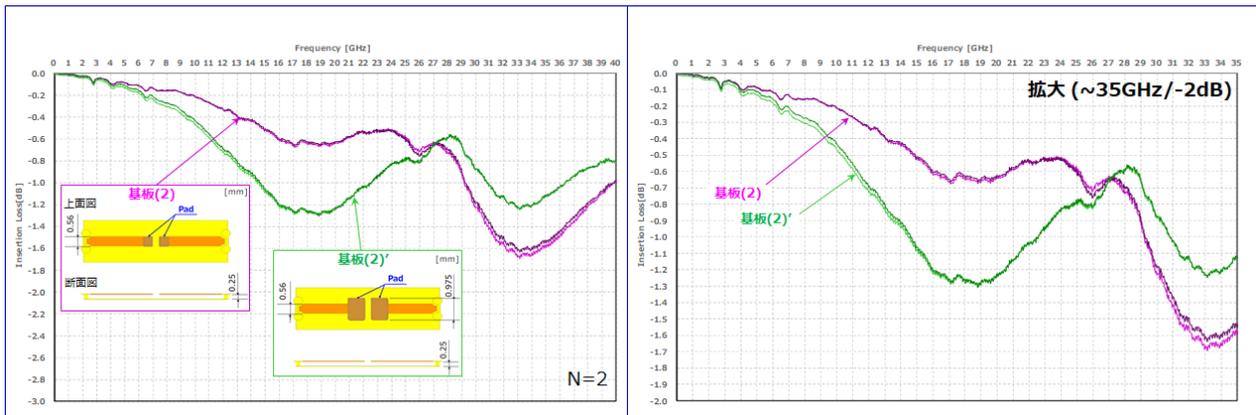
基板(1) 配線幅=975 μ m、絶縁層厚=400 μ m

図 16 伝送線路長の違いによる、基板のインサージョンロス特性 (スルー特性; フォトリレー未実装)



基板(2) 配線幅=560 μ m、絶縁層厚=250 μ m

図 17 伝送線路長の違いによる、基板のインサージョンロス特性 (スルー特性; フォトリレー未実装)

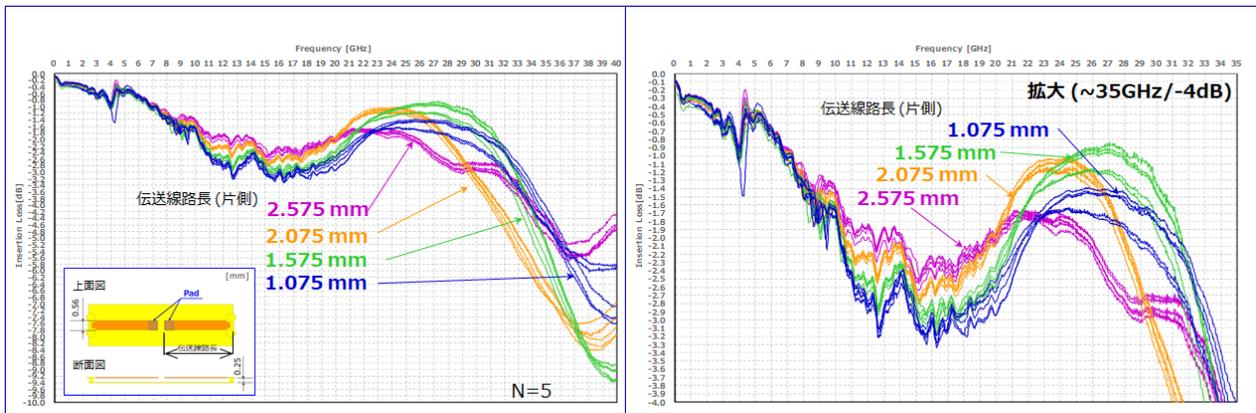


基板(2) 配線幅=560 μ m、絶縁物厚=250 μ m
 基板(2)' 配線幅=560 μ m、絶縁層厚=250 μ m (pad 幅 975 μ m)

図 18 パッドサイズの違いによる、基板のインサージョンロス特性 (スルー特性; フォトリレー未実装)

次に、製品を実装した場合のインサージョンロスの例として、基板(2)の条件での結果を示します (図 19)。伝送線路長に対して実装パッドサイズを大きくした場合の損失は、27GHz 帯以下では大きくなり、27GHz 帯以上では小さくなる結果でした。

伝送線路長を短した場合の損失は、~20GHz 帯で増加し、20GHz 帯~において変動が激しくなる結果となりました。これは、計測プローブと実装製品の干渉による影響と考えています。これに対し、製品を実装していないスルー基板ではこの干渉が無いため、シミュレーション通りの結果になっているのだと考えています。とくにフォトリレー内部の PDA (フォトダイオードアレイ。MOSFET ゲート駆動電圧を生成する回路) – MOSFET 間のワイヤーが影響していると考えます。



基板(2) 配線幅= 560 μ m、絶縁層厚=250 μ m

図 19 製品実装後のインサージョンロス特性

6.3 製品実装位置によるインサクション特性の違い

次に製品の実装位置 (SR 開口: ソルダーレジスト開口)を図 20 のように伝送線路に対して外側・中央・内側に配置したときのインサクションロス进行评估しました。図 21 がその結果の一例で、16 GHz 帯では内側の実装が優位、20~36 GHz 帯は中央実装が優位、外側実装時は全体的に不利ではあるものの 36 GHz 帯以上で優位な結果となりました。これは、製品内部の PDA 部と伝送線路のオーバーラップ量が影響していると推定しています。PDA 部は PDA チップそのものと、それが搭載されるリードフレームで構成されますが、これと伝送線路間で寄生容量が存在しますが、オーバーラップ量を少なくすることで 36 GHz 帯での損失を減らすことができると考えています。

このように、6.2 項では基板の設計パラメーター (基板厚、伝送線路長など)によるスルー特性の変化を、6.3 項では製品実装時のインサクションロス特性を示しましたが、製品の搭載有無によりインサクションロス特性が変わります。

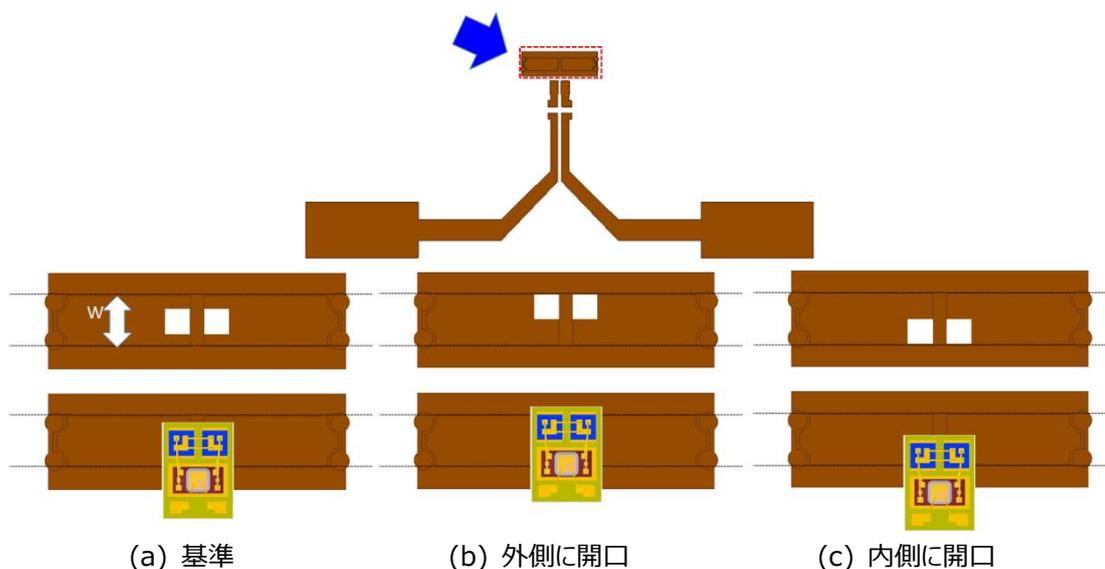
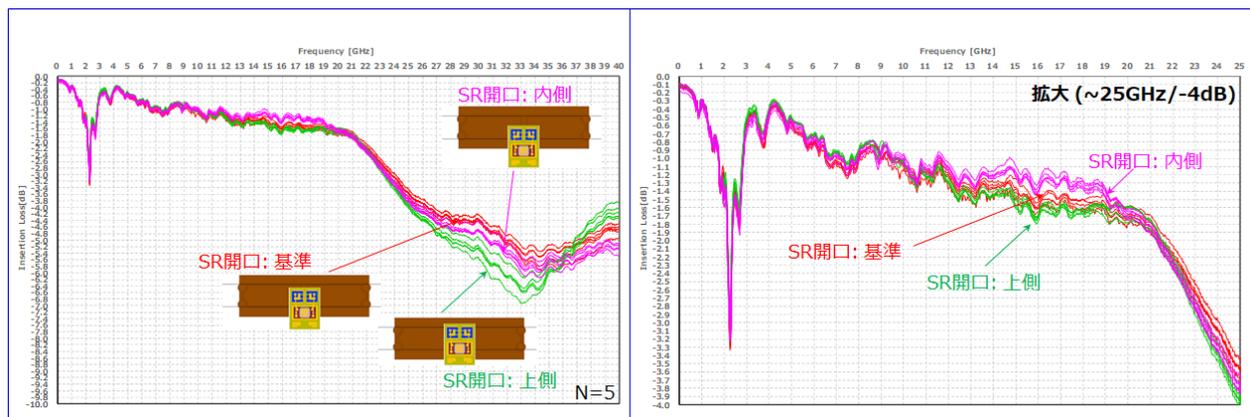


図 20 SR 開口の条件



条件: 基板(2) 配線幅 = 560 μm、絶縁層厚 = 250 μm

図 21 製品実装位置によるインサクション特性の違い

7. LED 側伝送線路による影響

先ほどのフォトリレーを実装した場合のインサージョンロスの評価結果 (図 21)で、2~3 GHz でロスが一度大きくなっていることに気づいたでしょうか。これはフォトリレーの構造上、一次側に LED を搭載しているため LED 側配線の影響を受けることにより生じています。つまり、LED 側の配線 (L: 配線長)がスタブ (オープンスタブ・ショートスタブ)として機能してしまうことにより影響が出ています (製品によりロスが生じる場所や大きさは異なります)。これを抑えるためには LED 側の配線にフェライトビーズなどのインダクターを挿入してください (図 22)。

この特性はオープンスタブ = 配線長 ($=\lambda/4$)に依存します。なお、基板の絶縁層厚および幅の影響は極めて低いと考えます。

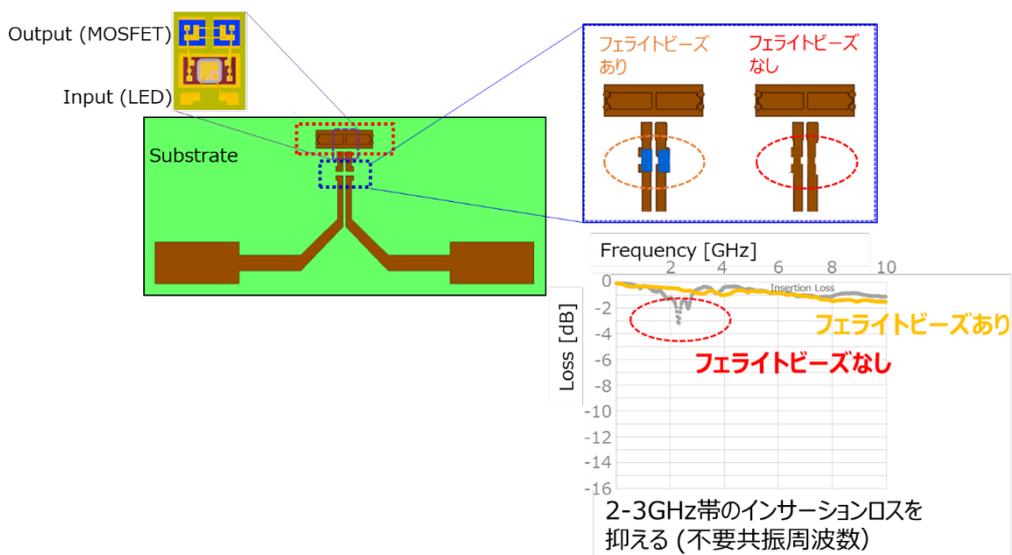


図 22 LED 側配線にフェライトビーズなどのインダクターを入れることで LED 側の配線影響を改善

(参考) オープンスタブとショートスタブ

高周波回路の伝送線路に枝分かれして接続された分布定数回路をスタブと呼びます。スタブは、高周波回路において一つの素子のように振る舞うため、インピーダンスマッチングやフィルターとして積極的に利用されています。先端が解放されているスタブをオープンスタブ (open stub) と呼び、先端が GND に短絡しているものをショートスタブ (short stub) と呼びます。

一方、意図せずにスタブが形成されて問題となることがあります。たとえば、図 23 で左 (信号源側) からやってきた信号はスタブで分かれ、このとき、スタブに入った信号は先端で反射し分岐点へ戻ります。スタブの分岐点では、通常の信号と、スタブで反射された信号が合成され、それがスタブ以降の伝送線路に伝わります。そのため、スタブの条件によっては合成波が意図した信号波から崩れ、期待する信号伝送ができないことになります。例えば 1/4 波長で先端が開放 (オープンスタブ) だとすると、開放端ではエネルギーの行き場がなくなることで、線路の電圧と同じ極性で、電圧が反射するように振る舞います。そして、終端から 1/4 波長の分岐点では、電圧がゼロとなります (図 24)。結果として、1/4 波長のオープンスタブは、その波長 (周波数) においてはあたかも線路が短絡されているかのようになります。

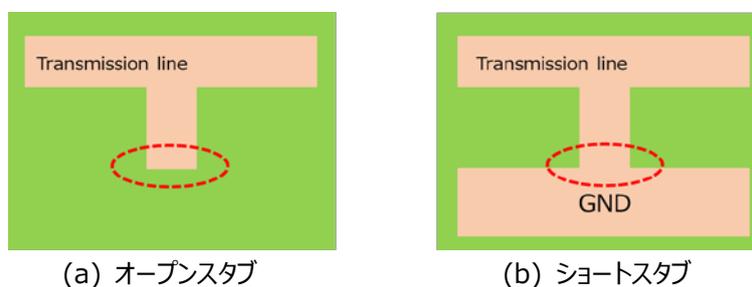


図 23 オープンスタブとショートスタブ

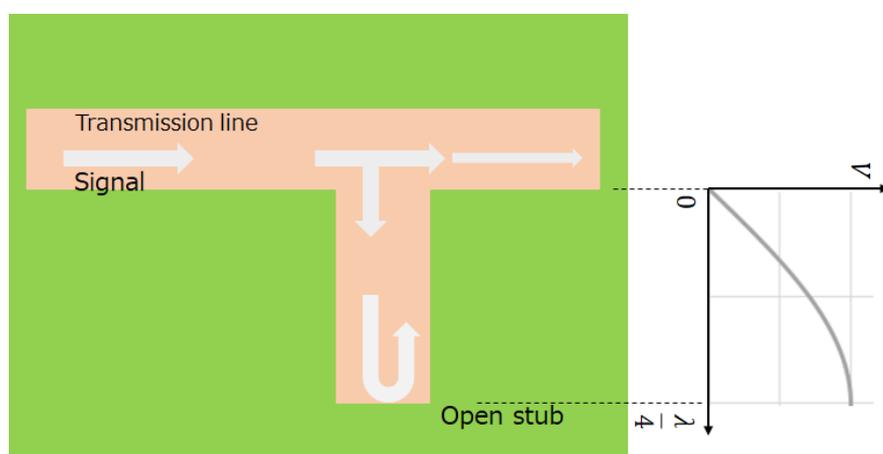
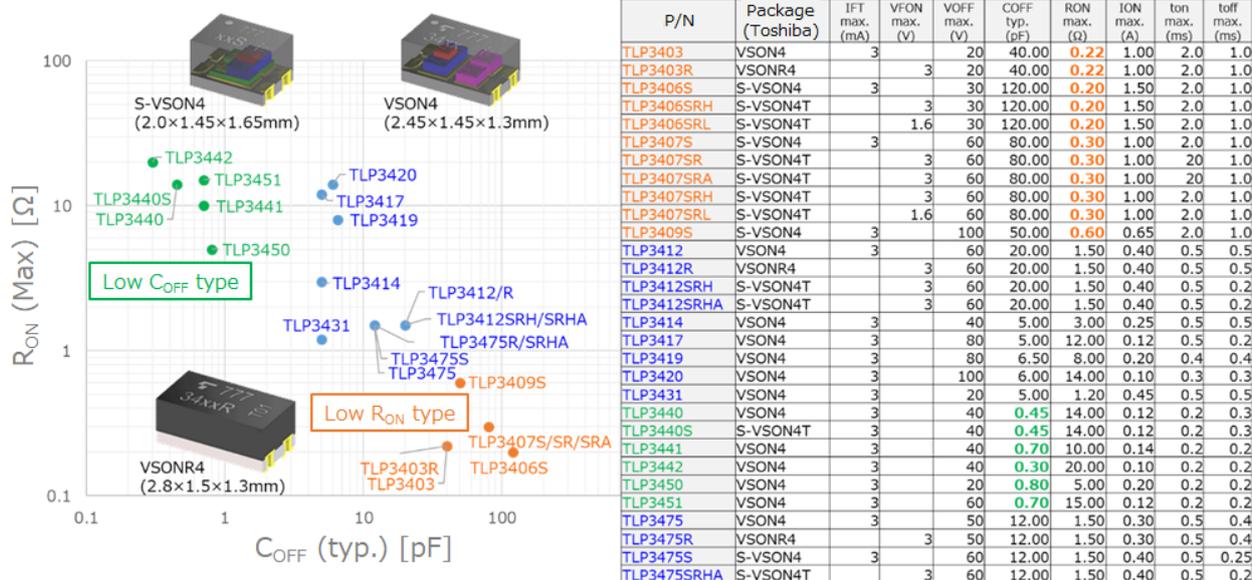


図 24 スタブによる信号の流れと、長さ 1/4 波長のオープンスタブの電圧定在波

8. 製品紹介

当社では半導体テスター应用到に適した、小型パッケージの製品 (VSON パッケージシリーズ)を多数ラインアップしています。表 2 に製品一覧を示します。

表 2 VSON パッケージシリーズフォトリレー



9. さいごに

本資料ではフォトリレーを実装する基板の配線幅、絶縁層厚、また実装位置、配線長などによって、周波数に対するインサクションロスが変化することをデータで示しました。実際に基板選定、実装する場合にもこの辺をご留意ください。

当社ではフォトリレーの性能向上・小型化のための製品開発を引き続き進め、より高い周波数領域の信号を扱える、省スペース実装が可能な製品のラインアップを拡充します。半導体テスターや各種計測器へのフォトリレーの採用をご検討ください。

なお、新規設計にあたっては、当社ホームページで最新の製品情報をご確認ください。

変更履歴

バージョン情報	日付	対応ページ	変更内容
Rev. 1.0	2021-11-30	-	初版

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品には GaAs（ガリウムヒ素）が使われています。その粉末や蒸気等は人体に対し有害ですので、破壊、切断、粉碎や化学的な分解はしないでください。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>