

TPD7104AF

アプリケーションノート

概要

TPD7104AF は、12 V 電源対応の N チャネル MOSFET 用ハイサイドゲートドライバーICです。使用する MOSFET は内部のチャージポンプ回路より駆動され、使用条件に最適な MOSFET を選択することにより、小電流から大電流までシステムに最適な仕様のハイサイドスイッチを構成することができます。本 IC は、負荷ショート保護回路と診断回路に加えて、電源逆接続保護回路を内蔵しており、システムの安全性向上に貢献します。また、2.9 mm × 2.8 mm の小型面実装パッケージである PS-8 を採用しており、システムの小型化も可能です。

目次

概要	1
目次	2
1. 製品概要	5
2. 応用回路例	5
2.1. ロードスイッチ回路の応用例 (電源逆接続保護非対応)	5
2.2. 電源逆接続保護回路の応用例 (電源逆接続時に外付け FET オフを維持)	6
3. 端子等価回路	7
4. 通常動作	8
5. 各機能・回路の説明	9
5.1. 電源逆接続保護機能	9
5.2. 負荷ショート (過電流) 保護機能	10
5.3. チャージポンプ回路	13
5.4. チャージポンプ電圧モニタ回路	16
5.5. V _{DD} 端子過電圧保護回路	16
6. 電気的特性測定回路	17
7. 用語の説明	21
7.1. 絶対最大定格	21
7.2. 電気的特性	22
8. 評価ボード	24
8.1. 評価ボード外観	24
8.2. 評価ボード回路図	25
8.3. 部品表	26
8.4. 基板レイアウト	27
記載内容の留意点	28
使用上のご注意およびお願い事項	28
使用上の注意事項	28
製品取り扱い上のお願い	29

図目次

図 2.1 ブロック図 (ロードスイッチ回路の応用例)	5
図 2.2 ブロック図 (電源逆接続保護回路の応用例)	6
図 3.1 V_{DD} 端子等価回路	7
図 3.2 IS, R_{ISref} 端子等価回路	7
図 3.3 OUT 端子等価回路	7
図 3.4 SUB, GND 端子等価回路	7
図 3.5 IN 端子等価回路	7
図 3.6 DIAG 端子等価回路	7
図 4.1 通常動作のタイミングチャート	8
図 5.1 電源逆接続保護	9
図 5.2 負荷ショート検出	10
図 5.3 $V_{LSref} - R_{IS}$	11
図 5.4 V_{RISref} と V_{ISOC} の関係	11
図 5.5 負荷ショート検出動作のタイミングチャート	12
図 5.6 チャージポンプ等価回路	13
図 5.7 チャージポンプ回路動作	14
図 5.8 チャージポンプ回路の各ノードの動作波形	15
図 5.9 チャージポンプ電圧モニタ回路	16
図 5.10 V_{DD} 端子過電圧保護回路	16
図 5.11 V_{DD} 端子過電圧保護動作イメージ	16
図 6.1 消費電流 $I_{DD(off)}$ 測定回路	17
図 6.2 消費電流 $I_{DD(on)}$ 測定回路	17
図 6.3 ハイレベル入力電圧 V_{IH} 測定回路	17
図 6.4 ローレベル入力電圧 V_{IL} 測定回路	17
図 6.5 入力電流 I_{IH} 測定回路	17
図 6.6 入力電流 I_{IL} 測定回路	17
図 6.7 出力電圧 $V_{OUT1,2}$ 測定回路	18
図 6.8 出力クランプ電圧 V_{clamp} 測定回路	18
図 6.9 出力抵抗 R_{SINK} 測定回路	18
図 6.10 診断出力リーキ電流 I_{DIAGH} 測定回路	18

図 6.11 診断出力電圧 V_{DIAGL} 測定回路	19
図 6.12 負荷ショート検出電圧 V_{ISOC} 測定回路	19
図 6.13 R_{ISref} 端子出力電流 $I_{ISref(1),(2),(3)}$ 測定回路	19
図 6.14 スイッチングタイム t_{on}, t_{off} 測定回路	19
図 6.15 電源逆接続時出力電流 $I_{REV(1),(2)}$ 測定回路	20
図 8.1 TPD7104AF 評価ボード外観	24
図 8.2 TPD7104AF 評価ボード回路図	25
図 8.3 TPD7104AF 評価ボードレイアウト	27

表目次

表 4.1 通常動作の真理値表	8
表 5.1 負荷ショート検出動作の真理値表	11
表 8.1 部品表	26

1. 製品概要

TPD7104AF は、半導体リレーやロードスイッチなどの用途を対象にした N チャネル MOSFET 用のハイサイドゲートドライバーアプリケーションノートです。システムに最適な MOSFET を選択することにより、さまざまな用途のアプリケーションに対応が可能です。本 IC は、電源逆接続保護回路と負荷ショート（過電流）検出回路を有しています。

2. 応用回路例

2.1. ロードスイッチ回路の応用例（電源逆接続保護非対応）

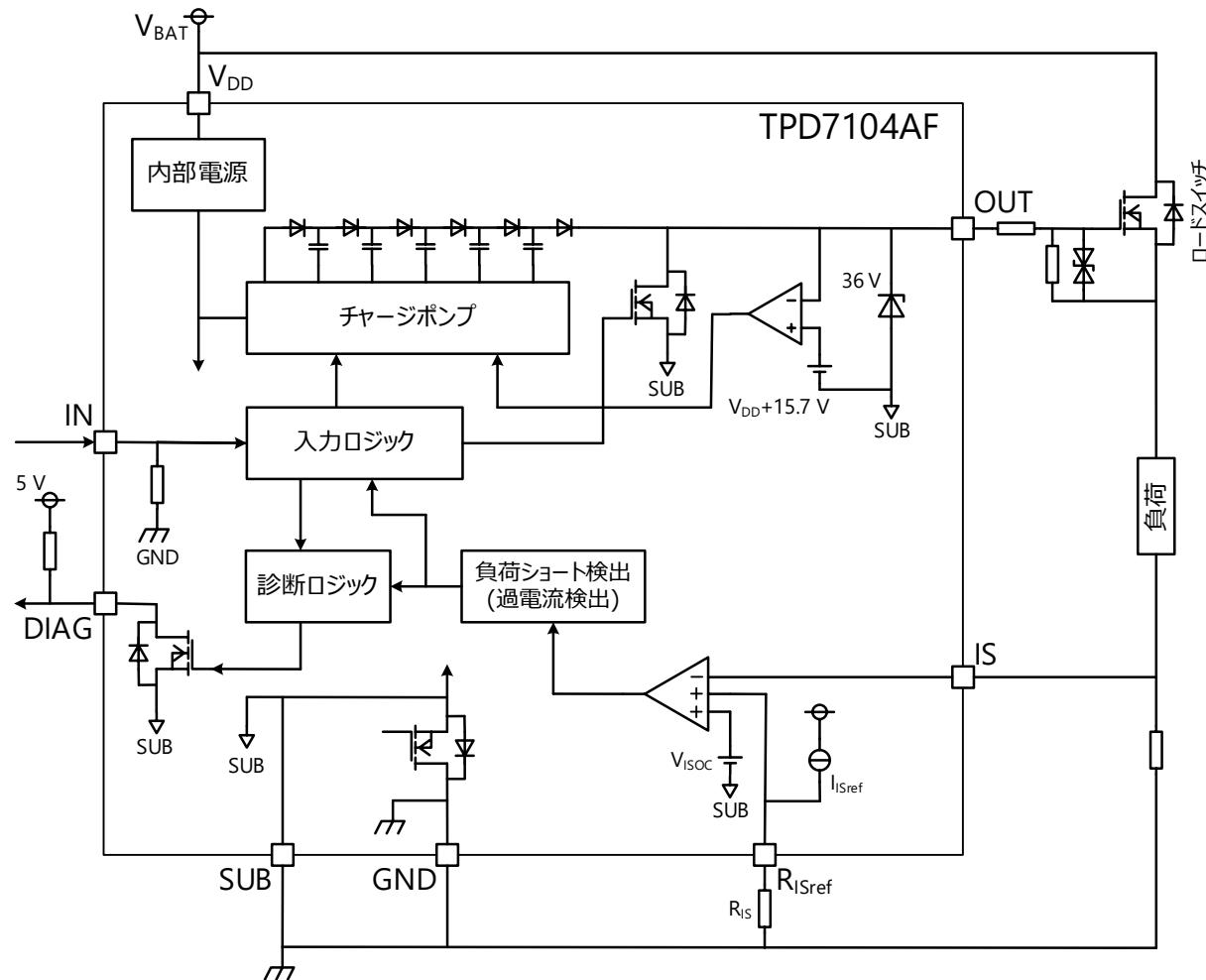


図 2.1 ブロック図（ロードスイッチ回路の応用例）

2.2. 電源逆接続保護回路の応用例 (電源逆接続時に外付け FET オフを維持)

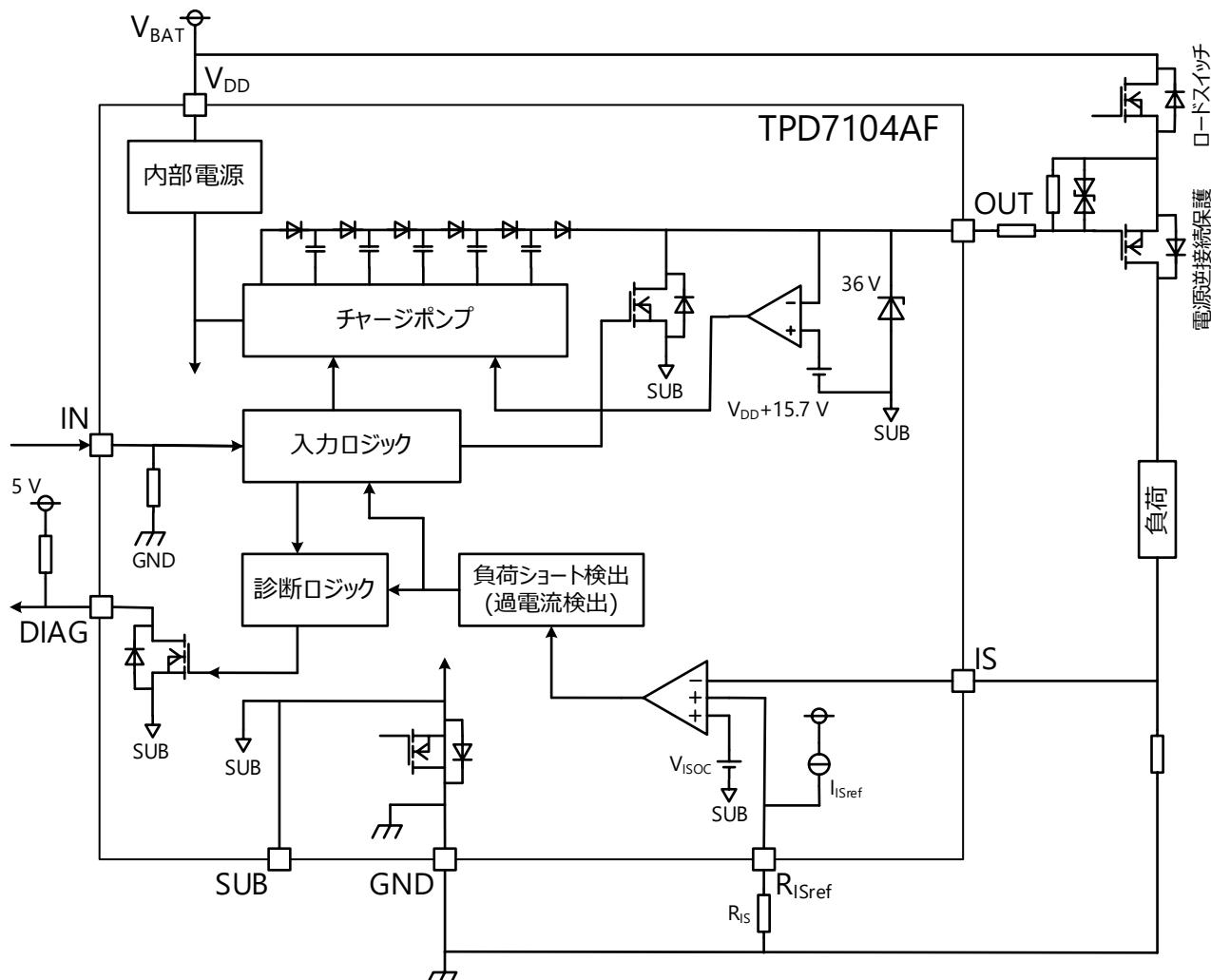
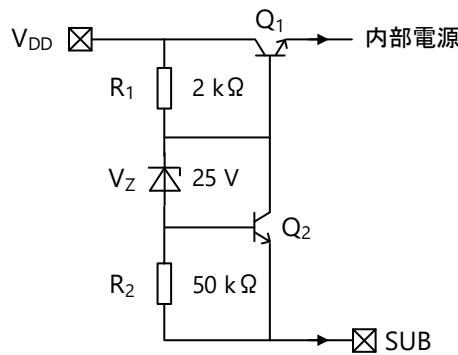
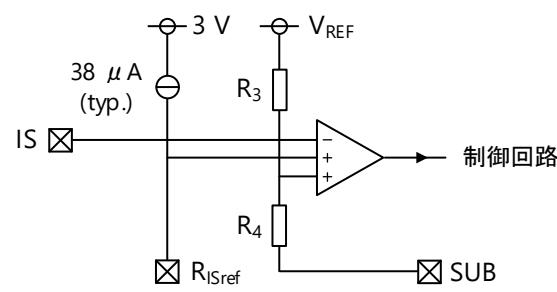
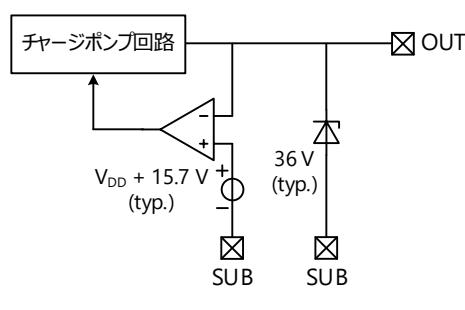
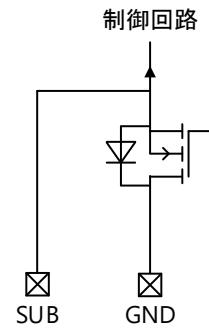
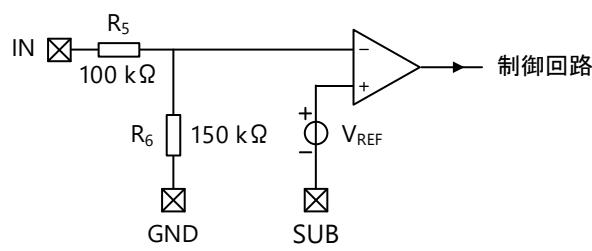
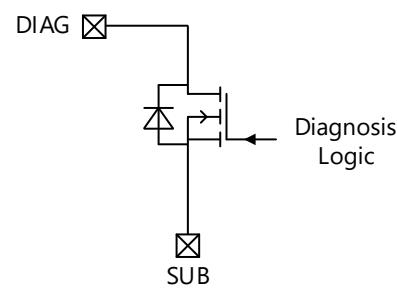


図 2.2 ブロック図 (電源逆接続保護回路の応用例)

3. 端子等価回路

図 3.1 V_{DD} 端子等価回路図 3.2 IS , R_{ISref} 端子等価回路図 3.3 OUT 端子等価回路図 3.4 SUB , GND 端子等価回路図 3.5 IN 端子等価回路図 3.6 $DIAG$ 端子等価回路

4. 通常動作

本 IC は、IN 端子の入力レベルにより OUT 端子出力電圧を制御し、外付けの N チャネル MOSFET を駆動します。IN = L 入力時は、OUT 端子出力が L となり外付けの N チャネル MOSFET をオフし、DIAG 端子出力は H となります。IN = H 入力時は、OUT 端子出力が H となり外付けの N チャネル MOSFET をオンし、DIAG 端子出力は L となります。このとき、V_{DD} 端子電圧は動作範囲内 (5 V ~ 18 V) となるようにしてください。

表 4.1 通常動作の真理値表

V _{IN}	V _{OUT}	V _{DIAG}	外付けの Nch MOSFET
L	L	H(注)	オフ
H	H	L	オン

注：DIAG 出力は N チャネル DMOS オープンドレイン構成になっており、V_{DIAG}="H" 時は、DMOS オフ状態です。

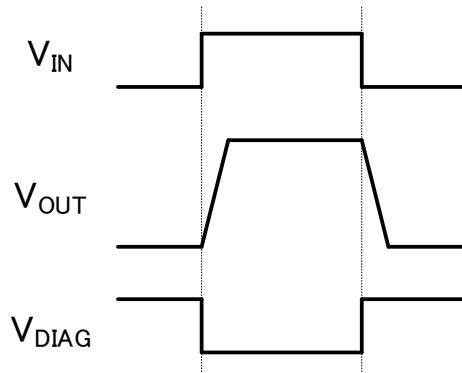


図 4.1 通常動作のタイミングチャート

5. 各機能・回路の説明

5.1. 電源逆接続保護機能

本ICは、電源逆接続保護機能を有しています。本機能は、電源逆接続時にGND端子からIC内部への電流の流れ込みを防止して、ICを保護します。このとき、各端子電圧が絶対最大定格を超えないようしてください。また、OUT端子がIC内部の抵抗でVDD端子にプルダウンされるため、外付けのNチャネルMOSFETはオフ状態となります。本機能を使用する場合にはSUB端子をオープンしてください。本機能を使用しない場合はSUB端子とGND端子を外部でショートしてください。

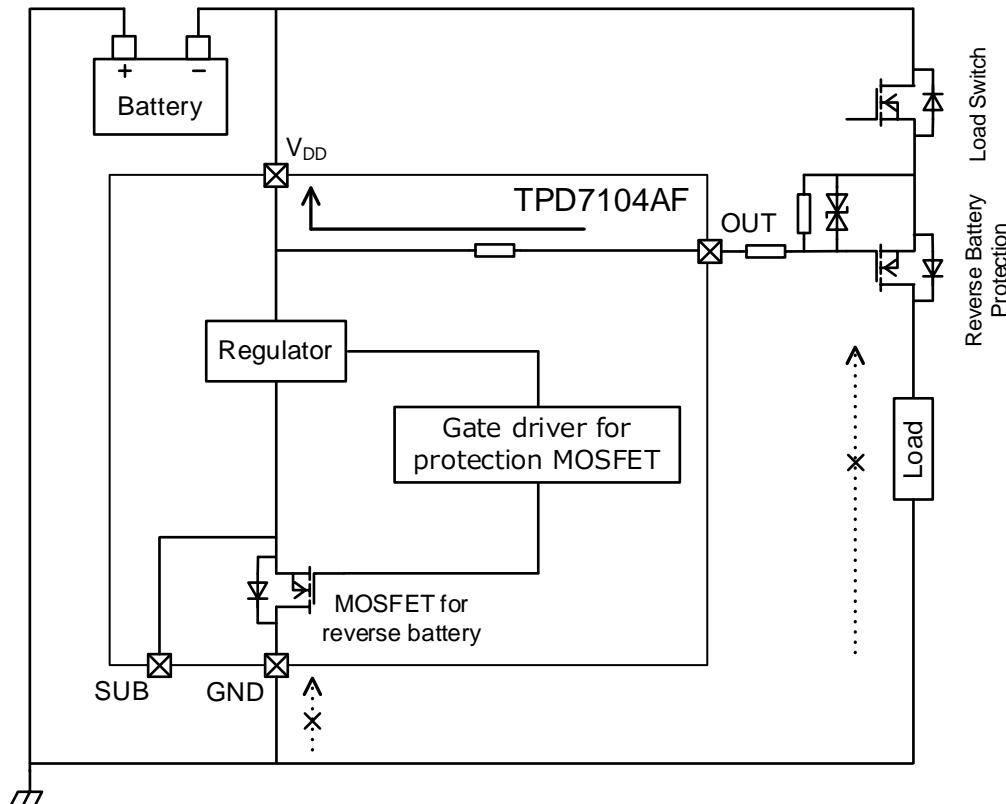


図 5.1 電源逆接続保護

5.2. 負荷ショート(過電流)保護機能

本ICは、負荷ショート保護機能を有しています。本機能は、 V_{IS} が負荷ショート検出電圧しきい値 V_{LSref} 以上となる時間がフィルター時間 $1.8 \mu\text{s}$ (typ.) 続いた場合に、 V_{OUT} をLにラッチし、外付けのNチャネルMOSFETをオフし、 V_{DIAG} をHにラッチします。 V_{IS} は、IS端子 - GND間に挿入された抵抗 R_{SHUNT} に負荷電流 I_{LOAD} を流して生成します。しきい値 V_{LSref} は、① V_{ISOC} (1.02 V (typ.)): IC内部で生成した固定電圧値 ② V_{RISref} (R_{ISref} 端子電圧): R_{ISref} 端子 - GND間に挿入した抵抗 R_{IS} (可変)と内部生成電流 I_{ISref} ($38 \mu\text{s}$ (typ.) の固定値)の積、のいずれか小さいほうの値となります。②を使用しない場合は、 R_{ISref} 端子をオープンとして下さい。ラッチを解除するには、 V_{IN} をLからHとして下さい。また、本機能を使用しない場合は、IS端子をGNDにショートして下さい。

なお、負荷ショート検出電流しきい値は、下記の式 (5-1) ~ (5-2-2) で求められます。

(1) R_{ISref} 端子をオープンで使用するとき

$$\text{負荷ショート検出電流しきい値} = \frac{V_{ISOC}}{R_{SHUNT}} \quad \dots (5-1)$$

(2) R_{ISref} 端子に抵抗を接続して使用するとき

(2-1) $V_{RISref} (= I_{ISref} * R_{IS}) < V_{ISOC}$ の場合、

$$\text{負荷ショート検出電流しきい値} = \frac{V_{RISref}}{R_{SHUNT}} \quad \dots (5-2-1)$$

(2-2) $V_{ISOC} < V_{RISref} (= I_{ISref} * R_{IS})$ の場合、

$$\text{負荷ショート検出電流しきい値} = \frac{V_{ISOC}}{R_{SHUNT}} \quad \dots (5-2-2)$$

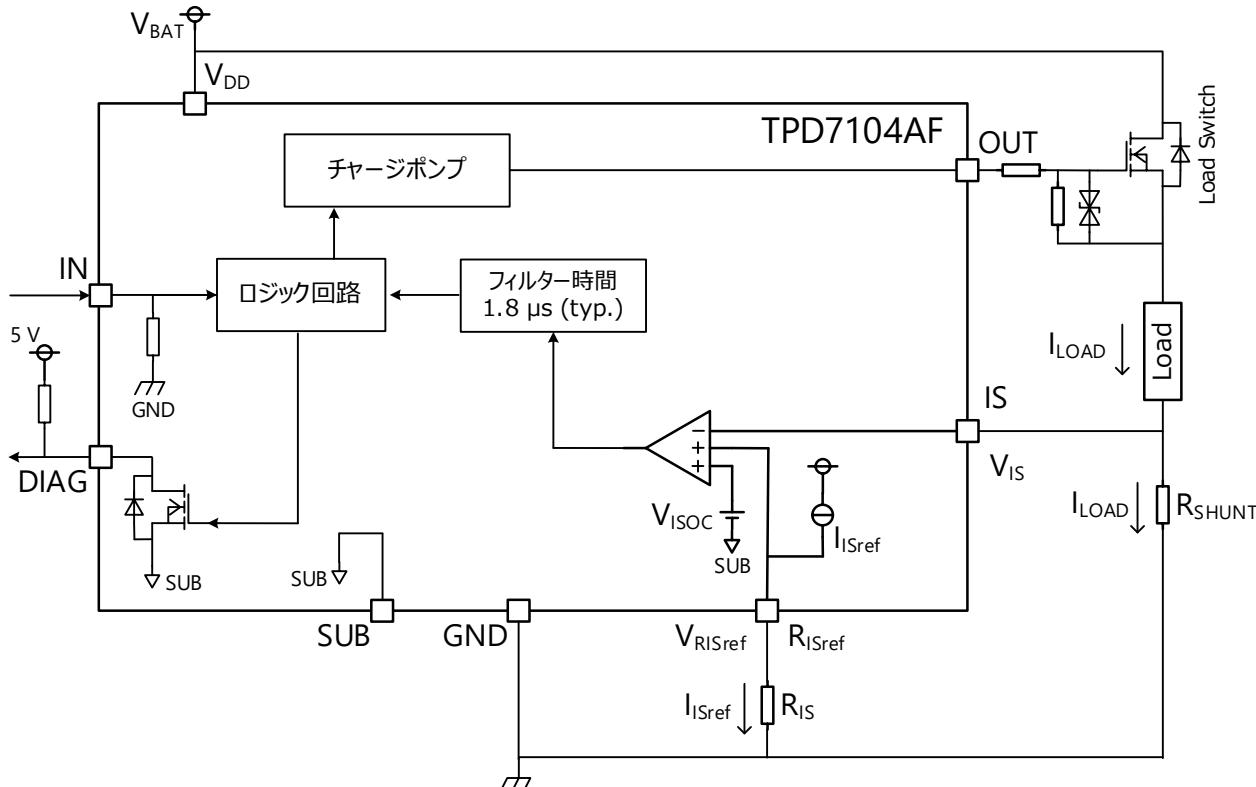
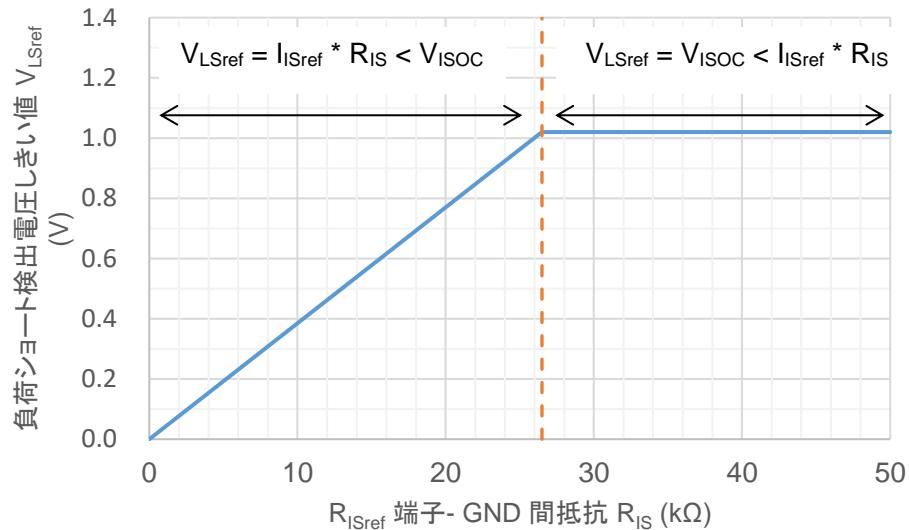
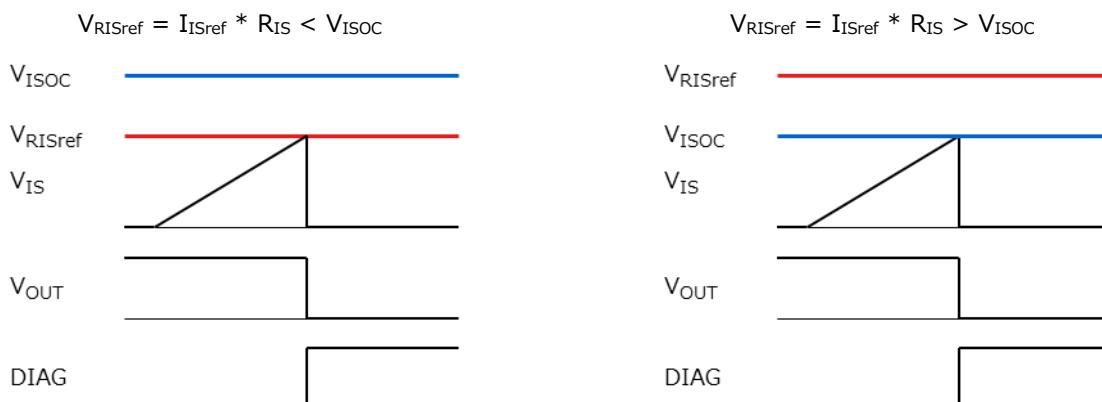


図 5.2 負荷ショート検出

表 5.1 負荷ショート検出動作の真理値表

V_{IN}	V_{IS}	V_{OUT}	V_{DIAG}	外付けの Nch MOSFET	備考
H	$< V_{LSref}$	H	L	オン	通常動作
H	$> V_{LSref}$	L (ラッチ)	H (ラッチ)	オフ	負荷ショート 検出動作

図 5.3 V_{LSref} - R_{IS} 図 5.4 V_{RISref} と V_{ISOC} の関係

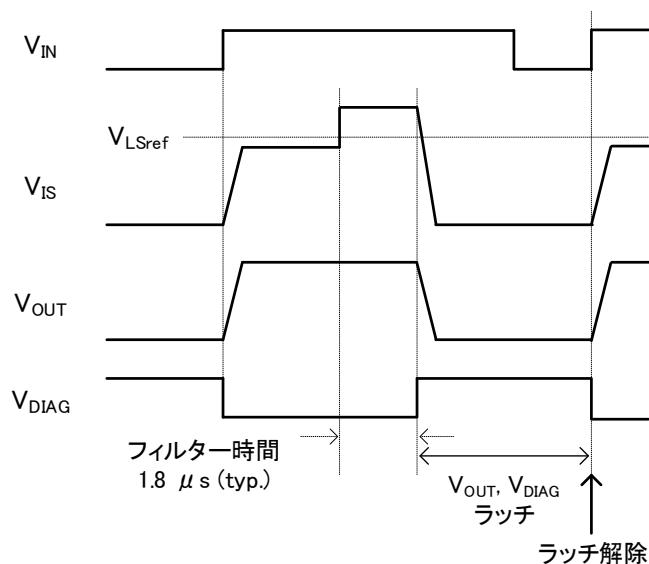


図 5.5 負荷ショート検出動作のタイミングチャート

5.3. チャージポンプ回路

チャージポンプ回路は、外付けのNチャネルMOSFETのゲート駆動用電圧を生成するための昇圧電源回路です。ハイサイドスイッチの場合、外付けのNチャネルMOSFETがオンすると、ソースの電位は電源電圧にはほぼ等しくなるため、オン状態を維持するには、ゲート端子に電源電圧+10~15Vの電圧を印加する必要があります。この電圧をIC内部で生成する回路が、チャージポンプ回路です。本ICは、図5.6のようなダイオード、コンデンサーおよびインバーター回路で構成されるDickson方式のチャージポンプ回路を内蔵しており、昇圧電圧 $V_{CP(OUT)}$ は、式(5-3)で求められます。

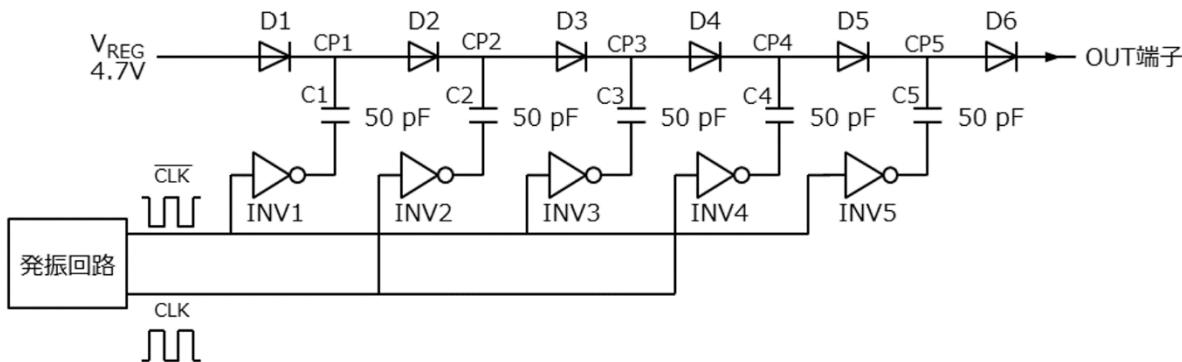


図 5.6 チャージポンプ等価回路

$$V_{CP(OUT)} = N * (V_{REG} - V_F) \quad \cdots (5-3)$$

N : 段数

V_{REG} : 制御回路用電源電圧 (V)

V_F : ダイオードの順方向電圧 (V)

図5.7を用いて、Dickson方式のチャージポンプ回路の動作を説明します。ここで、CLKと \overline{CLK} の電圧振幅は、 V_{REG} と等しいものとします。

動作1

\overline{CLK} が”L”レベルのとき、 V_{REG} からダイオードD1を経由してコンデンサーC1が充電されて、C1の両端電圧は $V_{REG} - V_F$ になり、CP1は $2V_{REG} - V_F$ と $V_{REG} - V_F$ の間で電圧が振れます。

動作2

\overline{CLK} が”H”レベルとなり、CLKが”L”レベルになると、C1に蓄えられた電荷は、D2を経由してC2を充電して、C2の両端電圧は $2V_{REG} - 2V_F$ になり、CP2は $3V_{REG} - 2V_F$ と $2V_{REG} - 2V_F$ の間で電圧が振れます。

動作3

\overline{CLK} が”L”レベル、CLKが”H”レベルになると、C2に蓄えられた電荷は、D3を経由してC3を充電してC3の両端電圧は、 $3V_{REG} - 3V_F$ になり、CP3は $4V_{REG} - 3V_F$ と $3V_{REG} - 3V_F$ の間で電圧が振れます。

動作4

$\overline{\text{CLK}}$ が”H”レベル、 CLK が”L”レベルになると、C3に蓄えられた電荷はD4を経由してC4を充電してC4の両端電圧は、 $4V_{\text{REG}} - 4V_F$ になり、CP4は $5V_{\text{REG}} - 4V_F$ と $4V_{\text{REG}} - 4V_F$ の間で電圧が振れます。

動作5

$\overline{\text{CLK}}$ が”L”レベル、 CLK が”H”レベルになると、C4に蓄えられた電荷はD5を経由してC5を充電してC5の両端電圧は、 $5V_{\text{REG}} - 5V_F$ になり、CP5は $6V_{\text{REG}} - 5V_F$ と $5V_{\text{REG}} - 5V_F$ の間で電圧が振れます。

動作6

C5に蓄えられた電荷は、D6を経由して最終的に $6 \times (V_{\text{REG}} - V_F)$ に昇圧された電圧で外付けのNチャネルMOSFETのゲートを駆動します。

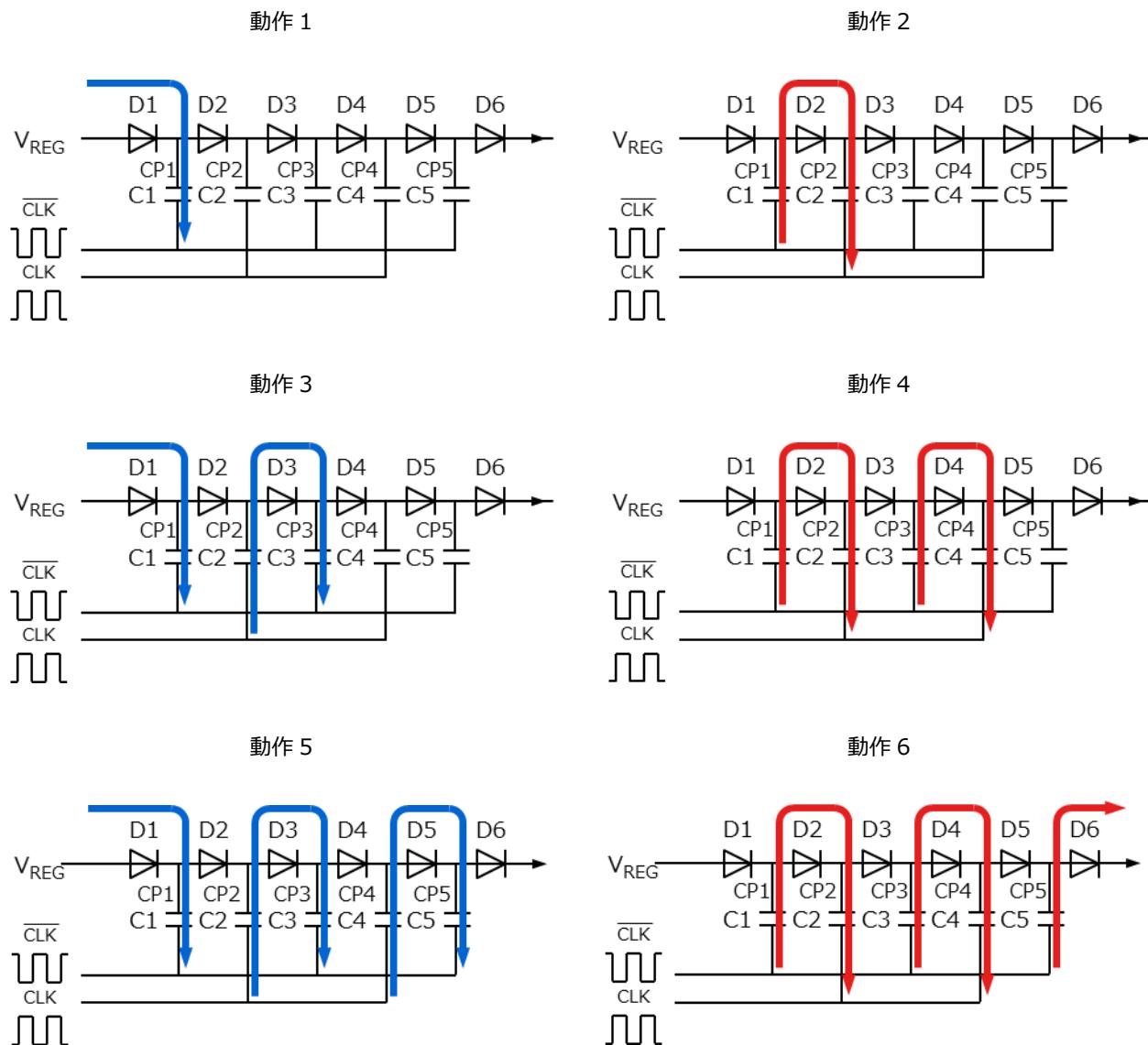


図 5.7 チャージポンプ回路動作

このチャージポンプ回路の各ノードでの電圧波形は、図 5.8 のようになっており、 $V_{REG} = 4.7\text{ V}$, $V_F = 0.7\text{ V}$ とすると、式 (5-3) から求められる昇圧電圧は $V_{CP(OUT)} = 24\text{ V}$ となり、図 5.8 の $V_{CP(OUT)}$ とほぼ一致します。

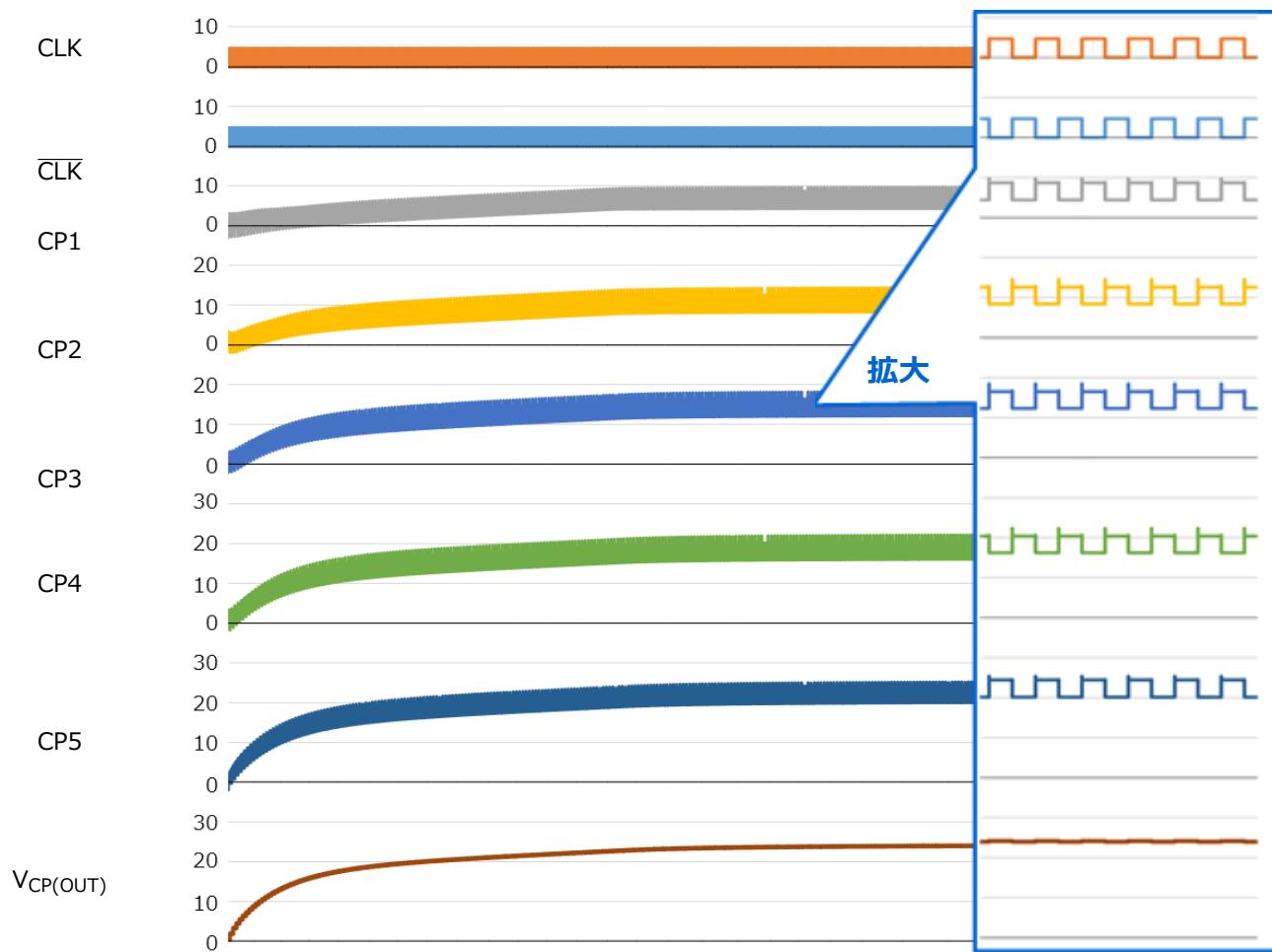


図 5.8 チャージポンプ回路の各ノードの動作波形

5.4. チャージポンプ電圧モニター回路

本ICは、OUT端子内部に、チャージポンプ電圧モニター回路を備えています。この回路は、外来ノイズなどの要因でチャージポンプ出力電圧がVDD + 15.7 V (typ.)を超えると、チャージポンプ回路を停止させて、外付けのNチャネルMOSFETを保護します。また、OUT端子 - SUB端子間にも、内部素子を保護するために、36 V (typ.)のツェナーダイオードが内蔵されています。

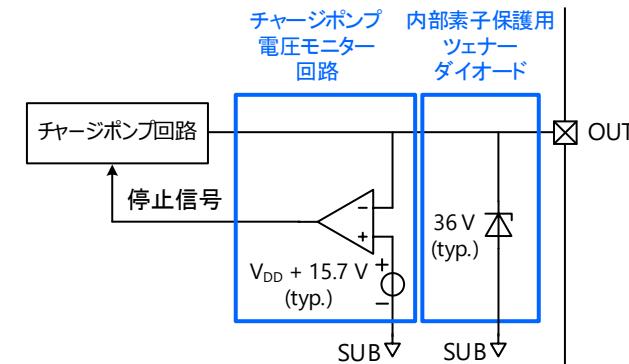


図 5.9 チャージポンプ電圧モニター回路

5.5. V_{DD}端子過電圧保護回路

本ICは、V_{DD}端子に過電圧が印加された場合に内部素子を保護するため、V_{DD}端子内部に、図 5.10 のようなシリーズレギュレーターが内蔵されています。このレギュレーターの出力電圧は、式(5-4)で求められます。このレギュレーターより、後段に接続される制御回路用電源から各制御回路への電源電圧が供給されます。また、V_{DD}が25 V以上に上昇すると、図 5.11 のように、シリーズレギュレーターの出力電圧が25 V程度にクランプされます。

$$V_{OUT(reg)} \approx V_Z + V_{BE(Q2)} - V_{BE(Q1)} \quad \cdots (5-4)$$

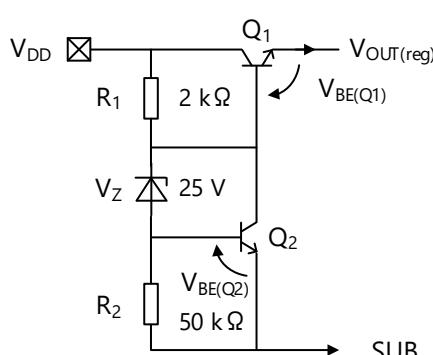


図 5.10 V_{DD}端子過電圧保護回路

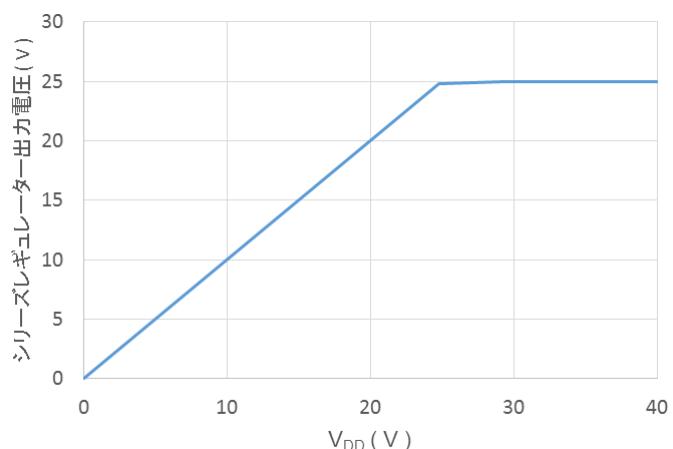
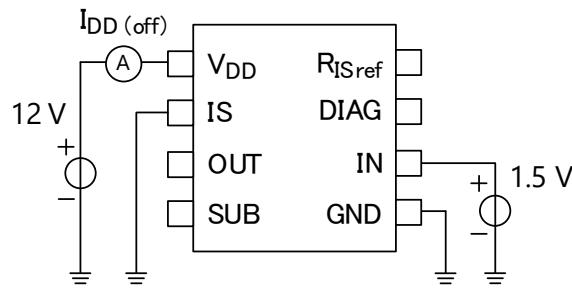
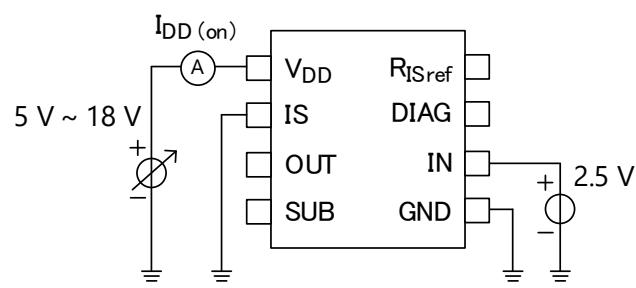
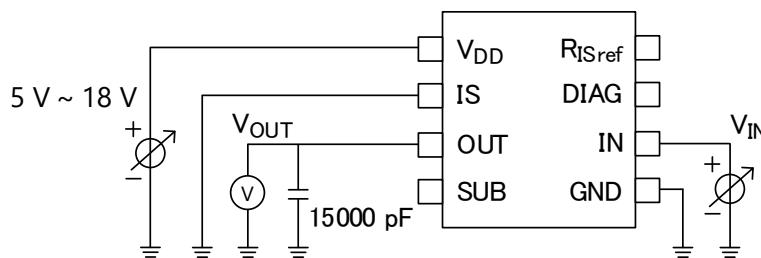
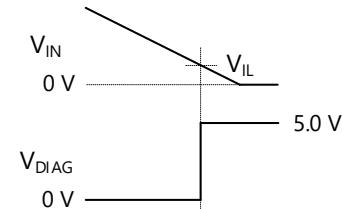
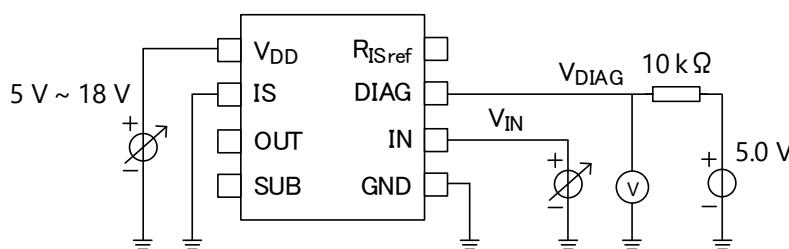
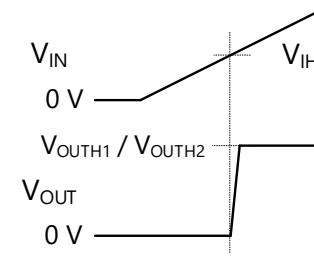
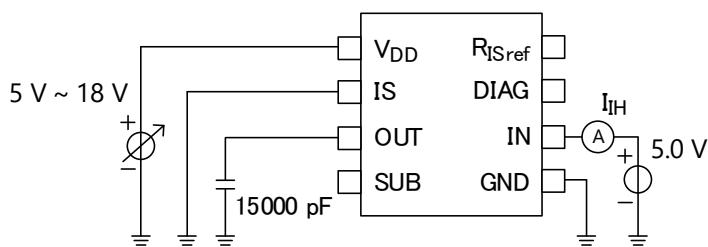
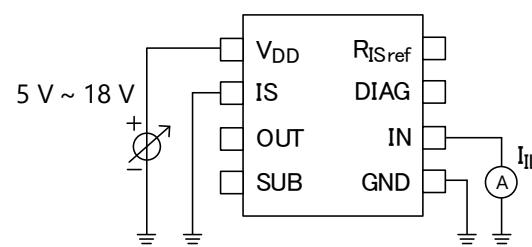
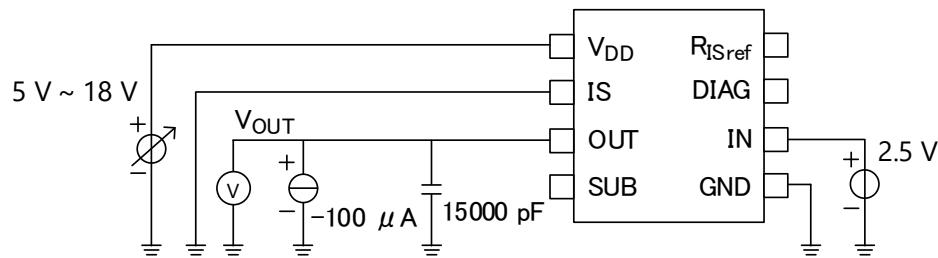
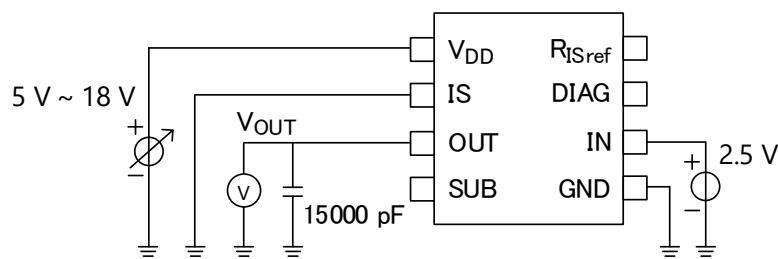
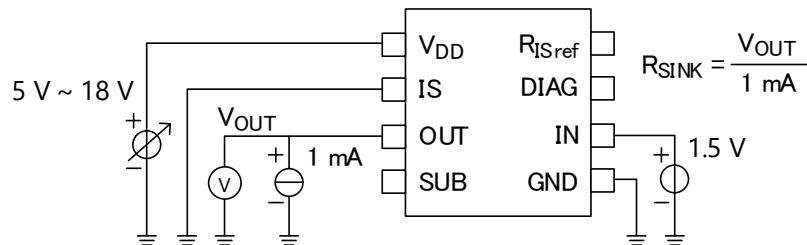
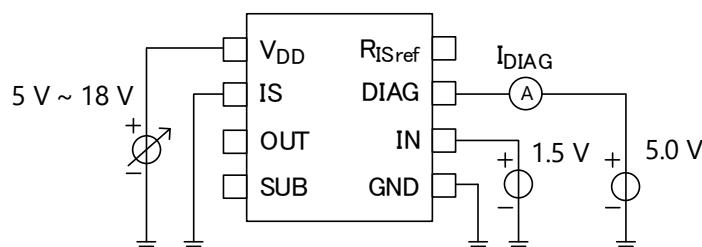
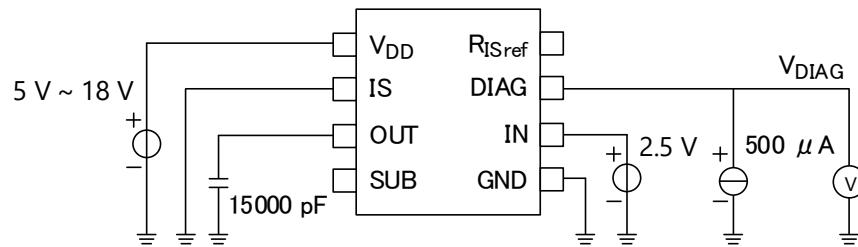
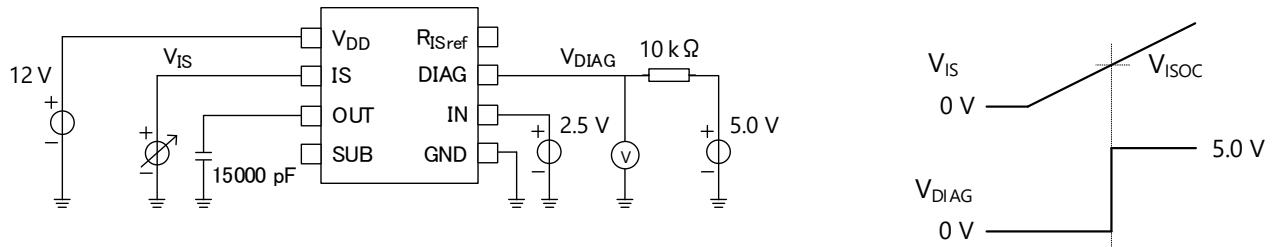
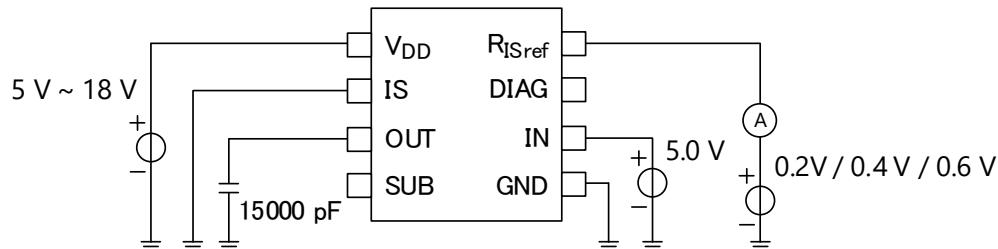
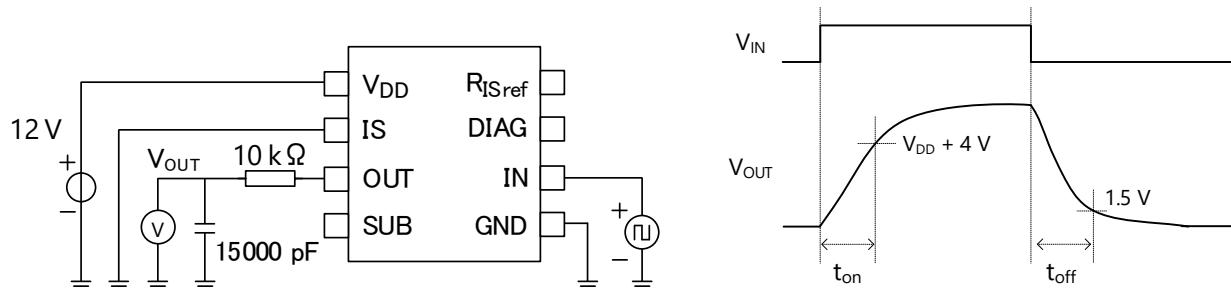


図 5.11 V_{DD}端子過電圧保護動作イメージ

6. 電気的特性測定回路

図 6.1 消費電流 $I_{DD(\text{off})}$ 測定回路図 6.2 消費電流 $I_{DD(\text{on})}$ 測定回路図 6.3 ハイレベル入力電圧 V_{IH} 測定回路図 6.4 ローレベル入力電圧 V_{IL} 測定回路図 6.5 入力電流 I_{IH} 測定回路図 6.6 入力電流 I_{IL} 測定回路

図 6.7 出力電圧 $V_{OUT1,2}$ 測定回路図 6.8 出力クランプ電圧 V_{clamp} 測定回路図 6.9 出力抵抗 R_{SINK} 測定回路図 6.10 診断出力リーク電流 I_{DIAGH} 測定回路

図 6.11 診断出力電圧 V_{DIAGL} 測定回路図 6.12 負荷ショート検出電圧 V_{ISOC} 測定回路図 6.13 R_{ISref} 端子出力電流 $I_{ISref}(1), (2), (3)$ 測定回路図 6.14 スイッチングタイム t_{on}, t_{off} 測定回路

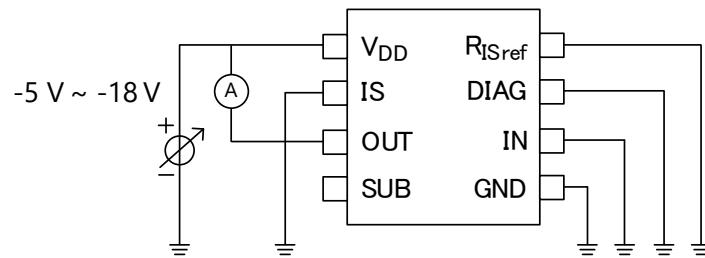


図 6.15 電源逆接続時出力電流 $I_{REV(1),(2)}$ 測定回路

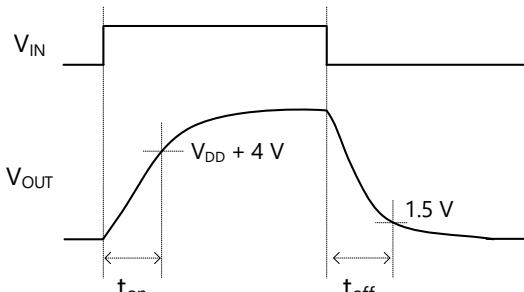
7. 用語の説明

7.1. 絶対最大定格

用語	記号	説明
電源電圧(DC)	$V_{DD(1)}$	V_{DD} 端子に印加してもICが破壊、特性劣化および信頼性低下を引き起こさない直流電圧定格。
電源電圧(パルス)	$V_{DD(2)}$	V_{DD} 端子に印加してもICが破壊、特性劣化および信頼性低下を引き起こさないパルス電圧定格。
電源逆接続	$-V_{DD(3)}$	GND端子にプラス、 V_{DD} 端子にマイナスの電源を印加してもICが破壊、特性劣化および信頼性低下を引き起こさない電圧定格。
入力電圧	V_{IN}	IN端子に印加してもICが破壊、特性劣化および信頼性低下を引き起こさない電圧定格。
出力ソース電流	$I_{OUT(-)}$	ICが破壊、特性劣化および信頼性低下を引き起こさない出力端子から流し出し得る電流定格。
出力シンク電流	$I_{OUT(+)}$	ICが破壊、特性劣化および信頼性低下を引き起こさない出力端子から吸い込み得る電流定格。
ISS電圧	V_{IS}	IS端子に印加してもICが破壊、特性劣化および信頼性低下を引き起こさない電圧定格。
診断出力(DIAG)電圧	V_{DIAG}	DIAG端子に印加してもICが破壊、特性劣化および信頼性低下を引き起こさない電圧定格。
診断出力(DIAG)電流	I_{DIAG}	ICが破壊、特性劣化および信頼性低下を引き起こさないDIAG端子に流し得る電流定格。
許容損失	P_D	全動作範囲で、ICの破壊などが生じない消費電力の最大許容値。
動作温度	T_{opr}	ICを正常に動作させるための周囲温度範囲。
ジャンクション温度	T_j	ICの動作が許容される接合部温度の最大値。
保存温度	T_{stg}	電圧を印加しない状態で、保存または輸送できる周囲温度範囲。

7.2. 電気的特性

用語	記号	説明
動作電源電圧	$V_{DD(\text{opr})}$	既定のジャンクション温度範囲で、IC の正常な動作および電気的特性が保証されるための電源電圧範囲。
消費電流	$I_{DD(\text{off})}$	既定のジャンクション温度範囲で、入力電圧 V_{IN} を V_{IL} に保ち、IC の動作をオフ状態としたときに V_{DD} 端子に流れる電流値。
消費電流	$I_{DD(\text{on})}$	既定のジャンクション温度範囲で、入力電圧 V_{IN} を V_{IH} に保ち、IC の動作をオン状態としたときに V_{DD} 端子に流れる電流値。
ハイレベル入力電圧	V_{IH}	既定のジャンクション温度範囲で、内部の制御回路が正常に動作して、外付けの N チャネル MOSFET をオンすることを保証する入力端子 IN の電圧。
ローレベル入力電圧	V_{IL}	既定のジャンクション温度範囲で、内部の制御回路が正常に動作して、外付けの N チャネル MOSFET をオフすることを保証する入力端子 IN の電圧。
入力電流	I_{IH}	既定のジャンクション温度範囲で、測定条件で規定される電圧を入力端子 IN に印加したときに IN に流れる電流値。
入力電流	I_{IL}	既定のジャンクション温度範囲で、測定条件で規定される電圧を入力端子 IN に印加したときに IN に流れる電流値。
ハイレベル出力電圧	V_{OUTH1} V_{OUTH2}	既定のジャンクション温度範囲で、測定条件で規定される電圧、電流を印加したときに、出力端子 OUT に出力される電圧値。
出力クランプ電圧	V_{clamp}	既定のジャンクション温度範囲で、測定条件で規定される電圧を印加したときの、出力端子 OUT のクランプ電圧値。
出力抵抗	R_{SINK}	既定のジャンクション温度範囲で、測定条件で規定される電圧、電流を印加したときの、OUT 端子と GND 端子間の抵抗値。
診断出力リーコ電流	I_{DIAGH}	既定のジャンクション温度範囲で、測定条件で規定される電圧を印加したときに、診断出力端子 DIAG に流れるリーコ電流値。
診断出力電圧	V_{DIAGL}	既定のジャンクション温度範囲で、測定条件で規定される電圧、電流を印加したときの診断出力端子 DIAG のオン電圧値。
負荷ショート検出電圧	V_{ISOC}	既定のジャンクション温度範囲で、測定条件で規定される電圧を印加したときの、IC 内部の負荷ショート検出基準電圧値。
R_{ISref} 端子出力電流	I_{ISref}	既定のジャンクション温度範囲で、測定条件で規定される電圧を印加したときに、負荷ショート検出レベル設定端子に流れる電流値。

用語	記号	説明
スイッチングタイム	t_{on} t_{off}	V_{IN} 立ち上げから $V_{OUT} = V_{DD} + 4\text{ V}$ までの遅延時間および、 V_{IN} 立ち下げから $V_{OUT} = 1.5\text{ V}$ までの遅延時間。 
電源逆接続時出力電流	$I_{REV(1)}$ $I_{REV(2)}$	既定のジャンクション温度範囲で、測定条件で規定される電圧を印加したときに、出力端子 OUT に流れる電流値。

8. 評価ボード

8.1. 評価ボード外観

当社では、本ICと周辺デバイスを実装した評価ボードを準備しています。実負荷でのファンクションや保護診断機能を確認することができます。

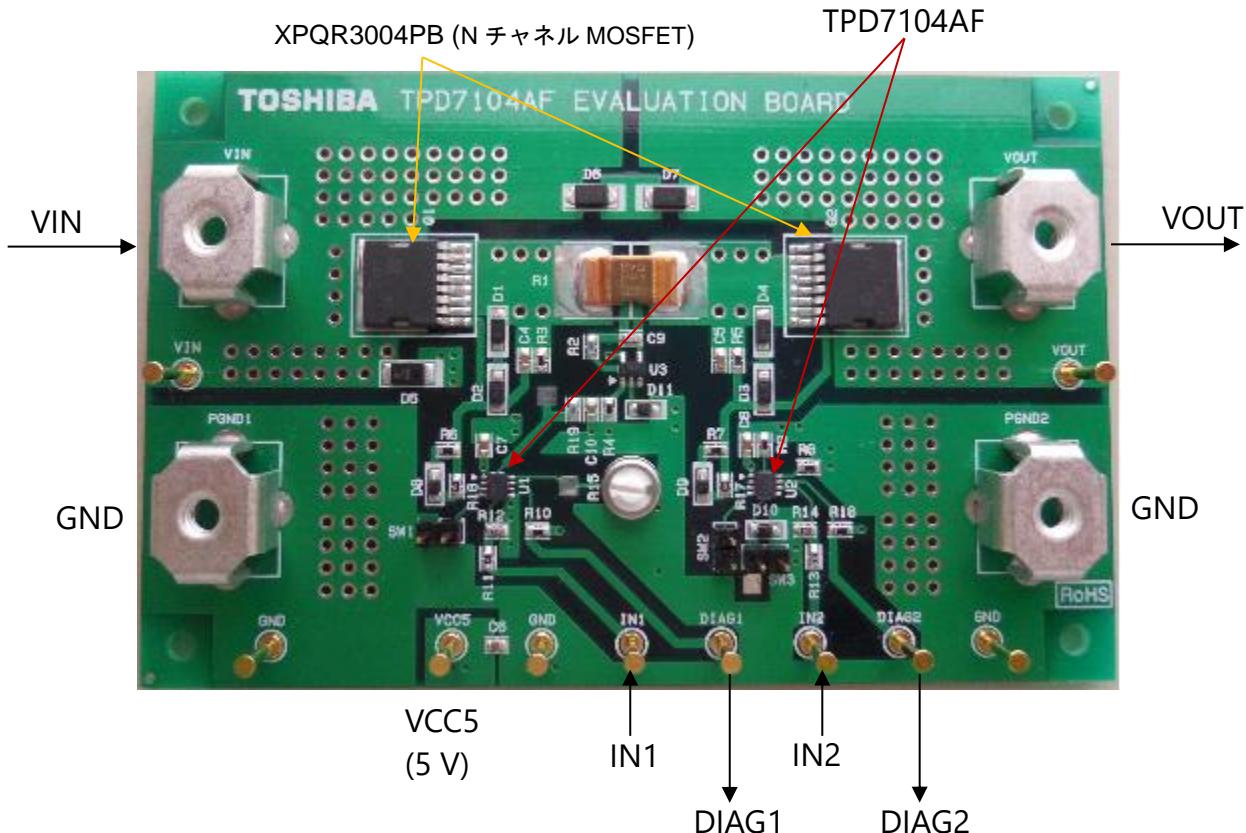


図 8.1 TPD7104AF 評価ボード外観

8.2. 評価ボード回路図

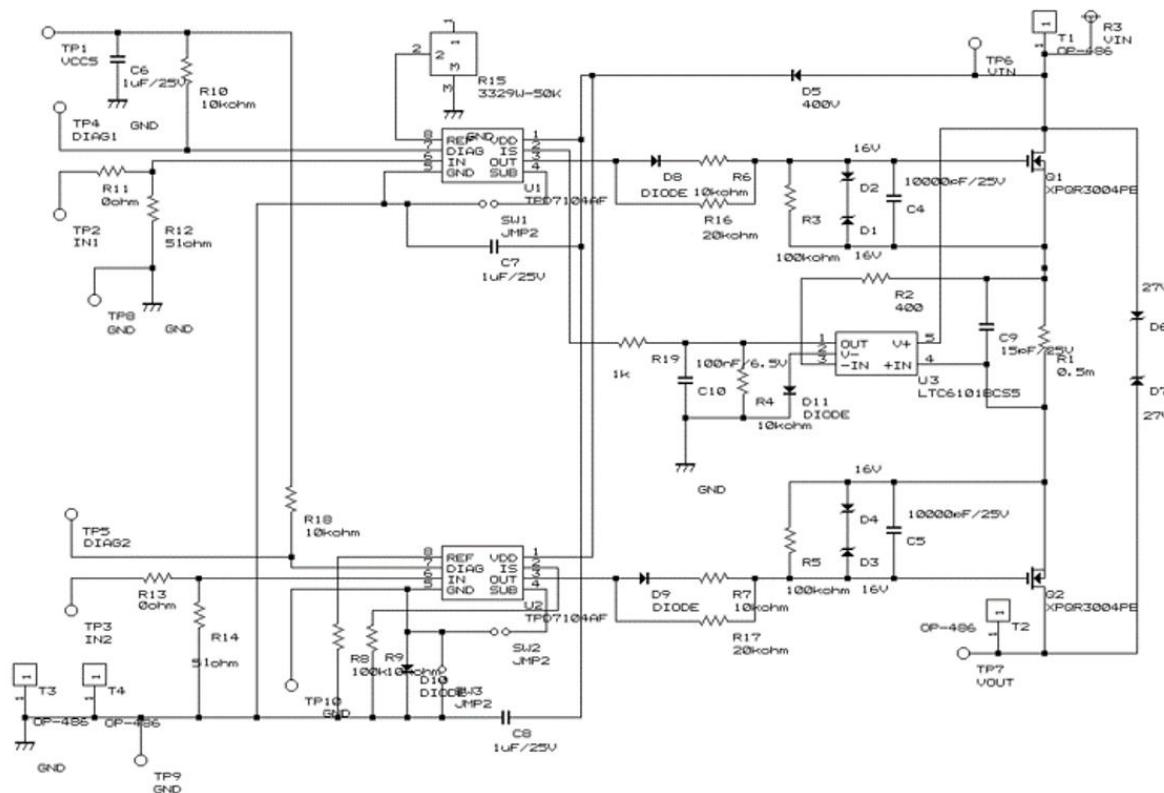


図 8.2 TPD7104AF 評価ボード回路図

8.3. 部品表

表 8.1 部品表

No.	item	p/n	maker	spec.	location	PKG	QTY	Note.
1	IC	TPD7104AF	Toshiba	driver IC	U1, U2	PS-8	2	
2		LTC6101HVACS5	LT	sense amp.	U3	TSOT-23	1	
3	Power MOS	XPQR3004PB	Toshiba	Nch/40V	Q1, Q2	L-TOGL	2	
4	R	BVS-M-R0005-1.0	イザベレン ヒュッテ	0.5 mΩ	R1		1	
5				300 Ω	R2	1608	1	
6		ERJP03F1003V	Panasonic	100 kΩ	R3, R5, R8	1608	3	
7		ERJP03F1002V	Panasonic	10 kΩ	R4, R6, R7, R9, R10, R18	1608	5	
8		ERJ3GEY0R00V	Panasonic	0 Ω	R11, R13	1608	2	
9		RR0816Q-510-D	進工業	51 Ω	R12, R14	1608	2	
10		3329H	BOURNs	0 ~ 50 kΩ	R15	-	1	
11		CR0603-FX-2002ELF	BOURNs	20 kΩ	R16, R17	1608	2	
12				1 kΩ	R19	1608	1	
13	C	GRM155B11E103KA01D	Murata	10000pF/25V	C4, C5	1005	2	
14		GRM188B31E105KA	Murata	1 μF/25V	C6, C7, C8	1608	3	
15		C0603CH1E150J	TDK	15pF/25V	C9	0603	1	
16				100 nF	C10	1608	1	
17	TP	ST2-2-2			TP1 ~ TP10		10	
18	D	CRZ16	Toshiba	16 V Zdi	D1 ~ D4	S-FLAT	4	
19		CMG06A	Toshiba	400 V/1A	D5	M-FLAT	1	
20		CMZ27	Toshiba	27V/1W	D6, D7	S-FLAT	2	
21		1SS352	Toshiba	80 V/100 mA	D8 ~ D11	SOD-323	4	
22	terminal	OP-486	オサダ	40 A DC max	T1 ~ T4		4	
23	ジャンパー	XJ8T	Omron	2 極/2.54 mm	SW1 ~ SW3		3	

8.4. 基板レイアウト

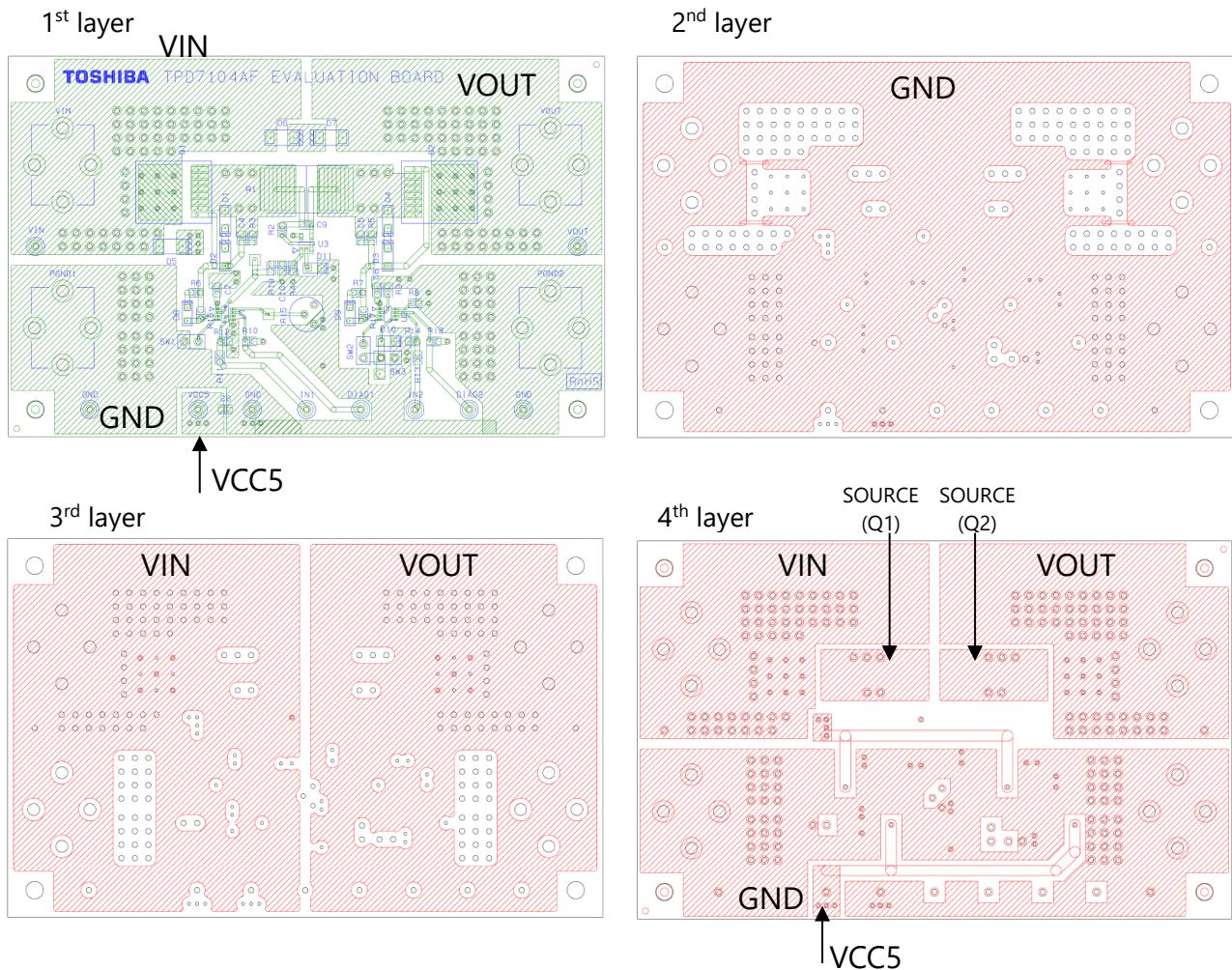


図 8.3 TPD7104AF 評価ボードレイアウト

記載内容の留意点

1. ブロック図

ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

2. 等価回路

等価回路は、回路を説明するため、一部省略・簡略化している場合があります。

3. 測定回路図

測定回路図は、測定条件を説明するため、一部省略・簡略化している場合があります。

使用上のご注意およびお願い事項

使用上の注意事項

- 絶対最大定格は複数の定格の、どの1つの値も瞬時たりとも超えてはならない規格です。複数の定格のいずれに対しても超えることができません。絶対最大定格を超えると破壊、損傷および劣化の原因となり、破裂・燃焼による傷害を負うことがあります。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”といいます）に使用されることを意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。