

# TPD2015FN

## アプリケーションノート

### 概要

TPD2015FN は MOS FET 出力のハイサイドスイッチ (8 チャンネル) です。CMOS、TTL ロジック回路 (MCU など) から直接ドライブでき、産業用プログラマブルロジックコントローラーや、FA 機器などのモーターやランプといった誘導性負荷や抵抗性負荷の駆動に好適です。本製品は過電流保護や過熱保護機能を内蔵しており、システムの安定性向上に貢献します。本ガイドでは基本特性や保護機能に関する詳細な動作の説明と使用上の注意点を説明します。

これは参考資料です。本資料での最終機器設計はしないでください。

## 目次

概要 .....	1
目次 .....	2
1. 製品比較 (TPD2005F, TPD2015FN) .....	4
2. 電源電圧 .....	5
2.1. 電源電圧の動作範囲 .....	5
2.2. 電源投入/遮断方法 .....	5
3. 動作波形 .....	6
3.1. 通常動作波形 .....	6
4. 制御入力 .....	7
4.1. IN1 to IN8 端子 .....	7
5. 応用回路例 .....	8
6. 保護機能 .....	9
6.1. 過熱保護 .....	9
6.2. 過電流保護 .....	10
6.2.1. オン後の負荷短絡 .....	110
6.2.2. 負荷短絡後のオン .....	11
7. 許容損失 .....	12
8. 評価ボード .....	13
8.1. 外観 .....	13
8.2. 接続図 .....	14
8.3. 部品表 .....	145
8.4. 基板レイアウト .....	16
記載内容の留意点 .....	17
使用上のご注意およびお願い事項 .....	17
使用上の注意事項 .....	17
使用上の留意点 .....	177
製品取り扱い上のお願い .....	188

## 図目次

図 2.1	制御入力シーケンス .....	5
図 3.1	通常動作波形 .....	6
図 3.2	通常動作回路例 .....	6
図 4.1	端子配置図 .....	7
図 5.1	応用回路例 .....	8
図 6.1	過熱保護動作波形 .....	9
図 6.2	過熱保護試験回路例 .....	9
図 6.3	過電流保護動作波形 (オン後の負荷短絡) .....	10
図 6.4	過電流保護試験回路例 (オン後の負荷短絡) .....	10
図 6.5	過電流保護動作波形例 (負荷短絡後のオン) .....	11
図 6.6	過電流保護動作回路例 (負荷短絡後のオン) .....	11
図 7.1	内部ブロック図と外部接続条件例 .....	12
図 8.1	TPD2015FN 評価ボード外観 .....	13
図 8.2	TPD2015FN 評価ボード接続図(CAD 図面) .....	14
図 8.3	TPD2015FN 評価ボードレイアウト図 .....	16

## 表目次

表 1.1	製品比較表 .....	4
表 2.1	電源電圧の動作範囲 .....	5
表 5.1	推奨値 (電源端子用コンデンサー) .....	8
表 7.1	損失の内訳 ( $V_{DD(opr)} = 24\text{ V}$ , $f_{PWM} = 50\text{ Hz}$ , $Duty = 50\%$ , $I_{load} = 0.48\text{ A}$ ) .....	12
表 8.1	BOM list .....	15

## 1. 製品比較 (TPD2005F, TPD2015FN)

表 1.1 に各製品の主な違いを示します。TPD2005F は当社の従来製品である 8 チャンネル出力のハイサイドスイッチです。TPD2015FN はウェハープロセスとパッケージを見直し、小型化かつ特性を向上させた製品になります。主な改善ポイントとして、動作温度範囲を 110 °C まで拡張し、オン抵抗を 46% に低減しました。またパッケージサイズを SSOP30 (0.65 mm ピッチ) とすることで、従来の SSOP24 (1.0 mm ピッチ) から実装面積を約 30% 削減しました。

表 1.1 製品比較表

Item	TPD2005F	TPD2015FN
動作温度 $T_{opr}$	-40 ~ 85 °C	-40 ~ 110 °C
オン抵抗 $R_{ON}$ @ $V_{IN} = 5 V$ , $I_{OUT} = 0.5 A$ , $T_j = 25 °C$	1.2 $\Omega$ (max)	0.55 $\Omega$ (max)
過電流保護	電流クランプ方式	PWM 方式
過熱保護	160 °C	175 °C
許容損失	1.2 W	1.8 W
エネルギー耐量	10 mJ (min)	30 mJ (min)
出力リーク電流 @ $V_{DD} = 40 V$ , $V_{IN} = 0 V$ , $T_j = 25 °C$	100 $\mu A$ (max)	1 $\mu A$ (max)
パッケージ	SSOP24 (1.0 mm ピッチ) 	SSOP30 (0.65 mm ピッチ) 
パッケージサイズ	13.0 × 8.0 mm	9.7 × 7.6 mm

## 2. 電源電圧

### 2.1. 電源電圧の動作範囲

表 2.1 電源電圧の動作範囲

項目	記号	動作電源電圧範囲	絶対最大定格	単位
動作電源電圧	$V_{DD(opr)}$	8 ~ 40	40	V

絶対最大定格は瞬時たりとも超えてはならない規格です。

### 2.2. 電源投入/遮断方法

$V_{DD}$  を印加し 8 V 以上の電圧値になった後に、制御入力信号  $V_{IN}$  を印加してください。  
また、電源投入時の制御入力端子は 0 V としてください。  
制御入力シーケンスを以下に示します。

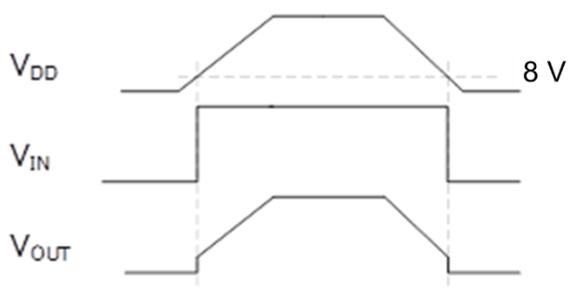


図 2.1 制御入力シーケンス

### 3. 動作波形

#### 3.1. 通常動作波形

通常動作例として図 3.1、図 3.2 に動作波形と測定回路図を示します。本製品では誘導性負荷のターンオフ時に発生するマイナス側への逆起電力を、出力が僅かにオンすることによって素子耐圧を越えることなく吸収します。図 3.1 では出力が $-1.3\text{ V}$ 程の電圧でクランプしていることが確認できます。この間は OUT 端子から負荷に電流が供給されます。

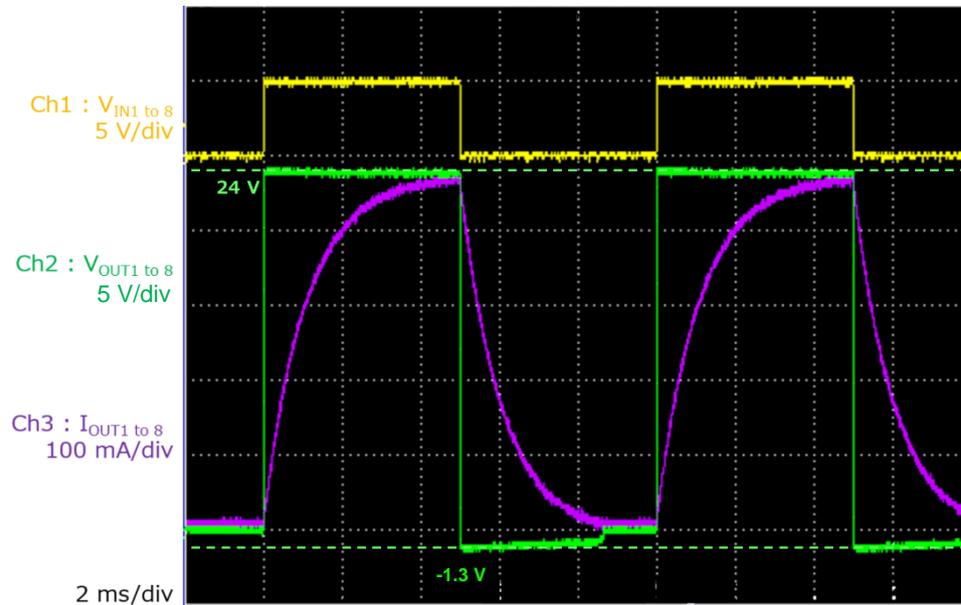


図 3.1 通常動作波形

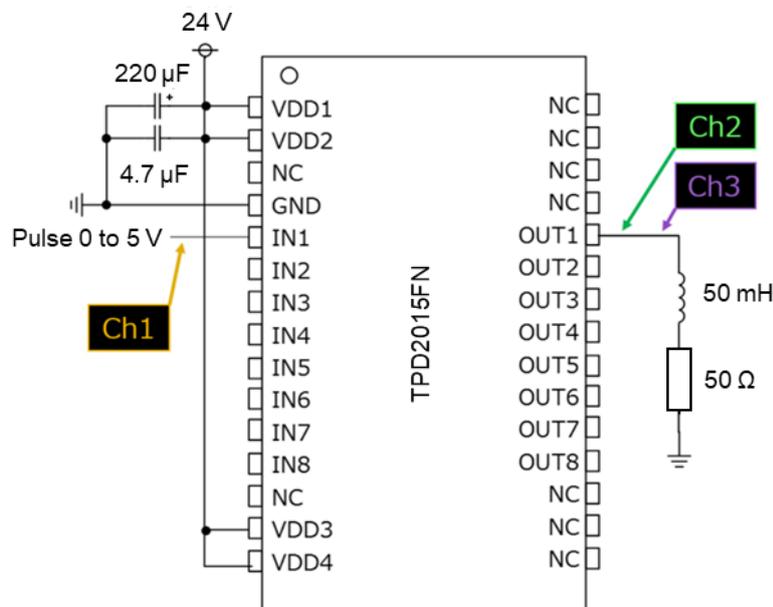


図 3.2 通常動作回路例

## 4. 制御入力

### 4.1. IN1 to IN8 端子

本製品の入力端子は IN1 から IN8 がありますが、これらの入力端子はそれぞれ OUT1 から OUT8 の出力端子に対応しており、各チャネルを独立して制御できます。各入力端子は  $300\text{ k}\Omega$  (typ.) のプルダウン抵抗を内蔵しており、入力端子がオープン状態では L ステートとなります。入力電圧は  $V_{IH}$  が  $2.0\text{ V}$  (min) のため、 $5.0\text{ V}$  系 MCU だけでなく  $3.3\text{ V}$  系 MCU での制御も可能です。詳細な電気的特性は本製品のデータシートをご参照ください。NC ピンについては隣接端子とのショート防止のため、オープンにしてご使用ください。

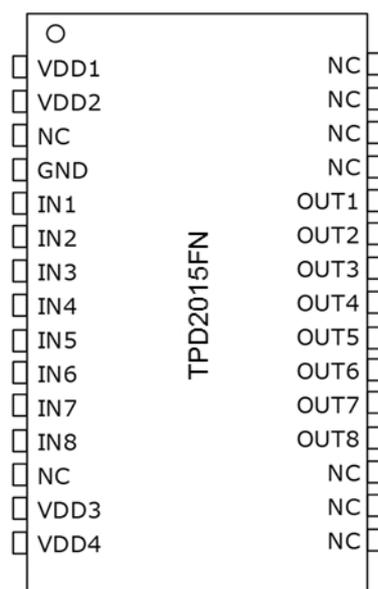


図 4.1 端子配置図

## 5. 応用回路例

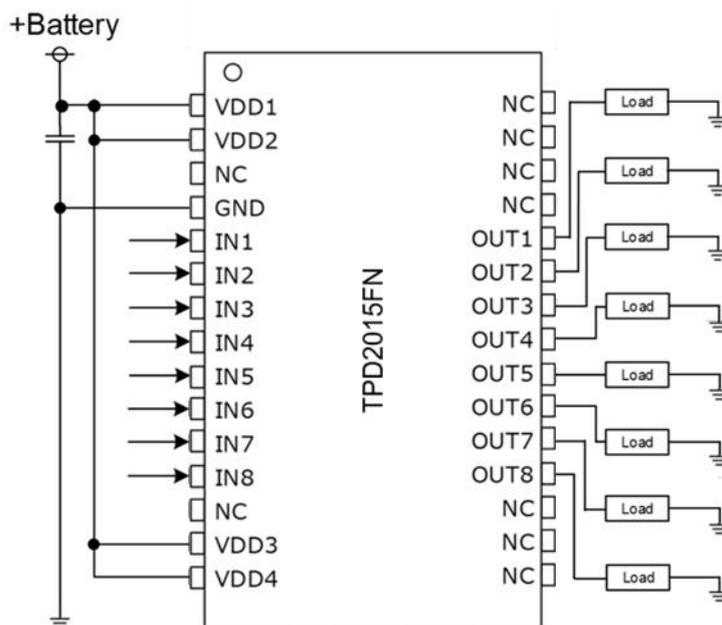


図 5.1 応用回路例

注: 電源用コンデンサーは、できるだけ本製品の近くに配置してください。

### 使用上の注意

- +Battery には 40 V 以下の電圧を印加してください。
- 負荷部は抵抗性負荷や誘導性負荷を想定していますが、出力電流が過電流検出の最小値である 1.0 A 以下となる負荷を接続してください。
- IN1 から IN8 は、3.3 V または 5.0 V 系の MCU や TTL からの入力信号を想定しています。絶対最大定格を超えるような電圧は印加しないでください。

### (1) 電源端子用コンデンサー

$V_{DD}$  と GND 間にコンデンサーを、できるだけ IC の近くに接続してください。

表 5.1 推奨値 (電源端子用コンデンサー)

項目	推奨値	備考
$V_{DD} - GND$	0.1 ~ 1 $\mu$ F	セラミックコンデンサー

### 6. 保護機能

#### 6.1. 過熱保護

本製品の過熱保護では、動作時の損失による発熱や周囲温度の上昇からシステムを保護するために、 $T_{SD}$  (175 °C (typ.)) 以上になると OUT1 から OUT8 の出力はすべてオフ状態に遷移します。図 6.1 に  $T_a = 25\text{ °C}$  のときの動作波形を示します。図 6.2 は本製品に損失を発生させるために、OUT3 から OUT6 までをそれぞれ過電流保護が動作しない 1.4 A 程度の電流負荷で動作させたときの試験回路例です。出力がオンしてから約 2.8 s 後に過熱保護が動作して出力がオフしています。過熱保護が動作すると出力がオフすることにより損失が減少し、ヒステリシス  $\Delta T_{SD}$  (20 °C (typ.)) 分の  $T_j$  が低下すると出力はオン状態に復帰します。ただし過熱状態になる要因を排除しないと再び  $T_j$  は上昇し、過熱保護が動作→出力がオフ→ $T_j$  が減少→出力がオンの動作を繰り返します。過熱保護が長時間継続するとシステムの安定性や IC の信頼性が懸念されることから、保護機能が動作したときにはシステムとしてのフェイルセーフ機能を持たせるようにしてください。

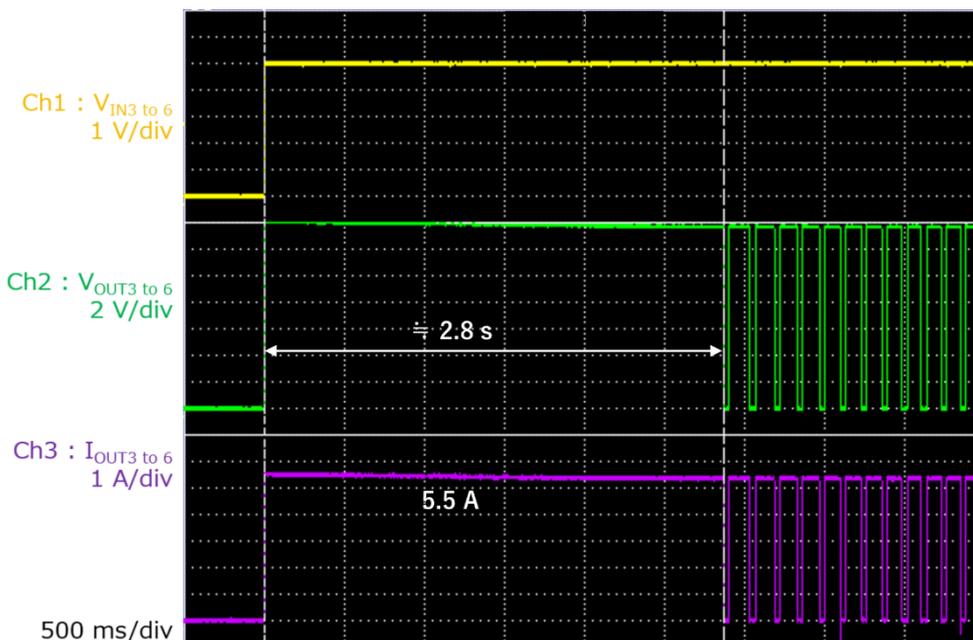


図 6.1 過熱保護動作波形

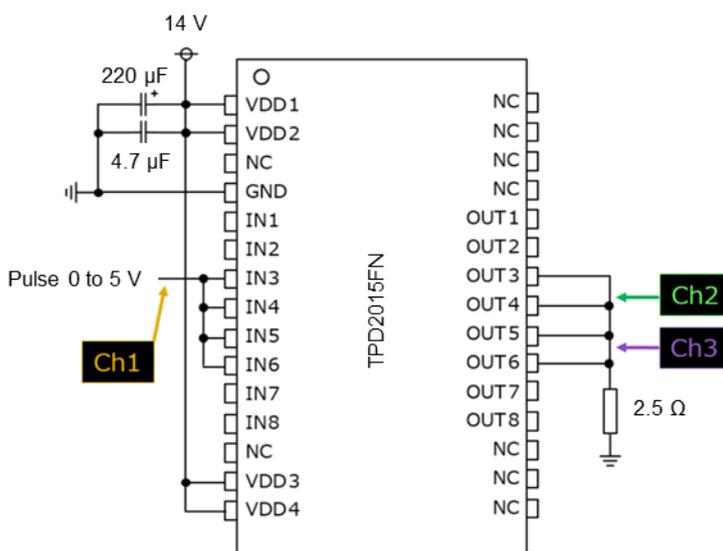


図 6.2 過熱保護試験回路例

### 6.2. 過電流保護

本製品の過電流保護は、負荷の短絡などにより過電流が発生したときに出力電圧や出力電流を制限し、本製品と周辺素子の破壊を防ぐ機能です。負荷の短絡が発生する条件は概ね2つのケースが考えられます。ここでは本製品がオン状態のときに負荷が短絡するケース (6.2.1) と、負荷が短絡状態のときに本製品がオフからオンに遷移するケース (6.2.2) について説明します。

#### 6.2.1. オン後の負荷短絡

図 6.4 は本製品がオン状態での負荷短絡を再現するための試験回路例です。Q1 (23 mΩ (typ.)) を短絡動作させるためのスイッチング素子として使用しました。本製品がオン状態で負荷が短絡 (Q1 をターンオン) すると、本製品の過電流検出値  $I_{oc}$  は 1.5 A (typ.) ですが、図 6.3 のように過電流検出回路動作の遅延により  $I_{OUT}$  の電流は 16 A 程度まで流れることがあります。ただし電流が発生する時間は数  $\mu$ s 程度であり、素子破壊や熔断に至る可能性は極めて低いです。本製品の過電流保護回路は IC 単体の損失低減を目的とした PWM 方式を採用しており、過電流保護動作時間は 3.0 ms (typ.) となります。図 6.3 では約 2.9 ms 後に通常動作に復帰し、短絡状態を検出後に出力をオフしていることが確認できます。

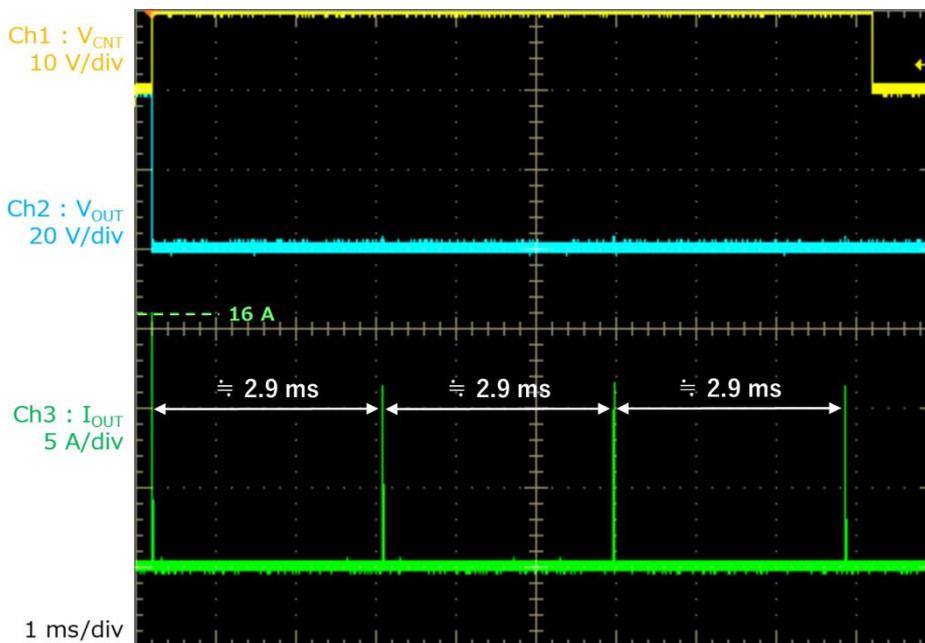


図 6.3 過電流保護動作波形 (オン後の負荷短絡)

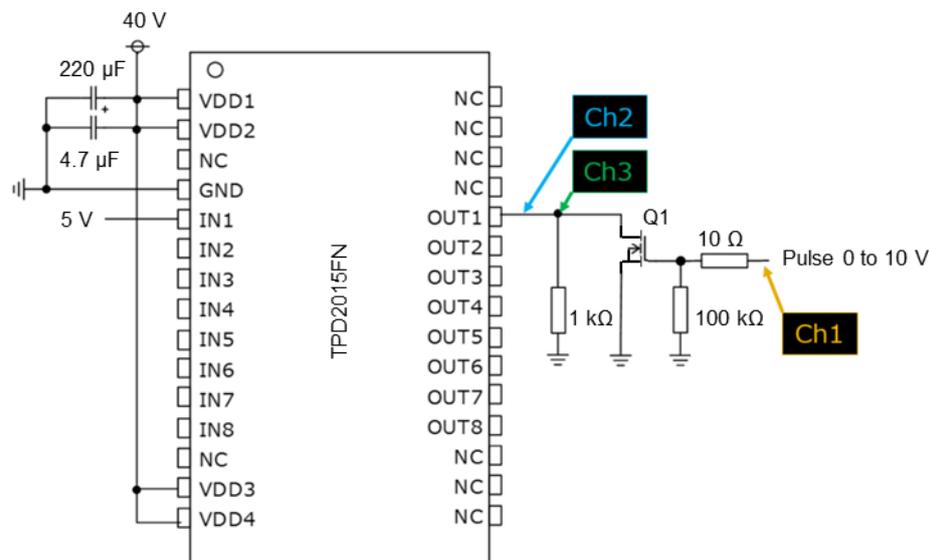


図 6.4 過電流保護試験回路例 (オン後の負荷短絡)

### 6.2.2. 負荷短絡後のオン

図 6.6 は本製品が負荷短絡した後にオフからオンに遷移する状態を再現するための試験回路例です。OUT1 端子が GND と短絡した地絡状態で IN1 端子に制御信号を入力しています。入力を H ステートとして、出力をターンオンしたときの動作波形を図 6.5 に示します。前述と同様に過電流検出回路動作の遅延により  $I_{OUT}$  の電流は 11.5 A 程度まで上昇していますが、電流が発生する時間は数  $\mu\text{s}$  程度のため素子破壊や熔断に至る可能性は極めて低いです。

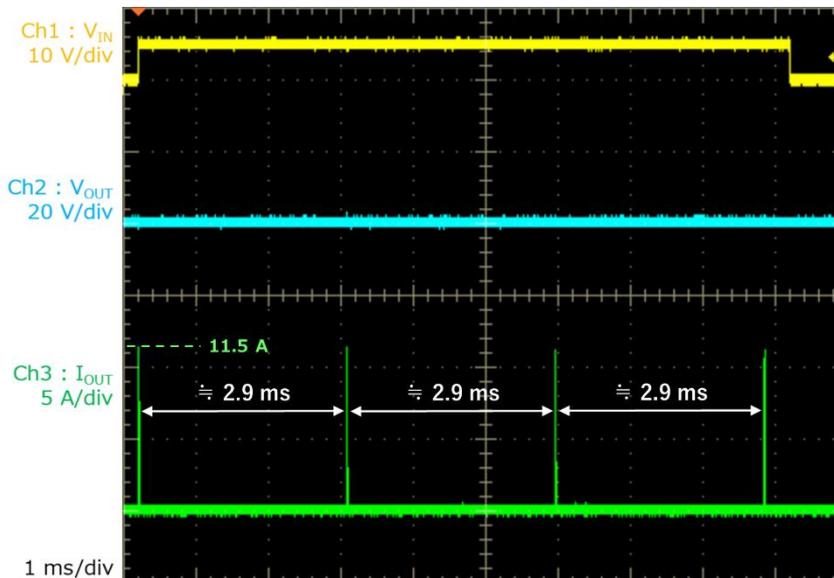


図 6.5 過電流保護動作波形例 (負荷短絡後のオン)

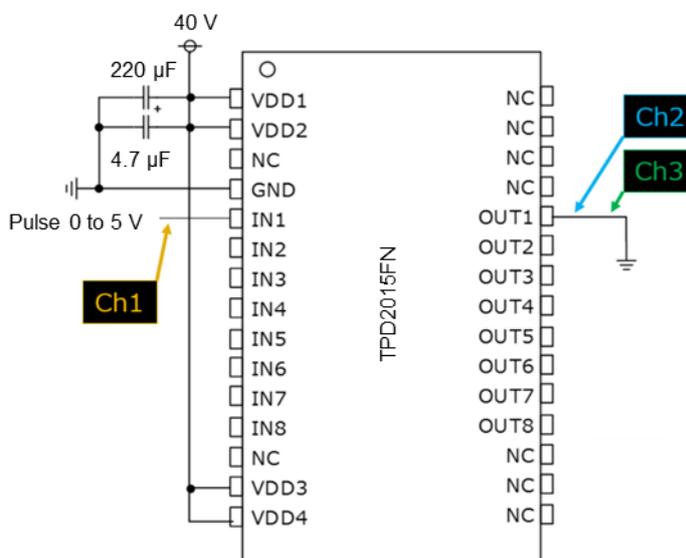


図 6.6 過電流保護動作回路例 (負荷短絡後のオン)

### 7. 許容損失

本製品が消費する電力については、表 7.1 と図 7.1 に示す通り、概ね定常的に消費する電力と出力部のトランジスタが消費する電力の 2 つの部分に分けることができます。

また表 7.1 の損失の内訳は以下の計算式にて算出していますが、逆起電力期間における損失が導通損失やスイッチング損失に比べて非常に大きくなります。データシートに記載された熱抵抗値 ( $R_{th(j-a)}$ ) を考慮して規定された接合部温度 ( $T_j$ ) を超えることのないようにしてください。

$$P_{Constant\ loss} = I_{DD(ON)} \times V_{DD(opr)} \quad (6-1)$$

$$P_{Conduction\ loss} = I^2 \times R_{DS(on)} \quad (6-2)$$

$$P_{Switching\ loss} = \frac{1}{6} \times V_{OUT} \times I_{load} \times (t_{ON} + t_{OFF}) \times f_{pwm} \quad (6-3)$$

$$P_{Reverse\ power\ loss} = 0.473 \times V_{(CL)OUT} \times I_{load} \times \left( \frac{t_w}{1/f_{PWM}} \right) \quad (6-4)$$

$t_w = 3.6 (ms)$  ...実測に基づく値

表 7.1 損失の内訳 ( $V_{DD(opr)} = 24 V$ ,  $f_{PWM} = 50 Hz$ ,  $Duty = 50\%$ ,  $I_{load} = 0.48 A$ )

item	V (V)	$V_{(CL)OUT}$ (V)	$I_{Load}$ (mA)	$R_{DS(on)}$ ( $\Omega$ )	duty (%)	tON ( $\mu s$ )	tOFF ( $\mu s$ )	L (mH)	$f_{PWM}$ (Hz)	ch 数	Loss (W)
A	24		4.2							1	0.1008
B			480	0.55	50%					1	0.0634
	24		480		50%	10	6		50	1	0.0017
		-1.3	480					50	50	1	1.0339
total											1.1998

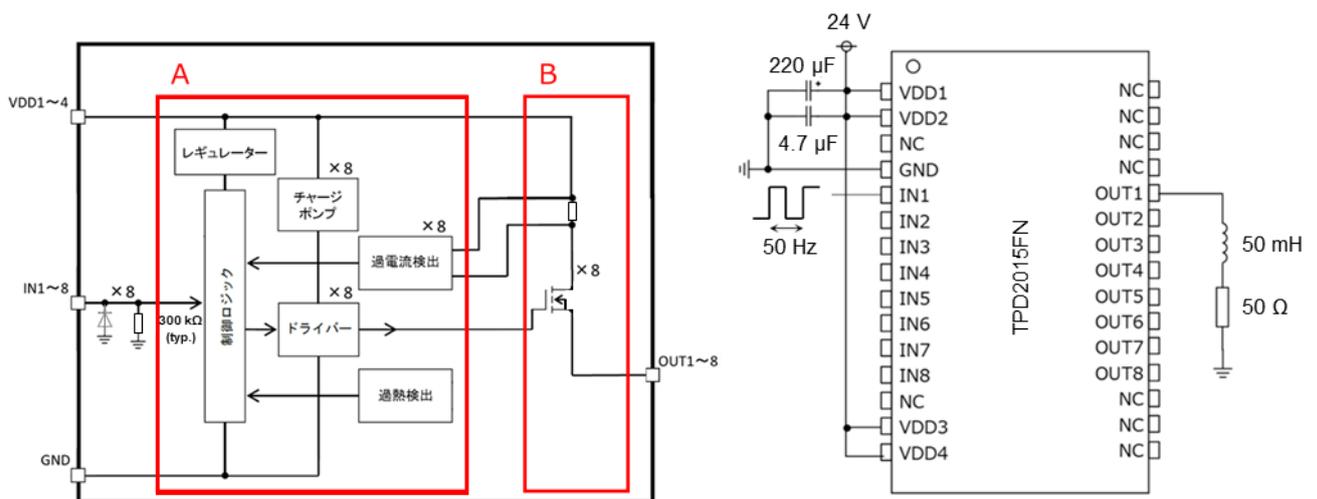


図 7.1 内部ブロック図と外部接続条件例

### 8. 評価ボード

#### 8.1. 外観

本製品と周辺デバイスを実装した評価ボードを準備しています。実負荷でのファンクションや保護診断機能の確認をすることができます。

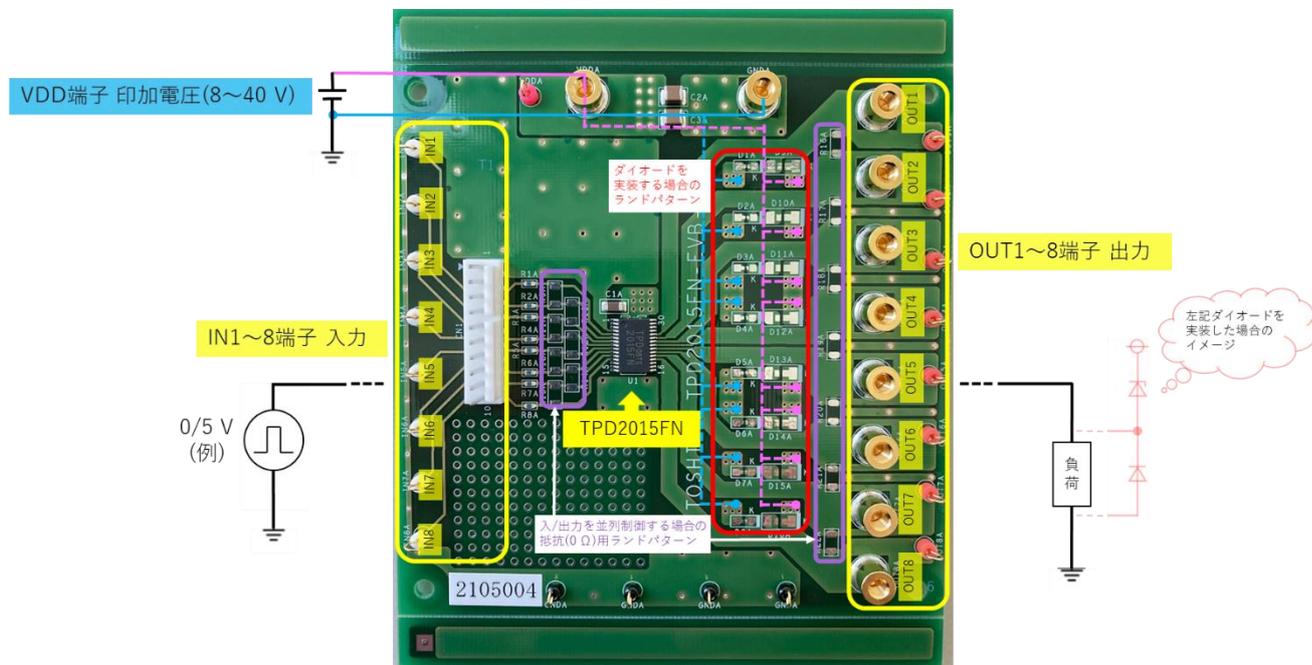


図 8.1 TPD2015FN 評価ボード外観

### 8.2. 接続図

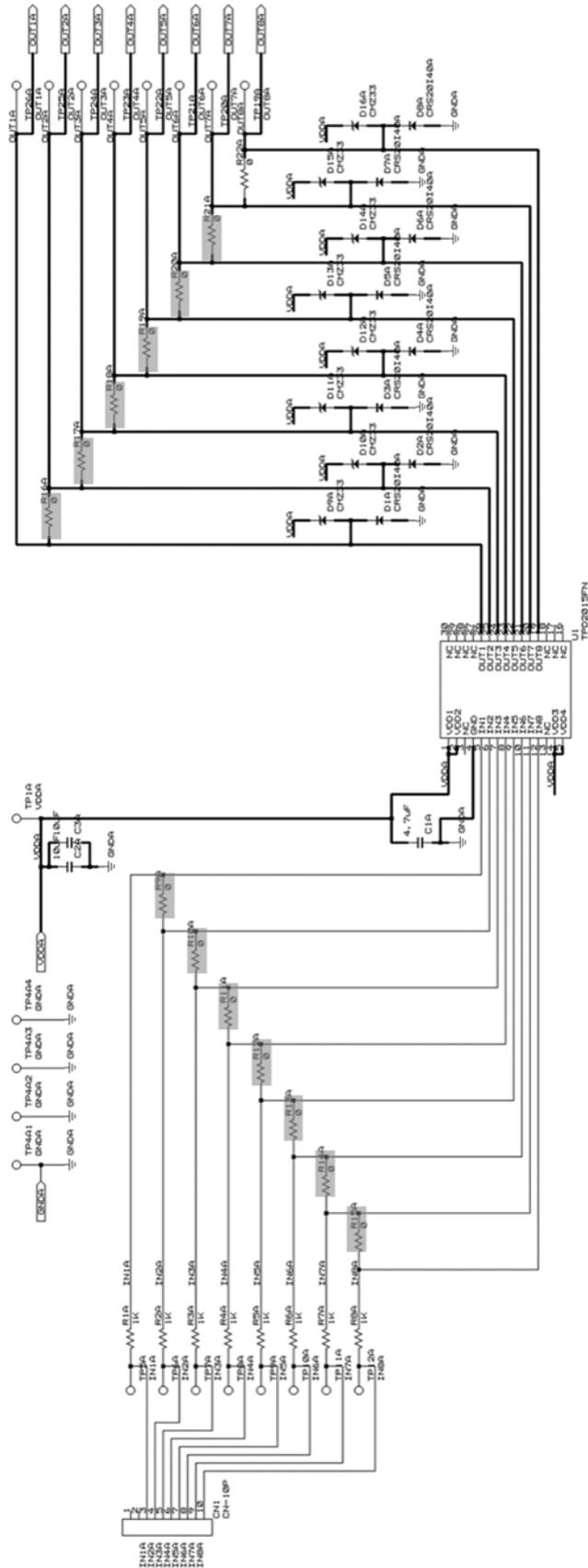


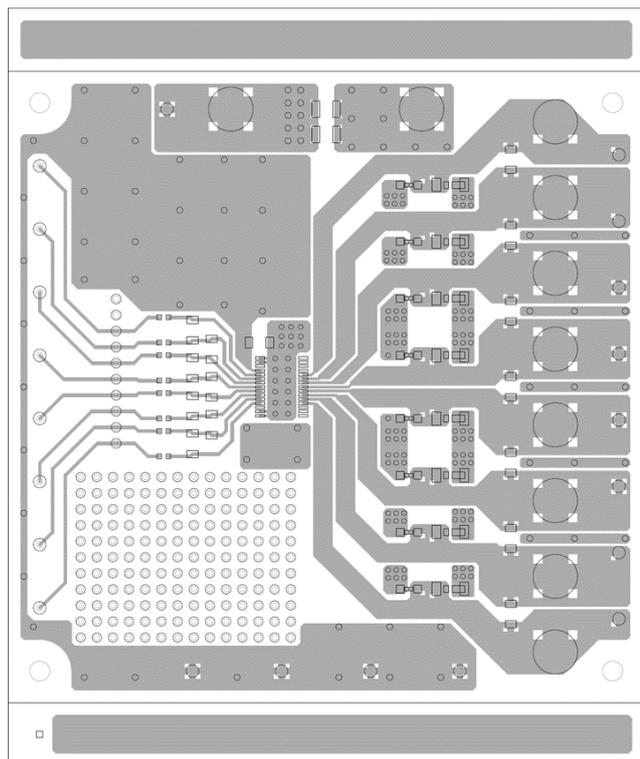
図 8.2 TPD2015FN 評価ボード接続図(CAD 図面)

## 8.3. 部品表

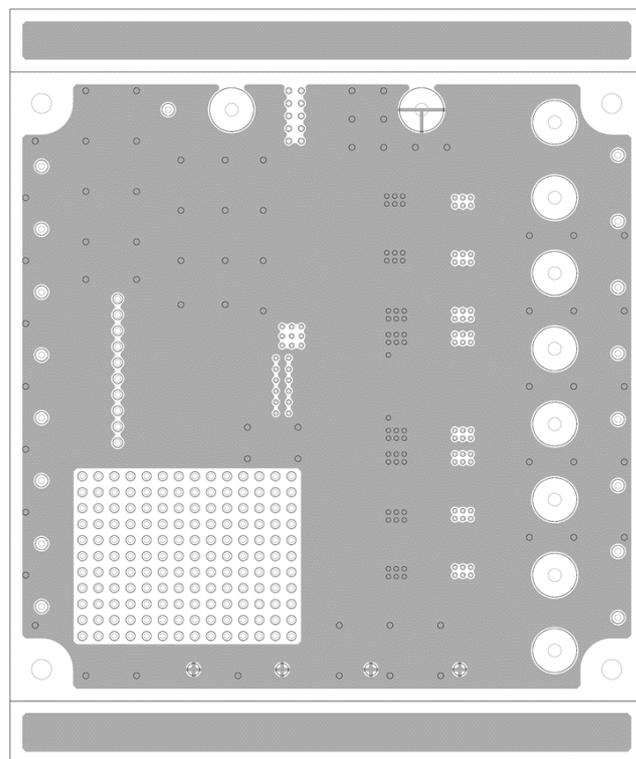
表 8.1 BOM list

部品番号	部品名	型番	定数	規格	メーカー
U1	IPD	TPD2015FN	-	-	TOSHIBA
R1A to R8A	Chip resistance	RK73H1JTTD1001F	1 k $\Omega$	0.125 W, $\pm 1\%$	KOA
C1A	Ceramic capacitor	GRM31CR71H475KA12L	4.7 $\mu$ F/50 V	$\pm 10\%$ , X7R	Murata
C2A, C3A	Ceramic capacitor	GRM32ER71H106KA12L	10 $\mu$ F/50 V	$\pm 10\%$ , X7R	Murata
CN1	10-pole 1-row connector	22-23-2101	-	-	molex
-	Terminal	PB-1-G	-	-	MAC8
TP1A, TP4A1 to TP4A4, TP5A to TP12A, TP19A to TP26A	Monitor pin	-	-	-	MAC8

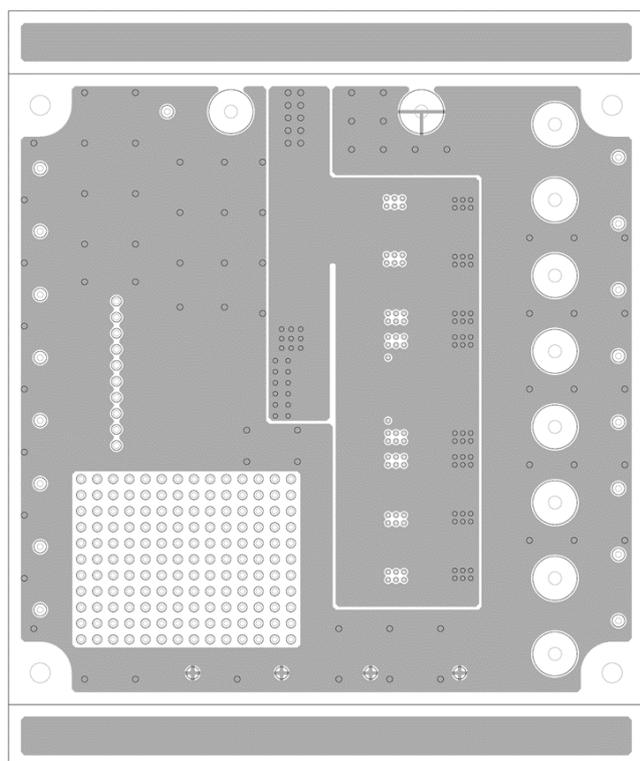
## 8.4. 基板レイアウト



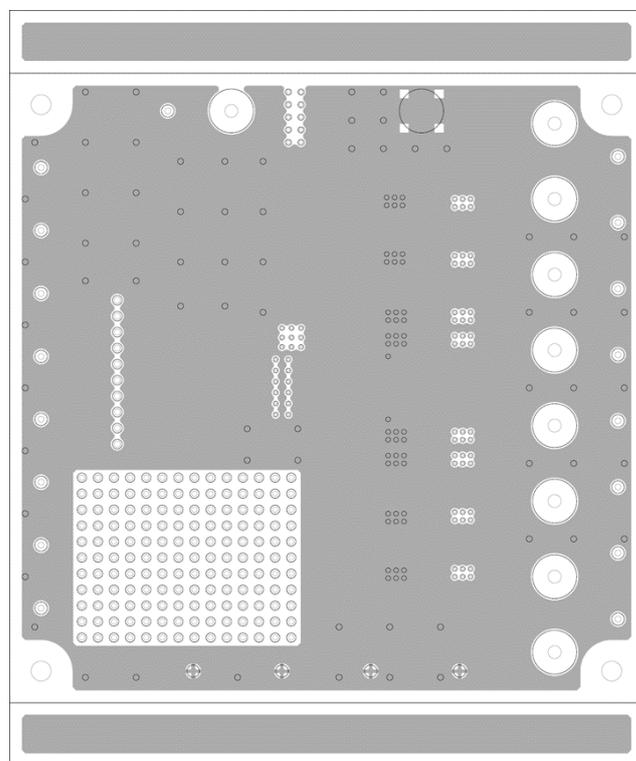
1st layer



2nd layer



3rd layer



4th layer

図 8.3 TPD2015FN 評価ボードレイアウト図

## 記載内容の留意点

### 1. ブロック図

ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

### 2. 等価回路

等価回路は、回路を説明するため、一部省略・簡略化している場合があります。

## 使用上のご注意およびお願い事項

### 使用上の注意事項

- (1) 絶対最大定格は複数の定格の、どの1つの値も瞬時たりとも超えてはならない規格です。複数の定格のいずれに対しても超えることができません。絶対最大定格を超えると破壊、損傷および劣化の原因となり、破裂・燃焼による傷害を負うことがあります。
- (2) 過電流の発生や IC の故障の場合に大電流が流れ続けないように、適切な電源ヒューズを使用してください。IC は絶対最大定格を超えた使い方、誤った配線、および配線や負荷から誘起される異常パルスノイズなどが原因で破壊することがあり、この結果、IC に大電流が流れ続けることで、発煙・発火に至ることがあります。破壊における大電流の流出入を想定し、影響を最小限にするため、ヒューズの容量や溶断時間、挿入回路位置などの適切な設定が必要となります。

### 使用上の留意点

#### (1) 過電流保護回路

過電流保護回路はどのような場合でも IC を保護するわけではありません。動作後は、速やかに過電流状態を解除するようお願いします。

絶対最大定格を超えた場合など、ご使用方法や状況により、過電流制限回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。また、動作後、長時間過電流が流れ続けた場合、ご使用方法や状況によっては、IC が発熱などにより破壊することがあります。

#### (2) 過熱保護回路

過熱保護回路（通常：サーマルシャットダウン回路）は、どのような場合でも IC を保護するわけではありません。動作後は、速やかに発熱状態を解除するようお願いします。

絶対最大定格を超えて使用した場合など、ご使用法や状況により、過熱保護回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。

## 製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>