

**MOSFET ドライバーIC
TCK402G
応用と回路**

リファレンスガイド

RD003-RGUIDE-02

東芝デバイス&ストレージ株式会社

目次

1.	概要	3
1.1.	ターゲットアプリケーション	3
2.	使用回路例、部品表	4
2.1.	使用回路例	4
2.2.	部品表	4
3.	特徴的な機能について	5
3.1.	スルーレート制御	5
3.2.	オートディスチャージ機能	8
4.	設計に際しての注意事項	10
5.	製品概要	12
5.1.	TCK402G	12
5.1.1.	概要	12
5.1.2.	外観と端子配置	12
5.1.3.	内部回路ブロック図	13
5.1.4.	端子説明	13
5.2.	SSM6K513NU	13
5.2.1.	概要	13
5.2.2.	外観と端子配置	14
5.2.3.	内部回路構成	14

1. 概要

TCK402Gは、USB Power Delivery (USB-PD) で規定されている、ホスト/クライアントの区別無く急速充電を可能とするための双方向の大電流スイッチで使用されるバック・トゥ・バック接続されたふたつのNチャンネルMOSFETを確実にスイッチするドライバICです。

TCK402Gは、低オン抵抗タイプNチャンネルMOSFETに対応可能なドライブ性能を有していますので、電力損失や発熱を最小限に抑える回路構成を採用する事ができます。USB-PD規格では、充電時間短縮のために電流を増加させるだけでなく、高い充電電圧にも対応する事が求められます。TCK402Gは、2.7V~28Vまでの幅広い入力電圧に対応しており、USB-PDの最大20V入力にも対応可能です。またスイッチオン時の突入電流を防止するために、スルーレート制御ドライバを内蔵しており、意図しない突入電流から後段の電子回路を保護します。さらにはスイッチオフ時のオートディスチャージ機能も内蔵しており、シビアな電源管理が要求される用途においても、スイッチオフ信号の発生タイミングと出力ゼロVまでの時間のズレを意識することなく使用する事ができます。本リファレンスガイドでは、スルーレート制御ドライバ機能と、オートディスチャージ機能について説明します。

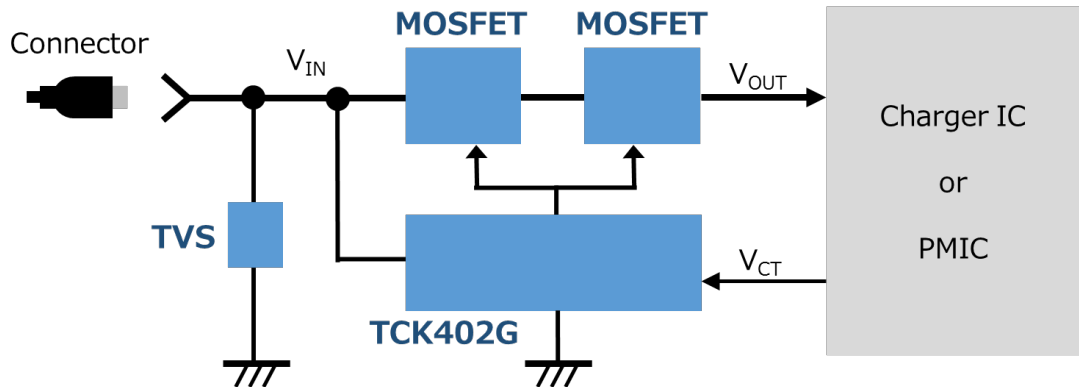
TCK402Gのその他各種機能、製品詳細については、データシートをご参照ください。

TCK402Gのデータシートダウンロードはこちらから →

[Click Here](#)

1.1. ターゲットアプリケーション

- バッテリー充電用などのパワーマネジメント
- USB コネクタを使用した機器の充放電回路



※ 上記のようなアプリケーションに適した MOSFET をラインアップしています。

製品の詳細はこちらから →

[Click Here](#)

※ 充電回路などの高電流アプリケーションに最適な TVS ダイオード (ESD 保護用) をラインアップしています。

製品の詳細はこちらから →

[Click Here](#)

2. 使用回路例、部品表

2.1. 使用回路例

図 2.1.1 は、MOSFET ドライバ IC TCK402G を使用した回路例です。

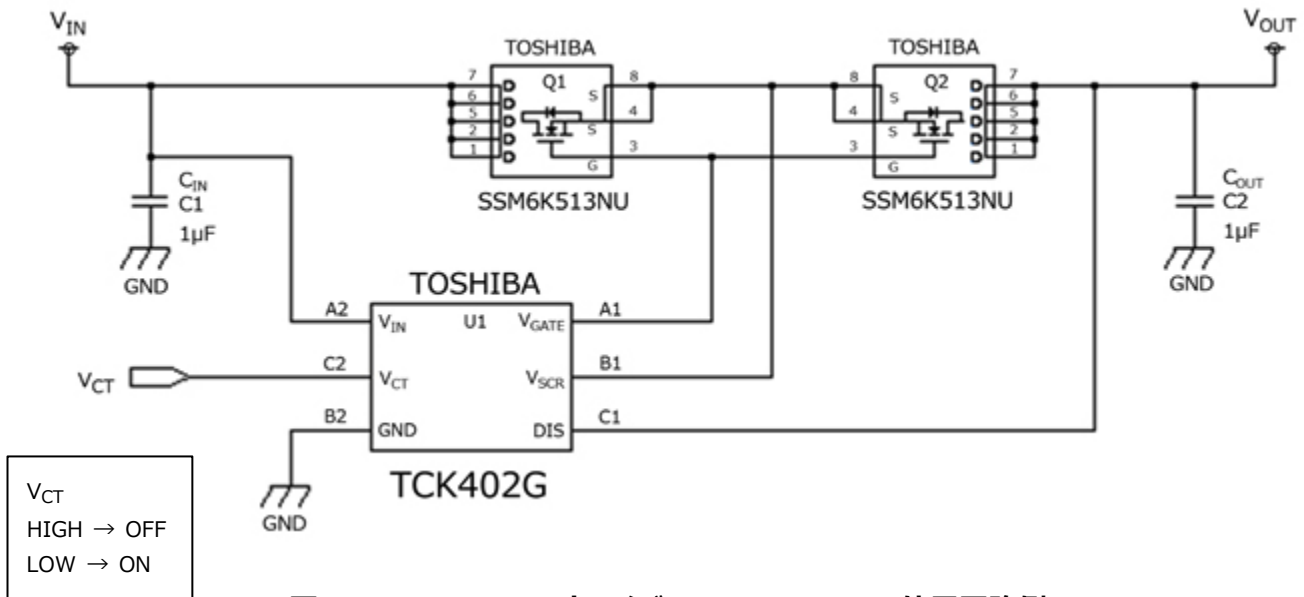


図 2.1.1 MOSFET ドライバ IC TCK402G の使用回路例

2.2. 部品表

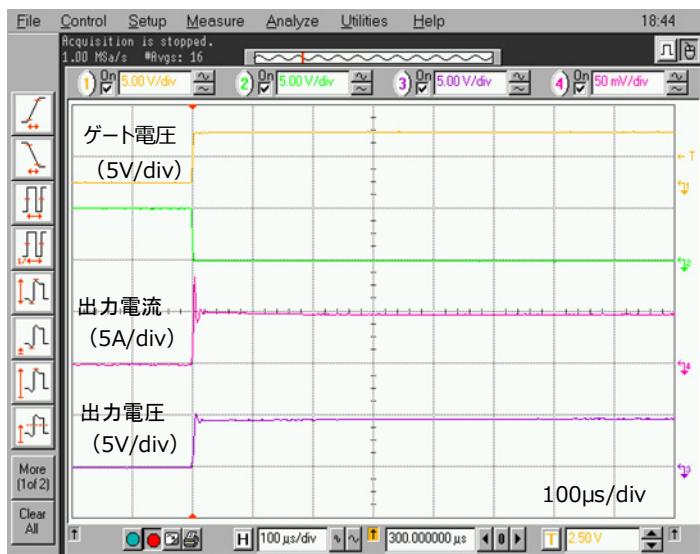
表 2.2.1 部品表

アイテム	部品	数量	値	部品名	メーカ	説明	パッケージ名称	標準寸法 mm (inch)
1	C1、C2	2	1µF	—	—	セラミック、50V、±10%	—	3.2 x 1.6 (1206)
2	Q1、Q2	2	-	SSM6K513NU	TOSHIBA	—	UDFN6B	2.0 x 2.0
3	U1	1	-	TCK402G	TOSHIBA	—	WCSP6E	1.2 x 0.8

3. 特徴的な機能について

3.1. スルーレート制御

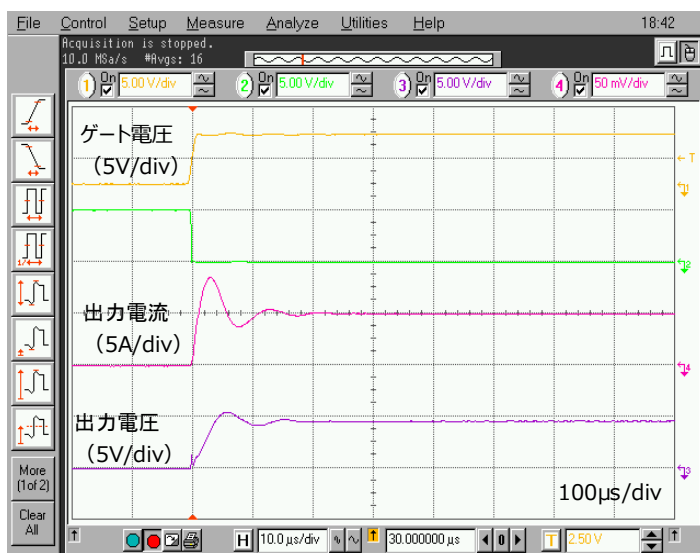
図 3.1.1 は、バック・トゥ・バック接続された MOSFET のみで構成されるロードスイッチのスイッチオン時の波形です。今回の評価で使用した $4.7\mu\text{F}$ の容量の場合、負荷電流として設定された 5A に対して、約 $7\sim 8\text{A}$ のピーク電流が発生しています。負荷の種類によっては、このピーク電流により破壊に至る、もしくはダメージが加わる恐れもあります。またピーク電流発生時の波形のリングングは、EMI (Electro Magnetic Interference : 電磁気妨害) として、電子回路系へ悪影響を及ぼす恐れもありますので、スイッチオン時の突入電流を抑える対策が必要となります。図 3.1.2 に拡大したリングング波形を示します。



テストコンディション

入力電圧 = 5V
 ゲート電圧 = $0 \leftrightarrow 5\text{V}$
 出力電流 = 5A
 $C_{\text{OUT}} = 4.7\mu\text{F}$

図 3.1.1 MOSFET のみで構成される出力波形

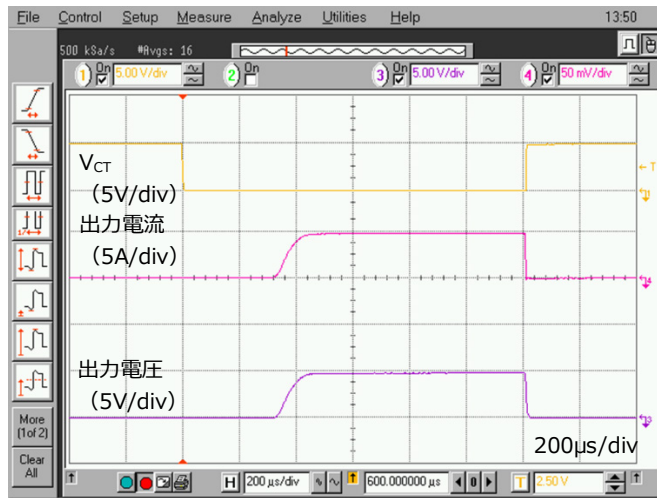


テストコンディション

入力電圧 = 5V
 ゲート電圧 = $0 \leftrightarrow 5\text{V}$
 出力電流 = 5A
 $C_{\text{OUT}} = 4.7\mu\text{F}$

図 3.1.2 MOSFET のみで構成される出力波形例 (拡大)

TCK402G は、スルーレート制御回路を内蔵して、スイッチオン時の突入電流制限を可能としています。図 3.1.3 は、TCK402G をドライバとして使用した場合の、バック・トゥ・バック接続された MOSFET のスイッチング波形例です。



テストコンディション

$$V_{IN} = 5V$$

$$V_{CT} = 0 \Leftrightarrow 5V$$

$$\text{出力電流} = 5A$$

$$C_{OUT} = 4.7\mu F$$

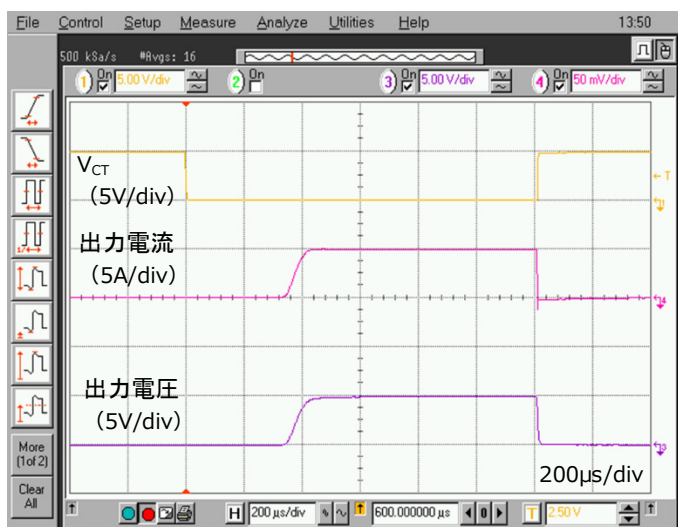
$$T_a = 25^\circ C$$

図 3.1.3 TCK402G を使用した際の MOSFET 出力波形

図 3.1.3 の出力電流波形で明らかのように、立ち上がりのスルーレートを減少させることで、突入電流を抑制し、波形リングと EMI を減らす効果があります。

ただしスイッチ制御信号が、TCK402G の V_{CT} 端子に入力されてから、ドライバが動作を開始するまでには、遅延時間が発生します。これは TCK402G 内部での信号処理に要する時間に起因する現象です。TCK402G では、MOSFET のゲート端子に接続してゲートをドライブする V_{GATE} 端子の出力立ち上がりについて、 V_{GATE} オン時間 (t_{ON}) としてデータシート上に規定されていますが、これは実仕様回路における外付け MOSFET のスイッチング時間を規定している訳ではありませんので注意が必要です。実際の応用回路で MOSFET がオンするまでの時間は、MOSFET のゲート容量や V_{th} に依存します。ゲート容量については、TCK402G の t_{ON} 規定の条件として、2000pF を設定しております。これはゲート容量が 1000pF 程度の MOSFET をバック・トゥ・バック接続で使用する際を想定して設定されています。容量値が小さい MOSFET をご使用の場合、 t_{ON} はデータシートの記載値より短くなるため、外付け MOSFET のスイッチング時間は短くなる傾向となり、容量値が大きくなれば、 t_{ON} はデータシートの記載値より長くなるため、外付け MOSFET のスイッチング時間は長くなる傾向となります。また V_{th} の高い MOSFET をご使用になる場合には、 V_{GATE} 端子電圧を高くするため、できるだけ高い V_{IN} でご使用になる事を推奨します。 V_{GATE} 端子の出力立ち上がりに関するデータシート上の規定については、「4.設計に際しての注意事項」で解説していますので、併せてご参照ください。

図 3.1.4、図 3.1.5 に、TCK402G でドライブしたバック・トゥ・バック接続の MOSFET スwitching 波形例の温度特性を示します。



テストコンディション

$$V_{IN} = 5V$$

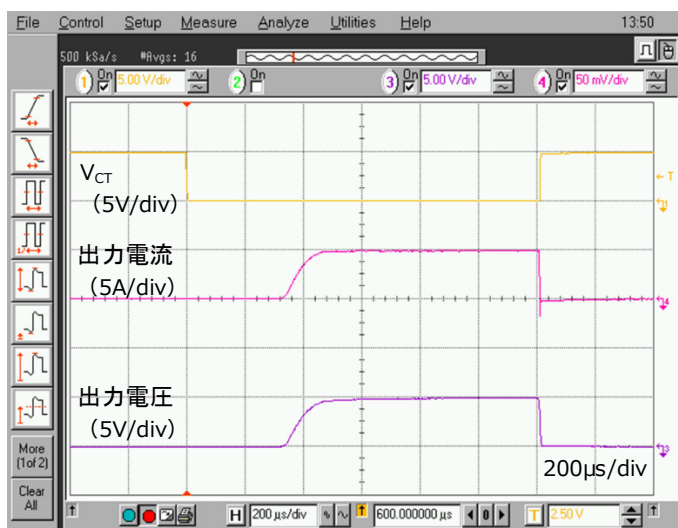
$$V_{CT} = 0 \Leftrightarrow 5V$$

$$\text{出力電流} = 5A$$

$$C_{OUT} = 4.7\mu F$$

$$T_a = -40^\circ C$$

図 3.1.4 TCK402G でドライブしたバック・トゥ・バック接続の MOSFET スイッチング波形例 (-40°C)



テストコンディション

$$V_{IN} = 5V$$

$$V_{CT} = 0 \Leftrightarrow 5V$$

$$\text{出力電流} = 5A$$

$$C_{OUT} = 4.7\mu F$$

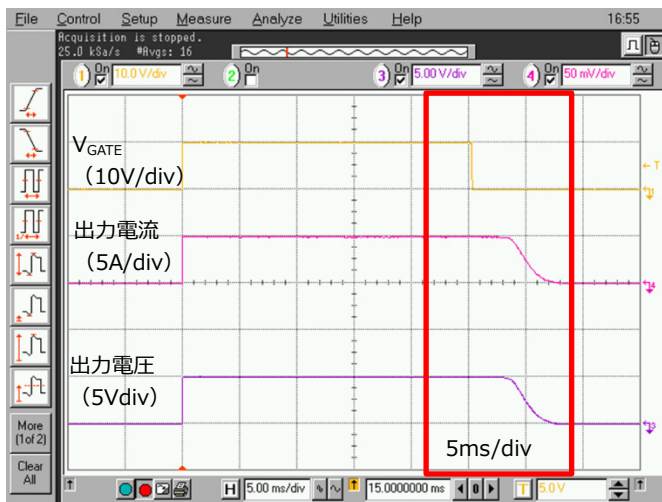
$$T_a = 85^\circ C$$

図 3.1.5 TCK402G でドライブしたバック・トゥ・バック接続の MOSFET スイッチング波形例 (85°C)

3.2. オートディスチャージ機能

省電力化を目的としたパワーマネジメントが必要とされるセットでは、セット内のシステムを使用状況に応じて電力供給をコントロールする事で、平均消費電力を低下させる方法を取る事が一般的です。特にスマートフォン、タブレットでは電池容量とトレードオフとなる小型軽量化を追求する必要性から、高レベルの省電力化が求められますが、セット内は無線通信、カメラ、ディスプレイ、オーディオ、ストレージ等のあらゆる電子回路を内蔵したシステムがあり、それぞれの回路の電力供給を確実にコントロールする必要があります。また SoC の低電圧化、高速化が同時に進む昨今では、消費電流が増える傾向にあり、SoC への電力供給を安定化するコンデンサ容量も大きくなる傾向にあります。特に電力供給を遮断する場合に、コンデンサの残留電荷はコントロールできない要素となり、システム誤動作の原因となる事があります。

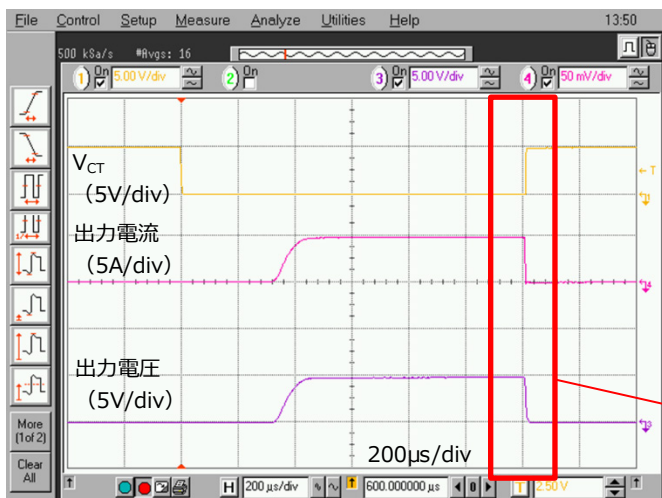
TCK402G は、スイッチオフ時に外付け MOSFET の出力側コンデンサの残留電荷を引き抜き、出力電圧を短時間でゼロ V にするためのオートディスチャージ機能を備えています。TCK402G の DIS 端子を、外付け MOSFET の出力側に接続するだけで、 V_{CT} 端子によるスイッチコントロールのオフに合わせて、TCK402G に内蔵された N チャネル MOSFET が、DIS 端子から残留電荷を引き抜きます。特別な調整も設定も必要としません。TCK402G のオートディスチャージ機能を使用した場合と、TCK402G を使用しない場合のスイッチング波形例を、それぞれ図 3.2.1 と図 3.2.2 に示します。



テストコンディション

$V_{IN} = 5V$
 $V_{GATE} = 0 \Leftrightarrow 10V$
 $I_{OUT} = 5A$
 $C_{OUT} = 4.7\mu F$
 $T_a = 25^\circ C$

図 3.2.1 オートディスチャージが無い場合の出力波形例



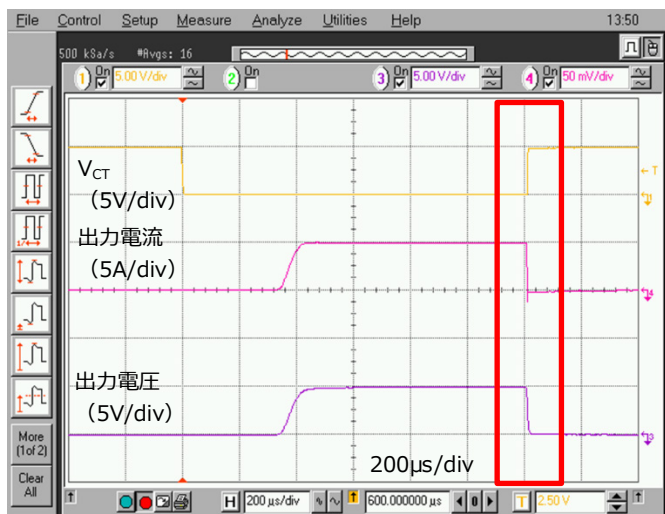
テストコンディション

$V_{IN} = 5V$
 $V_{CT} = 0 \Leftrightarrow 5V$
 $I_{OUT} = 5A$
 $C_{OUT} = 4.7\mu F$
 $T_a = 25^\circ C$

立下りが急峻になる

図 3.2.2 オートディスチャージがある場合の出力波形例

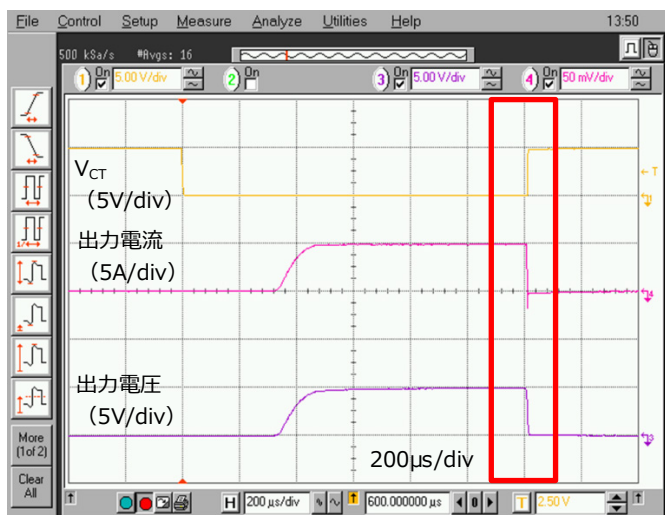
TCK402G のオートディスチャージ機能は、周囲温度が変わっても安定した動作が可能ないように工夫されています。オートディスチャージ機能を使用した場合の温度特性例を、図 3.2.3、図 3.2.4 に示します。



テストコンディション

$V_{IN} = 5V$
 $V_{CT} = 0 \Leftrightarrow 5V$
 出力電流 = 5A
 $C_{OUT} = 4.7\mu F$
 $T_a = -40^\circ C$

図 3.2.3 オートディスチャージを使用した場合の出力波形例 (-40°C)



テストコンディション

$V_{IN} = 5V$
 $V_{CT} = 0 \Leftrightarrow 5V$
 出力電流 = 5A
 $C_{OUT} = 4.7\mu F$
 $T_a = 85^\circ C$

図 3.2.4 オートディスチャージを使用した場合の出力波形例 (85°C)

4. 設計に際しての注意事項

- 外付けコンデンサについて

TCK402G の安定動作のため、入力コンデンサ C_{IN} (C1) および出力コンデンサ C_{OUT} (C2) を接続してください。入力、出力ともに $1.0\mu\text{F}$ 以上のコンデンサをできるだけ端子の近くに実装してください。コンデンサの耐圧は使用する電圧に対してマージンを持つようにしてください。

- V_{CT} 端子

TCK402G の V_{CT} 端子は入力シュミット付きです。また、 V_{CT} 端子は入力トレラント機能を持っており、コントロール電圧が入力電圧より高い場合でも、ご使用いただけます。

- V_{GATE} 端子

V_{GATE} 端子は、外付け MOSFET のゲートを駆動する端子です。TCK402G の V_{CT} 端子にスイッチ信号が入力され IC がアクティブ状態となった際に、IC の V_{IN} 端子に接続された電圧を内部回路で昇圧して、 V_{GATE} 端子に出力します。ここではスルーレート制御機能のデータシート上での規定について解説します。

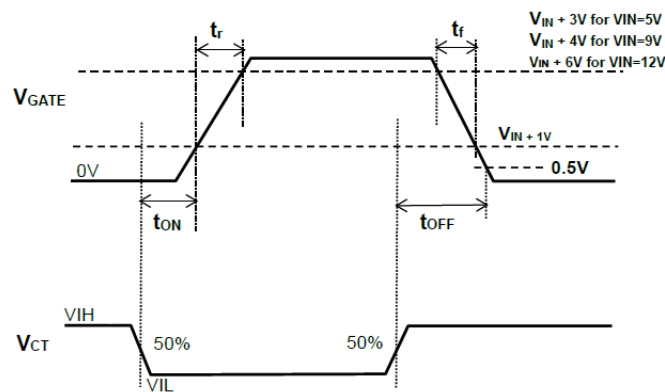


図 4.1 V_{CT} 端子と V_{GATE} 端子のタイミングチャート (TCK402G データシートから転載)

図 4.1 は、 V_{CT} 端子と V_{GATE} 端子のタイミングチャートです。データシートの AC 特性項目で規定されている V_{GATE} オン時間 (t_{ON}) は、 V_{CT} 端子の制御信号が $1/2 V_{CT}$ となるポイントを起点に、 V_{GATE} 端子電圧が、 $V_{IN} + 1\text{V}$ まで昇圧されるまでの時間を規定しています。スルーレート制御回路のスルーレート制御は一定の傾きを維持する動作となるため、 V_{IN} 端子電圧が、高ければ t_{ON} は長くなる傾向となります。また、 V_{GATE} オフ時間 (t_{OFF}) は、 V_{CT} 端子の制御信号が $1/2 V_{CT}$ となるポイントを起点に、 V_{GATE} 端子電圧が、 0.5V まで降圧されるまでの時間を規定しています。

- SRC 端子

2 個の MOSFET を駆動させる場合、 V_{SRC} 端子は、ドライバ IC がオフ状態となったときに、 V_{GATE} 端子と MOSFET のソース端子間を短絡させるように動作します。MOSFET の V_{GS} に十分な余裕がある場合は、 V_{SRC} 端子はオープンでも問題ありません。1 個の MOSFET を駆動させる場合も、MOSFET の V_{GS} に十分な余裕がある場合は、 V_{SRC} 端子はオープンでも問題ありません。十分な余裕がない場合には、 V_{SRC} と V_{OUT} を接続することを推奨します。

- DIS 端子

ドライバ IC をオフする際にディスチャージ機能が必要な場合は、DIS 端子を V_{OUT} に接続してください。必要ない場合、DIS 端子はオープンで問題ありません。

- 過電圧保護オフ時間 (t_{OVP})

V_{IN} が V_{in_opr} の最大値を超えた場合、過電圧保護機能が働き V_{GATE} がオフします。過電圧保護オフ時間 (t_{OVP}) は V_{GATE} オフ時間 (t_{OFF})と同等です。

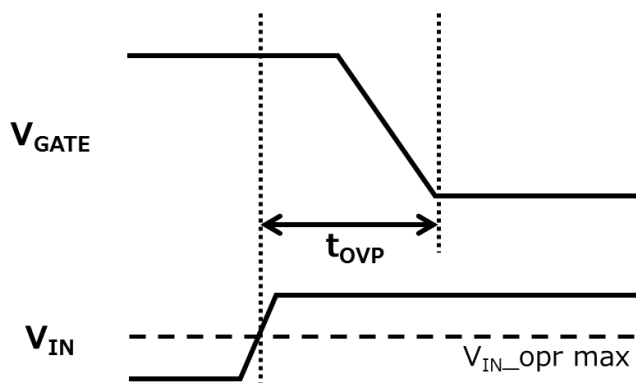


図 4.2 T_{OVP} タイミングチャート

- 低電圧誤動作防止回路 (UVLO)

V_{IN} が V_{in_opr} の最小値を切った場合、低電圧誤動作防止回路が働き V_{GATE} がオフします。

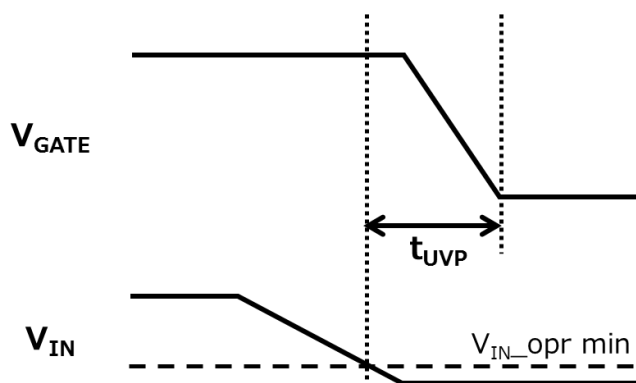


図 4.3 UVLO タイミングチャート

5. 製品概要

5.1. TCK402G

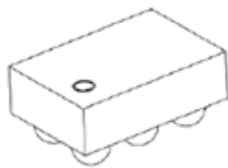
5.1.1. 概要

TCK402G は 28V までの幅広い入力電圧に対応した外付け MOSFET ドライバ IC です。

- 小型パッケージ採用の外付け MOSFET ドライバ IC
- 高い最大入力電圧: $V_{IN\ max} = 40V$
- 幅広い入力電圧範囲: $V_{IN} = 2.7 \sim 28V$
- オートディスチャージ機能内蔵
- チャージポンプ回路内蔵
- 突入電流抑制回路内蔵
- 過電圧保護回路内蔵 (28V 以上)
- 低電圧誤動作防止回路内蔵 (2.7V 以下)
- 外付けバック・トゥ・バック MOSFET による逆電流防止
- パッケージ: WCSP6E (0.8 mm x 1.2 mm x 0.55 mm)

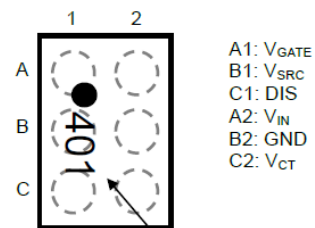
5.1.2. 外観と端子配置

製品外観と現品表示



Bottom View

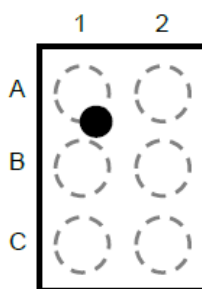
現品表示 (Top View)



A1: V_{GATE}
 B1: V_{SRC}
 C1: DIS
 A2: V_{IN}
 B2: GND
 C2: V_{CT}

402: TCK402G

端子接続 (Top View)



Pin #	Name	Pin #	Name
A1	V_{GATE}	A2	V_{IN}
B1	V_{SRC}	B2	GND
C1	DIS	C2	V_{CT}

図 5.1.1 TCK402G の製品外観、現品表示、端子接続

5.1.3. 内部回路ブロック図

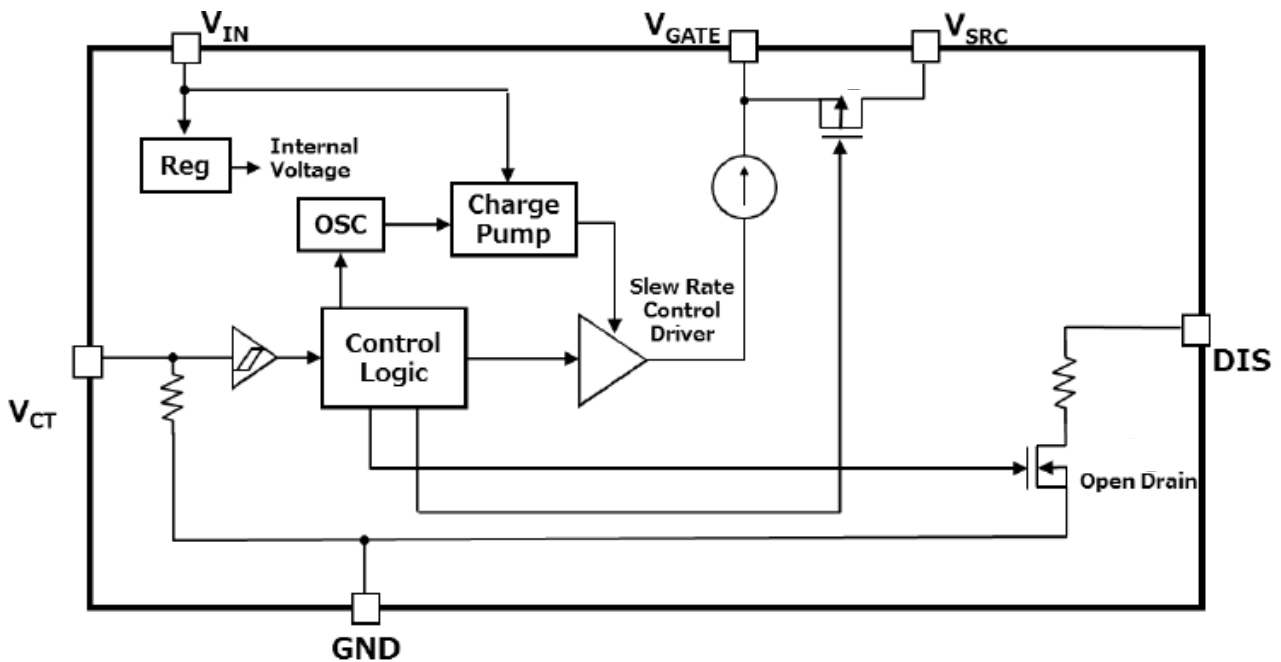


図 5.1.2 TCK402G の内部回路ブロック図

5.1.4. 端子説明

表 5.1.1 TCK402G の端子説明

ピン番号	ピン名称	機能
A1	V_{GATE}	ゲートドライバ出力端子。
A2	V_{IN}	電源入力端子。
B1	V_{SRC}	スルーレート制御端子。外付けのコモンソース接続された MOSFET のソース端子へ接続することを推奨します。
B2	GND	グラウンド。
C1	DIS	出力ディスチャージ端子。
C2	V_{CT}	モード制御端子。 $V_{CT} = \text{Low}$ で外付け MOSFET がオン、 $V_{CT} = \text{High}$ で外付け MOSFET がオフになります。

5.2. SSM6K513NU

5.2.1. 概要

SSM6K513NU はパワーマネジメントスイッチ用シリコン N チャンネル型 MOSFET です。

- 高いドレイン・ソース間降伏電圧 : $V_{(BR)DSS} = 30V$ (最小)
- 低オン抵抗です。 : $R_{DS(ON)} = 8.0m\Omega$ (標準) (@ $V_{GS} = 4.5V$)
 $R_{DS(ON)} = 6.5m\Omega$ (標準) (@ $V_{GS} = 10V$)

5.2.2. 外観と端子配置

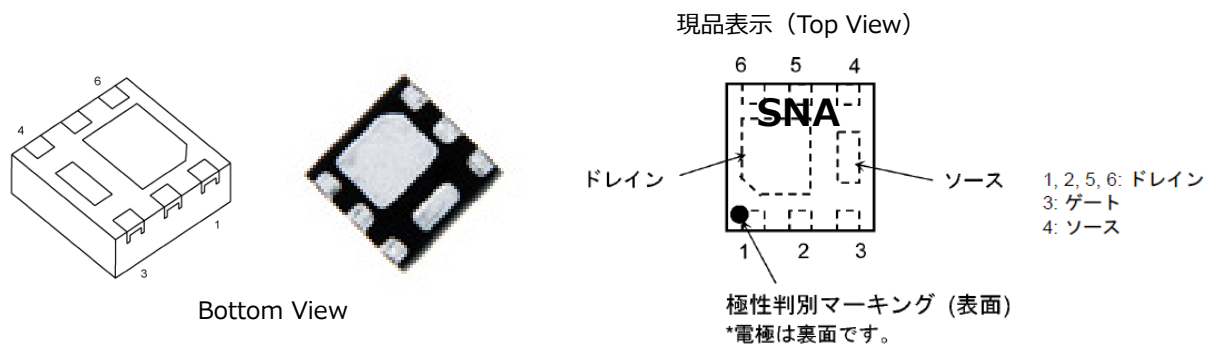


図 5.2.1 SSM6K513NU の製品概観、現品表示、端子接続

5.2.3. 内部回路構成

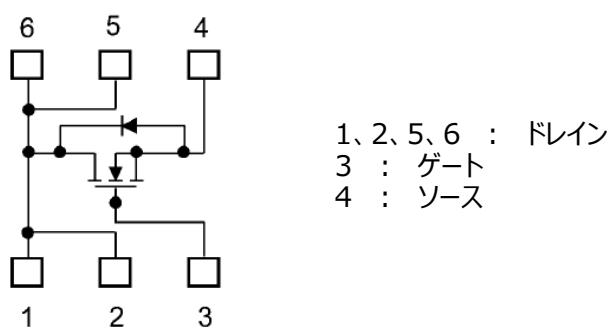


図 5.2.2 SSM6K513NU の内部回路構成

End of Document

ご利用規約

本規約は、お客様と東芝デバイス & ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任は負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。