

LDO レギュレータ

TCR15AGADJ

応用と回路

リファレンスガイド

RD007-RGUIDE-02

東芝デバイス&ストレージ株式会社

目次

1.	概要	3
1.1.	ターゲットアプリケーション	4
2.	使用回路例、部品表	4
2.1.	使用回路例	4
2.2.	部品表	5
3.	TCR15AG シリーズの特長的な機能について	5
4.	出力電圧の調整	10
5.	設計に際しての注意事項	12
6.	製品概要	13
6.1.	TCR15AGADJ	13
6.1.1.	概要	13
6.1.2.	外観と端子配置	13
6.1.3.	内部回路ブロック図	14
6.1.4.	端子説明	14

1. 概要

省電力化を目的としたパワーマネジメントが必要とされるセットでは、セット内のシステムを使用状況に応じて電力供給をコントロールする事で、平均消費電力を低下させる方法を取る事が一般的です。特にスマートフォン、タブレットでは電池容量とトレードオフとなる小型軽量化を追求する必要性から、高レベルの省電力化が求められますが、セット内は無線通信、カメラ、ディスプレイ、オーディオ、ストレージ等のあらゆる電子回路を内蔵したシステムであり、それぞれの回路性能が最大限に発揮されるよう電力供給を確実にコントロールする必要があります。

スマートフォン、タブレット等の小型バッテリー駆動機器では、精密なパワーマネジメントを実現するために、Power Management IC (PMIC)を使用しています。PMICは、数ch~数十chのDCDCコンバータやLDOと言った電源ICと、メインSoCからの指令に基づき、各電源のOn/Offや出力などをコントロールするコントローラで構成されています。スマートフォン、タブレットに特化したPMICの場合、サイズ面での制約も大きい事から、内蔵された各電源ICの性能は、専用の電源IC製品の性能と比較すると劣るケースがあります。そのため負荷となるIC、モジュールによっては、PMIC内蔵の電源では、システムで必要とされるレベルに達しない事があります。また無線通信機能を有するセットの場合は、内部で発生するEMI(Electro Magnetic Interference : 電磁気妨害)が、通信品質に影響を与えるケースもあり、また無線通信が内部電源回路に影響を与える事もあります。さらにPMICはある程度固定化されたシステムに向けて設計されており、スマートフォンのように、短期間で機能追加や性能向上が行われ、内部回路の仕様変更が頻繁に発生するシステムに向けては、電源制御をPMICに一本化する事は、システム設計の観点からも、PMIC設計の観点からも得策とは言えなくなってきています。

またスマートフォンでは無線通信規格LTEの世界的普及を背景とした、写真、動画等のSNSを通じた共有化に対応してカメラ性能の進化が著しくなっており、消費電力が小さく、高速での信号読み出しにも対応できるCMOSイメージセンサが使用されています。一般的にCMOSイメージセンサは、センサ部、コア部(制御回路)、I/O部それぞれに異なる電源電圧を供給する必要があり、特に高速データ処理が必要なコア部の消費電流は大きくなる傾向にあります。また低消費電力化のためにコア部の電源電圧は1V付近と極めて低くなってきています。このような低電圧かつ消費電流大の傾向に対応するためには、大電流ドライブに対応しPSRR(Power Supply Rejection Ratio : 電源電圧除去比)、負荷過渡応答特性等のAC特性に優れた電源を用意する必要がありますが、実装スペースに余裕の無いスマートフォンに使用する場合、パッケージサイズが超小型である事も重要な要件となります。

LDOレギュレータTCR15AGシリーズは、入力端子とは別の電源を用いて出力回路を駆動する事で、低入力電圧時の安定動作に貢献するロードロップアウト性能を実現した製品であり、スマートフォン用CMOSイメージセンサに求められるPSRR、負荷過渡応答特性を有しています。また出力電圧を任意に設定可能な、可変出力電圧設定回路を採用しており、安定した電源供給を可能にするだけでなく、超小型、薄型を実現するために、WCSPパッケージを採用しています。さらにCMOSイメージセンサの消費電流に対応可能な、最大1.5Aの出力電流ドライブが可能であり、過電流保護回路、過熱保護回路、突入電流抑制回路、低電圧誤動作防止回路、オートディスチャージ機能を搭載しています。

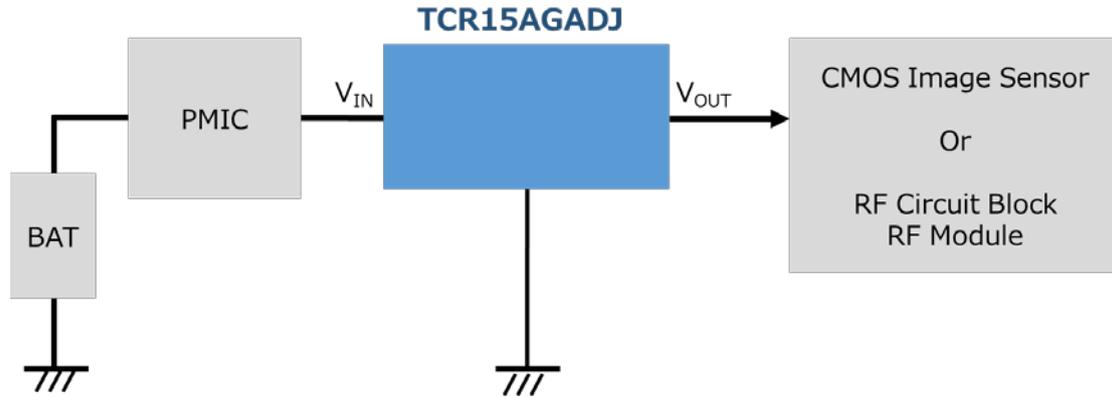
本リファレンスガイドは、TCR15AGシリーズの特長的な各種機能、特性について、可変出力電圧タイプのTCR15AGADJを例として説明しています。TCR15AGADJのその他各種機能、製品詳細については、データシートをご参照ください。

TCR15AGADJのデータシートダウンロードはこちらから →

[Click Here](#)

1.1. ターゲットアプリケーション

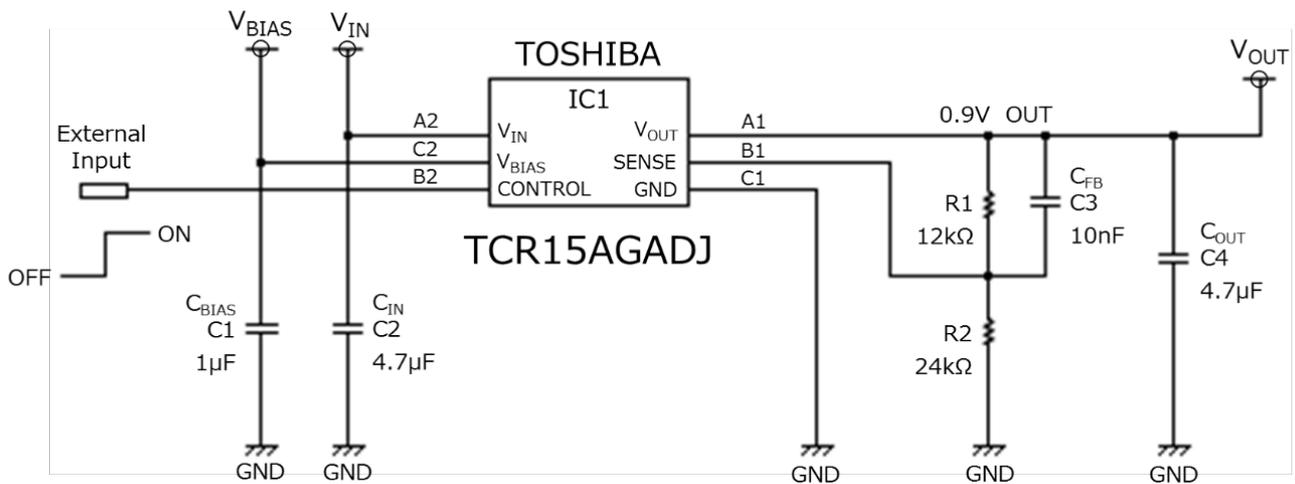
- スマートフォンの CMOS イメージセンサ及び RF 回路ブロック/モジュール用電源回路



2. 使用回路例、部品表

2.1. 使用回路例

図 2.1.1 は、LDO レギュレータ TCR15AGADJ を使用した回路例です。



V_{BIAS} 電圧条件

$$V_{OUT} \leq 1.1V \quad 2.5 \sim 5.5V$$

$$V_{OUT} > 1.1V \quad V_{OUT} + 1.4 \sim 5.5V$$

V_{IN} と V_{BIAS} の条件を満たす場合、 V_{IN} と V_{BIAS} は接続することが可能です。

図 2.1.1 LDO レギュレータ TCR15AGADJ の使用回路例

2.2. 部品表

表 2.2.1 部品表

アイテム	部品	数量	値	部品名	メーカー	説明	パッケージ名称	標準寸法 mm (inch)
1	IC1	1	—	TCR15AGADJ	TOSHIBA		WCSP6F	1.2 x 0.8
2	C1	1	1.0 μ F			セラミック、10V、 \pm 10%	—	1.0 x 0.5 (0402)
3	C2	1	4.7 μ F			セラミック、10V、 \pm 10%	—	1.6 x 0.8 (0603)
4	C3	1	10nF			セラミック、50V、 \pm 10%	—	1.0 x 0.5 (0402)
5	C4	1	4.7 μ F			セラミック、10V、 \pm 10%	—	1.6 x 0.8 (0603)
6	R1	1	選択値			セラミック、 \pm 1%	—	1.0 x 0.5 (0402)
7	R2	1	選択値			セラミック、 \pm 1%	—	1.0 x 0.5 (0402)

3. TCR15AG シリーズの特長的な機能について

CMOS プロセスを用いた LDO は、プロセスの特長を生かし、低消費電流、小型といった特徴を持っています。また、プロセスの微細化から出力素子のオン抵抗低減による入出力間電圧(ドロップアウト特性)が低く抑えられている事も特長です。バッテリー駆動機器などに LDO をご使用になる場合は、ドロップアウト特性の低い LDO を使用する事で、熱損失の低減が可能となり、稼働時間の長時間化に寄与します。

TCR15AGADJ は、通常の CMOS プロセスで得られるドロップアウト特性をさらに低減させるため、LDO の電源入力とは別にバイアス端子(V_{BIAS})を設けて電圧を供給する回路構成にしています。これにより通常の CMOS タイプ LDO よりも大幅にドロップアウトを低下させ、その結果として熱損失が抑えられることから、超小型の WCSP パッケージに搭載した製品であるにもかかわらず、1.5A の電流駆動が可能となります。この V_{BIAS} 端子は、LDO の電源入力とは独立しているため、入力電圧に依存する事の無い安定した性能が得られ、特に低電圧入力時の安定動作も可能としており、出力電圧の最小値は 0.65V を実現しています。TCR15AGADJ の特長的な V_{BIAS} 端子について次に説明します。

3.1. V_{BIAS} 端子

図 3.1.1 の通り、従来の LDO では V_{IN} から電源供給を受け、内蔵 P チャネル MOSFET のゲートをドライブすることから、低入力電圧時には内蔵 MOSFET のゲートへの電源供給が不十分となり、LDO として安定的な出力電圧を得る事が出来ませんでした。出力電圧として低電圧を必要としている場合でも、入力電圧は LDO のデータシートに記載してある入力電圧範囲の下限値以下にはできず、せつかくの低ドロップアウト特性が生かせないため、低電圧出力が必要なアプリケーションでは LDO の使用は実用的ではありませんでした。

TCR15AGADJ は、図 3.1.2 で示すように、 V_{BIAS} 端子への電源供給により、内蔵 MOSFET のゲートを駆動します。内部駆動電圧が入力電圧に依存しない事により、いくつかの利点が得られます。1 点目は、内蔵 MOSFET にオン抵抗低減に有利な Nch タイプを採用する事で、ドロップアウト電圧を小さくできることです。これにより損失の低減が可能となり大電流駆動が実現できます。2 点目は、LDO の動作が入力電圧に依存しないため、低電圧入力が可能であり、特に低電圧出力時には、最低限の損失で安定的な出力電圧が得られます。 V_{BIAS} 端子に供給する電圧による特性変化を次に説明します。

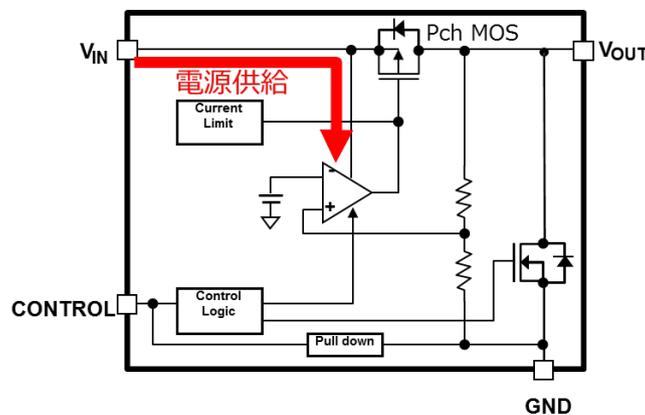


図 3.1.1 V_{BIAS} 端子無しの場合の内蔵 MOSFET のゲート電圧供給

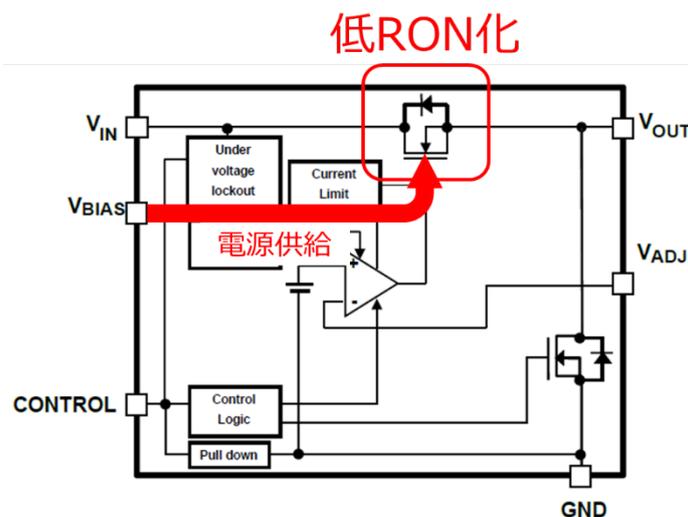


図 3.1.2 V_{BIAS} 端子有りの場合の内蔵 MOSFET のゲート電圧供給

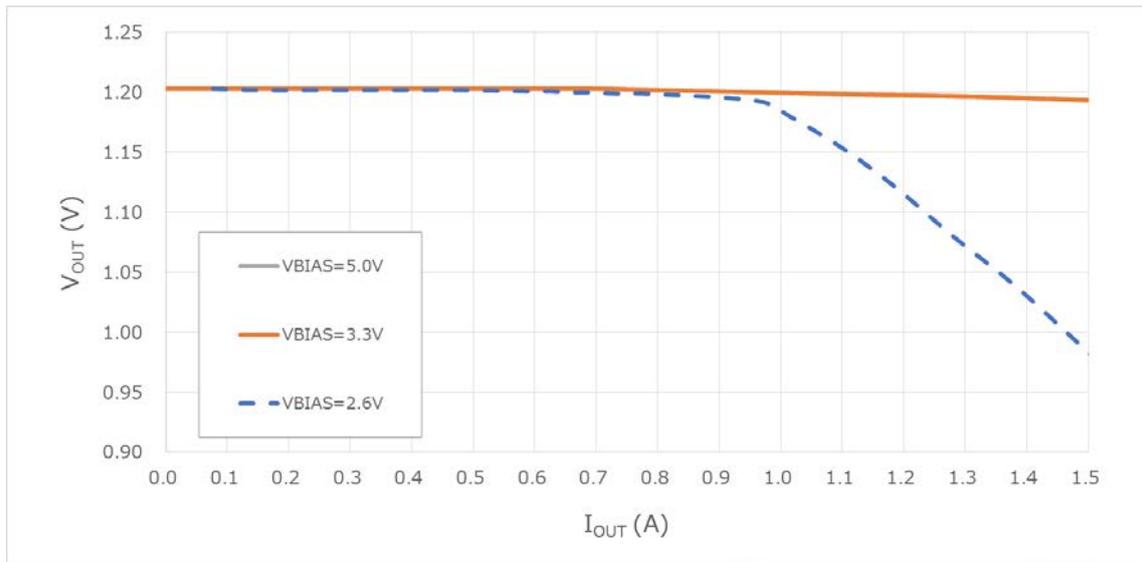


図 3.1.3 ドロップアウト電圧の V_{BIAS} 端子供給電圧依存性

図 3.1.3 は、TCR15AGADJ のドロップアウト特性を出力電流、 V_{BIAS} 端子の供給電圧依存でグラフ化したものです。図 3.1.3 から明らかなように V_{BIAS} 端子に供給する電圧を 3V 以上とする事で、1.5A まで良好なドロップアウト特性を得る事が出来ます。データシート上に記載されている V_{BIAS} 電圧の最小値は、あくまでデータシート上の測定条件における動作を保証していますので、実際にご使用になる際には注意してください。実例を図 3.1.3 で示します。破線はデータシート上に記載されている V_{BIAS} の最小値 2.6V@ $V_{OUT}=1.2V$ です。 $V_{BIAS}=3V$ の場合の実線と比較して I_{OUT} =約 0.5A くらいからドロップアウトに差が出始めます。そのため 0.5A 以上の電流を使用するアプリケーションの場合は、 V_{BIAS} 端子に供給する電圧は、3V 以上の電圧を選択すべきですが、システムの構成によっては配線の引き回しが長く複雑になりノイズの影響を受けやすくなる恐れや、 V_{BIAS} 端子に使用する電源の電力供給能力が足りなくなる、と言う設計上の懸念が生じます。配線の引き回しの影響については、図 2.1.1 の回路図にあるように 1 μ F、もしくは実機で出力波形を確認しながら、最適なコンデンサ容量を選択して使用する事で一般的には対策可能です。ただし LDO の出力電圧安定性を確保するため、ノイズの影響が無い場合でも必ず 1 μ F 以上のコンデンサを使用してください。 V_{BIAS} 端子に使用する電源の供給能力に関しては、図 3.1.4 で示すように V_{BIAS} 端子に流れるシンク電流(I_{BIAS})は最大でも 20 μ A 程度であり、一般的には電源供給能力不足による電圧低下は考慮しなくて良いでしょう。

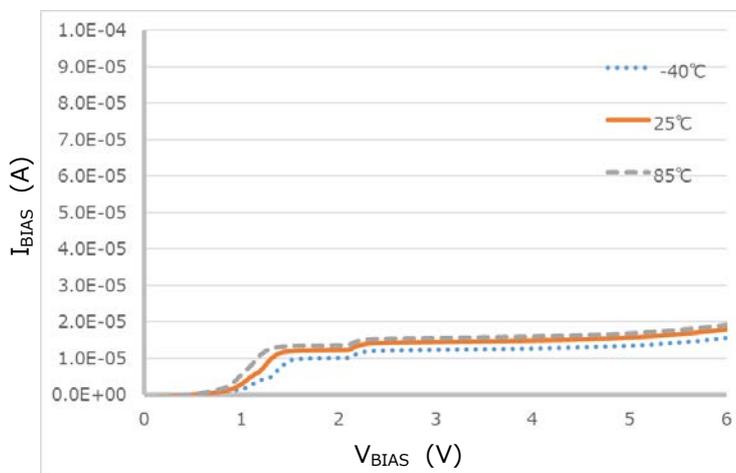


図 3.1.4 V_{BIAS} 端子のシンク電流(I_{BIAS})特性

なお V_{BIAS} 端子に使用する電源を他の負荷にも並列接続で使用する場合は、一方の負荷電流の急峻な変動の影響により、瞬時に電圧低下が起こる事も考えられます。そのような状況でも V_{BIAS} 端子に供給する電圧レベルを確保するために、 V_{BIAS} 端子には、図 2.1.1 のように $1\mu\text{F}$ 以上のコンデンサを使用して電圧の安定化を行ってください。

3.2. 高 PSRR 特性の実現と出力コンデンサの PSRR 特性への影響

TCR15AGADJ は、 V_{BIAS} 端子を採用し、入力電圧とは別電源で内蔵 MOSFET を駆動する事により、低ドロップアウト電圧特性を実現し 1.5A の大電流出力を可能とした製品です。また低ドロップアウト電圧である事を生かし、低電圧出力を低電圧入力で実現できる事から、CMOS イメージセンサ、RF 回路ブロック/モジュール等の低電圧かつ大電流を必要とするアプリケーションに最適です。これらのアプリケーションでは、電源のノイズとして負荷側に影響を与える PSRR や、高速デジタル信号処理回路で起こる急峻な電流変動に対する負荷過渡応答特性が重要視されます。図 3.2.1 は TCR15AGADJ の PSRR 特性を示したものです。

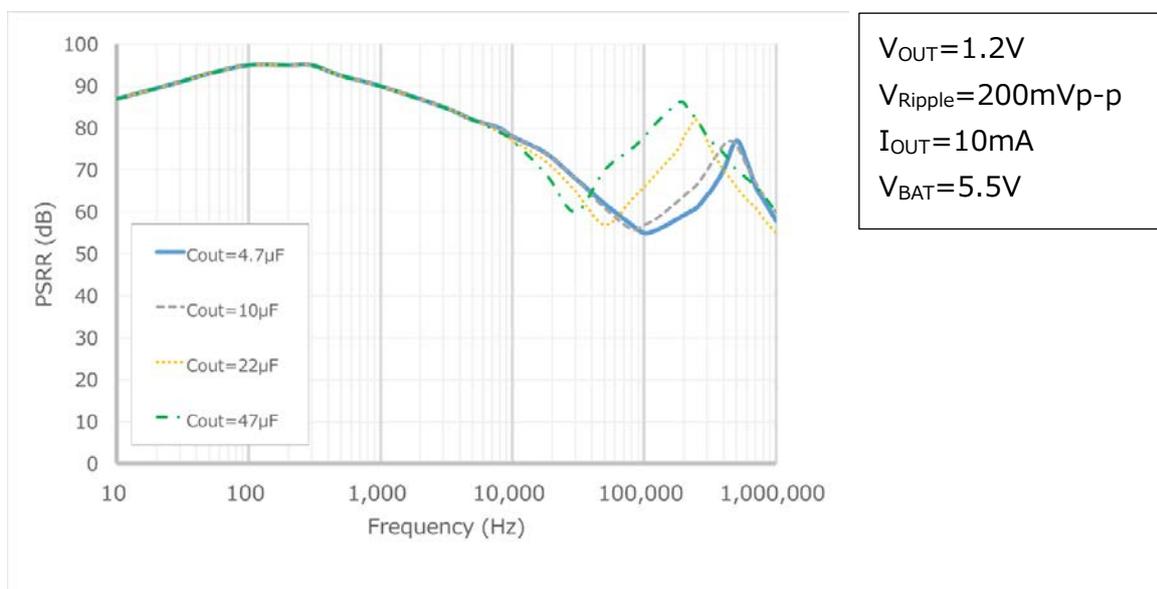


図 3.2.1 TCR15AGADJ の PSRR 周波数特性

PSRR は、LDO に入力された電圧のノイズ成分を LDO がどれだけ除去できたかを示す指標でリップル除去比とも呼ばれます。単位は dB で表され、数値が大きいほど入力電圧のノイズ除去性能が優れているという事になります。PSRR 特性は入力電圧に重畳しているノイズ成分の周波数によって変化します。TCR15AGADJ の場合、 1kHz 以下の領域では、LDO 内部のフィードバックループによる出力電圧制御が機能しており、約 90dB と非常に高い PSRR 性能を有しています。また 10kHz でも約 $75\sim 80\text{dB}$ と高い PSRR を維持しています。周波数が高くなっていくに従って、PSRR の数値は下がっていきますが、これは LDO 内部のフィードバックループで使用されているエラーアンプの周波数特性がほぼそのまま表れます。 100kHz でも推奨条件である $C_{OUT}=4.7\mu\text{F}$ の場合、約 55dB の PSRR を維持しています。TCR15AGADJ の高性能エラーアンプが機能し、PSRR 性能向上に効果が出ている事がわかります。図 3.2.1 では出力容量を変化させた場合の PSRR も記載しています。推奨条件の $C_{OUT}=4.7\mu\text{F}$ から C_{OUT} の容量値を大きくしていくと、 $C_{OUT}=4.7\mu\text{F}$ の場合と比較して低い周波数で PSRR が悪化を始めますが、 C_{OUT} の容量値を大きくした効果で、高い周波数での PSRR の改善効果が大きくなります。例えば 100kHz 時の PSRR を比較すると、 $C_{OUT}=4.7\mu\text{F}$ の場合、約 55dB ですが、 $C_{OUT}=22\mu\text{F}$ の場合、約 65dB と 10dB 程の改善効果が期待できます。

この PSRR の改善は、LDO のノイズ除去性能よりも C_{OUT} の容量値を大きくした事による効果です。さらに高い周波数領

域で PSRR が再び落ち込み始める事も含めて、実際にご使用になる C_{OUT} の容量値、その容量の周波数特性(容量だけでなく抵抗成分、L 成分も含む)や、基板の分布乗数によっても PSRR の変曲点は変化しますので、10kHz 以上の周波数で電源ノイズに影響を受けやすい負荷をご使用になる際には、実際にご使用になる基板上で、動作を確認しながら出力コンデンサ C_{OUT} の種類、容量値の選定を行う事をお奨めします。

3.3. 負荷過渡応答特性の実現

TCR15AGADJ は、 V_{BIAS} 端子を採用し、入力電圧とは別電源で内蔵 MOSFET を駆動する事により、低ドロップアウト電圧特性を実現し 1.5A の大電流出力を可能とした製品です。また低ドロップアウト電圧である事を生かし、低電圧出力を可能としています。低電圧出力の LDO を使用する負荷としては、一般的に SoC やメモリ等の高速デジタル信号処理を行うアプリケーションである事が多く、消費電流が急激な増減を繰り返す事になります。当然ながらその電源である LDO には、それらの急激な負荷電流変動に対しても、安定的に出力電圧を維持し、負荷に電源供給する事が求められます。そのため LDO 出力電流の急激な変動に対する出力電圧の変動量を規定している負荷過渡応答特性が非常に重要となります。

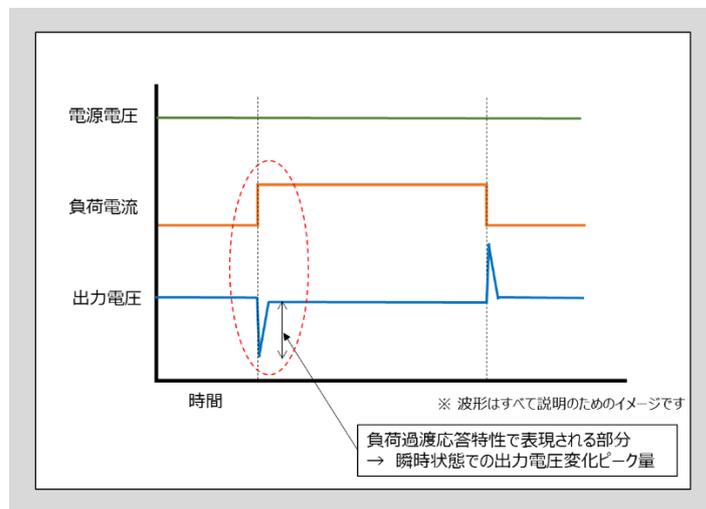


図 3.3.1 一般的な負荷過渡応答特性の例

図 3.3.1 に一般的な負荷過渡応答特性の例を示します。一般的に負荷電流の増加に伴い、出力コンデンサ C_{OUT} にチャージされている電荷の放電が始まり、その後に LDO 内部のフィードバックループによる電圧制御が開始されて、出力電圧を維持しようとします。しかし電流変動が急激に起こった場合は、 C_{OUT} にチャージされている電荷は瞬時に放電されてしまい、出力電圧の低下が始まります。この時にフィードバックループによる電圧制御のレスポンスが悪いと電圧制御開始までに時間がかかり、その間出力電圧は低下し続け、フィードバックループが電圧制御を開始するまで低下は止まりません。その後フィードバックループにより電圧は規定値に安定します。負荷過渡応答特性で問題視されるのは、この一連の動作の中で、結果的に出力電圧変化のピーク量が、負荷の要求する最低動作電圧を下回る事です。最低動作電圧を下回ると、動作停止や動作停止に至らなくても電源電圧の低下による負荷側の性能変化が起こり得ます。その場合、システム全体の動作やパフォーマンスに悪影響を与える事が考えられます。TCR15AGADJ は、このような急激な出力電流の変動に対する優れた負荷過渡応答特性を持ち、さらに低電圧出力を可能としているため、高速デジタル信号処理を行う SoC や CMOS イメージセンサのコア部(制御回路部)を安定的に動作させる電源として最適です。図 3.3.2 に TCR15AGADJ の負荷過渡応答特性の波形例を示します。

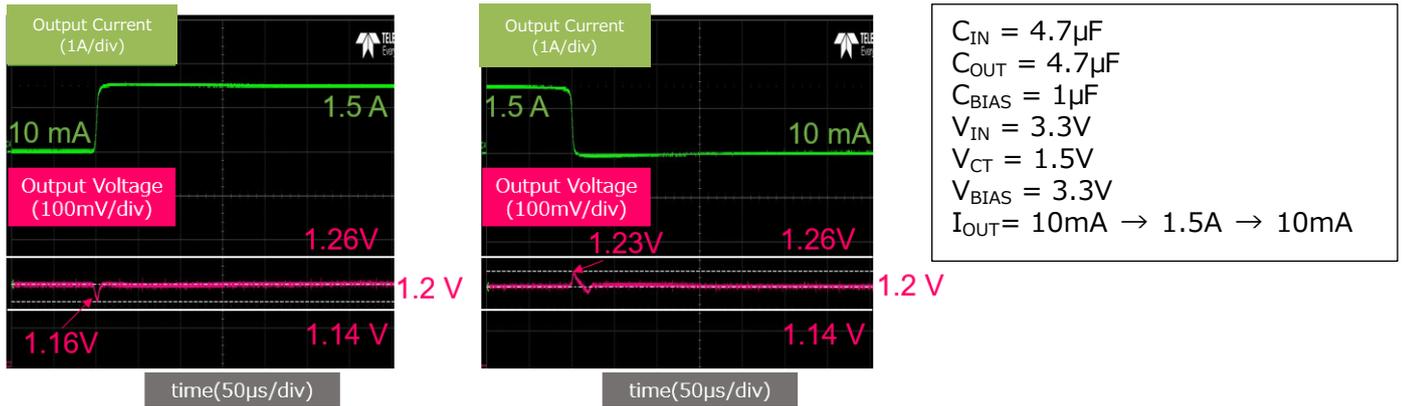


図 3.3.2 TCR15AGADJ の負荷過渡応答特性の波形例

左側の波形は、負荷電流が 10mA から 1.5A に変動した際の実出力電圧波形で、右側の波形は 1.5A から 10mA に変動した際の実出力電圧波形です。標準電圧設定値は 1.2V となっています。上記の波形例は、CMOS イメージセンサのコア部 (制御部) が、アイドル状態から動作を開始したケースや、メモリ等の高速データ通信におけるバーストモード時の消費電流変化を想定し、それ以上の厳しい電流変化条件で TCR15AGADJ の負荷過渡応答特性を測定したものです。PSRR の項でも説明したように、TCR15AGADJ は高性能エラーアンプを採用しており、図 3.3.2 に示したような厳しい出力電流の変動に対しても、安定した出力電圧維持性能を有している事がわかります。実際のシステムで起こる電流変化は、ほとんどのケースにおいて、図 3.3.2 の波形例の条件よりも小さい範囲と考えられるため、TCR15AGADJ の良好な負荷過渡応答特性は、電源にシビアなシステムにおける電源設計において、設計マージンを多くとれる事となります。

4. 出力電圧の調整

TCR15AGADJ は可変出力電圧設定回路を採用しており、R1 と R2 のふたつの外部抵抗を使用して、0.55V~3.6V の範囲で設定することができます。出力電圧は以下の式で求められます。

$$V_{OUT} = V_{ADJ} \times \left(1 + \frac{R1}{R2} \right) \quad V_{ADJ} = 0.588V \text{ (min.)} \sim 0.612V \text{ (max.)}$$

0.6V (typ.)

表 4.1 に参考抵抗値を示します。

表 4.1 参考抵抗値表

出力電圧 (標準)	R1	R2
0.6V	0Ω	Open
0.65V	2kΩ	24kΩ
0.7V	4kΩ	24kΩ
0.8V	8kΩ	24kΩ
0.9V	12kΩ	24kΩ
1.0V	16kΩ	24kΩ
1.1V	20kΩ	24kΩ
1.2V	24kΩ	24kΩ
1.3V	28kΩ	24kΩ
1.8V	48kΩ	24kΩ
2.5V	76kΩ	24kΩ
3.0V	96kΩ	24kΩ
3.3V	108kΩ	24kΩ
3.6V	120kΩ	24kΩ

実際の設計に際しては、TCR15AGADJ の V_{ADJ} 端子電圧の上下限に加えて、ご使用を予定している抵抗の精度等も加えてご検討ください。また基板上での特性確認をお願い致します。

出力電圧固定タイプの LDO は、標準値に対してデータシートの記載の精度の範囲で出力電圧の誤差が生じます。また出力電圧は、データシートに記載の測定条件における標準値、精度であり、ご使用になる際の出力電流値が大きくなると、ドロップアウト電圧分の出力電圧の低下が起こります。

それに対して、出力電圧可変タイプの LDO は、出力電圧選定の基準となる電圧に対して、外付けの分圧抵抗でお客様のご使用となる条件に特化した形で、出力電圧を調整する事ができます。例えば大電流を駆動するような電源回路にご使用になる場合には、その電流条件におけるドロップアウト電圧を加味して電圧の標準値を設定する事も可能です。その場合、低電流で動作する場合は、標準値として設定された出力電圧よりも高くなりますが、TCR15AGADJ の場合、 V_{BIAS} 端子への電源供給により、ドロップアウト電圧は全電流領域で低く抑えられていますので、出力電圧の増分は最低限に抑える事ができます。ドロップアウト電圧の電流依存性は、図 3.1.3 を参照してください。さらに外付け抵抗をダイナミックに切り替える事により、負荷に供給する電圧を、状況に応じて可変させる事もできます。例えば無線通信に使用される RF 回路の消費電流を低減するためには、電源供給の On/Off だけでなく、RF 回路の電源電圧を低く抑える事による出力低減が有効です。外付け抵抗をダイナミックに切り替えるためには、PMIC 等に内蔵されているレジスタバンクを活用する方法が考えられます。このように出力電圧可変タイプの LDO には様々なメリットがありますが、その分設計で考慮すべき点は多くなりますので、あらゆる状況を想定した検討をお願いいたします。

5. 設計に際しての注意事項

- 外付けコンデンサについて

本製品はセラミックコンデンサが使用可能ですが、種類によっては非常に大きな温度特性を持つ場合もあります。コンデンサの選定にあたっては、使用環境を十分に考慮し、選定してください。また、セラミックコンデンサの ESR は 1.0Ω 以下のものを推奨いたします。安定動作のため $4.7\mu\text{F}$ 以上の入力コンデンサ、 $1.0\mu\text{F}$ 以上のバイアスコンデンサ、 $4.7\mu\text{F}$ 以上の出力コンデンサをご使用ください。

- 実装について

IC と出力コンデンサの距離が長いと、この配線抵抗のインピーダンスや L 成分により位相補償に影響を及ぼす可能性があります。より安定した電源にするため、出力コンデンサはできるだけ IC の近くに実装し、 V_{IN} と GND パターンはできるだけ大きくして配線インピーダンスを小さくしてください。

- 許容損失について

実使用状態では予想される最大許容損失に対して、できるだけ余裕を持った基板パターン設計をしてください。また、実際のご使用の際には周囲温度、入力電圧、出力電流等のパラメータを考慮の上、最大許容損失に対して、適当なデレーティング（一般的には最大値の 70~80%）を考慮した設計をお願いします。

- 過電流保護回路、過熱保護回路について

本製品はフォールドバックタイプの過電流保護回路、過熱保護回路を内蔵しておりますが、デバイスの動作を常に絶対最大定格内に抑える事を保証するものではありません。ご使用条件によっては製品仕様や信頼性保証に影響を与える可能性があります。また、本デバイスの出力端子と GND 端子間が不完全なショートモードに陥った場合、本デバイスが破壊に至るおそれがあります。

本デバイスのご使用にあたっては、上記および当社「半導体信頼性ハンドブック」等に記載の絶対最大定格に対するデレーティングを考慮の上、いかなる場合においても絶対最大定格を超えないようご注意ください。なお、セットにおいてフェールセーフ等の十分な安全対策を施すことを推奨いたします。

- 可変電圧タイプレギュレータ

TCR15AGADJ は可変電圧タイプのレギュレータです。 V_{ADJ} 端子は出力電圧コントロール端子です。推奨使用回路及び参考抵抗値表をご確認ください。ご使用のシステムに応じて抵抗値のバラツキを考慮した上で選定をお願いします。R1 と R2 は共通インピーダンスが最小になるように実装してください。 V_{ADJ} 端子はノイズの影響を避けるため、できるだけ短い配線にしてください。

6. 製品概要

6.1. TCR15AGADJ

6.1.1. 概要

TCR15AGADJ は、CMOS プロセスを用いた超低ドロップアウト、優れた負荷過渡応答、突入電流抑制回路、コントロール端子付きシングル出力 LDO レギュレータです。

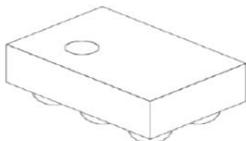
出力電圧は可変電圧タイプとなっており、0.60 V から 3.6 V まで設定可能で、出力電流は最大 1.5 A まで出力可能です。過電流保護機能、過熱保護機能、突入電流抑制機能、低電圧誤動作防止機能、オートディスチャージ機能を搭載しております。

パッケージは WCSP6F (0.8mm x 1.2mm (標準), t: 0.33mm (最大)) と超小型パッケージを採用しております。入力・出力コンデンサは小型セラミックタイプが使用可能であるため、携帯機器などの高密度実装が求められるアプリケーションに最適です。

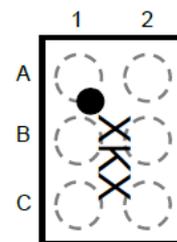
- 超小型パッケージ WCSP6F (0.8mm x 1.2mm (標準) ; t: 0.33mm (最大))
- 幅広い出力電圧に対応可能 (可変電圧タイプ $V_{OUT} = 0.6V \sim 3.6V$)
- 負荷過渡応答 $-100 / +115mV$ (標準) @ 0.01A \leftrightarrow 1.5A, $C_{OUT} = 4.7\mu F$
- 高リップル圧縮度 R.R = 95dB (標準) @1kHz
- 過電流保護機能
- 過熱保護機能
- オートディスチャージ機能
- 突入電流抑制機能
- 出力電圧ソフトスタート機能
- 低電圧誤動作防止機能 (0.5V (標準) で動作)

6.1.2. 外観と端子配置

製品外観と現品表示



Bottom View



端子接続

	1	2
A	V_{OUT}	V_{IN}
B	V_{ADJ}	CONTROL
C	GND	V_{BIAS}

図 6.1.1 TCR15AGADJ の製品外観、現品表示、端子接続

6.1.3. 内部回路ブロック図

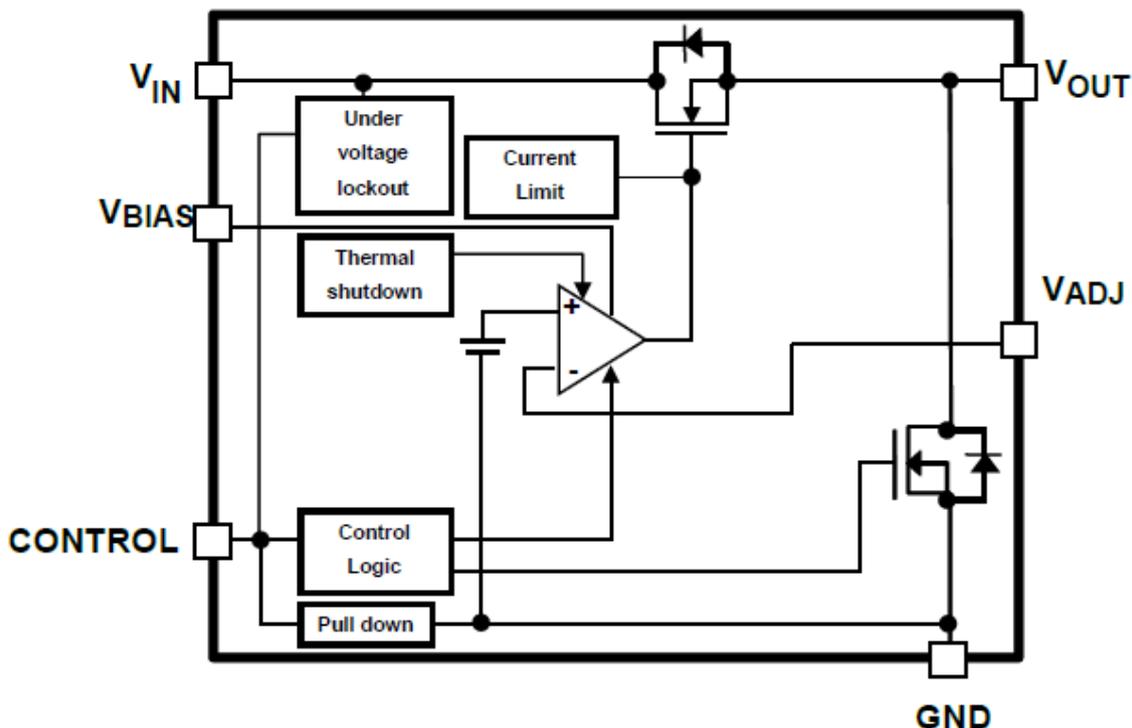


図 6.1.2 TCR15AGADJ の内部回路ブロック図

6.1.4. 端子説明

表 6.1.1 TCR15AGADJ の端子説明

ピン番号	ピン名称	機能
A1	V _{OUT}	出力端子。安定動作のため 4.7 μF 以上の出力コンデンサをご使用ください。
B1	V _{ADJ}	出力電圧調整端子。V _{ADJ} 端子はノイズの影響を避けるため、できるだけ短い配線にしてください。
A2	V _{IN}	電源入力端子。この端子の最大入力電圧は 5.5V です。安定動作のため 4.7μF 以上の入力コンデンサをご使用ください。
B2	CONTROL	出力 ON/OFF 制御端子。この端子に“High”を入力すると出力 ON になり、“Low”を入力すると出力 OFF になります。この端子は内部でプルダウン接続されています。
C1	GND	グラウンド
C2	V _{BIAS}	V _{BIAS} 電源供給端子。安定動作のためこの端子には 1.0μF 以上のバイアスコンデンサ (ESR は 1.0Ω 以下) をご使用ください。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。