

**アイソレーションアンプ
TLP7820
応用回路（電圧検出）と設計ガイド
リファレンスガイド**

RD014-RGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. 概要.....	3
1.1. ターゲットアプリケーション.....	3
2. TLP7820 の特長的な機能について.....	4
3. 応用回路例、部品表	9
3.1. 電圧検出用途応用回路例	9
3.2. 部品表	9
4. 電圧検出用途応用回路設計ガイド.....	10
4.1. 電圧検出用途応用回路における電圧検出抵抗の設計	10
4.2. テストモードに関する注意.....	10
5. シミュレーション.....	11
5.1. 基本動作	11
5.2. 測定信号にノイズを重畳した時の動作	12
5.3. フィルタ追加時の動作	14
6. 製品概要	15
6.1. 概要	15
6.2. 外観と端子配置.....	16
6.3. 内部回路ブロック図.....	16
6.4. 1 次側/2 次側電源状態の組み合わせによる出力電圧	17

1. 概要

FA市場でのACサーボや汎用インバータ、太陽光・風力発電市場のパワーコンディショナのインバータ等では、高精度・高効率動作/制御のため電流/電圧検出が必須であり、それらの特性精度/安定性・入出力絶縁性能が設計のポイントとなります。高精度の動作/制御を実現するためには、モータの相電流やバス電圧変動をモニタし、より正確にマイコンにフィードバックすることが必要となります。

TLP7820は光結合型のアイソレーションアンプで、これらの要求に応えるために、0.02%（標準）のリニアリティ精度を実現しています。また、20kV/ μ s（標準）のコモンモード過渡耐性（CMTI：Common Mode Transient Immunity）特性により、高いノイズが発生するモータ制御用途でも安定した動作を得ることができます。さらに、絶縁耐圧5000Vrms（最小）を保証しており、さまざまな産業機器用途に使用できます。

上記の特性を実現するため、TLP7820は入力側に高精度な $\Delta\Sigma$ 型AD変換回路を備えたIC、出力側にDA変換回路を備えたICを使用しています。その上で、1-2次間信号伝送にLED-フォトダイオード光伝送を適用することにより絶縁機能を備え、かつその光伝送信号をデジタルコードとすることで、高精度信号伝送を実現しています。

入力アナログ信号は、1次側 $\Delta\Sigma$ 型AD変換回路で符号化デジタルコードデータへ変換され、LEDで出力側へ光伝送されます。2次側回路では、この光信号をフォトダイオードで受信、トランスインピーダンスアンプ、デコーダ回路により復調し、DA変換回路、LPFを介して最終的にはアナログ電気信号が出力されます。

本リファレンスガイドは、TLP7820の特長な機能や特性、特にコモンモード過渡耐性、非線形特性、消費電力特性について説明すると共に、代表的な応用である電圧検出回路の設計ガイドを記載しています。TLP7820のその他機能、製品詳細については、データシートをご参照ください。

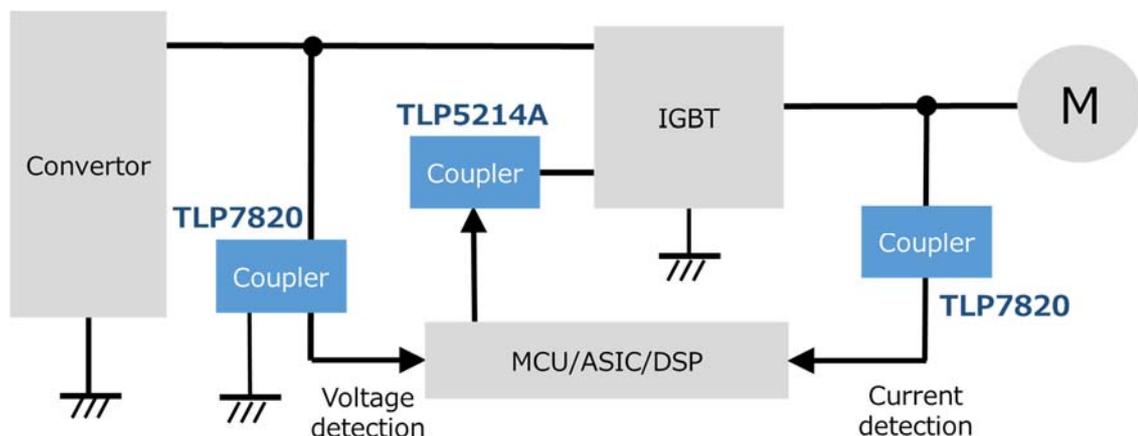
TLP7820 のデータシートダウンロードはこちらから →

[Click Here](#)

1.1. ターゲットアプリケーション

- インバータ、サーボアンプ、ロボット、工作機械、大容量電源などの産業機器用モータの電流/電圧検出
- 風力/太陽光発電インバータ、産業用蓄電池用の電流/電圧検出
- UPS、サーバ用電源、家庭用蓄電池、エアコンなどのオフィス機器や住宅設備用の電流/電圧検出

インバータでの応用例



※ IGBT ゲートドライブ用としてフォトカプラ TLP5214A をラインアップしています。

製品の詳細はこちらから →

[Click Here](#)

2. TLP7820 の特長的な機能について

● コモンモード・トランジェント除去 (CMTI) について

コモンモード（同相）ノイズは、信号、GND 両ライン双方に重畳し同じ方向に電流が流れるタイプのノイズです。独立した電源で駆動される回路間を電氣的に絶縁しながら信号伝送を行うためにフォトカプラが使用されますが、このような場合においても一方の電位が変動する場合（例えば、ノイズが発生した場合）、コモンモードノイズは発生します。このコモンモードノイズによりフォトカプラ内部の 1 次（入力側）- 2 次（出力側）間のカップリング容量に流れる変位電流があるレベルまで達すると、フォトカプラ、ひいてはシステムの誤動作の原因になります。

過渡的なコモンモードノイズによって生じる変位電流はアイソレーションアンプ内でビットエラーが生じる原因となり、ビットエラーによる誤動作は最悪の場合 IGBT の短絡不良を発生させる可能性があります。従って、このようなコモンモードノイズに対する耐量はシステムを安定動作させるために重要となります。CMTI は、このような GND 間で発生する高スループートの過渡電圧に対応する能力をあらわしており、CMTI が大きいほど、ノイズに対して強く、絶縁が必要とされるアプリケーションでの応用に適していることを意味します。

図 2.1 にコモンモード電圧 V_{CM} を印加した場合の出力波形の測定回路の例を、図 2.2 に TLP7820 にさまざまなスループートを持つコモンモード電圧 V_{CM} を印加した場合の出力波形例を示します。

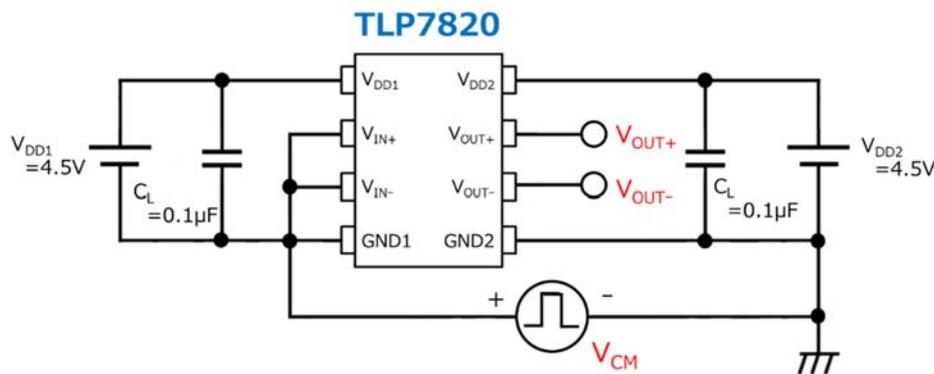


図 2.1 コモンモード電圧 V_{CM} を印加した場合の出力波形測定回路例

インバータ応用での IGBT（含むモジュール）は耐圧 600~650V 系、1200V 系が多く使用されています。電源電圧としては、600~650V 系では 400V、1200V 系では 800V が一般的です。また、スイッチングの立ち上がり t_r 、立ち下り t_f は 100ns 程度が一般的です。これらの条件から V_{CM} の dV/dt を算出すると、電源電圧 400V の場合は $dV/dt = 4kV/\mu s$ 、電源電圧 800V の場合は $dV/dt = 8kV/\mu s$ となります。図 2.2 に TLP7820 にそれぞれのスループートを持つコモンモード電圧 V_{CM} を印加した場合の出力波形の例を示します。双方の場合共に出力に大きなノイズの発生は見られませんが、TLP7820 は実用レベルで問題ない CMTI 特性を持つと言えます。

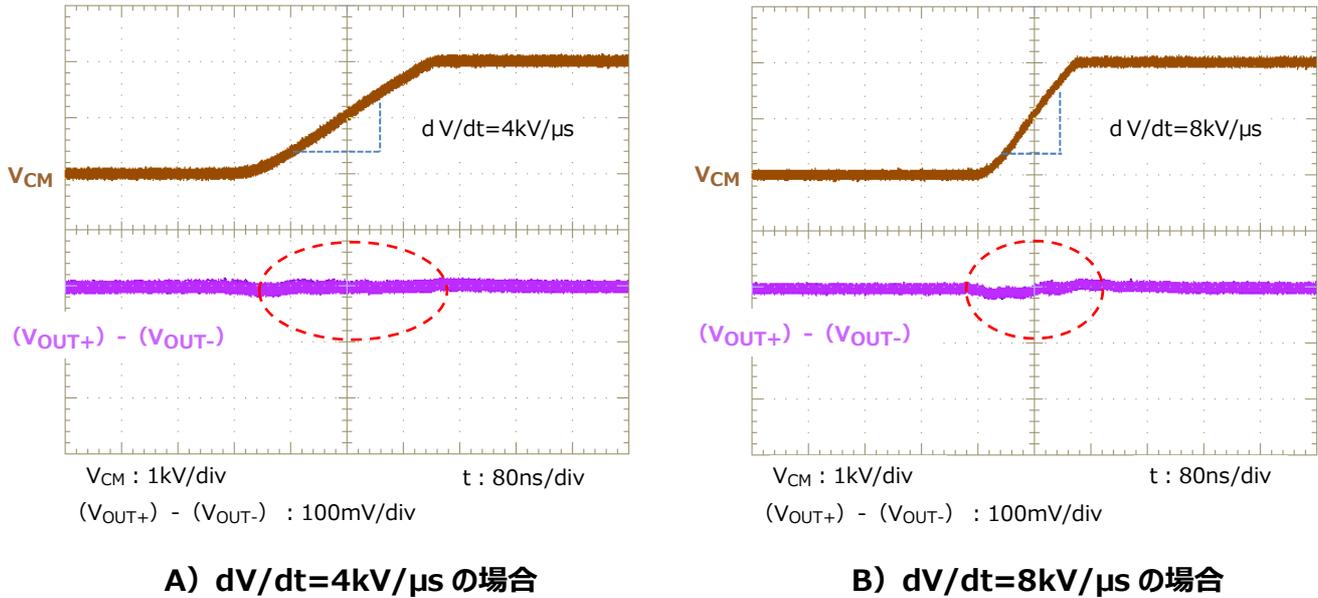


図 2.2 TLP7820 にコモンモード電圧 V_{CM} を印加した場合の出力波形例

参考として図 2.3 にコモンモード電圧 V_{CM} の dV/dt が $60kV/\mu s$ と非常に大きい場合の波形例を示します。アイソレーションアンプの出力にノイズが発生していることが確認されます。このようなノイズが更に大きくなると誤動作の原因となります。

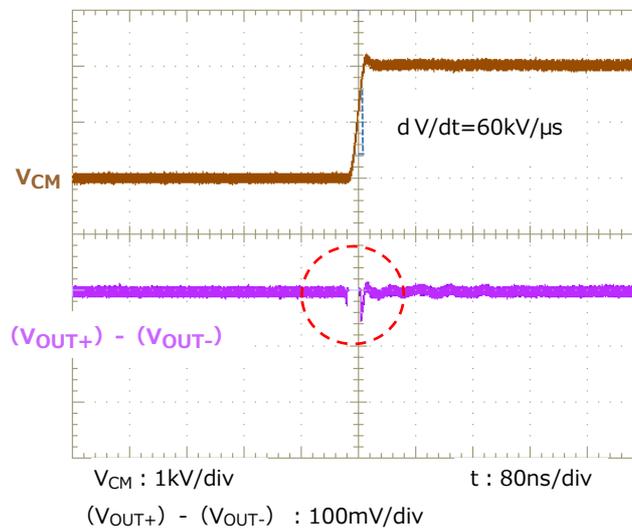


図 2.3 TLP7820 に非常に大きなスループールのコモンモード電圧 V_{CM} を印加した場合の出力波形例

● 出力のリニアリティ特性について

アイソレーションアンプを使用して電流の変動を検出し、システムにフィードバックをかける場合、アイソレーションアンプの入出力間のリニアリティが制御の精度に重要な役割を果たします。リニアリティが悪い場合、入力に応じた出力が正確に出てこない（誤差が発生）し、システムの安定度/精度を落としてしまいます。インバータの高速動作化が進んでいる状況下ではより精度の高い制御が必要であるため、誤差を可能な限り小さくすることが重要となってきています。誤差の補

正には電気回路的な方法やソフトウェアによる方法等が考えられますが、これらを用いての補正を行うことは素子特性のバラツキなどを考慮すると複雑かつ難易度が高く、実施は現実的ではありません。このため、リアリティの良いアイソレーションアンプの使用による誤差の低減が現実的な方法になります。測定回路を図2.4に示します。

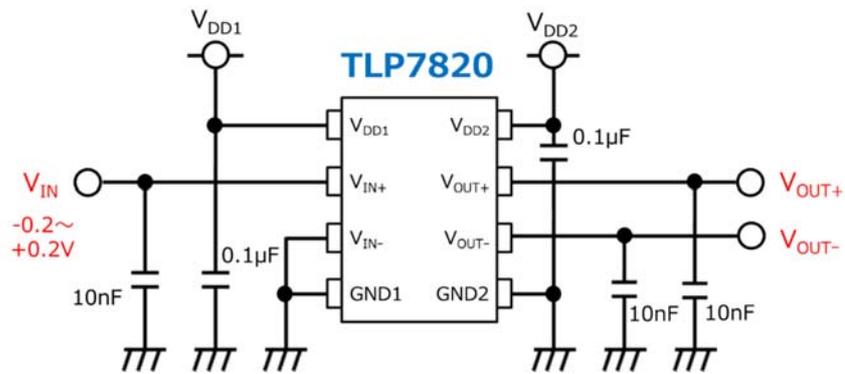


図 2.4 リニアリティ特性の測定回路例

アイソレーションアンプのリニアリティはNL₂₀₀またはNL₁₀₀というパラメータで規定されますが、NL₂₀₀の算出は以下の手順で行います。

1. 入力電圧の差 ($V_{IN+}-V_{IN-}$) と出力電圧の差 ($V_{OUT+}-V_{OUT-}$) との関係をあらわす最適直線を最小二乗法を用いて求める。
2. 最適直線に対する出力電圧の差 ($V_{OUT+}-V_{OUT-}$) の偏差を求める。
3. この偏差の最大値と最小値を求め、それらの絶対値の和 ($|dev_max|+|dev_min|$) を求める。
4. 偏差の絶対値の和の1/2 のフルスケール差動出力電圧 ($V_{OH}-V_{OL}$) に対する比率を求める。

図2.5に入力電圧に対する出力の最適直線からの偏差との関係を示します。

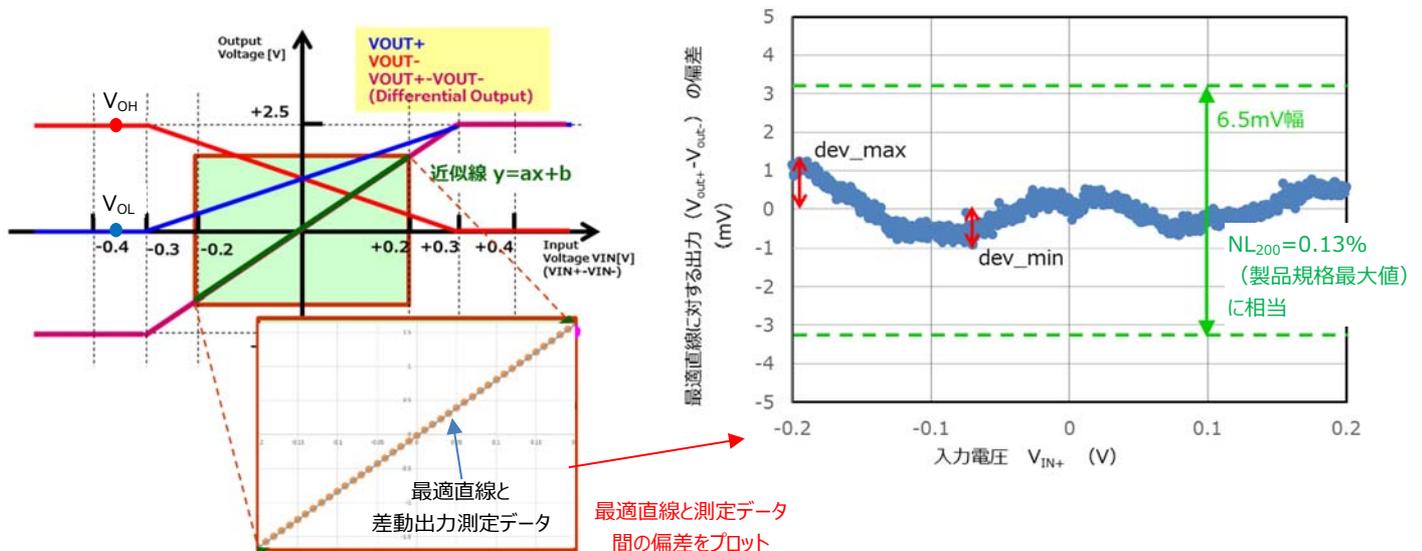


図 2.5 入力電圧 vs 出力の最適直線からの偏差との関係

NL₂₀₀の計算式は以下のようになります。

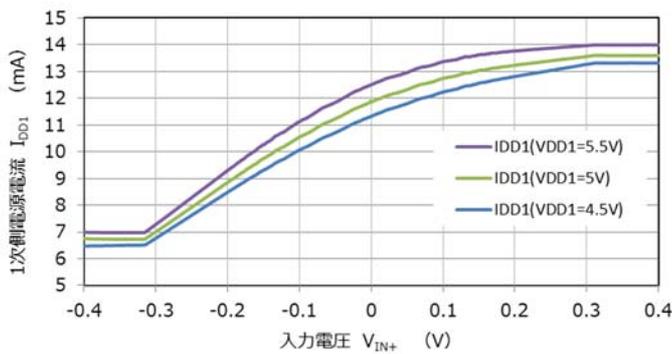
$$NL_{200}(\%) = \frac{(|dev_max| + |dev_min|)}{2} \times \frac{100}{V_{OH} - V_{OL}}$$

計算例として、図2.5の場合は、dev_max=1.3mV、dev_min=-1mV、V_{OH}-V_{OL}=2.5Vなので、

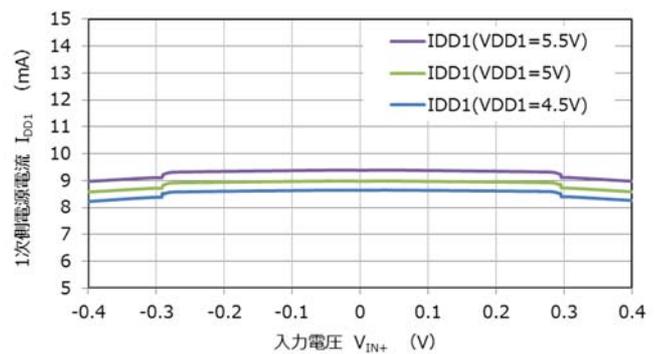
$$NL_{200} = \frac{0.0013 + 0.001}{2} \times 100 = 0.046\%$$

● 1次側電源電流について

図2.6にアイソレーションアンプの入力電圧と1次側電源電流の関係を示します。他社相当品は、入力電圧の変化に伴って1次側電源電流が変動します。TLP7820では、独自のデジタル変復調技術の導入により、入力電圧の振れ（推奨動作範囲：-0.2~+0.2V）にかかわらず1次側電源電流は9mA（標準）とほぼ一定に安定しています。これにより最大回路電流も低く抑えられ、1次側電源設計に貢献します。



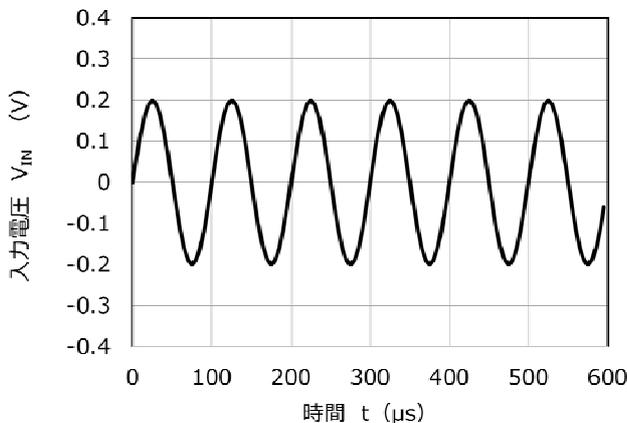
A) 他社相当品



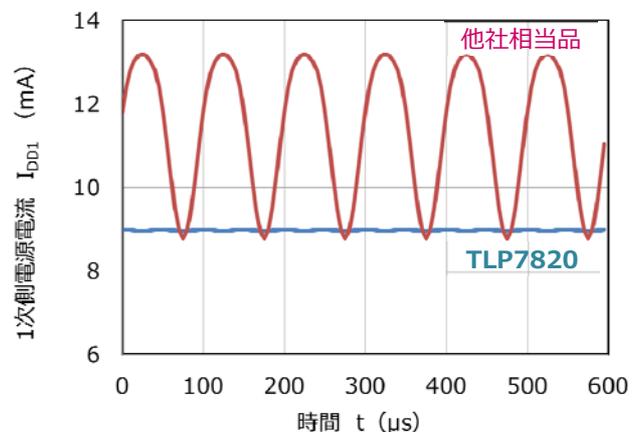
B) TLP7820

図 2.6 アイソレーションアンプの入力電圧と 1 次側電源電流の関係

図2.7は入力電圧をある周波数で変動させた場合の一次側電源電流の変化を示しています。



A) 入力電圧の変化



B) 1次側電源電流の波形

図 2.7 入力電圧が変化した場合の1次側電源電流

他社相当品では入力電圧の変化に伴って1次側電源電流が9~13mAの範囲で変動しています。これに対してTLP7820の場合は入力電圧が変化しても1次側電源電流はほぼ9mAを保ち安定しています。例えば、システム内ではアイソレーションアンプの1次側電源はブートストラップ等のフローティング電源が用いられますが、この電源に使われるコンデンサは小容量（小型）のものを使用することができ、回路の小型化を図ることができます。この特性は、電源消費電力の削減や回路の小型化に寄与しますが、システムの高速度動作が進んでいる背景下では電源の揺らぎによって発生するノイズ（EMI）による影響の抑制にも寄与します。

● パッケージの低背化について

TLP7820 は従来の DIP、SDIP、SO8 等と比較しパッケージ高さが低い SO8L パッケージを採用しています。

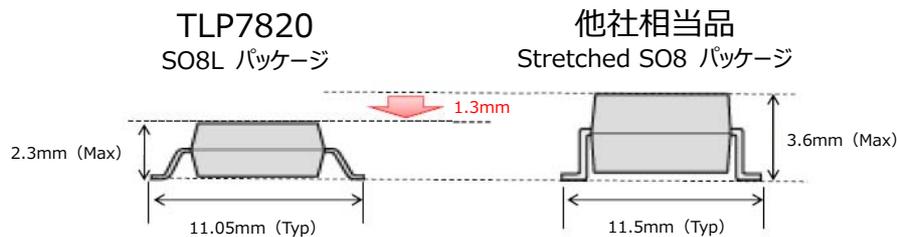


図 2.8 パッケージの比較

パッケージ高さが従来品に比べて 1.3mm 低くなっているため、基板間隔の制約で従来のパッケージでは困難であった基板裏面への実装により実装スペースを削減し、基板の小型化に寄与します。また、基板・シャーシ間距離の余裕確保にも寄与します。



3. 応用回路例、部品表

3.1. 電圧検出用途応用回路例

図 3.1 は、TLP7820 の電圧検出用途への回路例です。

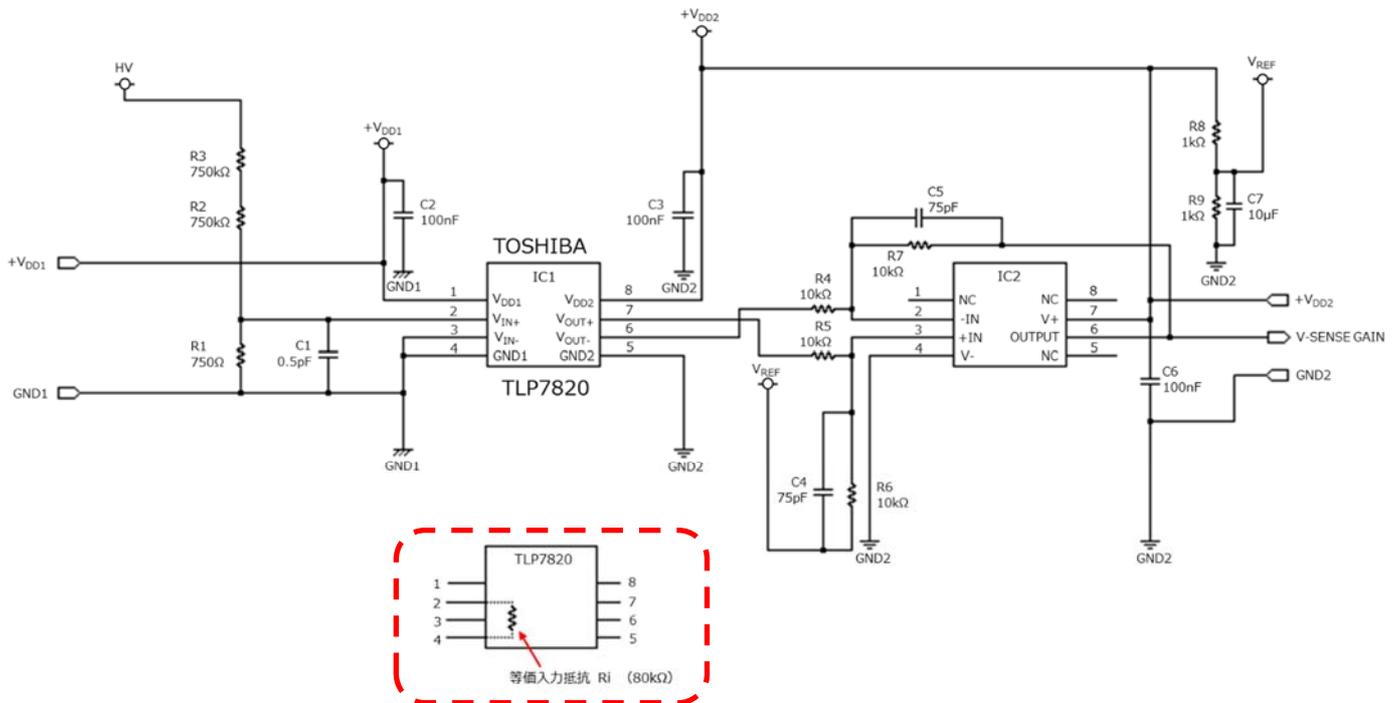


図 3.1 TLP7820 電圧検出用途応用回路例

3.2. 部品表

表 3.1 は、TLP7820 の電圧検出用途応用回路例の部品表です。

表 3.1 TLP7820 電圧検出用途応用回路例の部品表

アイテム	部品	数量	値	部品名	メーカ	説明	パッケージ名称	標準寸法 mm (inch)
1	IC1	1	—	TLP7820	TOSHIBA		SO8L	11.05 × 5.85 (inch)
2	IC2	1	—	OPA237UA	TI		SOIC	6.0 × 4.9
3	R1	1	750Ω			0.25W, ±5%	3216	3.2 × 1.6 (1206)
4	R2	1	750kΩ			800V, 0.25W, ±0.5%	6331	6.3 × 3.1 (2512)
5	R3	1	750kΩ			800V, 0.25W, ±0.5%	6331	6.3 × 3.1 (2512)
6	R4, R5, R6, R7	4	10kΩ			0.25W, ±0.5%	2012	2.0 × 1.25 (0805)
7	R8, R9	2	1kΩ			0.25W, ±0.5%	2012	2.0 × 1.25 (0805)
8	C1	1	0.5pF			セラミック, 50V, ±10%	1005	1.0 × 0.5 (0402)
9	C2, C3, C6	3	100nF			セラミック, 25V, ±10%	2012	2.0 × 1.25 (0805)
10	C4, C5	2	75pF			セラミック, 100V, ±5%	1608	1.6 × 0.8 (0603)
11	C7	1	10μF			セラミック, 16V, ±10%	2012	2.0 × 1.25 (0805)

4. 電圧検出用途応用回路設計ガイド

4.1. 電圧検出用途応用回路における電圧検出抵抗の設計

電圧検出用途では図3.1のR1+R2+R3に印加される電圧を検出します。アイソレーションアンプの入力電圧範囲に比べて十分大きい電圧値であっても、抵抗分圧器にて分圧することで電圧検出が可能となります。電圧検出誤差はR1、R2、R3の抵抗値公差とアイソレーションアンプの2ピン-GND間の等価入力抵抗 R_i （80k Ω ）による誤差によって決まります。以下、アイソレーションアンプ内部の等価入力抵抗 R_i による電圧検出誤差について説明します。

設計例1) 抵抗分圧部の設計：検出誤差を0.5%以内としたい場合

アイソレーションアンプの入力抵抗 R_i ：80k Ω

$$R1:R1 // R_i = R1:(R1 \times 80k\Omega) / (R1 + 80k\Omega) = 1:0.995$$

$$0.995 = 80k\Omega / (R1 + 80k\Omega)$$

$$0.995 \times R1 + 0.995 \times 80k\Omega = 80k\Omega \quad \therefore R1 \approx 402\Omega$$

E24系列から抵抗値を選択すると、R1=390 Ω となります。

印加電圧を400V、検出電圧を200mVとした場合、

$$400V : 200mV = (R2 + R3) + 390\Omega : 390\Omega$$

$$200mV \times (R2 + R3) + 200mV \times 390\Omega = 400V \times 390\Omega \quad \therefore R2 + R3 \approx 780k\Omega$$

E24系列から抵抗値を選択すると、R2=390k Ω 、R3=390k Ω となります。

※ 抵抗の沿面距離確保のため、R2とR3を直列に接続して使用しています。

設計例2) 抵抗分圧部の設計：検出誤差を1%以内としたい場合

アイソレーションアンプの入力抵抗 R_i ：80k Ω

$$R1:R1 // R_i = R1:(R1 \times 80k\Omega) / (R1 + 80k\Omega) = 1:0.99$$

$$0.99 = 80k\Omega / (R1 + 80k\Omega)$$

$$0.99 \times R1 + 0.99 \times 80k\Omega = 80k\Omega \quad \therefore R1 \approx 808\Omega$$

E24系列から抵抗値を選択すると、R1=750 Ω となります。

印加電圧を400V、検出電圧を200mVとした場合、

$$400V : 200mV = (R2 + R3) + 750\Omega : 750\Omega$$

$$200mV \times (R2 + R3) + 200mV \times 750\Omega = 400V \times 750\Omega \quad \therefore R2 + R3 \approx 1.5M\Omega$$

E24系列から抵抗値を選択すると、R2=750k Ω 、R3=750k Ω となります。

※ 抵抗の沿面距離確保のため、R2とR3を直列に接続して使用しています。

実際の電圧検出誤差は、上記誤差に加えR1、R2、R3の抵抗値公差も考慮してください。

4.2. テストモードに関する注意

V_{IN+} もしくは V_{IN-} 端子が $V_{DD1}-2V$ （例： V_{DD1} が5Vの場合5V-2V=3V）以上になるとテストモード[※]が動作します。このような設定では使用しないでください。

※ 補足説明：TLP7820テストモード

TLP7820では、クロック、エンコーダ、デコーダ回路、LEDチップ動作確認のためのテストモード機能を付加しています。こ

れにより、製品出荷検査時に仕様特性項目のみならず、内部信号の動作マージンが十分であることを確認し、品質向上に努めています。

5. シミュレーション

5.1. 基本動作

TLP7820 の基本動作を回路シミュレーションで確認します。図 5.1 にシミュレーション回路を示します。シミュレーションは以下の条件で実施します。

■条件

- ・IC1 の V_{DD1} に 5V を印加
- ・IC1 の V_{DD2} 、IC2 の $V+$ に 3.3V を印加
- ・ V_{in} に以下信号を入力

V_{in1} : 測定信号 (0.2Vp-p、10kHz の正弦波)

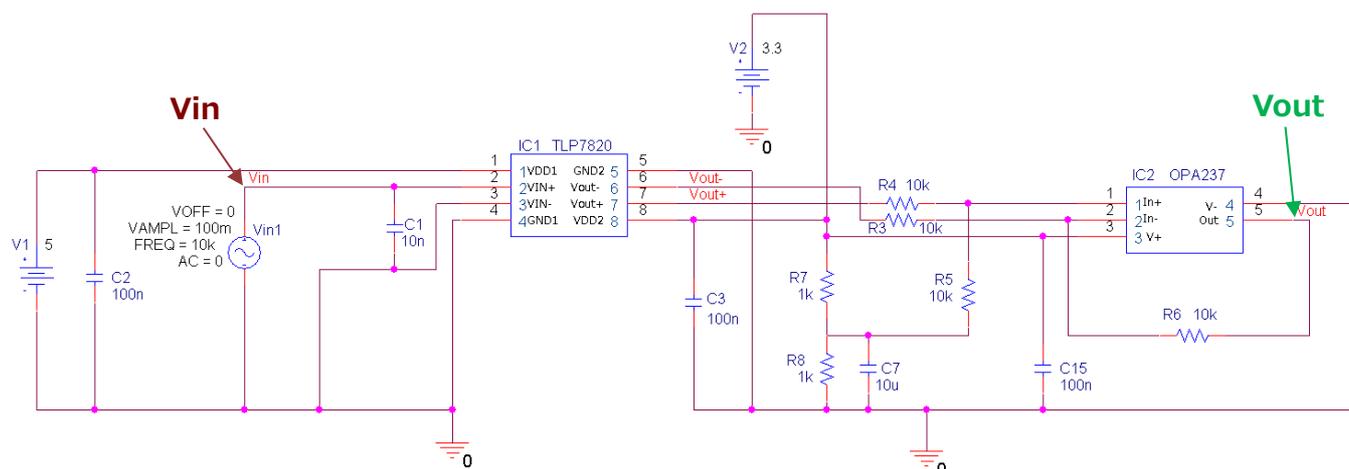


図 5.1 基本動作のシミュレーション回路

図 5.2 はシミュレーション結果です。出力波形は 1.64Vp-p の正弦波（10kHz）で、入力信号 0.2Vp-p の正弦波（10kHz）の 8.2 倍です。アイソレーションアンプのゲインは 8.2 倍（標準）と一致しており、シミュレーションが正しく動作していることがわかります。

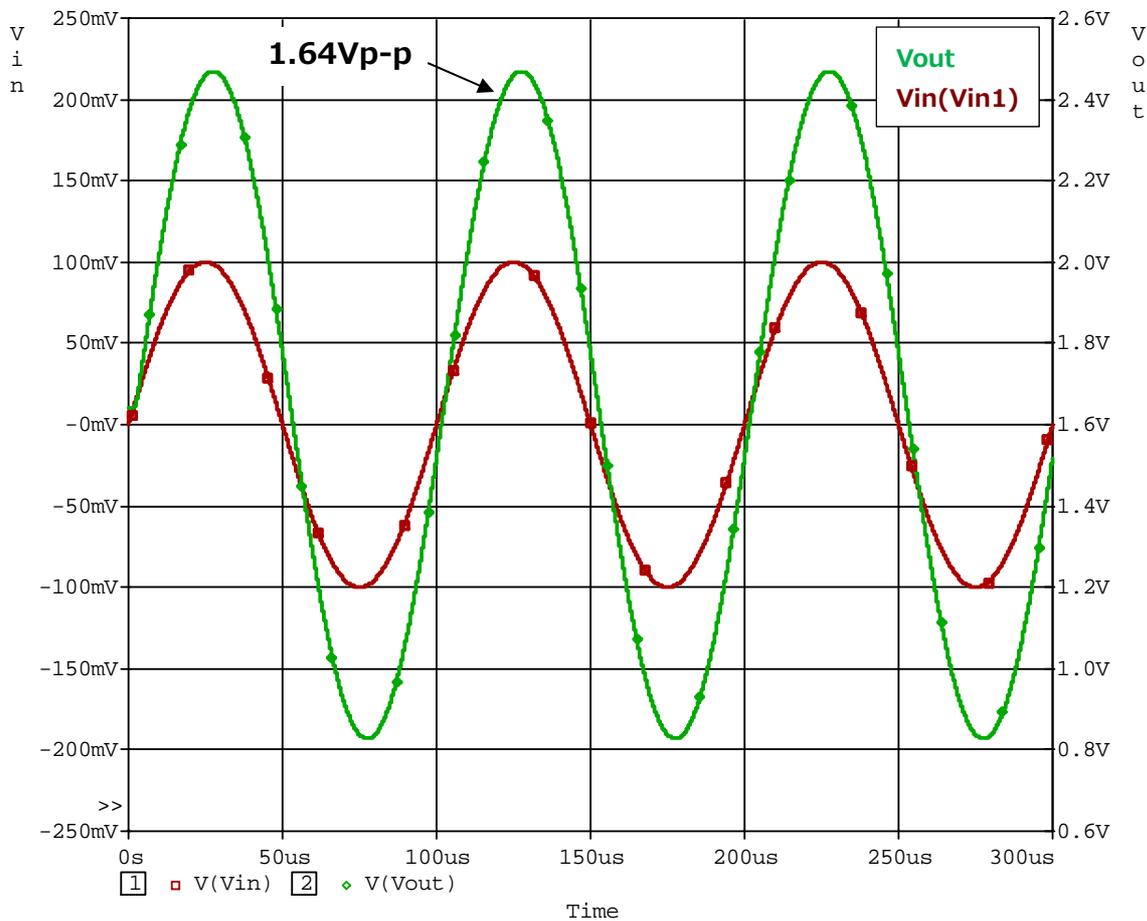


図 5.2 シミュレーション結果

5.2. 測定信号にノイズを重畳した時の動作

測定信号 V_{in1} にノイズ信号（100mVp-p、500kHz の正弦波）を重畳した波形を入力し、シミュレーションを実施します。その他の条件は同じです。図 5.3 にシミュレーション回路を示します。

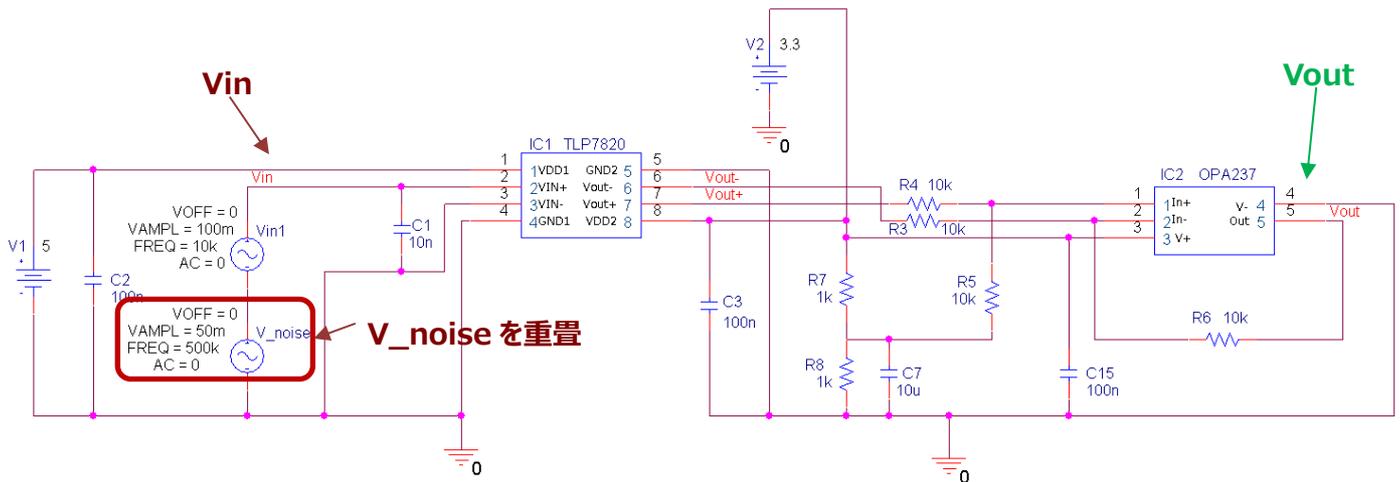


図 5.3 ノイズを重畳した場合のシミュレーション回路

図 5.4 はシミュレーション結果です。出力波形がノイズの影響を受けて正しい測定ができないことがわかります。

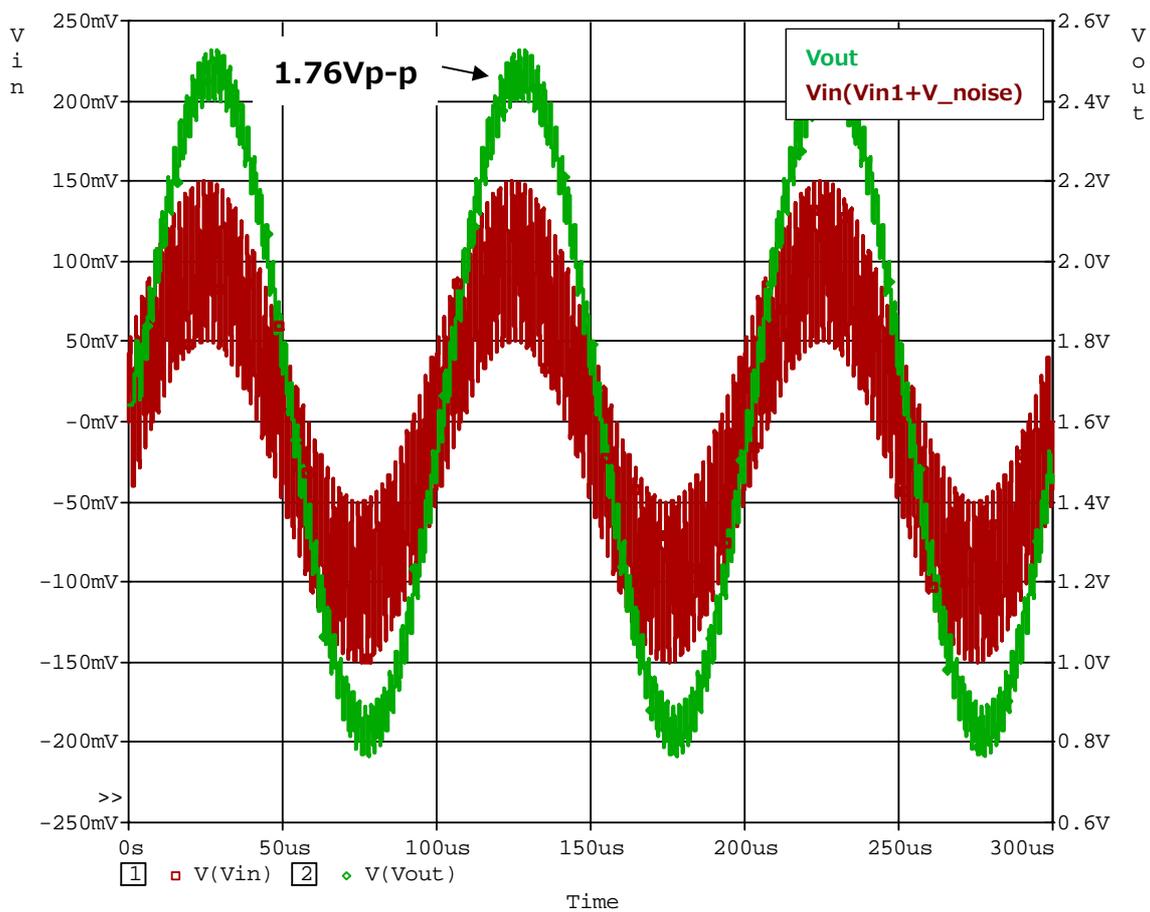


図 5.4 ノイズを重畳した場合のシミュレーション波形

5.3. フィルタ追加時の動作

測定信号Vin1にノイズ信号（100mVp-p、1MHzの正弦波）を重畳した波形を入力し、かつ入力にフィルタを追加した際のシミュレーションを実施します。追加するフィルタは以下の通りです。

1次側入力ライン：アンチエイリアスローパスフィルタ

設計周波数：230kHz、入力端子バイパスコンデンサ C1 = 0.01μF、

R1 = 68Ω、R2 = 68Ω

2次側出力ライン：ノイズフィルタ

設計周波数：230kHz、振幅調整ゲイン 0dB、入力シリアズ抵抗10kΩ

C4、C5 = 68pF

図5.5にシミュレーション回路を示します。

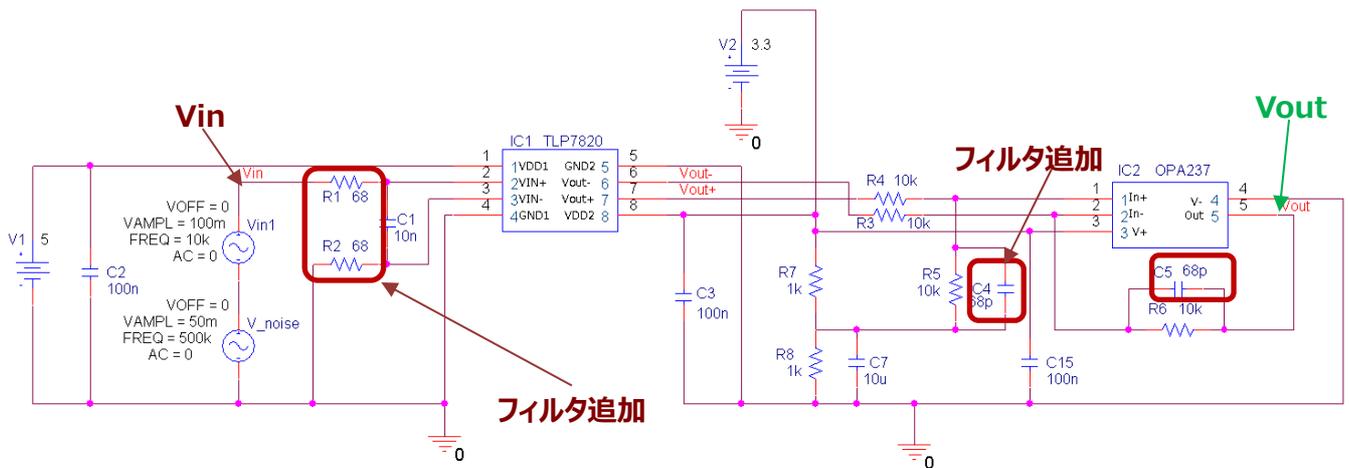


図 5.5 フィルタを追加したシミュレーション回路

図 5.6 はシミュレーション結果です。フィルタを追加したことで、出力波形からノイズが除去されていることが確認できます。また、出力波形は 1.64Vp-p の正弦波（10kHz）で、入力信号 0.2Vp-p の正弦波（10kHz）の 8.2 倍です。アイソレーションアンプのゲインは 8.2 倍（標準）と一致しており、シミュレーションが正しく動作していることがわかります。

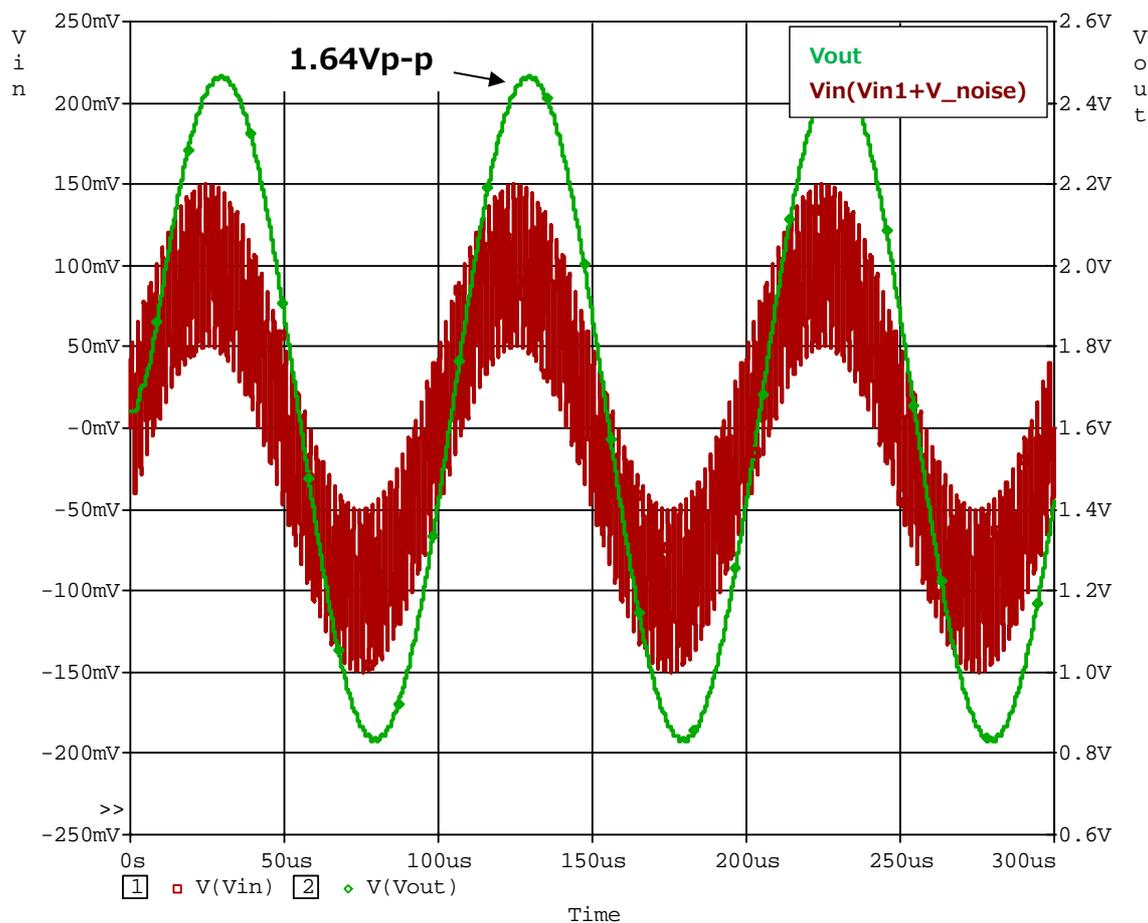


図 5.6 フィルタを追加した場合のシミュレーション波形

6. 製品概要

6.1. 概要

TLP7820は、入力側に高精度な $\Delta\Sigma$ 型AD変換回路を備えたIC、出力側にDA変換回路を備えたICを用いた光結合型アイソレーションアンプです。

- 推奨電源電圧：入力側 4.5~5.5V、出力側 3.0~5.5 V
- 推奨動作温度範囲：-40~+105℃
- コモンモード過渡耐性：15 kV/ μ s（最小）
- 消費電力が少ない：入力供給電流 8.6mA（標準）、出力供給電流 6.2mA（標準）
- 薄型パッケージ（SO8L）採用により、PCB裏面への実装が可能
- 出力ノンリニアリティ特性がよい
 - NL₂₀₀ = 0.02%（標準） @Vin+ = -200mV~+200mV
 - NL₁₀₀ = 0.015%（標準） @Vin+ = -100mV~+100mV
- 温度特性がよい
 - 入力オフセット電圧周囲温度ドリフト：2 μ V/℃（標準）

ゲイン周囲温度ドリフト：0.00012 V/V/°C（標準）

出力非線形性周囲温度ドリフト：0.00007 %/°C（標準）

安全規格

UL認定品 UL1577、ファイルNo.E67349

cUL認定品 CSA Component Acceptance Service No.5A ファイルNo.E67349

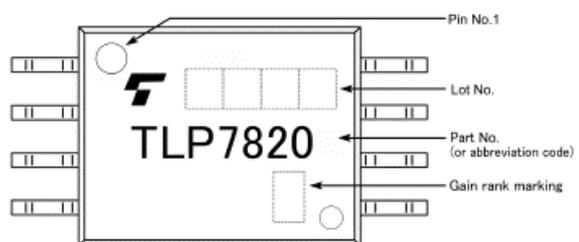
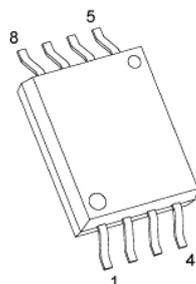
VDE認定品 EN60747-5-5、EN60065、EN60950-1、EN62368-1（注1）

CQC認定品 GB4943.1, GB8898

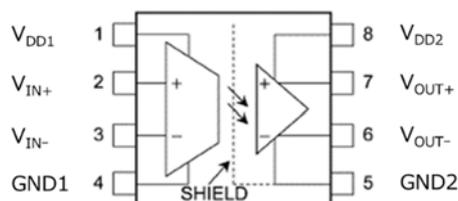
注1: VDE認定品を採用する場合は“オプション（D4）品”をご指定ください。

6.2. 外観と端子配置

製品外観と現品表示



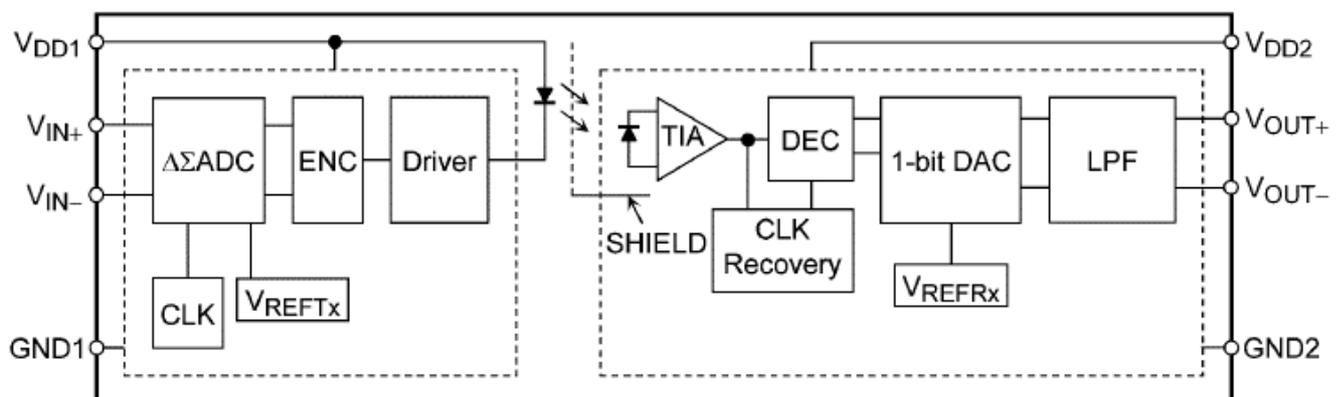
端子接続



端子番号	記号	機能
1	V _{DD1}	電源電圧 (入力側)
2	V _{IN+}	正入力
3	V _{IN-}	負入力
4	GND1	入力側グランド
5	GND2	出力側グランド
6	V _{OUT-}	負出力
7	V _{OUT+}	正出力
8	V _{DD2}	電源電圧 (出力側)

図 6.1 TLP7820 の製品外観、現品表示、端子接続

6.3. 内部回路ブロック図



注：1ピンと4ピンの間と5ピンと8ピンの間にバイパス用のコンデンサ0.1μFを付ける必要があります。

図 6.2 TLP7820 の内部回路のブロック図

6.4. 1次側/2次側電源状態の組み合わせによる出力電圧

表 6.1 に 1 次側・2 次側電源状態の組合せによる出力状態を示します。

表 6.1 電源状態の組み合わせによる出力

■ V_{OUT+} 出力

		1次側電源 V_{DD1}	
		ON	OFF
2次側電源 V_{DD2}	ON	$V_{IN} \times \text{Gain}/2 + 1.25 \text{ (V)}$	GND
	OFF	GND	GND

■ V_{OUT-} 出力

		1次側電源 V_{DD1}	
		ON	OFF
2次側電源 V_{DD2}	ON	$V_{IN} \times \text{Gain}/2 + 1.25 \text{ (V)}$	+2.5V
	OFF	GND	GND

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。

End of Document