

LED 照明用 100 W 電源

デザインガイド

RD034-DGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
1.1. 搭載パワーMOSFET	3
2. 回路設計	5
2.1. ACライン回路設計	5
2.2. パワーファクターコレクション (PFC) 回路設計	6
2.3. 定電流回路設計	13

1. はじめに

本デザインガイドは LED 照明用 100 W 電源（以下、本電源）の各部回路、レイアウトの設計方法を記載したドキュメントです。本電源の仕様、使用方法、特性データはリファレンスガイドを参照してください。

なお、回路図に部品番号を記載していても、部品表で「Not Mounted」となっているものは PCB に実装しておりません。回路設計時の定数値調整用として PCB に実装場所を設けています。

1.1. 搭載パワー-MOSFET

本電源は商業施設など家庭用照明と比べ大光量でより大きな電力が必要となる照明器具への応用を想定しています。このような照明器具は電源ユニットがランプから独立した構成となるのが一般的であり、家庭用照明のようにランプ内に組み込むために電源ユニットを薄くする必要はありませんが、放熱のためヒートシンクを装着する必要があります。そこで今回は、ヒートシンク実装時の利便性を考慮し絶縁シートなどが不要で直接ヒートシンクが実装可能な自立型絶縁パッケージ品を選択しました。

本電源は PFC 回路とフライバック回路で構成され、入力された AC 電圧を DC390 V（設計値）に昇圧した後、フライバック回路で DC1.04 A の定電流を出力します。PFC 回路、フライバック回路それぞれに採用している MOSFET の選定理由を説明します。

・PFC 回路向け MOSFET

PFC 出力電圧は 390 V であり、基板や配線のインダクタンス成分の影響により発生するスイッチング時のサージ電圧と MOSFET の最大定格電圧に対するデレーティングを考慮し、最大定格 600 V の素子を選定します。

MOSFET で発生する損失はオン抵抗に起因する定常損失とスイッチング動作で発生するスイッチング損失があり、定常損失は MOSFET のオン抵抗と電流に依存します。一般的にオン抵抗が低い MOSFET を選択した場合、定常損失は低減できますが、スイッチング損失は大きくなるトレードオフ関係にあります。

本電源で PFC 回路の入力電流が最大になるのは、入力電圧が動作範囲内で最小の AC90 V、かつ出力電力が最大の 100 W となる時です。その時の入力電流（実効値）は約 1.34 A となるため、今回はスイッチング損失の低減を重視してオン抵抗が 0.29 Ω（最大）である TK290A60Y を採用しました。

・フライバック回路向け MOSFET

PFC 出力電圧 390 V がフライバック回路の入力電圧です。この 390 V に 100 V 程度のフライバック電圧が加わった電圧が MOSFET に印加されます。基板や配線のインダクタンス成分の影響により発生するスイッチング時のサージ電圧と MOSFET の最大定格電圧に対するデレーティングを考慮し、最大定格 650 V の素子を選定します。フライバック回路の入力電流が最大となるのは、出力電力が最大の 100 W となる時です。その時の入力電流は 0.3 A 程度であり、PFC 回路同様今回はスイッチング損失の低減を重視してオン抵抗が 0.29 Ω（最大）である TK290A65Y を採用しました。

TK290A60Y

PFC 回路に搭載

$V_{DSS} = 600 \text{ V}$ 、 $R_{DS(ON)}$ (最大) = $0.29 \Omega @ V_{GS} = 10 \text{ V}$ 、TO-220SIS パッケージ (TO-220 絶縁パッケージ)
スーパージャンクション構造を採用し、高耐圧と低オン抵抗の両立を実現。

TK290A65Y

フライバック回路に搭載

$V_{DSS} = 650 \text{ V}$ 、 $R_{DS(ON)}$ (最大) = $0.29 \Omega @ V_{GS} = 10 \text{ V}$ 、TO-220SIS パッケージ (TO-220 絶縁パッケージ)
スーパージャンクション構造を採用し、高耐圧と低オン抵抗の両立を実現。

今回は絶縁パッケージ品を選択しましたが、放熱性能を重視し非絶縁パッケージを使用することも可能です。非絶縁パッケージをヒートシンクに実装する際には、ヒートシンクと素子間に絶縁シートなどを挿入し電氣的に絶縁する必要があります。ヒートシンク実装に関しては以下のアプリケーションノートもご参照ください。

MOSFETのヒートシンク実装に関するアプリケーションノートはこちらから →

[Click Here](#)

当社では、AC-DC コンバーターの PFC や一次側スイッチに適した高耐圧のスーパージャンクション構造 DTMOS シリーズを製品化しています。出力電力など電源仕様に応じて最適なオン抵抗の製品が選択可能です。また、本電源で使用した自立型絶縁パッケージ品以外に、面実装型、自立型非絶縁パッケージ品も用意しておりますので、お客様の仕様に合わせた高さの電源ユニットを設計することが可能です。今回のようなアプリケーションに最適な最大定格電圧 (V_{DSS}) 600 V と 650 V のラインアップを示します。

最大定格電圧600 V DTMOSシリーズの製品ラインアップはこちらから →

[Click Here](#)

最大定格電圧650 V DTMOSシリーズの製品ラインアップはこちらから →

[Click Here](#)

2. 回路設計

本電源の回路設計のポイントを記載します。

2.1. AC ライン回路設計

図 2.1 に AC ライン回路を示し、基本的な設計方法を説明します。

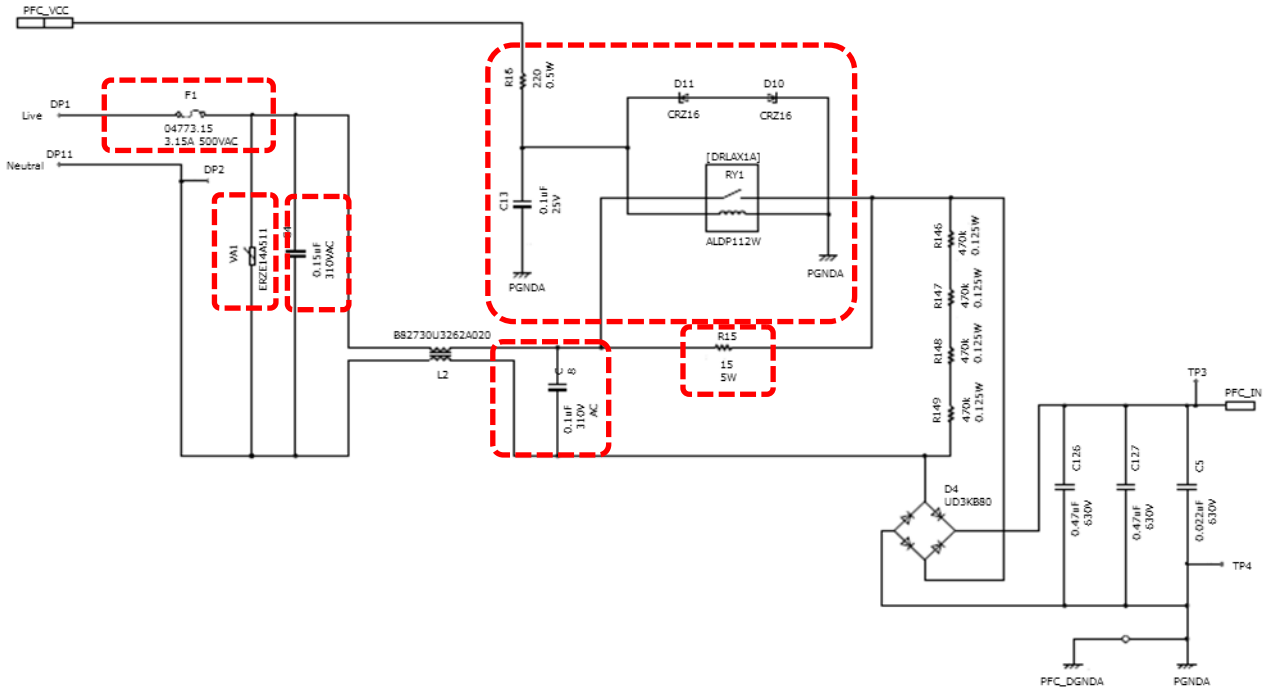


図 2.1 AC ライン回路

ヒューズ

AC ラインに過大電流が流れた時に AC ラインを遮断するため、ヒューズ (F1) を用います。AC ライン電流実効値 (max) からヒューズを選定します。以下の式で AC ライン電流実効値 (max) を算出します。

$$\text{AC ライン電流実効値 (max)} = \text{最大電力} / \text{電源効率} / \text{力率} / \text{AC ライン電圧実効値 (min)}$$

本電源の出力仕様は 100 W 出力です。PFC の電源効率は AC ライン電圧が低いと低下するため、AC ライン電圧実効値 (min) を 100 V 系最小値の 90 V にして AC ライン電流実効値 (max) を算出します。

入力電圧 (min 実効値) = 90 V、最大電力 = 100 W、PFC 電源効率 (η_1) = 93 %、フライバック電源効率 (η_2) = 90 %、力率 = 0.99 とすると、本電源の AC ライン最大電流値 (実効値) は、約 1.34 A です。本電源はマージンを加え、3.15 A のヒューズを用います。ヒューズ選定時は、上記最大電流に加え、AC 電源投入時の突入電流、対応すべき安全規格を取得した製品であるかなども考慮する必要があります。

バリスター

AC ラインに誘導雷などによるサージ電圧が印加された時に回路を保護するため、セラミックバリスター (RV1) を用います。AC ラインの電圧値でバリスターを選定します。本電源の AC ライン電圧最大値は実効値で 264 V、瞬時値で 373 V のため、マージンを加え最大許容回路電圧 320 V (AC 実効値)、バリスター電圧 510 V のバリスターを用います。

最大許容回路電圧やバリスター電圧だけでなく、サージ電流耐量、エネルギー耐量等を考慮し選定してください。また、バリスターの故障モードはショートモードが多いため、バリスターの前段（ACラインの入力側）へヒューズを挿入します。

Xコンデンサー放電抵抗

Xコンデンサー（Cx）放電用に抵抗 Rdis（R146-R149）を用います。安全規格を満たすように抵抗値を設定します。例えばシステムが対応すべき安全規格が AC プラグ抜去後 t 秒以内に安全電圧（Vsafe）以下であることを要求する場合、AC ライン電圧がピークの時に AC プラグが抜去されても規格を満足するには、以下の式を満足する放電抵抗値を設定します。

$$R_{dis} < \frac{t}{C_x \times \ln\left(\frac{V_{inAC} \times \sqrt{2}}{V_{safe}}\right)}$$

Cx が 0.3 μF、VinAC が最大の 264 V、Vsafe が 60 V、t が 2 秒のときの Rdis は 3.6 MΩ 以下となります。容量や抵抗値のばらつき、設計マージンを考慮して Rdis を 1.88 MΩ（R146-R149 は 470 kΩ）とします。また、抵抗の口は以下のとおりとなります。

$$R_{loss} = \frac{V_{inAC}^2}{R_{dis}}$$

このときの放電抵抗 Rdis における電力ロス（Rloss）は 148 mW です。放電抵抗の抵抗値を小さくすると安全規格を満足するのが容易となりますが、抵抗の電力ロス（Rloss）が増加するので注意が必要です。

EMI 対策部品

コモンモードノイズ対策でコモンモードチョーク（L2）を用います。また、ディファレンシャルノイズ対策で X コンデンサー（C4、C8）を用います。各ノイズレベルは PCB レイアウト、筐体構造の影響を受けるため、必要に応じ前記部品を変更、削除、追加してください。なお、本電源は筐体がないため Y コンデンサーは設置していませんが、筐体があるシステムを設計する際はコモンモードノイズ対策として Y コンデンサーを設置してください。なお、Y コンデンサーを設置する場合、静電容量値を大きくすると漏洩電流が増加するため、安全規格を満足するか確認してください。

突入電流対策部品

交流電源投入時の突入電流を抑制するため、抵抗（R15）とリレー（RY1）を用います。交流電源投入時、リレー（RY1）が開放状態となり、AC ライン電流が抵抗（R15）に流れるため、突入電流を抑制します。交流電源投入後に外部供給の 1 次側 12 V 電源を検知しリレー（RY1）が導通します。リレー（RY1）が導通すると抵抗（R15）を短絡するため、動作時の電力損失を低減できます。抵抗（R15）は突入電流に耐えうる仕様のものを選定する必要があります。また、リレー（RY1）を開放・導通する条件とタイミングが要求仕様を満足するか確認してください。

ブリッジダイオード

整流ダイオードにブリッジダイオード（D4）を用います。突入電流値、最大印加電圧と製品定格を整合してください。

2.2. パワーファクターコレクション（PFC）回路設計

力率改善のため、Texas Instruments 社製臨界モード PFC コントローラ UCC28051（以下、PFC コントローラ）を用いた PFC 回路を用います。図 2.2 に PFC 回路（PFC コントローラ周辺）を示し、基本的な設計方法を説明します。周辺の詳細設計は UCC28051 のデータシート、関連ドキュメントなどを参照してください。

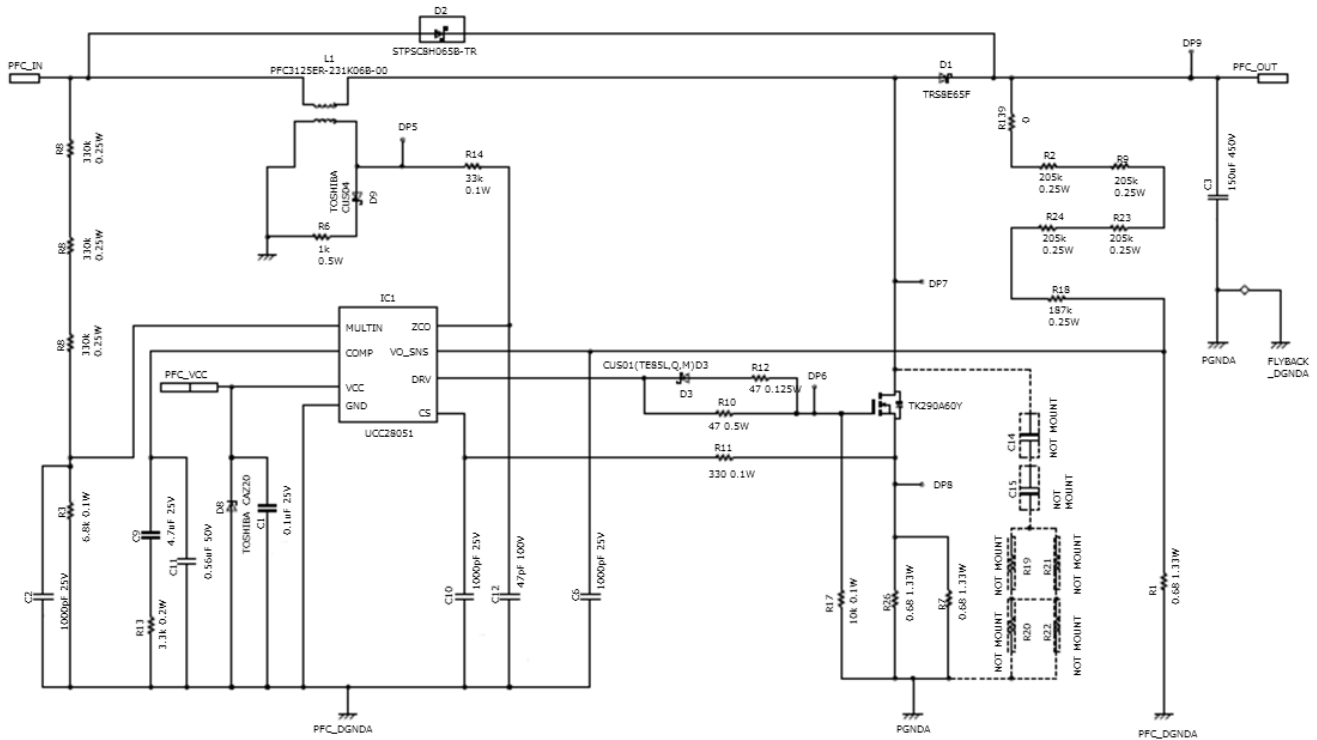


図 2.2 PFC 回路 (PFC コントローラー周辺)

出力電圧

出力電圧 (PFC_OUT) を抵抗値 (R1,R2,R9,R18,R23,R24,R139) で設定します。PFC コントローラーは、これらの抵抗で分割された出力端子センス電圧 (VO_SNS) と PFC コントローラーの内部参照電圧 (2.5 V) が一致するように出力電圧 (PFC_OUT) を制御します。以下の式で出力電圧 (PFC_OUT) を算出します。図 2.3 に出力電圧設定回路を示します。

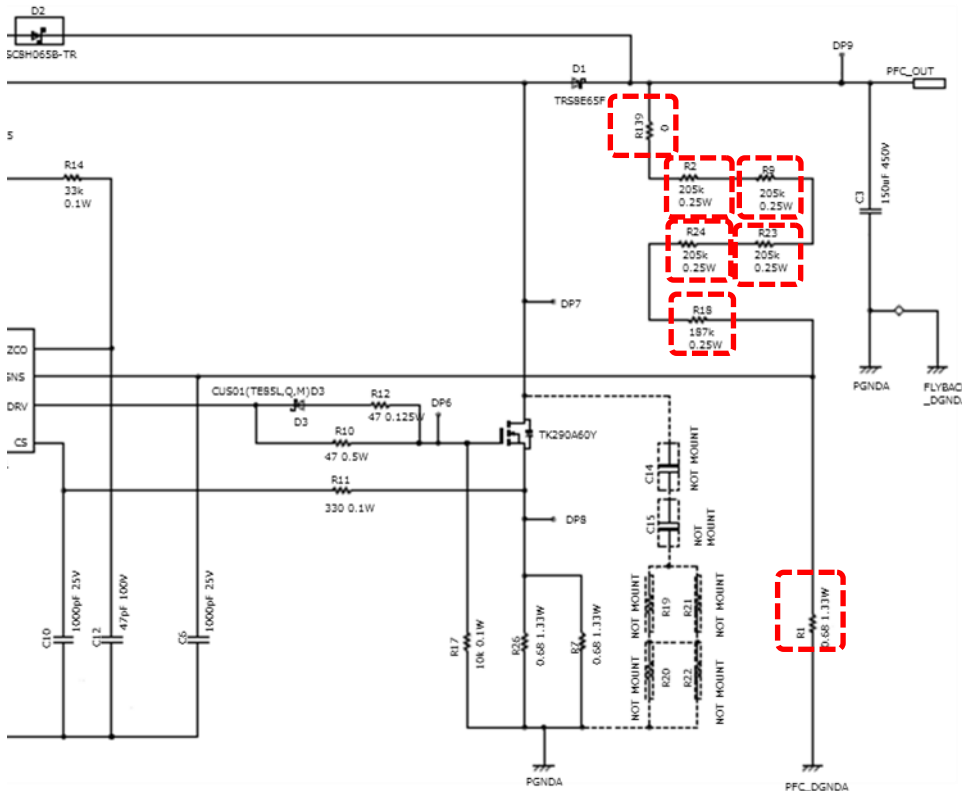


図 2.3 出力電圧設定回路

$$PFC_OUT(V) = \frac{2.5 \times (R1 + R2 + R9 + R18 + R23 + R24 + R139)}{R1}$$

出力電圧 (PFC_OUT) の設定値は約 390 V で、その場合の抵抗値 R1 が 6.49 kΩ、抵抗値 (R2,R9,R23,R24) が 205 kΩ、抵抗値 R18 が 187 kΩ、抵抗値 R139 が 0 Ω です。

カレントリミッター

PFC 回路のカレントリミッターレベルを電流検出抵抗 (R7, R26) で設定します。負荷電流が増加し、CS 端子の電圧値が電流制限しきい値 V_limit1 到達時に PFC コントローラーがゲートドライブ用信号 (DRV) を Disable にします。図 2.4 にカレントリミッター回路を示します。

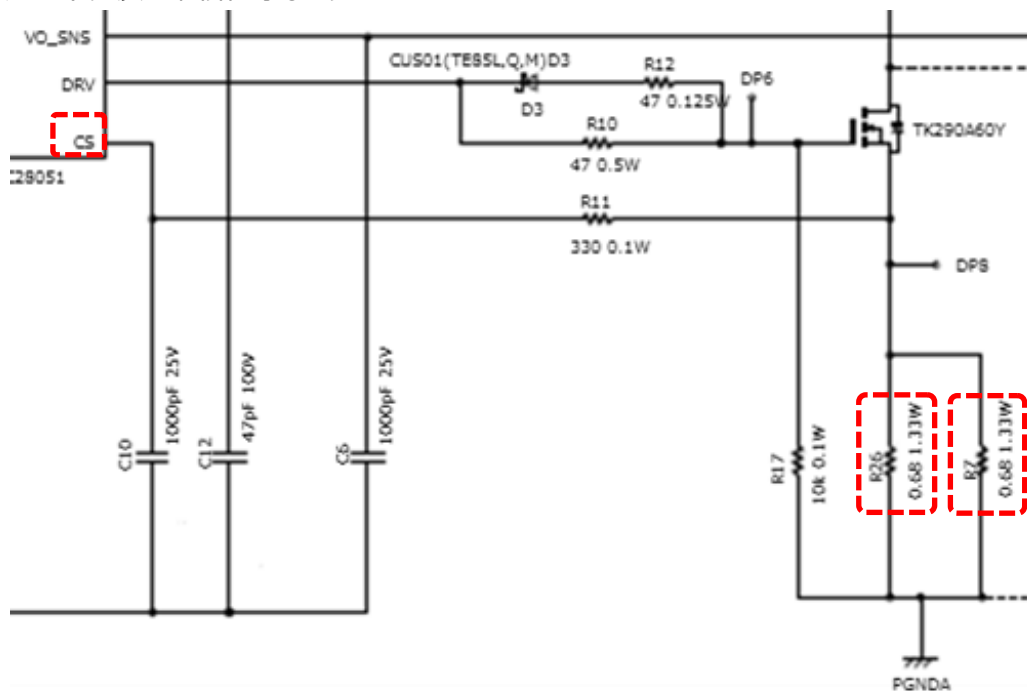


図 2.4 カレントリミッター回路

以下の式でカレントリミッターレベルの設定目標値 (I_limit1) を算出します。

$$I_limit1 = \frac{V_limit1}{R7 \parallel R26}$$

($R7 \parallel R26$)は R7 と R26 の並列抵抗値を意味します。電流制限しきい値 V_limit1 が 1.7 V、電流検出抵抗 ($R7 \parallel R26$) が 0.68 Ω の場合、カレントリミッターレベルの設定値は 5.0 A です。

ゲート駆動回路

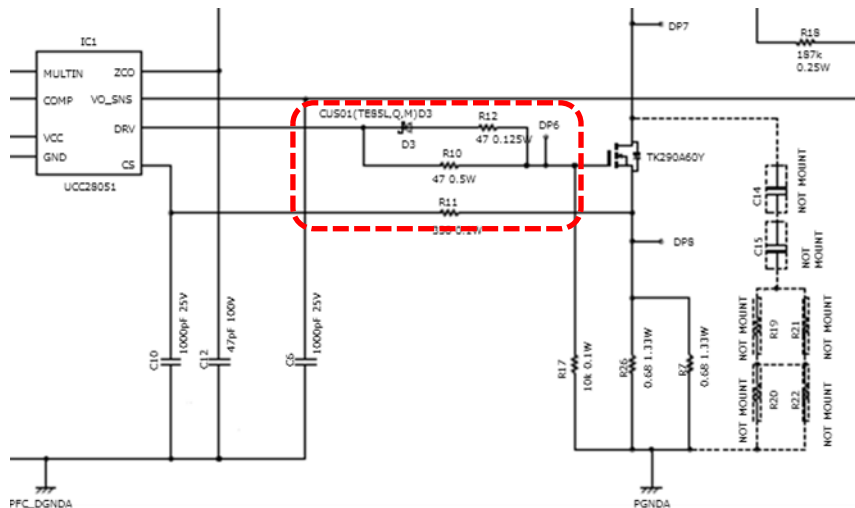


図 2.5 ゲート駆動回路

図 2.5 にゲート駆動回路を示します。ゲート駆動回路の設計が電源効率と EMI (ノイズ) に影響を与えます。一般的に電源効率と EMI (ノイズ) はトレードオフの関係にあり、両者のバランスを取った設計が必要です。

EMI (ノイズ) の低減にはゲート直列抵抗の抵抗値 (R10,R12) を大きくした方が有利です。MOSFET のターンオンスピードとターンオフスピードはゲート駆動回路で個別に調整できますが、ターンオン、またはターンオフのどちらかで EMI (ノイズ) が発生している場合、全てのゲート直列抵抗の抵抗値を変更する必要はありません。ターンオン時間を遅くしたい場合は抵抗 R10 を大きく、ターンオフ時間を遅くしたい場合は抵抗 R12 を大きくしてください。

なお、抵抗値 (R10,R12) を大きくすると MOSFET のスイッチングスピードが低下しますので、電源効率が悪化する場合があります。電源効率仕様や放熱仕様が要求仕様を満足するか確認してください。

出力コンデンサー

出力コンデンサーの静電容量 (C3、以下 Cout1) はホールドアップタイム要件に基づいて算出します。図 2.6 に出力コンデンサー周辺回路を示します。

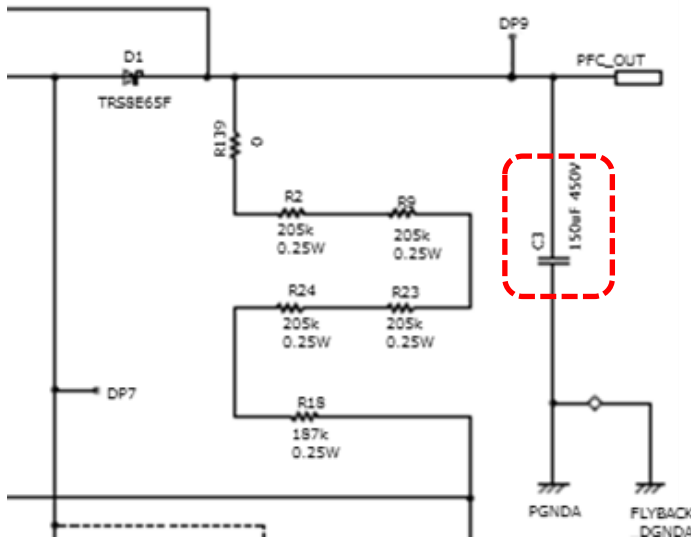


図 2.6 出力コンデンサー周辺回路

ホールドアップタイム (Thold) は Cout1 と出力電圧 (Vout_PFC) と出力電圧下限電圧 (Vmin) と最大出力電力 (Pout) とフライバック電源効率 (η2) で算出します。

$$Thold = Cout1 \times \frac{(Vout_PFC^2 - Vmin^2) \times \eta2}{2 \times Pout}$$

静電容量 (Cout1) の設定値が 150 μF、出力電圧 (Vout_PFC) が 382 V、出力電圧下限電圧 (Vmin) が 300 V、フライバック電源効率 (η2) が 90 %、最大出力電力 (Pout) が 100 W の場合のホールドアップタイム (Thold) は 37.7 ms です。

また、出力リップルに要求仕様がある場合は、以下の方法で設定してください。

1. 出力リップル仕様を満たす出力コンデンサー (Cout1) の静電容量値を求める
2. ホールドアップタイムを満足する出力コンデンサー (Cout1) の静電容量値を求める
3. 両者の静電容量値を比較し、大きい方の値を用いる

なお、出力コンデンサー (Cout1) の選定時には、公差や経年劣化も考慮してください。

インダクター

インダクターL1のインダクタンス (L) は以下の項目を用いて設定します。

1. 最大出力電力 (Pout)
2. ACライン電圧実効値 (VinAC)
3. 本電源のトータル電力変換効率 ($\eta_1 \times \eta_2$)
4. PFC出力電圧 (Vout_PFC)
5. スイッチング周波数 (f_{PWM1})

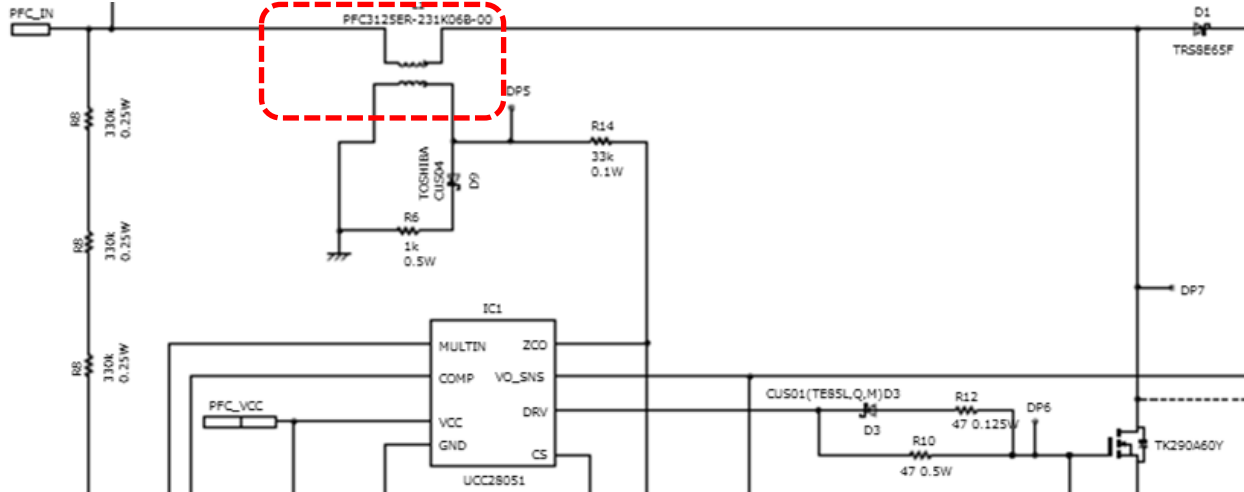


図 2.7 インダクター周辺回路

図 2.7 にインダクター周辺回路を示します。以下の式でインダクタンス (L) を算出します。インダクターのリプル電流 (ΔI) は AC ラインピーク入力電流 (ACin_peak) の 2 倍となります。

$$ACin_peak = \frac{Pout \times \sqrt{2}}{VinAC \times \eta_1 \times \eta_2}$$

$$\Delta I = ACin_peak \times 2$$

$$L = \frac{(Vout_PFC - \sqrt{2} \times VinAC) \times \eta_1 \times \eta_2 \times Vin^2}{2 \times f_{PWM1} \times Vout_PFC \times Pout}$$

最大出力電力 (Pout) が 100 W、AC ライン電圧実効値 (VinAC) が 90 V、PFC 電源効率 (η_1) が 93 %、フライバック電源効率 (η_2) が 90 %、PFC 出力電圧 (Vout_PFC) が 390 V、スイッチング周波数 (f_{PWM1}) が 65 kHz の場合、インダクタンス (L) は 351 μ H と算出されます。負荷電流による磁気飽和を考慮して 230 μ H と設定します。

インダクターに流れるピーク電流 (IL_peak) は、AC ラインピーク入力電流 (ACin_peak) を用いて以下の式で算出します。

$$IL_peak = ACin_peak \times 2$$

AC ラインピーク入力電流 (ACin_peak) が 1.88 A なので、ピーク電流 (IL_peak) の設定値は 3.76 A となります。インダクターは 3.76 A 以上流せるものを選択してください。

スイッチング周波数

PFC コントローラーは臨界モード制御のため、スイッチング周波数 (Fpwm1) は固定値となりません。スイッチング周波数 (Fpwm1) は以下の式で算出されます。

$$F_{pwm1} = \frac{V_{inAC}^2 \times \eta_1 \times \eta_2 \times (PFC_OUT - \sqrt{2} \times V_{inAC})}{2 \times L \times P_{out} \times V_{out_PFC}}$$

負荷が軽くなるとスイッチング周波数 (Fpwm1) は上昇するため、本電源の最小出力電力 50 W のときに、スイッチング周波数 (Fpwm1) は最大となります。このときのスイッチング周波数 (Fpwm1) は 396 kHz で、その場合の VinAC は 220 V、VOUT_PFC は 390 V、Pout は 50 W、η1 は 93 %、η2 は 90 %です。

MOSFET サージ電圧低減回路

MOSFET (Q1) のターンオフ時のサージ電圧が問題となる場合は、サージ電圧を低減するために Snubber 回路を設置します (図 2.8)。

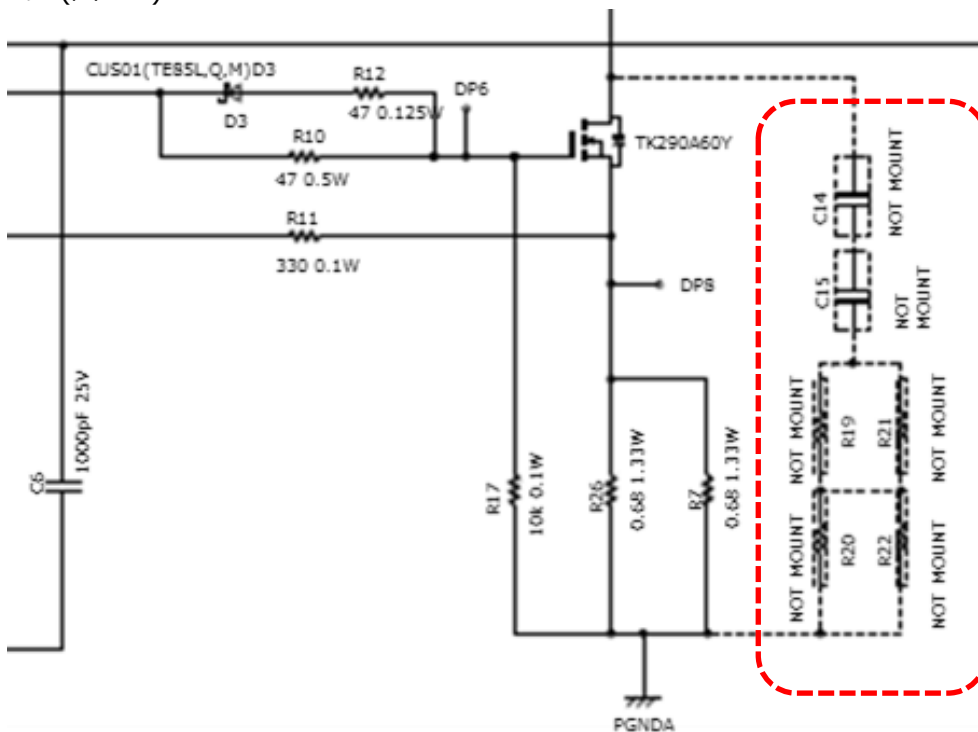


図 2.8 Snubber 回路

Snubber 回路を R19-R22,C14,C15 で実現します。Snubber 回路では Q1 のドレイン-ソース間に発生したサージ電圧 (V_{srj}) を吸収します。このとき、抵抗 R19-R22 で発生するロス P_{d_Rsnb} は以下のとおりとなります。(C14 || C15)は C14 と C15 の直列静電容量値を意味します。

$$P_{d_Rsnb} = (C14 \parallel C15) \times (V_{srj})^2 \times \left(\frac{f_{PWM1}}{2}\right)$$

本電源においては、Snubber 回路は未実装としています。実機でサージ電圧を確認し、必要に応じて実装してください。

2.3. 定電流回路設計

Texas Instruments 社のフライバックコントローラー-UCC28060 (以下、フライバックコントローラー) を用い 100 W の定電流回路を実現します。図 2.9 に定電流回路 (フライバックコントローラー周辺) を示し、基本的な設計方法を説明します。周辺の詳細設計は UCC28060 のデータシート、関連ドキュメントなどを参照してください。

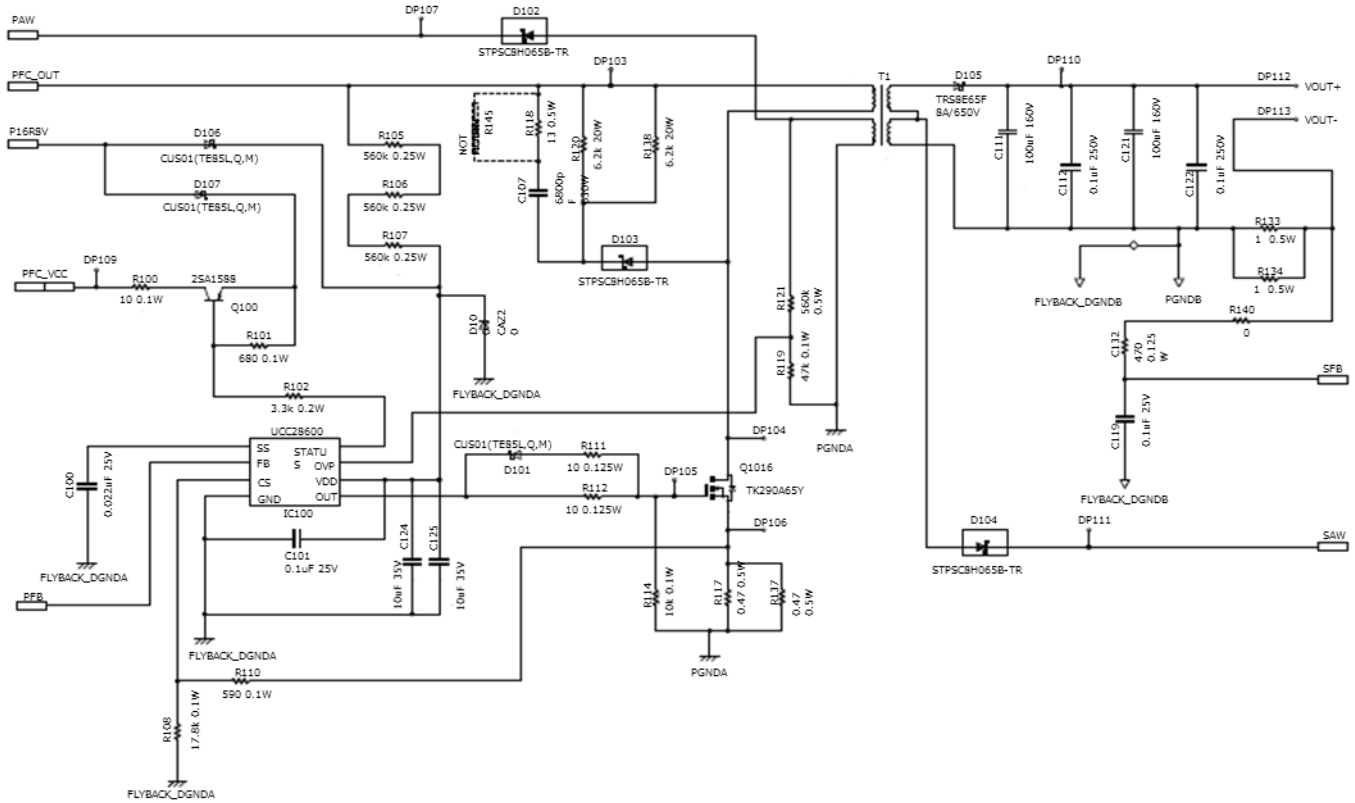


図 2.9 定電流回路 (フライバックコントローラー周辺)

出力電流の設定

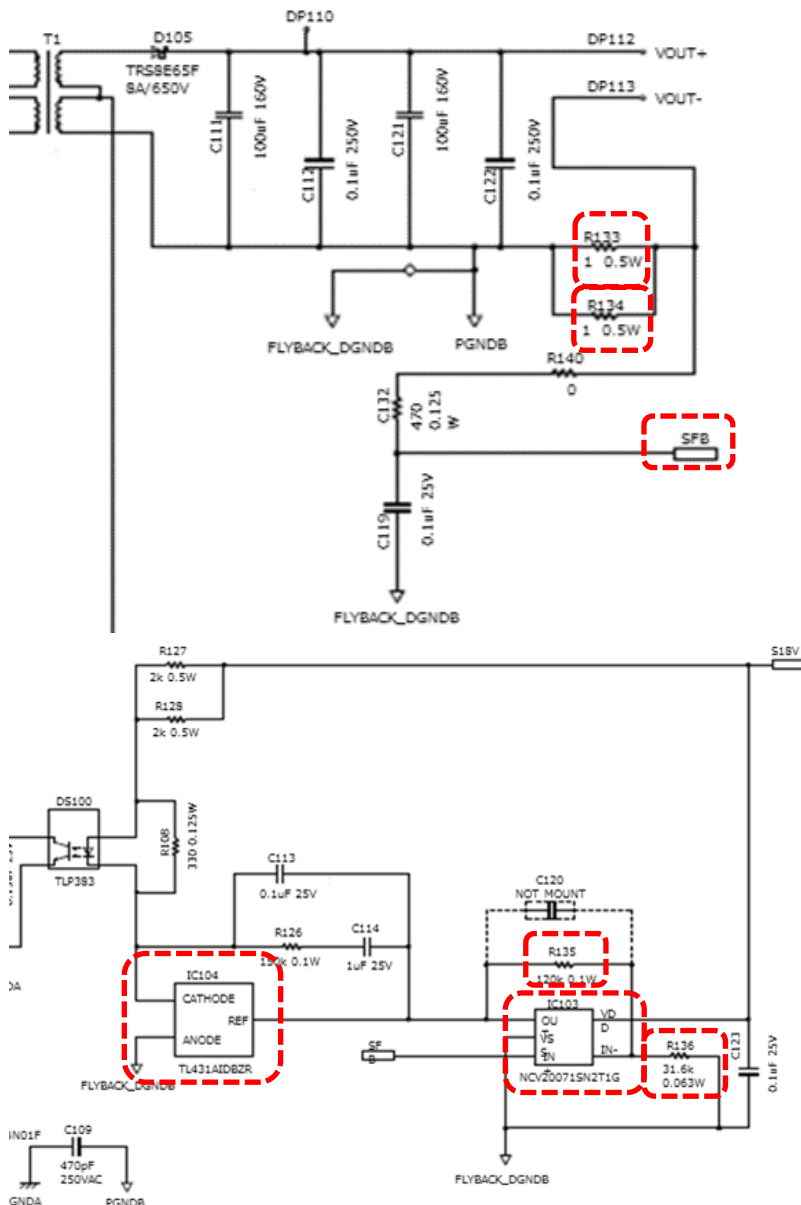


図 2.10 出力電流設定回路

図 2.10 に出力電流設定回路を示します。定電流回路の出力電流 (I_{out}) を外付け抵抗 (R133-R136) の抵抗値、オペアンプ (IC103)、電圧リファレンス (IC104) で設定します。UCC28060 は出力電流と R133, R134 によって発生した電圧をオペアンプ (IC103) と R135, R136 によって増幅した電圧がリファレンス電圧 (V_{REF}) と一致するようにフォトカプラー (DS100) の電流を制御します。フライバックコントローラーはフォトカプラー (DS100) からフィードバックされる電流量に応じて MOSFET (Q101) を制御して出力電流 (I_{out}) を一定に保ちます。以下の式で出力電流 (I_{out}) を算出します。

$$I_{out} \text{ (V)} = \frac{V_{REF} \text{ (V)}}{R133 \parallel R134} \times \frac{R136}{R135 + R136}$$

(R133 || R134) は R133 と R134 の並列抵抗値を意味します。出力電流 (I_{out}) の設定値は 1.04 A で、その場合の抵抗値 (R133 || R134) が 0.5 Ω 、抵抗値 (R135) が 120 k Ω 、抵抗値 (R136) が 31.6 k Ω 、リファレンス電圧 (V_{ref}) が 2.495 V です。

カレントリミッター

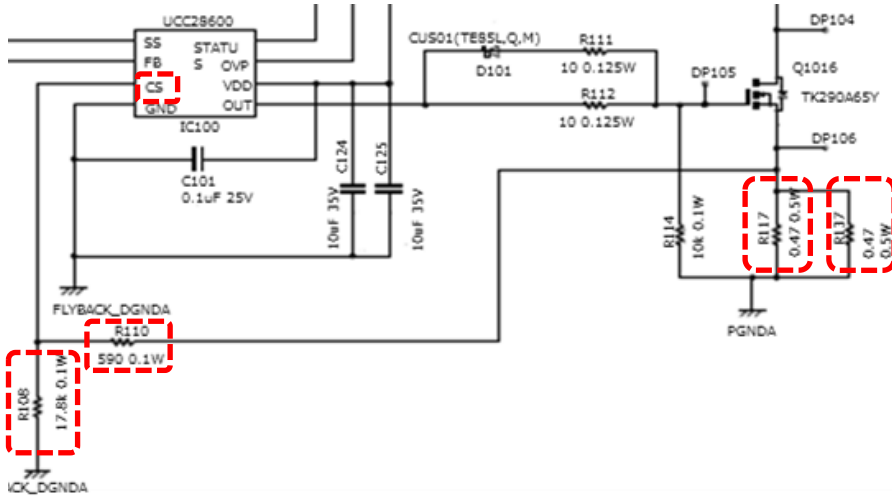


図 2.11 カレントリミッター回路

図 2.11 にカレントリミッター回路を示します。フライバックコントローラーの CS 端子の電圧が電流制限しきい値 (1.25 V) に到達すると、フライバックコントローラーが入力側ブリッジ MOSFET を制御して電流制限をかけます。カレントリミッターレベル (I_{limit}) は電流制限しきい値 (1.25 V) と電流検出抵抗の抵抗値 (R117,R137) と外付け抵抗 (R108,R110) で設定され、以下の式で求められます。

$$I_{limit} = \frac{1.25}{R117 \parallel R137} \times \frac{R108 + R110}{R108}$$

(R117 || R137)は R117 と R137 の並列抵抗値を意味します。カレントリミッターレベルの設定値は 5.49 A で、その場合の抵抗値 (R117 || R137) が 0.47 Ω 、抵抗値 (R108) が 17.8 k Ω 、抵抗値 (R110) が 590 Ω です。

ゲート駆動回路

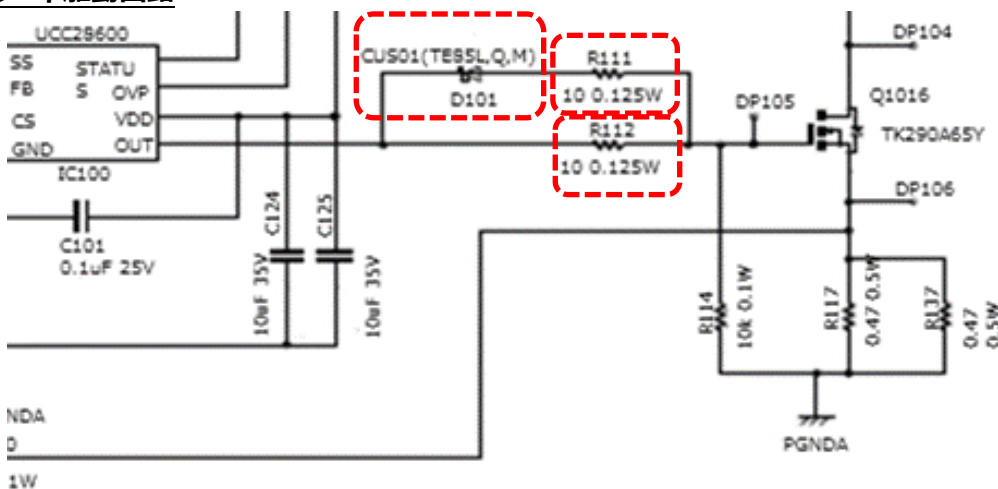


図 2.12 ゲート駆動回路

図 2.12 にゲート駆動回路を示します。ゲート駆動回路の設計が電源効率と EMI (ノイズ) に影響を与えます。一般的に電源効率と EMI (ノイズ) はトレードオフの関係にあり、両者のバランスを取った設計が必要です。

EMI (ノイズ) の低減にはゲート直列抵抗の抵抗値 (R111,R112) を大きくした方が有利です。MOSFET のターンオンスピードとターンオフスピードはゲート駆動回路で個別に調整できますが、ターンオン、またはターンオフのどちらかで EMI (ノイズ) が発生している場合、全てのゲート直列抵抗の抵抗値を変更する必要はありません。ターンオン時間を遅くしたい場合は抵抗 R112 を大きく、ターンオフ時間を遅くしたい場合は抵抗 R111 を大きくしてください。

なお、抵抗値 (R111,R112) を大きくすると MOSFET のスイッチングスピードが低下しますので、電源効率が悪化する場合があります。電源効率仕様や放熱仕様が要求仕様を満足するか確認してください。

トランス

フライバック電圧からトランスの巻数比を決定します。今回はスイッチング素子に 650 V 耐圧の製品を使用しているため、マージンをとり 80 % の 520 V がピーク電圧値となるようにします。PFC 電源出力電圧を V_{out_PFC} 、出力電圧を V_{out} 、1 次側の巻数を N_p 、2 次側の巻数を N_s 、ダイオードの順方向電圧を V_f 、2 次側のマージンを 150 % とすると、巻数比 (N_p/N_s) は以下の式で算出されます。

$$\frac{N_p}{N_s} = \frac{650 \times 80\% - V_{out_PFC}}{(V_{out} + V_f) \times 150\%}$$

PFC 電源出力電圧 (V_{out_PFC}) の最大値を 410 V、出力電圧 (V_{out}) を 100 V、ダイオードの順方向電圧 (V_f) を 1.2 V とすると巻数比 (N_p/N_s) は 0.72 となります。

また、本電源はトランスにより補助電源を生成するので補助電源の巻数比も算出します。補助電源電圧を V_{aux} 、補助電源用のトランス巻数を N_b とすると、巻数比 (N_p/N_b) は以下の式で算出されます。

$$\frac{N_p}{N_b} = \frac{N_p}{N_s} \times \frac{V_{out} + V_f}{V_{aux}}$$

補助電源電圧 (V_{aux}) を 42 V とすると、巻数比 (N_p/N_b) は 1.75 となります。

ここで、切りの良い数値として巻数比 (N_p/N_s) を 0.8、巻数比 (N_p/N_b) を 1.8 とし、巻数 $N_p:N_s:N_b$ を 40:50:22 とします。なお、二次側の N_s は合計で 50 ターンですが、二次側にも入力側と同様に補助電源を生成する必要があるため、二次側巻線は 22 ターン (N_b と同様の巻数) 部から補助電源生成信号を出力します。その他、1 次-2 次間絶縁耐圧、巻線温度上昇、磁束飽和、コアロスなどを十分に考慮する必要があります。本電源で使用しているトランスの仕様は、部品表 (RD034-BOM-01) を参照してください。

出力過電圧検出回路

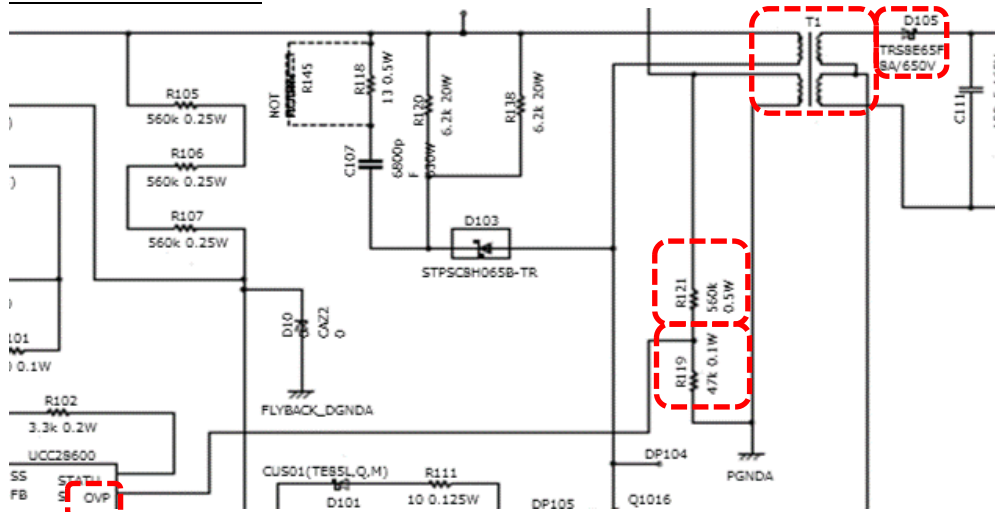


図 2.13 出力過電圧検出回路

図 2.13 に出力過電圧検出回路を示します。出力の過電圧検出値 (V_{ovp}) をトランス (T1) の 2 次側の巻数 N_s 、補助電源用のトランス巻数 N_b 、外付け抵抗 (R119、R121) の抵抗値、整流ダイオード (D105) の V_f 値で設定します。出力電圧の監視は補助電源生成用巻線に発生する電圧を用いて間接的に行います。補助電源生成用巻線に発生する電圧を外付け抵抗で分圧した電圧値が過電圧検出値 ($V_{det}=3.75\text{ V}$) に到達すると、フライバックコントローラーはスイッチング動作を停止します。以下の式で出力過電圧値 (V_{ovp}) を算出します。

$$V_{ovp} = V_{det} \times \frac{R_{119} + R_{121}}{R_{119}} \times \frac{N_s}{N_b} - V_f$$

抵抗値 (R119) が 560 k Ω 、抵抗値 (R121) が 56 k Ω 、2 次側の巻数 N_s が 50、補助電源用のトランス巻数 N_b が 22、整流ダイオードの V_f が 1.2 V の場合、過検出電圧出力の設定値 V_{ovp} は 108.9 V となります。

なお、出力電圧を直接監視する場合は、出力側に過電圧検出回路を設置する必要があります。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。