

**フライバック方式 DC-DC 電源
基本シミュレーション回路
リファレンスガイド**

RD038-RGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1.	はじめに	3
2.	フライバック方式 DC-DC 電源概要	6
2.1.	電源仕様	6
2.2.	回路構成	6
3.	シミュレーション動作検証結果	9
4.	使用素子概要	15
4.1.	TPN7R006PL	15
4.2.	TPN2R304PL	15
5.	シミュレーション回路使用方法	16

1. はじめに

情報通信機器や家電を初め、殆どの電気機器の内部回路は直流 (DC) 電圧で動作しています。その為、交流 (AC) 電圧で供給される商用電力で内部回路を直接動作させることはできず、AC 電圧から DC 電圧に変換し内部回路に供給する必要があります。この交流電圧から直流電圧に変換する機器が AC-DC 電源です。機器内の各負荷の電源仕様によっては、AC-DC 電源より供給される DC 電圧をその仕様に応じた DC 電圧に更に変換する必要があります。このように DC 電圧から DC 電圧へ変換を行う機器が DC-DC 電源です。図 1.1 に、機器における電源ライン構成例を示します。負荷に応じて複数の電源ラインがあり AC-DC 電源の出力電圧や、それを DC-DC 電源を介して異なる DC 電圧で構成されています。

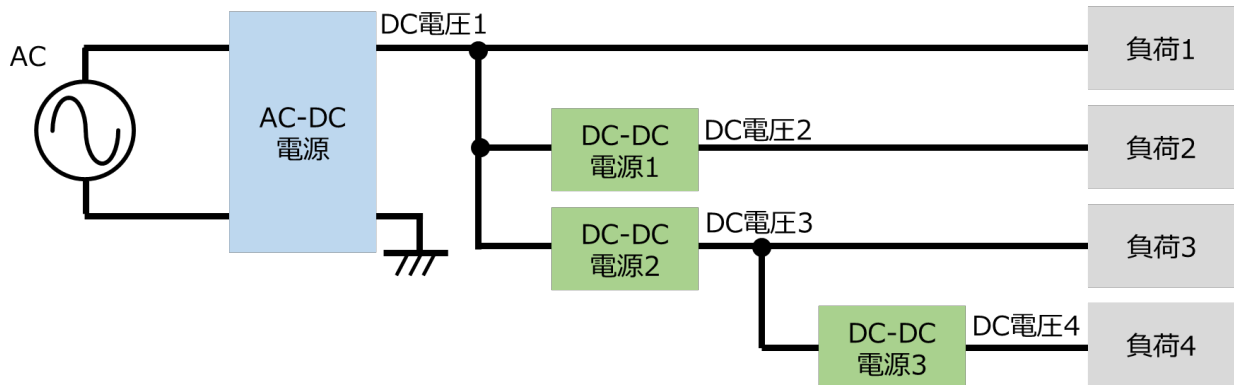


図 1.1 機器における電源ライン構成例

DC 電圧から DC 電圧へ変換する方式には、大きく分けてシリースレギュレート方式とスイッチングレギュレート方式（以下、スイッチング方式）の二通りがあります。本ドキュメントは、DC-DC 電源で主流であるスイッチング方式を取り扱います。

スイッチング方式は、スイッチング素子のオン/オフを調整し所望の電圧を生成するもので、シリースレギュレート方式に比べ制御回路が複雑になりますが、一般にシリースレギュレート方式よりも損失を少なくできます。スイッチング方式には、トランスを介し入力側と出力側が絶縁された絶縁型 DC-DC 電源と、入力側と出力側が絶縁されていない非絶縁型 DC-DC 電源があります。本ドキュメントは絶縁型 DC-DC 電源を取り扱います。

絶縁型 DC-DC 電源は入力 DC 電圧をスイッチング素子で数 10~200kHz 程度の周波数でスイッチングさせ、トランスを介し二次側に電力を伝達した後に DC 電圧を出力します。最終段の DC 電圧の制御は、スイッチング素子のオン/オフの期間の調整で行います。

図 1.2 に絶縁型スイッチング方式 DC-DC 電源の回路ブロック例を示します。図に示すように (1) DC-DC コンバータ、(2) 帰還回路の 2 ブロックで構成されています。各ブロックの機能を以下に示します。

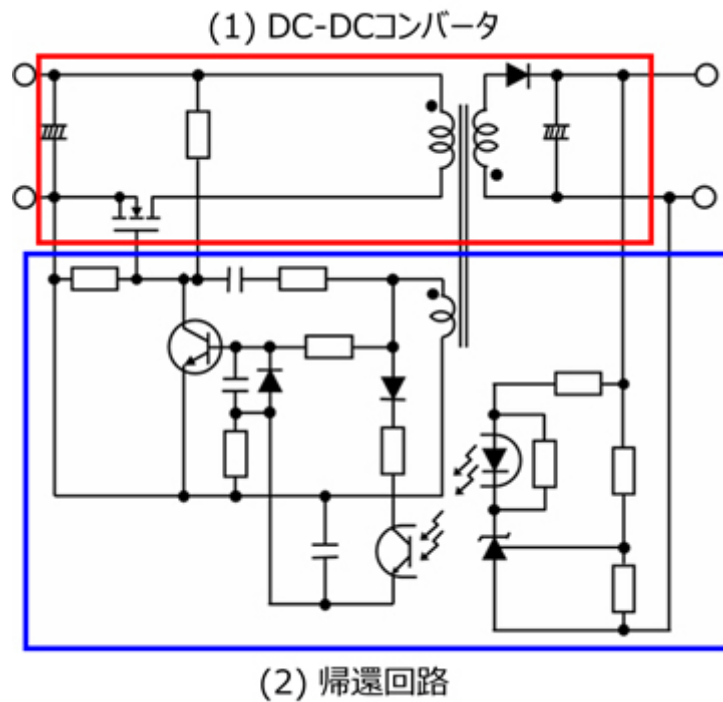


図 1.2 絶縁型スイッチング方式 DC-DC 電源の回路ブロック例

(1) DC-DC コンバータ

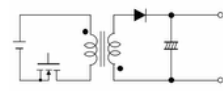
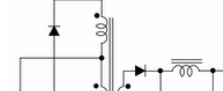
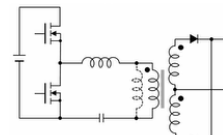
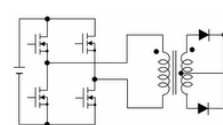
入力された DC 電圧を、任意の DC 電圧に変換します。

(2) 帰還回路

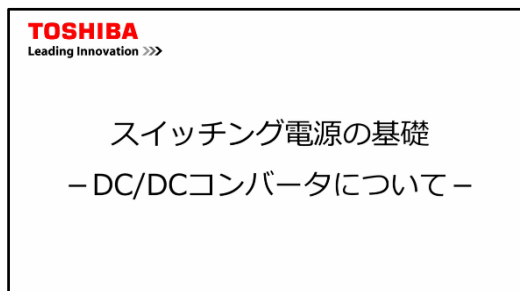
出力電圧が所望の値になるように、スイッチング素子のオン/オフを制御します。

トランスを使用した絶縁型スイッチング方式 DC-DC コンバータには、様々な回路方式（トポロジー）が存在します。表 1.1 に DC-DC コンバータの代表的なトポロジーとその特徴を示します。

表 1.1 DC-DC コンバータの代表的なトポロジーとその特徴

DC-DC コンバータ部分の回路方式	電力レベル	長所	短所
フライバック 	< 120W	・部品点数最小	・大電力での効率低下 ・トランスが大きい
フォワード 	100W~500W	・フライバックより高効率	・トランスのリセット回路が必要
共振ハーフブリッジ (LLC 共振) 	100W~1.6kW	・高効率 ・低ノイズ	・専用設計のトランスが必要 ・制御が難しい
フルブリッジ 	> 1kW	・高効率 ・大容量化が可能	・部品点数が多い ・制御が難しい

DC-DC コンバータの基本的な動作に関しては当社 Web 上で配信しておりますので、下記[動画](#)もご参照願います。



本ドキュメントで取り扱うフライバック方式は、簡単な回路で実現可能という長所がありますが、他のトポロジーに比べ、出力を大きくした時の効率が低く、トランスも大きくなるため、比較的小容量の電源に適しています。スイッチング方式 DC-DC 電源におけるフライバック方式 DC-DC コンバータの動作を理解いただくために、基本シミュレーション回路 (RD038-SPICE-01) を当社 Web 上で提供しています。

本ドキュメントでは、このシミュレーション回路の概要、使用方法などを解説していきます。シミュレーション回路を動作させるためには、Cadence[®]社の OrCAD[®] Capture 及び PSpice[®] A/D ツールが必要となります。また、本シミュレーション回路及びドキュメントは OrCAD[®] 17.2 に基づき作成されています。

2. フライバック方式 DC-DC 電源概要

基本シミュレーション回路 (RD038-SPICE-01) は、30W 出力のフライバック方式 DC-DC コンバータ部を構成しています。

2.1. 電源仕様

本ドキュメントでは、以下の仕様でフライバック方式電源を規定しています。

- ・入力電圧： 24 V
- ・出力電圧： 5 V
- ・出力電流： 0~6 A
- ・動作周波数： 100 kHz
- ・フライバック電圧： 9 V
- ・一次側ピーク電流： 6 A
- ・一次側トランス設定値： 70 μ H
- ・二次側トランス設定値： 24 μ H

2.2. 回路構成

図 2.1 に OrCAD® 上で動作するシミュレーション回路を示します。これは、フライバック方式の DC-DC 電源であり、主にパワー部 (フライバック)、PWM コントローラ部で構成されています。パワー部のトランス二次側は MOSFET を用いた同期整流方式の回路となっています。PWM コントローラは基本回路を実現するために用意した MOSFET ゲートドライバ内蔵の汎用コントローラです。スイッチング用 MOSFET は、「TPN7R006PL」・「TPN2R304PL」を例として使用しています。

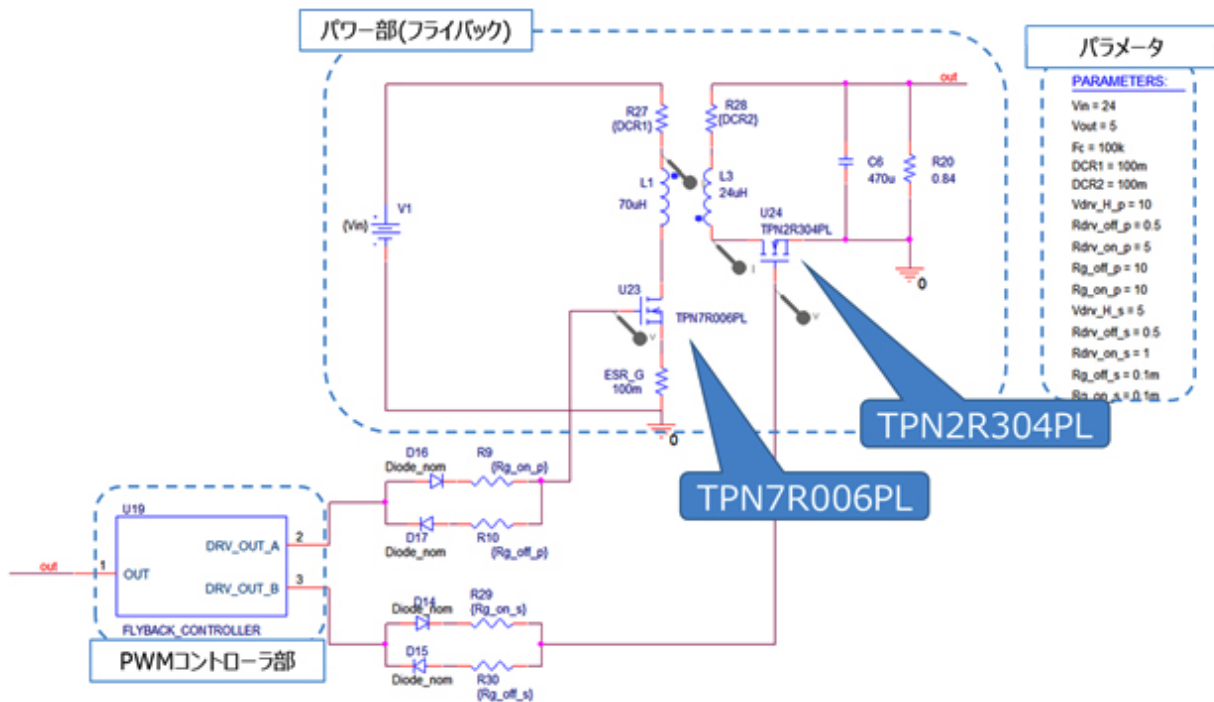


図 2.1 30W フライバック方式電源シミュレーション回路

一次側 MOSFET の選定

一次側 MOSFET (TPN7R006PL : $V_{DSS}=60V$, $I_D=54A$) は以下の観点で選定しています。

(1) 素子耐圧

入力電圧=24V、フライバック電圧=9V であり、定常時の一次側巻線両端電圧は 33V なので、耐圧 60V 以上の素子を選定。

(2) 電流定格

入力電流が最大となるのは、最大出力電力時です。最大出力電力=30W 時の変換効率を 85%とすると最大入力電流は 1.6Arms となります。また、一次側巻線のピーク電流設計値が 6A ですのでピーク電流定格が 12A 以上の素子を選定。

二次側 MOSFET の選定

二次側 MOSFET (TPN2R304PL : $V_{DSS}=40V$, $I_D=80A$) は以下の観点で選定しています。

(1) 素子耐圧

定常時の二次側巻線両端電圧 V_s は次式で表されます。

$$V_s = \frac{V_{out}}{V_{flyback}} \times V_{in} + V_{out}$$

ここで、入力電圧 (V_{in}) =24V、フライバック電圧 ($V_{flyback}$) =9V、出力電圧 (V_{out}) =5V なので、 $V_s=18.3V$ となります。従って、素子耐圧 40V 以上の素子を選定。

(2) 電流定格

出力電流が最大となるのは、最大出力電力時です。最大出力電力=30W 時の最大出力電流は 6Arms なので、電流定格 12A 以上の素子を選定。

トランスの選定

トランスの選定方法について説明します。本シミュレーション回路におけるトランスのインダクタンス値は、電源仕様である下記項目を用いて計算により求めることができます。

- ・ 入力電圧 : V_{in} (V)
- ・ 出力電圧 : V_{out} (V)
- ・ フライバック電圧 : $V_{flyback}$ (V)
- ・ スイッチング周波数 : F_c (Hz)
- ・ 電力変換効率 : η (%)
- ・ 出力電流 : I_{out} (A)

トランス一次側のインダクタンス値 (L_p) は、以下の式で算出します。

$$L_p = \frac{V_{in}^2 \times \eta \times 0.01 \times \left(\frac{V_{flyback}}{(V_{in} + V_{flyback})} \right)^2}{2 \times I_{out} \times V_{out} \times F_c}$$

一次側巻線数 (N_p) と二次側巻線数 (N_s) の巻線比 (n) は、以下の式で算出します。

$$n = \frac{N_p}{N_s} = \frac{V_{flyback}}{V_{out} + V_{flyback}}$$

二次側巻線のインダクタンス値 (L_s) は、一次側巻線のインダクタンス値 (L_p) と巻線比 (n) を用いて、以下の式で算出します。

$$L_s = L_p \times \frac{1}{n^2}$$

本モデルの電源仕様より、入力電圧 (V_{in}) = 24V、出力電圧 (V_{out}) = 5V、フライバック電圧 ($V_{flyback}$) = 9V、スイッチング周波数 (F_c) = 100kHz、電力変換効率 (η) は 85%と仮定します。また、10%負荷時に電流連続モードで動作することを想定すると、出力電流 (I_{out}) が 0.6A でインダクタンス値を算出し、それより大きなインダクタンス値を設定する必要があります。本モデルでは、上記式より一次側巻線インダクタンス値 (L_p) が 60.7 μ H、巻線比 (n) が 1.63、二次側巻線インダクタンス値 (L_s) が 22.7 μ H と算出されるため、設定値として L_p を 70 μ H、 n を 1.7、 L_s を 24 μ H のトランスを選定します。

実際の設計においては、インダクタは直流重畳特性によりインダクタンス値が変動します。直流重畳特性によりインダクタンス値が低下した状態で、上記計算値の値を確保できる部品を選定してください。

3. シミュレーション動作検証結果

ここではシミュレーション回路における各部の動作シミュレーション波形を図 3.1 ((1)~(3)) それぞれのポイントで示します。

- (1) フライバック電源基本動作 (フライバック動作に関連する「一次側、二次側巻線の電流・電圧」)
- (2) 二次側同期整流動作 (同期整流動作に関連する「MOSFET ゲート電圧」、「MOSFET ドレイン-ソース間電圧・電流」)
- (3) DC-DC 電源としての「出力電圧・電流」

実際に回路モデルを使用する際には、図 3.1 以外の部分についても波形を表示させることが可能です。波形の表示方法については第 5 章で記述します。

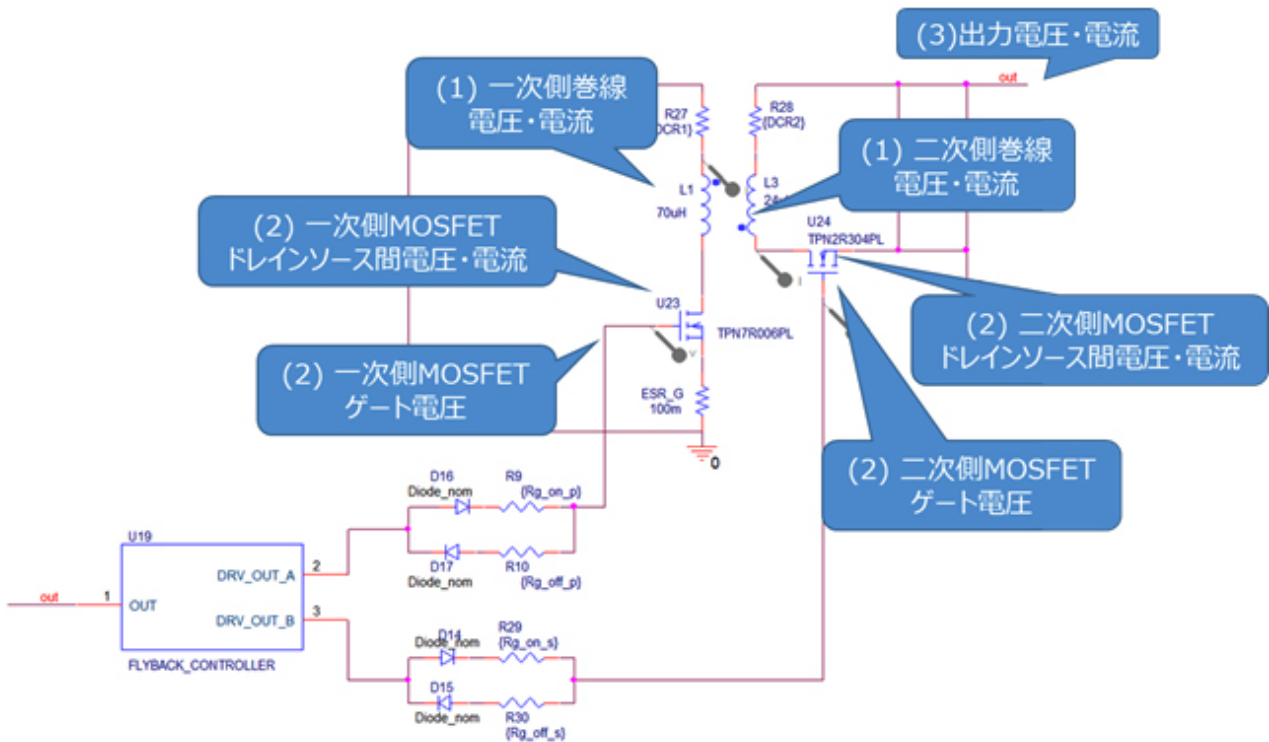


図 3.1 シミュレーション波形測定ポイント一覧

(1)フライバック電源基本動作

DC-DC コンバータ部を示した図 3.2 を使用して、フライバック電源の基本動作を説明します。

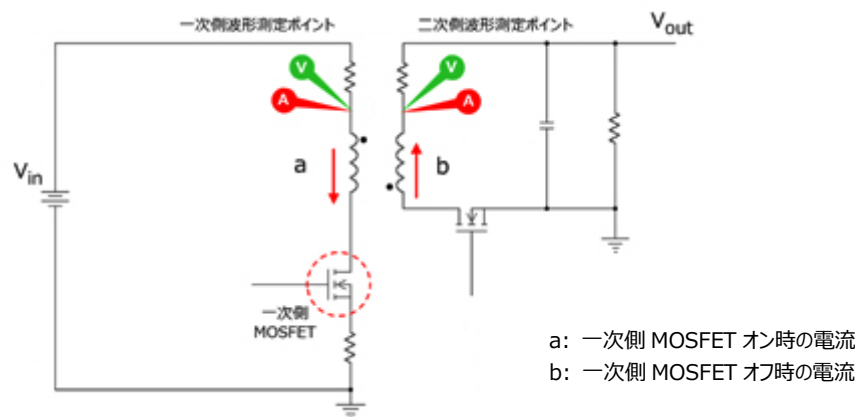


図 3.2 フライバック動作説明と測定ポイント

a. 一次側 MOSFET オン

一次側巻線に矢印の方向に電流が流れ、電力が蓄えられます。

この時の一次側巻線電圧は入力電圧 (V_{in}) となります。二次側巻線は極性記号側をプラスとして巻線比に応じた電圧 ($N_s/N_p \times V_{in}$) が掛かり、図 3.2 の電圧測定ポイントの電圧は $-(N_s/N_p \times V_{in})$ となります。二次側素子には V_{out} に加え、この ($N_s/N_p \times V_{in}$) が印加されますので、使用素子の耐圧はそれ以上の電圧が必要です。

b. 一次側 MOSFET オフ

蓄えられた電力が二次側巻線を通し出力側に放出されます。

この時の二次側巻線電圧は出力電圧 (V_{out}) となります。一次側巻線は極性記号側をマイナスとして巻線比に応じた電圧 ($N_p/N_s \times V_{out}$) が掛かります。この時の一次側巻線間電圧をフライバック電圧 ($V_{flyback}$) と呼びます。一次側素子には、 V_{in} に加えこの $V_{flyback}$ が印加されますので、使用素子の耐圧はそれ以上の耐圧が必要です。

以降、a~b を繰り返します。

図 3.3 に一次側巻線、二次側巻線の電圧・電流波形を示します。一次側巻線、二次側巻線に交互に電圧が掛かり、その間に電流が流れていることが分かります。

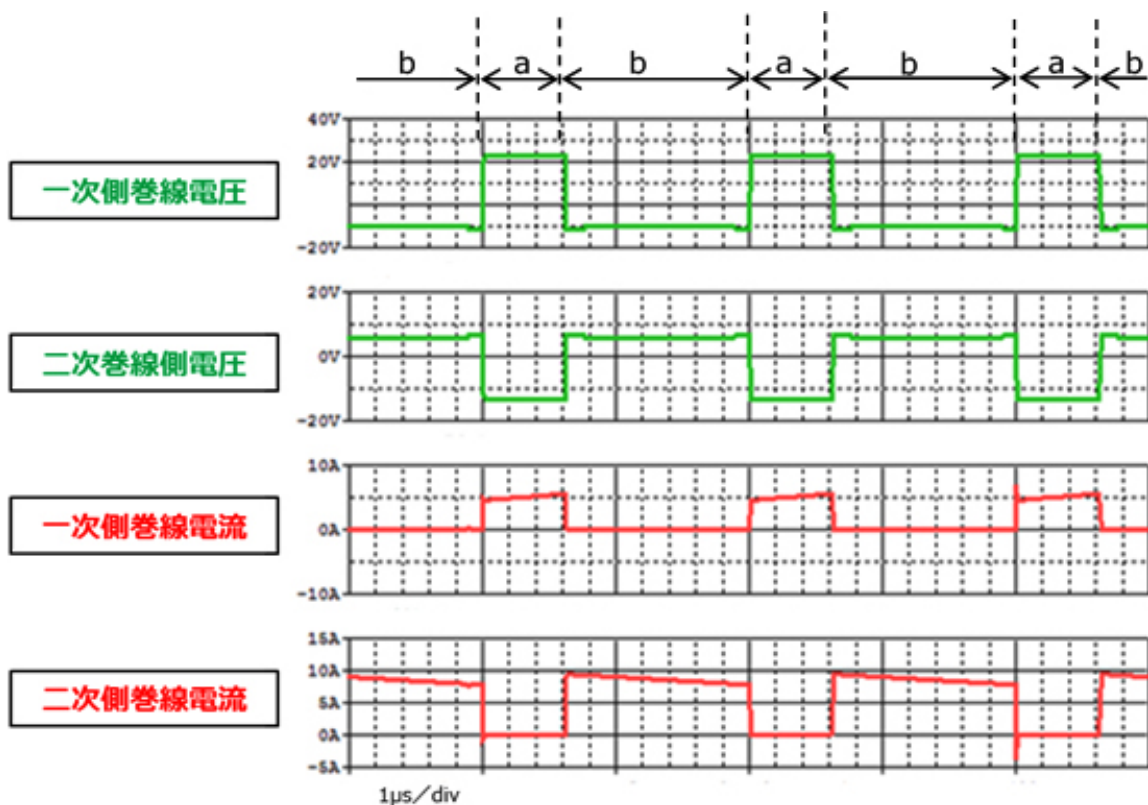


図 3.3 一次側巻線および二次側巻線の電圧・電流波形

(2)二次側同期整流動作

本シミュレーション回路は、二次側整流素子にダイオードではなく MOSFET を使用した同期整流回路を採用しています。一次側 MOSFET がオフし、二次側巻線の両端電圧が切り替わり、蓄えられた電力を出力に放出する際に二次側 MOSFET をオンし、この MOSFET を介して電流を流します。二次側回路に電流が流れている期間に、ダイオード整流ではダイオードの順方向電圧分だけ損失が発生し、MOSFET 整流では MOSFET のオン抵抗分だけ損失が発生します。一般に MOSFET のオン抵抗による電圧降下の方が、ダイオードの順方向電圧より低く、MOSFET を使用した同期整流の方が低損失となります。一方で MOSFET を使用した同期整流は、MOSFET を適切なタイミングでオン/オフする為の専用の駆動回路が必要であり、MOSFET 駆動に伴う損失が発生します。

ここでは、DC-DC コンバータ部を示した図 3.4 を使用し、同期整流回路の基本動作を説明します。

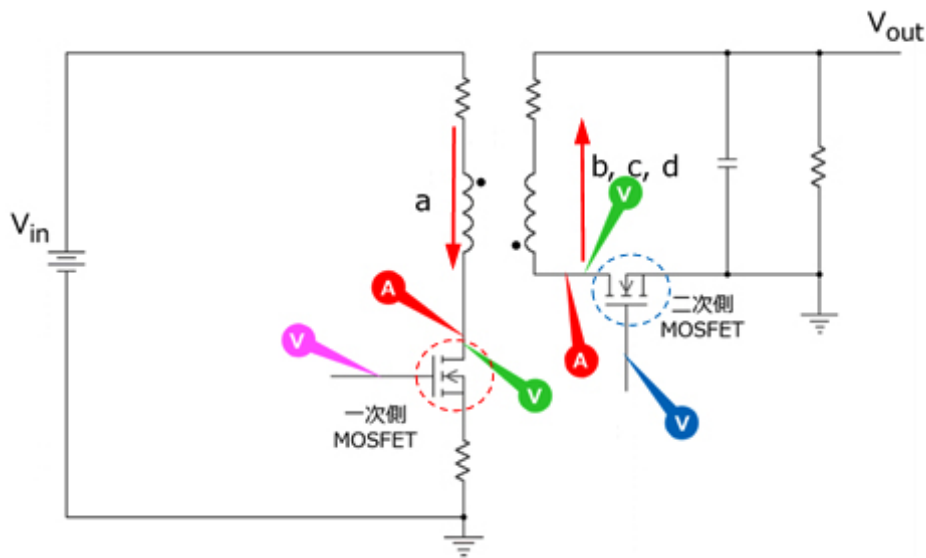


図 3.4 同期整流動作説明と測定ポイント

- a. 一次側 MOSFET オン、二次側 MOSFET オフ
一次側巻線に電流が流れ、電力を蓄えます。
- b. 一次側 MOSFET オフ、二次側 MOSFET オフ
二次側巻線の電圧が反転し、二次側回路に電流が発生し電力を放出します。
二次側 MOSFET はオフ状態であり、電流は MOSFET の寄生ダイオードを通ります。
- c. 一次側 MOSFET オフ、二次側 MOSFET オン
二次側 MOSFET がオンとなり、二次側電流は MOSFET を通ります。
- d. 一次側 MOSFET オフ、二次側 MOSFET オフ
一次側 MOSFET がオンする前に、二次側 MOSFET をオフにします。
電力放出期間継続中であり、二次側電流は二次側 MOSFET の寄生ダイオードを通ります。

以降、a.~d.を繰り返します。

図 3.5 に一次側 MOSFET、二次側 MOSFET のゲート電圧、ドレイン-ソース間電圧、ドレイン電流を示します。一次側 MOSFET と二次側 MOSFET は、両者が共にオフとなる b と d の期間（デッドタイム）をはさんで交互にオン/オフしていることが分かります。

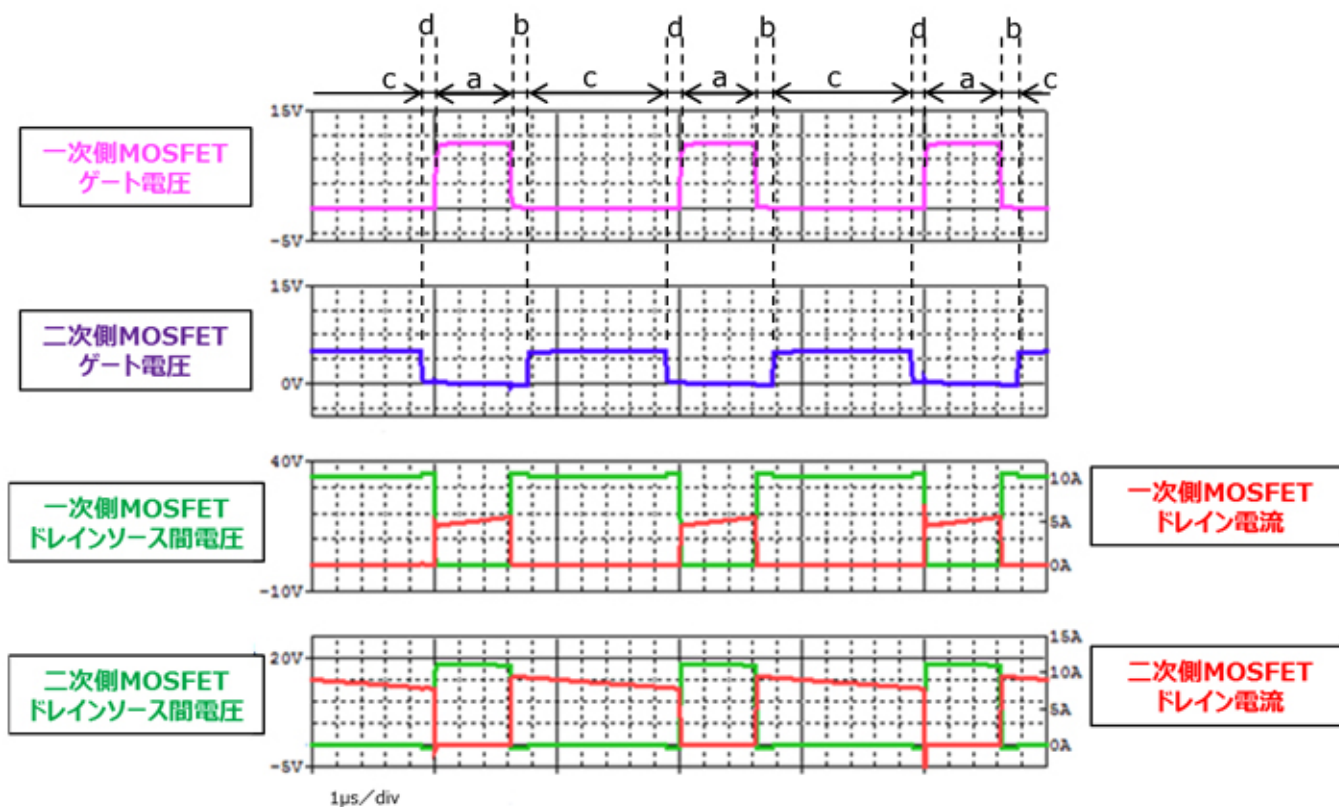


図 3.5 一次側・二次側 MOSFET ゲート電圧、ドレイン-ソース間電圧・電流波形

図 3.6 に二次側 MOSFET ターンオン時 (b から c への切り替わり時)、ターンオフ時 (c から d への切り替わり時) のゲート電圧、ドレイン-ソース間電圧・電流を示します。I_D 波形より、オン前の期間 b からオフ後の期間 d まで電流が流れていることが分かります。また、MOSFET がオンしている期間 c は、電流が MOSFET の寄生ダイオードを通っている期間 b と期間 d に比べ、|V_{DS}| が小さくなり、同期整流回路で損失が低減できることが分かります。

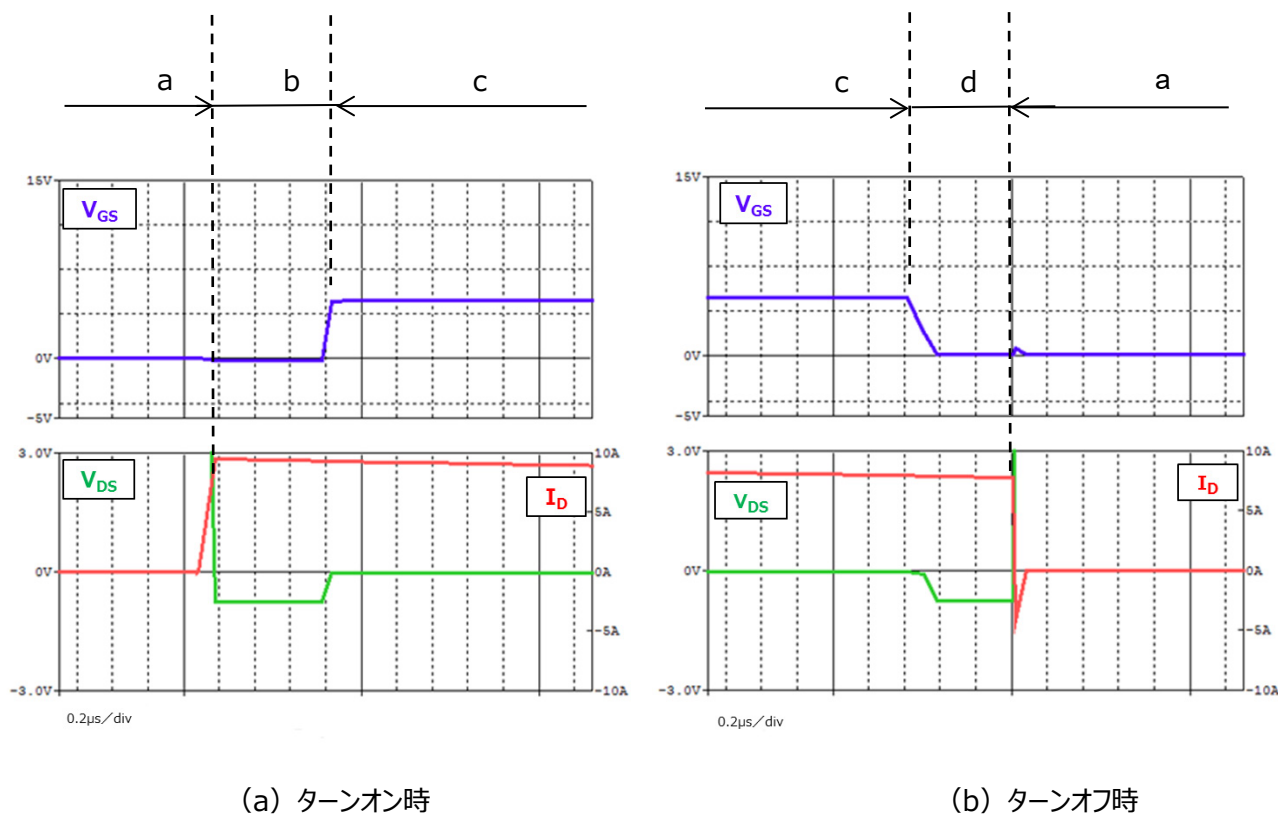


図 3.6 二次側 MOSFET ゲート電圧、ドレイン-ソース間電圧・電流波形

(3)DC-DC 電源としての「出力電圧・電流」

図 3.7 に本電源回路の出力電圧・電流波形を示します。設定電圧・電流で安定していることが分かります。

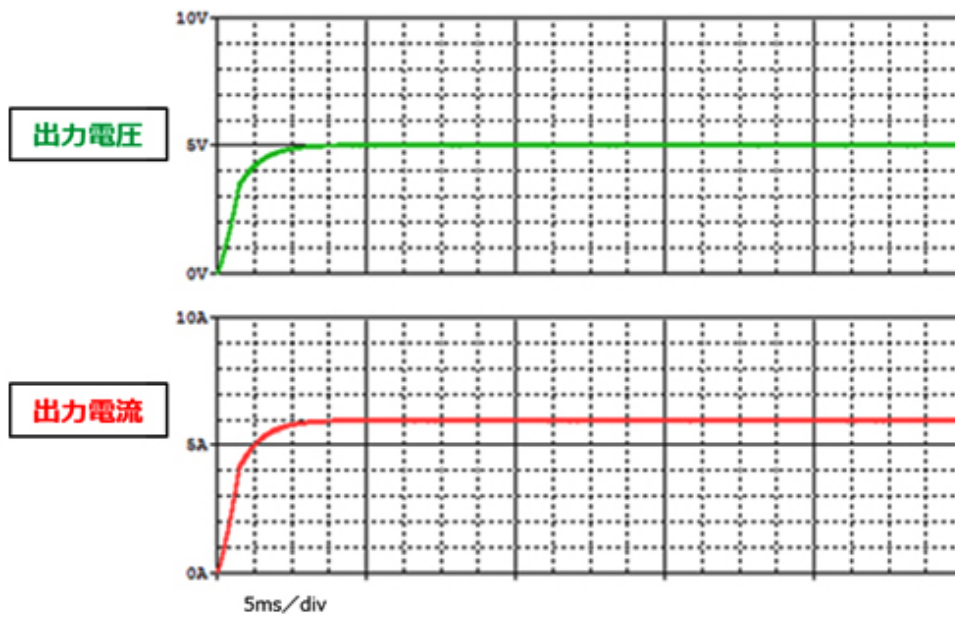


図 3.7 出力電圧・電流波形

4. 使用素子概要

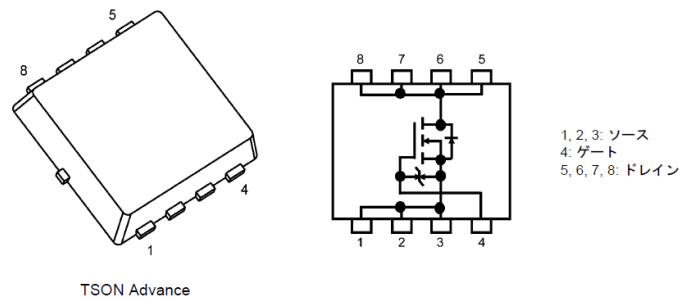
本回路に PSpice モデルを組み込んで検証している当社製品の概要を紹介します。

4.1. TPN7R006PL

特徴

- $V_{DSS}=60V$, $I_D=54A$
- 高速スイッチング
- 小さいゲート入力電荷量 : $Q_{SW}=6.8nC$ (標準)
- 小さい出力電荷量 : $Q_{OSS}=20nC$ (標準)
- 低いオン抵抗 : $R_{DS(ON)}=5.4m\Omega$ (標準) ($V_{GS}=10V$)
- 低い漏れ電流 : $I_{DSS}=10\mu A$ (最大) ($V_{DS}=60V$)
- 取り扱いが簡単なエンハンスメントタイプ : $V_{th}=1.5\sim 2.5V$ ($V_{DS}=10V$, $I_D=0.2mA$)

外観と端子配置

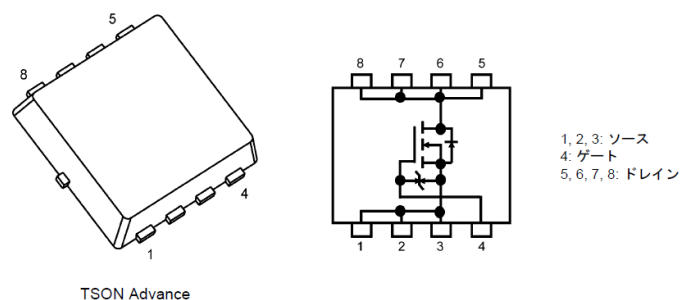


4.2. TPN2R304PL

特徴

- $V_{DSS}=40V$, $I_D=80A$
- 高速スイッチング
- 小さいゲート入力電荷量 : $Q_{SW}=10.8nC$ (標準)
- 小さい出力電荷量 : $Q_{OSS}=27nC$ (標準)
- 低いオン抵抗 : $R_{DS(ON)}=1.8m\Omega$ (標準) ($V_{GS}=10V$)
- 低い漏れ電流 : $I_{DSS}=10\mu A$ (最大) ($V_{DS}=40V$)
- 取り扱いが簡単なエンハンスメントタイプ : $V_{th}=1.4\sim 2.4V$ ($V_{DS}=10V$, $I_D=0.3mA$)

外観と端子配置



5. シミュレーション回路使用方法

本シミュレーション回路では、実際の仕様に沿った動作や、回路定数に応じた変化を検証するために、OrCAD® Capture上で各種パラメータを自由に変更し、動作解析をすることが可能です。以下では実際にシミュレーションを行う際のパラメータ設定方法、動作解析方法について説明します。本シミュレーション回路は、「RD038-SPICE-01」をダウンロードしフォルダ内のOPJファイル (.opj) を開くことで立ち上がります。

パラメータ設定の方法

シミュレーション回路で設定可能なパラメータの一覧を表 5.1 に示します。パラメータ設定部の変数をダブルクリックすると、図 5.1 に示す「Display Properties」ウィンドウが表示されますので、その中の「Value」値を変更してください。

表 5.1 パラメータ設定部で設定可能な変数一覧

変数名	単位	説明
Vin	V	入力電圧
Vout	V	出力電圧
DCR1	Ω	トランス一次巻線の寄生抵抗値
DCR2	Ω	トランス二次巻線の寄生抵抗値
Fc	Hz	スイッチング周波数
Rg_on_p	Ω	一次側 MOSFET 外付けゲート抵抗(オン側)
Rg_off_p	Ω	一次側 MOSFET 外付けゲート抵抗(オフ側)
Rdrv_on_p	Ω	一次側 MOSFET ゲートドライバ内部抵抗(オン側)
Rdrv_off_p	Ω	一次側 MOSFET ゲートドライバ内部抵抗(オフ側)
Rg_on_s	Ω	二次側 MOSFET 外付けゲート抵抗(オン側)
Rg_off_s	Ω	二次側 MOSFET 外付けゲート抵抗(オフ側)
Rdrv_on_s	Ω	二次側 MOSFET ゲートドライバ内部抵抗(オン側)
Rdrv_off_s	Ω	二次側 MOSFET ゲートドライバ内部抵抗(オフ側)
Vdrv_H_p	V	一次側ゲートドライバの電源電圧
Vdrv_H_s	V	二次側ゲートドライバの電源電圧

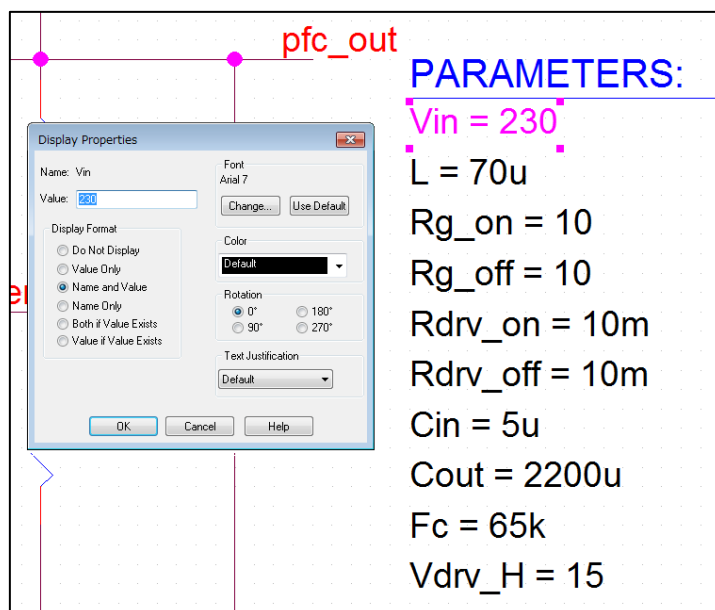


図 5.1 パラメータ設定画面

解析設定の方法

本シミュレーション回路のシミュレーション実行手順を下記に説明します。

- (1) OrCAD[®] Capture メニューバー上の「PSpice」-「New Simulation Profile」をクリックすると、図 5.2 に示す「New Simulation」ウィンドウが表示されます。任意のプロファイル名を指定し、「Create」をクリックしてください。

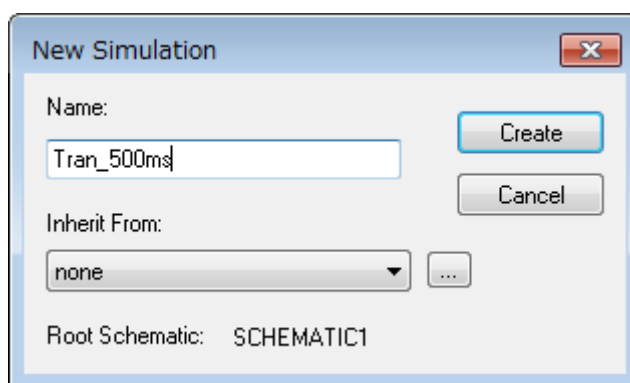


図 5.2 「New Simulation」画面

- (2) 1.の手順後、図 5.3 に示す「Simulation Settings」ウインドウが表示され、各種解析設定が可能になります。まずは「Analysis」タブにて解析方法の設定を行います。「Analysis Type」は「Time Domain (Transient)」を指定してください。「Run To Time」で解析終了時間を指定し、「Maximum Step Size」にて解析における最大刻み幅を指定してください。

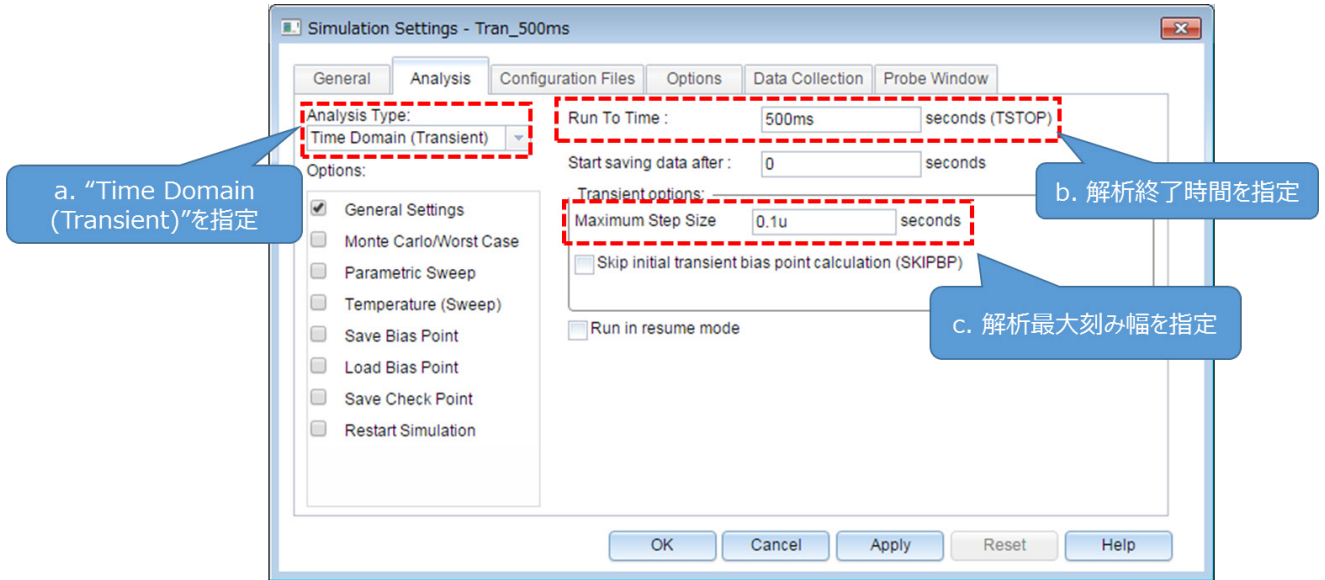


図 5.3 「Simulation Settings」-「Analysis」画面

- (3) 「Options」タブにて解析オプションの設定を行います。本モデルでのシミュレーションにおいては、図 5.4 に示すように「Analog Simulation」-「Auto Converge」-「AutoConverge」にチェックを入れ、自動収束機能を有効にすることを推奨します。

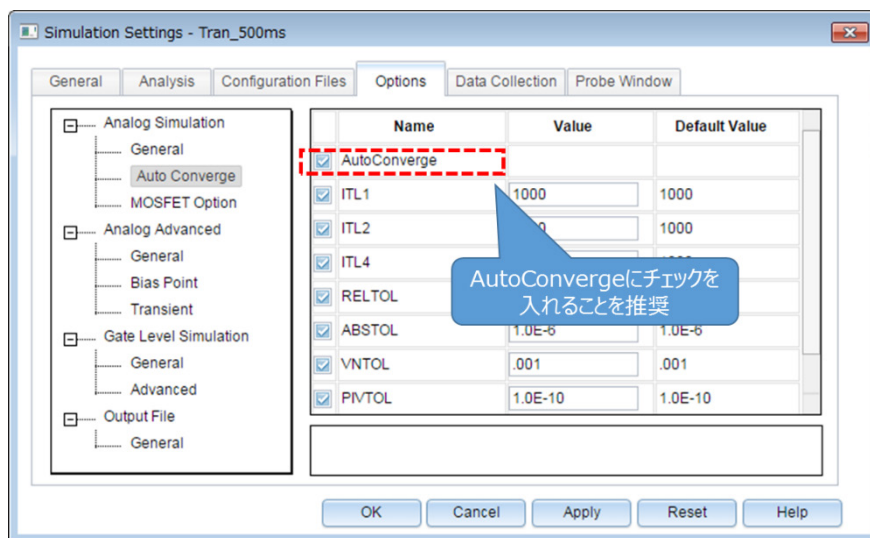


図 5.4 「Simulation Settings」-「Options」画面

- (4) 上記設定が完了したら、「OK」をクリックし、「Simulation Settings」ウインドウを閉じてください。
 (5) OrCAD® Capture メニューバーの「PSpice」-「Run」でシミュレーションを実行します。PSpice® A/D が自動で起動し、シミュレーションが実行されます。

結果確認方法

シミュレーション完了後の結果確認方法について説明します。PSpice[®] A/D 画面上に結果波形を表示する方法として、2通りの方法があります。下記に各方法の手順について説明します。

方法 1. ネット名を指定した結果表示

- (1) グラフウィンドウのグラフ枠外を右クリック後、「Add Trace」を選択してください。(図 5.5)
- (2) 「Add Traces」画面から表示する波形を選択します。電圧波形の場合には V(ネット名)、電流波形の場合には I(素子名)を選択してください。(図 5.6)
- (3) 選択後、「OK」をクリックすることで結果波形が表示されます。(図 5.7)

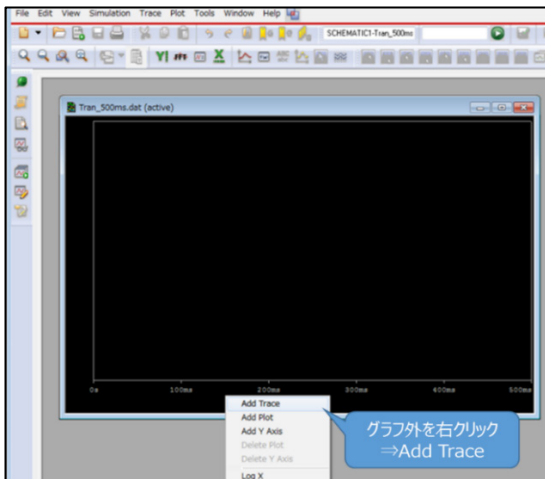


図 5.5 グラフウィンドウ

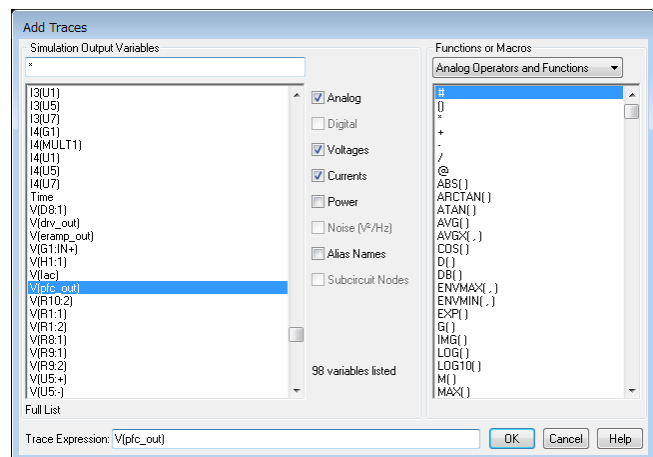


図 5.6 「Add Traces」画面

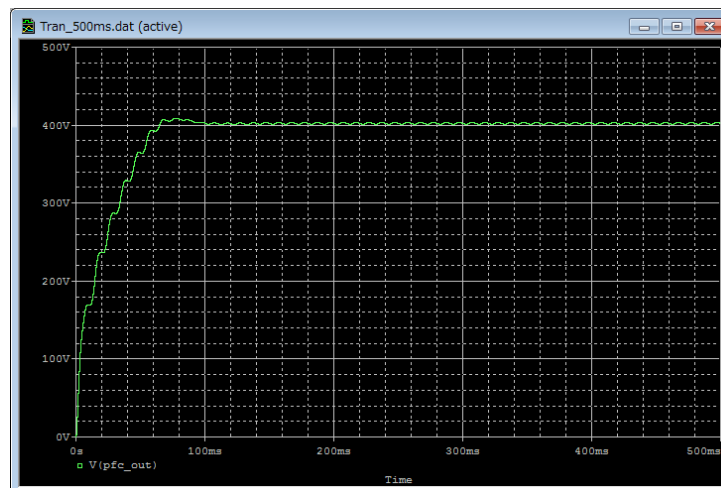


図 5.7 結果波形表示 (例：出力電圧波形)

方法 2. Marker 機能を使用した結果表示

- (1) OrCAD[®] Capture メニューバーの「PSpice」-「Markers」から、表示させる波形に応じて Marker 種類を選択します。(図 5.8)
- (2) シミュレーション回路上の波形測定ポイントに Marker を配置します。(図 5.9)
- (3) PSpice[®] A/D のグラフウィンドウに結果波形が表示されます。(図 5.10)

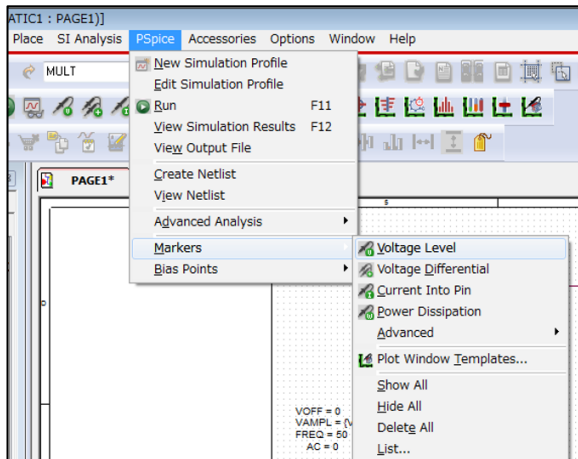


図 5.8 Marker 種類選択画面

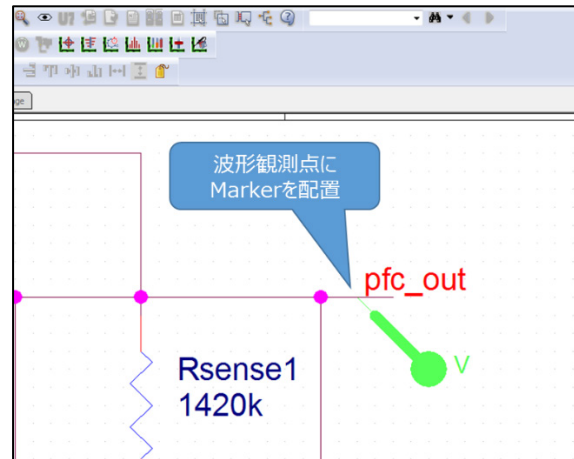


図 5.9 回路上への Marker 配置

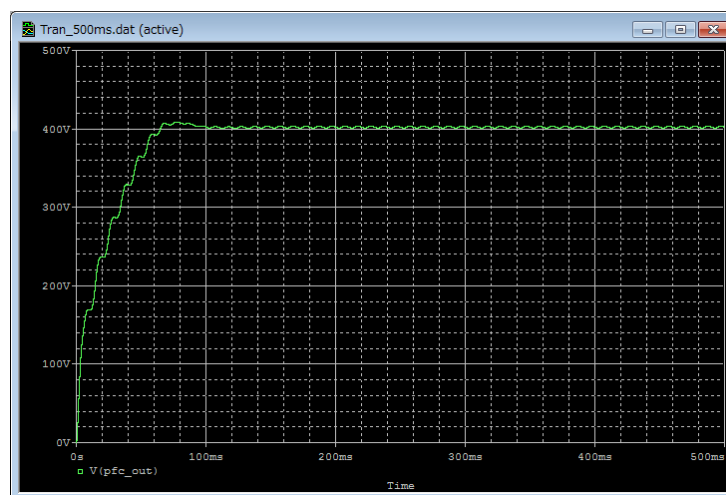


図 5.10 結果波形表示(例：出力電圧波形)

※Cadence、Cadence □□、OrCAD、PSpice および OrCAD □□は Cadence Design Systems, Inc.の米国 またはその他の国における商標または登録商標です。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高低温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。