

**100 W LLC 方式 DC-DC コンバーター  
デザインガイド**

**RD165-DGUIDE-01**

---

**東芝デバイス&ストレージ株式会社**

## 目次

<b>1. はじめに .....</b>	<b>3</b>
1.1. 搭載パワーMOSFET .....	3
<b>2. 回路設計 .....</b>	<b>4</b>
2.1. LLC 回路設計 .....	4
<b>3. PCB 設計 .....</b>	<b>16</b>
3.1. PCB パターン設計 .....	16
3.2. LLC 回路パターン設計 .....	17

## 1. はじめに

本デザインガイドは 100 W LLC 方式 DC-DC コンバーター（以下、本電源）の各種回路、レイアウトの設計方法を記載したドキュメントです。本電源の仕様、使用方法、特性データはリファレンスガイドを参照してください。

なお、回路図に部品番号を記載していても、部品表で「Not Mounted」となっているものは PCB に実装していません。回路設計時の定数値調整用として PCB に実装場所を設けています。

### 1.1. 搭載パワーMOSFET

#### TPN7R504PL

一次側メインスイッチ部に搭載

$V_{DSS} = 40 \text{ V}$ 、 $R_{DS(ON)}$  (最大) =  $7.5 \text{ m}\Omega @ V_{GS} = 10 \text{ V}$ 、TSO Advance パッケージ

U-MOSIX-H プロセス品、駆動損失と導通損失のバランスを実現。

#### TPH1R204PL

二次側同期整流部に搭載

$V_{DSS} = 40 \text{ V}$ 、 $R_{DS(ON)}$  (最大) =  $1.24 \text{ m}\Omega @ V_{GS} = 10 \text{ V}$ 、SOP Advance パッケージ

U-MOSIX-H プロセス品、同期整流動作における損失低減を実現。

## 2. 回路設計

本電源の回路設計のポイントを記載します。

### 2.1. LLC 回路設計

本電源では、LLC 共振回路方式で 12 V 出力を生成しています。LLC 共振回路方式は、1 次側（入力側）のハイサイド MOSFET とローサイド MOSFET をデューティ 50 % で交互にオン・オフし、負荷に応じてオン・オフする周波数を調整し出力電圧を制御します。ハイサイド MOSFET とローサイド MOSFET の切り替わり時には貫通動作を防ぐ為にデッドタイムを設けますが、その期間の共振動作により MOSFET は Zero Volt Switching (ZVS) となります。ZVS をすることでスイッチング損失の低減が図れ、高効率電源の実現が可能となります。本電源では Texas Instruments 社製コントローラ UCC256000（以下、LLC コントローラ）を用い、LLC 共振回路を構成しています。以下に、本電源の LLC 共振回路の基本的な設計項目に関して説明します。なお、コントローラ周辺の詳細設計に関しては、Texas Instruments 社製 UCC256000 のデータシート、並びに関連書類を参照してください。また、本電源の詳細仕様に関してはリファレンスガイド (RD165-RGUIDE-01\_J) を、回路図は RD165-SCHEMATIC-01 を、部品表は RD165-BOM-01 を参照してください。

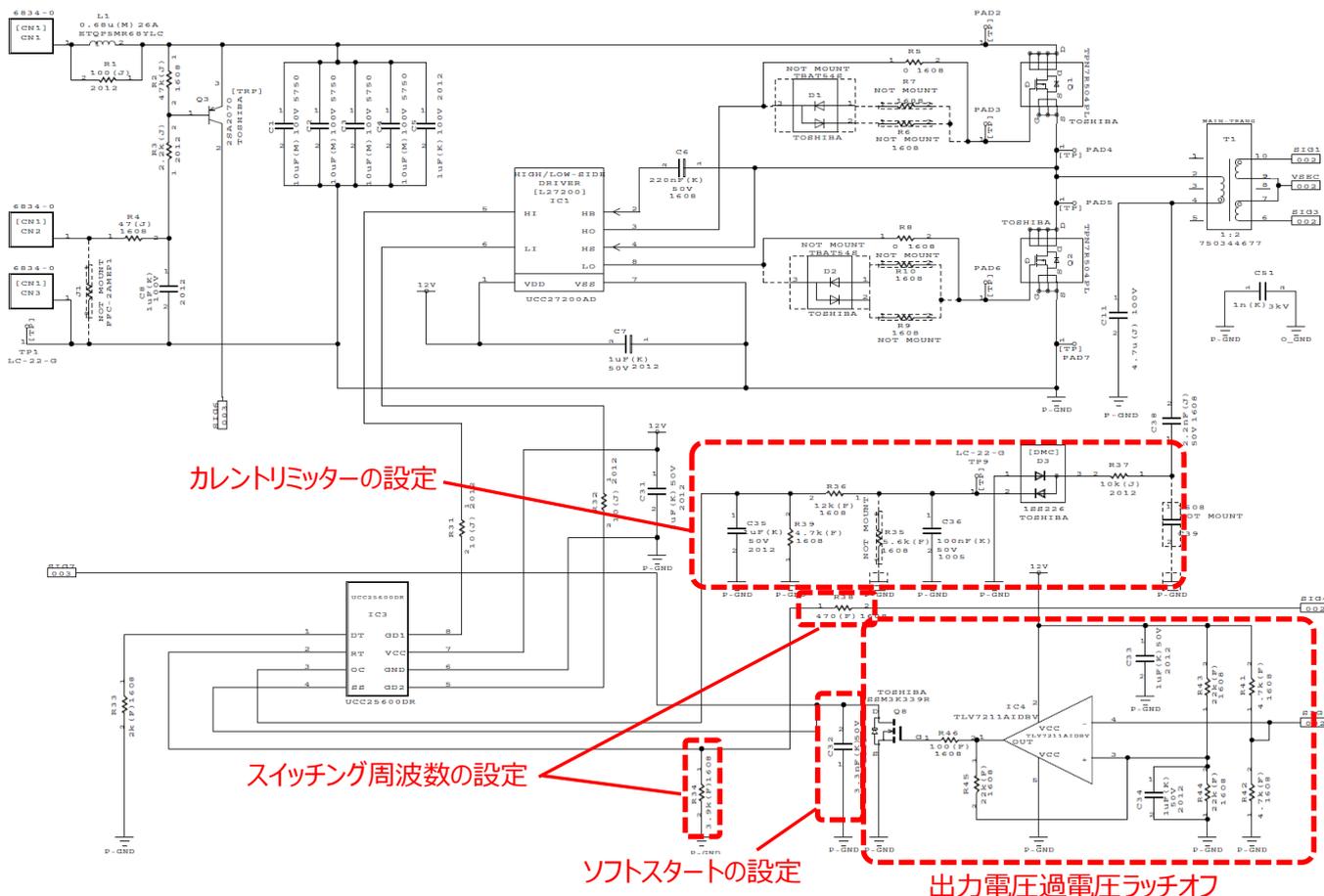


図 2.1 LLC 回路 1 (コントローラ周辺)

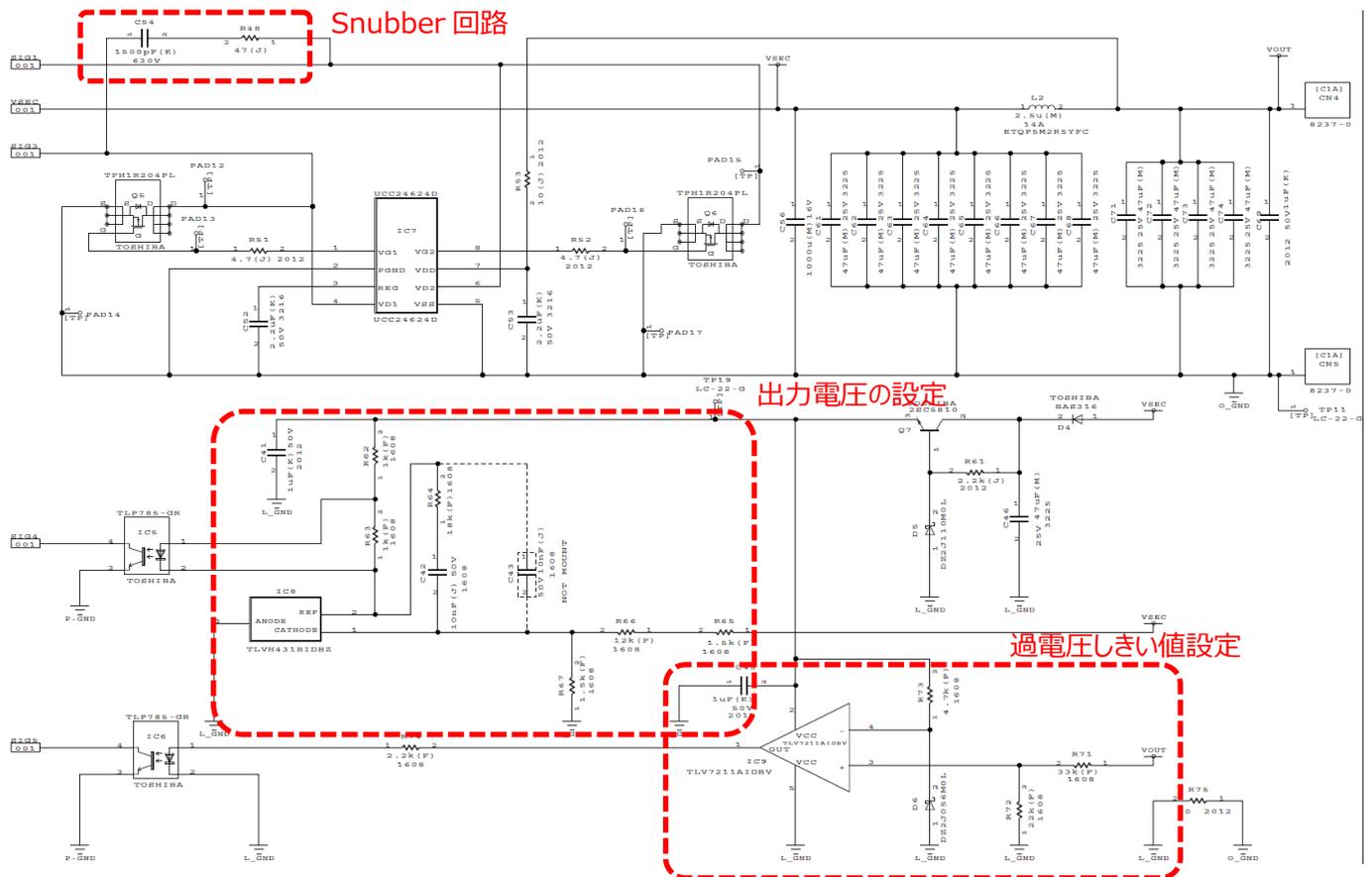


図 2.2 LLC 回路 2 (入力側 MOSFET 周辺)

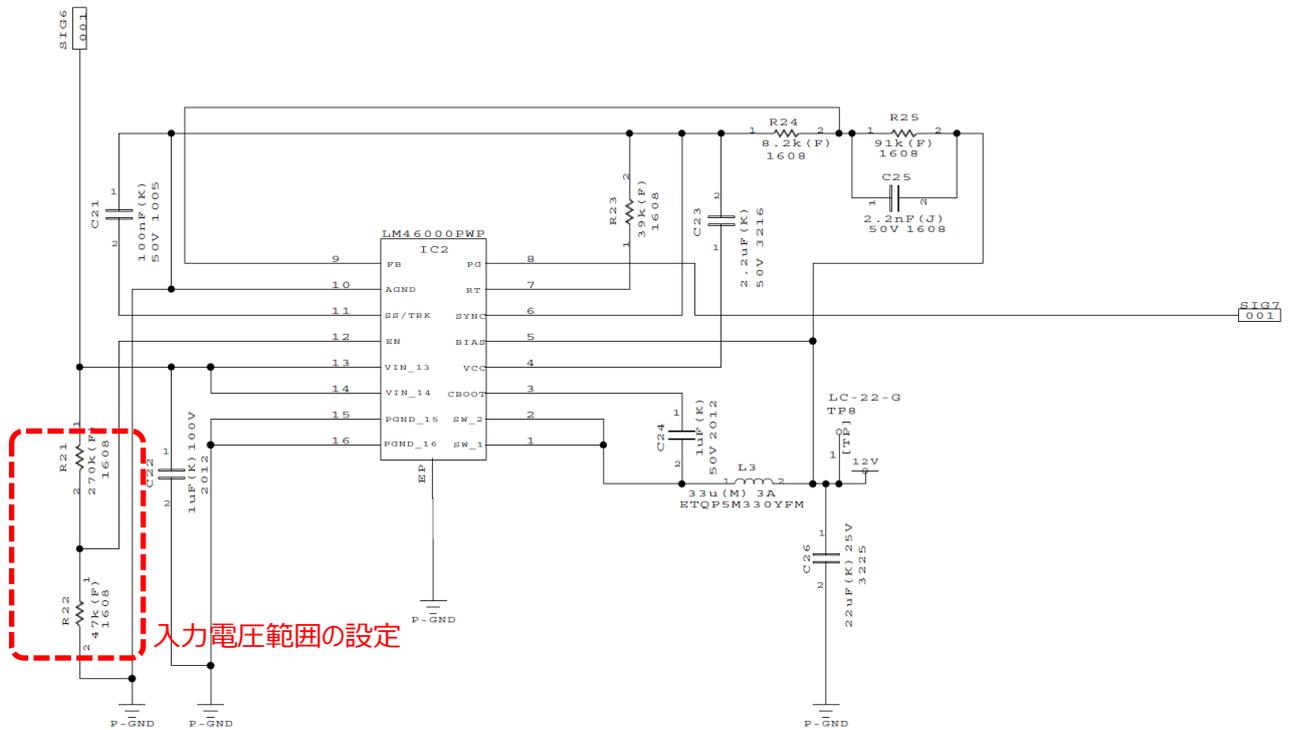


図 2.3 LLC 回路 3 (コントローラ電源周辺)

### 入力電圧動作範囲（下限）の設定

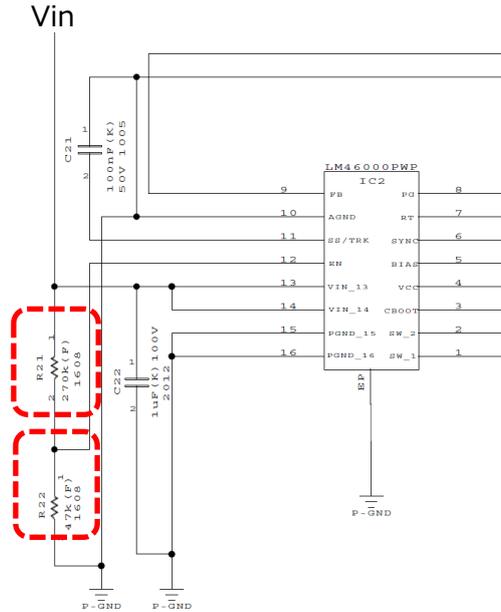


図 2.4 入力電圧範囲の設定

本電源は、本電源の入力  $V_{in}$  からステップダウンコンバーターLM46000 を経由して生成された 12 V 電源が LLC コントローラーに供給されることで動作を開始します。本電源の入力電圧範囲は外付け抵抗 (R21、R22) の抵抗値で設定します。入力電圧  $V_{in}$  を抵抗 (R21、R22) で分割し、DC-DC コンバーター (IC2) の EN 端子に入力することで動作電圧下限値 ( $V_{in\_min\_on}$ 、 $V_{in\_min\_off}$ ) を設定します。DC-DC コンバーター(IC2) は、これらの抵抗分割によって発生する EN 端子電圧がしきい値電圧 (2.0 V) を超えるとスイッチング動作を開始します。EN 端子は内部ヒステリシス電圧 (-305 mV) を持っているため、スイッチング開始後に EN 端子電圧がしきい値電圧からヒステリシス電圧分だけ低下すると再度スイッチング停止状態となります。

以下の式で動作電圧下限値 ( $V_{in\_min\_on}$ 、 $V_{in\_min\_off}$ ) を算出します。

$$V_{in\_min\_on}(V) = 2.0(V) \times \frac{(R21 + R22)}{R22}$$

$$V_{in\_min\_off}(V) = 2.0(V) \times \frac{(R21 + R22)}{R22} - 305(mV)$$

本電源では  $V_{in\_min\_on}$  の設定値を 13.5 V、 $V_{in\_min\_off}$  の設定値を 13.2 V とし、図 2.4 に示すように抵抗値 (R21) に 270 kΩ、抵抗値 (R22) に 47 kΩ を選択しています。図 2.5 に入力電圧  $V_{in}$  と EN 端子電圧、スイッチング動作状況の関係を示します。

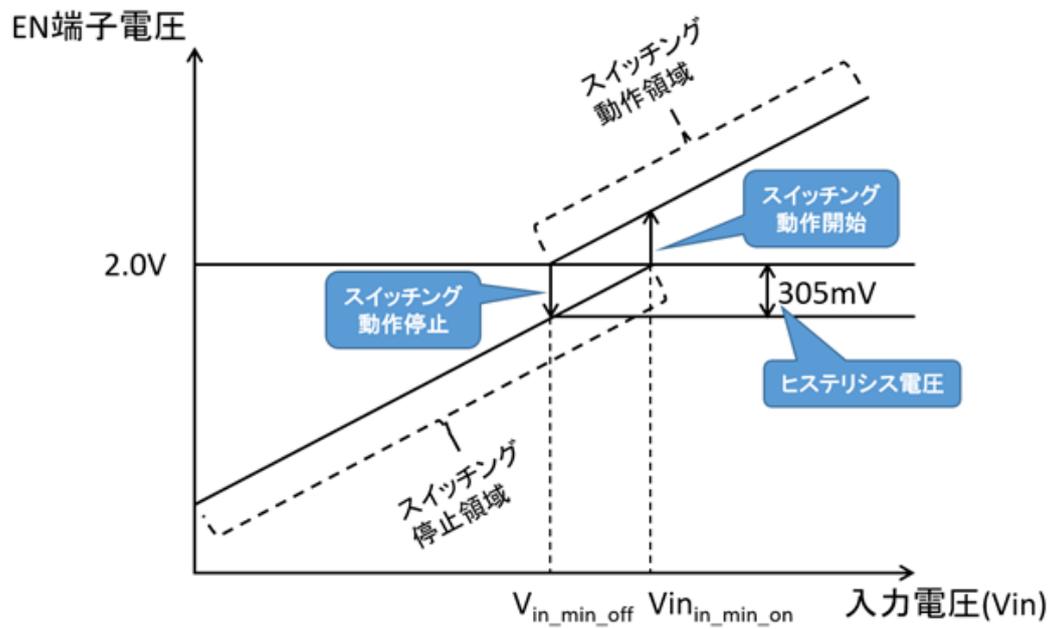


図 2.5 入力電圧 vs UVLO 端子電圧、スイッチング動作状況

### 出力電圧の設定(位相補償)

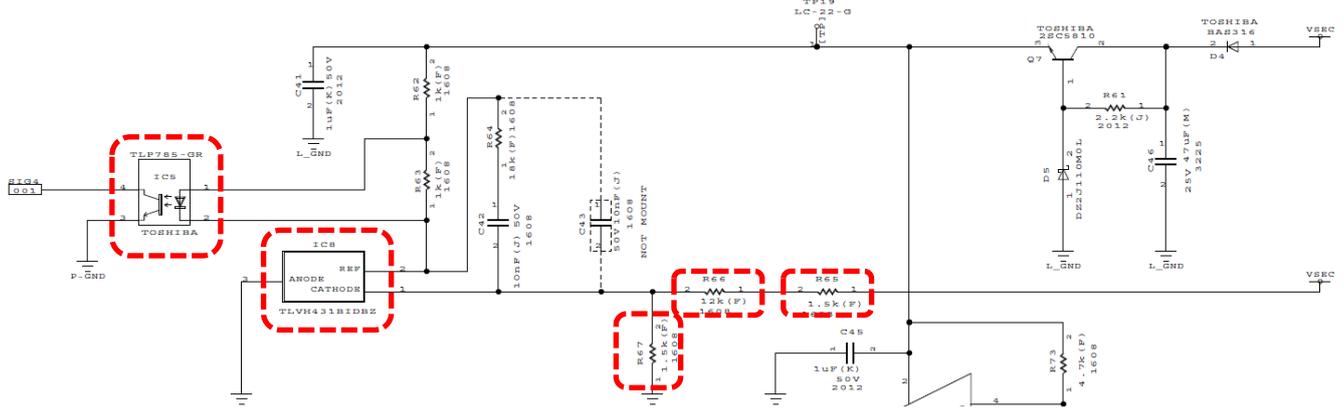


図 2.6 出力電圧の設定

本電源の出力電圧  $V_{out}$  を外付け抵抗 (R65、R66、R67) の抵抗値、シャントレギュレーター (IC8) で設定します。シャントレギュレーター (TLVH431BIDBZ) は本電源の出力電圧を抵抗 (R65、R66、R67) で分割した電圧がリファレンス電圧 ( $V_{REF} = 1.24 \text{ V}$ ) と一致するようにフォトコプラ (IC5) の電流を制御します。LLC コントローラーはフォトコプラ (IC5) からフィードバックされる電流量に応じて出力電圧  $V_{out}$  を一定に保つよう動作します。以下の式で出力電圧  $V_{out}$  を算出します。

$$V_{out} \text{ (V)} = \frac{V_{REF} \text{ (V)} \times (R65 + R66 + R67)}{R67}$$

本電源では出力電圧  $V_{out}$  の設定値を 12.40 V とし、図 2.6 に示すように抵抗値 R65 に 1.5 k $\Omega$ 、抵抗値 R66 に 12 k $\Omega$ 、抵抗値 (R67) に 1.5 k $\Omega$  を選択しています。

## トランス(共振設計)

本電源では以下のトランスを使用します。

巻数比  $n = 1$

励磁インダクタンス  $L_m = 6.97 \mu\text{H}$

寄生インダクタンス  $L_r = 0.78 \mu\text{H}$

共振コンデンサ  $C_r = 4.7 \mu\text{F}$

上記トランスを用いた際のスイッチング周波数と電圧 Gain のグラフは図 2.7 のとおりとなります。

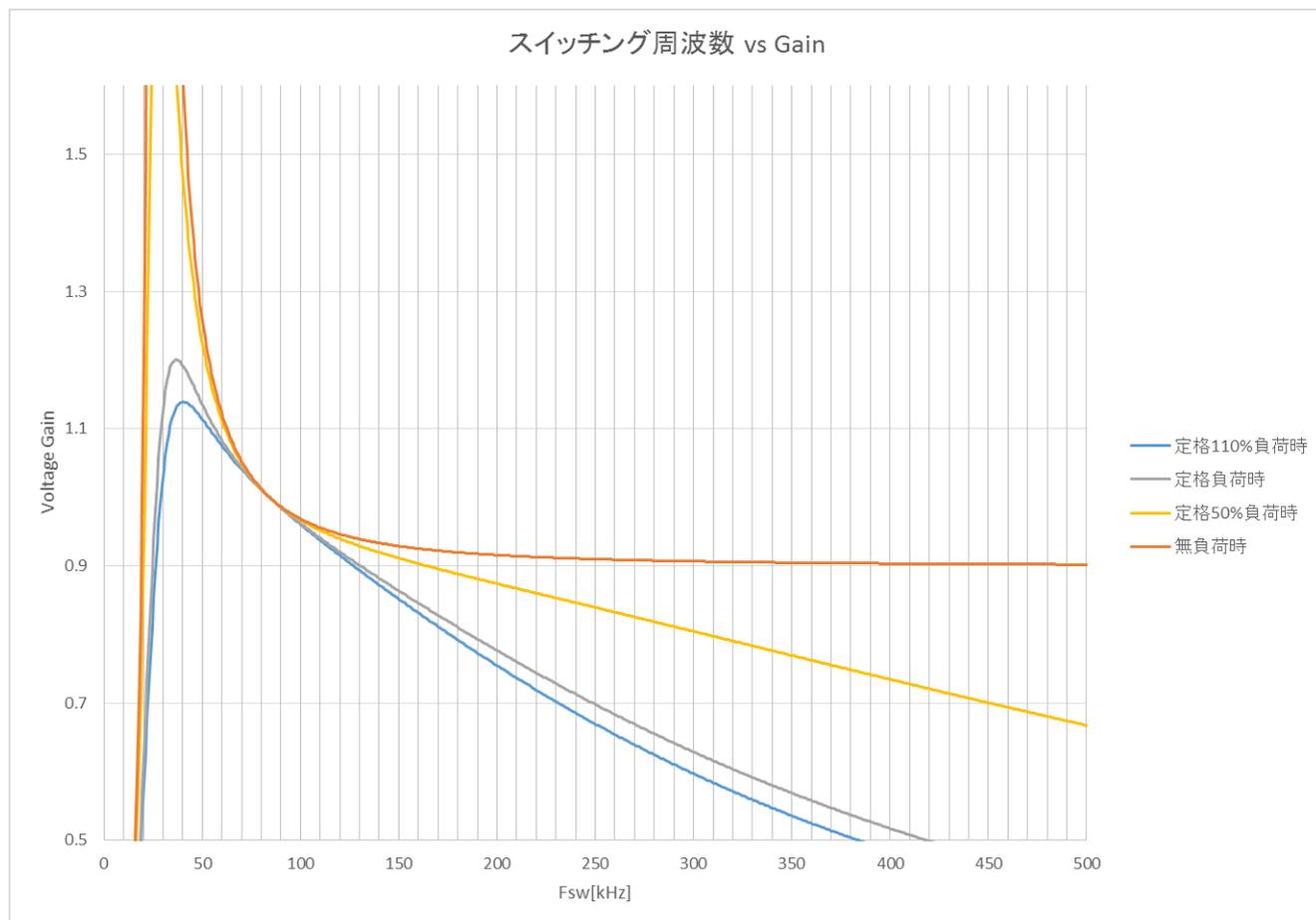


図 2.7 スwitchング周波数と Gain の関係

### スイッチング周波数の設定(上限下限)

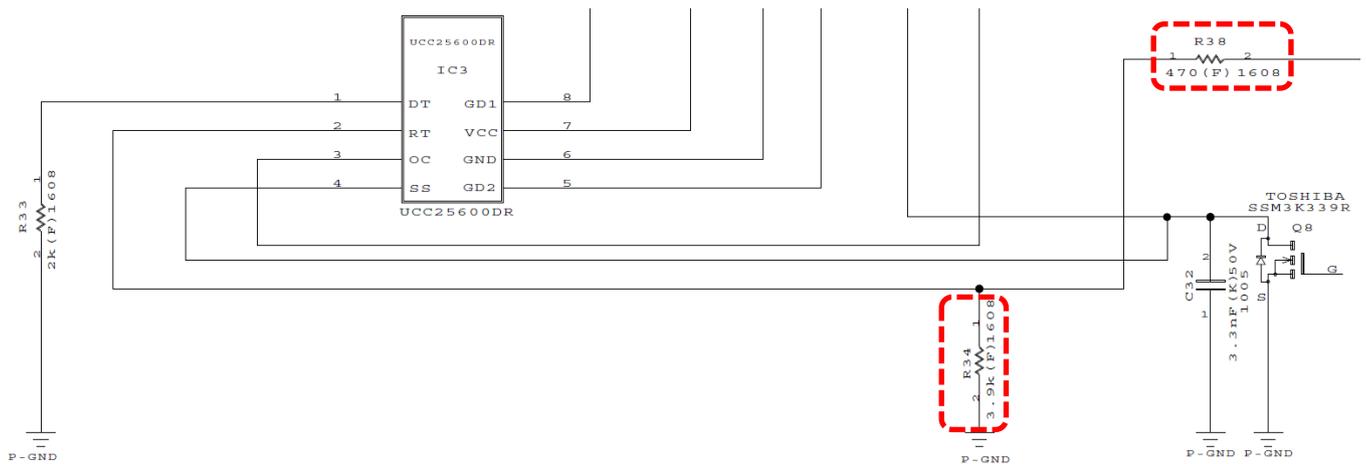


図 2.8 スwitchング周波数の設定

LLC 電源のスイッチング周波数  $f_{PWM}$  を外付け抵抗 (R34、R38) の抵抗値で設定します。以下の式でスイッチング周波数  $f_{PWM}$  を算出します。

$$f_{PWM}(Hz) = \frac{1}{2} \times \frac{1}{\frac{6(ns) \times 1(A)}{I_{RT}} + 150(ns)}$$

$$I_{RT} = 2.5(V) \times \left( \frac{1}{R34} + \frac{1}{R38} \right)$$

最低スイッチング周波数 ( $f_{PWM\_min}$ ) は R34 で設定します。本電源では最低スイッチング周波数 ( $f_{PWM\_min}$ ) の設定値を約 50 kHz とし、図 2.8 に示すように抵抗値 (R34) に 3.9 kΩ を選択しています。最高スイッチング周波数 ( $f_{PWM\_max}$ ) は R38 で設定します。本電源では最高スイッチング周波数 ( $f_{PWM\_max}$ ) の設定値を約 430 kHz とし、図 2.8 に示すように抵抗値 (R38) に 470Ω を選択しています。

### ソフトスタートの設定

LLC 電源のソフトスタート時間 (T<sub>SS</sub>) は外付けコンデンサー (C32) によって設定することができます。LLC コントローラーは C32 の電圧が 1.2 V から 4 V の期間ソフトスタート動作を行います。ソフトスタート開始直後は通常よりも高い周波数となることで突入電流を低減し、その後徐々に周波数を下げソフトスタート完了時に通常の周波数となります。

$$T_{SS}(s) = C32 \times \frac{2.8(V)}{5(\mu A)}$$

本電源ではソフトスタート時間 (T<sub>SS</sub>) の設定値を 1.8 ms とし、図 2.9 に示すように外付けコンデンサー (C32) に 3.3 nF を選択しています。必要に応じて容量を変更してソフトスタート時間を調節願います。

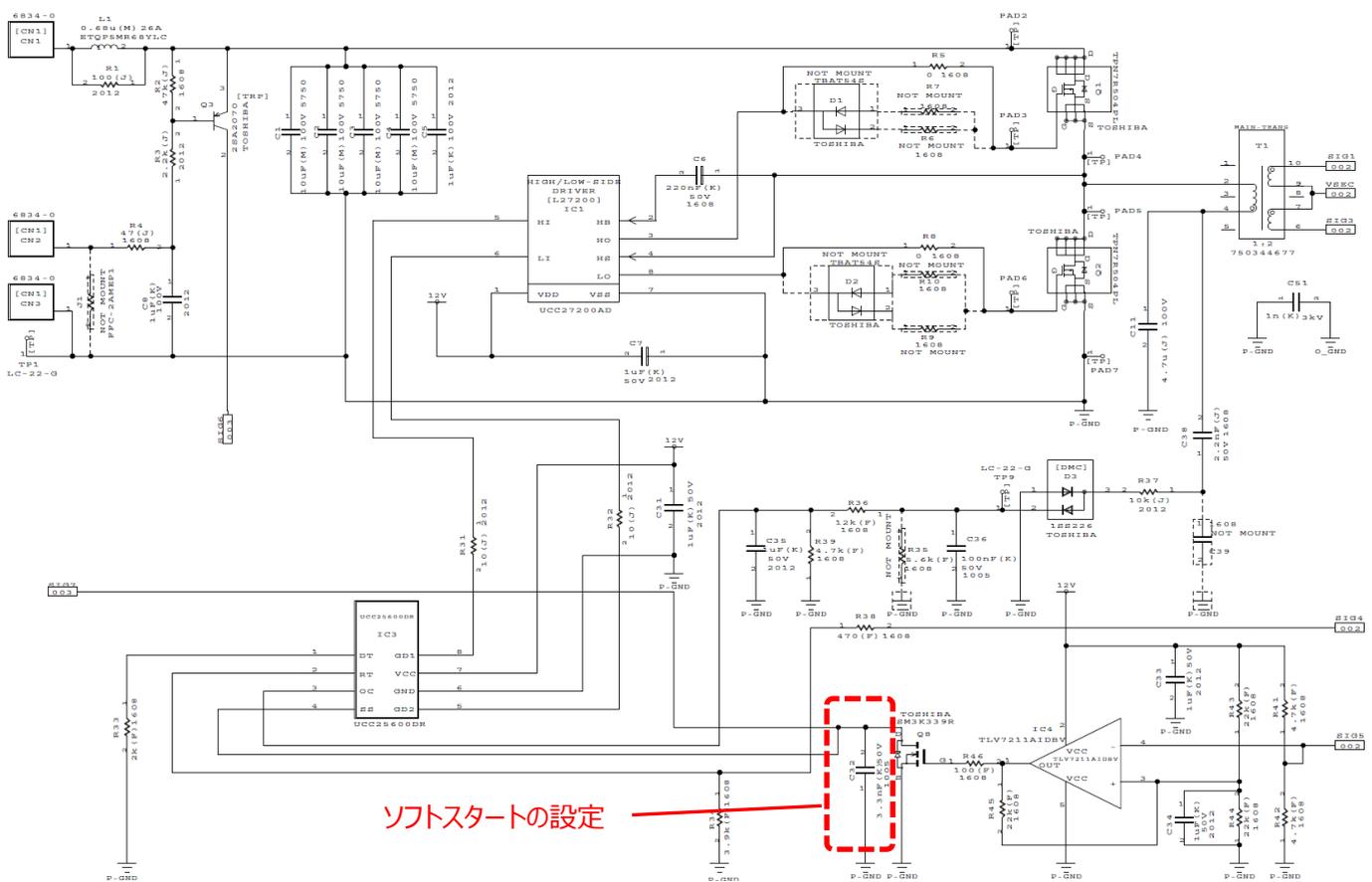


図 2.9 ソフトスタートの設定

### ゲート駆動回路

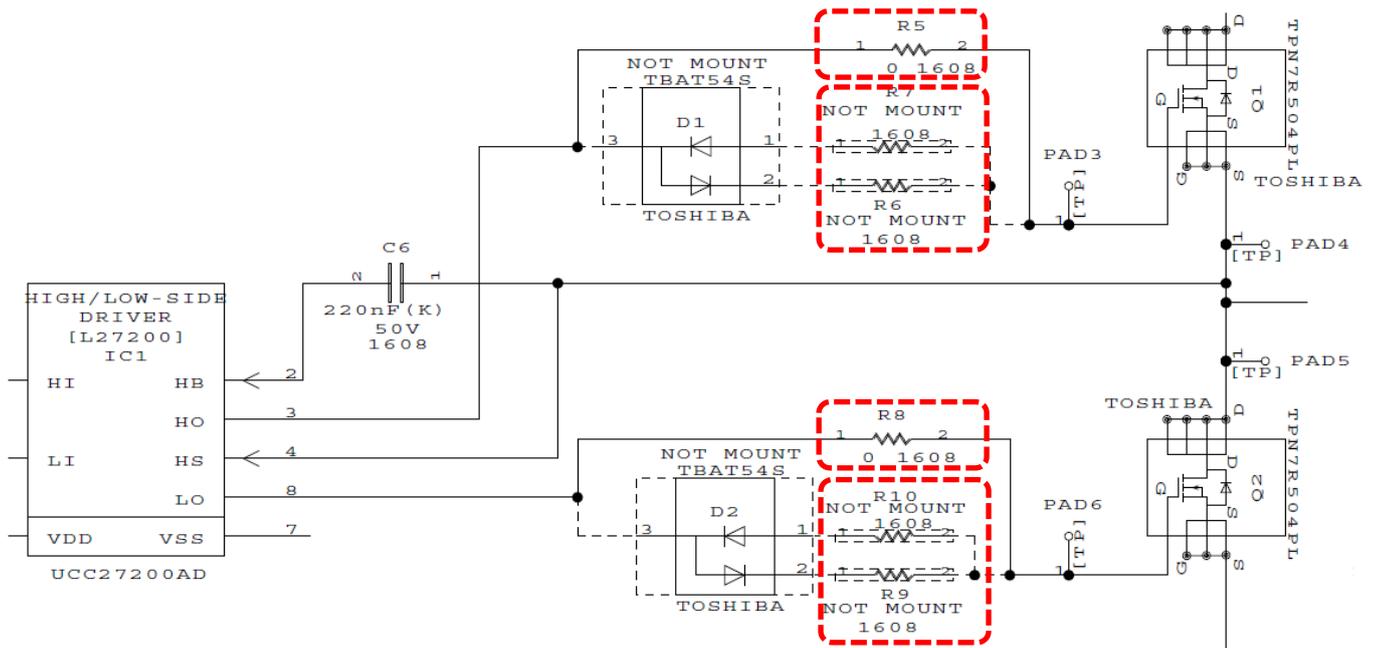


図 2.11 ゲート駆動回路

ゲート駆動回路の設計が電源効率と EMI に影響を与えます。一般に電源効率と EMI はトレードオフの関係にあり、両者のバランスを取った設計が必要です。LLC 回路は ZVS 動作のため低 EMI ですが、スイッチングノイズが EMI 問題の原因と思われる場合は、MOSFET (Q1、Q2) のゲート直列抵抗の抵抗値 (R5-R10) を調整して、EMI を確認してください。MOSFET のターンオン時、ターンオフ時の個別調整が可能です。本電源では図 2.11 に示すように、抵抗値 R5、R8 に 0 Ω を、その他抵抗は未実装を選択しています。

## 出力コンデンサー

出力コンデンサーの静電容量値  $C_{out}$  は出力電圧リップル ( $V_{ripple}$ ) の要求仕様とリップル電流の要求仕様を満たすように設定します。

出力電圧リップル ( $V_{ripple}$ ) を 100 mV、最大負荷を  $I_{max}$  とすると、出力コンデンサーに要求される ESR は以下の式で計算されます。

$$ESR = \frac{V_{ripple}}{\frac{2 \times \pi}{4} \times I_{max}} = 7.6(m\Omega)$$

$I_{max}$  が 8.4 A なので、ESR は 7.6 mΩ となります。

また、出力コンデンサーを流れるリップル電流の実効値 ( $I_{C\_rms}$ ) は以下の式で算出されます。

$$I_{C\_rms} = \sqrt{\left(\frac{\pi}{2\sqrt{2}} I_{out}\right)^2 - I_{out}^2} = 4.02(A)$$

上記 ESR と ( $I_{C\_rms}$ ) の仕様を満たす出力コンデンサーを選定する必要があります。

また、以下についても確認してください。

1. 負荷急変時に発生する出力端アンダーシュート・オーバーシュートが規定電圧範囲に入っていること
2. 出力コンデンサーの許容リップル電流が確保できていること
3. 出力コンデンサーの公差や経年劣化を考慮すること

### 同期整流 MOSFET サージ電圧低減回路

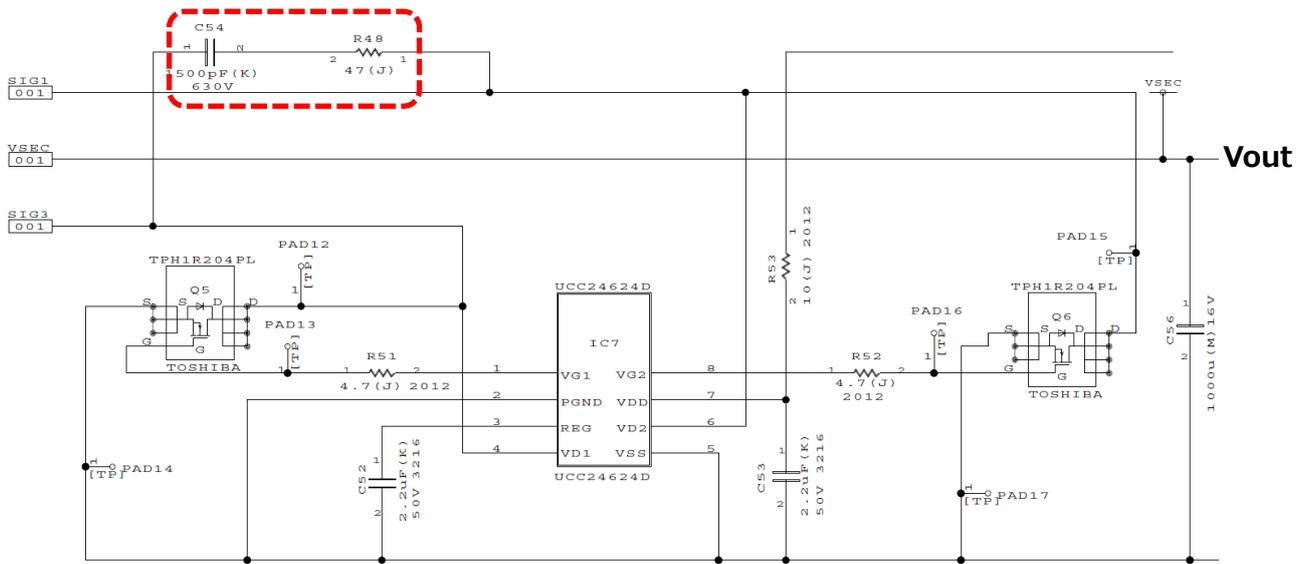


図 2.12 Snubber 回路

図 2.12 に示すように R48、C54 で Snubber 回路を構成します。Snubber 回路では Q5、Q6 に発生したサージ電圧 ( $V_{srg}$ ) を吸収します。このとき抵抗 (R48) で発生するロス ( $P_{d\_Rsnb}$ ) は以下のとおりとなります。

$$P_{d\_Rsnb} = C54 \times (V_{srg})^2 \times \left(\frac{f_{PWM}}{2}\right)$$

サージ電圧 ( $V_{srg}$ ) が 30 V、C54 が 1500 pF、 $f_{PWM}$  が 100 kHz の場合、 $P_{d\_Rsnb}$  は 68 mW です。実際のサージ電圧のレベルに応じて各素子の定数、定格を調整してください。

### 出力過電圧検出回路

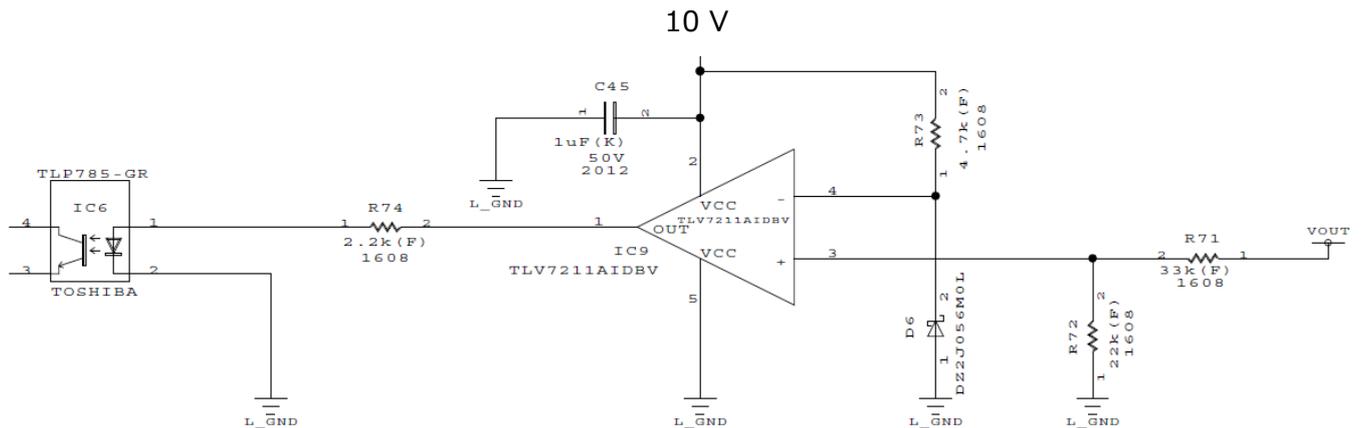


図 2.13 出力過電圧検出回路

出力の過電圧検出値 ( $V_{ovp}$ ) をツェナーダイオード (D6)、コンパレーター (IC9)、外付け抵抗 (R71、R72) の抵抗値で設定します。出力電圧を抵抗値 (R71、R72) で分圧した電圧が D6 のツェナー電圧 ( $V_{zener} = 5.6 \text{ V}$ ) を超過するとコンパレーター (IC9) が OVP を検出して入力側に過電圧の信号を伝達します。入力側の回路は過電圧信号が伝達されると LLC コントローラーの SS ピンをローにラッチしてスイッチング動作を停止します。以下の式で出力過電圧検出値 ( $V_{ovp}$ ) を算出します。

$$V_{ovp} = \frac{(V_{zener}) \times (R71 + R72)}{R72}$$

本電源では過電圧検出値 ( $V_{ovp}$ ) の設定値を 14.0 V とし、図 2.13 に示すように、抵抗値 (R71) に 33 kΩ、抵抗値 (R72) に 22 kΩ を選択しています。過電圧検出により停止したスイッチング動作を再開するには、Enable 端子をリセット (オープンにして、再度 GND へ接続) する必要があります。

### 3. PCB 設計

本電源の PCB 設計時の注意点を記載します。

#### 3.1. PCB パターン設計

##### 沿面距離

要求仕様の安全規格に応じて適切な空間距離・沿面距離を確保してください。表 3.1 に本電源で用いた沿面距離を示します。なお、設置する環境、材料、材料の汚損度、湿度、高度（気圧）等によって必要な空間距離・沿面距離が変わるため、十分に考慮してください。

表 3.1 設計最小沿面距離

対象ライン 1	対象ライン 2	対象ライン 1 と対象ライン 2 の沿面距離
入力(カプラー部)	出力(カプラー部)	2.0 mm
入力(トランス部)	出力(トランス部)	2.0 mm

##### 電流容量

基板上的各パターンは、各パターンにおける最大電流を流した際に、温度上昇、あるいはパターンによる IR ドロップのいずれによる問題も発生させないよう十分なパターン幅を確保する必要があります。

### 3.2. LLC 回路パターン設計

LLC 回路周辺の PCB 設計の注意点を説明します。図 3.1 に LLC 回路 (コントローラ周辺)、図 3.3 に LLC 回路パターン設計注意点 1、図 3.4 に LLC 回路パターン設計注意点 2 を示します。コントローラ周辺のレイアウトは LLC コントローラのデータシート、関連文書などを参照してください。

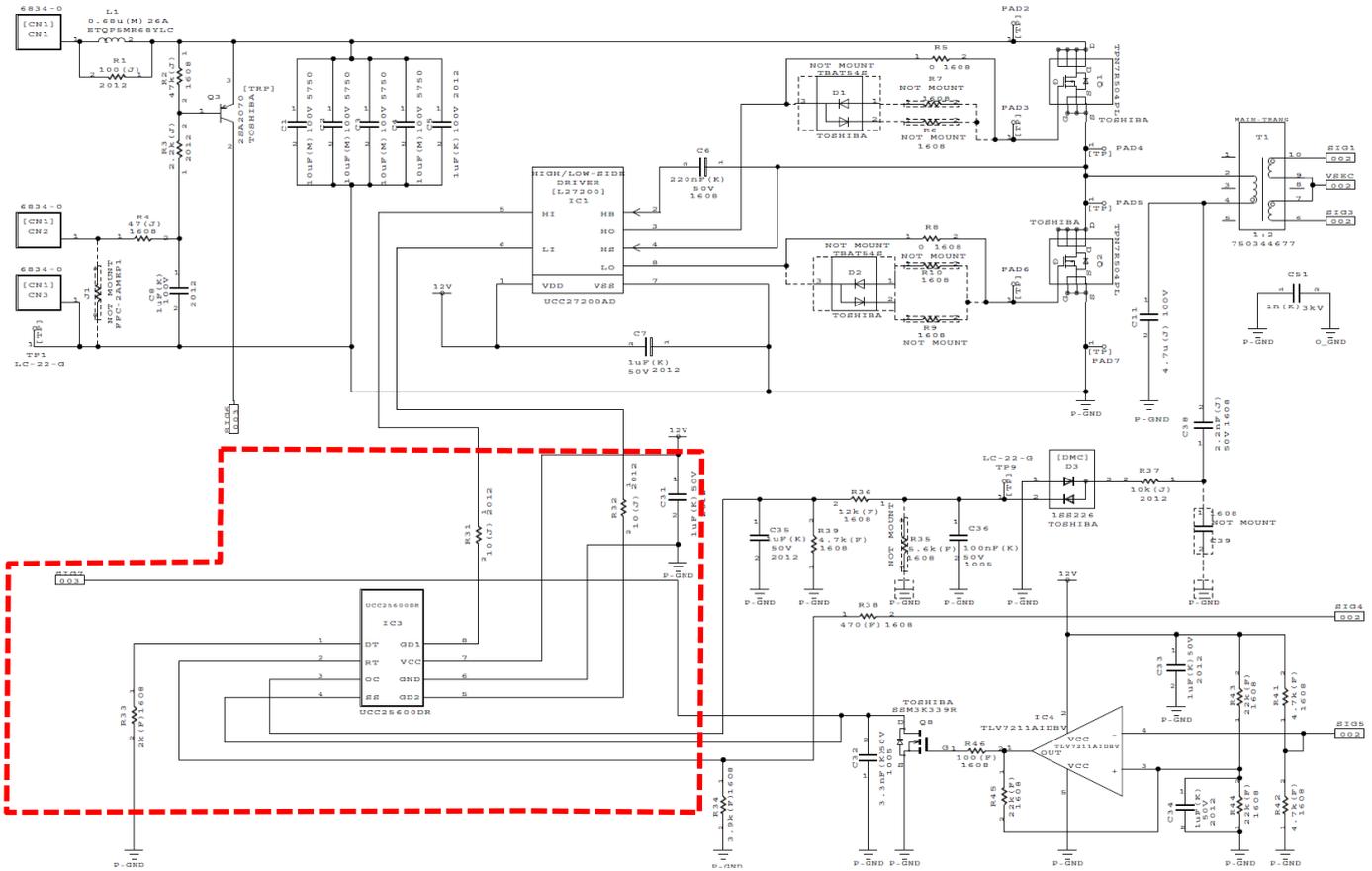


図 3.1 LLC 回路 (コントローラ周辺)

1. LLC コントローラ (IC3) は大電流スイッチング回路、トランスから離して配置します。
2. 図 3.1 に記載している赤色点線内部の部品は LLC コントローラの近傍に配置します。
3. GND (回路図中 P-GND) は大電流経路と共通インピーダンスを持たない経路で LLC コントローラの GND ピンに接続します。

図 3.2 に PCB 表面のレイアウトを示します。破線で囲んだ LLC コントローラ周辺部が上記注意点を考慮された箇所に配置されていることが分かります。

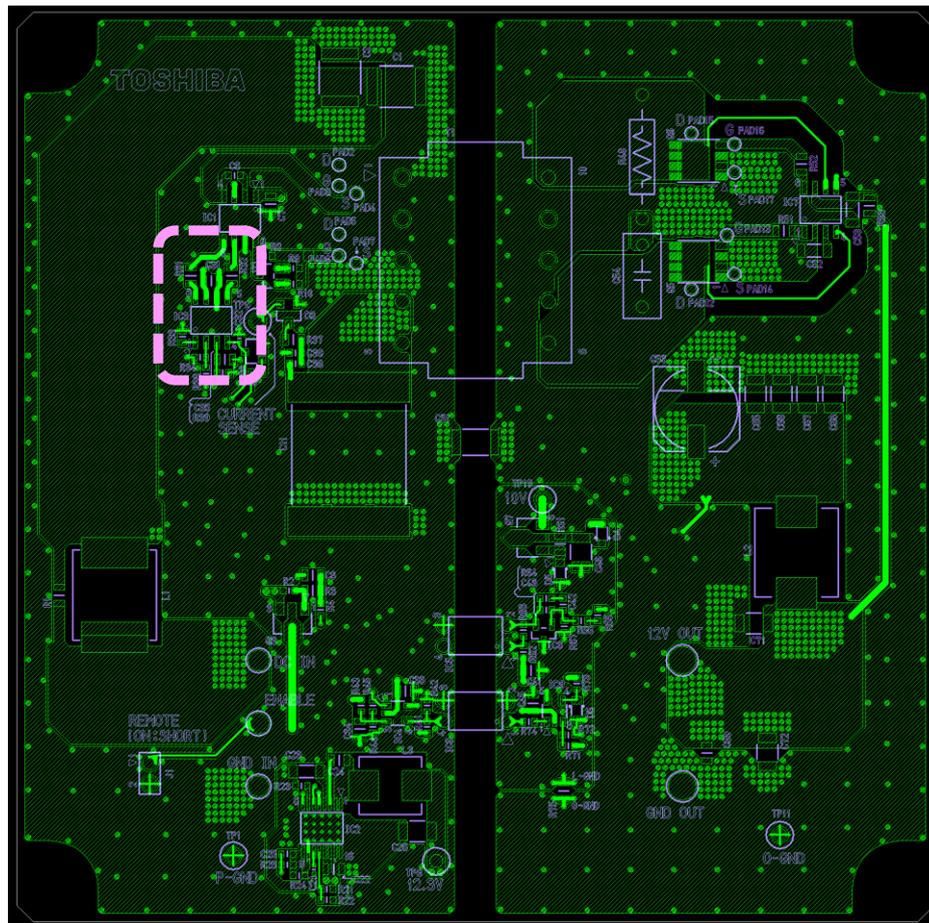
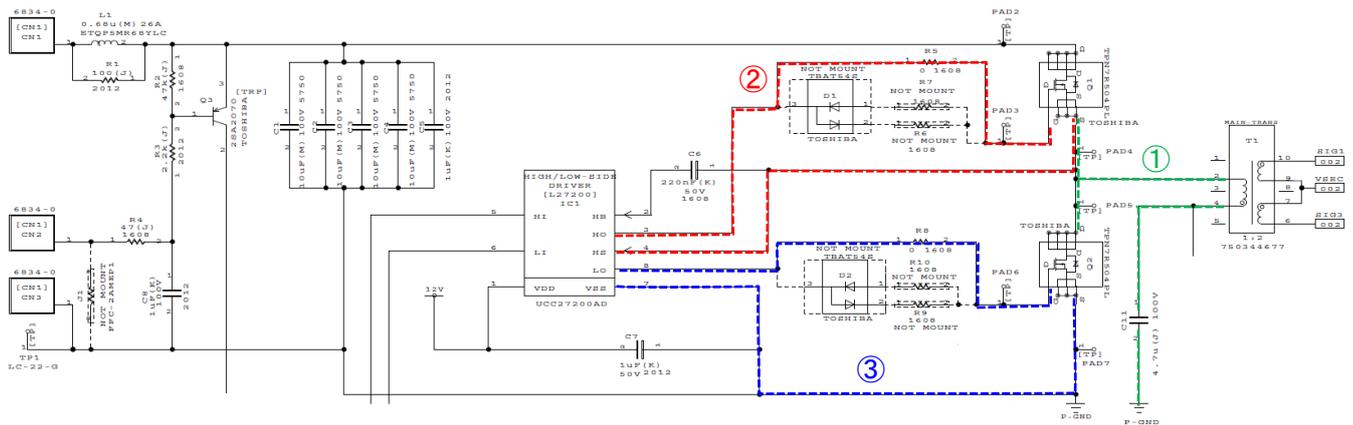


図 3.2 PCB 表面レイアウト(コントローラー周辺)



**図 3.3 LLC 回路パターン設計注意点 1**

1. 電圧変動大のスイッチングノード周辺（図中①および①と同電位の電圧変動を持つライン）の面積が極小となるよう部品を配置します。
2. ドライバ出力ライン（図中②と③）を可能な限り短くするために IC 1 と Q1、Q2 を近傍に配置し、ドライブ電流最大値を流せるパターン幅を確保します。
3. Q1 のドライブ電流のリターン経路をソース端子直近から分離します。
4. Q2 のドライブ電流のリターン経路を GND (P-GND) プレーンから分離する場合は、Q1 のソース端子直近から分離します。
5. 電流検出ライン（IC3 の 3 ピンのライン）は電流変動や電圧変動の少ないエリアを經由し LLC コントローラーにフィードバックを行ないます。

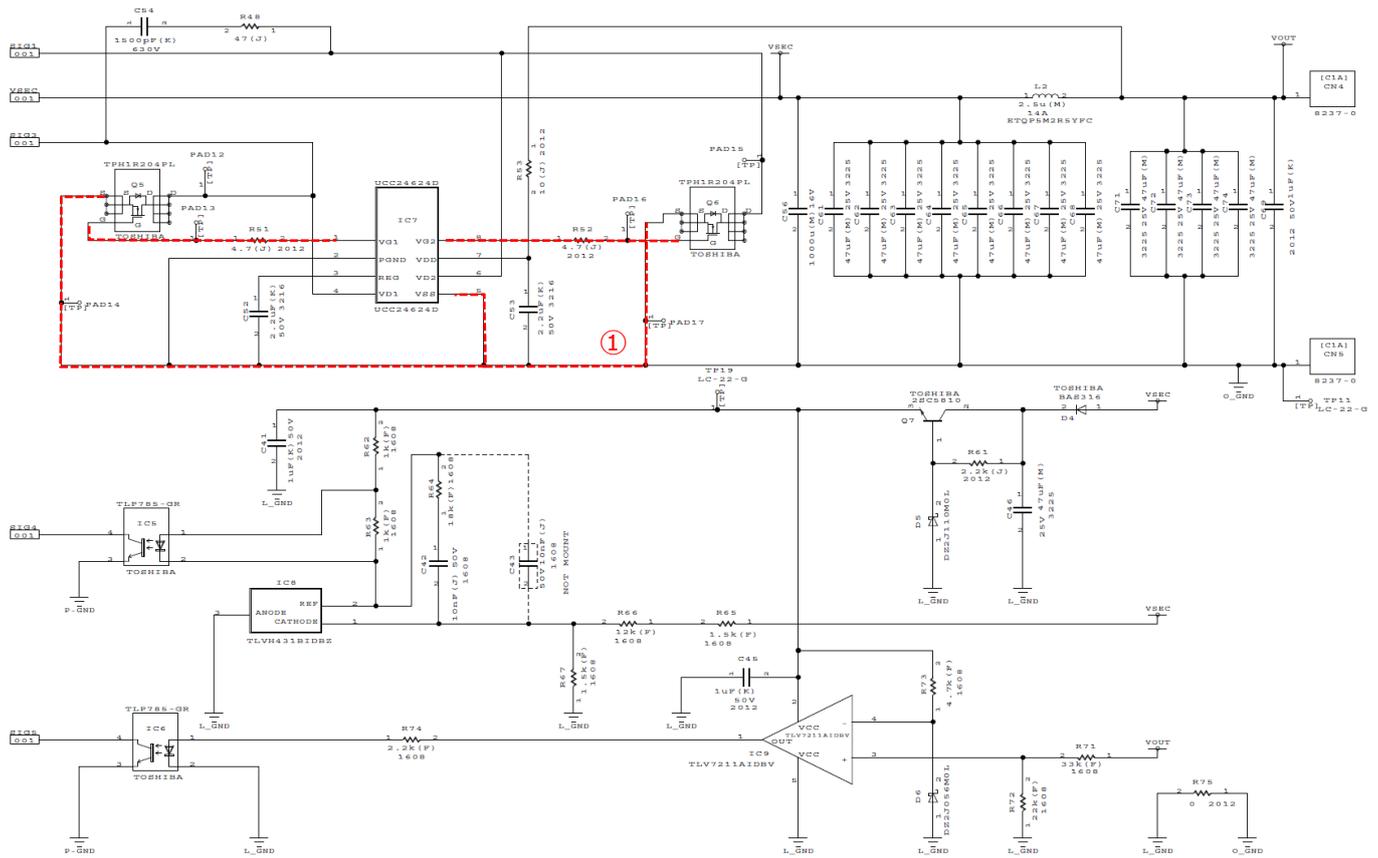


図 3.4 LLC パターン設計注意点 2

1. ドライバ出力ライン (図中①) は可能な限り短くするために IC7 と Q5、Q6 を近傍配置し、ドライブ電流最大値を流すことのできるパターン幅を確保します。
2. ドライブ電流のリターン経路を GND (O-GND) プレーン以外にする場合は、Q5、Q6 のソース端子直近から分離します。
3. Snubber 回路 C54、R48 を Q5、Q6 ドレイン-ソース間直近に配置します。
4. トランスと同期整流 MOSFET のループを最小にするため T1 と Q5、Q6 を直近に配置します。

## ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

### 第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

### 第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

### 第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

### 第4条 準拠法

本規約の準拠法は日本法とします。