

1 kW フルブリッジ方式 DC-DC コンバーター デザインガイド

RD170-DGUIDE-02

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
1.1. 搭載パワーMOSFET	3
2. 回路設計	4
2.1. 位相シフトフルブリッジ (PSFB) 回路設計	4

1. はじめに

本デザインガイドは1 kWフルブリッジ方式DC-DCコンバーター（以下、本電源）の各種回路、レイアウトの設計方法を記載したドキュメントです。本電源の仕様、使用方法、特性データはリファレンスガイドを参照してください。

なお、回路図に部品番号を記載していても、部品表で「Not Mounted」となっているものはPCBに実装していません。回路設計時の定数値調整用としてPCBに実装場所を設けています。

1.1. 搭載パワーMOSFET

[TPH2R408QM](#)

位相シフトフルブリッジ（PSFB）回路一次側に搭載

$V_{DSS} = 80\text{ V}$ 、 $R_{DS(ON)}@V_{GS} = 10\text{V (max)} = 2.43\text{ m}\Omega$ 、SOP Advance パッケージ
スイッチング用途向け性能指標（FOM）に優れた最新の U-MOS X-H プロセス品

[TPH1500CNH](#)

PSFB 回路二次側同期整流部に搭載

$V_{DSS} = 150\text{ V}$ 、 $R_{DS(ON)}@V_{GS} = 10\text{V (max)} = 15.4\text{ m}\Omega$ 、SOP Advance パッケージ
低オン抵抗特性で高速スイッチング可能な U-MOS VIII-H プロセス品、同期整流動作における損失低減を実現

2. 回路設計

本電源の回路設計のポイントを記載します。

2.1. 位相シフトフルブリッジ (PSFB) 回路設計

本電源では、位相シフトフルブリッジ (PSFB) 回路で+54 V出力を生成しています。PSFB回路方式は、1次側の各LegのハイサイドMOSFETとローサイドMOSFETをデューティ50%で交互にオン・オフし、Leg間のオンのタイミング (位相) を調整し出力電圧を制御します。ハイサイドMOSFETとローサイドMOSFETの切り替わり時には貫通動作を防ぐ為にデッドタイムを設けますが、その期間の共振動作によりMOSFETはZero Volt Switching (ZVS) となります。ZVSをすることでスイッチング損失の低減が図れ、高効率電源の実現が可能となります。本電源ではTexas Instruments社製コントローラ UCC28951 (以下、PSFBコントローラ) を用い、PSFB回路を構成しています。以下に、本電源のPSFB回路の基本的な設計項目に関して説明します。なお、PSFBコントローラ周辺の詳細設計に関しては、PSFBコントローラのデータシート、並びに関連書類を参照してください。また、本電源の回路図はRD170-SCHEMATIC-01を、部品表はRD170-BOM-01を参照してください。

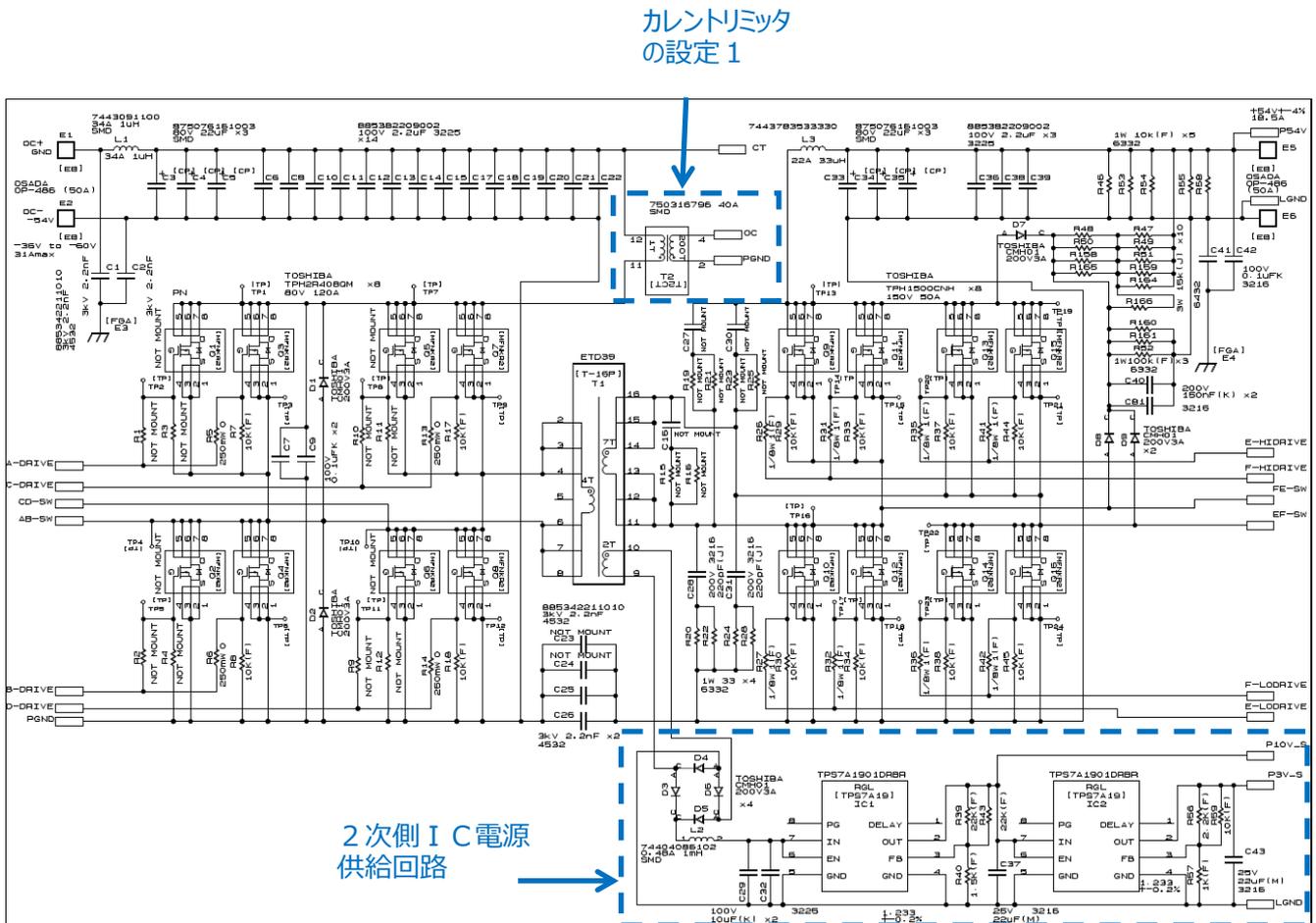


図2.1 PSFB回路 / 2次側 I C 電源供給回路

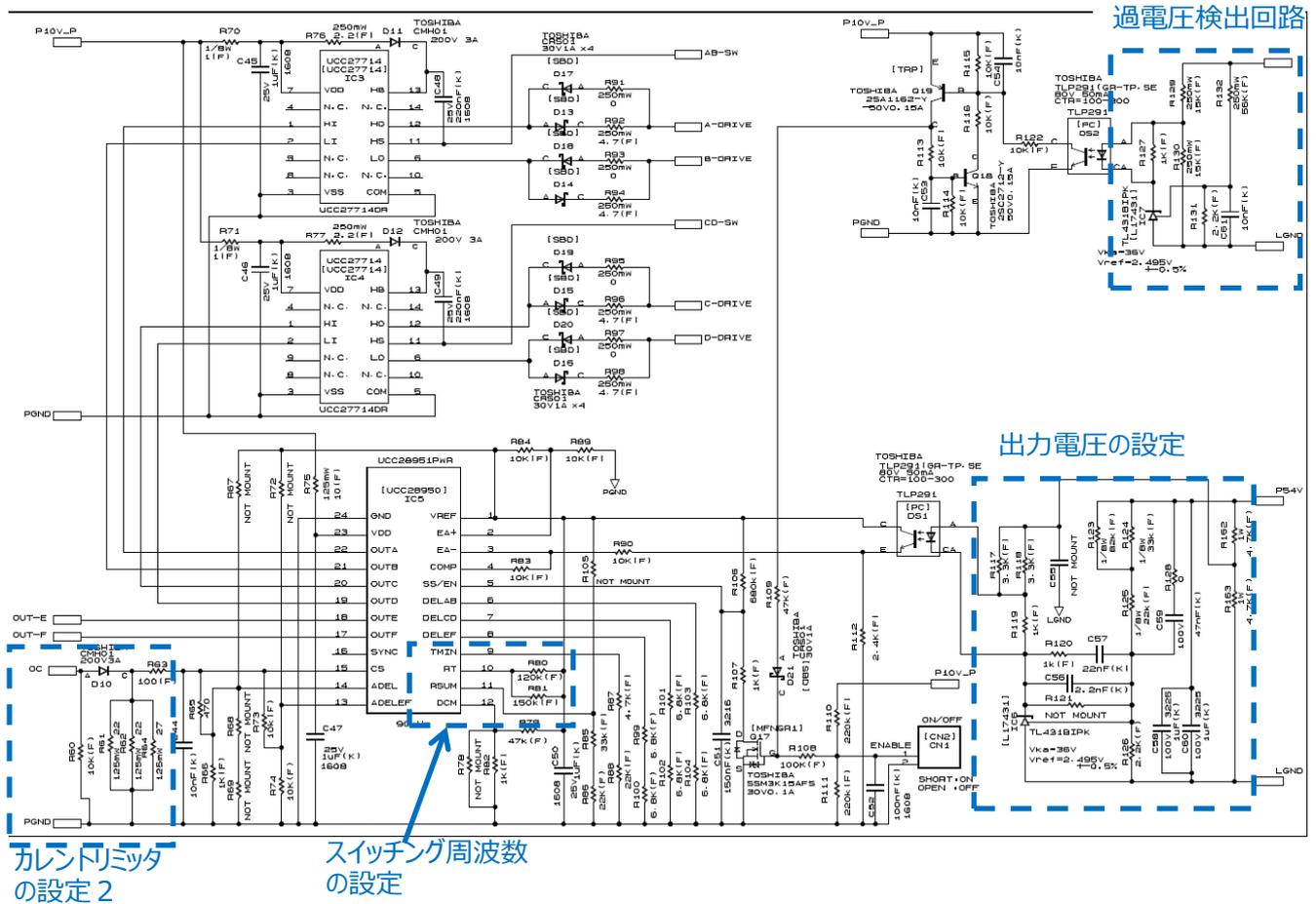


図 2.2 PSFB コントローラ / 1 次側ゲートドライブ / 出力制御 / 過電圧検出回路

最低入力動作電圧の設定

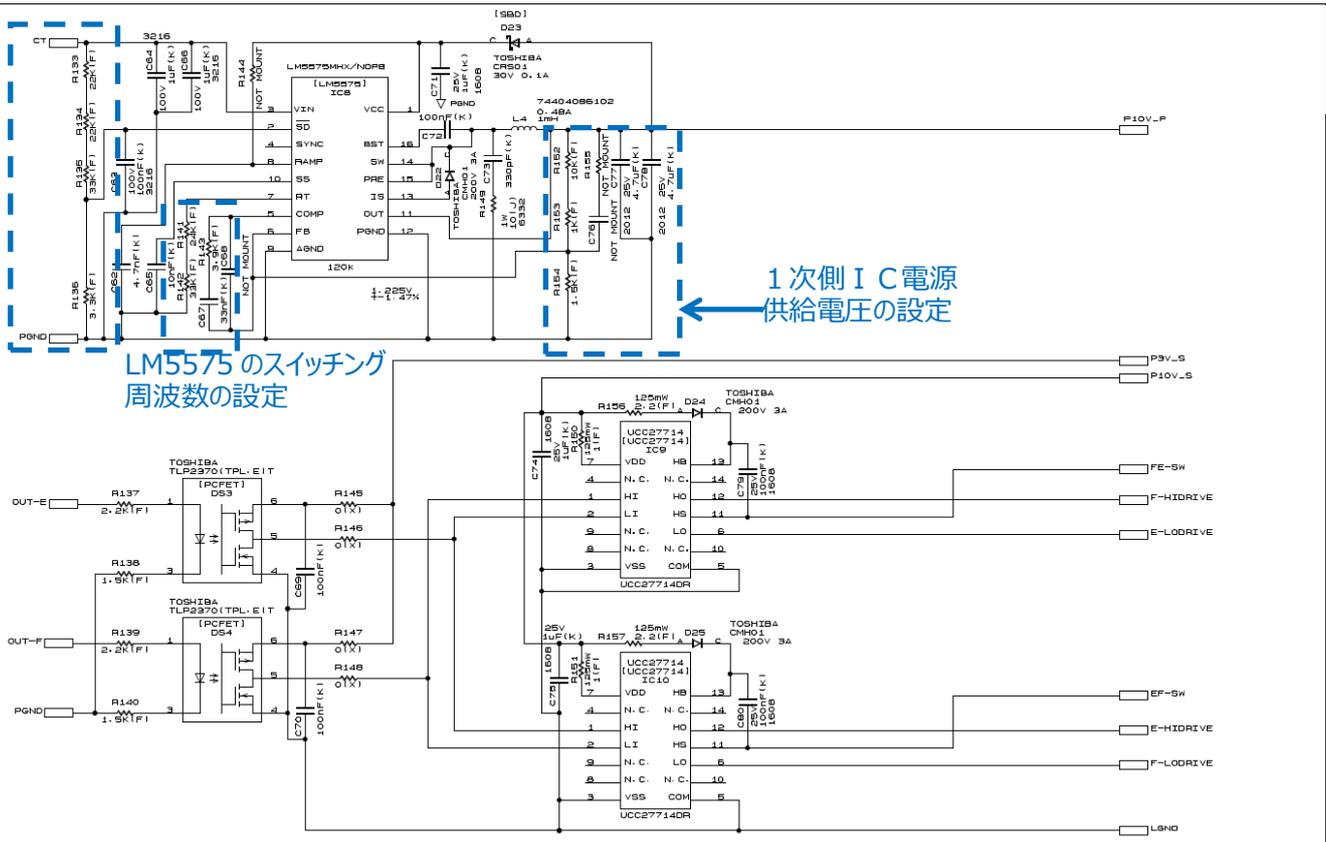


図 2.3 1次側 I C電源供給回路/ 2次側ゲートドライブ

最低入力動作電圧の設定

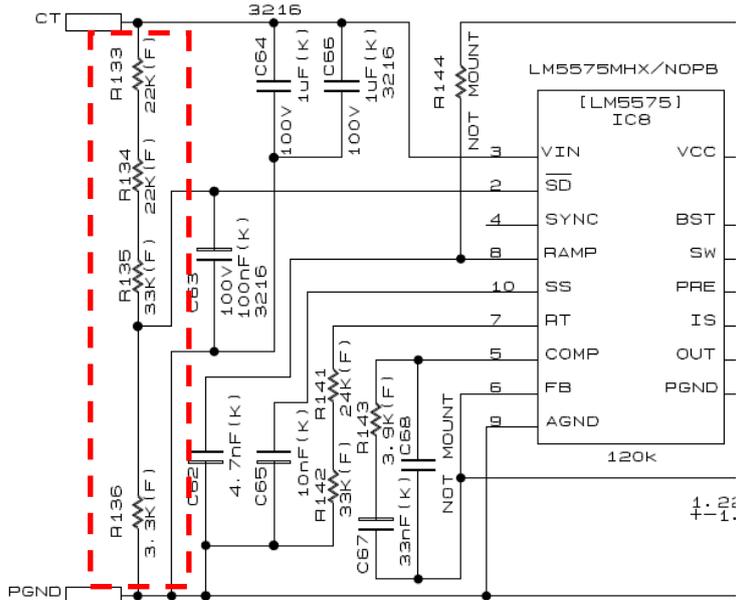


図 2.4 最低入力動作電圧の設定

本電源が動作する最低入力電圧を外付け抵抗 (R133、R134、R135、R136) の抵抗値で設定します。入力電圧 V_{in} を抵抗 (R133、R134、R135、R136) で分割し、スイッチングレギュレーターLM5575MHX のSD 端子に入力することで最低入力動作電圧 ($V_{in_min_on}$) を設定します。

スイッチングレギュレーターLM5575MHX は、PSFB コントローラーに電源電圧を供給しています。従って LM5575MHX が動作しないと、PSFB コントローラーに電源電圧を供給することができないため、本電源は動作することができません。

SD 端子電圧が 1.225 V を超えると LM5575MHX は動作を開始します。動作開始後、シャットダウンとスタンバイのスレッシュホールドはそれぞれ 0.1 V のヒステリシスを持ちます。

SD ピンの電圧は 14 V を超えてはなりません。

以下の式で動作電圧下限値 ($V_{in_min_on}$) を算出します。

$$V_{in_min_on} = \frac{1.225 \times (R133 + R134 + R135)}{R136} + 1.225$$

本電源では $V_{in_min_on}$ の設定値を 29.8 V とし、図 2.4 に示すように R133 に 22 k Ω 、R134 に 22 k Ω 、R135 に 33 k Ω 、R136 に 3.3 k Ω を選択しています。

LM5575MHX のスイッチング周波数の設定

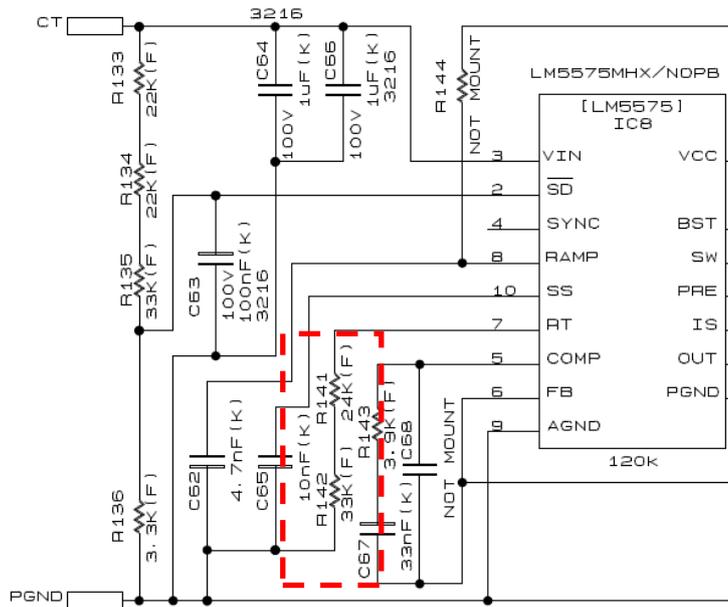


図 2.5 LM5575MHX のスイッチング周波数の設定

LM5575MHX のスイッチング周波数 (f_{LM5575}) を外付け抵抗 (R141、R142) の抵抗値で設定します。以下の式でスイッチング周波数 (f_{LM5575}) を算出します。

$$f_{LM5575}(Hz) = \frac{1}{(R141 + R142) \times 135 \times 10^{-12} + 580 \times 10^{-9}}$$

本電源では LM5575MHX のスイッチング周波数 (f_{LM5575}) の設定値を 120 kHz とし、図 2.5 に示すように R141 に 24 kΩ、R142 に 33 kΩを選択しています。

LM5575MHX のスイッチング周波数 (f_{LM5575}) は、PSFB コントローラーのスイッチング周波数 (f_{PWM}) に対して±10 % 以上の周波数を推奨します。±10 %以内の周波数にすると干渉して異常発振する場合があります。

設定できる周波数範囲は、50 kHz～500 kHz です。

1次側 I C電源供給電圧 (LM5575MHX の出力電圧) の設定

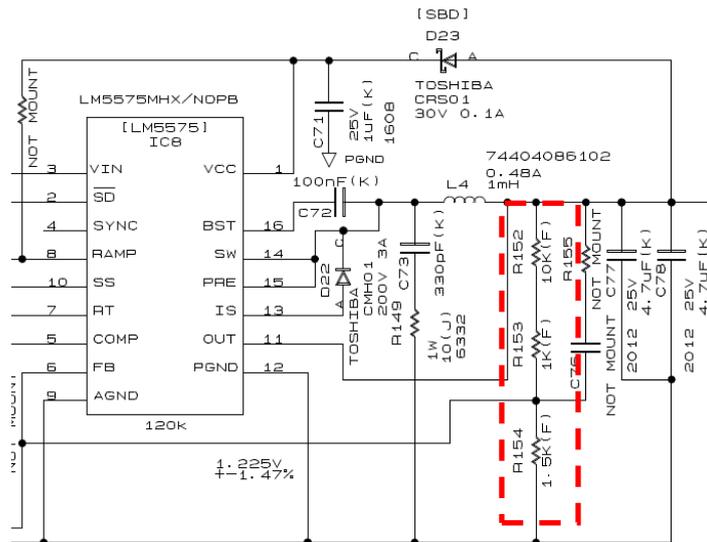


図 2.6 LM5575MHX の出力電圧の設定

LM5575MHX の出力電圧を外付け抵抗 (R152、R153、R154) の抵抗値で設定します。FB 端子が 1.225 V になるように (R152、R153、R154) を調整し、出力電圧 (V_{P10VP}) を設定します。

以下の式で出力電圧 (V_{P10VP}) を算出します。

$$V_{P10VP}(V) = \frac{1.225 \times (R152 + R153)}{R154} + 1.225$$

本電源では LM5575MHX の出力電圧の設定値を 10 V とし、図 2.6 に示すように R152 に 10 k Ω 、R153 に 1 k Ω 、R154 に 1.5 k Ω を選択しています。

FB 端子の 1.225 V は、 $\pm 1.5\%$ の許容差があります。

カレントリミッタの設定

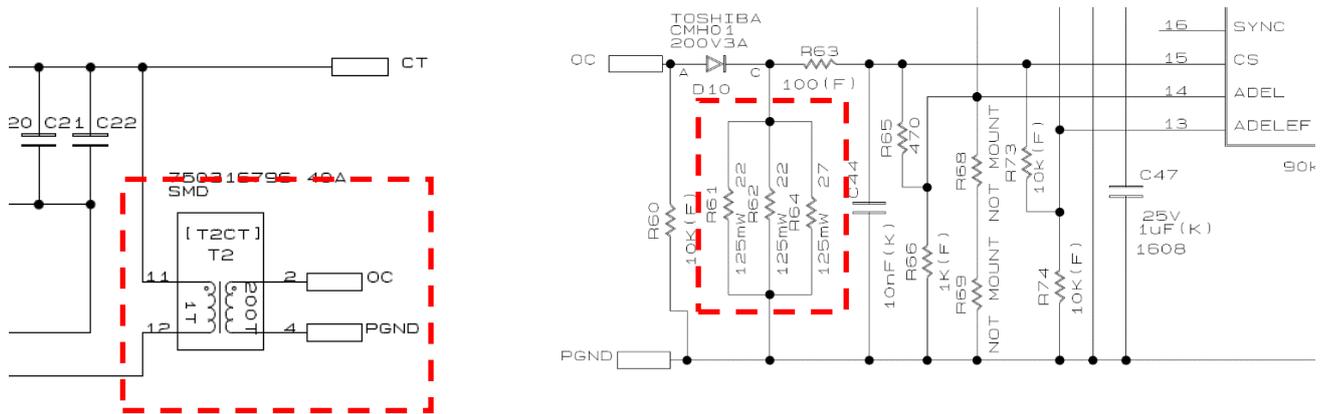


図 2.7 カレントリミッタの設定

PSFB コントローラーの CS 端子の電圧が電流制限しきい値 (2.0 V) に到達すると、PSFB コントローラーが入力側ブリッジ MOSFET を制御して電流制限をかけます。

カレントリミッタレベル (I_{limit}) を電流制限しきい値 (2.0V) と電流検出抵抗の抵抗値 (R61、R62、R64) とカレントトランス (T2) の巻数比 (transformer turns ratio) で設定します。以下の式で合成抵抗値とカレントリミッタレベルを算出します。

R61、R62、R64 の合成抵抗値 R_z

$$R_z(\Omega) = \frac{R61 \times R62 \times R64}{R61 \times R62 + R62 \times R64 + R61 \times R64}$$

カレントリミッタレベル (I_{limit})

$$I_{limit}(A) = \frac{2}{R_z \times (\text{transformer turns ratio})}$$

本電源ではカレントリミッタレベルの設定値を 51.2 A とし、図 2.7 に示すように R61 に 22 Ω 、R62 に 22 Ω 、R64 に 27 Ω 、カレントトランス (T2) の巻数比に 1:200 を選択しています。

スイッチング周波数の設定

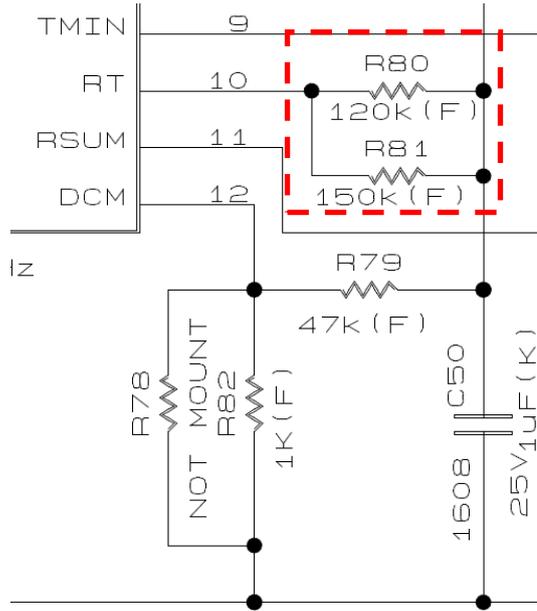


図 2.8 スwitchング周波数の設定

PSFB 回路のスイッチング周波数 (f_{PWM}) を外付け抵抗 (R80、R81) の抵抗値で設定します。以下の式でスイッチング周波数 (f_{PWM}) を算出します。

R80、R81 の合成抵抗値 R_T

$$R_T(\Omega) = \frac{R80 \times R81}{R80 + R81}$$

スイッチング周波数 (f_{PWM})

$$f_{PWM}(kHz) = \frac{2.5 \times 10^3}{\left(\frac{R_T(k\Omega)}{V_{REF}(V) - 2.5} + 1\right)}$$

注. 上記式の V_{REF} とは、PSFB コントローラーの 1 ピン V_{REF} のことであり、電圧値は 5.0 V です。

本電源ではスイッチング周波数 (f_{PWM}) の設定値を 90 kHz とし、図 2.8 に示すように R80 に 120 k Ω 、R81 に 150 k Ω を選択しています。

出力電圧の設定

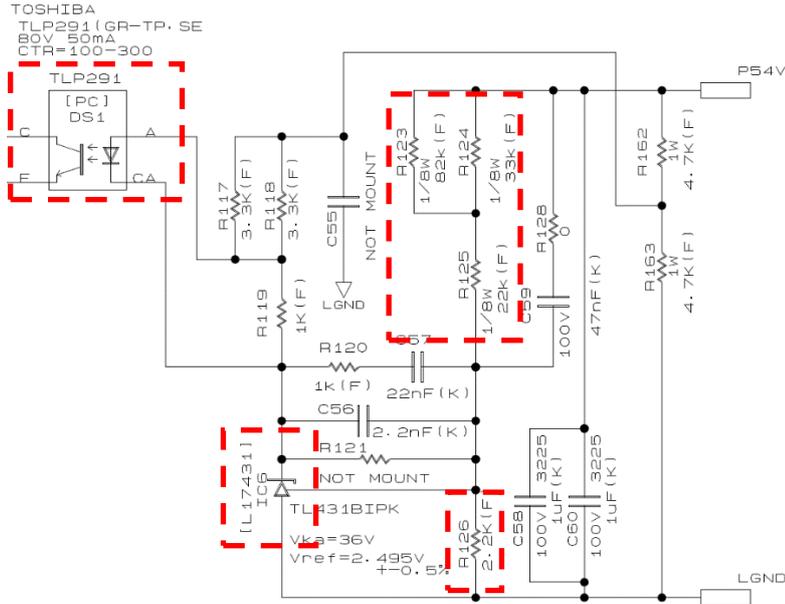


図 2.9 出力電圧の設定

PSFB 回路の出力電圧 (V_{OUT}) を外付け抵抗 (R_{123} 、 R_{124} 、 R_{125} 、 R_{126}) の抵抗値、シャントレギュレーター (IC6) で設定します。シャントレギュレーター (TL431BIPK) は PSFB 回路の出力電圧を抵抗 (R_{123} 、 R_{124} 、 R_{125} 、 R_{126}) で分割した電圧がリファレンス電圧 ($V_{REF} = 2.495 \text{ V}$) と一致するようにフォトカプラー (DS1) の電流を制御します。PSFB コントローラーはフォトカプラー (DS1) からフィードバックされる電流量に応じて出力電圧 (V_{OUT}) を一定に保つよう動作します。以下の式で出力電圧 (V_{OUT}) を算出します。

R_{123} 、 R_{124} 、 R_{125} の合成抵抗値 R_{VOUT}

$$R_{VOUT}(\Omega) = \frac{R_{123} \times R_{124}}{R_{123} + R_{124}} + R_{125}$$

出力電圧 V_{OUT}

$$V_{OUT}(V) = \frac{2.495 \times R_{VOUT}}{R_{126}} + 2.495$$

本電源では出力電圧 (V_{out}) の設定値を 54.0 V とし、図 2.9 に示すように R_{123} に 82 k Ω 、 R_{124} に 33 k Ω 、 R_{125} に 22 k Ω 、 R_{126} に 2.2 k Ω を選択しています。

ゲート駆動回路

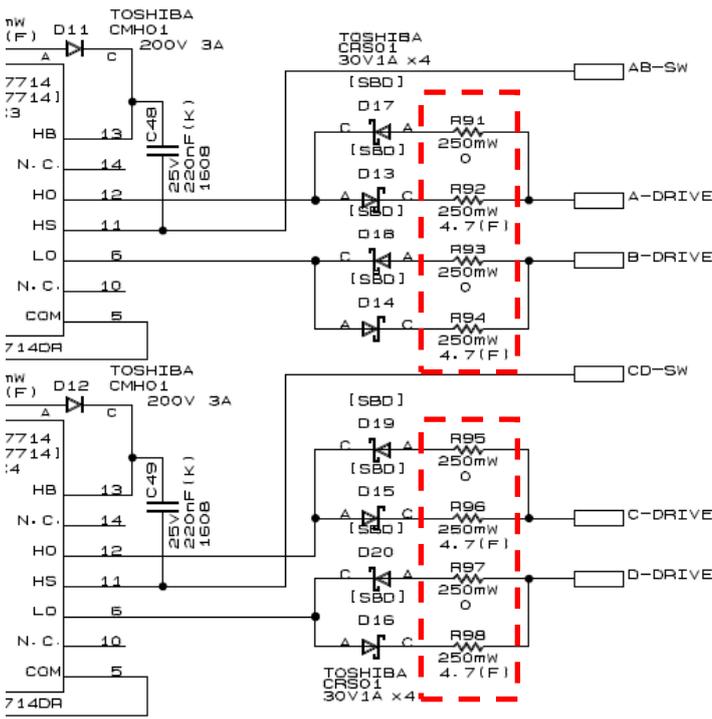
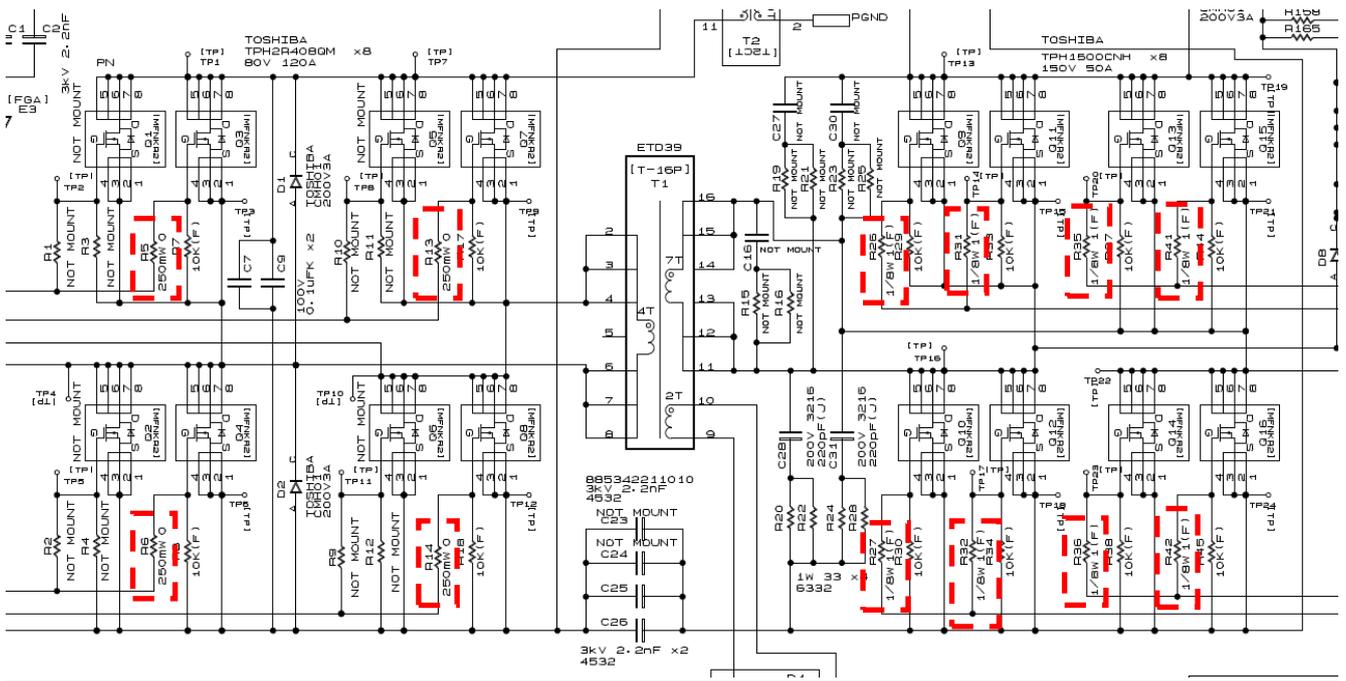


図 2.10 ゲート駆動回路

ゲート駆動回路の設計は電源効率と EMI に影響を与えます。一般に電源効率と EMI はトレードオフの関係にあり、両者のバランスを取った設計が必要です。PSFB 回路は ZVS 動作のため低 EMI ですが、ハードスイッチング領域の存在が EMI の原因と思われる場合は、1 次側 MOSFET (Q3,Q4,Q7,Q8) のゲート直列抵抗の抵抗値 (R5、R6、R13、R14) を大きくし、2 次側 MOSFET (Q9-Q16) のゲート直列抵抗の抵抗値 (R26、R27、R31、R32、R35、R36、R41、R42) を大きくし、EMI を確認してください。1 次側 MOSFET は、ターンオン時、ターンオフ時の個別調整が可能です。本電源では図 2.10 に示すように、R92、R94、R96、R98 に 4.7 Ω を選択しています。

トランス

PSFB回路の定常状態における同期整流側のオンデューティを57 %に設定すると、出力電圧が54 Vなので、2次側には100 V程度の方角波が必要となります。本電源の入力電圧（標準）は-54 Vであるため、トランス（T1）の巻数比は、4:7:2（補助巻線付）を選択します。これにより、2次側には94.5 Vの方角波が発生することになります。その他、1次-2次間絶縁耐圧、巻線温度上昇、磁束飽和、コアロス等を十分に考慮する必要があります。本電源で使用しているトランスの様子は、部品表（RD170-BOM-01）を参照してください。

また、本電源では、トランスのリーケージインダクタンスを利用して、ZVSを行っています。もし、リーケージインダクタンスによる共振が不足すると、ZVSが実現できず、電源効率低下やEMI増大等の問題が発生する可能性があります。そのような場合、共振用のコイルを追加し、広い負荷範囲でZVSとなるよう調整願います。

出力コンデンサー

出力コンデンサーの静電容量値（ C_{out} ）で出力電圧リップル（ V_{ripple} ）が要求仕様に入るように設定します。以下のおおので発生するリップル電圧の合成値が出力電圧リップル（ V_{ripple} ）になります。

1. リップル電流（ ΔI ）と出力コンデンサーの等価直列抵抗値（ESR）で発生するリップル電圧（ V_{ripple_ESR} ）
2. リップル電流（ ΔI ）と出力コンデンサーの静電容量（ C_{out} ）とスイッチング周波数（ f_{PWM} ）で発生するリップル電圧（ V_{ripple_Cap} ）
3. スwitching電圧（ V_{sw} ）と出力コンデンサーの等価直列インダクタンス値（ESL）とインダクタンス（ L ）で発生するリップル電圧（ V_{ripple_ESL} ）

以下の式でおおののリップル電圧を算出します。

$$V_{ripple_ESR}(V) = \Delta I \times ESR$$

$$V_{ripple_cap}(V) = \frac{\Delta I}{8 \times C_{OUT} \times f_{PWM} \times 2}$$

$$V_{ripple_ESL}(V) = \frac{V_{SW} \times ESL}{L}$$

ここで、

$$\Delta I(A) = \frac{(V_{SW} - V_{OUT}) \times V_{OUT}}{V_{SW} \times f_{PWM} \times 2 \times L}$$

であり、スイッチング電圧（ V_{sw} ）が94.5 V、出力電圧（ V_{out} ）が54.0 V、スイッチング周波数（ f_{PWM} ）が90 kHz、インダクタンス（ L ）が33 μ Hとすれば、リップル電流（ ΔI ）は3.9Aです。

等価直列抵抗値（ESR）が12.7 m Ω （38 m Ω /3pcs @ 90 kHz）、出力コンデンサーの静電容量（ C_{out} ）が66.0 μ F（22 μ F \times 3pcs @ 120 Hz, 0.25 V）、出力コンデンサーの等価直列インダクタンス値（ESL）が2 nH（6 nH/3pcs）、インダクタンス（ L ）が33 μ Hとすれば、おおの発生するリップル電圧は、 $V_{ripple_ESR} = 49.5$ mV、 $V_{ripple_Cap} = 41.0$ mV、 $V_{ripple_ESL} = 5.7$ mVになります。 V_{ripple_Cap} で発生するリップル電圧は V_{ripple_ESR} 、 V_{ripple_ESL} と位相がずれているため単純加算はできませんが、 V_{ripple_Cap} で発生するリップル電圧が

小さいため単純合計を出力電圧リップルの目安として用いることができます。

出力電圧リップル (Vripple) が要求仕様を満足するように出力コンデンサのC_{OUT}、ESR、ESLを調整してください。また、以下についても確認してください。

1. 負荷急変時に発生する出力端アンダーシュート・オーバーシュートが規定電圧範囲に入っていること
2. 出力コンデンサの許容リップル電流が確保できていること
3. 出力コンデンサの公差や経年劣化を考慮すること

出力過電圧検出回路

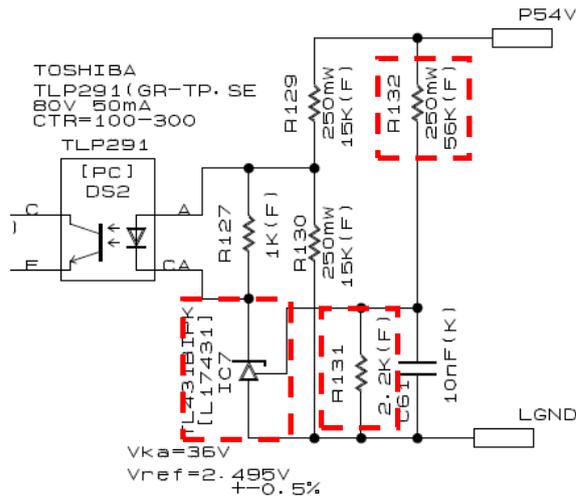


図 2.11 出力過電圧検出回路

出力の過電圧検出値 (Vovp) をシャントレギュレーター (TL431BIPK) のリファレンス電圧 (Vref = 2.495 V)、外付け抵抗 (R131、R132) の抵抗値で設定します。出力電圧値が過電圧検出値 (Vovp) に到達すると、フォトカプラ DS2が作動してPSFBコントローラーのSSピンをLOWにラッチしてスイッチング動作を停止します。以下の式で出力過電圧検出値 (Vovp) を算出します。

$$V_{ovp} = \frac{2.495 \times R_{132}}{R_{131}} + 2.495$$

本電源では過電圧検出値 (Vovp) の設定値を66 Vとし、図2.11に示すように、R131に2.2 kΩ、R132に56 kΩを選択しています。過電圧検出により停止したスイッチング動作を再開するには、入力電源を遮断し、改めて入力する必要があります。

2次側 IC電源供給電圧の設定

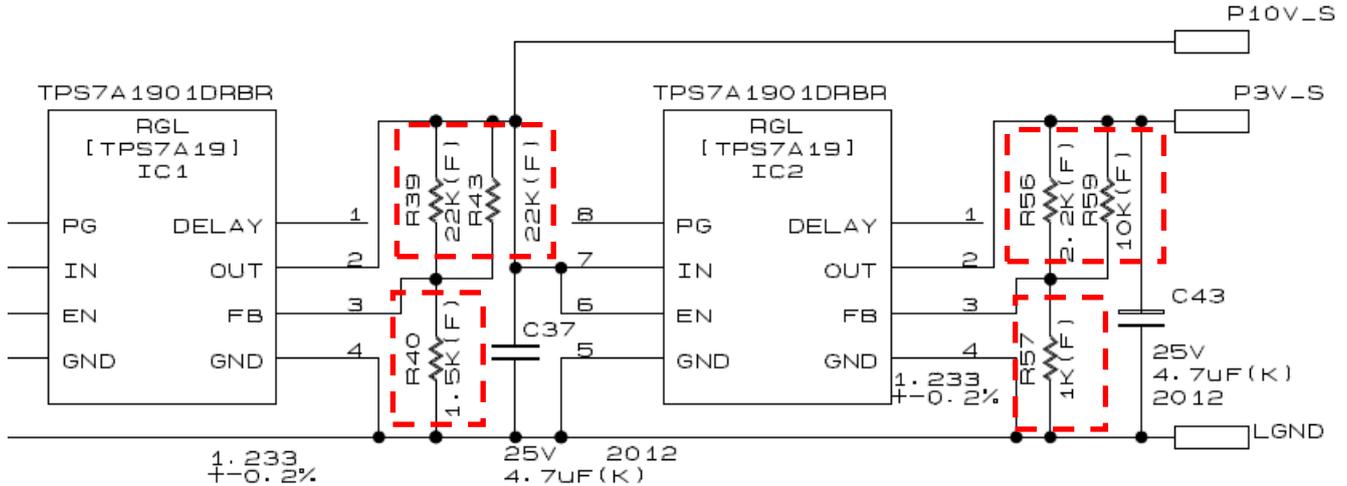


図 2.12 2次側 IC 電源供給電圧の設定

図2.12に示す通り、2次側ドライバーICの電源用 (V_{P10VS}) と、ゲート信号を2次側へ伝達するためのフォトカプラー電源用 (V_{P3VS}) で2つの電源を用意しています。同じICを使っているため電圧の設定方法は同じです。

TPS7A1901DRBR の出力電圧を外付け抵抗 ($R39$ 、 $R43$ 、 $R40$ ($R56$ 、 $R59$ 、 $R57$))の抵抗値で設定します。FB端子が1.233Vになるように($R39$ 、 $R43$ 、 $R40$ ($R56$ 、 $R59$ 、 $R57$))を調整し、出力電圧(V_{P10VS})と(V_{P3VS})を設定します。以下の式で各出力電圧を算出します。

$$V_{P10VS}(V) = \frac{1.233 \times (R39 \text{ と } R43 \text{ の合成抵抗値})}{R40} + 1.233$$

$$V_{P3VS}(V) = \frac{1.233 \times (R56 \text{ と } R59 \text{ の合成抵抗値})}{R57} + 1.233$$

本電源では2次側ドライバーICの電源用(V_{P10VS})の設定値を10Vとし、図2.12に示すように抵抗値($R39$)に22k Ω 、抵抗値($R43$)に22k Ω 、抵抗値($R40$)に1.5k Ω 、を選択しています。更に、ゲート信号を2次側へ伝達するためのフォトカプラー電源用(V_{P3VS})の設定値を3.3Vとし、図2.14に示すように抵抗値($R56$)に2.2k Ω 、抵抗値($R59$)に10k Ω 、抵抗値($R57$)に1k Ω 、を選択しています。

FB端子の1.233Vは、 $\pm 0.2\%$ の許容差があります。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。