

1.6 kW T 型 3 レベル方式 PFC 電源

デザインガイド

RD172-DGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
2. 回路仕様	4
2.1. 電氣的仕様	5
2.2. 使用デバイス	6
3. T型3レベルPFCの動作	7
3.1. T型3レベルPFCの構成.....	7
3.2. T型3レベルPFCの電圧制御	8
3.3. T型3レベルPFCの回路動作	9
4. 回路設計	13
4.1. ACライン部	13
4.2. PFC部	15
5. 製品概要	24
5.1. パワーMOSFET TK090N65Z.....	24
5.2. パワーMOSFET TK62N60W5.....	24
5.3. SiCショットキーバリアダイオード TRS6E65F	25
5.4. パワーMOSFET TPHR9203PL.....	25

1. はじめに

本デザインガイド（以下、本ガイド）は 1.6 kW T 型 3 レベル方式 PFC 電源（以下、本電源）の各種回路の設計方法を記載したドキュメントです。本電源の詳しい仕様、使用方法、効率特性データはリファレンスガイドを参照してください。

2. 回路仕様

本電源のブロック図を図 2.1 に示します。

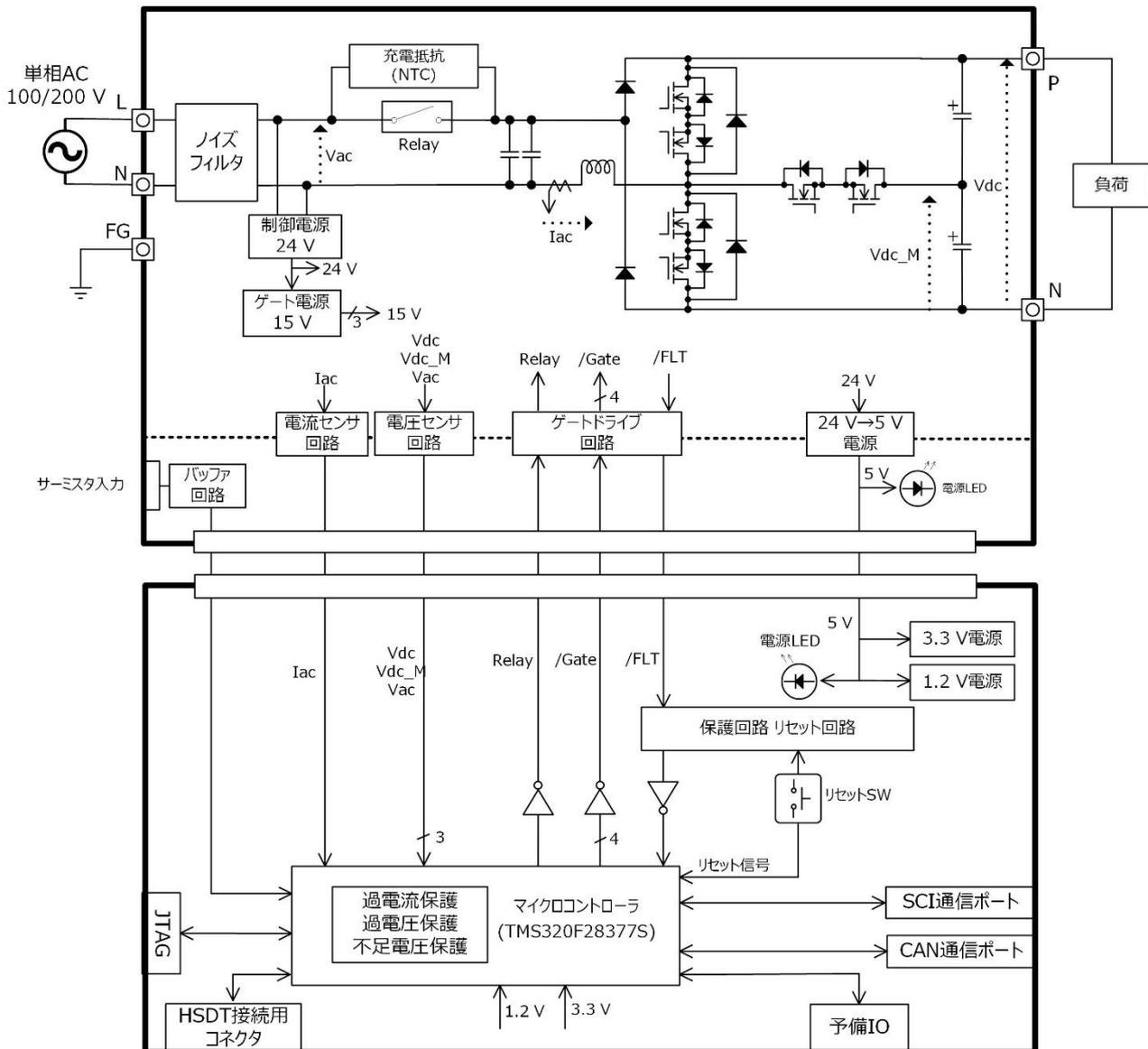


図 2.1 ブロック図

2.1. 電氣的仕様

本電源の電氣的仕様を表 2.1 に示します。

表 2.1 電氣的仕様

項目	仕様	備考
AC 入力電圧範囲	90~264 V	
AC 入力周波数範囲	47~53 Hz、57~63 Hz	基本周波数 : 50 Hz / 60 Hz.
DC 出力定格電圧	380 V	
制御電源電圧	DC 24 V	
MOSFET ゲート駆動電圧	DC 15 V	
DC 出力最大電流	4.2 A	
出力電力定格	1.6 kW @ AC 180~264 V 0.8 kW @ AC 90~115 V	入力電圧が 115 V から 180 V の間は、入力電圧に応じて出力電力は増加
スイッチング周波数	100 kHz	
センサー入力	・AC 入力電圧 ・AC 入力電流 ・DC 出力電圧 ・DC 中点電圧	DC 中点電圧 : 出力部の 2 直列コンデンサーの 中点と出力 N 端子間電圧

2.2. 使用デバイス

本電源でのパワー制御部分の回路を図 2.2 に示します。またこの回路の使用デバイスを表 2.2 に示します。MOSFET Q4 は MOSFET Q3 のボディダイオードの動作を無効にし、電源の高効率化のために外付けで性能の良いダイオードを接続することを目的としたものです。MOSFET Q6 と MOSFET Q5 についても同様です。表 2.2 に今回選択したデバイス特性を示します。

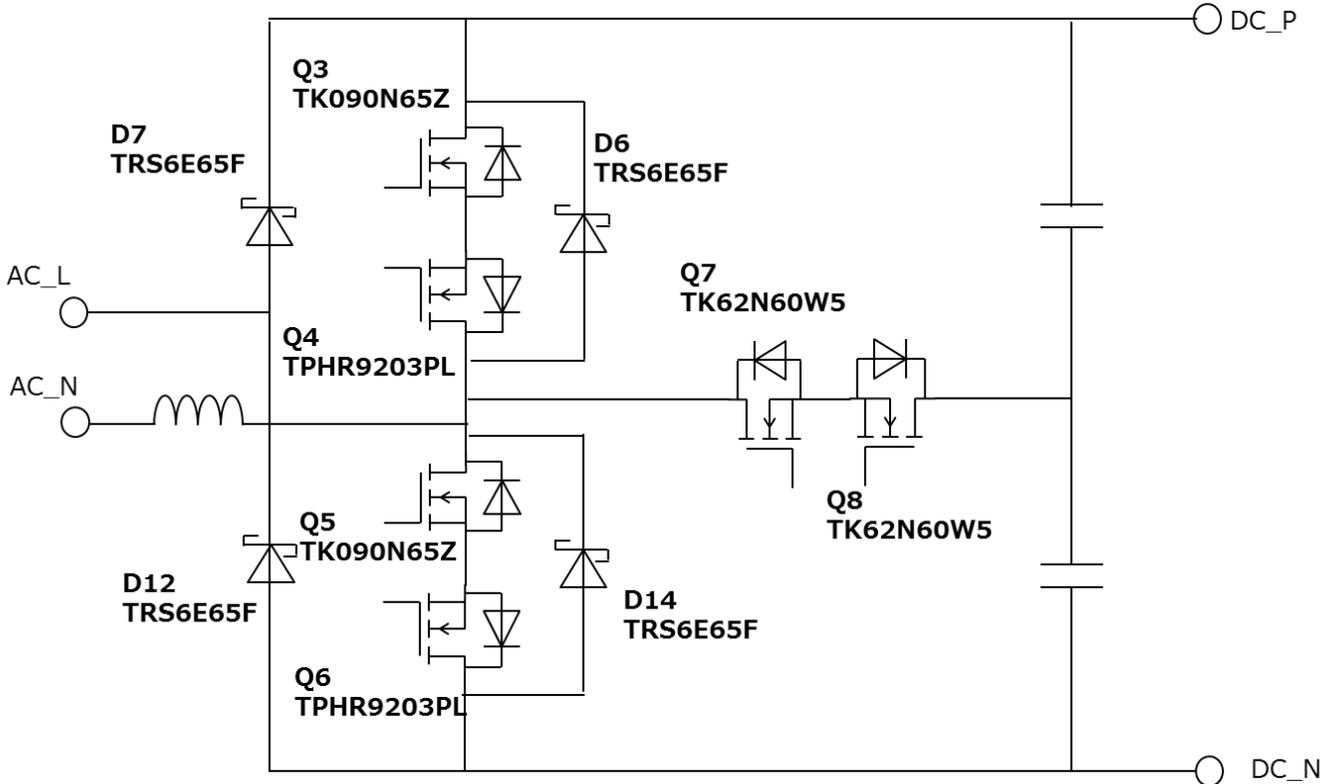


図 2.2 メイン回路使用素子

表 2.2 メイン回路使用素子

MOSFET	TK090N65Z	650 V
	TK62N60W5	600 V 高速ダイオード品
	TPHR9203PL	30 V
Diode	TRS6E65F	SiC SBD 650 V / 6 A

3. T型3レベルPFCの動作

本電源で適用しているT型3レベルPFCの動作概要を示します。

3.1. T型3レベルPFCの構成

T型3レベルPFCの基本回路例を図3.1に示します。T型3レベルPFC回路のAC入力側はインダクターLとDiode1、Diode2およびMOSFET1、MOSFET2で構成される2レベルのトータムポール型PFCと同じ回路となりますが、出力側のキャパシターを2直列にして、その中点と入力側のMOSFET1とMOSFET2の中点を双方向素子として使用するMOSFET3、MOSFET4で接続することで3レベル化を実現した回路になります。

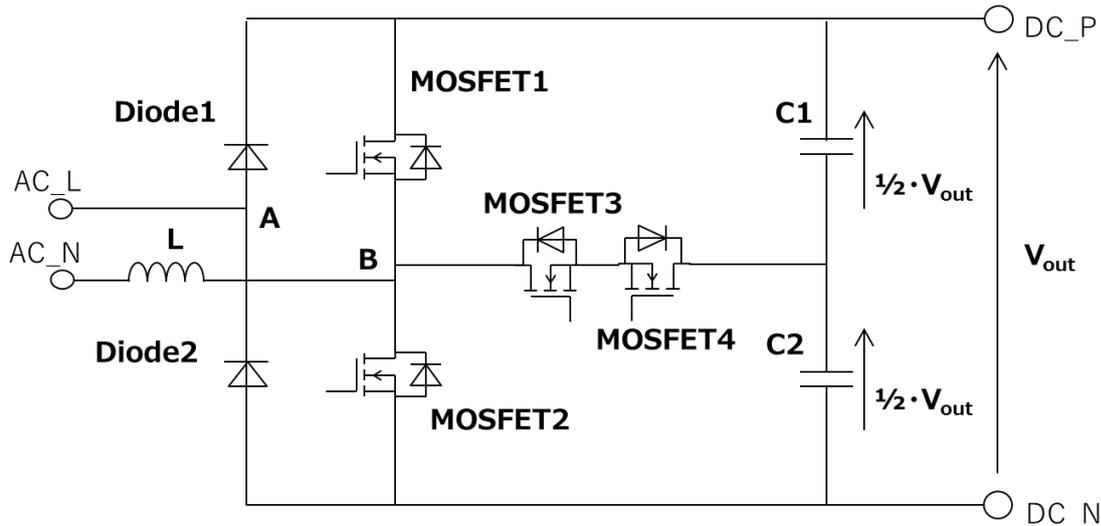


図 3.1 T型3レベルPFC基本回路例

使用するMOSFET

図3.1におけるMOSFET1、MOSFET2はDC出力電圧 V_{out} に対応できる耐圧が必要となります。一方、双方向スイッチを形成しているMOSFET3、MOSFET4はC1またはC2の電圧、すなわち $1/2 \cdot V_{out}$ に対応できる耐圧が必要になります。

電源の小型化

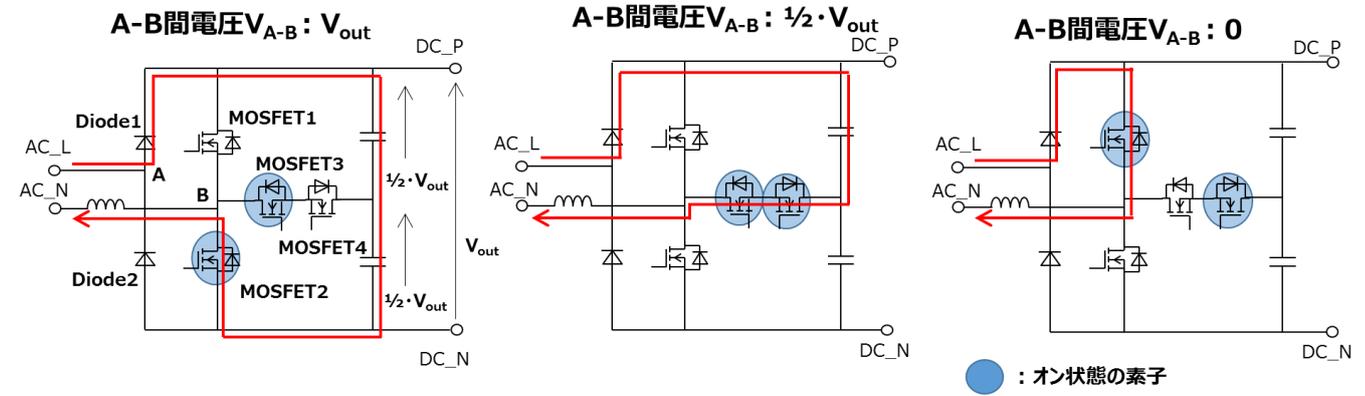
2レベルのトータムポール型PFCに対してT型3レベルPFC回路のインダクター両端電圧は低減されます。インダクタンスL、インダクター電流リップル ΔI_L 、インダクター両端電圧 V_L 、電圧印加時間 Δt とすると、以下の関係式が成り立ちます。

$$\Delta I_L = V_L \cdot \Delta t / L$$

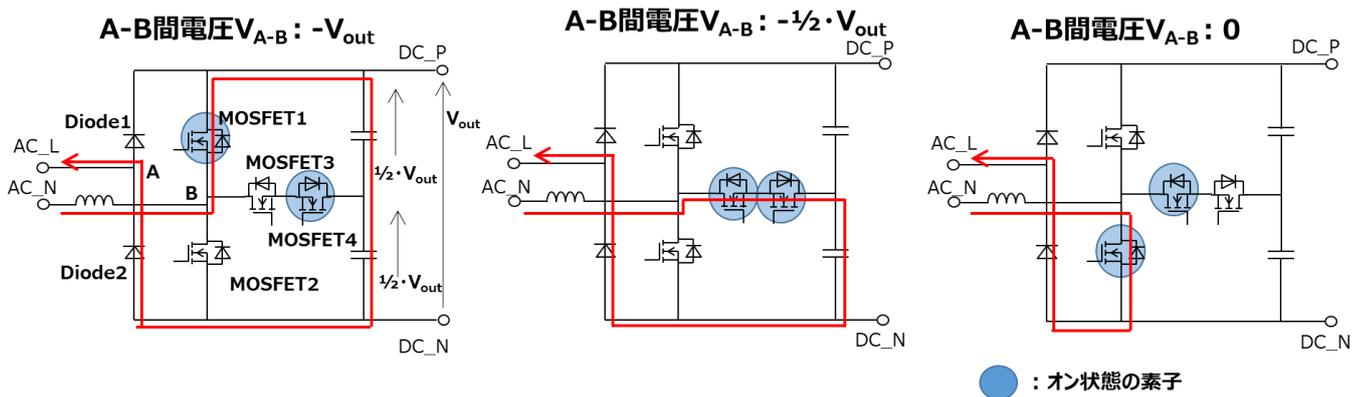
3レベル化によりインダクター両端電圧 V_L を低減することができ、インダクターリップル電流 ΔI_L を一定に保ちながらインダクターLを小さくすることができます。また Δt を小さくする、すなわち周波数を上げることでインダクターLの小型化が実現できます。インダクターの小型化は電源そのものの小型化に大きく貢献します。

3.2. T 型 3 レベル PFC の電圧制御

T 型 3 レベル PFC 回路 (図 3.1) はそれぞれの MOSFET のオン/オフの組み合わせで AC 入力電圧から A-B 間に 3 レベルの電圧を作り、この電圧を PWM 制御し、AC 入力電圧と位相差のない正弦波入力電流にすることで力率改善をしています。図 3.2 に正の正弦半波および負の正弦半波における 3 レベル電圧ごとの MOSFET オン/オフ状態を示します。



(a) 正の正弦半波入力時の 3 レベル電圧



(b) 負の正弦半波入力時の 3 レベル電圧

図 3.2 3 レベル電圧ごとの MOSFET のオン/オフ状態

3.3. T型3レベルPFCの回路動作

T型3レベルPFC回路（図3.1）の各MOSFETのスイッチング信号および入力電圧（A-B間）の期間a.~f.の動作イメージを図3.3に示します。また、各期間の動作について以下に説明します。

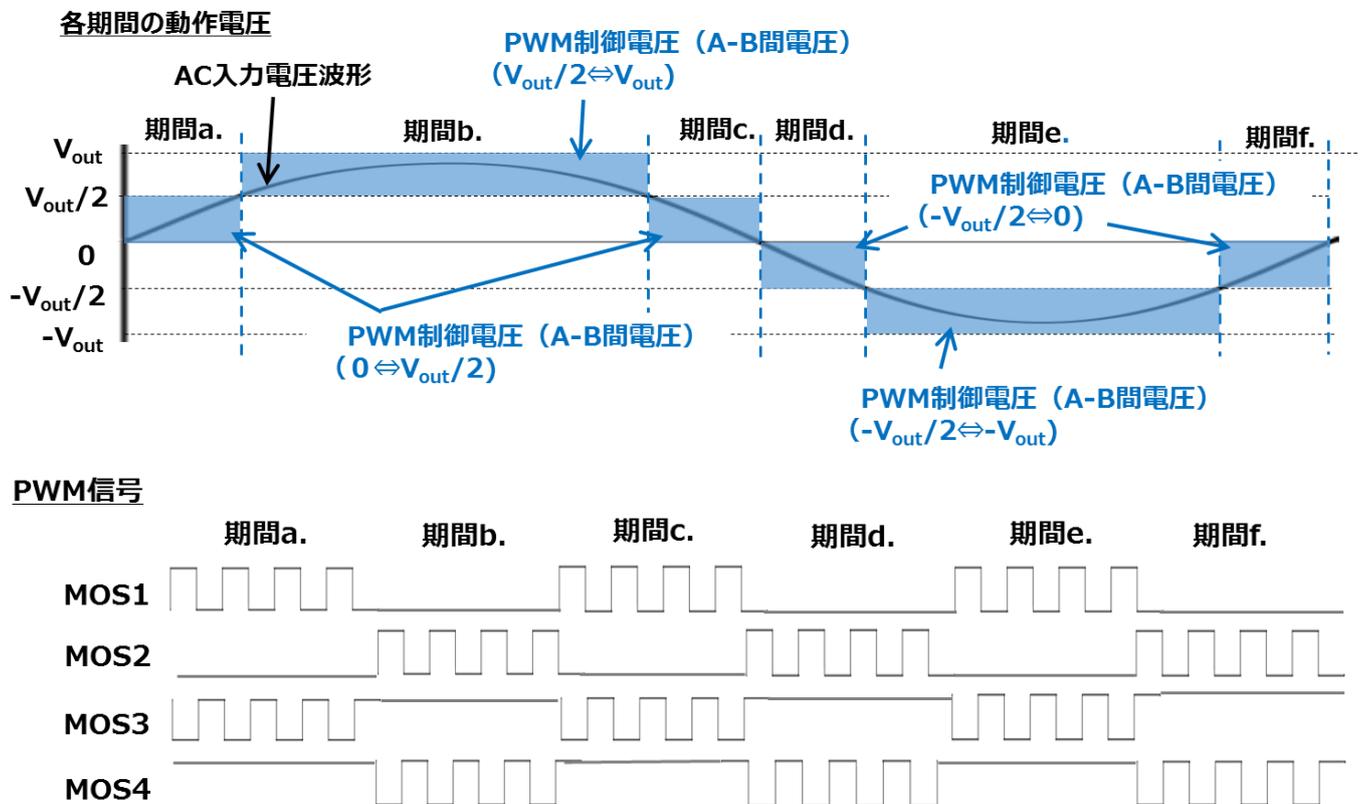


図3.3 T型3レベルPFCのMOSFETスイッチング信号と回路電圧動作波形イメージ

正の正弦半波入力期間の動作を図3.4に示します。AC入力電圧が $0 \sim 1/2 \cdot V_{out}$ の期間ではA-B間電圧 V_{A-B} は0と $1/2 \cdot V_{out}$ で、AC入力電圧が $1/2 \cdot V_{out} \sim V_{out}$ の期間では V_{A-B} は $1/2 \cdot V_{out}$ と V_{out} でPWM制御されます。

期間a.

図3.3におけるAC入力電圧が $0 \sim 1/2 \cdot V_{out}$ の期間です。A-B間電圧 V_{A-B} が0と $1/2 \cdot V_{out}$ となる回路動作をPWM信号によって交互に繰り返し入力電圧に位相を合わせた入力正弦波電流を作ります。(図3.4 期間a.動作)

期間b.

図3.3におけるAC入力電圧が $1/2 \cdot V_{out} \sim V_{out}$ の期間です。A-B間電圧 V_{A-B} が $1/2 \cdot V_{out}$ と V_{out} となる回路動作をPWM信号によって交互に繰り返し入力電圧に位相を合わせた入力正弦波電流を作ります。(図3.4 期間b.動作)

期間c.

図3.3におけるAC入力電圧が $0 \sim 1/2 \cdot V_{out}$ の期間です。A-B間電圧 V_{A-B} が0と $1/2 \cdot V_{out}$ となる回路動作をPWM信号によって交互に繰り返し入力電圧に位相を合わせた入力正弦波電流を作ります。(図3.4 期間c.動作)

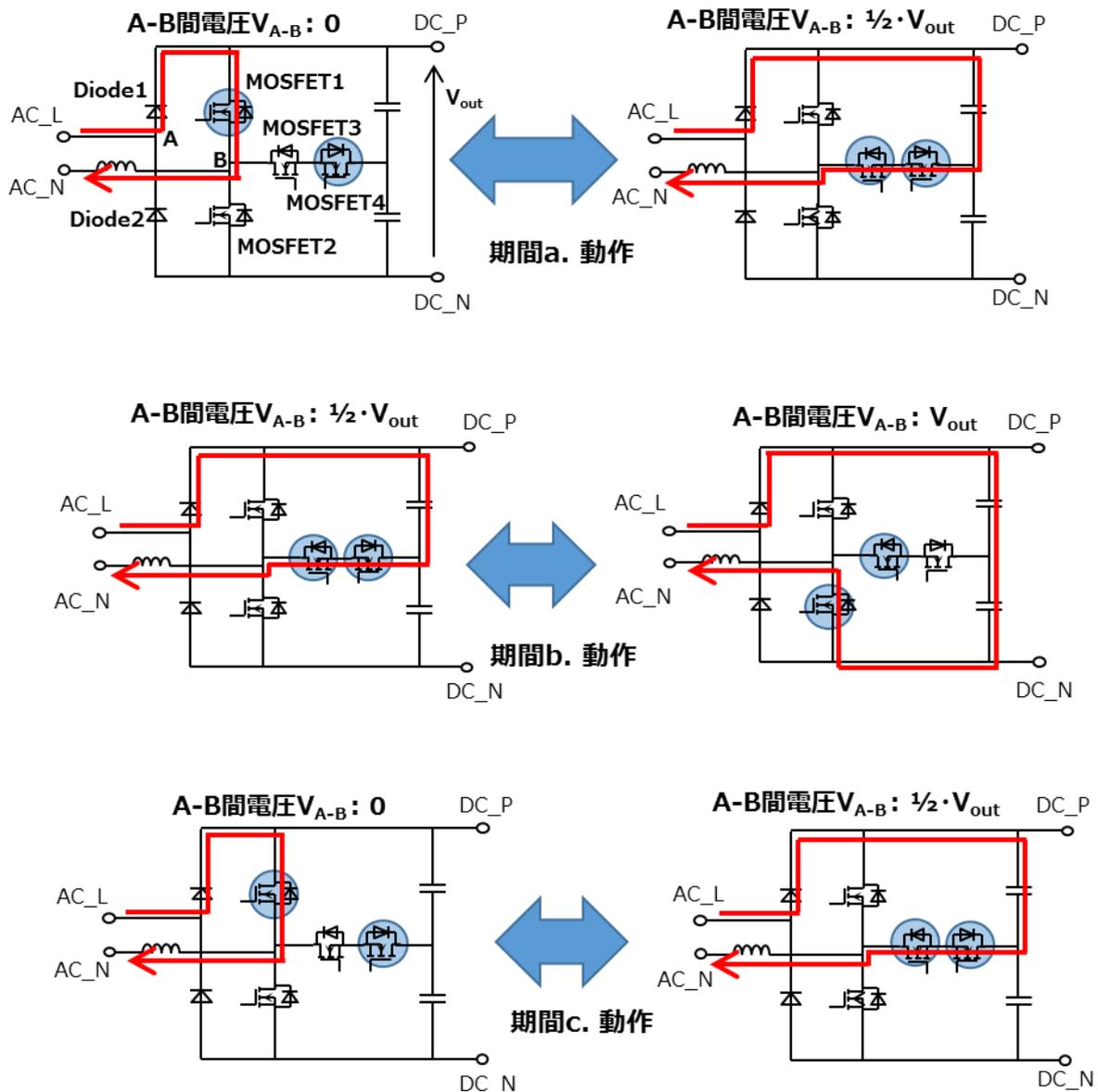


図3.4 正の正弦半波入力期間の動作

負の正弦半波入力期間の動作を図3.5に示します。AC入力電圧が $0 \sim -1/2 \cdot V_{out}$ の期間ではA-B間電圧 V_{A-B} は0と $-1/2 \cdot V_{out}$ で、AC入力電圧が $-1/2 \cdot V_{out} \sim -V_{out}$ の期間では V_{A-B} は $-1/2 \cdot V_{out}$ と $-V_{out}$ でPWM制御されます。

期間d.

図3.3におけるAC入力電圧が $0 \sim -1/2 \cdot V_{out}$ の期間です。A-B間電圧 V_{AB} が0と $-1/2 \cdot V_{out}$ となる回路動作をPWM信号によって交互に繰り返し入力電圧に位相を合わせた入力正弦波電流を作ります。(図3.5 期間d.動作)

期間e.

図3.3におけるAC入力電圧が $-1/2 \cdot V_{out} \sim -V_{out}$ の期間です。A-B間電圧 V_{AB} が $-1/2 \cdot V_{out}$ と $-V_{out}$ となる回路動作をPWM信号によって交互に繰り返し入力電圧に位相を合わせた入力正弦波電流を作ります。(図3.5 期間e.動作)

期間f.

図3.3におけるAC入力電圧が $0 \sim -1/2 \cdot V_{out}$ の期間です。A-B間電圧 V_{AB} が0と $-1/2 \cdot V_{out}$ となる回路動作をPWM信号によって交互に繰り返し入力電圧に位相を合わせた入力正弦波電流を作ります。(図3.5 期間f.動作)

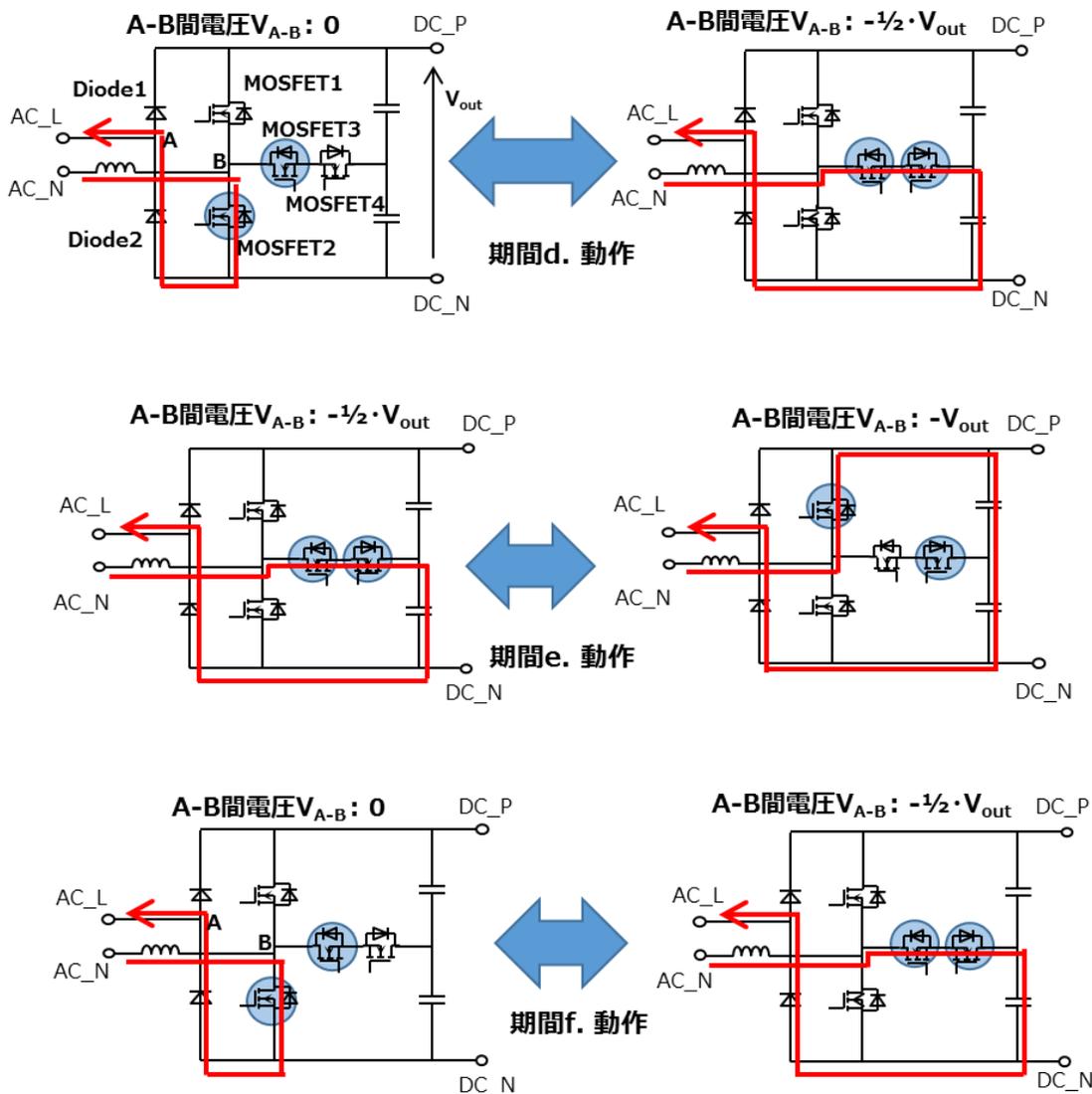


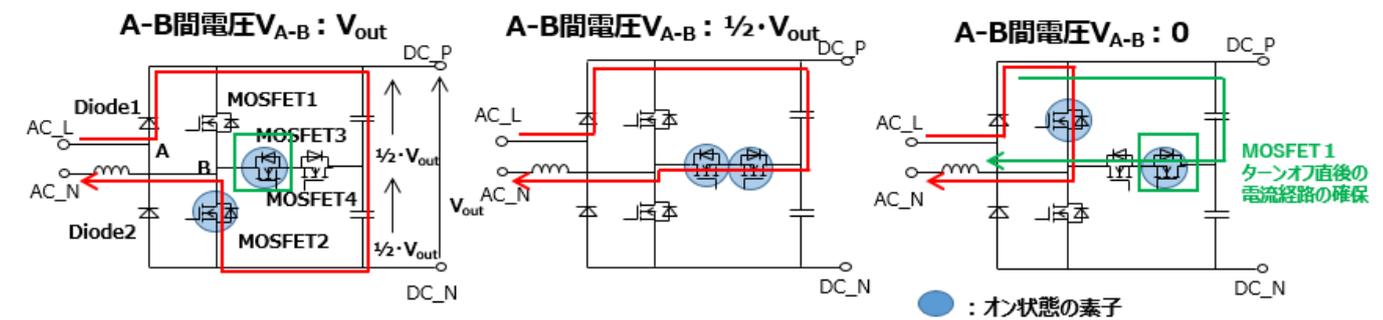
図3.5 負の正弦半波入力期間の動作

補足 (MOSFET3、MOSFET4 の動作について)

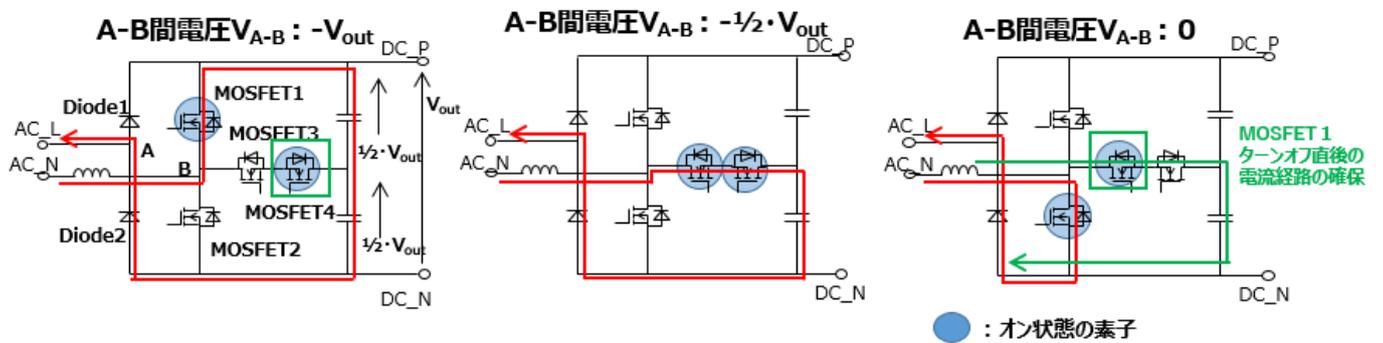
図 3.6(a) 正の正弦半波入力時の 3 レベル電圧 (A-B 間電圧 V_{A-B}) が 0 の状態において MOSFET4 には電流が流れていないにもかかわらずオンしています。これは MOSFET1 がオフしてから MOSFET3 がオンするまでの期間の電流経路を確保するためです。

また、A-B 間電圧 V_{A-B} が V_{out} の状態において MOSFET3 には電流が流れないにもかかわらずオンしているため V_{A-B} が $1/2 \cdot V_{out}$ と V_{A-B} が V_{out} を交互に繰り返す図 3.4 の期間 b.において MOSFET3 が常時オン状態になっていることから MOSFET3 の駆動損失が削減されています。

図 3.6(b) 負の正弦半波入力時の 3 レベル電圧における MOSFET3、MOSFET4 の動作についても同等です。



(a) 正の正弦半波入力時の 3 レベル電圧



(b) 負の正弦半波入力時の 3 レベル電圧

図3.6 各電圧レベルにおけるMOSFETの通電

4. 回路設計

4.1. AC ライン部

本電源の AC ラインの設計について説明します。AC ライン回路を図 4.1 に示します。

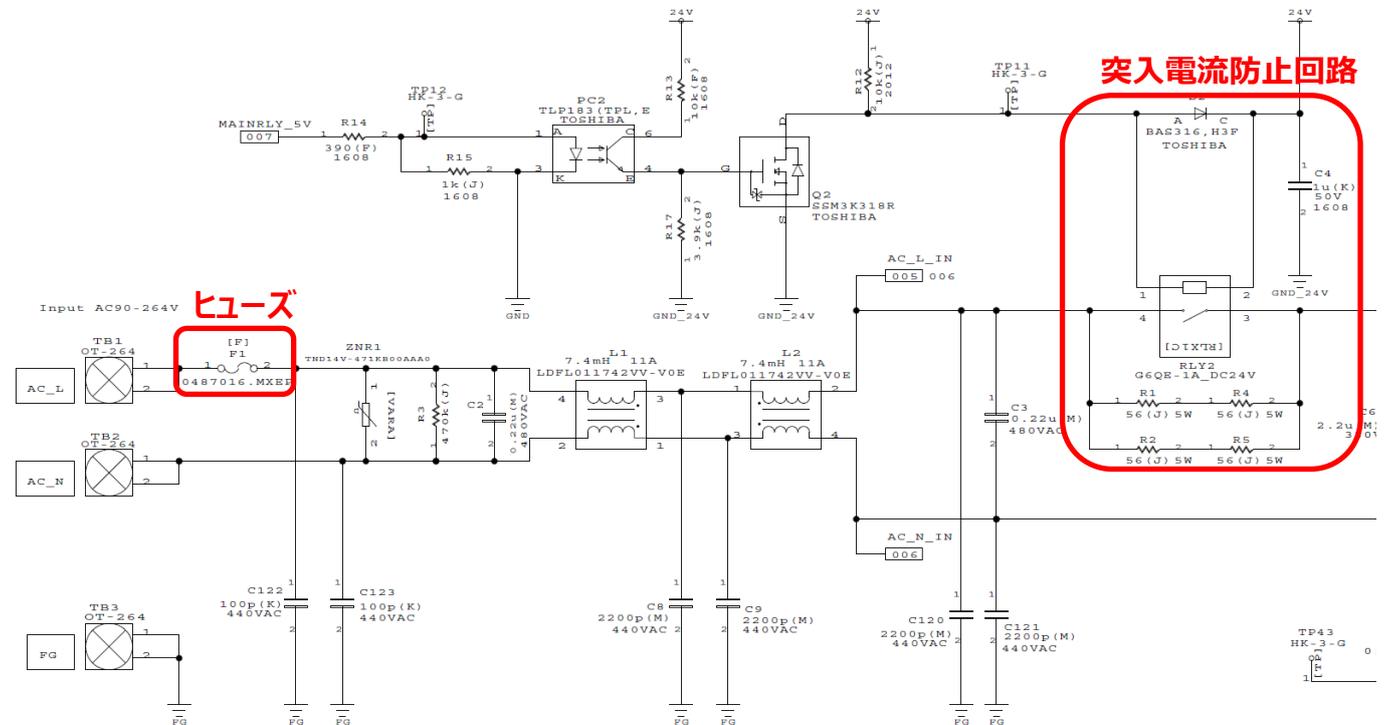


図 4.1 AC ライン回路

ヒューズ

AC ラインに異常電流が流れた際に、交流ラインを遮断するためのヒューズ (F1) を実装しています。ヒューズは AC ラインの最大電流値からヒューズを選定します。交流電流最大値の実効値は以下の式で算出されます。

$$\text{交流電流最大値} = \text{最大電力} / \text{電源効率} / \text{入力電圧実効値 (min)}$$

表 4.1 交流電流値

	AC 100 V 系			AC 200 V 系			
	90	100	115	180	200	240	
入力電圧	90	100	115	180	200	240	V
出力電力	800			1600			W
効率	95						%
交流電流	9.36	8.42	7.32	9.36	8.42	7.01	A

効率 95 % とすると、最大交流電流値 9.36 A となります。2 倍程度のマージンを考え本電源では定格 16 A のヒューズを選定しています。

突入電流対策部品

AC電源投入時の突入電流を抑制するため、抵抗 $((R1+R4) // (R2+R5))$ を実装しています。抵抗値はACラインの最大入力電圧と最大入力電流に従って設定する必要があります。抵抗値は以下の式より算出されます。

抵抗値 > 最大入力電圧 / 最大入力電流

上式から本電源の電力定格1.6 kW使用、AC264 V入力時が最も大きい抵抗が必要となります。最大入力電圧AC264 V（ピーク電圧は373 V）の時の最大入力電流は6.06 Arms（ピーク電流8.57 A）となり、抵抗値は上式から約43.6 Ω以上となります。本電源ではマージンを考慮して56 Ωの抵抗を使用しています。この条件下での抵抗ピーク電流値は6.66 Aとなります。

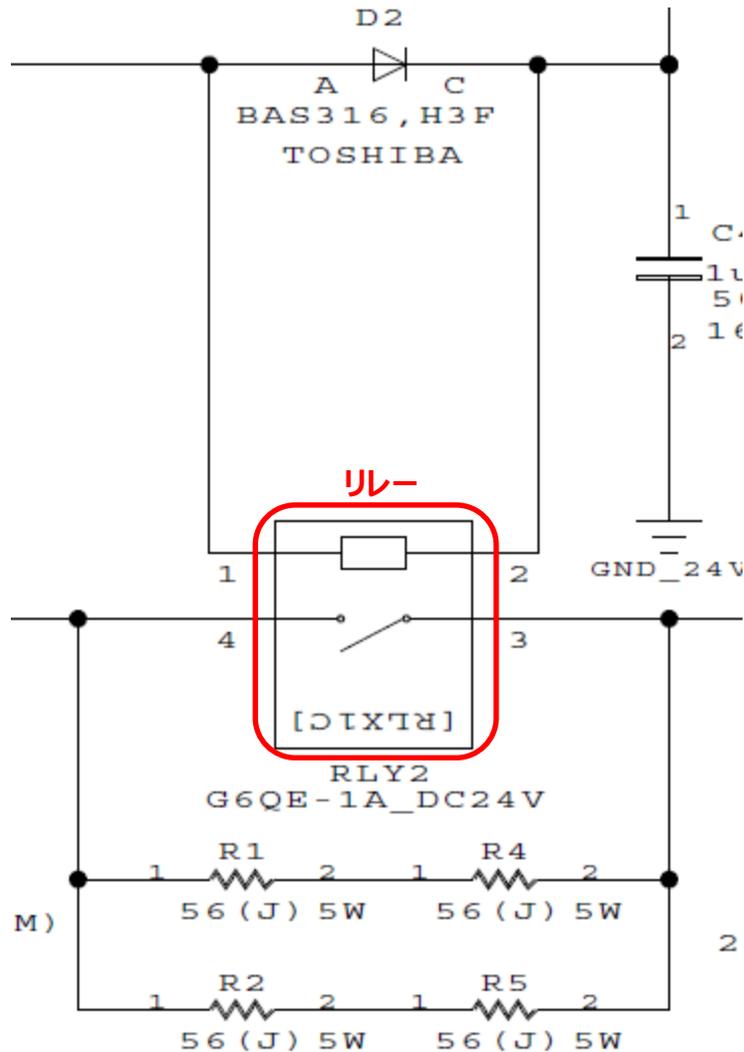


図 4.2 突入電流防止回路

4.2. PFC 部

ゲート駆動回路

ゲート駆動回路の代表として、図 2.2 の上アーム部の MOSFET Q3 のゲート駆動回路を図 4.3 に示します。ゲート駆動回路の設計は、電源効率と EMI ノイズに影響を与えます。一般的に、電源効率と EMI ノイズはトレードオフの関係にあるため、両者のバランスを取った設計を行う必要があります。

本電源のゲート駆動回路は、MOSFET のスイッチングスピードを調整できる回路構成となっています。MOSFET のターンオン時のノイズを低減する必要がある場合は、ゲート直列抵抗 (R21) を大きな値に変更すると、EMI ノイズを低減できる可能性があります。但し、ターンオフ時のゲート抵抗は R21 と R23 の並列抵抗となるため R21 を変更するとターンオンスピードだけでなくターンオフスピードも変わるので注意が必要です。

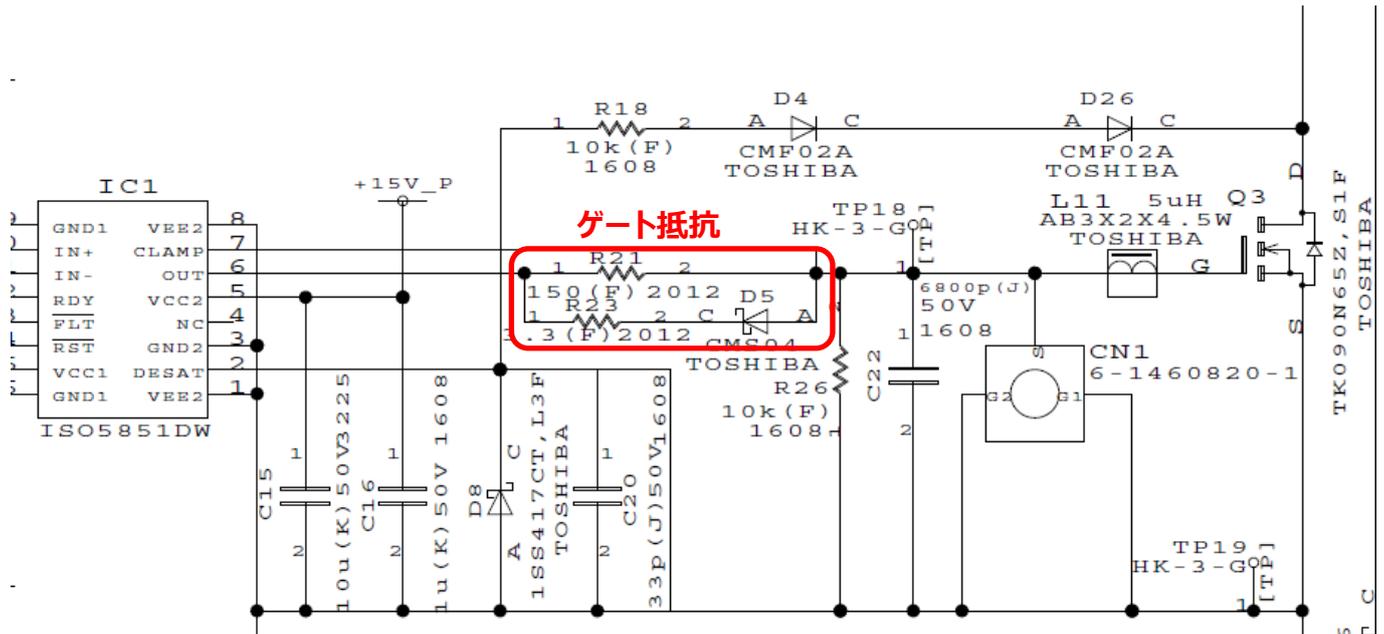


図 4.3 ゲート駆動回路

電流検出回路

入力電流最大値 8.89 Arms (定格 1.6 kW では電圧 AC180 V、800 W では電圧 AC90 V 時の電流) のピーク値 12.57 A にマージンをとり測定範囲を±20 A で設計しています。図 3.4 に回路を示します。使用の電流センサー (F02P015S05L) の重要特性は以下になります。

Reference Voltage (output) (at IP=0) : 2.5 V

(基準電圧 : 被測定電流が 0A のときのセンサー出力 (V_{out} 端子) 電圧の標準値)

Theoretical sensitivity : 41.67 mV/A

±20 A 検出時の電流センサーの出力電圧は基準電圧 2.5 V ±(41.47 mV/A×20 A)で 2.5 V±0.8334 V (-20~20 A) となります。検出電圧が 0~5 V 範囲になるように電流センサー電圧を差動増幅回路で 3 倍に増幅し (±0.8334 V を 3 倍に)、出力を 2.5 V±2.5002 V (-20~20 A) としています。

分解能は 12 bit コンバーター (4096 通り) 使用で以下となります。

$$(5 \text{ V}/4096) \times (20 \text{ A}/2.5002 \text{ V}) = 9.765 \text{ mA}$$

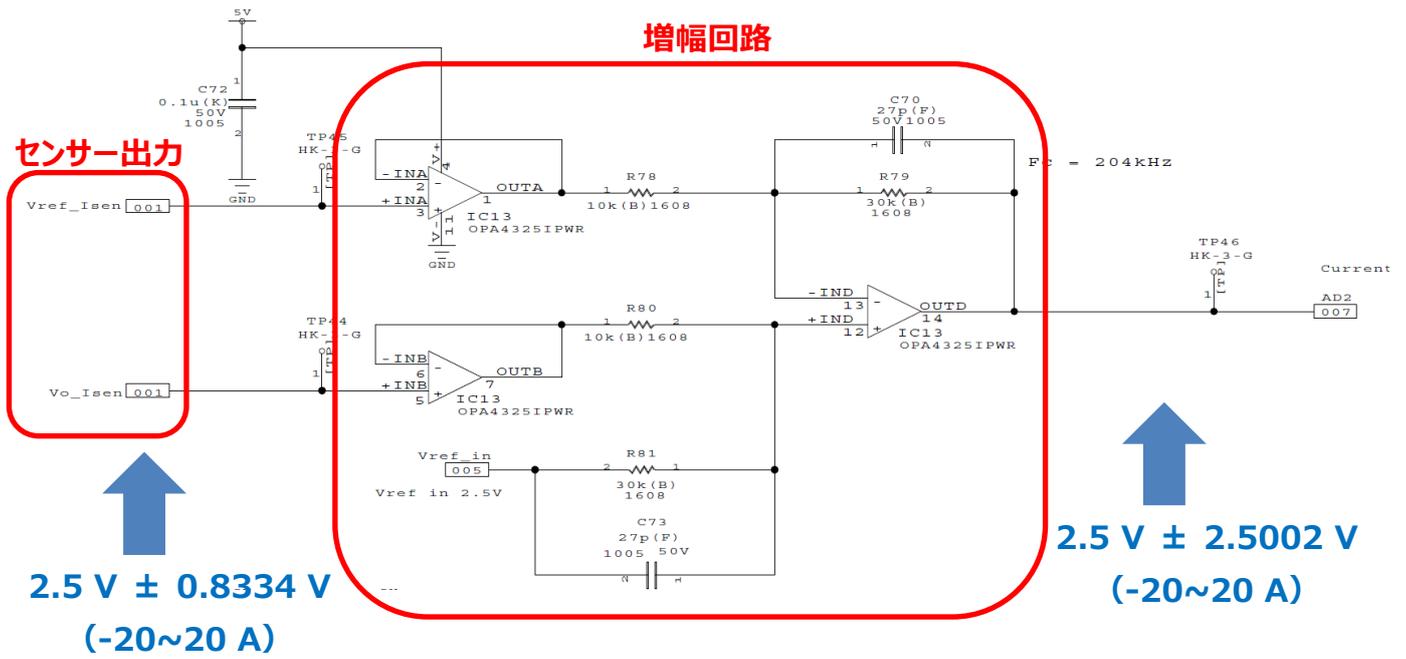


図 4.4 電流検出回路

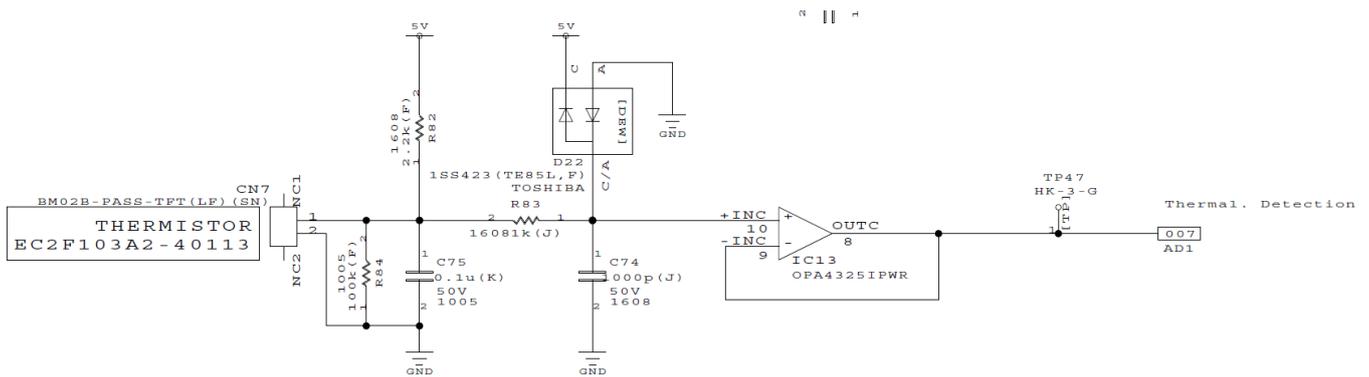


図 4.5 温度検出回路

温度検出回路

温度検出回路を図 4.5、4.6 に示します。今回使用のサーミスターの特性は以下になります。

抵抗値 (25 °C) : 10 (kΩ) ±1 %

B 定数 : 3435 (K) ±1 %

温度変化に対するサーミスターの感度 (抵抗値の変化の割合) を表す物性値です。抵抗値の対数と絶対温度の逆数とが直線関係にあることを示します。

$$B = \frac{\log_e R - \log_e R_0}{\frac{1}{T} - \frac{1}{T_0}}$$

R : 絶対温度 T (K) での抵抗値 (Ω)

R₀ : 絶対温度 T₀ (K) での抵抗値 (Ω)

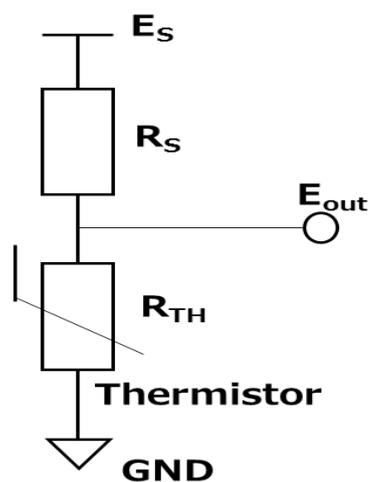


図 4.6 温度検出回路 (サーミスター部)

図 4.6 の回路はサーミスターを使用して温度変化を電圧変化に変換する回路になります。
 温度が等間隔の 3 点 (T_1, T_2, T_3) を考え、この時の検出電圧 E_{out} を (E_1, E_2, E_3) とし、温度と E_{out} が直線上に並ぶように (E_{out} が温度に比例) R_S を設定します。これにより E_{out} と温度の関係は直線近似の式で表され、 E_{out} を検出することで温度を知ることができます。

【 R_S の設定】

$T_1 < T_2 < T_3$ として

$\Delta T_{32} = (T_3 - T_2) = \Delta T_{21} = (T_2 - T_1)$ とした時 $(E_2 - E_1) = (E_3 - E_2)$ となる R_S を求めます。

T_1, T_2, T_3 のときの R_{TH} (サーミスター抵抗) を R_1, R_2, R_3 とすると図 4.6 の E_{out} (E_1, E_2, E_3) は次式の関係が成り立ちます。

$$E_1 = \frac{E_S \times R_1}{(R_1 + R_S)}$$

$$E_2 = \frac{E_S \times R_2}{(R_2 + R_S)}$$

$$E_3 = \frac{E_S \times R_3}{(R_3 + R_S)}$$

等間隔な 3 点が直線状に並ぶと言うことは検出電圧 E_{out} (E_1, E_2, E_3) の差分も等しいので次式が成り立ちます。

$$\frac{E_S \times R_1}{(R_1 + R_S)} - \frac{E_S \times R_2}{(R_2 + R_S)} = \frac{E_S \times R_2}{(R_2 + R_S)} - \frac{E_S \times R_3}{(R_3 + R_S)}$$

上記を R_S について解くと次式が得られます。

$$R_S = \frac{R_2(R_1 + R_3) - 2R_1R_3}{R_1 + R_3 - 2R_2}$$

次に T が 30 °C、60 °C、90 °C (303 K, 333 K, 363 K) のときのサーミスター抵抗 R_{30} 、 R_{60} 、 R_{90} を求めます。

温度に対するサーミスターの抵抗式に T_0 (298 K、25 °C) のサーミスターの抵抗値 10 k Ω および本サーミスターの B 定数 3435 (K) を代入して T が 30 °C、60 °C、90 °C のときのサーミスター抵抗 R_{30} 、 R_{60} 、 R_{90} を求めます。

$$R_{TH} = R_0 \times e^{\left(B \left(\frac{1}{T} - \frac{1}{T_0}\right)\right)}$$

T 、 T_0 の単位はケルビン (K) です。

$R_1 = R_{30} = 8.27$ k Ω (30 °C の R_{TH})、 $R_2 = R_{60} = 2.98$ k Ω (60 °C の R_{TH})、 $R_3 = R_{90} = 1.27$ k Ω (90 °C の R_{TH})

この値を R_S の式に代入して

$R_S = 2.1$ k Ω が得られます。

また E_{out} は下記式にて表されます。

$$E_{out} = E_S \times \frac{R_{TH}}{R_S + R_{TH}}$$

上記式に各温度時のサーミスター抵抗 R_{TH} を代入し温度と E_{out} の関係式を導くことができます。

電圧検出回路

入力電圧、中間電圧および出力電圧を図 3.7 に示す回路で検出します。抵抗分圧回路で分圧された各電圧は、絶縁アンプを通して増幅回路で増幅されます。各電圧が検出回路出力電圧 0~5 V の範囲内に入るような総合増幅率に設定します。検出回路出力電圧 0~5 V を総合増幅率で割ってやることで検出回路出力電圧 0~5 V が実際の各電圧の何 V に相当するかを知ることができます。表 3.2 に本回路の増幅率、測定範囲および分解能を示します。

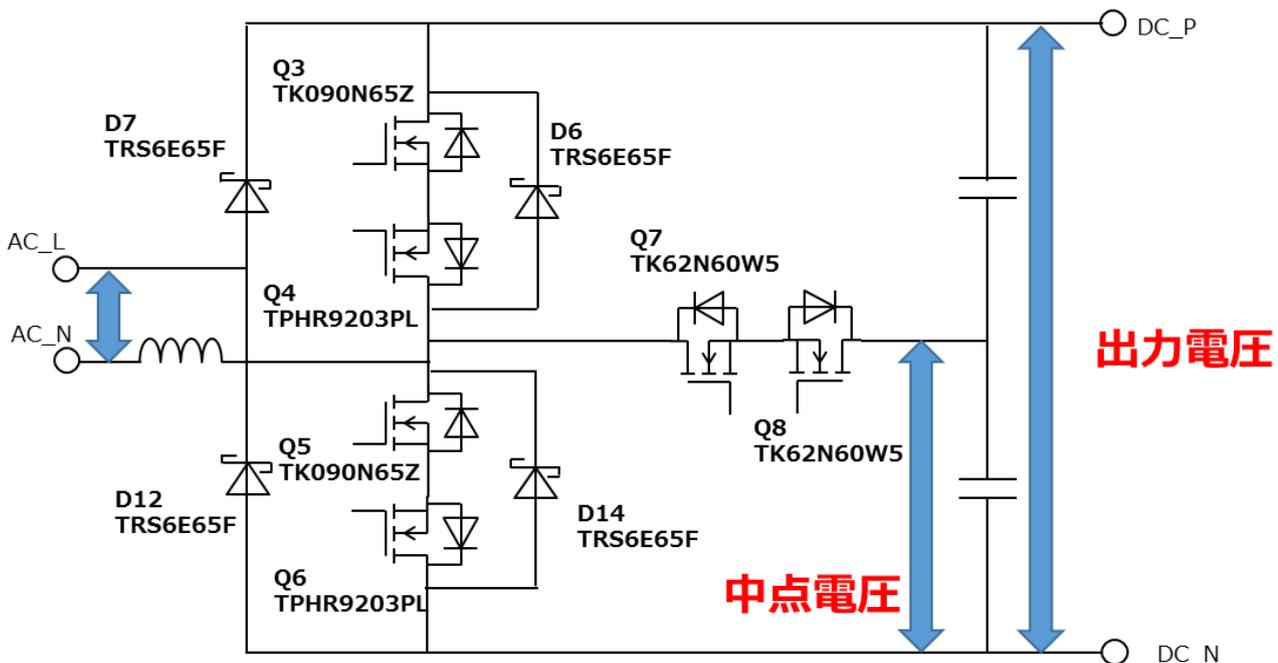
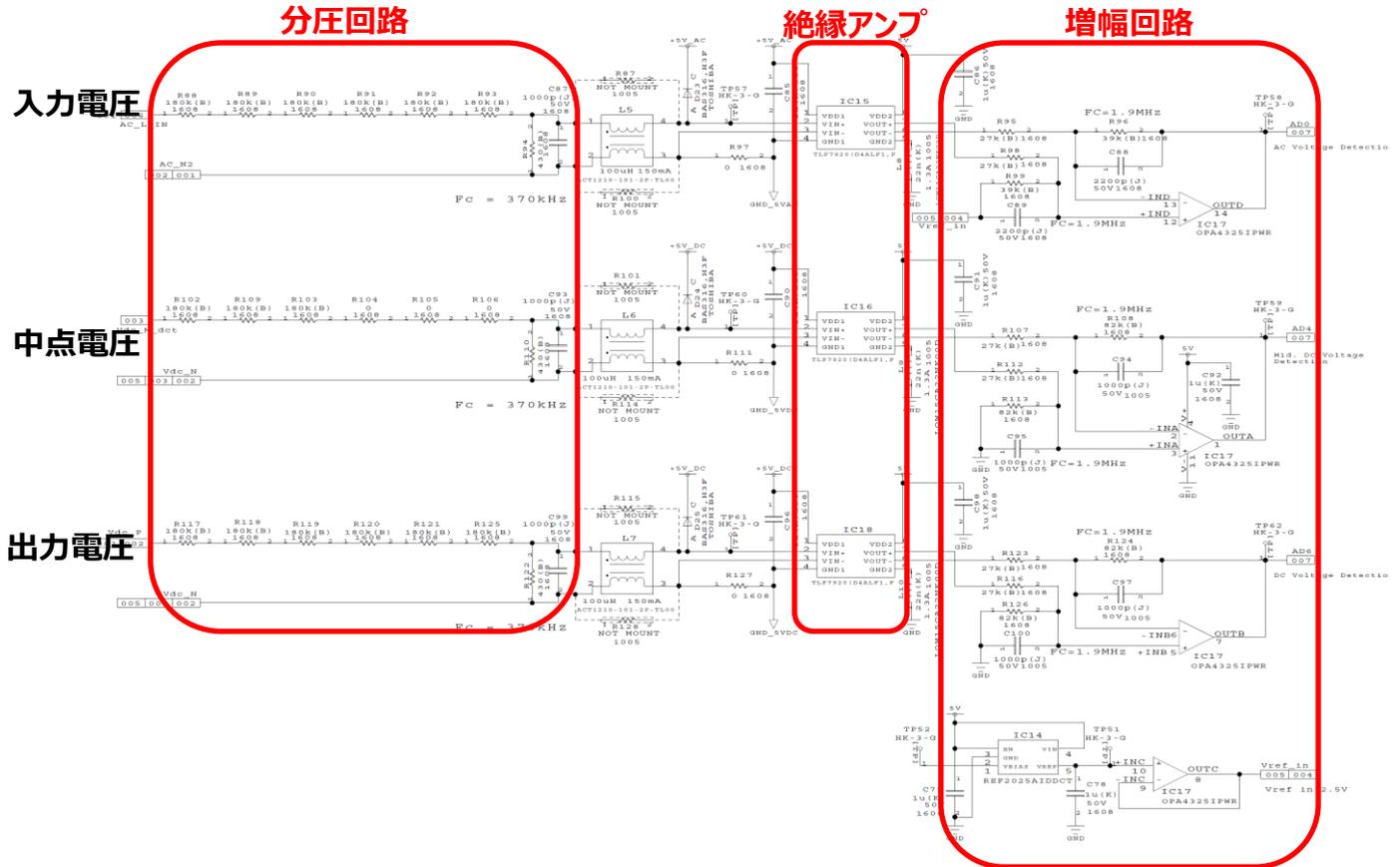


図 4.7 電圧検出回路

表 4.2 電圧検出数値

	A:分圧比	B:絶縁アンプ ゲイン	C:増幅回路 増幅率	D:総合増幅率 (A × B × C)	5:測定範囲 (5 V/D) ^{注1}	分解能 V/bit (E/4096) ^{注2}
入力電圧	3.98E-04	8.2	1.44	4.72E-03	±530	0.26
中点電圧	7.96E-04	8.2	3.04	1.98E-02	252	0.06
出力電圧	3.98E-04	8.2	3.04	9.92E-03	504	0.12

注 1: 検出回路出力が 0～5 V の範囲に入る電圧範囲

注 2: 12 bit A/D コンバーターを使用 (12 bit : 4096 通り)

出力コンデンサー

出力コンデンサー (C110~C115,C48,C49,C54,C55) の容量値は、ホールドアップタイム (T_{hold}) ^{注)} 要件に基づいて算出しています。ホールドアップタイム T_{hold} は、出力コンデンサーの容量を C_{out} 、出力電圧を V_{out} 、出力電圧の下限電圧を V_{out_min} 、最大出力電力を P_{out} とし以下の式で表されます。コンデンサー電圧 V_{out} で出力下限電圧 V_{out_min} まで出力されるエネルギーは出力電力 P_{out} とホールドアップタイム (T_{hold}) のエネルギーに等しいことから以下の式で算出されます。

$$\frac{1}{2}C_{out}V_{out}^2 - \frac{1}{2}C_{out}V_{out_min}^2 = P_{out} \times T_{hold}$$

$$T_{hold} = C_{out} \times \frac{(V_{out}^2 - V_{out_min}^2)}{2 \times P_{out}}$$

$V_{out} = 380 \text{ V}$ 、 $V_{out_min} = 280 \text{ V}$ 、 $P_{out} = 1600 \text{ W}$ で、ホールドアップタイム 0.02 s を満足できるように出力コンデンサーの容量を調整しています。

$$C_{out} = T_{hold} \times \frac{2 \times P_{out}}{(V_{out}^2 - V_{out_min}^2)}$$

また、出力リップル仕様を定義した場合は、出力リップル仕様を満たすのに必要な容量を算出し、ホールドアップタイムを満足する容量と比較し、大きい容量値を使用する必要があります。また、コンデンサー選定時には、公差や経年劣化を考慮する必要があります。

注) ホールドアップタイム (T_{hold}) :

電源の入力が遮断された時間から、出力電圧が動作範囲外になるまでの時間

DESAT 回路

DESAT 検出回路は、パワー半導体スイッチ素子を、破壊の原因となる負荷短絡から保護する回路です。負荷短絡などによる過電流によって MOSFET の V_{DS} が上昇すると図 4.8 に示すように DESAT 電流が MOSFET に流れ込めなくなり DESAT コンデンサーを充電し始めます。DESAT 端子が DESAT しいき値電圧を超えると MOSFET に過大電流が流れたと判断し MOSFET をオフさせます。

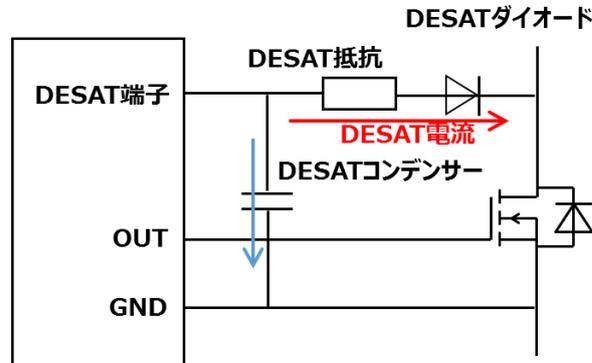


図 4.8 DESAT 回路

DESAT 保護機能が動作する電圧 V_{DS} は DESAT ダイオードの V_F と DESAT 抵抗で調節できます。

$$\text{検出 } V_{DS} \text{ 電圧} = \text{DESAT 電圧} - (V_F + \text{DESAT 抵抗} \times \text{DESAT 電流})$$

図 4.9 に TK090N65Z の DESAT 検出回路、図 4.10 に TK62N60W5 の DESAT 検出の回路を示します。

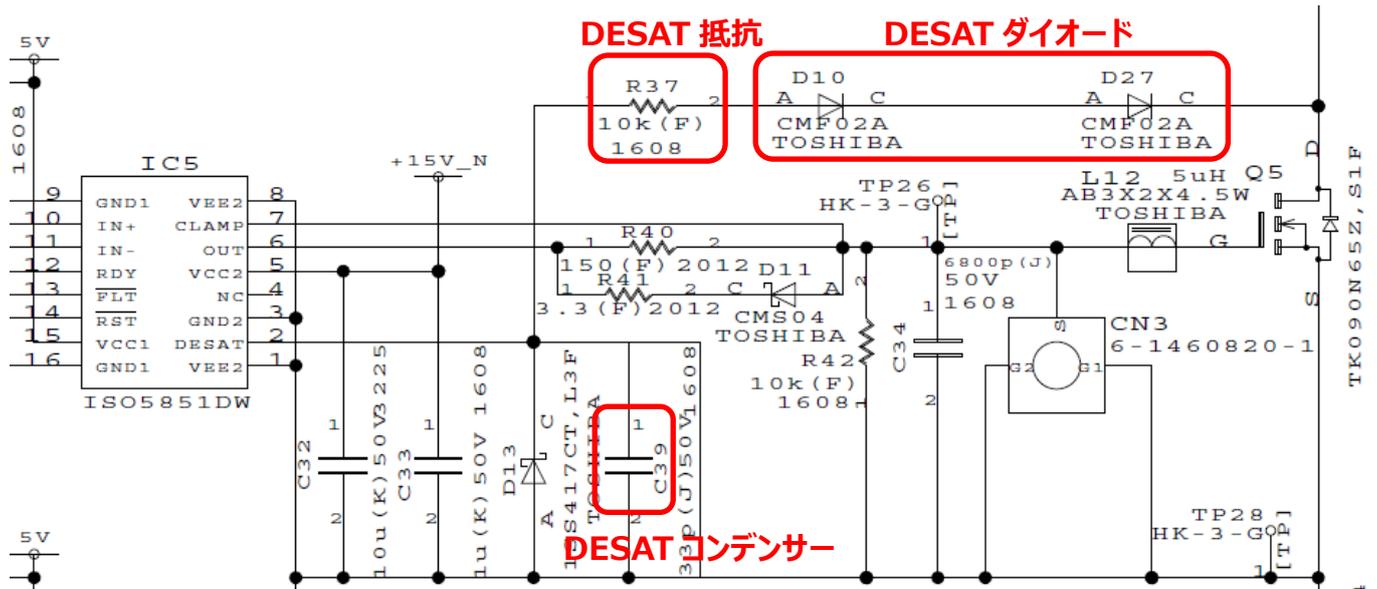


図 4.9 TK090N65Z DESAT 検出回路

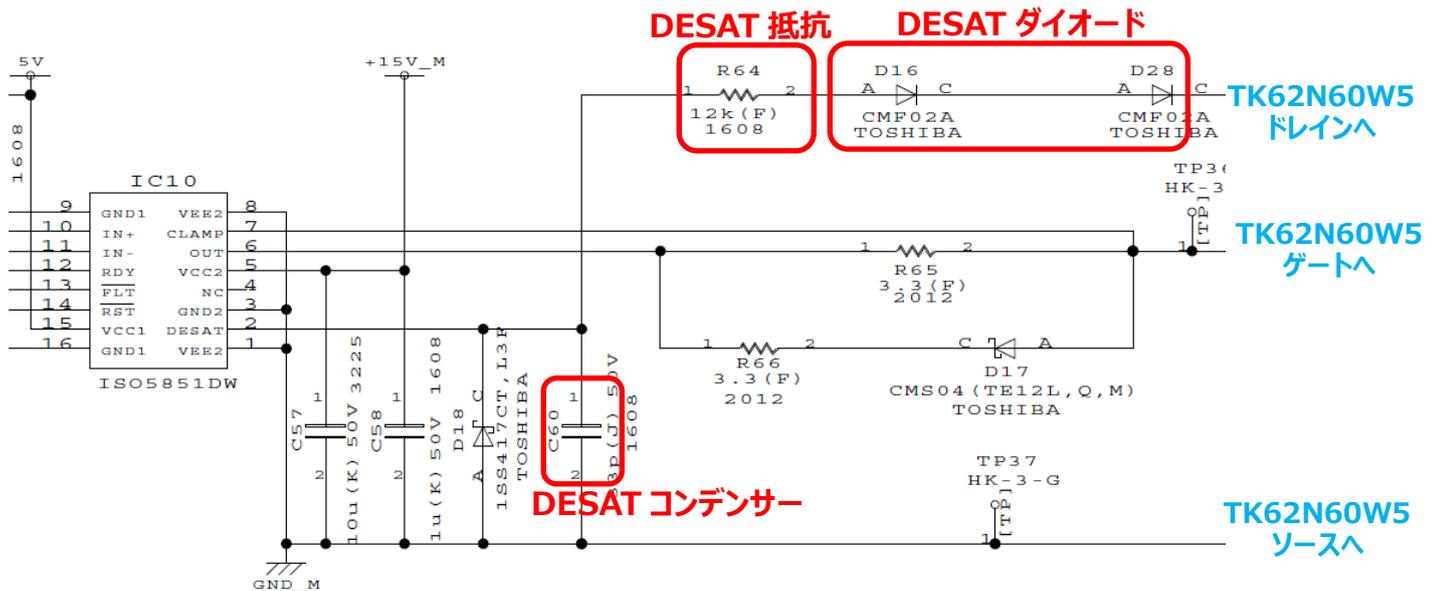


図 4.10 TK62N60W5 DESAT 検出回路

インダクター選定

インダクター（L3）の選定法について説明します。本電源におけるインダクタンス値は、電源仕様である下記項目を用いて計算により求めることができます。

- ・ AC200 V 系入力動作時最小入力電圧： V_{in_min} (V_{rms})
- ・ 出力電圧： V_{out} (V)
- ・ スイッチング周波数： F_c (Hz)
- ・ 許容リップル電流幅： ΔI_{ripple} (A)

以下の式でインダクタンス値を算出します。

$$L = \frac{(V_{out} - \sqrt{2} \times V_{in_min}) \times V_{in_min}}{F_c \times \Delta I_{ripple} \times V_{out}}$$

ここで、最小入力電圧 (V_{in_min}) が 180 V、出力電圧 (V_{out}) が 380 V、スイッチング周波数 (F_c) が 100 kHz であり、 ΔI_{ripple} を 5 A とすると、上記式よりインダクタンス値 (L) は、119 μ H と算出されます。本電源の設定値はマージンを考慮し 222 μ H としています。

実際の設計においては、インダクターは直流重畳特性によりインダクタンス値が変動します。直流重畳特性によりインダクタンス値が低下した状態で、上記計算値を確保できる部品を選定してください。

バリスター

AC ラインへ誘導雷サージ等が印加された際のサージ電圧からのシステム保護のためバリスターが実装されています。交流最大電圧 264 V よりマージンを考慮し最大許容回路電圧 300 V としバリスター電圧 470 V (423~517 V) 品を挿入しています。バリスターは回路の線間で使用、バリスター前段に電流ヒューズが直列に配置されています。

5. 製品概要

本電源で使用した製品を紹介します。パワー半導体については今回使用した MOSFET や SBD をはじめ豊富なラインアップを準備しています。

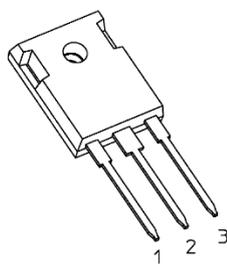
5.1. パワー-MOSFET TK090N65Z

詳細は[こちらをクリック](#)してください。

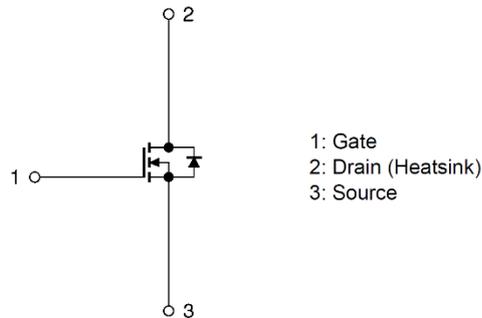
特長

- $V_{DSS} = 650 \text{ V}$ (最大), $I_D = 30 \text{ A}$ (最大)
- スーパージャンクション構造DTMOSの採用によりオン抵抗が低い。: $R_{DS(ON)} = 0.075 \text{ } \Omega$ (標準)
- 低容量によるスイッチングスピードの高速化。
- 取り扱いが簡単なエンハンスメントタイプ。: $V_{th} = 3 \sim 4 \text{ V}$ ($V_{DS} = 10 \text{ V}$, $I_D = 1.27 \text{ mA}$)

外観と端子配置



TO-247



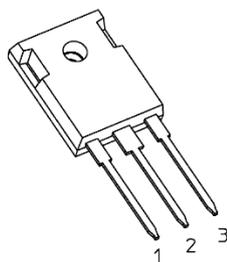
5.2. パワー-MOSFET TK62N60W5

詳細は[こちらをクリック](#)してください。

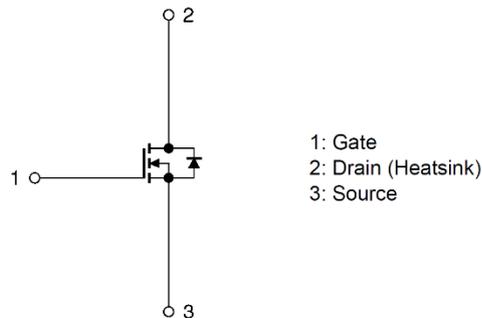
特長

- $V_{DSS} = 600 \text{ V}$ (最大), $I_D = 61.8 \text{ A}$ (最大)
- 逆回復時間が早い: $t_{rr} = 170 \text{ ns}$ (標準)
- スーパージャンクション構造DTMOSの採用によりオン抵抗が低い。: $R_{DS(ON)} = 0.036 \text{ } \Omega$ (標準)
- ゲートスイッチングスピードの最適化。
- 取り扱いが簡単な, エンハンスメントタイプ。: $V_{th} = 3 \sim 4.5 \text{ V}$ ($V_{DS} = 10 \text{ V}$, $I_D = 3.1 \text{ mA}$)

外観と端子配置



TO-247



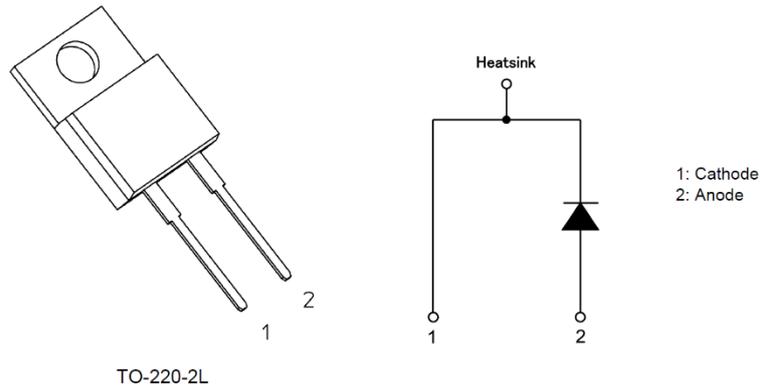
5.3. SiC ショットキーバリアダイオード TRS6E65F

詳細は[こちらをクリック](#)してください。

特長

- $V_{RRM} = 650 \text{ V}$ (最大), $I_{F(DC)} = 6 \text{ A}$ (最大)
- 大電流サージ耐量: $I_{FSM} = 55 \text{ A}$ (最大)
- 接合容量が小さい: $C_j = 22 \text{ pF}$ (標準)
- リーク電流が小さい: $I_R = 0.3 \text{ }\mu\text{A}$ (標準)

外観と端子配置



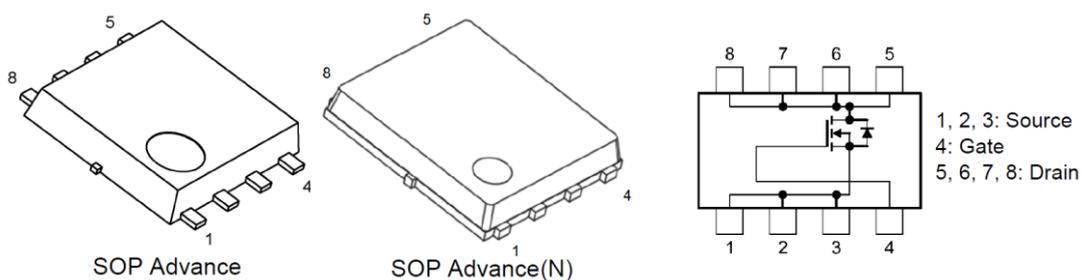
5.4. パワー-MOSFET TPHR9203PL

詳細は[こちらをクリック](#)してください。

特長

- $V_{DSS} = 30 \text{ V}$ (最大), $I_D = 280 \text{ A}$ (最大)
- スイッチングスピードが速い。
- ゲート入力電荷量が小さい。: $Q_{SW} = 19 \text{ nC}$ (標準)
- 出力電荷量が小さい。: $Q_{OSS} = 51 \text{ nC}$ (標準)
- オン抵抗が低い。: $R_{DS(ON)} = 0.61 \text{ m}\Omega$ (標準) ($V_{GS} = 10 \text{ V}$)
- 漏れ電流が低い。: $I_{DSS} = 10 \text{ }\mu\text{A}$ (最大) ($V_{DS} = 30 \text{ V}$)
- 取り扱いが簡単なエンハンスメントタイプ。: $V_{th} = 1.1 \sim 2.1 \text{ V}$ ($V_{DS} = 10 \text{ V}$, $I_D = 0.5 \text{ mA}$)

外観と端子配置



ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。