

**200 W アクティブクランプフォワード方式
DC-DC コンバーター
デザインガイド**

RD175-DGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
1.1. 搭載パワーMOSFET	3
2. 回路設計	4
2.1. アクティブクランプ回路設計	4

1. はじめに

本デザインガイドは 200 W アクティブクランプ方式 DC-DC コンバーター（以下、本電源）の各種回路、レイアウトの設計方法を記載したドキュメントです。本電源の仕様、使用方法、特性データはリファレンスガイドを参照してください。

なお、回路図に部品番号を記載していても、部品表で「Not Mounted」となっているものは PCB に実装していません。回路設計時の定数値調整用として PCB に実装場所を設けています。

1.1. 搭載パワー-MOSFET

TPH3300CNH

一次側メインスイッチ部に搭載

$V_{DSS} = 150 \text{ V}$ 、 $R_{DS(ON)}$ (最大) = $33 \text{ m}\Omega @ V_{GS} = 10 \text{ V}$ 、SOP Advance パッケージ
スイッチング用途に適した U-MOSVIII-H プロセス品、スイッチングロス低減を実現

TPN5900CNH

一次側クランプスイッチ部に搭載

$V_{DSS} = 150 \text{ V}$ 、 $R_{DS(ON)}$ (最大) = $59 \text{ m}\Omega @ V_{GS} = 10 \text{ V}$ 、TSON Advance パッケージ
スイッチング用途に適した U-MOSVIII-H プロセス品、小容量製品で駆動損失を低減

TPH9R00CQH

二次側同期整流部に搭載

$V_{DSS} = 150 \text{ V}$ 、 $R_{DS(ON)}$ (最大) = $9.0 \text{ m}\Omega @ V_{GS} = 10 \text{ V}$ 、SOP Advance パッケージ
最新の U-MOSX-H プロセス品、低オン抵抗で導通損失低減を実現

2. 回路設計

本電源の回路設計のポイントを記載します。

2.1. アクティブクランプ回路設計

本電源ではアクティブクランプ方式フォワードコンバータの 200 W / 24 V 出力電源です。アクティブクランプ方式は、入力側のメインスイッチング用 MOSFET とクランプ用 MOSFET を交互にオン・オフし、負荷に応じてオン Duty を調整し出力電圧を制御します。通常フォワード電源でロスの原因の一つとなる磁気リセット回路を、アクティブな回路で損失なく実現することで損失の低減が図れ、高効率電源の実現が可能となります。本電源では Texas Instruments 社のコントローラ LM5025CMTC (以下、アクティブクランプコントローラ) を使い、アクティブクランプ方式を実現しています。図 2.1 にアクティブクランプコントローラ周辺回路を示し、基本的な設計方法を説明します。周辺の詳細設計は LM5025CMTC のデータシート、関連文書類を参照してください。

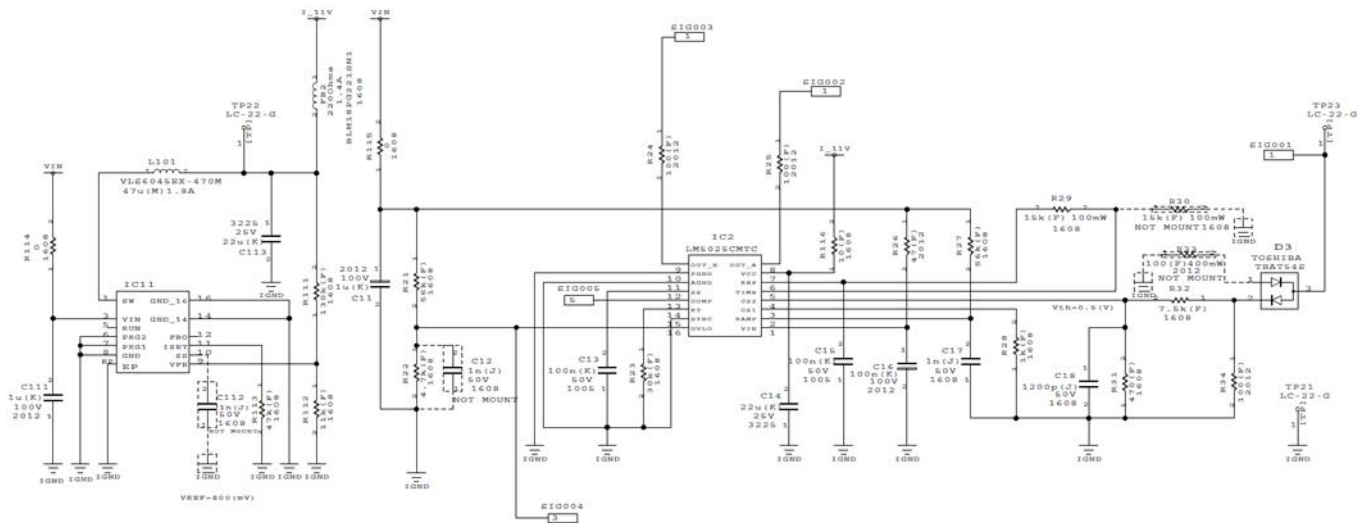


図 2.1 アクティブクランプコントローラ周辺回路

入力電圧動作範囲の設定

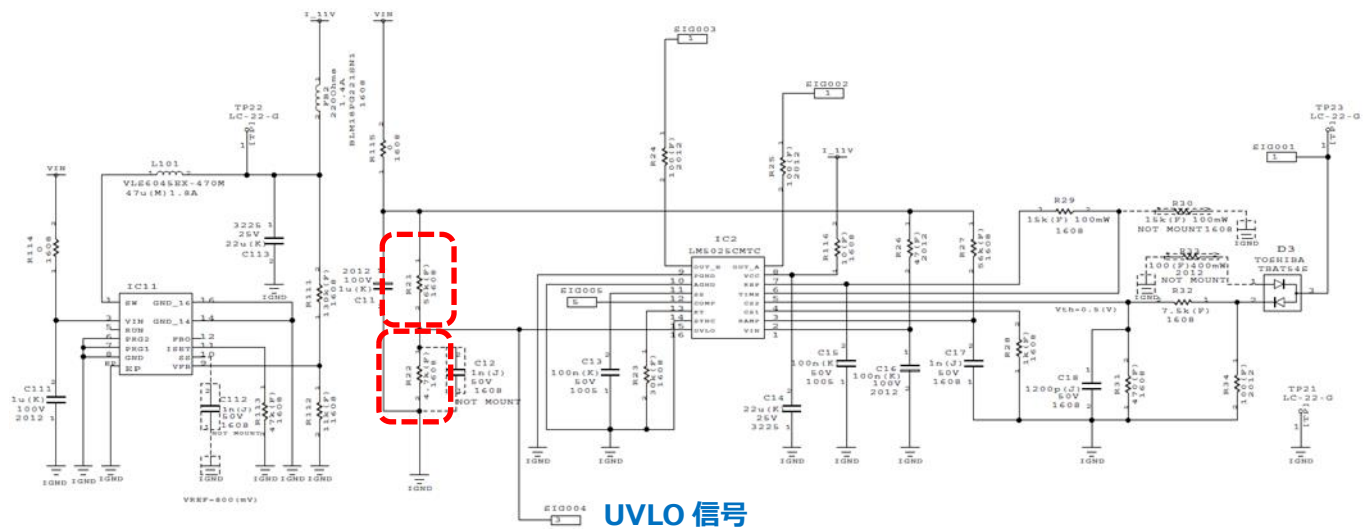


図 2.2 通常の UVLO 回路

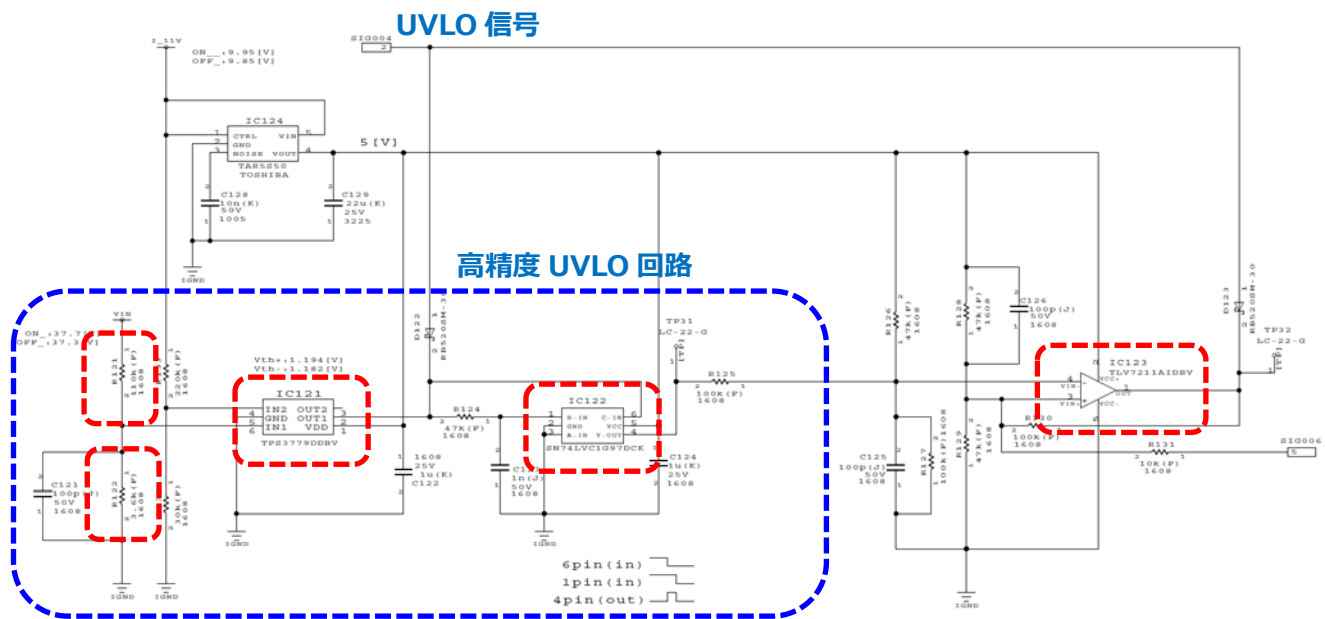


図 2.3 高精度 UVLO 回路

図 2.2、図 2.3 に電源動作下限値設定回路 (UVLO 回路) を示します。アクティブクランプ回路は外部 DC 電源電圧を入力電源として動作します。アクティブクランプコントローラは UVLO 端子の電圧を検出して動作を開始します。通常の UVLO 回路 (図 2.2) では外部 DC 電源電圧を抵抗で分割した信号を UVLO 端子に入力する方式がとられますが、本電源ではより高精度に電源電圧を検出するため、通常の UVLO 回路に加えて外部に UVLO 端子の電圧を制御する高精度 UVLO 回路 (図 2.3) を追加しています。

アクティブクランプコントローラーの動作電圧範囲は外部の高精度 UVLO 回路で設定します。UVLO の閾値は外付け抵抗 (R121,R122) の抵抗値で設定します。外部 DC 電源電圧 V_{in} を抵抗 (R121,R122) で分割し、電圧検出 IC (IC121) の IN1 端子に入力することでアクティブクランプ回路の動作電圧範囲 ($V_{in_min_on}$ 、 $V_{in_min_off}$) を設定します。これらの抵抗分割によって電圧検出 IC (IC121) の IN1 端子電圧が閾値電圧 (1.194 V) を超えると、アクティブクランプコントローラーはスイッチング動作を開始し、動作停止閾値電圧 (1.182 V) を下回るとスイッチング動作を停止します。以下の式で動作電圧下限値 ($V_{in_min_on}$ 、 $V_{in_min_off}$) を算出します。

$$V_{in_min_on}(V) = 1.194V \times \frac{(R121 + R122)}{R122}$$

$$V_{in_min_off}(V) = 1.182V \times \frac{(R121 + R122)}{R122}$$

アクティブクランプ回路が動作を開始する DC 電源電圧 $V_{in_min_on}$ の設定値を 37.7 V、アクティブクランプ回路が動作を停止する DC 電源電圧 $V_{in_min_off}$ の設定値を 37.3 V とし、図 2.3 に示すように抵抗 (R121) に 110 k Ω 、抵抗 (R122) に 3.6 k Ω を選択しています。本電源では高精度 UVLO 回路の動作を優先させるため、通常の UVLO 回路の閾値は高精度 UVLO の閾値よりも低く設定します。通常の UVLO 回路の作動電圧を 31.2 V とし、図 2.2 に示す様に抵抗 (R21) に 56 k Ω 、抵抗 (R22) に 4.7k Ω を選択しています。

なお、外部の高精度 UVLO 回路においては、IC121、IC122、IC123 により DC 電源電圧が $V_{in_min_off}$ を下回り、UVLO が作動してスイッチングが停止した後、負荷軽減により DC 電源電圧が一時的に上昇しても再度スイッチング動作を再開することを防ぐためにラッチオフ機能を設けています。図 2.4 に入力電圧 (V_{in})、高精度 UVLO 回路の主要信号、およびスイッチング動作状態の関係を示します。高精度 UVLO が不要な場合は図 2.3 の青色点線箇所を削除します。その場合、通常の UVLO 回路の閾値を抵抗 (R21)、抵抗 (R22) で調整する必要があります。

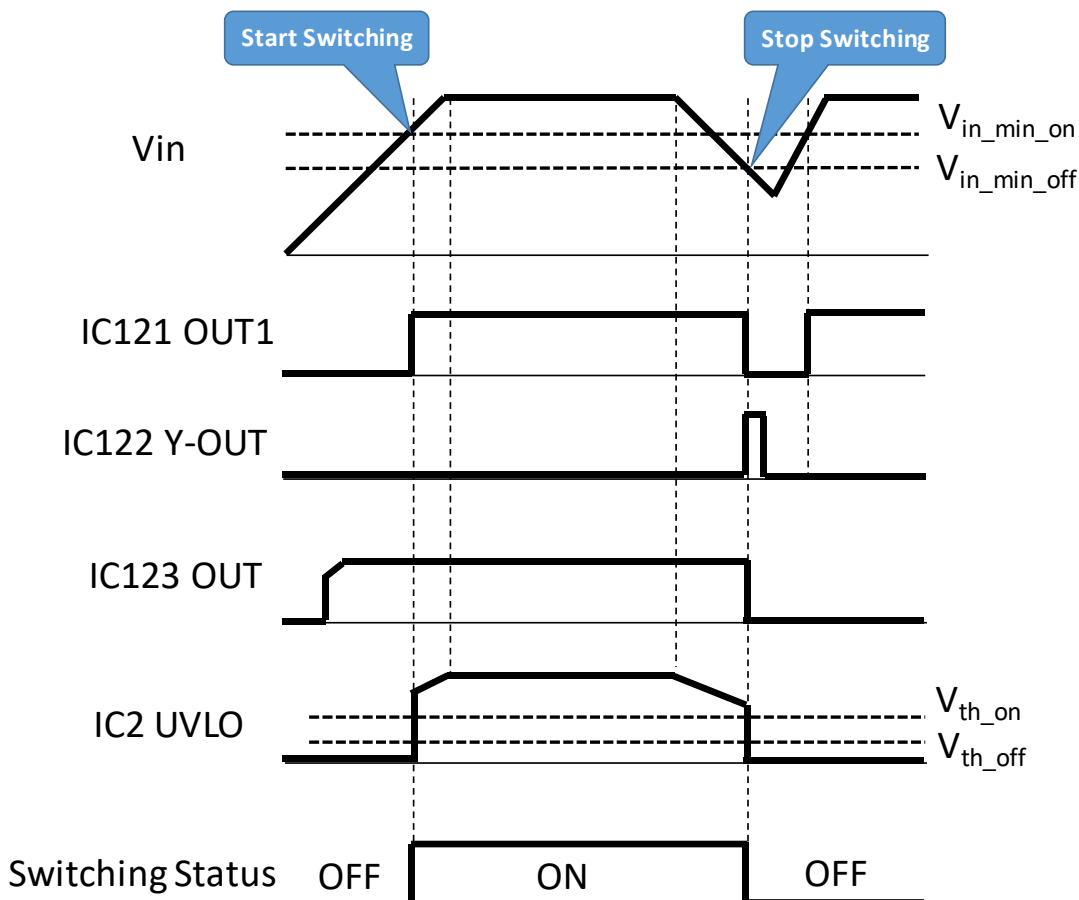


図 2.4 高精度 UVLO 回路とスイッチング動作状況

出力電圧の設定

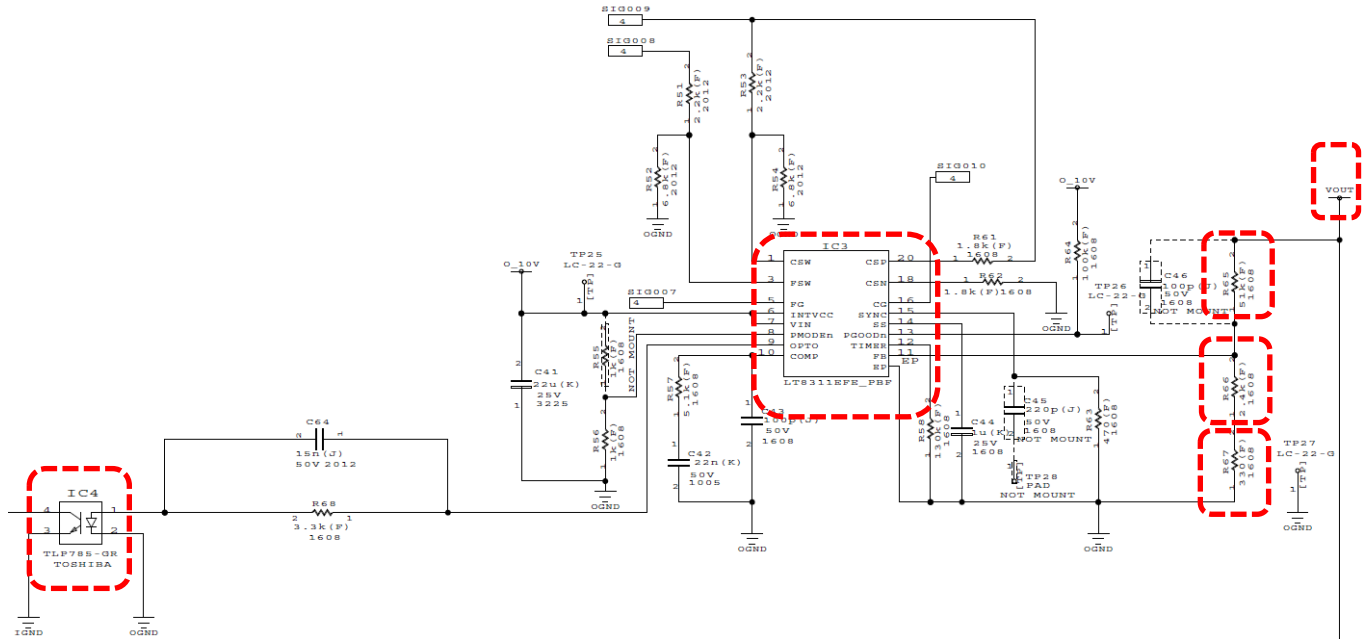


図 2.5 出力電圧の設定

図 2.5 に出力電圧設定回路を示します。本電源の出力電圧 (V_{out}) を外付け抵抗 ($R65$ 、 $R66$ 、 $R67$) の抵抗値で設定します。同期整流コントローラ (LT8311EFE) は本電源の出力電圧を抵抗 ($R65$ 、 $R66$ 、 $R67$) で分割した電圧が内部のフィードバックリファレンス電圧 V_{ref_ACF} (1.227 V) と一致するようにフォトカプラー (IC4) の電流を制御します。アクティブクランプコントローラはフォトカプラー (IC4) からフィードバックされる電流量に応じて出力電圧 (V_{out}) を一定に保つよう動作します。以下の式で出力電圧 (V_{out}) を算出します。

$$V_{out} = \frac{V_{ref_ACF} \times (R65 + R66 + R67)}{(R66 + R67)} + I_{bias_ACF} \times R65$$

出力電圧 (V_{out}) の設定値は 24.16 V で、その時の抵抗 ($R65$) が 51 k Ω 、抵抗 ($R66$) が 2.4 k Ω 、抵抗 ($R67$) が 330 k Ω です。

スイッチング周波数の設定

アクティブクランプ回路のスイッチング周波数 (f_{PWM}) を外付け抵抗 ($R23$) の抵抗値で設定します。以下の式でスイッチング周波数が (f_{PMW}) となる外付け抵抗 ($R23$) を算出します。

$$R23(k\Omega) = \left(\frac{6002}{f_{PWM}(kHz)} \right)^{1.0192}$$

本電源ではスイッチング周波数 (f_{PWM}) の設定値を 213 kHz とし、図 2.6 に示すように ($R23$) に 30 k Ω を選択しています。

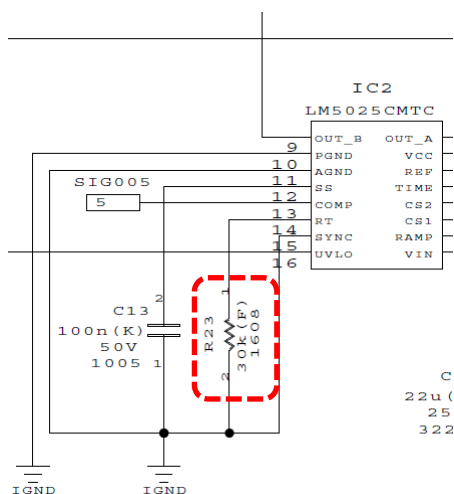


図 2.6 スwitchング周波数の設定

ソフトスタートの設定

図 2.7 にソフトスタート設定回路を示します。アクティブクランプ電源のソフトスタート時間は同期整流コントローラーの外付けコンデンサー (C44) で設定します。ソフトスタート時間 (T_{SS}) は以下の通り算出できます。

$$T_{SS} = \frac{C44 \times V_{ref_ACF}}{10\mu A}$$

本電源では最長ソフトスタート時間 (T_{SS}) の設定値を 123 ms とし、外付けコンデンサー (C44) に 1 μF を選択しています。必要に応じて容量を変更してソフトスタート時間を調節してください。

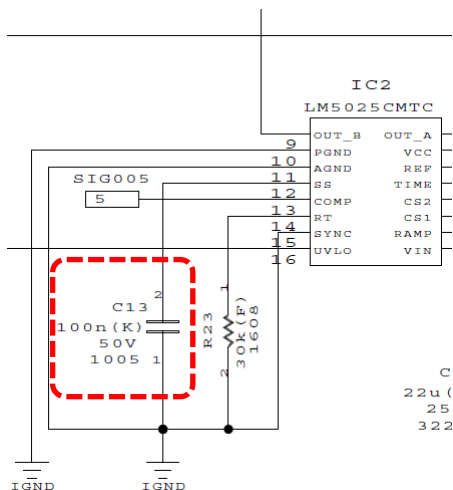


図 2.7 ソフトスタート設定回路

ゲート駆動回路

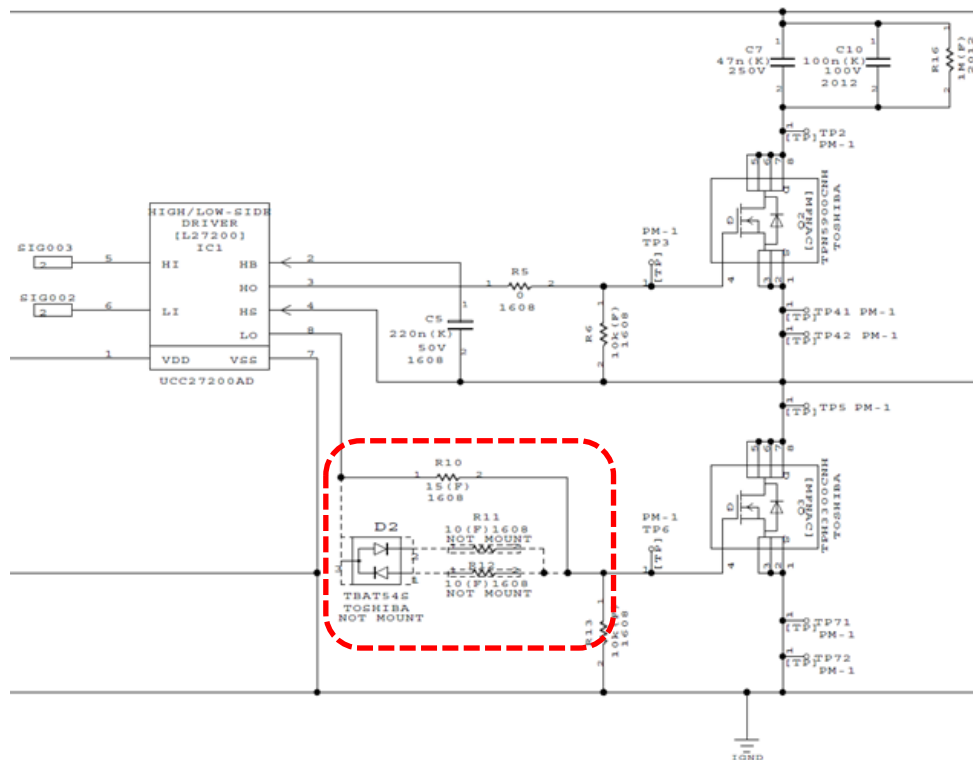


図 2.8 ゲート駆動回路

図 2.8 にゲート駆動回路を示します。ゲート駆動回路の設計が電源効率と EMI に影響を与えます。一般に電源効率と EMI はトレードオフの関係にあり、両者のバランスを取った設計が必要です。アクティブクランプ回路は低 EMI ですが、スイッチングノイズが EMI 問題の原因と思われる場合は、ゲート直列抵抗 (R10、R11、R12) の値を調整し、確認してください。ゲート駆動回路で MOSFET のターンオンスピードとターンオフスピードの個別調整が可能です。MOSFET (Q3) のターンオン時、ターンオフ時両方で EMI (ノイズ) が発生している場合は、抵抗 (R10) の値を大きくしてください。これによりターンオンスピードとターンオフスピードを同時に下げることができ、EMI (ノイズ) を低減できます。MOSFET のターンオン時、或いはターンオフ時にのみ EMI (ノイズ) が発生している場合は、抵抗 (R11)、或いは抵抗 (R12) の値を大きくしてください。これによりターンオンスピード、或いはターンオフスピードのみを下げる事ができ、EMI (ノイズ) を低減できます。なお、抵抗 (R10、R11、R12) の値を大きくすると MOSFET のスイッチングスピードが低下するため、電源効率も低下する場合があります。電源効率仕様や放熱仕様が要求仕様を満足するか確認してください。

トランス

アクティブクランプ回路の定常状態におけるメインスイッチング用MOSFETのオンデューティを45 %に設定してトランスの巻き数を計算します。トランスの1次側の巻き数をNs、2次側の巻き数をNpと、トランスの巻線抵抗と2次側整流回路による電圧降下の合計を2 Vとすると、トランスの巻き数比 (Ns/Np) は以下の通り計算されます。

$$\frac{N_s}{N_p} = \frac{V_{out} + 2V}{V_{in} \times 0.45}$$

入力電圧 (V_{in}) を48 V、出力電圧 (V_{out}) を24.2 Vとすると、トランス (T1) の巻数比 (Ns/Np) は1.21となりますので、巻き数としては7:9を選択します。また、2次側の補助電源には9 Vが必要となるため、補助巻き線の巻き数をNs'とすると、トランスの巻き数比 (Ns'/Np) は以下の通り計算されます。

$$\frac{N_{s'}}{N_p} = \frac{9V}{V_{in} \times 0.45}$$

入力電圧 (V_{in}) を48 Vとすると、Npが7なのでNs'は2.91となりますので、巻き数Ns'は3を選択します。結果として使用するトランスの巻き数は7:9:3となります。

これにより、2次側には61.7 Vの方形波が発生することになります。その他、1次-2次間絶縁耐圧、巻線温度上昇、磁束飽和、コアロス等を十分に考慮する必要があります。本電源で使用しているトランスの仕様は、部品表 (RD175-BOM-01) を参照してください。また、本電源では、トランスのリーケージインダクタンスを利用して、アクティブクランプ動作を行っています。もし、リーケージインダクタンスによる共振が不足すると、電源効率低下やEMI増大等の問題が発生する可能性があります。

出力コンデンサー

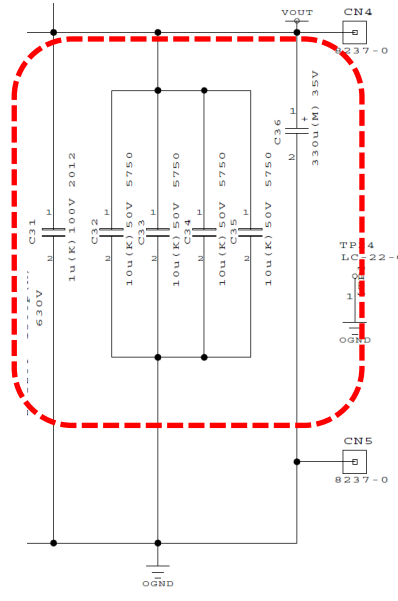


図 2.9 出力コンデンサー—周辺回路

出力コンデンサーの静電容量値 (C_{out}) で出力電圧リップル (V_{ripple}) が要求仕様に入るように設定します。以下のおおので発生するリップル電圧の合成値が出力電圧リップル (V_{ripple}) になります。

1. リップル電流 (ΔI) と出力コンデンサーの等価直列抵抗値 (ESR) で発生するリップル電圧 (V_{ripple_ESR})
2. リップル電流 (ΔI) と出力コンデンサーの静電容量 (C_{out}) とスイッチング周波数 (f_{PWM}) で発生するリップル電圧 (V_{ripple_Cap})
3. スwitching電圧 (V_{sw}) と出力コンデンサーの等価直列インダクタンス値 (ESL) とインダクター (L) で発生するリップル電圧 (V_{ripple_ESL})

ここでは簡単化のため出力コンデンサーのうち、大容量のアルミポリマーコンデンサ (C36) のみで上記リップルが発生するものとして、以下の式でのおおののリップル電圧を算出します。

$$V_{ripple_ESR}(V) = \Delta I \times ESR$$

$$V_{ripple_cap}(V) = \frac{\Delta I}{8 \times C_{OUT} \times f_{PWM}}$$

$$V_{ripple_ESL}(V) = \frac{V_{SW} \times ESL}{L}$$

ここで、

$$\Delta I(A) = \frac{(V_{SW} - V_{out}) \times V_{out}}{V_{SW} \times f_{PWM} \times L}$$

であり、スイッチング電圧 (V_{sw}) が1.7 V、出力電圧 (V_{out}) が24.16 V、スイッチング周波数 (f_{PWM}) が213 kHz、インダクタンス (L) が47 μ Hとすれば、リップル電流 (ΔI) は1.47Aです。

等価直列抵抗値 (ESR) が16 m Ω (16 m Ω @ 100 kHz)、出力コンデンサーの静電容量 (C_{out}) が330.0 μ F (330 μ F x 1pcs @ 120 Hz)、出力コンデンサーの等価直列インダクタンス値 (ESL) が6 nH、インダクタンス (L) が47 μ Hとすれば、おおので発生するリップル電圧は、 $V_{ripple_ESR} = 23.5$ mV、 $V_{ripple_Cap} = 2.6$ mV、

$V_{\text{ripple_ESL}} = 7.9 \text{ mV}$ になります。 $V_{\text{ripple_Cap}}$ で発生するリップル電圧は $V_{\text{ripple_ESR}}$ 、 $V_{\text{ripple_ESL}}$ と位相がずれているため単純加算はできませんが、 $V_{\text{ripple_Cap}}$ で発生するリップル電圧が小さいため単純合計を出力電圧リップルの目安として用いることができます。

出力電圧リップル (V_{ripple}) が要求仕様を満足するように出力コンデンサーの (C_{out})、(ESR)、(ESL) を調整してください。また、以下についても確認してください。

1. 負荷急変時に発生する出力端アンダーシュート・オーバーシュートが規定電圧範囲に入っていること
2. 出力コンデンサーの許容リップル電流が確保できていること
3. 出力コンデンサーの公差や経年劣化を考慮すること

同期整流 MOSFET サージ電圧低減回路

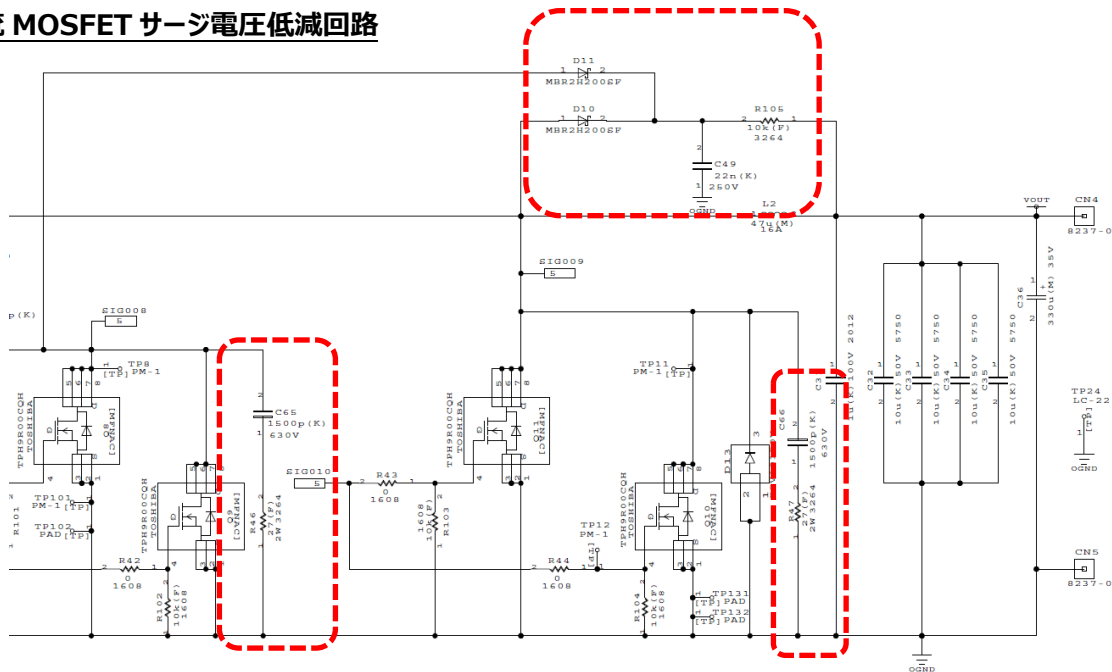


図 2.10 Snubber 回路

図 2.10 に Snubber 回路を示します。抵抗 (R46) とコンデンサー (C65)、抵抗 (R47) とコンデンサー (C66) で RC Snubber 回路を、ダイオード (D10、D11)、抵抗 (R105)、コンデンサー (C49) で RCD Snubber 回路を構成します。いずれの Snubber 回路も FET (Q8-Q11) に発生したサージ電圧 (V_{srg}) を吸収します。このとき、抵抗 (R46) で発生するロス (P_{d_Rsnb1}) はサージ電圧の立ち上がりに依存しますが、本電源では矩形波電圧が発生した際の損失の 30% となると想定すると、以下のとおりとなります。

$$P_{d_Rsnb1} = C65 \times (V_{srg})^2 \times (f_{PWM}) \times 30\% = 0.78W$$

サージ電圧 (V_{srg}) が 90 V、抵抗 (R46) が 27 Ω 、コンデンサー (C65) が 1500 pF、(f_{PWM}) が 213 kHz の場合、抵抗 (R46) で発生するロス (P_{d_Rsnb1}) は 0.78 W です。実際のサージ電圧のレベルに応じて各素子の定数、定格を調整してください。

また、抵抗 (R105) で発生するロス (P_{d_Rsnb2}) は以下のとおりとなります。

$$P_{d_Rsnb2} = \left(\frac{V_{srg} - V_{out}}{R105} \right)^2 = 0.43W$$

(V_{out}) が 24.16 V、サージ電圧 (V_{srg}) が 90 V、抵抗 (R105) が 10 k Ω の場合、抵抗 (R105) で発生するロス (P_{d_Rsnb2}) は 0.43 W です。実際のサージ電圧のレベルに応じて各素子の値、定格を調整してください。

出力過電圧検出回路

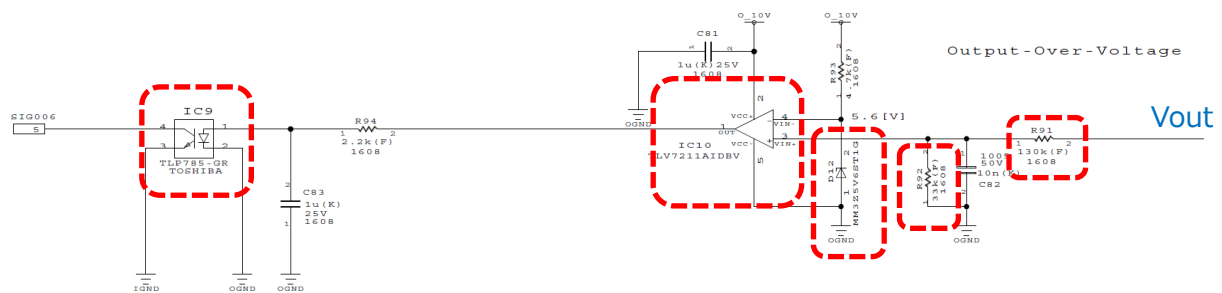


図 2.11 出力過電圧検出回路

出力の過電圧検出値 (V_{ovp}) をコンパレータ (TLV7211A)、ツェナーダイオード (MM3Z5V6S)、外付け抵抗 (R91、R92) の抵抗値で設定します。出力電圧値が過電圧検出値 (V_{ovp}) に到達すると、フォトコプラー (IC9) が作動してアクティブクランプコントローラのUVLOピンをLOWにラッチしてスイッチング動作を停止します。ツェナーダイオードのツェナー電圧を (V_{Zener}) として、以下の式で出力過電圧検出値 (V_{ovp}) を算出します。

$$V_{ovp} = \frac{R91 + R92}{R92} \times V_{Zener}$$

本電源では過電圧検出値 (V_{ovp}) の設定値を27.7 Vとし、図2.11に示すように、R91に130 k Ω 、R92に33 k Ω を選択しています。過電圧検出により停止したスイッチング動作を再開するには、入力電源を遮断し、改めて入力するか、Enableピンによる電源オフ・オン制御を実施する必要があります。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。