

**1 出力ハイサイド**  
**N チャネルパワーMOSFET ゲートドライバー**  
**TPD7106F 応用と回路**  
**リファレンスガイド**

**RD178-RGUIDE-01**

---

**東芝デバイス&ストレージ株式会社**

## 目次

<b>1. 概要</b> .....	<b>4</b>
1.1. ターゲットアプリケーション .....	5
<b>2. 応用回路図</b> .....	<b>6</b>
<b>3. 部品表</b> .....	<b>7</b>
<b>4. 応用回路設計ガイド</b> .....	<b>8</b>
4.1 通常動作 (パワーMOSFET のゲート駆動).....	8
4.1.1 シミュレーション検証.....	8
4.2 スイッチング波形 .....	10
4.3 電源逆接続時の動作.....	12
4.3.1 シミュレーション検証.....	12
4.4 チャージポンプ容量の選定 .....	14
4.4.1 シミュレーション検証.....	15
4.5 チャージポンプ電圧低下検出.....	18
4.5.1 シミュレーション検証.....	18
<b>5. 製品概要</b> .....	<b>20</b>
5.1. TPD7106F.....	20
5.1.1. 概要 .....	20
5.1.2. 外観と端子配置 .....	20
5.2 TKR74F04PB .....	21

5.2.1 概要 .....	21
5.2.2 外観と端子配置.....	21

## 1. 概要

バッテリーなど電源から負荷への電力供給ラインを遮断・接続するスイッチとしては、従来よりメカニカルリレーが広く知られています。しかしながら、メカニカルリレーは機械的に接点を開放・接続を繰り返すため、耐久性に問題があり、長期信頼性が要求される用途では、半導体素子を使用した半導体リレーの普及が進んでいます。更にはシステムの増加に伴い、半導体リレーに要求される電流能力は年々大きくなっており、オン抵抗の低いディスクリートNチャネルパワーMOSFETを使用したロードスイッチ回路を使用することで低損失、低発熱の大電流半導体リレーを実現できます。

TPD7106Fは、チャージポンプ回路を内蔵した1出力のハイサイドスイッチ用NチャネルパワーMOSFETゲートドライバーであり、外付けディスクリートNチャネルMOSFETと組み合わせることで、大電流アプリケーションに対応したハイサイドスイッチを構成できます。また、半導体リレーは、メカニカルリレーと異なり接点摩耗がないため、メンテナンスフリー化を実現できます。異常が発生した場合にはMOSFETを保護するための急速にターンオフを制御する入出力端子があり、マイコンから独立制御し、安全な動作を実現します。

本リファレンスガイドでは、大電流ロードスイッチを含むシステムを安全に動作させるために重要な、電源逆接時の動作、チャージポンプ回路の応用について解説します。

TPD7106Fのその他機能、製品詳細については、データシートを参照願います。

TPD7106Fのデータシートダウンロードはこちらから →

[Click Here](#)

## 1.1. ターゲットアプリケーション

- 車載ジャンクションボックス
- 車載パワーディストリビューションモジュール
- 半導体リレー

応用回路例

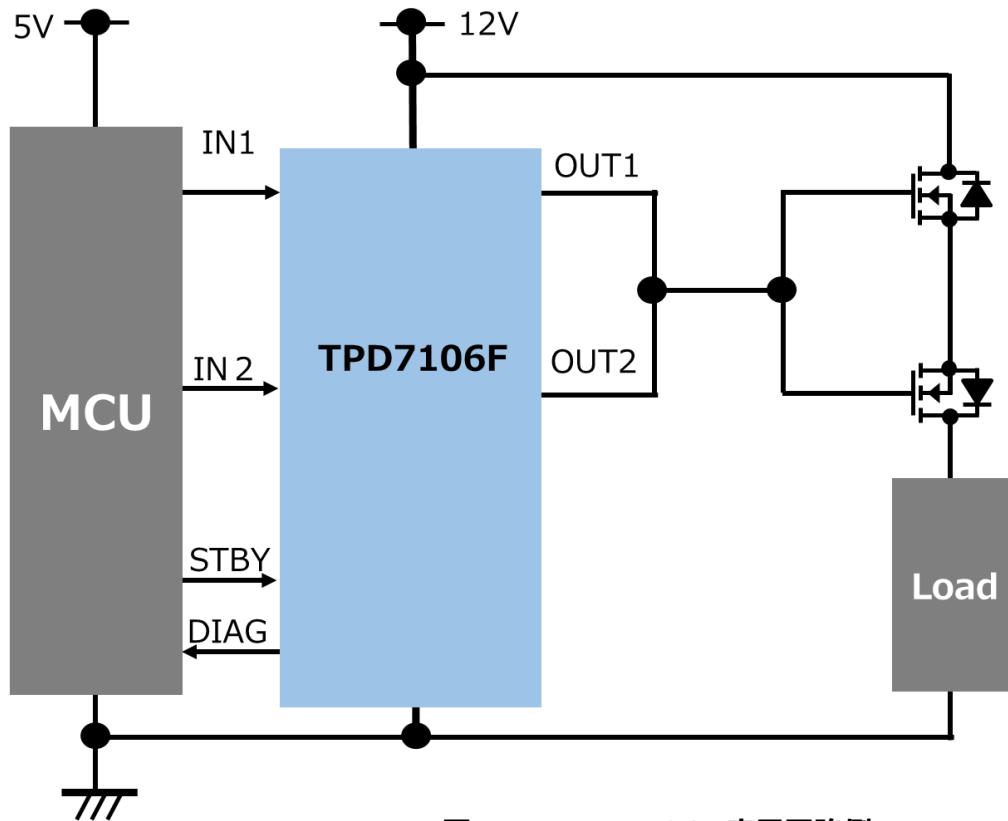


図 1.1 TPD7106F 応用回路例

### 2. 応用回路図

図 2.1 は、TPD7106F と TKR74F04PB (N チャネル 40 V, 0.74 mΩ) で半導体リレー部を構成した応用回路図です。

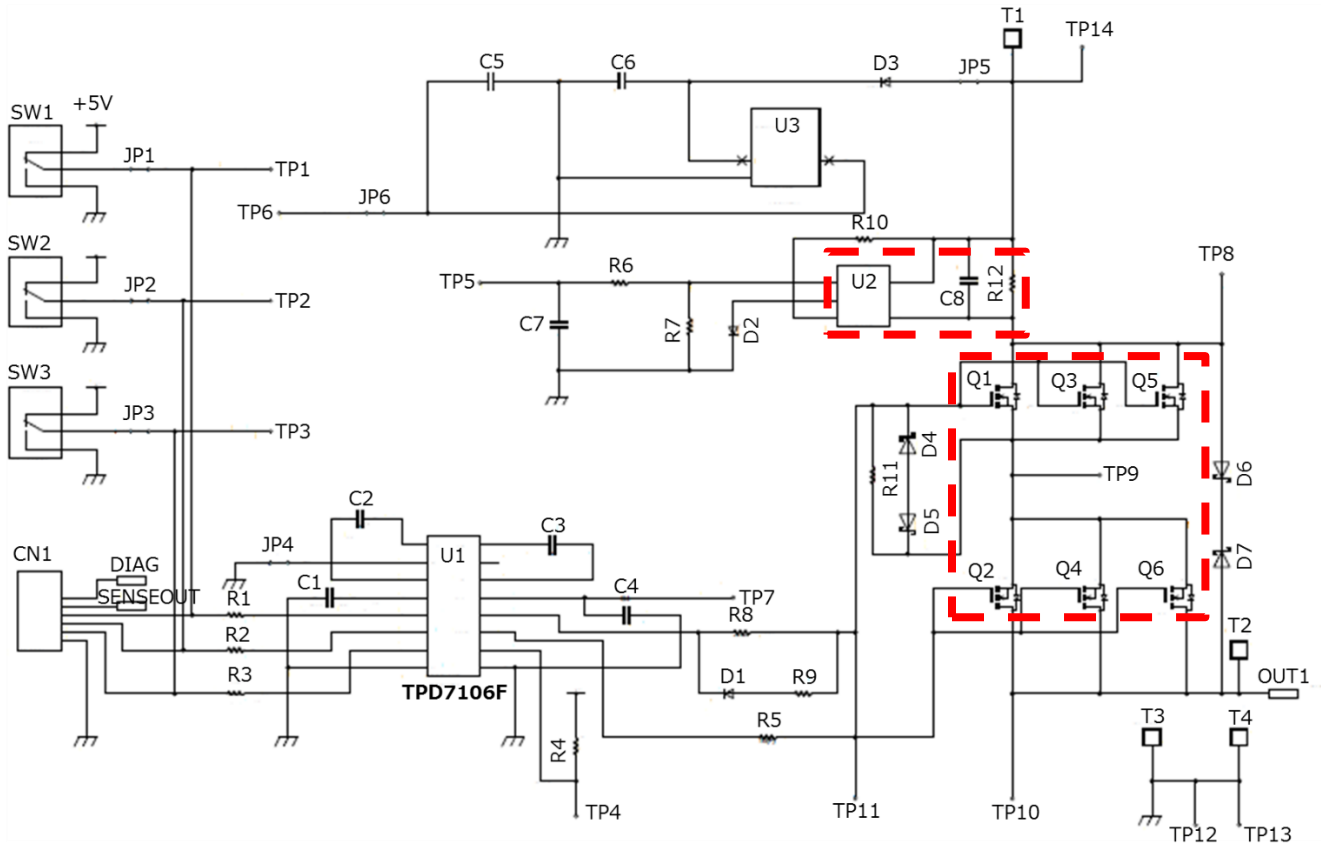


図 2.1 応用回路図 (半導体リレー)

MOSFET は、ソースコモンで 3 並列接続であり、6 個の MOSFET を駆動します。最大負荷電流は、200 A を目標としています。電流センサは、シャント抵抗 (R12) と、低オフセットのカレントセンスアンプ (U2) を用いて電圧変換を行っています。TPD7106F のゲート駆動については、4.1 項で説明します。MOSFET のゲート・ソース間耐圧は ±20 V が一般的です。D4, D5 はゲート・ソース間耐圧を保護するために 16 V のツェナーダイオードを挿入しています。スイッチング時間の調整については 4.2 項で説明します。

TPD7106F は、電源逆接続時に Q<sub>1</sub>~Q<sub>6</sub> のオフ状態を維持する機能を有しています。4.3 項で動作について説明します。

TPD7106F は、低オン抵抗の外付けディスクリート N チャネル MOSFET を駆動できるように、外付け容量と組み合わせるチャージポンプ回路を内蔵しています。そのため、外付け部品として容量が必要になります。容量 C2, C3 は 0.1 μF を選定していますが、選定方法について 4.4 項で説明します。

TPD7106F は MOSFET に適切なゲート電圧を印加している状態を確認するためのチャージポンプ電圧低下検出機能を内蔵しています。4.5 項で動作について説明します。

全体回路図は (RD178-SCHEMATIC-01) で公開しておりますのでご参照願います。

全体回路図はこちら → [Click Here](#)

TKR74F04PB のデータシートダウンロードはこちらから → [Click Here](#)

MOSFET 製品の詳細はこちらから → [Click Here](#)

### 3. 部品表

表 3.1 は、図 2.1 応用回路図における部品表です。

表 3.1 半導体リレー回路の部品表

アイテム	部品	数量	値	部品名	メーカー	説明	パッケージ 名称	標準寸法 mm (inch)
1	U1	1		TPD7106F	TOSHIBA	IPD (ゲートドライバー)	SSOP-16	5.5×6.4
2	U2	1		LTC6101BCS5	LT	電流センスアンプ	TSOT-23	2.9×2.8
3	U3	1		TA7805F	TOSHIBA	レギュレーター	HSOP-3	6.5×9.5
4	Q1,Q2,Q3,Q4,Q5,Q6	6		TKR74F04PB	TOSHIBA	MOSFET	TO-220SM(W)	10.0×13.0
5	D1,D2	2		1SS352	TOSHIBA	スイッチングダイオード	SOD-323	2.5×1.25
6	D3	1		CRG09A	TOSHIBA	整流ダイオード	S-FLAT	1.6×3.5
7	D4,D5	2		CRZ16	TOSHIBA	ツェナーダイオード	S-FLAT	1.6×3.5
8	D6,D7	2		CMZ27	TOSHIBA	ツェナーダイオード	M-FLAT	2.4×4.7
9	R1,R2,R3,R4,R7	5	10k			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
10	R5	1	10			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
11	R6	1	47k			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
12	R8	1	1k			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
13	R9	1	100			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
14	R10	1	200			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
15	R11	1	200k			チップ抵抗, ±1%	1608	1.6×0.8 (0603)
16	R12	1	0.5m	BVS-M-R0005	isabellenhuette	シャント抵抗, ±1%		6.35×3.05
17	C1,C4	2	1.0uF			セラミック, 50V, ±10%	3216	3.2×1.6 (1206)
18	C2,C3,C6	3	0.1uF			セラミック, 50V, ±10%	1608	1.6×0.8 (0603)
19	C5	1	10uF			セラミック, 50V, ±10%	3216	3.2×1.6 (1206)
20	C7	1	1000pF			セラミック, 50V, ±10%	1608	1.6×0.8 (0603)
21	C8	1	15pF			セラミック, 50V, ±10%	2012	2.0×1.25
22	CN1	1		22-23-2061	molex	6極1列コネクタ		
23	SW1,SW2,SW3	3		SS-12SDP2	NKK	スイッチ		
24	T1,T2,T3,T4	4		OP-486	オサダ	ターミナル		
25	JP1,JP2,JP3,JP4,JP5,JP6	6		XJ8B-0211	OMRON	ジャンパー		
26	TP1~TP14	14		ST-2-2	MAC8	モニターピン		

## 4. 応用回路設計ガイド

この章では、通常動作に加え、設計にあたりポイントとなる「電源逆接続時の動作」、「チャージポンプ回路」について、4.1~4.5 章にて、シミュレーションでの検証を交えて説明します。

### 4.1 通常動作 (パワー-MOSFET のゲート駆動)

表 4.1 に真理値表を示します。入力端子 IN1 は、通常動作時の制御端子です。入力端子 IN2 は、急速オフモード時の制御端子です。IN2 による急速オフモードは、負荷短絡などの異常動作時に MOSFET をシャットダウンする際に使用します。

表 4.1 真理値表

IN1	IN2	STBY	OUT1	OUT2	state
X	X	L	Hiz	Hiz	スタンバイモード
L	L	H	L	Hiz	通常動作
H	L	H	H	Hiz	
L	H	H	L	L	急速オフモード
H	H	H	L	L	

#### 4.1.1 シミュレーション検証

通常動作、スイッチング波形（ターンオン、ターンオフ時間）および急速オフ動作について、シミュレーションで確認します。図 4.1~図 4.5 にシミュレーション回路を示します。シミュレーションは表 4.2 の条件、手順で実施します。

表 4.2 シミュレーション条件と手順

1	$V_{DD12}$	12 V
2	$V_{DD5}$	5 V
3	$V_{IN1}$	0 V
4	$V_{IN2}$	0 V
5	シミュレーション開始	
6	$V_{STBY}$	0 to 5 V (1 ms スタンバイモード)
7	$V_{IN1}$	0 to 5 V (2 ms 通常動作)
8	$V_{IN2}$	0 to 5 V (9 ms 急速オフ動作)



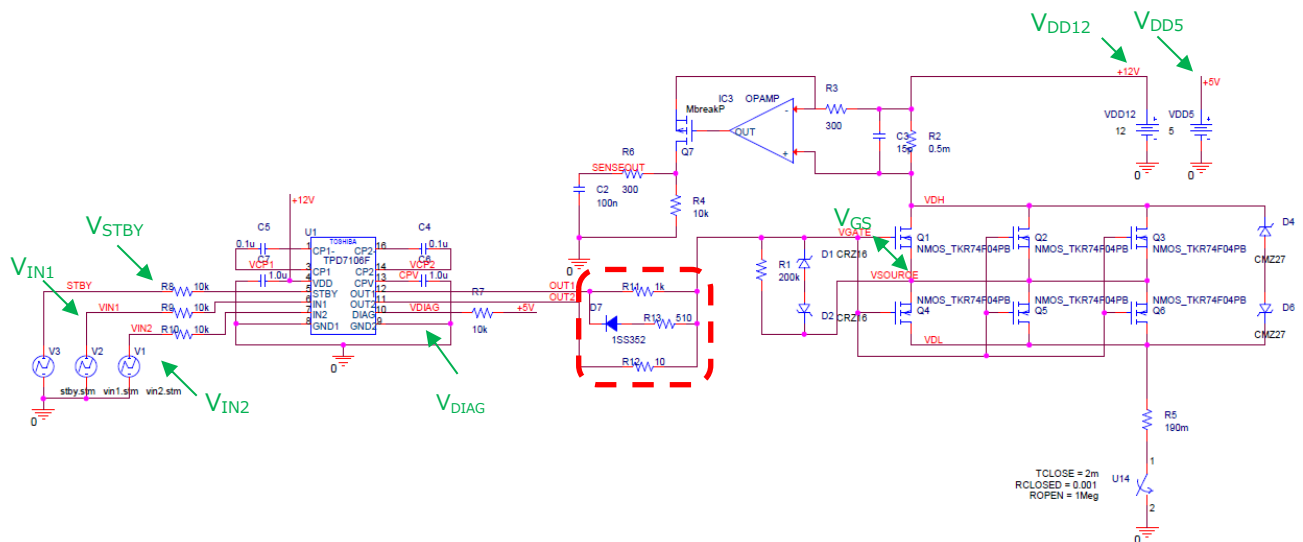


図 4.1 シミュレーション回路 (通常動作時)

スタンバイモードから通常動作へ移行する期間では  $V_{DIAG}$  が L スタートとなります (図 4.2※1)。これは、チャージポンプ電圧低下検出が動作しているためです。チャージポンプ電圧が規定するレベルに達し  $V_{DIAG}$  は H スタートに復帰しています。9 ms 後、 $V_{IN2}=L \rightarrow H$  入力により急速オフが動作し、短い時間で MOSFET (Q1~Q3) がターンオフしています。この急速オフは  $V_{IN1}$  よりも優先されて動作します。スイッチングタイムについては次項で説明します。図 4.1 のシミュレーション回路の R11, R13, D7 でスイッチング速度を調整します。

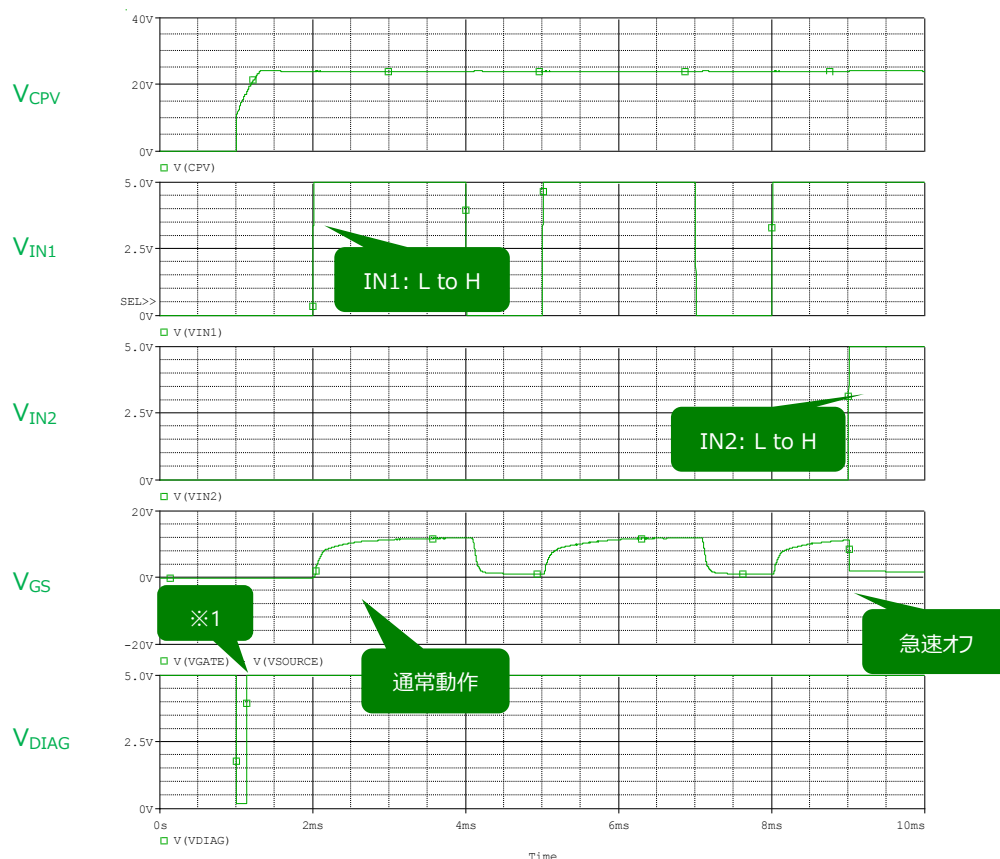


図 4.2 シミュレーション波形 (通常動作時)

## 4.2 スイッチング波形

図 4.3 から図 4.5 にスイッチング波形を示します。シミュレーション波形  $V_{DS}$ 、 $V_{GS}$  は、MOSFET  $Q_1 \sim Q_6$  を並列に接続されているので 6 個分の MOSFET 駆動時の波形となります。ターンオンは図 4.1 の R11 を変更する事でターンオン時間を調整する事ができます。一方、ターンオフは R13 で調整します。図 4.5 は、急速オフモード時のターンオフ波形になります。

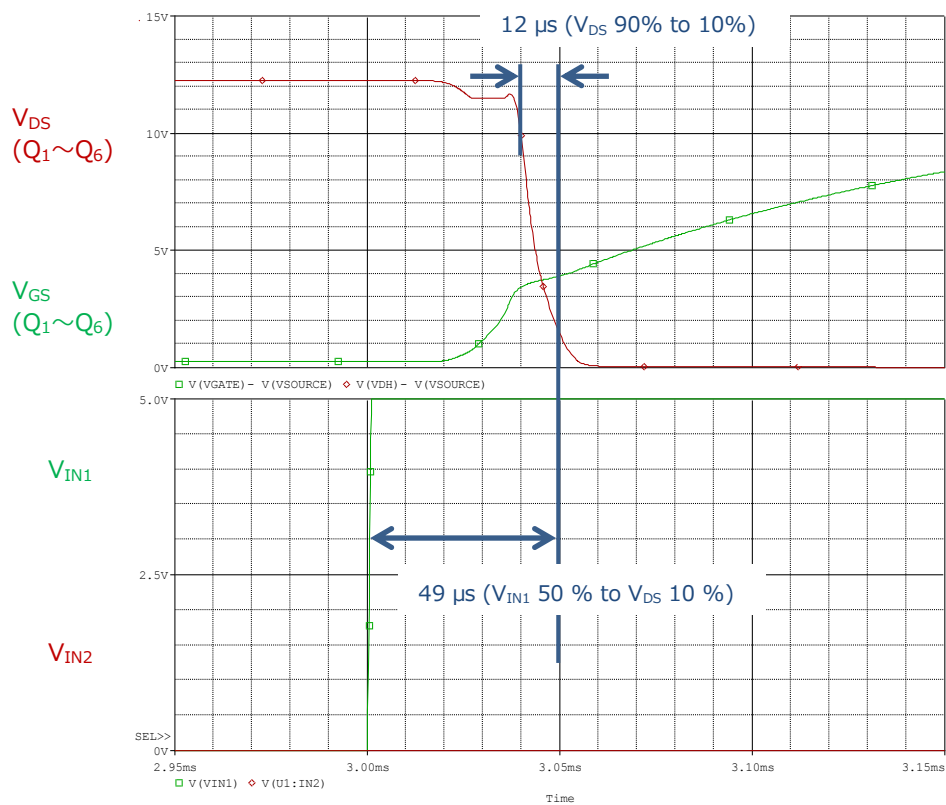


図 4.3 シミュレーション波形 (ターンオン時)

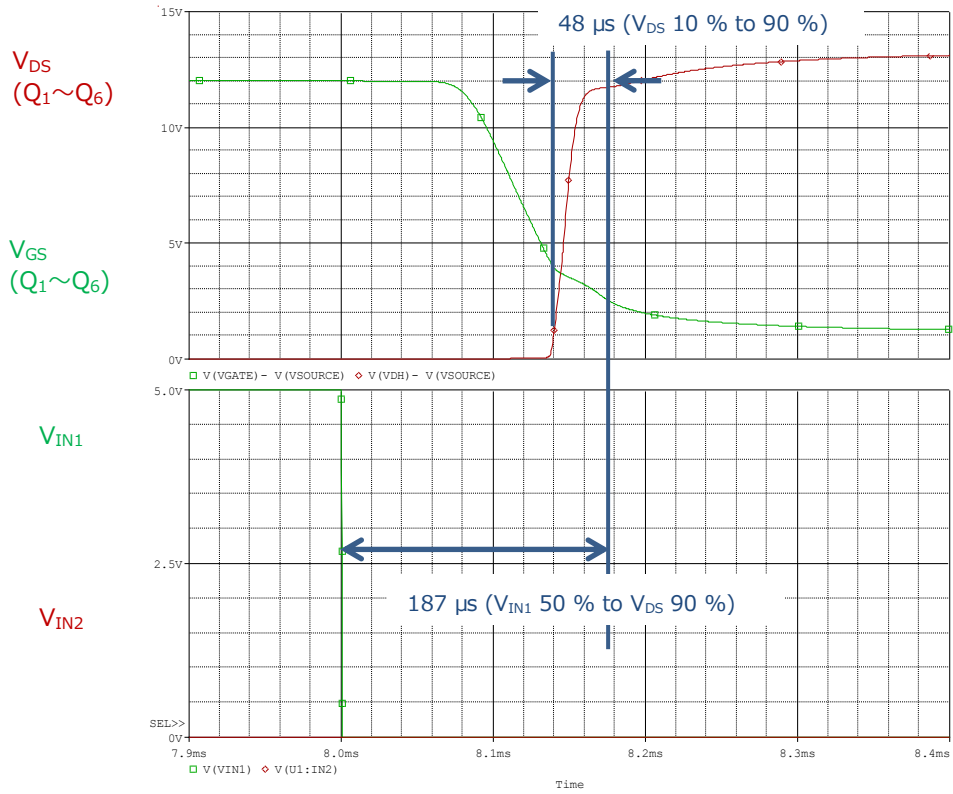


図 4.4 シミュレーション波形 (ターンオフ時)

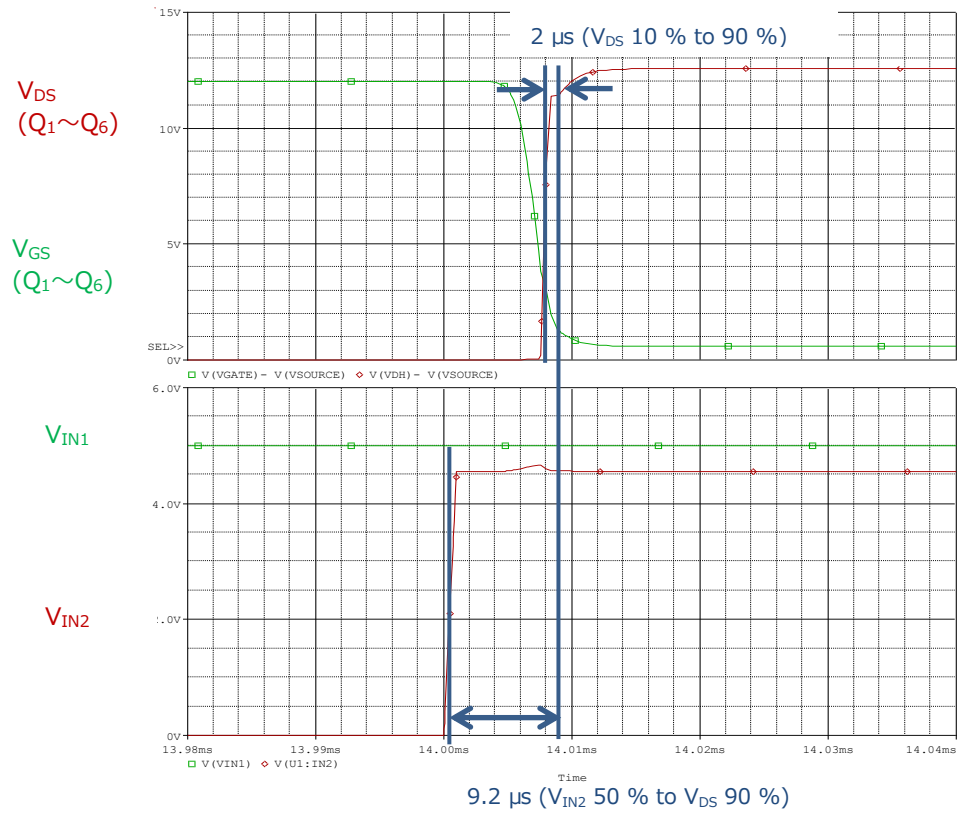


図 4.5 シミュレーション波形 (急速オフ時)

### 4.3 電源逆接続時の動作

電源逆接続は、自動車用バッテリーの逆接続を想定しています。本アプリケーションでは電源逆接続時に発生する電流を遮断する事を目的としています。TPD7106Fを使用する事で、MOSFET のオフを維持し電流を抑制する事ができます。

#### 4.3.1 シミュレーション検証

電源逆接続の動作をシミュレーションで確認します。図 4.6 にシミュレーション回路を示します。シミュレーションは表 4.3 の条件、手順で実施します。

表 4.3 シミュレーション条件と手順

1	V2	12 V
2	V <sub>DD5</sub>	5 V
3	V <sub>IN1</sub>	0 V
4	V <sub>IN2</sub>	0 V
5	V <sub>STBY</sub>	0 V
6	シミュレーション開始	
7	V2	12 V to -18 V (10 ms)

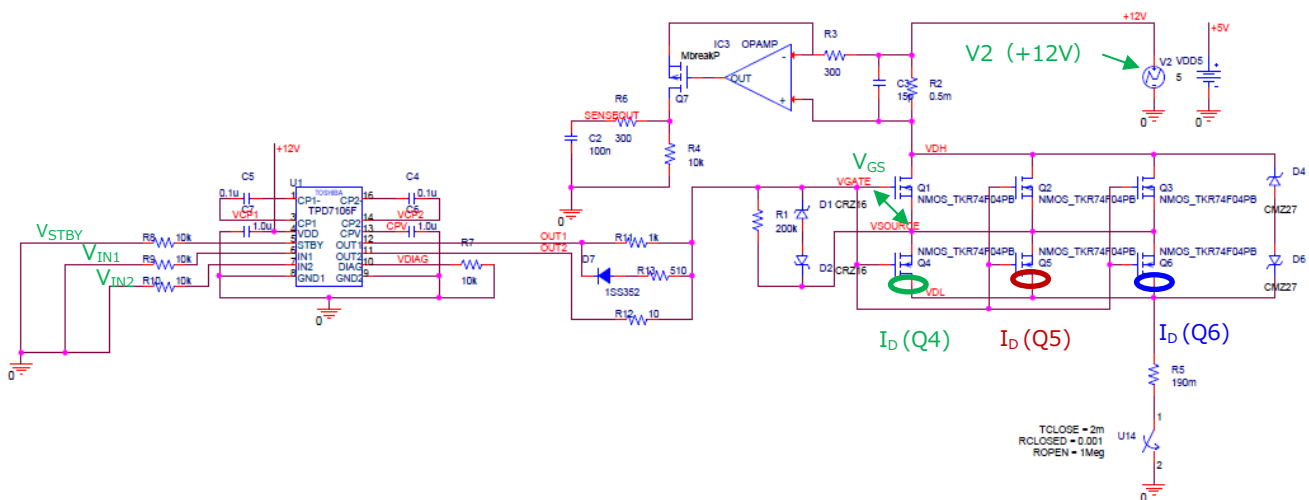


図 4.6 シミュレーション回路（電源逆接続）

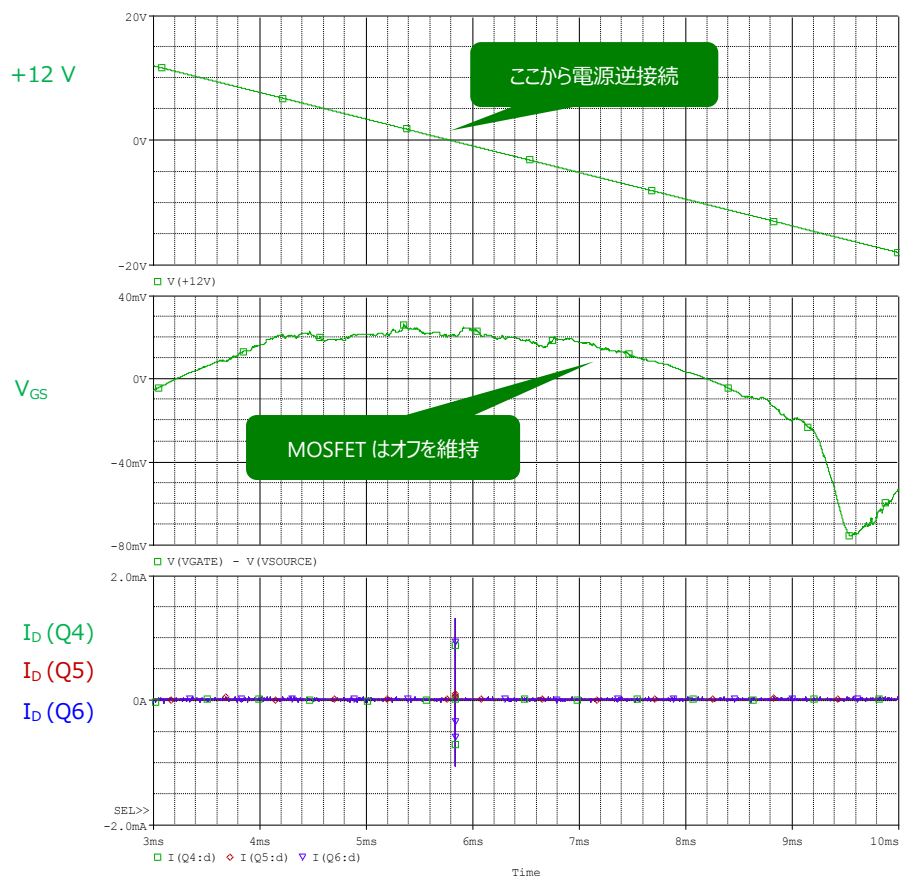


図 4.7 シミュレーション波形（電源逆接続）

図 4.7 にシミュレーション波形を示します。+12 V の DC 電圧源を 12 V から -18 V までスweepさせています。電源逆接続状態は、電源電圧がマイナス電位である事と等価です。MOSFET $Q_1 \sim Q_6$  は、 $V_{GS}$  の波形に示す通り、オフ状態を維持しています。通常半導体デバイスは、寄生のボディダイオードが存在するので、電源の極性が逆になると GND から電流が発生しますが TPD7106F は、GND からの電流を抑えるスイッチを内蔵しているおり、電源がマイナスに電位になるとスイッチがオフ状態となります。そのため、OUT1、OUT2 端子から出力される電流を抑制し、外付けの MOSFET はオフを維持する事ができます。

### 4.4 チャージポンプ容量の選定

非絶縁のハイサイドゲートドライバー方式として一般的に用いられるのはブートストラップ方式とチャージポンプ方式です。ブートストラップ方式は、定期的にブートストラップコンデンサーを再充電する必要があるため、デューティー100%に近い動作は不可能です。そのため、入力電圧が低く負荷が大きいシステムなどハイ・デューティーやDC通電での動作が要求されるシステムにはブートストラップ方式を使用することはできません。

TPD7106Fは、チャージポンプ方式を採用しているため、ハイデューティーやDC通電が必要とされるシステムにも使用することができます。チャージポンプ回路に必要とされる電流は、駆動するMOSFET、TPD7106Fの $V_{DD}$ 端子電圧、電源電圧、駆動周波数から求めることができます。表4.4にチャージポンプ回路に必要とされる条件を示します。

表 4.4 チャージポンプ回路に必要とされる条件

MOSFET	TKR74F04PBx6
TPD7106Fの $V_{DD}$ 端子電圧	12 V
電源電圧	12 V
駆動周波数 ( $F_{sw}$ )	100 Hz

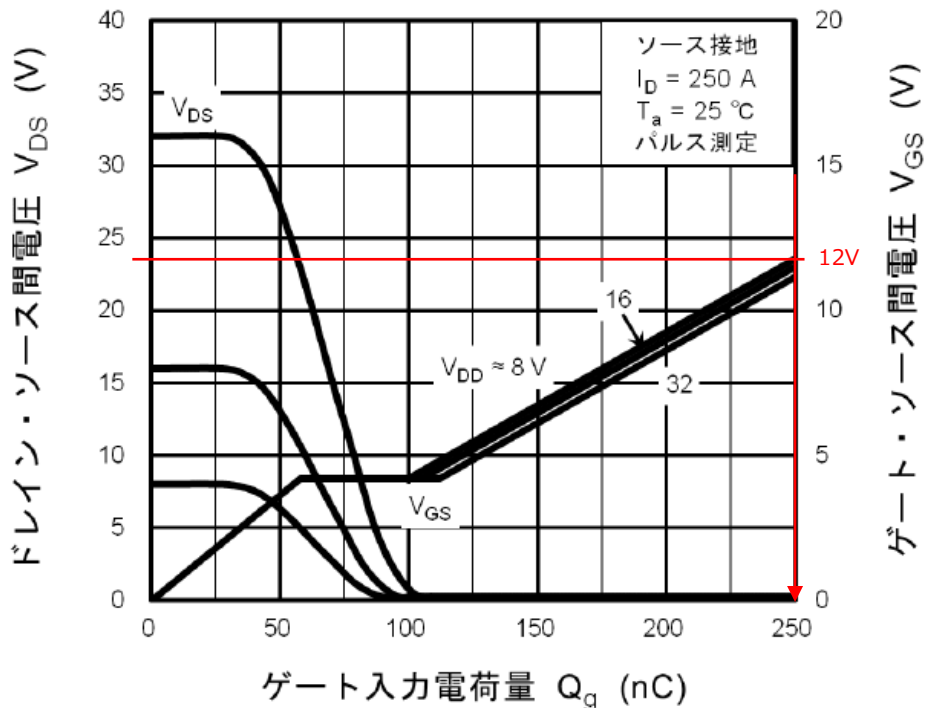


図 4.8 TKR74F04PB ダイナミック入出力特性

MOSFETの電荷量は、表4.2のTPD7106Fの $V_{DD}$ 端子電圧条件(12V)とゲート・ソース間電圧12Vから、図4.8より約250nCとなります。MOSFETは、6個接続されており、本回路では、MOSFETを最大駆動周波数( $F_{sw}$ )=100Hzでドライブするため、チャージポンプ回路の出力電流は以下の通り算出されます。

$$I_{average} = Q_g \times F_{sw} = 1500 (nC) \times 100 (Hz) = 150 (\mu A)$$

また、200kΩのプルダウン抵抗やICの内部インピーダンスの影響も考慮すると出力電流は、十分なマージンを確保する必要があります。図4.9のシミュレーション環境を用いて容易に容量値の見積りを行う事が可能です。

### 4.4.1 シミュレーション検証

チャージポンプ容量選定確認のためシミュレーションで検証します。図 4.9 にシミュレーション回路を示します。シミュレーションは表 4.5 の条件、手順で実施します。

表 4.5 シミュレーション条件と手順

1	$V_{DD12}$	12 V
2	$V_{DD5}$	5 V
3	$V_{IN1}$	0 V
4	$V_{IN2}$	0 V
5	$V_{STBY}$	5 V
6	シミュレーション開始	
7	$I_1$	0 to 100 mA (1ms step.)
8	$V_{CPV}$ の電圧をモニターする	

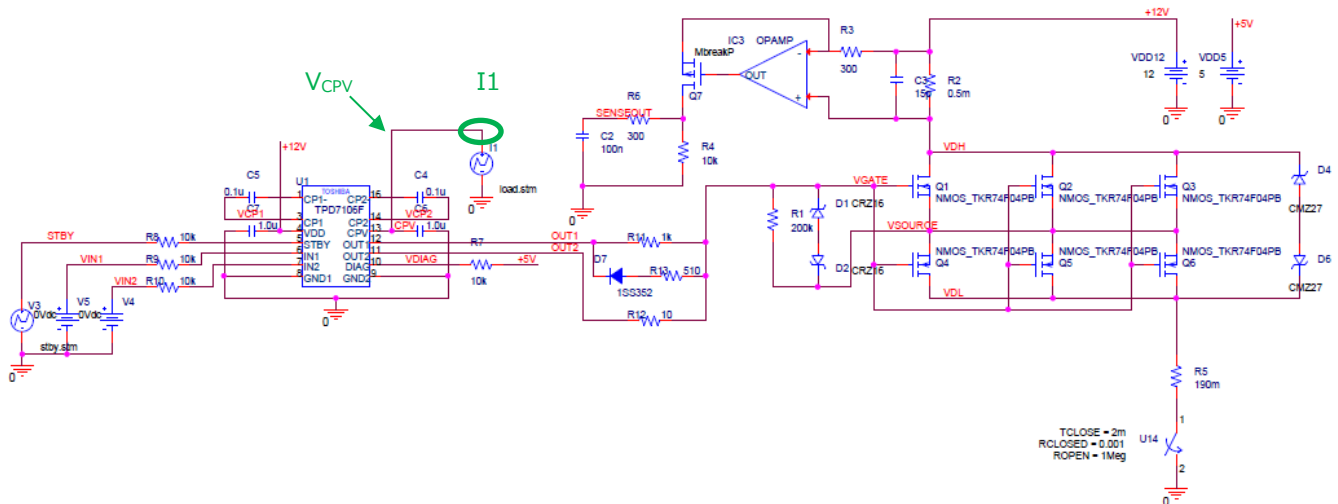


図 4.9 シミュレーション回路（チャージポンプ容量選定）

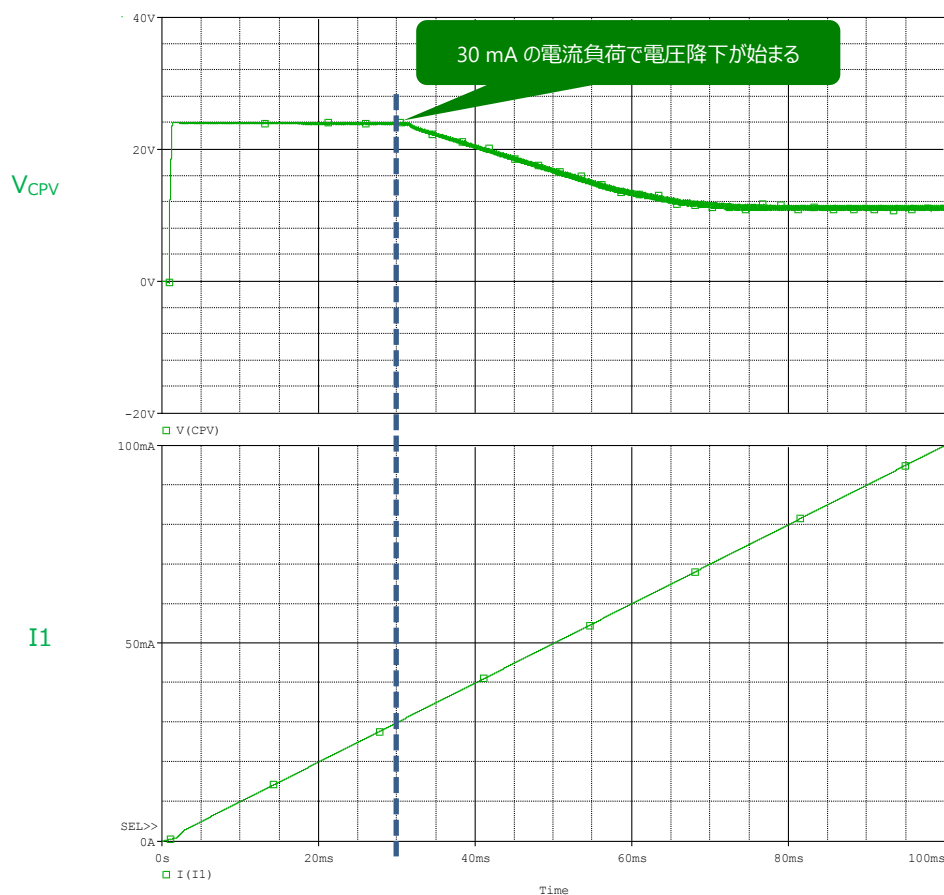


図 4.10 シミュレーション波形（チャージポンプ容量選定）

図 4.11 にシミュレーション結果を示します。MOSFET の特性にもよりますが、一般的に  $V_{GS}$  は最低 10V 程度必要になります。従って、CPV 端子電圧が 22V 以下の領域はバイアス印加不安定な領域になります。またこの結果からチャージポンプ容量 C4、C5 に依存し出力特性が変化している事が分かります。この結果から選定可能な容量値を見積もる事が可能です。しかしながら、環境温度や電源電圧条件、ダイオード等の周辺部品の特性も影響するので、最終的には実測での確認をお願いいたします。本回路では、設計上十分なマージンを考慮して 0.1  $\mu\text{F}$  を選定しております。また、TPD7106F のチャージポンプ回路のコンデンサーには、 $V_{DD}$  より標準で 12 V 高い電圧が印可されるため、コンデンサーの耐圧には注意が必要となります。本回路では、 $V_{DD}=12\text{ V}$  に対して VDH 端子の電圧は 24 V に昇圧されるので、50 V 耐圧品を選定しています。



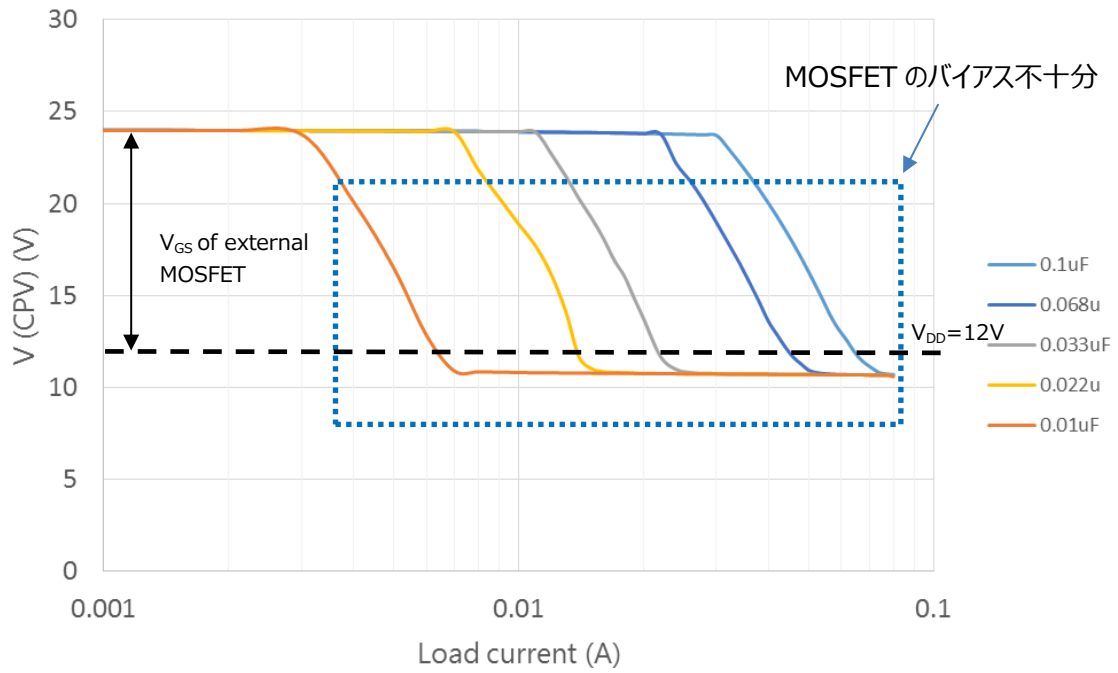


図 4.11 シミュレーション結果 (チャージポンプ容量依存性)

### 4.5 チャージポンプ電圧低下検出

本製品は、CPV 端子電圧を監視し、チャージポンプ電圧低下を検出します。チャージポンプ低下判定電圧  $V_{CPL}$  以下 ( $V_{DD}+4.7$  V 標準) になると、DIAG 端子は L ステートとなります。出力端子 OUT1,OUT2 は動作を維持します。なお、STBY を L ステートとした場合、スタンバイモードとなるためチャージポンプ回路は停止します。

#### 4.5.1 シミュレーション検証

チャージポンプ電圧低下検出確認のためシミュレーションで検証します。図 4.12 にシミュレーション回路を示します。シミュレーションは表 4.6 の条件、手順で実施します。

表 4.6 シミュレーション条件と手順

1	$V_{DD12}$	12 V
2	$V_{DD5}$	5 V
3	$V_{IN1}$	0 V
4	$V_{IN2}$	0 V
5	$V_{STBY}$	0 V
6	シミュレーション開始	
7	$V_{STBY}$	0 to 5 V (1 ms)
8	$V_{IN1}$	0 to 5 V (2 ms)
9	I1	0 to 200 mA (2 ms to 5 ms)
10	I1	200 mA to 0 (5 ms to 8 ms)

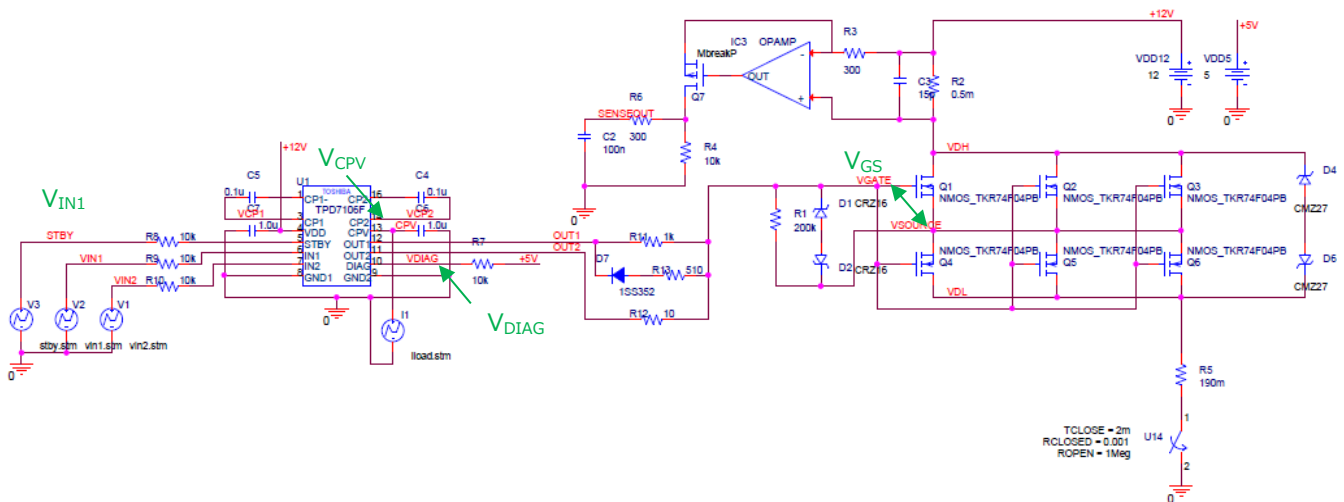


図 4.12 シミュレーション回路 (チャージポンプ電圧低下検出)

シミュレーションでは通常動作状態から負荷電流を増加させてチャージポンプ電圧  $V_{CPV}$  を低下させています。この機能は出力を停止せずに、チャージポンプ電圧が正常に戻れば、診断出力も通常状態に復帰することが確認出来ます。

出力の制御は IN1, IN2 で操作する必要があります。

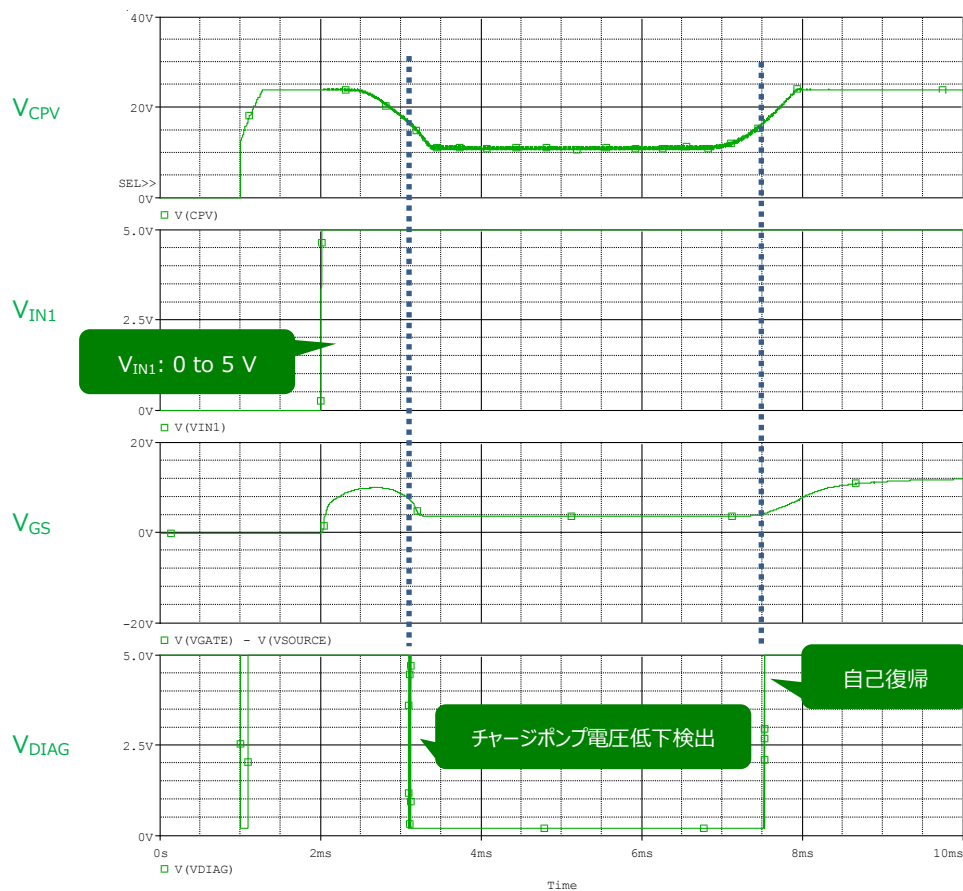


図 4.13 シミュレーション波形 (チャージポンプ電圧低下検出)

## 5. 製品概要

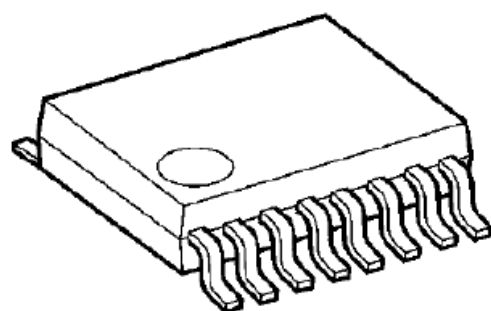
### 5.1. TPD7106F

#### 5.1.1. 概要

TPD7106F は 1 チャンネルのハイサイドスイッチ用 N チャンネルパワー-MOSFET ゲートドライバーです。チャージポンプ回路を内蔵しており、大電流アプリケーションのハイサイドスイッチを容易に構成することができます。

- 車載向けAEC-Q100適合品
- 出力電流-10 mA/ +400 mAで、Nチャンネルパワー-MOSFETの並列使用でのゲート駆動が可能
- 電源逆接保護機能内蔵
- チャージポンプ回路内蔵
- 小型面実装SSOP16パッケージ

#### 5.1.2. 外観と端子配置



SSOP16-P-225-0.65B

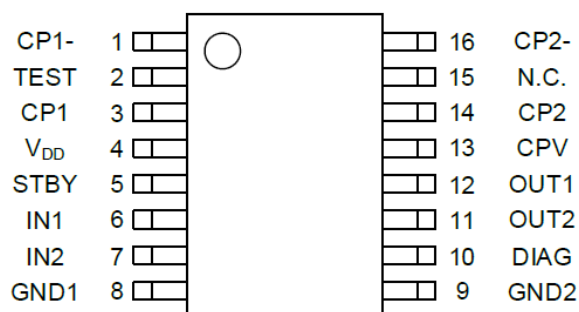


図 5.1.2 外観、端子配置図

## 5.2 TKR74F04PB

### 5.2.1 概要

TKR74F04PB は、当社最新の低耐圧 MOSFET プロセス U-MOSIX-H を採用し、低オン抵抗、大電流定格を実現した製品です。

- 車載向けAEC-Q101適合品
- 低オン抵抗:  $R_{DS(ON)} = 0.6 \text{ m}\Omega$  (標準) ( $V_{GS} = 10 \text{ V}$ )
- 低い漏れ電流:  $I_{DSS} = 10 \text{ }\mu\text{A}$  (最大) ( $V_{DS} = 40 \text{ V}$ )
- 取り扱いが簡単な エンハンスメントタイプ:  $V_{th} = 2.0\sim 3.0 \text{ V}$  ( $V_{DS} = 10 \text{ V}$ ,  $I_D = 1 \text{ mA}$ )
- 最大電流定格 :  $I_D = 250 \text{ A}$  (DC)
- 最大電圧定格 :  $V_{DSS} = 40 \text{ V}$
- 小型TO-220SM (W) パッケージ

### 5.2.2 外観と端子配置

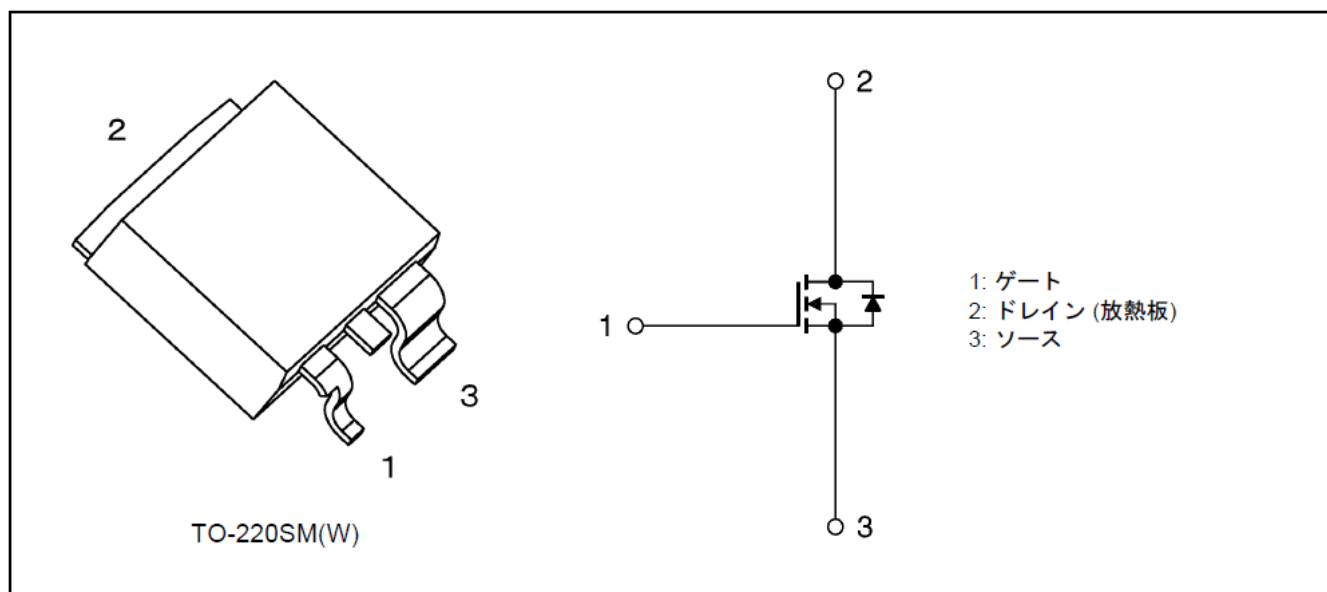


図 5.2 外観、端子配置図

## ご利用規約

本規約は、お客様と東芝デバイス & ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

### 第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

### 第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

### 第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

### 第4条 準拠法

本規約の準拠法は日本法とします。