

**DC300 V 入力
ブラシレス DC モーターセンサーレス駆動回路
(TPD4204F 適用)**

デザインガイド

RD179-DGUIDE-02

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
2. 使用部品	4
2.1. マイクロコントローラー TPM374FWUG.....	4
2.2. インテリジェントパワーデバイス TPD4204F.....	5
3. 回路設計	6
3.1. MCU 周辺回路	7
3.2. モーター駆動回路	9
3.3. シャント電流測定回路.....	10
3.4. 異常検出回路	11
3.5. モーター電圧検出回路.....	12

1. はじめに

本デザインガイド（以下、本ガイド）ではDC300 V入力ブラシレスDCモーターセンサーレス駆動回路（以下、本リファレンス）の設計に関して説明します。

本リファレンスではモーター制御用にマイクロコントローラー [TMPM374FWUG](#) を使用し、センサーレスでのベクトル制御を実現しています。またモーター駆動用に三相インバーター用スイッチ素子とゲートドライバーを小型パッケージに実装したインテリジェントパワーデバイスを使用しています。本リファレンス(RD179-3)では次のインテリジェントパワーデバイスを使用しています。

- [TPD4204F](#)(MOSFET内蔵タイプ、耐圧600 V、最大出力電流 2.5 A、SSOP30パッケージ)

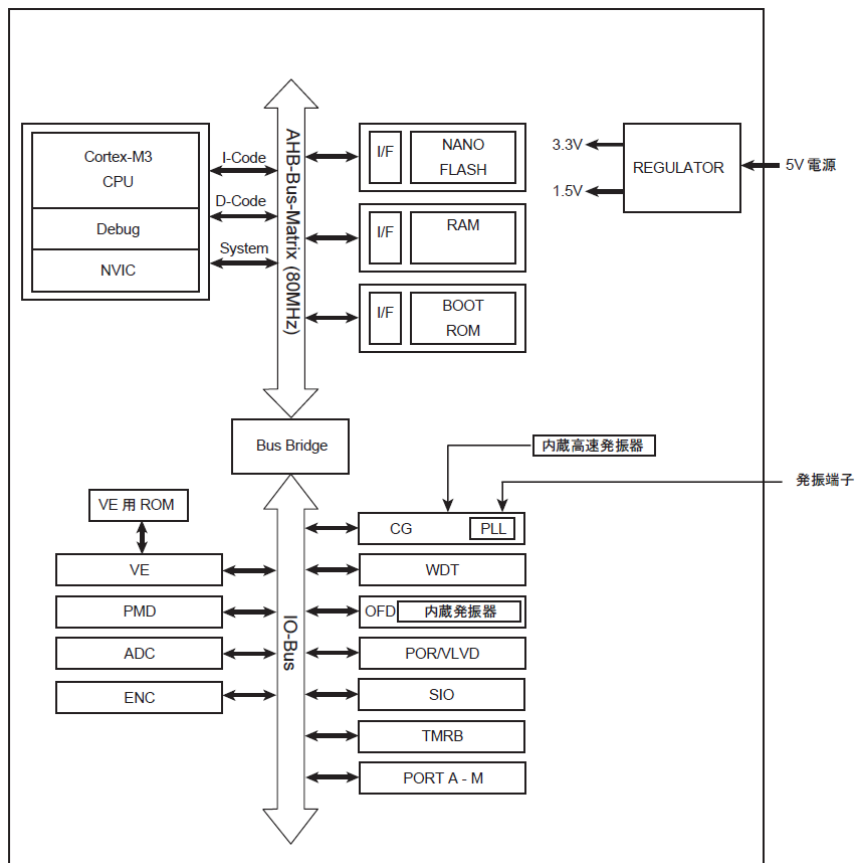
2. 使用部品

2.1. マイクロコントローラー TPM374FWUG

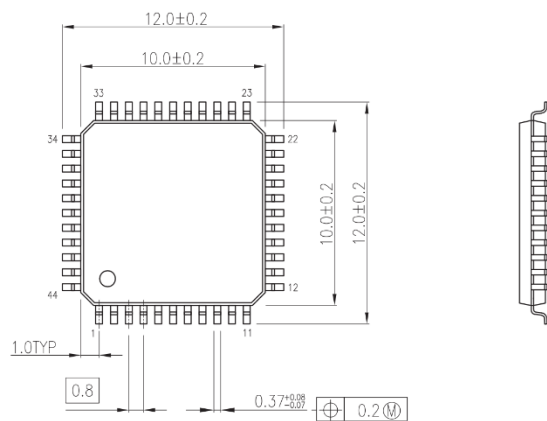
本リファレンスではモーター制御用に東芝製マイクロコントローラー [TPM374FWUG](#) を使用しています。

TPM374FWUG の主な特徴は以下の通りです。

- 高速 Arm Cortex-M3 を搭載、最大 80 MHz 動作(動作温度範囲 -40 ~ 80 °C)
- A/D コンバーター、プログラマブルモータードライバー、ベクトルエンジン、エンコーダーなどモーター制御に適した機能を搭載
- 5 V 電圧動作に対応
- LQFP44 小型パッケージ



内部ブロック図

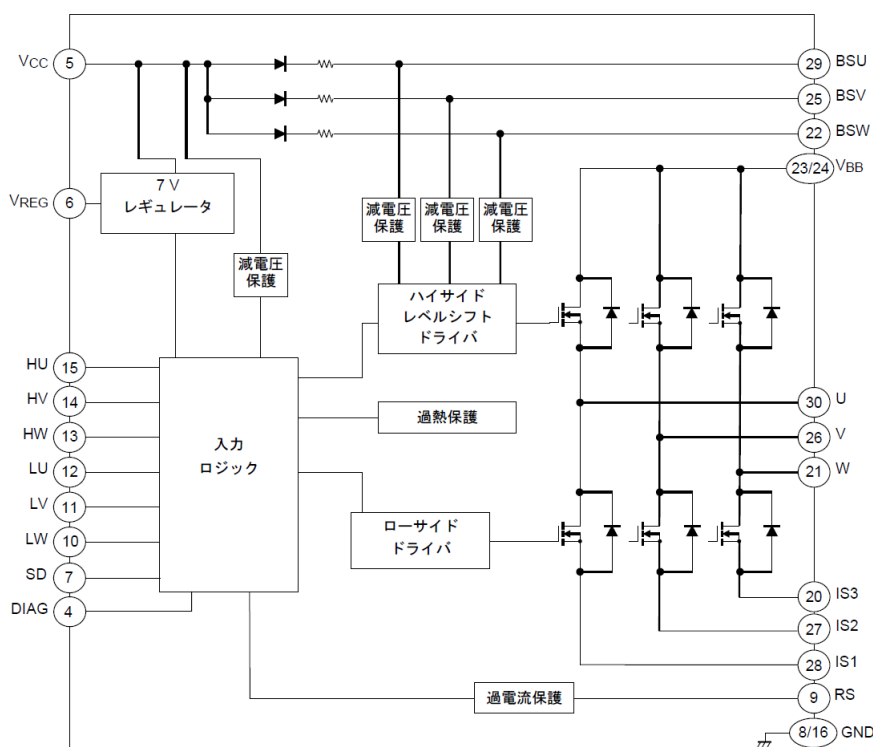


LQFP44 パッケージ

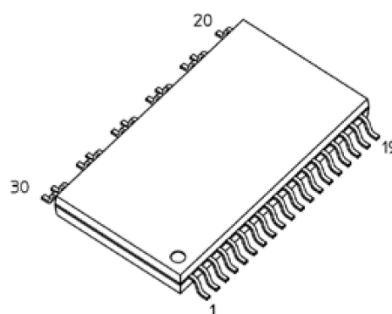
2.2. インテリジェントパワーデバイス TPD4204F

本リファレンス(RD179-3)ではインテリジェントパワーデバイス [TPD4204F](#) を使用しています。TPD4204F は、定格 600 V のパワー-MOSFET を内蔵した高耐圧の三相ブラシレスモータードライバーで、3 シャント抵抗電流検出にも対応しています。レベルシフト型ハイサイドドライバー、ローサイドドライバー、過熱保護回路、減電圧保護回路、過電流保護、シャットダウン (SD)機能、出力 MOSFET を内蔵しており、マイクロコントローラーによる制御信号入力により直接三相ブラシレスモーターを駆動できます。主な特徴は以下の通りです。

- 出力耐圧 V_{BB} 600 V(最大)
- 出力電流 I_{out} 2.5 A(最大)
- SSOP30 パッケージ



内部ブロック図



SSOP30 パッケージ

3. 回路設計

ここでは、回路設計の要点について説明します。回路図については RD179-SCHEMATIC3 を、部品表については RD179-BOM3 を参照してください。図 3.1 に本リファレンスのブロック図を示します。

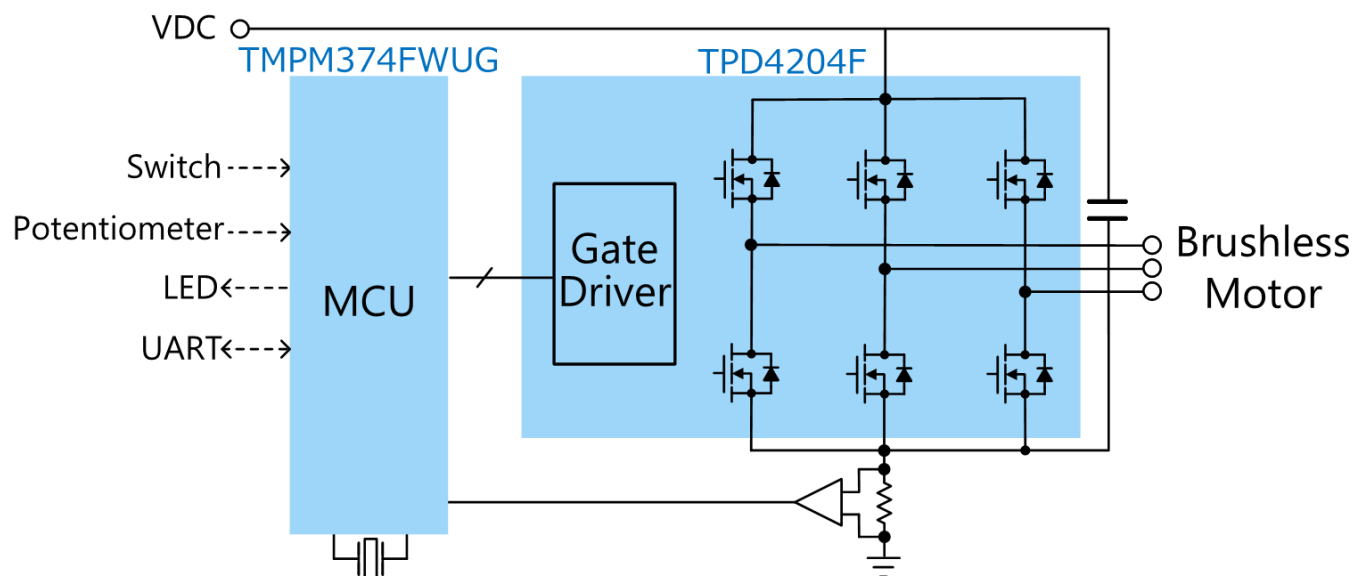


図 3.1 DC300 V 入カブラシレス DC モーターセンサーレス駆動回路ブロック図

3.1. MCU 周辺回路

図 3.2 に MCU 周辺回路を示します。

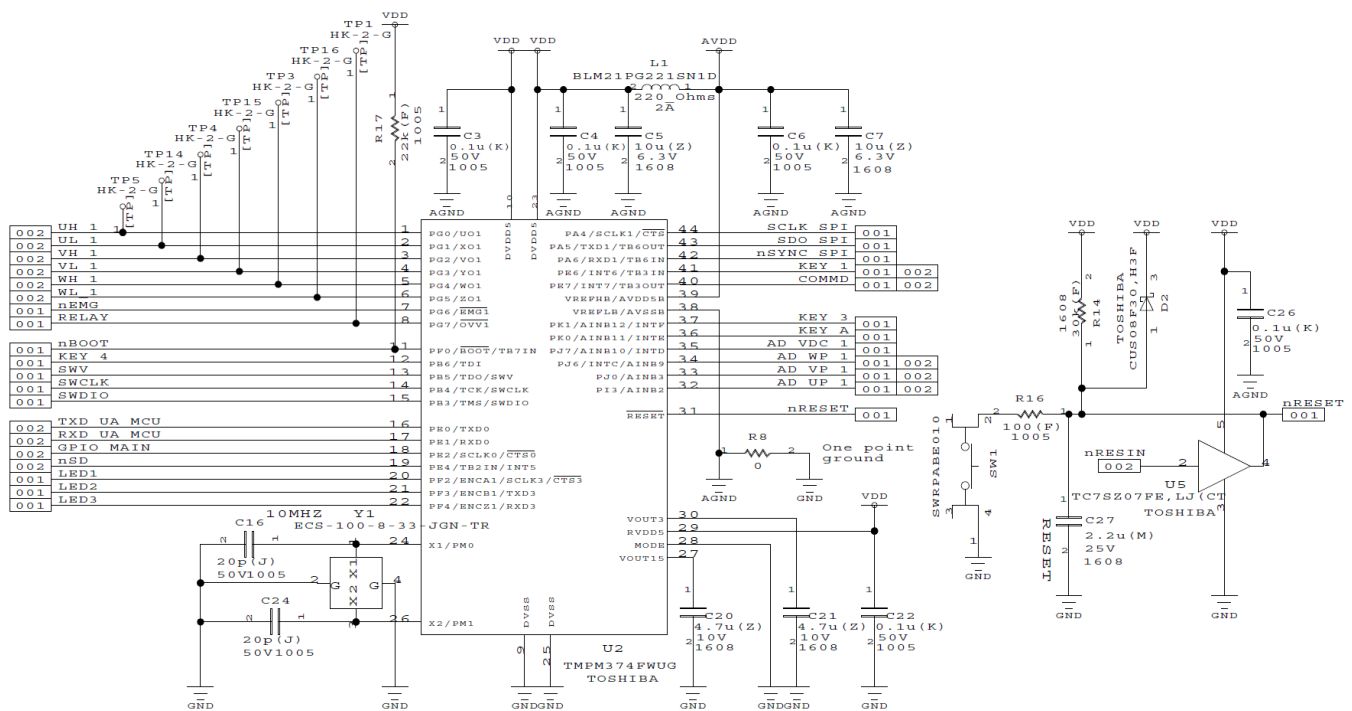


図 3.2 MCU 周辺回路

MCU 等で使用するデジタル系電源には制御電源入力端子(J10)から接続される VDD(5 V)を供給します。電源ノイズ等を除去するためバイパスコンデンサ(C3、C4、C5 など)が必要です。本リファレンスの 5 V アナログ系電源(AVDD)は制御電源入力端子(J10)から接続される 5 V 制御電源(VDD)からフェライトビーズ(L1)を介して生成します。制御電源のグラウンド(GND)とアナログ系電源のグラウンド(AGND)は一点で接続します。また MCU の VOUT3 ピン(30 ピン)、VOUT15 ピン(27 ピン)は MCU 内部電源の安定化コンデンサとして 3.3~4.7 μ F の同一容量のコンデンサが必要です。本リファレンスでは C20、C21 に 4.7 μ F のコンデンサを使用しています。

マイクロコントローラの発振回路で使用する発振子の負荷コンデンサ(C16、C24)の容量は、これらの直列合成容量と MCU 内の発振回路ならびにパターン容量(約 10 pF)の和が発振子(X1)の負荷容量となるように選定します。本リファレンスで使用している発振子(水晶振動子)の負荷容量は 20 pF(Typ.)であるため、C16、C24 の容量は 20 pF としています。発振子(X1)ならびにコンデンサ(C20、C21)へのパターンは MCU から最短接続とし、周囲信号のノイズ影響を少なくするよう考慮が必要です。水晶発振回路で生成された 10 MHz クロックは内部 PLL により最大 80 MHz のシステムクロックとして使用されます。

MCU へのリセット信号(nRESET)はプッシュスイッチ(S1)ならびに外部リセット信号(nRESIN)の論理和にて生成されます。MCU の各ピンは多重化されており、ソフトウェア設定によりピンアサインが決まります。表 3.1 に本リファレンスで使用している各ピンの割り当てを示します。本リファレンスで使用している各ピンの機能をオレンジ色で示しています。

表 3.1 MCU の各ピンアサイン

Pin Number	Functions				Direction	Description
1	PG0	UO1			Out	U-phase high side switch
2	PG1	XO1			Out	U-phase low side switch
3	PG2	V01			Out	V-phase high side switch
4	PG3	YO1			Out	V-phase low side switch
5	PG4	WO1			Out	W-phase high side switch
6	PG5	ZO1			Out	W-phase low side switch
7	PG6	EMG1#			In	Emergency signal input
8	PG7	OVV1#			Out	GPIO-Relay control (not used)
9	DVSS				-	GND
10	DVDD5				-	Digital power (5 V)
11	PF0	BOOT#	TB7IN		In	Boot mode (usually connected to ground)
12	PB6	TDI			In	GPIO-S_SW4 (not Used)
13	PB5	TDO	SWV		In/Out	SWD-SWV
14	PB4	TCK	SWCLK		Out	SWD-SWCLK
15	PB3	TMS	SWDIO		In/Out	SWD-SWDIO
15	PE0	TXD0			Out	UART-TXD0 (for host communication)
17	PE1	RXD0			In	UART-RXD0 (for host communication)
18	PE2	SCLK0	CTS0#		In/Out	GPIO-Reserved (for host communication)
19	PE4	TB2IN	INT5		Out	GPIO-IPD Shutdown (not used)
20	PF2	ENCA1	SCLK3	CTS3#	Out	GPIO-LED1
21	PF3	ENCB1	TXD3		Out	GPIO-LED2
22	PF4	ENCZ1	RXD3		Out	GPIO-LED3
23	DVDD5				-	Digital power (5 V)
24	PM0	X1			-	10 MHz resonator
25	DVSS				-	GND
26	PM1	X2			-	10 MHz resonator
27	VOUT15				-	(connected to capacitor)
28	MODE				In	(connected to GND)
29	RVDD5				-	Digital power (5 V)
30	VOUT3				-	(connected to capacitor)
31	RESET#				In	Reset
32	PI3	AINB2			Analog In	U-phase shunt current
33	PJ0	AINB3			Analog In	V-phase shunt current
34	PJ6	AINB9	INTC		Analog In	W-phase shunt current
35	PJ7	AINB10	INTD		Analog In	Inverter DC bus voltage
36	PK0	AINB11	INTE		Analog In	Voltage of Potentiometer(VR1)
37	PK1	AINB12	INTF		In	GPIO-S_SW3 (for CW-CCW switch)
38	AVSSB/VREFLB				-	Analog GND
39	AVDD5B/VREFHB				-	Analog power (5 V)
40	PE7	TB3OUT	INT7		In	GPIO-S_SW2 (for host communication)
41	PE6	TB3IN	INT6		In	GPIO-S_SW1 (not used)
42	PA6	TB6IN	RXD1		Out	SYNC# for external DAC
43	PA5	TB6OUT	TXD1		Out	SDO for external DAC
44	PA4	CTS1#	SCLK1		Out	SCLK for external DAC

3.2. モーター駆動回路

図 3.3 にモーター駆動回路(RD179-3、TPD4204F 使用時)を示します。

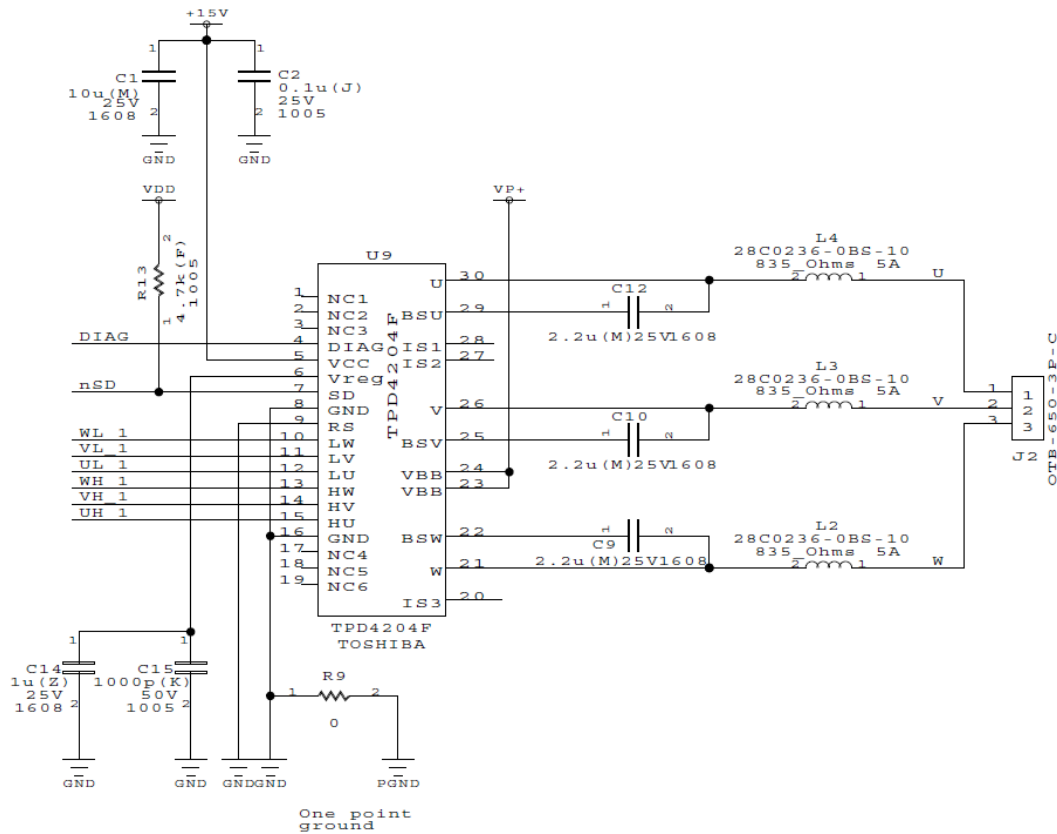


図 3.3 モーター駆動回路(RD179-3、TPD4204F 使用時)

インテリジェントパワーデバイス(U1、RD179-3 では TPD4204F)はゲートドライバーを内蔵しており、MCU から出力される 5V レベルのインバーター制御信号(UH_1、VH_1、WH_1、UL_1、VL_1、WL_1)は HU ピン、HV ピン、HW ピン、LU ピン、LV ピン、LW ピンに直結可能です。U ピン、V ピン、W ピンから出力されるインバーター出力はフィルタ(L2、L3、L4)を介してモーター接続端子(J2)に出力されます。

モーター電源入力端子(J1)から接続されるモーター電源(VP+)を V_{BB} ピンに供給します。モーター電源グラウンド(PGND)は制御電源グラウンド(GND)と一点で接続します。制御電源入力端子(J3)から接続される 15 V 制御電源を V_{CC} ピンに供給します。制御電源には電源安定用コンデンサー(C1)、サージ吸収用コンデンサ(C2)を接続してください。

インテリジェントパワーデバイスにはハイサイド側ゲートドライバーのレベルシフトに必要なブートストラップダイオードを内蔵しており、ブートストラップコンデンサ(C9、C10、C12、それぞれ 2.2 μ F 25 V)を U ピン-BSU ピン間、V ピン-BSV ピン間、W ピン-BSW ピン間に接続します。

U1 はレギュレータを内蔵しており V_{REG} ピンへ 7 V(RD179-3 の場合)の出力が可能ですが、本リファレンスでは使用していません。内蔵レギュレーター出力の使用に関わらず U1 の V_{REG} ピンへは電源安定用コンデンサー(C14)ならびに、サージ吸収用コンデンサ(C15)を接続してください。

U1 の SD ピンはシャットダウン制御信号入力であり、L レベルが入力されるとインバーターの出力がすべて遮断されます。本リファレンスでは MCU に接続されており、R13 により VDD(5 V)にプルアップしています。

U1 の入力側制御ピン、出力側降圧大電流ピンはパッケージ両側で分離されていますが、パターン設計においては沿面距離等を考慮した設計が必要です。

3.3. シャント電流測定回路

図 3.4 にシャント電流測定回路(RD179-3、TPD4204F 使用時)を示します。

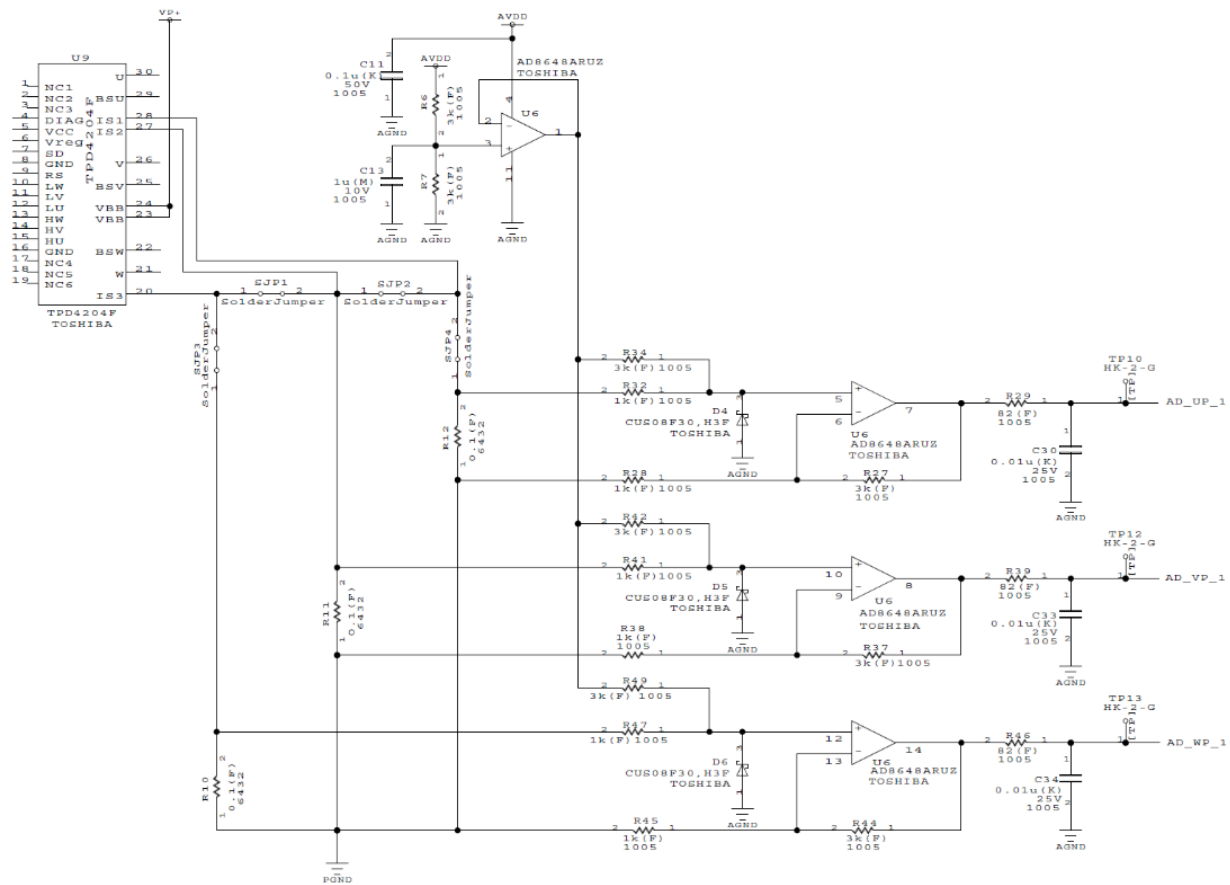


図 3.4 シャント電流測定回路(RD179-3、TPD4204F 使用時)

インテリジェントパワーデバイスには出力インバーターの各ハーフブリッジごとにシャント抵抗接続ピンが用意されています。U 相出力ブリッジ用に IS1 ピン、V 相出力ブリッジ用に IS2 ピン、W 相出力ブリッジ用に IS3 ピンが相当します。本デザインではそれぞれのピンにシャント抵抗(R12、R11、R10、それぞれ 0.1 Ω)を接続し、オペアンプ(U6)にて 3 倍ゲインで増幅されます。この際にシャント電流が 0 A の時の出力電圧が 2.5 V になるようにバイアス電圧が加算されます。U6 のピン 1、ピン 2、ピン 3 で構成されるオペアンプは R6、R7 で分圧される 2.5 V のボルテージフォロアとして動作しており、各相のオペアンプにバイアス電圧を供給します。

各相のオペアンプ出力は CR (R29 ならびに C30、R39 ならびに C33、R46 ならびに C34) で構成される LPF を介してシャント電流測定信号(AD_UP_1、AD_VP_1、AD_WP_1)が MCU の A/D コンバーターに入力されます。この LPF のカットオフ周波数 f_c は以下の通りです。

$$f_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 82 \times 0.01 \times 10^{-6}} \approx 200 \text{ kHz}$$

本リファレンスでは 3 シャント構成、1 シャント構成が変更可能です。ソルダージャンパー-SJP1 ならびに SJP2 をオープン、SJP3 ならびに SJP4 をショートする事で 3 シャント構成に、ソルダージャンパー-SJP1 ならびに SJP2 をショート、SJP3 ならびに SJP4 をオープンにする事で 1 シャント構成に変更できます。1 シャント構成時は V 相のシャント電流測定信号(AD_VP_1)のみが使用されます。

3.4. 異常検出回路

図 3.5 に異常検出回路を示します。

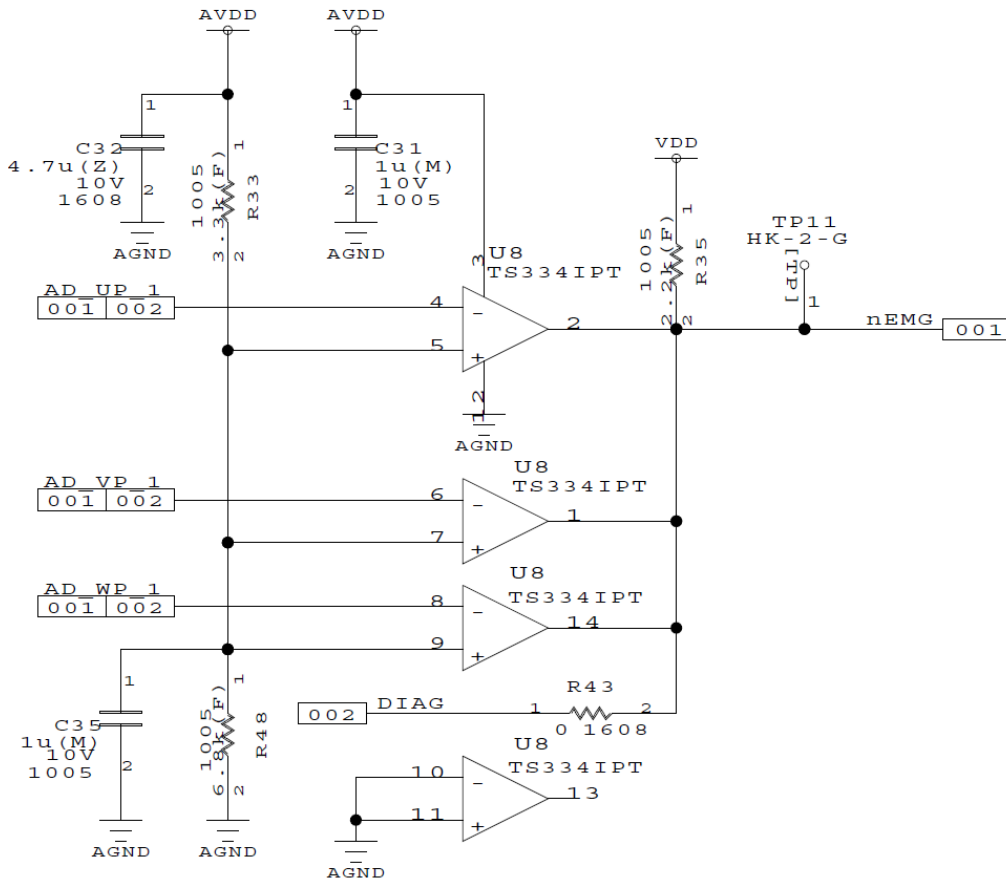


図 3.5 異常検出回路

各相のシャント電流測定信号(AD_UP_1、AD_VP_1、AD_WP_1)はコンパレータ(U8)により過電流異常を検出します。コンパレータからの各相の過電流異常出力ならびにインテリジェントパワーデバイス(U1)の診断出力(DIAG)信号はオープンコレクタ、あるいはオープンドレイン出力のため、抵抗(R35)プルアップによるワイヤード OR 出力となり、どれか一つに異常が発生すると MCU の EMG ピンに異常検出信号(nEMG)が出力されます。

コンパレータの+側比較基準電圧は AVDD(5 V)を R48、R33 で分圧しており約 3.37 V となります。各相のシャント電流を i とすると、各コンパレータに入力されるシャント電流測定電圧 v は

$$v = 2.5 + i \times 0.1 \times \text{オペアンプゲイン} \quad (3.0)$$

となるため、各相のシャント電流が約 2.89 A 以上になった場合に異常検出信号が出力されます。

3.5. モーター電圧検出回路

図 3.6 にモーター電圧検出回路を示します。

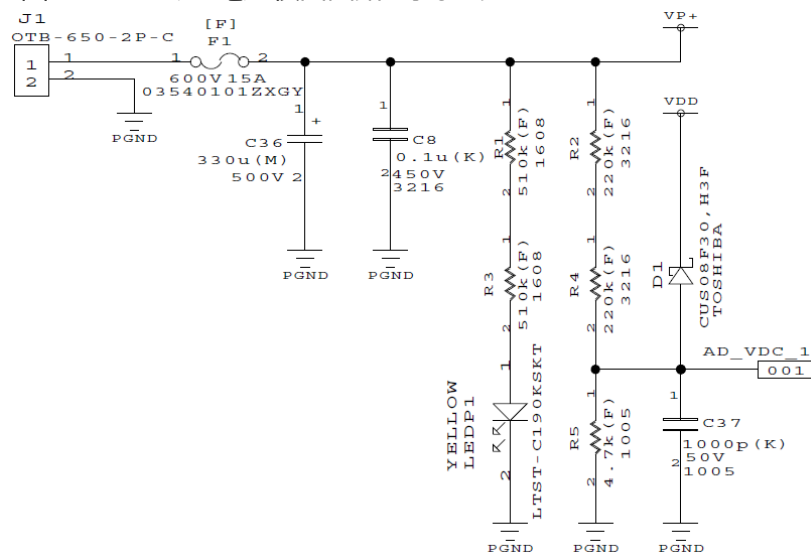


図 3.6 モーター電圧検出回路

モーター電源端子(J1)から入力されたモーター電圧(VP +1)は抵抗(R2、R4、R5)により分圧され、モーター電圧信号(AD_VDC_1)としてMCUのA/Dコンバーターに入力されます。A/Dコンバーターに入力されるモーター電圧信号は約 $0.01 \times (VP+)$ となりモーター電圧の約1%が出力されます。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。