

パワーマルチプレクサー回路

デザインガイド

RD221-DGUIDE-02

東芝デバイス&ストレージ株式会社

目次

1. はじめに	4
2. 仕様とブロック図	5
2.1. 仕様	5
2.2. 回路ブロック図	6
3. 回路設計	7
3.1. モジュール基板	7
3.1.1. BBM 動作	7
3.1.2. MBB 動作	8
3.1.3. MOSFET ゲートドライバーIC 使用版の各回路	11
3.1.4. BBM/MBB 動作切り替え	13
3.1.5. eFuse IC 使用版の各回路	14
3.2. ベース基板	15
3.2.1. ベース基板の各回路	15
3.2.2. 出力負荷通電方式	17
4. PCB 設計	18
4.1. 部品配置例	18
4.2. 設計上の注意点	21
5. 製品概要	22
5.1. MOSFET ゲートドライバーIC	22
5.2. MOSFET	23
5.3. eFuse IC	24
5.4. コンパレーターIC (TC75S70L6X)	26

5.5.	LDOレギュレーター	26
5.6.	L-MOS、標準 CMOS ロジック IC	26
5.7.	ツェナーダイオード.....	27
5.8.	ダイオード.....	27
5.9.	複合抵抗内蔵型トランジスター	27

1. はじめに

本デザインガイドではパワーマルチプレクサー回路の設計、PCB設計、使用製品概要について説明します。

USB端子や非接触給電端子、リチウムイオン電池を代表とする内蔵バッテリーなど複数のソースからの電源を切り替えて供給するといったパワーマルチプレクサー回路の需要が、スマートフォン・パソコン・タブレット・ウェアラブルなどのモバイル機器やゲーム機器・各種バッテリーの充電機器などのコンシューマー向けアプリケーションで増加しています。またUSB Power Deliveryや急速充電規格を代表とする大電流でのバッテリー充電では低損失で電源供給を行うMOSFETが必要となります。また電源ソースの切り替え時の入力側への電流の逆流防止や出力電圧のシームレスな切り替え（理想ダイオード特性）が必要となり、これらを実現する BBM (Break-Before-Make) や MBB (Make-Before-Break) 機能が必要となります。

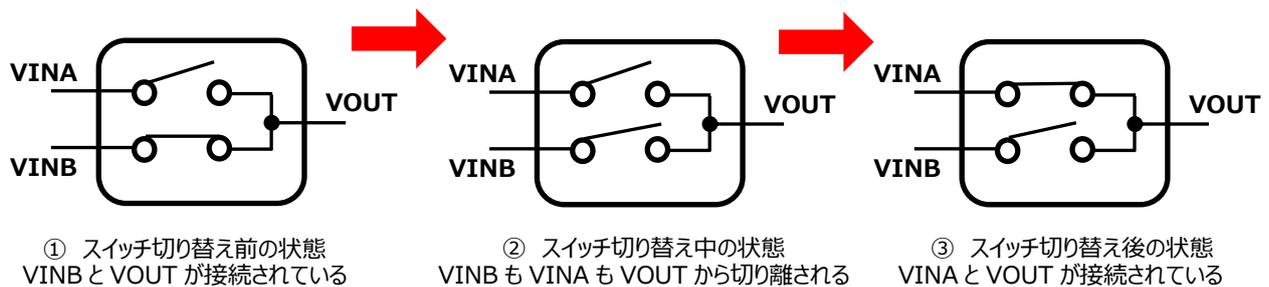


図 1.1 BBM (Break-Before-Make)

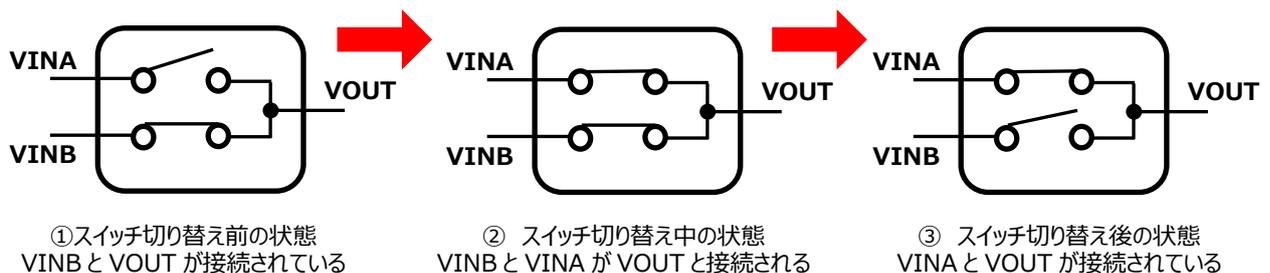


図 1.2 MBB (Make-Before-Break)

2. 仕様とブロック図

2.1. 仕様

本ガイドで説明するパワーマルチプレクサーの仕様を表 2.1、表 2.2 に示します。

表 2.1 モジュール基板仕様

基板 名称	基板 タイプ	入力電圧 VINA/VINB	最大 出力電流*	BBM 動作	MBB 動作	切り替え素子		出力用 MOSFET
MUX1	標準 1	20 V 5 V	3 A	○	○	ゲートドライバー IC	TCK421G TCK425G	TPHR6503PL1
MUX2	標準 2	12 V 5 V	3 A	○	○	ゲートドライバー IC	TCK423G TCK425G	TPN1R603PL
MUX3	ハイパワー-1	20 V 9 V	5 A	○	○	ゲートドライバー IC	TCK421G TCK424G	TPN1R603PL
MUX4	eFuse IC	12 V 5 V	3 A	○	-	eFuse IC	TCKE812NA TCKE712BNL	SSM6K513NU -
MUX5	ハイパワー-2	24 V 12 V	5 A	○	○	ゲートドライバー IC	TCK420G TCK422G	TPHR8504PL1

*製品の仕様としてはこれ以上の電流を流せませんが、本基板では放熱設計上これを超えない範囲でご使用下さい。

表 2.2 ベース基板仕様

入力	VINA 入力 (VINA 5~24 V) VINB 入力 (VINB 5~12 V) 駆動電源 (VDD 5~12 V)
出力	出力負荷 A~D (LOAD-A~LOAD-D それぞれ抵抗負荷と容量負荷の合計 3~5 A) FLAG 出力 (VINA 入力時に H レベル (約 3.3V) 出力)

2.2. 回路ブロック図

図 2.1、図 2.2 に本回路のブロック図を記載します。

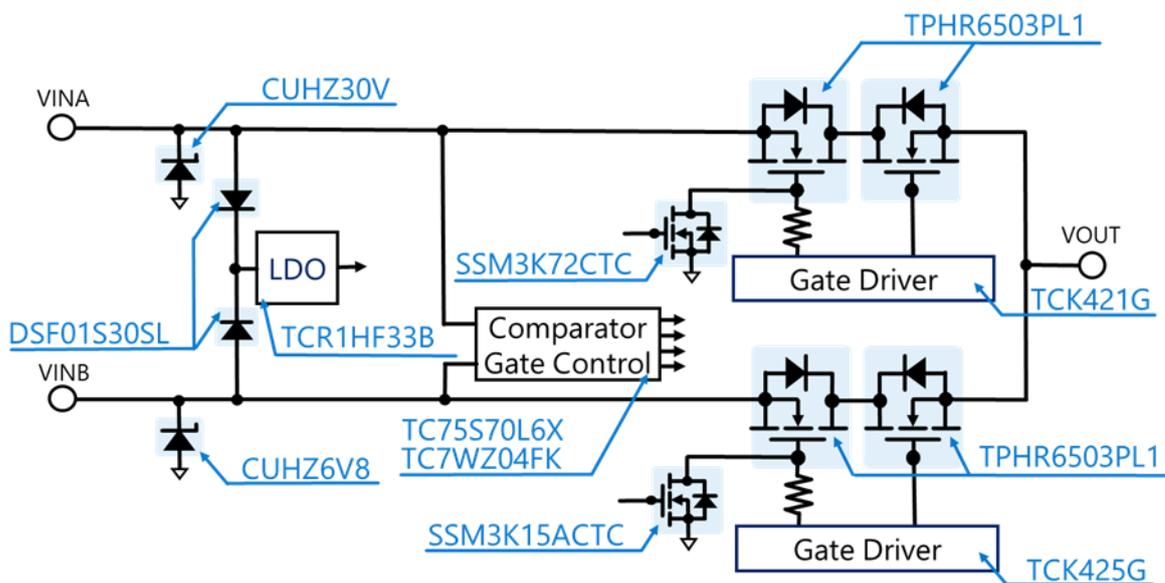


図 2.1 ブロック図 (モジュール基板 MUX1 の例)

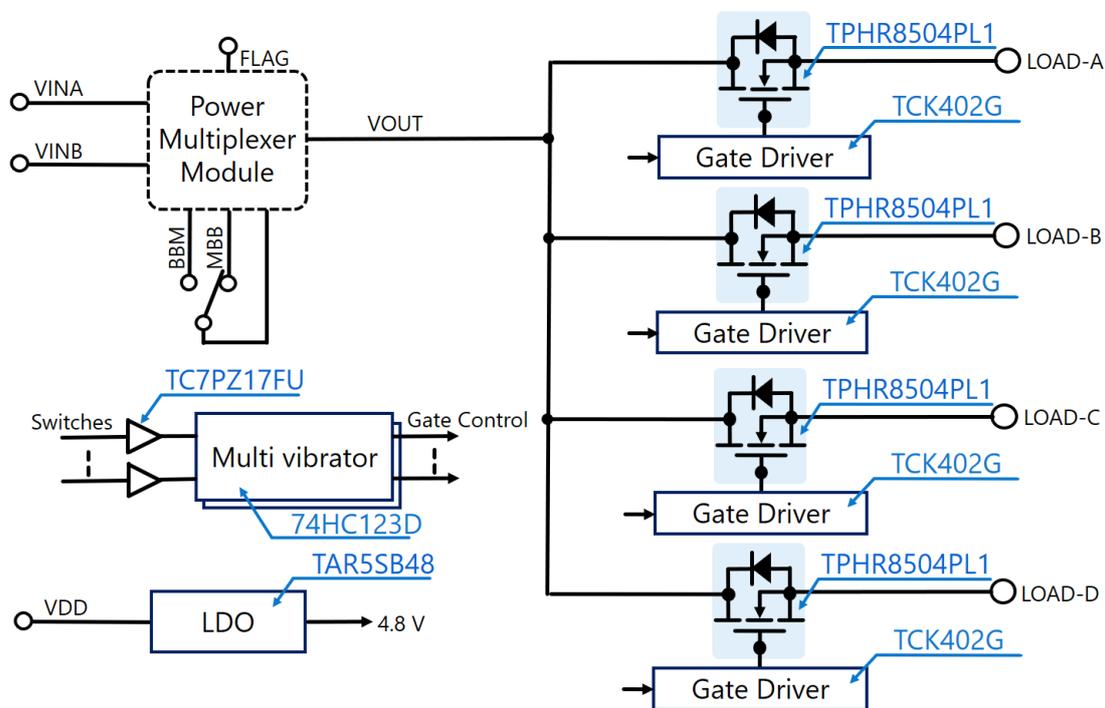


図 2.2 ブロック図 (ベース基板)

3. 回路設計

3.1. モジュール基板

3.1.1. BBM 動作

図 3.1 にモジュール基板 MUX1 を BBM 動作させた時の波形を示します。

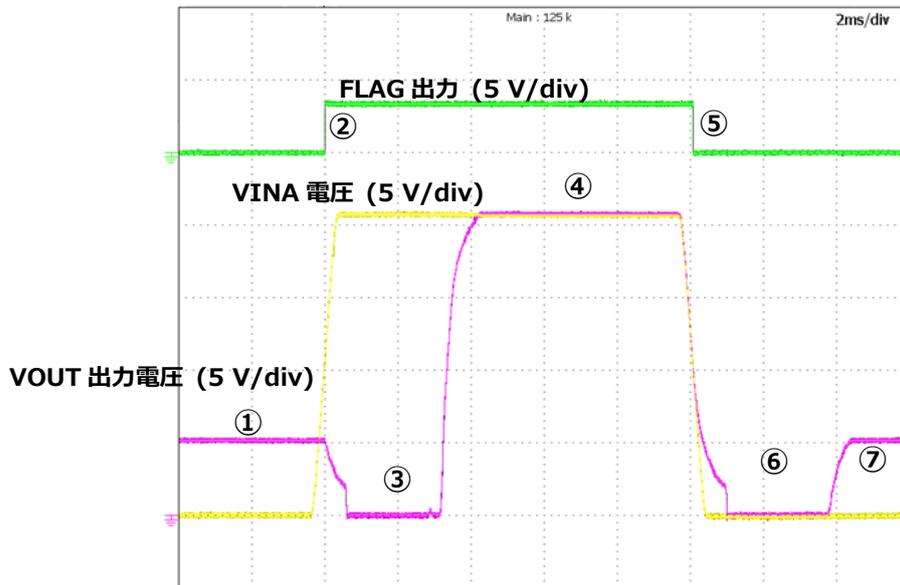


図 3.1 BBM 動作時波形 (2 ms/div)

VINA = 20 V, VINB = 5 V, RL = 300 Ω, CL = 無し

VINB 電圧として 5 V を連続通電し、VINA 電圧として 10 ms の 20 V 電圧パルスを印加しています。VINA 電圧に 20 V が印加され、出力電圧が 5 V から 20 V に切り替わる際には VINA 電圧を制御する MOSFET ドライバ IC TCK421G のゲートオン時に約 3 ms のスタートアップ時間 t_{ON} があり、この間の出力電圧は 0 V になります。また VINA 端子が 0 V になり、出力電圧が 20 V から 5 V に切り替わる際にも、同様に VINB 電圧を制御する MOSFET ドライバ IC TCK425G のゲートオン時に約 3 ms のスタートアップ時間 t_{ON} があり、この間の出力電圧は 0 V になります。なお VINA 電圧が印加されている間は FLAG 出力が H 出力 (約 3.3 V) となります。

波形中の各動作の詳細は以下の通りです。

- ① VINB に 5 V が印加されており、VINB 側電圧 (約 5 V) が出力される。
- ② VINA に 20 V を印加すると、FLAG 出力が H 出力 (約 3.3 V) になる。このタイミングで VINA 側ドライバーの TCK421G がオン動作を開始する。
- ③ VINB 側ドライバーの TCK425G がオフのため 0 V が出力される。
- ④ VINA 側ドライバーの TCK421G の t_{ON} 時間後に VINA 側電圧 (約 20 V) が出力される。
- ⑤ VINA 印加電圧が 0 V になると、FLAG 出力は L 出力 (0 V) になる。このタイミングで VINB 側ドライバーの TCK425G がオン動作を開始する。
- ⑥ VINA 側ドライバーの TCK421G がオフのため 0 V が出力される。
- ⑦ VINB 側ドライバーの TCK425G の t_{ON} 時間後に VINB 側電圧 (約 5 V) が出力される。

3.1.2. MBB 動作

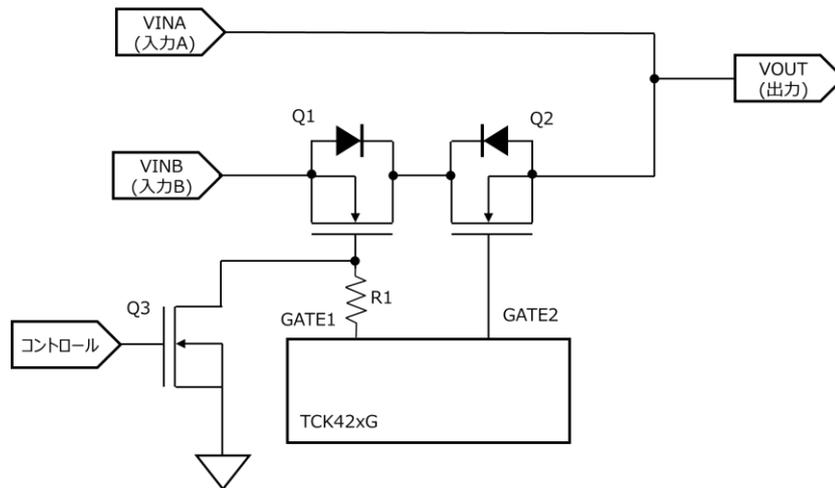


図 3.2 MBB 動作回路

本回路の MBB 動作概要を説明します。図 3.2 の MBB 動作回路では V_{INA} 電圧 $>$ V_{INB} 電圧、 V_{INB} は常時通電と仮定します。

- ① V_{INB} に電圧を印加する (V_{INA} は電圧オフ)。コモンレイン接続された MOSFET Q1 と Q2 は MOSFET ドライバ IC TCK42xG によりオンされ、出力 VOUT には V_{INB} 側電圧が出力される。
- ② V_{INA} 入力を検知するとゲート遮断 MOSFET Q3 をオンする。これにより MOSFET Q1 のゲート電圧は約 0V になり Q1 はオフする。そのため V_{INB} から Q1 のボディダイオード順電圧分などがドロップした電圧が VOUT に出力される。
- ③ V_{INA} に電圧を印加する。 V_{INA} から電圧を印加しても、Q1 のボディダイオードにより V_{INB} 側に逆流電流は流れない。

上記の動作により、MBB 動作による V_{INB} から V_{INA} へのシームレスな電圧出力切り替えが行われます。また以下の動作により MBB 動作による V_{INA} から V_{INB} のシームレスな電圧出力切り替えが行われます。

- ① V_{INA} が印加されている状態から、 V_{INA} をオフ (0 V) する。
- ② V_{INB} 電圧から Q1 のボディダイオード順電圧分などがドロップした電圧が VOUT に出力される。
- ③ Q3 がオフになる。これにより Q1 が ON となり V_{INB} 側電圧が VOUT へ出力される。

表 3.1 に MBB 動作のタイミング遷移表、図 3.3 に MBB 動作のタイミングチャートを示します。動作は VINA 電圧 > VINB 電圧とした場合を想定しています。

表 3.1 MBB 動作のタイミング遷移表 (入力の VINA 電圧 > VINB 電圧とする)

時間(状態)	t1	t2	t3	t4	t5	t6
VINA 入力	0 V	0 V	ON	ON	0 V	0 V
VINB 入力	0 V	ON	ON	ON	ON	ON
FLAG 出力*	L	L	H	H	L	L
Q1 ゲート	OFF	ON	OFF	OFF	OFF	ON
Q2 ゲート	OFF	ON	ON	ON	ON	ON
Q3 ゲート遮断	OFF	OFF	ON	ON	ON	OFF
VOUT	0 V	VINB 側	**	VINA 側***	**	VINB 側

* VINA 入力があるときは H 出力(約 3.3 V)、VINA 入力が無いときは L 出力(0 V)

** VINB 電圧から Q1 のボディダイオードの順電圧分などがドロップした電圧を出力

*** TCK42xG の t_{ON} 時間(約 3 ms)後に VINA 側電圧となる。それまではその前のタイミングの電圧を保持

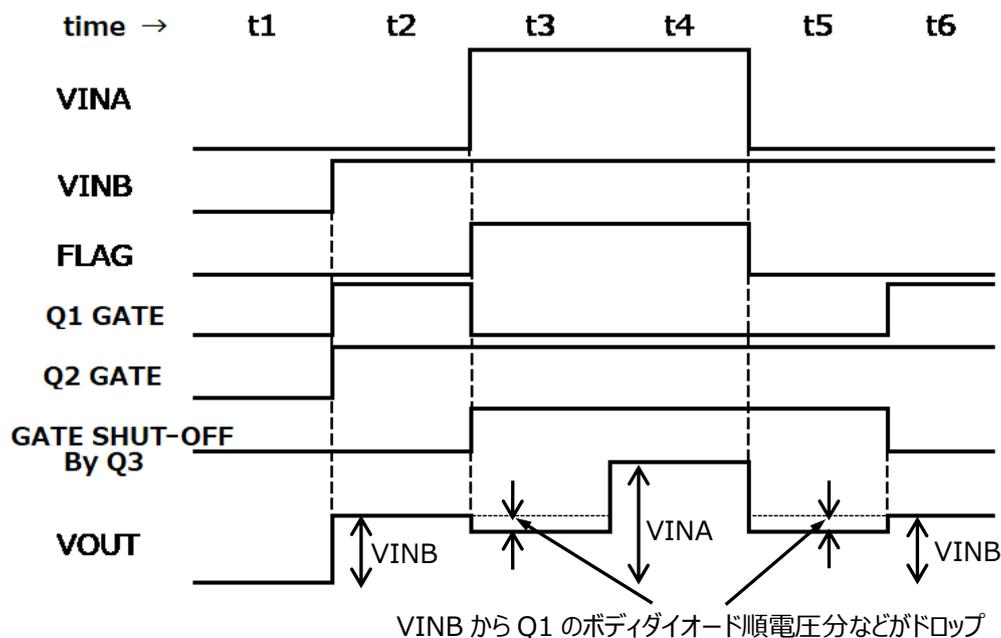


図 3.3 MBB 動作のタイミングチャート

図 3.4 に MUX1 を例として実際に MBB 動作させた時の波形を示します。

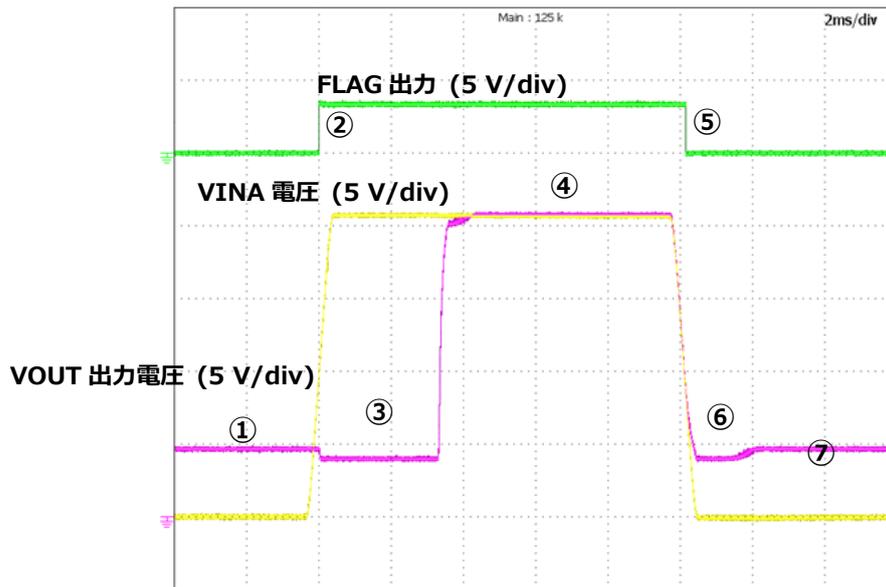


図 3.4 MBB 動作時波形 (2 ms/div)

VINA = 20 V, VINB = 5 V, RL = 300 Ω, CL = 無し

VINB 電圧として 5 V を連続通電し VINA に 10 ms の 20 V パルスを印加した際に、電圧が 0 V に落ちることなくシームレスに切り替え動作する詳細を説明します。

- ① VINB に 5 V が印加されており、出力電圧には VINB 側電圧 (約 5 V) が出力される。
- ② VINA に 20 V を印加すると、FLAG 出力が H 出力 (約 3.3 V) になる。このタイミングで VINA 側ドライバーの TCK421G がオン動作を開始する。
- ③ VINB スイッチ回路内で図 3.2 の Q3 に相当するゲート遮断 MOSFET SSM3K15ACTC がオンになり、Q1 に相当する MOSFET TPHR6503PL1 がオフになる。②での TCK421G のオン後スタートアップ時間 t_{ON} (約 3 ms) の間、VINB からこの Q1 のボディダイオード順電圧分などがドロップした電圧が出力される。
- ④ ③でオンされた TCK421G の t_{ON} 時間後に、VINA 側電圧 (約 20 V) が出力される。
- ⑤ VINA の印加電圧が 0 V になると FLAG 出力は L 出力 (0 V) となる。
- ⑥ VINA 電圧が 0 V となったため、図 3.2 の Q3 に相当するゲート遮断 MOSFET がオフし、Q1 に相当する TPH6503PL1 がオン動作を開始する。この間は VINB から Q1 のボディダイオード順電圧分などがドロップした電圧が出力される。
- ⑦ Q1 に相当する TPH6503PL1 がオンになり、VINB 側電圧 (約 5 V) が出力される。

3.1.3. MOSFET ゲートドライバーIC 使用版の各回路

MOSFET ゲートドライバーICを使用したモジュール基板 (MUX1、MUX2、MUX3、MUX5) の回路例として MUX1 の回路を以下に示します。

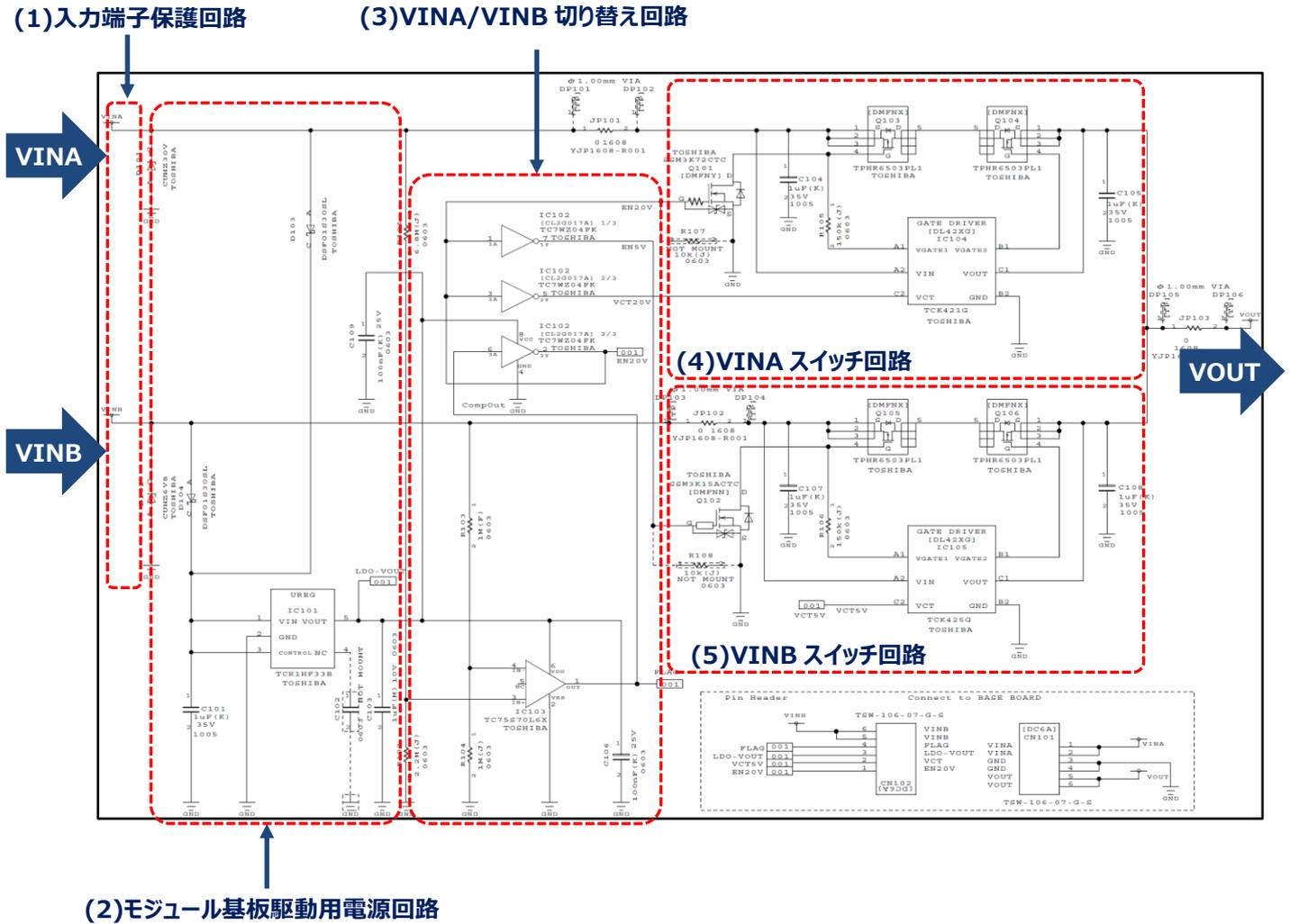


図 3.5 モジュール基板 (MUX1) 回路

モジュール基板は以下の回路で構成されます。

(1) 入力端子保護回路

パワーマルチプレクサーの入力として VINA、及び VINB の 2 つの電源入力があり、MUX1 は 20 V (VINA 側) と 5 V (VINB 側) の入力に対応しています。入力からの過電圧サージ等から回路を保護するため、VINA 側にツェナー電圧 30 V のツェナーダイオード [CUHZ30V](#) を、VINB 側にツェナー電圧 6.8 V のツェナーダイオード [CUHZ6V8](#) を使用しています。

(2) モジュール基板駆動用電源回路

次に説明する VINA/VINB 切り替え回路等で使用している IC の電源として 3.3 V 出力 LDO [TCR1HF33B](#) を使用しています。VINA 及び VINB からそれぞれショットキーバリアダイオード [DSF01S30SL](#) を介して LDO の電源入りに接続されており、VINA、VINB どちらかの電源が入力されていればモジュール基板駆動用の電源が供給されます。

(3) VINA/VINB 切り替え回路

VINA と VINB の電圧を検出し、VINA 側に電圧入力されているときに FLAG 出力に H レベル (約 3.3 V) を出力するためコンパレータ [TC75S70L6X](#) を使用し、またコンパレータの出力から VINA と VINB の切り替え制御信号を生成するため CMOS ロジック IC [TC7WZ04FK](#) を使用しています。

(4) VINA スイッチ回路

VINA 電源 (20 V、最大 3 A) の出力をスイッチするために、コモンレイン接続した 2 個の MOSFET [TPHR6503PL1](#) を使用し、20 V バス対応の MOSFET ゲートドライバー IC [TCK421G](#) でこれらのゲート信号を制御します。またコモンレイン接続された MOSFET のうち入力側の MOSFET にはゲート遮断用 MOSFET として [SSM3K72CTC](#) を使用しています。

(5) VINB スイッチ回路

VINB 電源 (5 V、最大 3 A) の出力を制御するために、コモンレイン接続した 2 個の MOSFET [TPHR6503PL1](#) を使用し、5 V バス対応の MOSFET ゲートドライバー IC [TCK425G](#) でこれらのゲート信号を制御します。またコモンレイン接続された MOSFET のうち入力側の MOSFET にはゲート遮断用 MOSFET として [SSM3K15ACTC](#) を使用しています。

VINA (20 V、最大 3 A)、VINB (5 V、最大 3 A) から入力された電源は、以下の通り VOUT から出力されます。

- ・VINA (20 V) もしくは VINB (5 V) のどちらかの端子にのみ電源が入力された場合は、入力された側の電源が VOUT に出力されます。
- ・VINA と VINB の両方に電源が入力された場合は、VINA (20 V) の電源が VOUT に出力されます。

3.1.4. BBM/MBB 動作切り替え

MOSFET ゲートドライバー-IC を使用したモジュール基板 (MUX1、MUX2、MUX3、MUX5) は、BBM 動作、または MBB 動作を切り替えることができます。

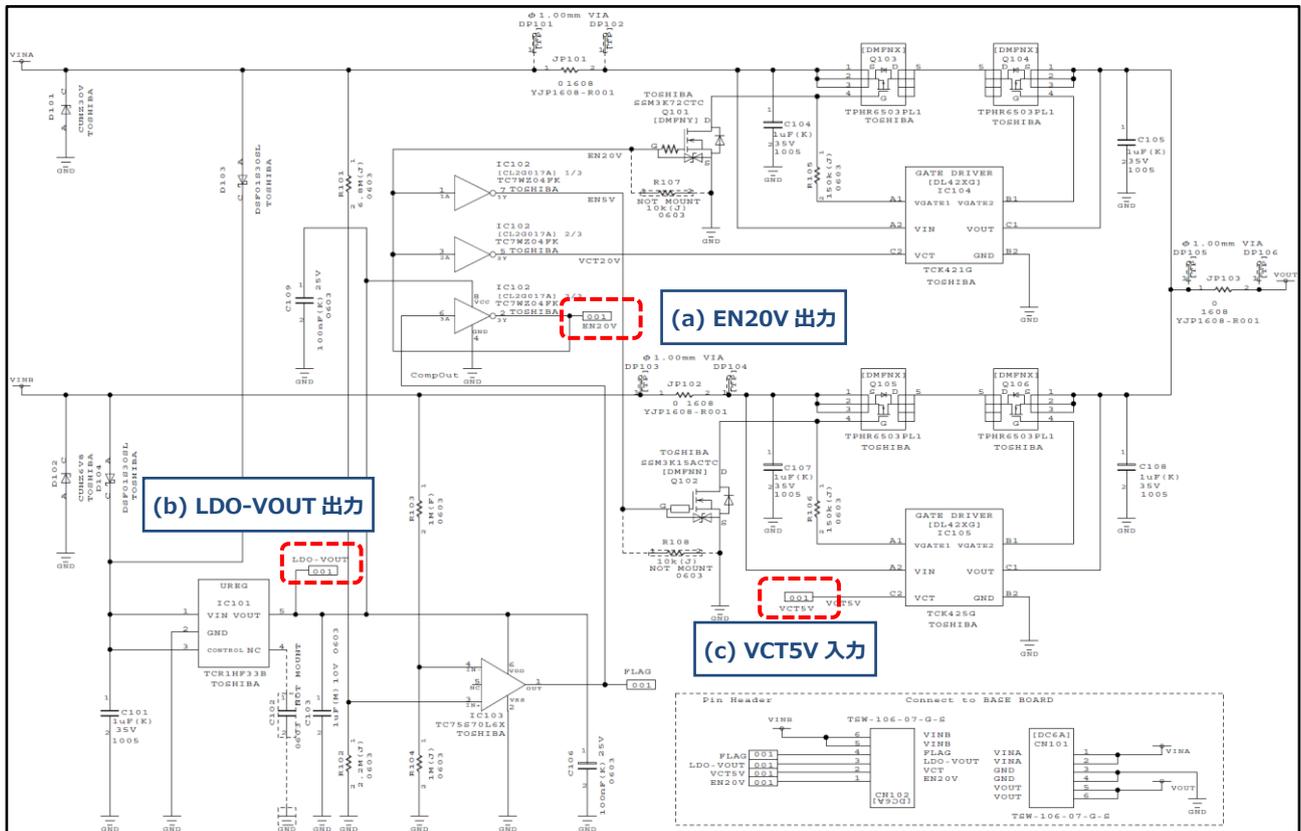


図 3.6 モジュール基板 (MUX1) での BBM/MBB 切り替え

モジュール基板接続コネクターの以下信号をベース基板上のトグルスイッチで接続切り替えする事により BBM/MBB 動作切り替えを実現します。FLAG 信号は VINA 及び VINB の入力電圧を、コンパレーターで比較した結果で、VINA に電圧入力されていると H レベル (約 3.3 V) が、VINA に電圧入力されていないと L レベル (0 V) が出力されます。

- (a) EN20V 出力 (FLAG 信号の反転出力、VINA に電圧入力されていない場合に H レベル出力)
- (b) LDO-VOUT 出力 (VINA、VINB どちらかに電圧入力されていれば常に H レベル出力)
- (c) VCT5V 入力 (VINB 側 MOSFET ゲートドライバー-IC の制御端子、H レベル入力でゲートオン)

BBM モードでは(a) EN20V 出力を(c) VCT5V 入力に接続します。これにより、VINB 側の MOSFET ゲートドライバー IC TCK425G は VINA に電圧入力されている時にゲートオフ、VINA に電圧入力されていない時にゲートオンとなり BBM 動作を実現します。

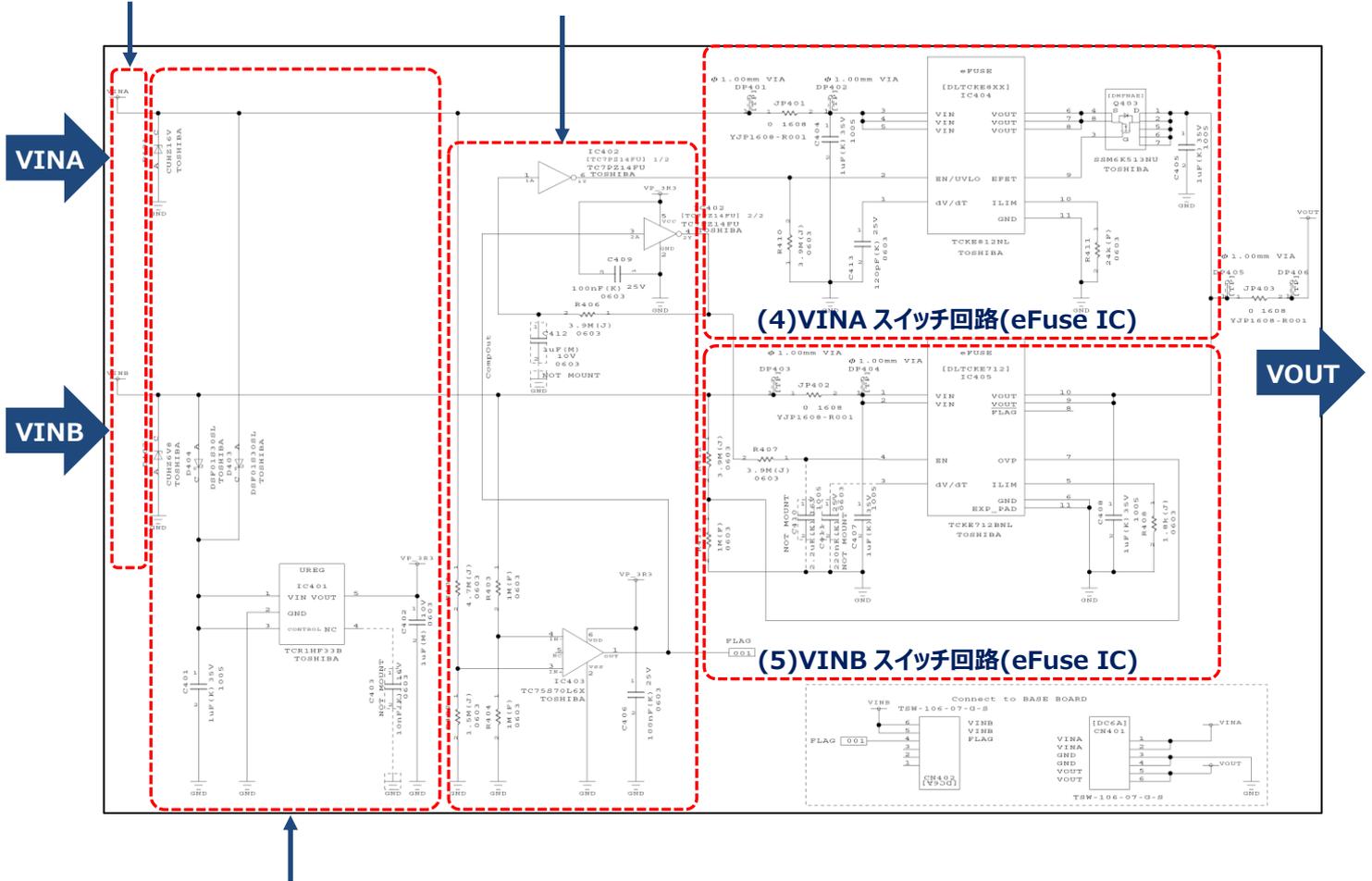
MBB モードでは(b) LDO-VOUT 出力を(c) VCT5V 入力に接続します。これにより、VINB に電圧入力されていれば VINB 側 MOSFET ゲートドライバー-IC TCK425G は常にオン状態になり、ゲート遮断 MOSFET を動作させることで MBB 動作を実現します。

3.1.5. eFuse IC 使用版の各回路

eFuse IC を使用したモジュール基板 (MUX4)の回路を以下に示します。

(1) 入力端子保護回路

(3) VINA/VINB 切り替え回路



(2) モジュール基板駆動用電源回路

図 3.7 モジュール基板 (MUX4) 回路

MUX4 モジュール基板は各入力のスイッチ回路に MOSFET ゲートドライバー IC ではなく eFuse IC を使用しています。eFuse IC は半導体ヒューズとして過電流検知時の高速電流遮断機能や短絡保護機能などの多彩な保護機能を搭載しています。MOSFET ゲートドライバー IC 搭載回路と異なり、外部のコモンレインやコモンソース接続された MOSFET を駆動しないため、BBM 動作のみに対応しますが、簡単な構成でパワーマルチプレクサー回路が実現できます。

VINA (12 V) 側のスイッチには eFuse IC [TCKE812NL](#) を、併せて逆流防止用に MOSFET [SSM6K513NU](#) を外付けで使用し、VINB (5 V) 側のスイッチには eFuse IC [TCKE712BNL](#) を使用しています。

3.2. ベース基板

3.2.1. ベース基板の各回路

ベース基板の各回路を以下に示します。

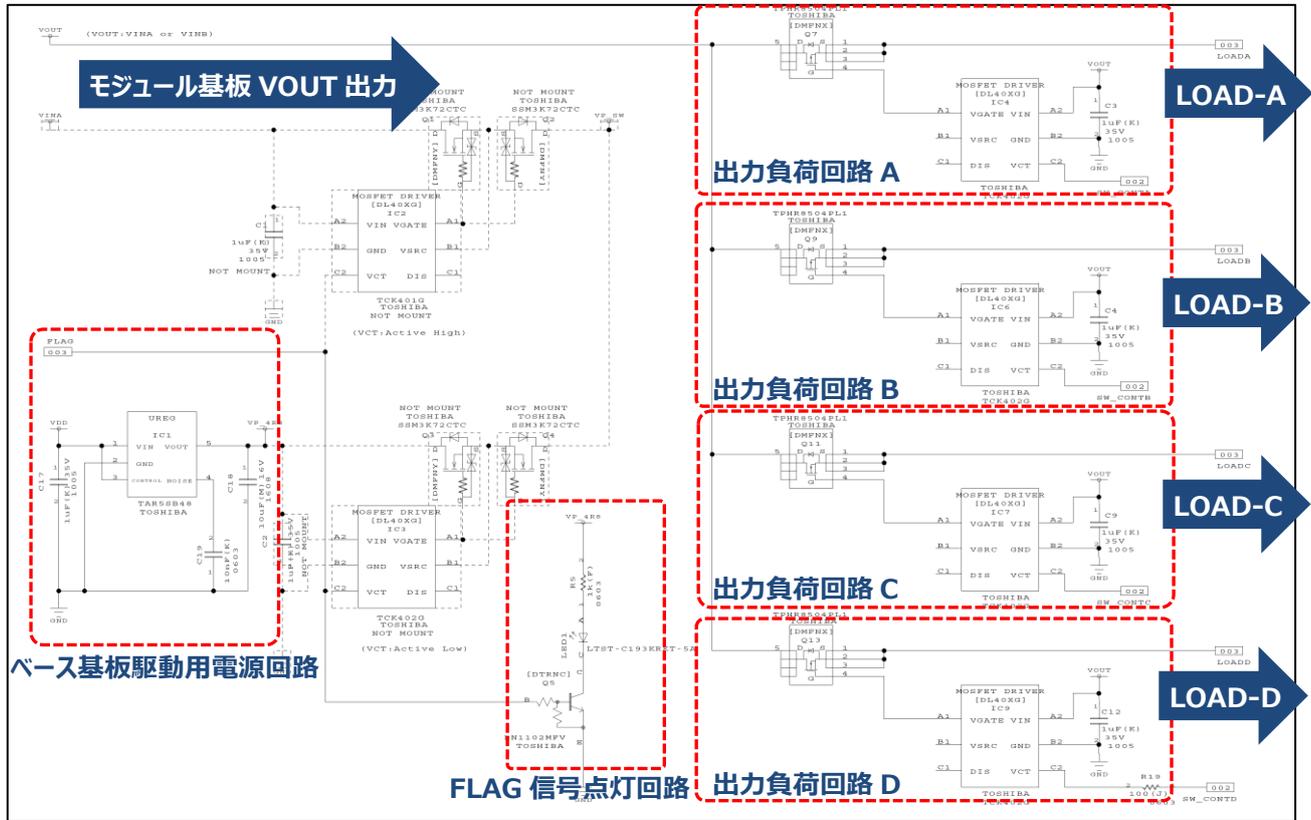


図 3.8 ベース基板回路 (1)

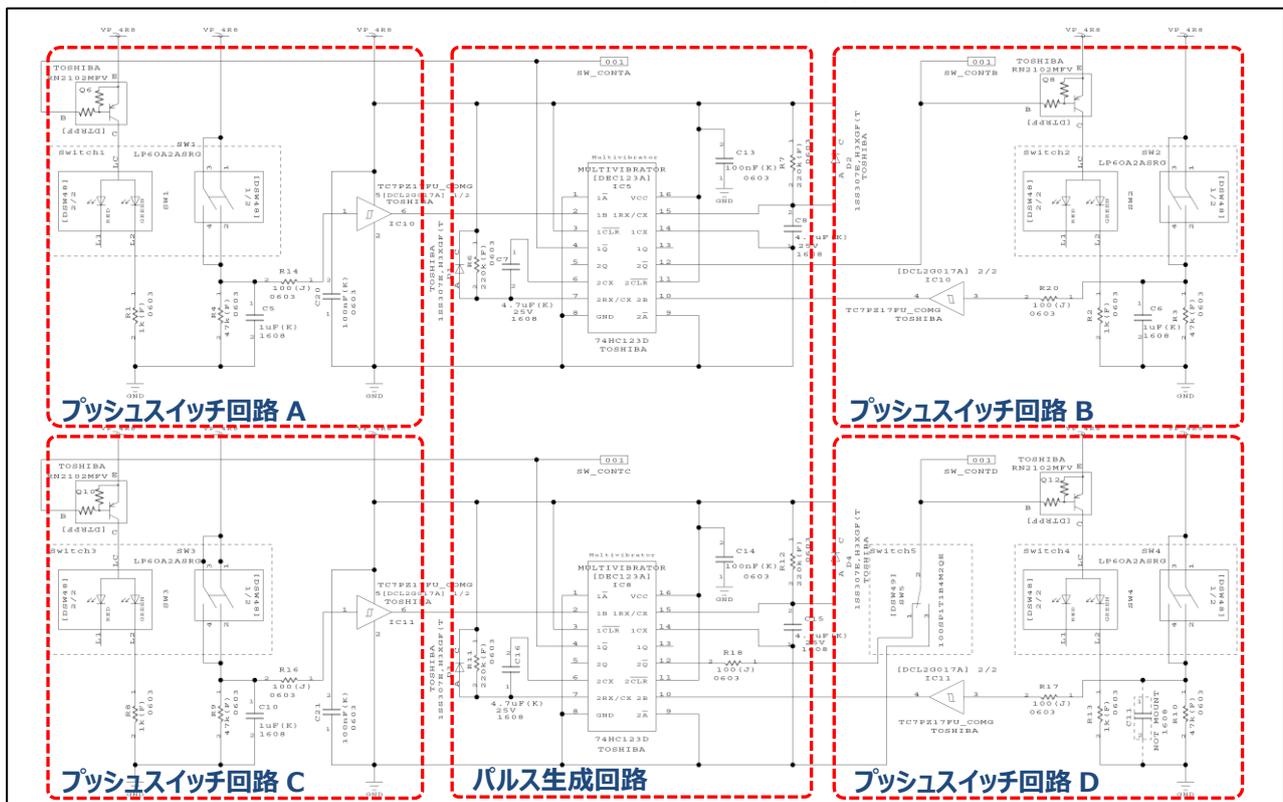


図 3.9 ベース基板回路 (2)

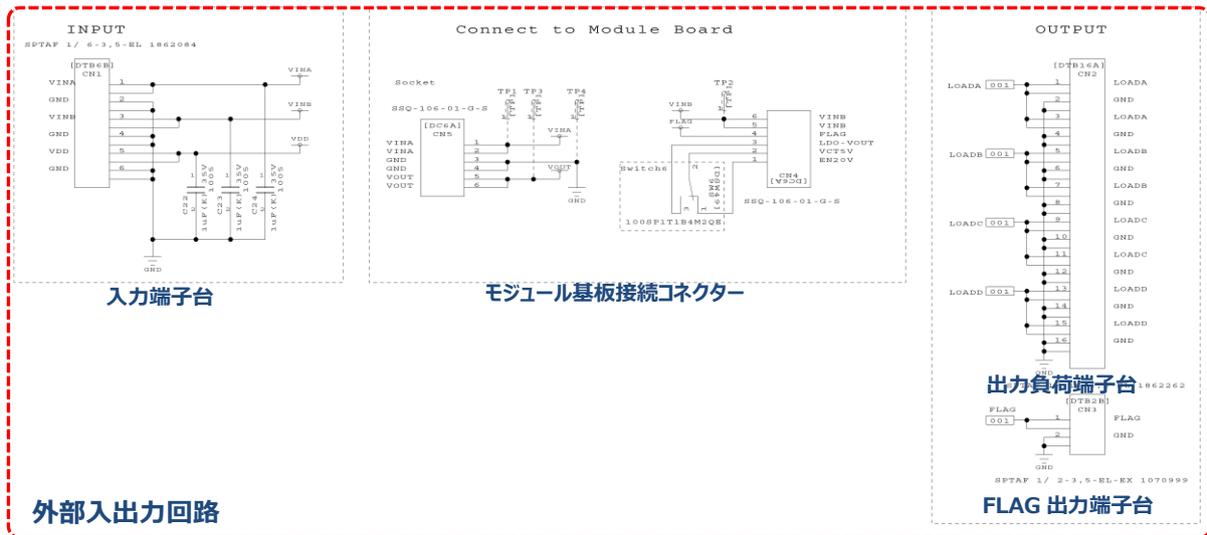


図 3.10 ベース基板回路 (3)

ベース基板は以下の回路で構成されます。

(1) ベース基板駆動用電源回路

ベース基板上の各回路を動作させるために必要な電源を生成します。入力端子台 (CN1) に供給される駆動電源 VDD (5~12 V) は LDO [TAR5SB48](#) により内部電源 VP_4R8 (約 4.8 V) を生成します。

(2) FLAG 信号点灯回路

モジュール基板から出力される FLAG 出力信号が H レベル (約 3.3 V) の時に抵抗内蔵型トランジスタ (BRT) [RN1102MFV](#) により LED が点灯駆動されます。

(3) 出力負荷回路 (A~D)

パワー-MOSFET [TPHR8504PL1](#) と MOSFET ゲートドライバー IC [TCK402G](#) によりハイサイドスイッチを構成しています。TCK402G の供給電源にはモジュール基板の電源出力 VOUT を使用します。

(4) プッシュスイッチ回路 (A~D)

4 系統のプッシュスイッチから入力されたスイッチ入力はそれぞれ抵抗、コンデンサーならびにシュミットリガー入力バッファ [TC7PZ17FU](#) によりチャタリング除去されパルス生成回路のトリガー信号が生成されます。パルス生成回路で生成されたパルス信号が H レベルの間、抵抗内蔵型トランジスタ [RN2102MFV](#) によりキースイッチ内 LED が点灯駆動されます。

(5) パルス生成回路

プッシュスイッチ回路から入力された 4 系統のプッシュスイッチトリガー信号により単安定マルチバイブレーター [74HC123D](#) が各系統ごとに約 1 秒間のワンショットパルスを生成されます。

(6) 外部入出力回路

パワーマルチプレクサーとしてモジュール基板を評価できるように VINA 入力、VINB 入力、VDD 入力の入力端子台 (CN1)、4 系統の負荷 (LOAD-A、LOAD-B、LOAD-C、LOAD-D) を出力する出力負荷端子台 (CN2)、FLAG 出力端子台 (CN3) の外部端子台とマルチプレクサー接続コネクタ (CN4、CN5) が接続されます。

3.2.2. 出力負荷通電方式

ベース基板には、スイッチを押した後に約 1 秒間負荷に電流出力するパルス通電スイッチ 4 個と、DC 通電/パルス通電切り替えスイッチ 1 個を実装しています。

ベース基板の出力負荷は 4 系統 (LOAD-A、LOAD-B、LOAD-C、LOAD-D) あり、それぞれに対応するパルス通電スイッチを押すと、単安定マルチバイブレーター 74HC123D にて以下の時間幅のワンショットパルスが生成され、このパルスが H レベルの間、出力負荷回路のハイサイドスイッチがオンとなり出力負荷に電流が流れます。

$$t_{\text{wout}} = 1 \times C_x \times R_x = 1 \times 4.7 \mu\text{F} \times 220 \text{ k}\Omega \approx 1.03 \text{ (秒)}$$

なお LOAD-D 出力に関しては DC 通電/パルス通電スイッチを DC 通電側に切り替えると、パルス通電よりも DC 通電が優先され、電流を連続出力します。そのため DC 通電の際は、負荷の発熱や火傷に注意して下さい。

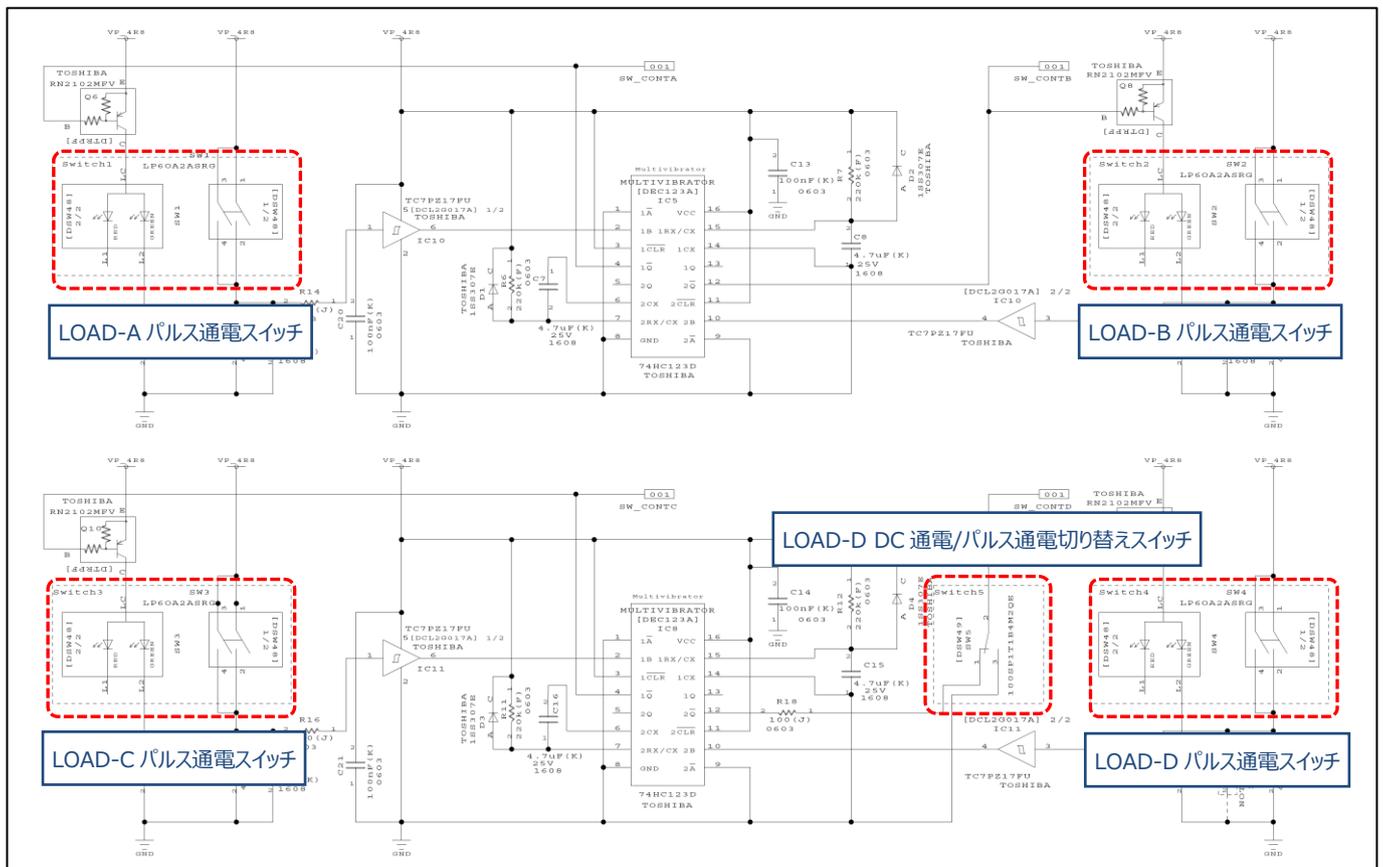


図 3.11 ベース基板回路上的出力負荷通電に関するスイッチ

4. PCB 設計

4.1. 部品配置例

図 4.1、図 4.2、図 4.3 に部品配置例を示します。

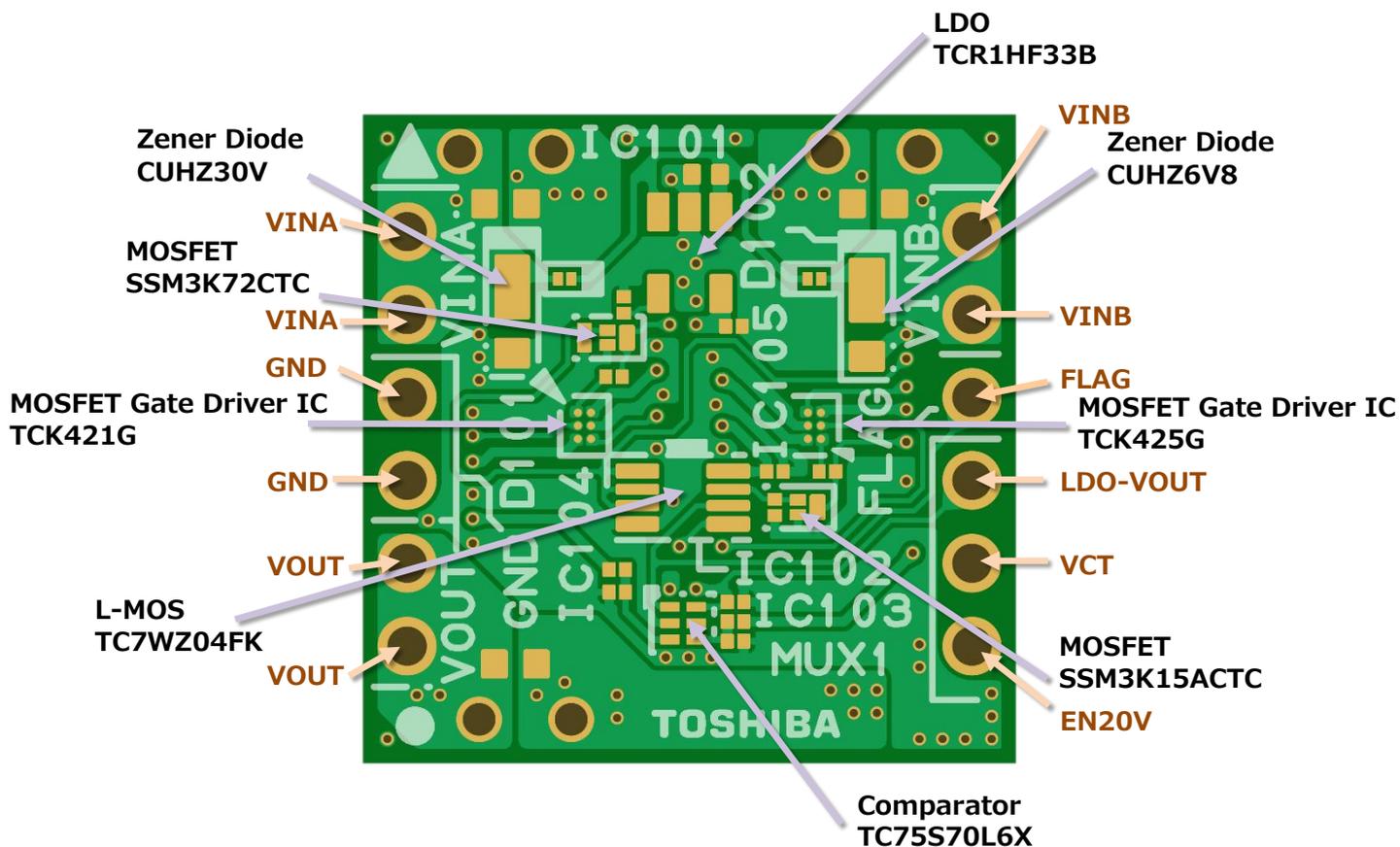


図 4.1 主要部品配置 (モジュール基板 MUX1、Front 側)

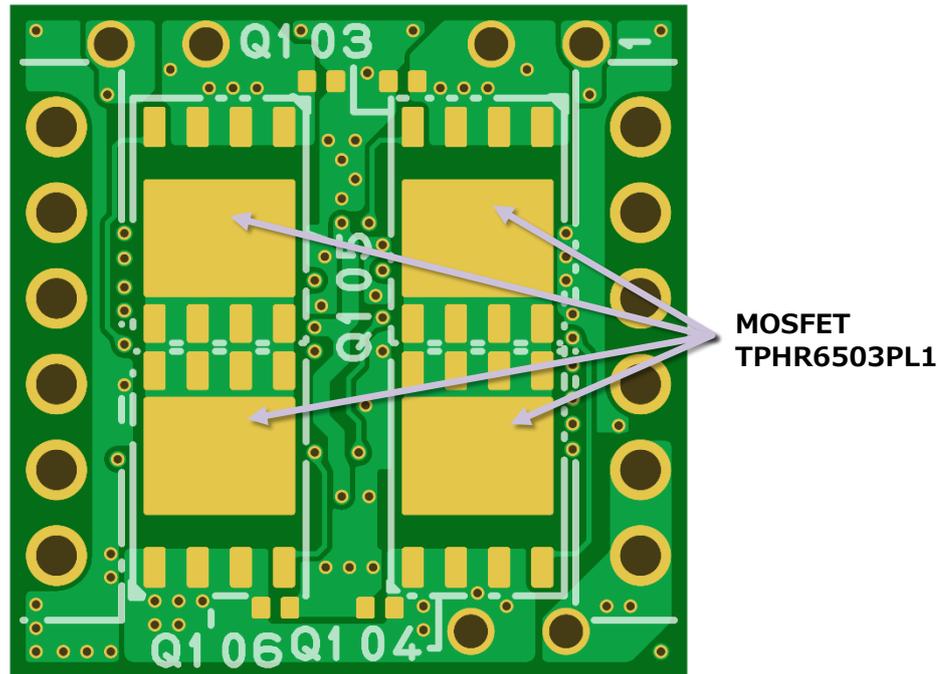


図 4.2 主要部品配置 (モジュール基板 MUX1、Back 側)

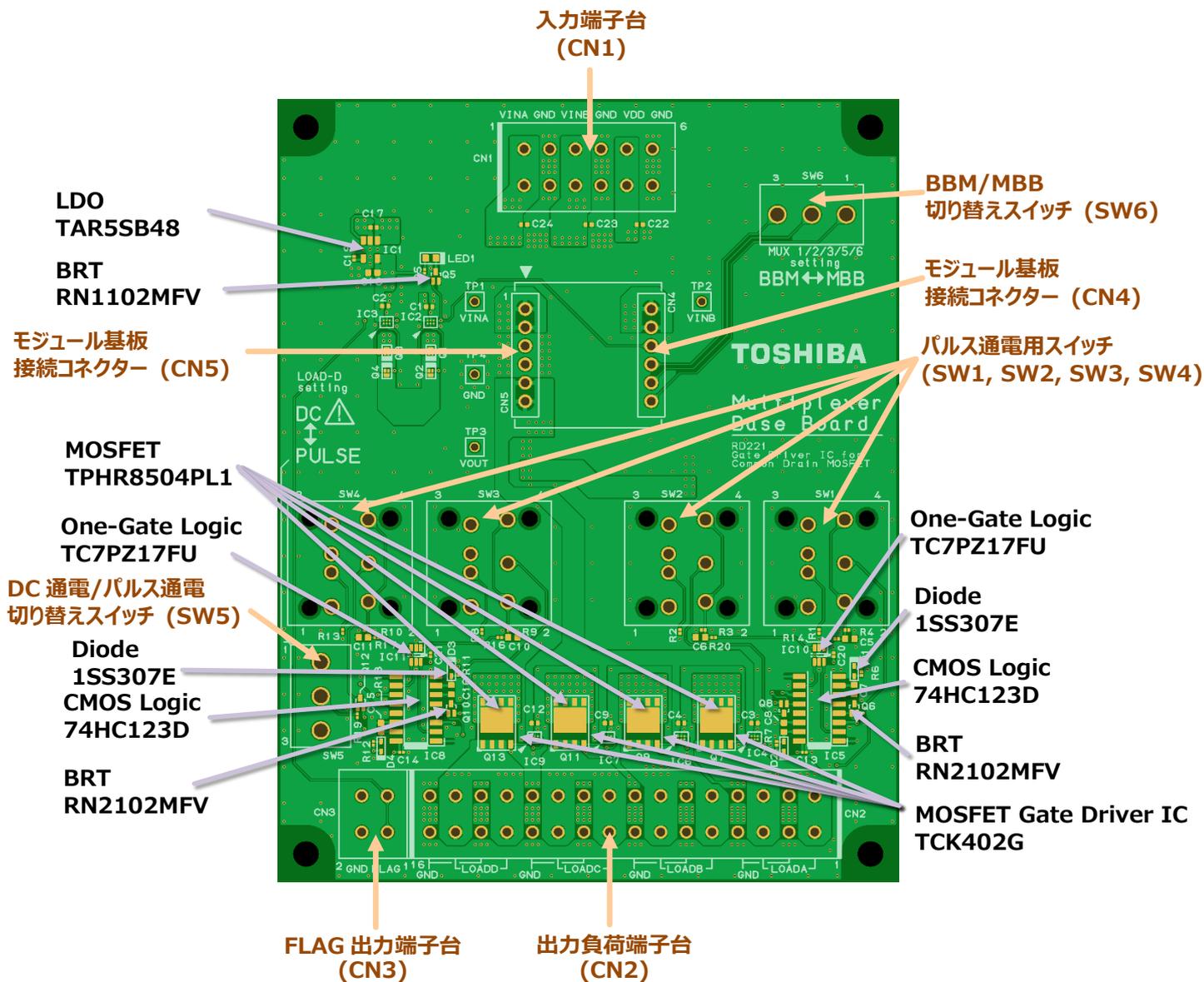


図 4.3 主要部品配置 (ベース基板)

4.2. 設計上の注意点

パターン設計においては以下設計を考慮してください。

- 電流を考慮したパターン設計

ベース基板、及びモジュール基板は大電流が流れる回路があるため、パターン設計の際には最大電流にマージンを加えた電流を流した際に、温度上昇、あるいはパターンによる電圧ドロップのいずれによる問題も発生させないよう十分なパターン幅を確保する必要があります。

- グランド周辺パターン設計

電流が流れる際の電圧ドロップを抑えるため、最短距離またベタグランドを設けるなど GND 配線を考慮する必要があります。

5. 製品概要

本回路で使用した製品を紹介します。

5.1. MOSFET ゲートドライバーIC

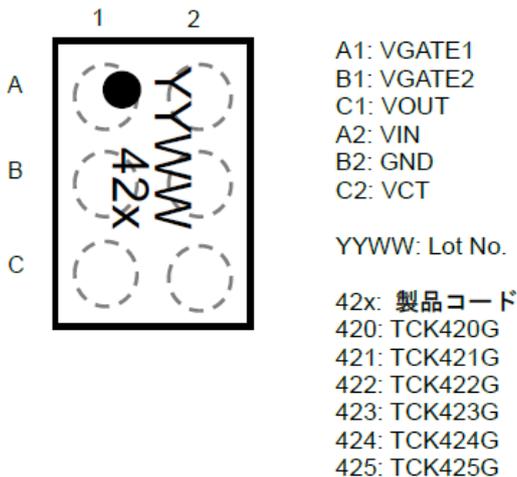
TCK42xG

本デザインではモジュール基板VINA、VINBのロードスイッチ用途MOSFETの駆動用途として使用しています。詳細は[こちらをクリック](#)してください。

特長

- ドレインコモン接続のN-channel MOSFETを駆動できます
- シングル ハイサイドN-channel MOSFETを駆動できます
- 高い最大入力電圧: $V_{IN\ max} = 40\ V$
- 幅広い入力動作電圧範囲: $V_{IN} = 2.7 \sim 28\ V$
- ゲート-ソース間電圧保護回路内蔵です
- 入力過電圧保護 (OVLO) 回路内蔵です : $V_{IN_OVLO} = 6.31\ V, 10.83\ V, 14.29\ V, 23.26\ V, 27.73\ V$ (標準)
- 低電圧誤動作防止 (UVLO) 回路内蔵です : $V_{IN_UVLO} = 2.0\ V$ (標準)
- チャージポンプ回路内蔵です: ゲート-ソース昇圧電圧 $V_{GS} = 5.6\ V, 10\ V$ (標準)
- 低スタンバイ電流です : $I_{Q(OFF)} = 0.9\ \mu A$ (最大) @ $V_{IN} = 12\ V$ (TCK424G, TCK425Gを除く)

外観と端子配置



品名、入力過電圧保護検出電圧、ゲート-ソース間電圧一覧

品名	入力過電圧保護検出電圧 標準 (V)	ゲート-ソース間電圧 (コントロールON時) 標準 (V)
TCK420G	27.73	10
TCK421G	23.26	10
TCK422G	14.29	10
TCK423G	14.29	5.6
TCK424G	10.83	5.6
TCK425G	6.31	5.6

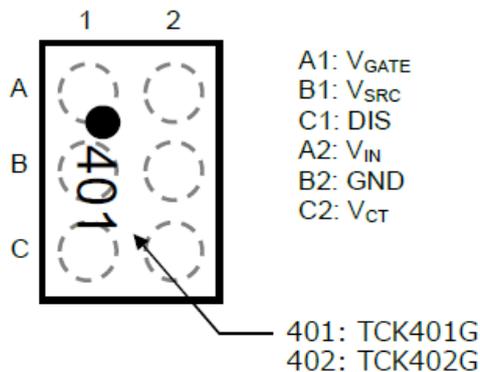
TCK402G

本デザインではベース基板のロードスイッチ用途MOSFETの駆動用途として使用しています。詳細は[こちらをクリック](#)してください。

特長

- 高い最大入力電圧: $V_{IN\ max} = 40\ V$
- 幅広い入力電圧範囲: $V_{IN} = 2.7 \sim 28\ V$
- オートディスチャージ機能内蔵です
- チャージポンプ回路内蔵です
- 突入電流抑制回路内蔵です
- 過電圧保護回路内蔵です ($28\ V$ 以上)
- 低電圧誤動作防止回路内蔵です ($2.7\ V$ 以下)

外観と端子配置



5.2. MOSFET

本デザインでは以下のMOSFETを使用しています。詳細は品番をクリックしてください。

使用箇所		品番	Package	V_{DSS}	V_{GSS}	$R_{DS(ON)\ Max}$
モジュール 基板	出力用	TPHR6503PL1	SOP Advance (N)	30 V	+/-20 V	0.65 m Ω @10 V
	出力用	TPN1R603PL	TSON Advance	30 V	+/-20 V	1.6 m Ω @10 V
	出力用	SSM6K513NU	UDFN6B	30 V	+/-20 V	8.9 m Ω @10 V
	出力用	TPHR8504PL1	SOP Advance (N)	40 V	+/-20 V	0.85 m Ω @10 V
	制御用	SSM3K72CTC	CST3C	30 V	+/-20 V	4.7 Ω @4.5 V
	制御用	SSM3K15ACTC	CST3C	30 V	+/-20 V	6.0 Ω @2.5 V
ベース基板	出力用	TPHR8504PL1	SOP Advance (N)	40 V	+/-20 V	0.85 m Ω @10 V

5.3. eFuse IC

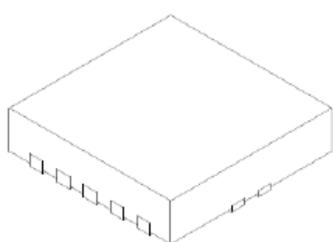
TCKE812NA

本デザインではモジュール基板VINAのロードスイッチとして使用しています。詳細は[こちらをクリック](#)してください。

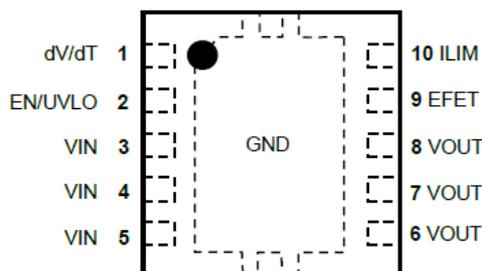
特長

- 高耐圧入力電圧: VIN (最大) = 18.0 V
- 高出力電流: IOUT (DC) = 5.0 A
- 低オン抵抗 : RON = 28 mΩ (標準)
- 調整可能な過電流保護機能内蔵です : 5.0 A (最大)
- 固定過電圧クランプ回路内蔵です
 - 5V電源ライン用 TCKE805 : VOVC = 6.04 V (標準)
 - 12V電源ライン用 TCKE812 : VOVC = 15.1 V (標準)
 - TCKE800 : 過電圧クランプ機能無
- 突入電流抑制のための外付け容量によるスルーレート調整回路内蔵です
- 外付け抵抗により調整可能な低電圧誤動作防止回路内蔵です
- 内蔵の MOSFET ドライバーにより OFF 時逆流防止機能をサポート
- 過熱保護回路内蔵です
- オートディスチャージ機能内蔵
- 小型パッケージです: WSON10B (3.0 mm x 3.0 mm, t: 0.7 mm (標準))
- IEC62368-1 認証済み

外観と端子配置



WSON10B



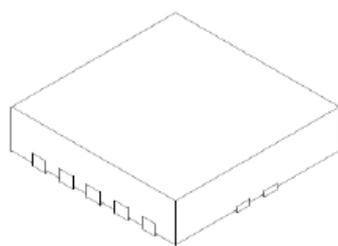
TCKE712BNL

本デザインではモジュール基板VINBのロードスイッチとして使用しています。詳細は[こちらをクリック](#)してください。

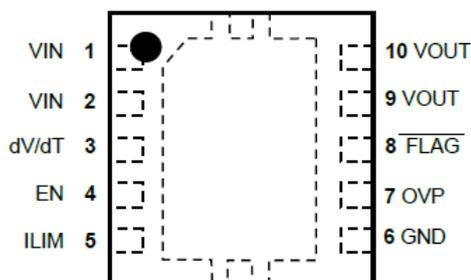
特長

- 高耐圧入力電圧: VIN (最大) = 13.2 V
- 低オン抵抗 : RON = 53 mΩ (標準)
- 調整可能な過電流保護機能内蔵です
- 調整可能な過電圧保護機能内蔵です
- 突入電流抑制のための外付け容量によるスルーレート調整回路内蔵です
- FLAG 信号出力機能内蔵です
- 逆電流防止機能 (スイッチ OFF) 内蔵です
- 過熱保護回路内蔵です
- 小型パッケージです: WSON10 (3.0 mm x 3.0 mm, t: 0.7 mm (標準))

外観と端子配置



WSON10



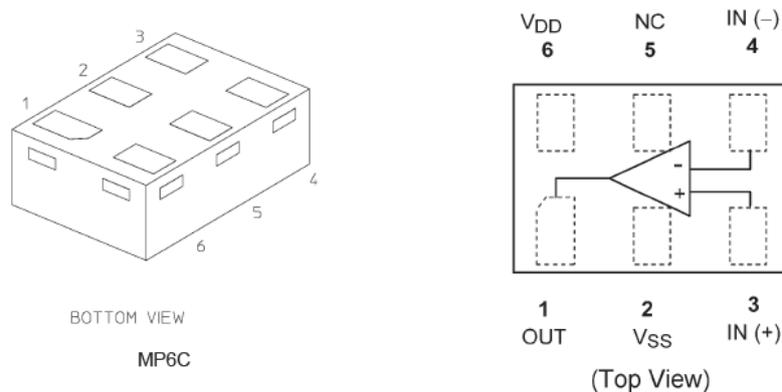
5.4. コンパレータ-IC (TC75S70L6X)

本デザインではモジュール基板の制御用途で使用しています。詳細は[こちらをクリック](#)してください。

特長

- シングルタイプ, 入出力フルレンジコンパレータ
- 低電源電圧動作が可能: $V_{DD} = 1.3\text{ V} \sim 5.5\text{ V}$
- 低消費電流: $I_{DD} = 18\text{ }\mu\text{A}$ (標準) (@ $V_{DD} = 1.5\text{ V}$)
- 超小型パッケージ MP6C (1.0 mm × 1.45 mm, t = 0.55 mmMAX) です
- 入力バイアス電流が小さい: 1 pA (標準)
- 出力回路はプッシュプル出力です
- 単一電源動作が可能です。

外観と端子配置



5.5. LDO レギュレーター

本デザインではモジュール基板、ベース基板の制御用途で使用しています。詳細は品番をクリックしてください。

使用箇所	品番	Package	V_{IN} Max	V_{OUT}	I_{OUT} Max
モジュール基板	TCR1HF33B	SMV	40 V	3.3 V	150 mA
	TCR1HF50B	SMV	40 V	5.0 V	150 mA
ベース基板	TAR5SB48	SMV	15 V	4.8 V	200 mA

*開発中

5.6. L-MOS、標準 CMOS ロジック IC

本デザインではモジュール基板、ベース基板の制御用途で使用しています。詳細は品番をクリックしてください。

使用箇所	品番	Package	Function	V_{CC}
モジュール基板	TC7WZ04FK	SM8	Triple Inverter	1.65~5.5 V
	TC7PZ14FU	US6	Dual Schmitt Inverter	1.65~5.5 V
ベース基板	TC7PZ17FU	US6	Dual Schmitt Buffer	1.65~5.5 V
	74HC123D	SOIC16	Dual Monostable Multivibrator	2.0~6.0 V

5.7. ツェナーダイオード

本デザインではモジュール基板の入力電圧の過電圧保護用途に使用しています。詳細は品番をクリックしてください。

品番	Package	V _Z (V) typ	VESD
CUHZ6V8	US2H	6.8 V @I _Z = 10 mA	±30 kV
CUHZ12V	US2H	12 V @I _Z = 10 mA	±30 kV
CUHZ16V	US2H	16 V @I _Z = 10 mA	±30 kV
CUHZ30V	US2H	30 V @I _Z = 10 mA	±30 kV

5.8. ダイオード

本デザインではモジュール基板、ベース基板の制御用途で使用しています。詳細は品番をクリックしてください。

使用箇所	品番	Package	V _R	I _O	V _F Max	I _R Max
モジュール基板	DSF01S30SL	SL2	30 V	100 mA	0.3V @I _F =10 mA	50 μA @V _R = 30 V
ベース基板	1SS307E	ESC	80 V	100 mA	1.3V @I _F =100 mA	10 nA @V _R = 80 V

5.9. 複合抵抗内蔵型トランジスター

本デザインではベース基板の制御用途で使用しています。詳細は品番をクリックしてください。

品番	Package	極性	V _{CBO}	I _C	R1/R2
RN1114MFV	VESM	NPN	50 V	100 mA	1 kΩ/10 kΩ
RN2102MFV	VESM	PNP	-50 V	-100 mA	10 kΩ/10 kΩ

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第4条 準拠法

本規約の準拠法は日本法とします。