

32 ビット RISC マイクロコントローラー

**TXZ+ ファミリー**  
**TMPM3H グループ(2)**

リファレンスマニュアル  
入出力ポート  
(PORT-M3H(2))

Revision 1.1

---

2025-02

東芝デバイス&ストレージ株式会社

## 目次

序章	5
関連するドキュメント	5
表記規約	6
用語・略語	8
1. 概要	9
2. 動作説明	10
2.1. クロック供給	10
3. 信号接続一覧	11
4. レジスター説明	25
4.1. レジスター一覧	26
4.2. ポート機能とレジスター設定	29
4.2.1. 機能端子を使用する際の設定について	29
4.2.2. PORT A	30
4.2.3. PORT B	31
4.2.4. PORT C	32
4.2.5. PORT D	33
4.2.6. PORT E	34
4.2.7. PORT F	35
4.2.8. PORT G	36
4.2.9. PORT H	37
4.2.10. PORT J	38
4.2.11. PORT K	39
4.2.12. PORT L	41
4.2.13. PORT M	42
4.2.14. PORT N	43
4.2.15. PORT P	44
4.2.16. PORT R	45
4.2.17. PORT T	46
4.2.18. PORT U	47
4.2.19. PORT V	48
5. ポート回路図	49
5.1. タイプ FTU1	50
5.2. タイプ FTU2	51
5.3. タイプ FTU3	52
5.4. タイプ FTU4	53
5.5. タイプ FTU5	54
5.6. タイプ FTU6	55
5.7. タイプ FTU10	56
5.8. タイプ FTU11	57

---

5.9. タイプ FTU12.....	58
5.10. タイプ FTU13.....	59
6. 使用上のご注意およびお願い事項.....	60
6.1. リセット期間中の端子状態について .....	60
6.2. 未使用端子の処理について .....	60
6.3. デバッグインターフェース端子を汎用ポートとして使用する際の注意 .....	60
7. 改訂履歴.....	61
製品取り扱い上のお願い .....	62

## 図目次

図 5.1	ポートタイプ FTU1 .....	50
図 5.2	ポートタイプ FTU2 .....	51
図 5.3	ポートタイプ FTU3 .....	52
図 5.4	ポートタイプ FTU4 .....	53
図 5.5	ポートタイプ FTU5 .....	54
図 5.6	ポートタイプ FTU6 .....	55
図 5.7	ポートタイプ FTU10 .....	56
図 5.8	ポートタイプ FTU11 .....	57
図 5.9	ポートタイプ FTU12 .....	58
図 5.10	ポートタイプ FTU13 .....	59

## 表目次

表 3.1	信号接続一覧: UART ch0,1.....	11
表 3.2	信号接続一覧: UART ch2,3.....	12
表 3.3	信号接続一覧: UART ch4,5,6,7 .....	13
表 3.4	信号接続一覧: I2C/EI2C/TSPI ch0,1.....	14
表 3.5	信号接続一覧: TSPI ch2,3,4/T32A ch0.....	15
表 3.6	信号接続一覧: T32A ch1,2.....	16
表 3.7	信号接続一覧: T32A ch3,4,5.....	17
表 3.8	信号接続一覧: T32A ch6,7.....	18
表 3.9	信号接続一覧: ADC/DAC .....	19
表 3.10	信号接続一覧: INT .....	20
表 3.11	信号接続一覧: A-PMD/A-ENC32/TRGSEL/REM/RTC.....	21
表 3.12	信号接続一覧: DLCD .....	22
表 3.13	信号接続一覧: DLCD /JTAG/SW/TRACE/制御端子 .....	23
表 3.14	信号接続一覧: IO .....	24
表 4.1	ポートベースアドレス.....	26
表 4.2	レジスター一覧(1/4) .....	27
表 4.3	レジスター一覧(2/4) .....	27
表 4.4	レジスター一覧(3/4) .....	28
表 4.5	レジスター一覧(4/4) .....	28
表 4.6	ポート A レジスター設定.....	30
表 4.7	ポート B レジスター設定.....	31
表 4.8	ポート C レジスター設定.....	32
表 4.9	ポート D レジスター設定.....	33
表 4.10	ポート E レジスター設定.....	34
表 4.11	ポート F レジスター設定.....	35
表 4.12	ポート G レジスター設定.....	36
表 4.13	ポート H レジスター設定.....	37
表 4.14	ポート J レジスター設定.....	38
表 4.15	ポート K レジスター設定.....	39
表 4.16	ポート L レジスター設定.....	41
表 4.17	ポート M レジスター設定.....	42
表 4.18	ポート N レジスター設定.....	43
表 4.19	ポート P レジスター設定.....	44
表 4.20	ポート R レジスター設定.....	45
表 4.21	ポート T レジスター設定.....	46
表 4.22	ポート U レジスター設定.....	47
表 4.23	ポート V レジスター設定.....	48
表 7.1	改訂履歴.....	61

## 序章

### 関連するドキュメント

文書名
製品個別情報
クロック制御と動作モード
例外
フラッシュメモリー
8ビットデジタルアナログコンバーター
I <sup>2</sup> C インターフェース
I <sup>2</sup> C インターフェース バージョン A
シリアルペリフェラルインターフェース
12ビットアナログデジタルコンバーター
32ビットタイマーイベントカウンター
非同期シリアル通信回路
リアルタイムクロック
リモコン受信回路
アドバンストプログラマブルモーター制御回路
アドバンストエンコーダー入力回路(32bit)
デバッグインターフェース
LCD表示制御回路

## 表記規約

- 数値表記は以下の規則に従います。
  - 16 進数表記: 0xABC
  - 10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
  - 2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「\_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は[m: n]とまとめて表記する場合があります。  
例: S[3:0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[ ]で囲まれたものはレジスターを定義しています。  
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。  
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。  
ユニットの場合、「x」は A、B、C、...を表します。  
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]  
チャンネルの場合、「x」は 0、1、2、..を表します。  
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m: n]と表記します。  
例: [3:0]はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。  
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
  - バイト: 8 ビット
  - ハーフワード: 16 ビット
  - ワード: 32 ビット
  - ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
  - R: リードオンリー
  - W: ライトオンリー
  - R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。  
また、読み出した値を使用しないでください。
- Default 値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。  
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。  
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

## 用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

JTAG	Joint Test Action Group
SW	Serial Wire



## 1. 概要

ポート関連のレジスターとその設定について説明します。以下に機能の一覧を示します。

機能分類	機能	説明
ポート	-	内蔵プログラマブルプルアップ/プルダウンの選択、オープンドレイン出力選択が可能
周辺機能端子	クロック出力	SCOUT 端子
	外部割り込み	ノイズフィルター(フィルター幅 Typ. 30ns)付き割り込み入力端子
	32ビットタイマーイベントカウンタ	外部トリガー入力端子、タイマー出力端子
	リアルタイムクロック	1Hz クロック出力端子
	シリアルペリフェラルインターフェース	スLEEP動作用チップセレクト入力 1 端子、チップセレクト 2 端子、送信シリアルデータ端子、受信シリアルデータ端子、シリアルクロック入力/出力端子
	非同期シリアル通信回路	データ入力端子、データ出力 2 端子、送信要求出力端子、受信可能入力端子
	I <sup>2</sup> C インターフェース	SCL 端子、SDA 端子
	EI <sup>2</sup> C インターフェース	SCL 端子、SDA 端子
	リモコン受信回路	リモコンデータ入力端子
	アナログデジタルコンバーター	アナログ入力端子
	デジタルアナログコンバーター	DAC 出力端子
	アドバンストプログラマブルモーター制御回路	X/Y/Z 相出力端子、U/V/W 相出力端子、EMG 検出入力端子、OVV 検出入力端子
	アドバンストエンコーダー入力回路 (32bit)	エンコーダー入力端子
	トリガー入力	外部トリガー入力端子
LCD 表示制御	セグメント端子、コモン端子	
デバッグ端子	JTAG	JTAG テストモード選択入力端子、JTAG シリアルクロック入力端子、JTAG シリアルデータ出力端子、JTAG シリアルデータ入力端子、JTAG テストリセット入力端子
	SW	シリアルワイヤデータ入出力端子、シリアルワイヤクロック入力端子、シリアルワイヤビューワ出力端子
	トレース	トレースクロック出力端子、トレースデータ出力 4 端子
制御端子	高速発振	高速発振子接続端子、外部クロック入力
	低速発振	低速発振子接続端子
	BOOT モード制御	BOOT モード制御用端子

## 2. 動作説明

### 2.1. クロック供給

ポートを使用する場合は、fsys 供給停止レジスタA(*[CGFSYSENA]*、*[CGFSYSMENA]*)、fsys 供給停止レジスタB(*[CGFSYSENB]*、*[CGFSYSMENB]*)、fsys 供給停止レジスタC(*[CGFSYSMENC]*)、fc 供給停止レジスタ(*[CGFCEN]*)で該当するクロックイネーブルビットを"1"(クロック供給)に設定してください。

該当レジスタ、ビット位置は製品によって異なります。そのため、製品によってレジスタが存在しない場合があります。詳細はリファレンスマニュアル「クロック制御と動作モード」を参照してください。

## 3. 信号接続一覧

各リファレンスマニュアルのブロック図(信号一覧表)に記載された信号名をポート順に変換した表です。周辺機能のレジスター設定はポート順に説明していますので、ポート名の逆引きにご使用ください。

数値は端子番号を表します。

表 3.1 信号接続一覧: UART ch0,1

参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT0TXDA	PA1	27	23	26	17	19	16	14
		PA2	26	22	25	16	18	15	13
		PM1	35	31	34	24	26	19	—
		PM2	34	30	33	23	25	18	—
	UT0TXDB	PA0	28	24	27	18	20	17	15
		PM0	36	32	35	25	27	20	16
	UT0RXD	PA2	26	22	25	16	18	15	13
		PA1	27	23	26	17	19	16	14
		PM2	34	30	33	23	25	18	—
		PM1	35	31	34	24	26	19	—
	UT0CTS_N	PM3	33	29	32	22	24	—	—
		PM4	32	28	31	21	23	—	—
UT0RTS_N	PM4	32	28	31	21	23	—	—	
	PM3	33	29	32	22	24	—	—	
非同期シリアル通信回路	UT1TXDA	PJ1	105	92	95	72	74	57	45
		PJ2	106	93	96	73	75	58	46
		PK1	111	98	101	78	80	63	51
		PK2	112	99	102	79	81	64	52
	UT1TXDB	PJ0	104	91	94	71	73	56	44
		PK0	110	97	100	77	79	62	50
	UT1RXD	PJ2	106	93	96	73	75	58	46
		PJ1	105	92	95	72	74	57	45
		PK2	112	99	102	79	81	64	52
		PK1	111	98	101	78	80	63	51
	UT1CTS_N	PJ3	107	94	97	74	76	59	47
		PJ4	108	95	98	75	77	60	48
		PK3	113	100	103	80	82	65	53
		PK4	114	101	104	81	83	66	54
	UT1RTS_N	PJ4	108	95	98	75	77	60	48
		PJ3	107	94	97	74	76	59	47
		PK4	114	101	104	81	83	66	54
		PK3	113	100	103	80	82	65	53

表 3.2 信号接続一覧: UART ch2,3

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT2TXDA	PB2	39	35	38	28	30	23	19
		PB3	40	36	39	29	31	24	20
		PL0	47	41	44	34	36	26	21
		PL1	48	42	45	35	37	27	22
	UT2RXD	PB3	40	36	39	29	31	24	20
		PB2	39	35	38	28	30	23	19
		PL1	48	42	45	35	37	27	22
		PL0	47	41	44	34	36	26	21
	UT2CTS_N	PB4	41	37	40	30	32	25	—
		PB5	42	38	41	31	33	—	—
		PL2	49	43	46	36	38	28	23
		PL3	50	44	47	37	39	29	24
	UT2RTS_N	PB5	42	38	41	31	33	—	—
		PB4	41	37	40	30	32	25	—
		PL3	50	44	47	37	39	29	24
		PL2	49	43	46	36	38	28	23
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT3TXDA	PA7	21	17	20	11	13	10	10
		PA6	22	18	21	12	14	11	11
		PG3	16	12	15	—	—	—	—
		PG2	15	11	14	—	—	—	—
	UT3TXDB	PG4	17	13	16	—	—	—	—
	UT3RXD	PA6	22	18	21	12	14	11	11
		PA7	21	17	20	11	13	10	10
		PG2	15	11	14	—	—	—	—
PG3		16	12	15	—	—	—	—	

表 3.3 信号接続一覧: UART ch4,5,6,7

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT4TXDA	PC3	86	73	76	57	59	47	38
		PC4	87	74	77	58	60	48	39
		PV6	81	—	—	—	—	—	—
		PV7	82	—	—	—	—	—	—
	UT4TXDB	PC2	85	72	75	56	58	46	—
		PV5	80	—	—	—	—	—	—
	UT4RXD	PC4	87	74	77	58	60	48	39
		PC3	86	73	76	57	59	47	38
		PV7	82	—	—	—	—	—	—
		PV6	81	—	—	—	—	—	—
	UT4CTS_N	PC5	88	75	78	59	61	49	—
		PC6	89	76	79	60	62	50	—
UT4RTS_N	PC6	89	76	79	60	62	50	—	
	PC5	88	75	78	59	61	49	—	
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT5TXDA	PN3	100	87	90	67	69	52	41
		PN2	101	88	91	68	70	53	42
	UT5TXDB	PN4	99	86	89	66	68	51	40
	UT5RXD	PN2	101	88	91	68	70	53	42
		PN3	100	87	90	67	69	52	41
	UT5CTS_N	PN1	102	89	92	69	71	54	43
		PN0	103	90	93	70	72	55	—
	UT5RTS_N	PN0	103	90	93	70	72	55	—
PN1		102	89	92	69	71	54	43	
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT6TXDA	PK6	116	103	106	83	85	68	56
		PK5	115	102	105	82	84	67	55
	UT6TXDB	PK7	117	104	107	84	86	69	—
	UT6RXD	PK5	115	102	105	82	84	67	55
		PK6	116	103	106	83	85	68	56
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
非同期シリアル通信回路	UT7TXDA	PR1	91	78	81	62	64	—	—
		PR0	90	77	80	61	63	—	—
	UT7TXDB	PR2	92	79	82	63	65	—	—
	UT7RXD	PR0	90	77	80	61	63	—	—
		PR1	91	78	81	62	64	—	—

表 3.4 信号接続一覧: I2C/EI2C/TSPI ch0,1

参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
I <sup>2</sup> C インターフェース	I2C0SCL	PC0	83	70	73	54	56	44	36
	I2C0SDA	PC1	84	71	74	55	57	45	37
	I2C1SCL	PA4	24	20	23	14	16	13	—
	I2C1SDA	PA5	23	19	22	13	15	12	—
	I2C2SCL	PL0	47	41	44	34	36	26	21
	I2C2SDA	PL1	48	42	45	35	37	27	22
	I2C3SCL	PT1	61	51	54	—	—	—	—
	I2C3SDA	PT0	62	52	55	—	—	—	—
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
I <sup>2</sup> C インターフェース バージョン A	EI2C0SCL	PC0	83	70	73	54	56	44	36
	EI2C0SDA	PC1	84	71	74	55	57	45	37
	EI2C1SCL	PA4	24	20	23	14	16	13	—
	EI2C1SDA	PA5	23	19	22	13	15	12	—
	EI2C2SCL	PL0	47	41	44	34	36	26	21
	EI2C2SDA	PL1	48	42	45	35	37	27	22
	EI2C3SCL	PT1	61	51	54	—	—	—	—
	EI2C3SDA	PT0	62	52	55	—	—	—	—
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
シリアルペリフェラル インターフェース	TSPI0SCK	PM0	36	32	35	25	27	20	16
		PA0	28	24	27	18	20	17	15
	TSPI0TXD	PM1	35	31	34	24	26	19	—
		PA1	27	23	26	17	19	16	14
	TSPI0RXD	PM2	34	30	33	23	25	18	—
		PA2	26	22	25	16	18	15	13
	TSPI0CS0	PM3	33	29	32	22	24	—	—
		PA3	25	21	24	15	17	14	12
	TSPI0CS1	PM4	32	28	31	21	23	—	—
		PA4	24	20	23	14	16	13	—
	TSPI0CSIN	PM3	33	29	32	22	24	—	—
		PA3	25	21	24	15	17	14	12
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
シリアルペリフェラル インターフェース	TSPI1SCK	PB2	39	35	38	28	30	23	—
	TSPI1TXD	PB3	40	36	39	29	31	24	—
	TSPI1RXD	PB4	41	37	40	30	32	25	—
	TSPI1CS0	PB5	42	38	41	31	33	—	—
	TSPI1CS1	PB6	43	39	42	32	34	—	—
	TSPI1CSIN	PB5	42	38	41	31	33	—	—

表 3.5 信号接続一覧: TSPI ch2,3,4/T32A ch0

参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
シリアルペリフェラルインターフェース	TSPI2SCK	PP0	63	53	56	41	43	31	—
		PT2	60	50	53	—	—	—	—
	TSPI2TXD	PP1	64	54	57	42	44	32	—
		PT3	59	49	52	—	—	—	—
	TSPI2RXD	PP2	65	55	58	43	45	33	—
		PT4	58	—	—	—	—	—	—
	TSPI2CS0	PT1	61	51	54	—	—	—	—
	TSPI2CS1	PT0	62	52	55	—	—	—	—
TSPI2CSIN	PT1	61	51	54	—	—	—	—	
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
シリアルペリフェラルインターフェース	TSPI3SCK	PP5	120	107	110	87	89	72	—
	TSPI3TXD	PP4	119	106	109	86	88	71	—
	TSPI3RXD	PP3	118	105	108	85	87	70	—
	TSPI3CS0	PP6	121	108	111	88	90	73	—
	TSPI3CS1	PP7	122	109	112	89	91	—	—
	TSPI3CSIN	PP6	121	108	111	88	90	73	—
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
シリアルペリフェラルインターフェース	TSPI4SCK	PH4	76	66	69	—	—	—	—
	TSPI4TXD	PH5	77	67	70	—	—	—	—
	TSPI4RXD	PH6	78	68	71	—	—	—	—
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32ビットタイマーイベントカウンター	T32A00OUTA	PA0	28	24	27	18	20	17	15
		PM0	36	32	35	25	27	20	16
	T32A00OUTB	PA3	25	21	24	15	17	14	12
		PM3	33	29	32	22	24	—	—
	T32A00OUTC	PA0	28	24	27	18	20	17	15
		PM0	36	32	35	25	27	20	16
	T32A00INA0	PA1	27	23	26	17	19	16	14
		PM1	35	31	34	24	26	19	—
	T32A00INA1	PA2	26	22	25	16	18	15	13
		PM2	34	30	33	23	25	18	—
	T32A00INB0	PA4	24	20	23	14	16	13	—
		PM4	32	28	31	21	23	—	—
	T32A00INB1	PA5	23	19	22	13	15	12	—
		PM5	31	27	30	20	22	—	—
	T32A00INC0	PA1	27	23	26	17	19	16	14
		PM1	35	31	34	24	26	19	—
	T32A00INC1	PA2	26	22	25	16	18	15	13
		PM2	34	30	33	23	25	18	—

表 3.6 信号接続一覧: T32A ch1,2

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A01OUTA	PB0	37	33	36	26	28	21	17
		PP0	63	53	56	41	43	31	—
	T32A01OUTB	PB3	40	36	39	29	31	24	20
	T32A01OUTC	PB0	37	33	36	26	28	21	17
		PP0	63	53	56	41	43	31	—
	T32A01INA0	PB1	38	34	37	27	29	22	18
		PP1	64	54	57	42	44	32	—
	T32A01INA1	PB2	39	35	38	28	30	23	19
		PP2	65	55	58	43	45	33	—
	T32A01INB0	PB4	41	37	40	30	32	25	—
	T32A01INB1	PB5	42	38	41	31	33	—	—
	T32A01INC0	PB1	38	34	37	27	29	22	18
		PP1	64	54	57	42	44	32	—
	T32A01INC1	PB2	39	35	38	28	30	23	19
PP2		65	55	58	43	45	33	—	
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A02OUTA	PC0	83	70	73	54	56	44	36
		PR0	90	77	80	61	63	—	—
	T32A02OUTB	PC3	86	73	76	57	59	47	38
	T32A02OUTC	PC0	83	70	73	54	56	44	36
		PR0	90	77	80	61	63	—	—
	T32A02INA0	PC1	84	71	74	55	57	45	37
		PR1	91	78	81	62	64	—	—
	T32A02INA1	PC2	85	72	75	56	58	46	—
		PR2	92	79	82	63	65	—	—
	T32A02INB0	PC4	87	74	77	58	60	48	39
	T32A02INB1	PC5	88	75	78	59	61	49	—
	T32A02INC0	PC1	84	71	74	55	57	45	37
		PR1	91	78	81	62	64	—	—
	T32A02INC1	PC2	85	72	75	56	58	46	—
PR2		92	79	82	63	65	—	—	



表 3.7 信号接続一覧: T32A ch3,4,5

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A03OUTA	PJ0	104	91	94	71	73	56	44
	T32A03OUTB	PJ3	107	94	97	74	76	59	47
	T32A03OUTC	PJ0	104	91	94	71	73	56	44
	T32A03INA0	PJ1	105	92	95	72	74	57	45
	T32A03INA1	PJ2	106	93	96	73	75	58	46
	T32A03INB0	PJ4	108	95	98	75	77	60	48
	T32A03INB1	PJ5	109	96	99	76	78	61	49
	T32A03INC0	PJ1	105	92	95	72	74	57	45
	T32A03INC1	PJ2	106	93	96	73	75	58	46
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A04OUTA	PK2	112	99	102	79	81	64	52
	T32A04OUTB	PK5	115	102	105	82	84	67	55
	T32A04OUTC	PK2	112	99	102	79	81	64	52
	T32A04INA0	PK3	113	100	103	80	82	65	53
	T32A04INA1	PK4	114	101	104	81	83	66	54
	T32A04INB0	PK6	116	103	106	83	85	68	56
	T32A04INB1	PK7	117	104	107	84	86	69	—
	T32A04INC0	PK3	113	100	103	80	82	65	53
	T32A04INC1	PK4	114	101	104	81	83	66	54
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A05OUTA	PN0	103	90	93	70	72	55	—
	T32A05OUTB	PN3	100	87	90	67	69	52	41
	T32A05OUTC	PN0	103	90	93	70	72	55	—
	T32A05INA0	PN1	102	89	92	69	71	54	43
	T32A05INA1	PN2	101	88	91	68	70	53	42
	T32A05INB0	PN4	99	86	89	66	68	51	40
	T32A05INB1	PN5	98	85	88	65	67	—	—
	T32A05INC0	PN1	102	89	92	69	71	54	43
	T32A05INC1	PN2	101	88	91	68	70	53	42

表 3.8 信号接続一覧: T32A ch6,7

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A06OUTA	PL5	52	46	49	39	41	—	—
		PT5	57	—	—	—	—	—	—
	T32A06OUTB	PL2	49	43	46	36	38	28	23
		PT2	60	50	53	—	—	—	—
	T32A06OUTC	PL5	52	46	49	39	41	—	—
		PT5	57	—	—	—	—	—	—
	T32A06INA0	PL6	53	47	50	40	42	—	—
		PT6	56	—	—	—	—	—	—
	T32A06INA1	PL7	54	48	51	—	—	—	—
		PT7	55	—	—	—	—	—	—
	T32A06INB0	PL3	50	44	47	37	39	29	24
		PT3	59	49	52	—	—	—	—
	T32A06INB1	PL4	51	45	48	38	40	30	25
		PT4	58	—	—	—	—	—	—
	T32A06INC0	PL6	53	47	50	40	42	—	—
		PT6	56	—	—	—	—	—	—
T32A06INC1	PL7	54	48	51	—	—	—	—	
	PT7	55	—	—	—	—	—	—	
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
32 ビットタイマーイベントカウンター	T32A07OUTA	PG2	15	11	14	—	—	—	—
	T32A07OUTB	PG5	18	14	17	—	—	—	—
	T32A07OUTC	PG2	15	11	14	—	—	—	—
	T32A07INA0	PG3	16	12	15	—	—	—	—
	T32A07INA1	PG4	17	13	16	—	—	—	—
	T32A07INB0	PG6	19	15	18	—	—	—	—
	T32A07INB1	PG7	20	16	19	—	—	—	—
	T32A07INC0	PG3	16	12	15	—	—	—	—
	T32A07INC1	PG4	17	13	16	—	—	—	—

表 3.9 信号接続一覧: ADC/DAC

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
12ビットアナログデジタルコンバーター	AINA00	PD0	6	6	9	6	8	5	5
	AINA01	PD1	5	5	8	5	7	4	4
	AINA02	PD2	4	4	7	4	6	3	3
	AINA03	PD3	3	3	6	3	5	—	—
	AINA04	PE0	2	2	5	2	4	2	2
	AINA05	PE1	1	1	4	1	3	1	1
	AINA06	PE2	144	128	3	100	2	80	64
	AINA07	PE3	143	127	2	99	1	79	63
	AINA08	PE4	142	126	1	98	100	78	62
	AINA09	PE5	141	125	128	97	99	77	61
	AINA10	PE6	140	124	127	96	98	76	60
	AINA11	PF0	139	123	126	95	97	75	59
	AINA12	PF1	138	122	125	94	96	74	58
	AINA13	PF2	137	121	124	93	95	—	—
	AINA14	PF3	136	120	123	92	94	—	—
	AINA15	PF4	135	119	122	91	93	—	—
	AINA16	PF5	134	118	121	90	92	—	—
	AINA17	PF6	133	117	120	—	—	—	—
	AINA18	PF7	132	116	119	—	—	—	—
	AINA19	PD4	131	—	—	—	—	—	—
AINA20	PD5	130	—	—	—	—	—	—	
参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
8ビットデジタルアナログコンバーター	DAC0	PG0	9	9	12	9	11	8	8
	DAC1	PG1	10	10	13	10	12	9	9

表 3.10 信号接続一覧: INT

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
例外	INT00	PC0	83	70	73	54	56	44	36
	INT01	PC1	84	71	74	55	57	45	37
	INT02	PC2	85	72	75	56	58	46	—
	INT03	PB1	38	34	37	27	29	22	18
	INT04	PJ4	108	95	98	75	77	60	48
	INT05	PK1	111	98	101	78	80	63	51
	INT06	PH3	74	64	67	52	54	42	34
	INT07	PA6	22	18	21	12	14	11	11
	INT08	PL3	50	44	47	37	39	29	24
	INT09	PM2	34	30	33	23	25	18	—
	INT10	PN3	100	87	90	67	69	52	41
	INT11	PA7	21	17	20	11	13	10	10
	INT12	PL4	51	45	48	38	40	30	25
	INT13	PK7	117	104	107	84	86	69	—
	INT14	PP3	118	105	108	85	87	70	57
	INT15	PM6	30	26	29	19	21	—	—
	INT16	PB7	44	40	43	33	35	—	—
	INT17	PV2	125	112	115	—	—	—	—
	INT18	PV3	126	113	116	—	—	—	—
	INT19	PH4	76	66	69	—	—	—	—
	INT20	PH5	77	67	70	—	—	—	—
	INT21	PH6	78	68	71	—	—	—	—
	INT22	PH7	79	69	72	—	—	—	—
	INT23	PT0	62	52	55	—	—	—	—
	INT24	PT1	61	51	54	—	—	—	—
	INT25	PT2	60	50	53	—	—	—	—
	INT26	PT3	59	49	52	—	—	—	—
	INT27	PG2	15	11	14	—	—	—	—
	INT28	PG3	16	12	15	—	—	—	—
	INT29	PT7	55	—	—	—	—	—	—
	INT30	PU0	45	—	—	—	—	—	—
	INT31	PU1	46	—	—	—	—	—	—
	INT32	PF3	136	120	123	92	94	—	—
INT33	PF2	137	121	124	93	95	—	—	

表 3.11 信号接続一覧: A-PMD/A-ENC32/TRGSEL/REM/RTC

参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
アドバンストプログラマブルモーター制御回路	UO0	PJ0	104	91	94	71	73	56	44
	XO0	PJ1	105	92	95	72	74	57	45
	VO0	PJ2	106	93	96	73	75	58	46
	YO0	PJ3	107	94	97	74	76	59	47
	WO0	PJ4	108	95	98	75	77	60	48
	ZO0	PJ5	109	96	99	76	78	61	49
	EMG0	PK0	110	97	100	77	79	62	50
	OVV0	PK1	111	98	101	78	80	63	51
	PMD0DBG	PP6	121	108	111	88	90	73	—
アドバンストエンコーダー入力回路 (32bit)	ENC0A	PA0	28	24	27	18	20	17	15
	ENC0B	PA1	27	23	26	17	19	16	14
	ENC0Z	PA2	26	22	25	16	18	15	13
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
製品個別情報 (トリガーセクター)	TRGIN0	PB1	38	34	37	27	29	22	18
	TRGIN1	PA3	25	21	24	15	17	14	12
	TRGIN2	PN3	100	87	90	67	69	52	41
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
リモコン受信回路	RXIN0	PB1	38	34	37	27	29	22	18
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
リアルタイムクロック	RTCOUT	PC2	85	72	75	56	58	46	—

表 3.12 信号接続一覧: DLCD

参照リファレンスマニユアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
LCD 表示制御回路	DCOM0	PC3	86	73	76	57	59	47	—
	DCOM1	PC2	85	72	75	56	58	46	—
	DCOM2	PC1	84	71	74	55	57	45	—
	DCOM3	PC0	83	70	73	54	56	44	—
	SEG00	PV3	126	113	116	—	—	—	—
	SEG01	PV2	125	112	115	—	—	—	—
	SEG02	PV1	124	111	114	—	—	—	—
	SEG03	PV0	123	110	113	—	—	—	—
	SEG04	PP7	122	109	112	89	91	—	—
	SEG05	PP6	121	108	111	88	90	73	—
	SEG06	PP5	120	107	110	87	89	72	—
	SEG07	PP4	119	106	109	86	88	71	—
	SEG08	PP3	118	105	108	85	87	70	—
	SEG09	PK7	117	104	107	84	86	69	—
	SEG10	PK6	116	103	106	83	85	68	—
	SEG11	PK5	115	102	105	82	84	67	—
	SEG12	PK4	114	101	104	81	83	66	—
	SEG13	PK3	113	100	103	80	82	65	—
	SEG14	PK2	112	99	102	79	81	64	—
	SEG15	PK1	111	98	101	78	80	63	—
	SEG16	PK0	110	97	100	77	79	62	—
	SEG17	PJ5	109	96	99	76	78	61	—
	SEG18	PJ4	108	95	98	75	77	60	—
	SEG19	PJ3	107	94	97	74	76	59	—
	SEG20	PJ2	106	93	96	73	75	58	—
	SEG21	PJ1	105	92	95	72	74	57	—
	SEG22	PJ0	104	91	94	71	73	56	—
	SEG23	PN0	103	90	93	70	72	55	—
	SEG24	PN1	102	89	92	69	71	54	—
	SEG25	PN2	101	88	91	68	70	53	—
	SEG26	PN3	100	87	90	67	69	52	—
	SEG27	PN4	99	86	89	66	68	51	—
	SEG28	PN5	98	85	88	65	67	—	—
	SEG29	PR7	97	84	87	—	—	—	—
	SEG30	PR6	96	83	86	—	—	—	—
SEG31	PR5	95	82	85	—	—	—	—	
SEG32	PR4	94	81	84	—	—	—	—	
SEG33	PR3	93	80	83	64	66	—	—	
SEG34	PR2	92	79	82	63	65	—	—	
SEG35	PR1	91	78	81	62	64	—	—	

表 3.13 信号接続一覧: DLCD /JTAG/SW/TRACE/制御端子

参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
LCD 表示制御回路	SEG36	PR0	90	77	80	61	63	—	—
	SEG37	PC6	89	76	79	60	62	50	—
	SEG38	PC5	88	75	78	59	61	49	—
	SEG39	PC4	87	74	77	58	60	48	—
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
デバッグインターフェース	TMS	PL4	51	45	48	38	40	30	25
	TCK	PL3	50	44	47	37	39	29	24
	TDO	PL2	49	43	46	36	38	28	23
	TDI	PL1	48	42	45	35	37	27	22
	TRST_N	PL0	47	41	44	34	36	26	21
	SWDIO	PL4	51	45	48	38	40	30	25
	SWCLK	PL3	50	44	47	37	39	29	24
	SWV	PL2	49	43	46	36	38	28	23
	TRACECLK	PM0	36	32	35	25	27	20	—
	TRACEDATA0	PM1	35	31	34	24	26	19	—
	TRACEDATA1	PM2	34	30	33	23	25	18	—
	TRACEDATA2	PM3	33	29	32	22	24	—	—
	TRACEDATA3	PM4	32	28	31	21	23	—	—
参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
クロック制御と動作モード	SCOUT	PB0	37	33	36	26	28	21	17
	X1	PH0	70	60	63	48	50	38	30
	X2	PH1	71	61	64	49	51	39	31
	XT1	PH2	73	63	66	51	53	41	33
	XT2	PH3	74	64	67	52	54	42	34
	EHCLKIN	PH0	70	60	63	48	50	38	30
フラッシュメモリー	BOOT_N	PB0	37	33	36	26	28	21	17

表 3.14 信号接続一覧: IO

参照リファレンスマニュアル	兼用機能端子名	ポート名	M3HQ (LQFP144)	M3HP (LQFP128-1414)	M3HP (QFP128-1420)	M3HN (LQFP100)	M3HN (QFP100)	M3HM (LQFP80)	M3HL (LQFP64)
入出力ポート	N/A	PM7	29	25	28	—	—	—	—
		PU2	14	—	—	—	—	—	—
		PU3	13	—	—	—	—	—	—
		PU4	12	—	—	—	—	—	—
		PU5	11	—	—	—	—	—	—
		PV4	127	—	—	—	—	—	—



## 4. レジスター説明

ポートを使用する際には以下のレジスターを設定する必要があります。

レジスターは全て 32 ビットですが、ポートのビット数、機能の割り当てにより構成が異なります。

以下の説明では"x"はポート名、"n"はファンクション番号を示します。

レジスター名		Type	設定値	説明
[PxDATA]	データレジスター	R/W	0 または 1	ポートのデータ読み出し、データ書き込みを行います。
[PxCR]	出力コントロールレジスター	R/W	0: 出力禁止 1: 出力許可	出力の制御を行います。
[PxFRn]	ファンクションレジスター n	R/W	0: PORT 1: 機能	機能設定を行いません。 "1" をセットすることにより割り当てられている機能を使用できるようになります。ファンクションレジスターはポートに割り当てられている機能ごとに存在します。複数の機能が割り当てられている場合、1 つの機能のみ有効になるように設定してください。
[PxOD]	オープンドレインコントロールレジスター	R/W	0: CMOS 1: オープンドレイン	プログラマブルオープンドレインの制御を行います。 プログラマブルオープンドレインは、[PxOD]=1 の設定で、出力データが"1" の場合に出力バッファをディセーブルにし、擬似的にオープンドレインを実現する機能です。
[PxPUP]	プルアップコントロールレジスター	R/W	0: プルアップ禁止 1: プルアップ許可	プログラマブルプルアップを制御します。
[PxPDN]	プルダウンコントロールレジスター	R/W	0: プルダウン禁止 1: プルダウン許可	プログラマブルプルダウンを制御します。
[PxIE]	入力コントロールレジスター	R/W	0: 入力禁止 1: 入力許可	入力の制御を行いません。 [PxIE] をイネーブルにしてから外部データが [PxDATA] に反映されるまで 100ns(最大)の時間が必要です。

## 4.1. レジスター一覧

機能の存在しないビットをリードすると "0" が読めます。ライトは意味を持ちません。

表 4.1 ポートベースアドレス

周辺機能	チャンネル/ユニット	ベースアドレス	
入出力ポート	PA	-	0x400C0000
	PB	-	0x400C0100
	PC	-	0x400C0200
	PD	-	0x400C0300
	PE	-	0x400C0400
	PF	-	0x400C0500
	PG	-	0x400C0600
	PH	-	0x400C0700
	PJ	-	0x400C0800
	PK	-	0x400C0900
	PL	-	0x400C0A00
	PM	-	0x400C0B00
	PN	-	0x400C0C00
	PP	-	0x400C0D00
	PR	-	0x400C0E00
	PT	-	0x400C0F00
PU	-	0x400C1000	
PV	-	0x400C1100	

表 4.2 レジスタ一覧(1/4)

レジスタ名	アドレス (Base+)	ポート A	ポート B	ポート C	ポート D	ポート E
データ レジスタ	0x0000	[PADATA]	[PBDATA]	[PCDATA]	[PDDATA]	[PEDATA]
出力コントロールレジスタ	0x0004	[PACR]	[PBCR]	[PCCR]	[PDCR]	[PECR]
ファンクションレジスタ 1	0x0008	[PAFR1]	[PBFR1]	[PCFR1]	-	-
ファンクションレジスタ 2	0x000C	[PAFR2]	[PBFR2]	[PCFR2]	-	-
ファンクションレジスタ 3	0x0010	[PAFR3]	[PBFR3]	[PCFR3]	-	-
ファンクションレジスタ 4	0x0014	[PAFR4]	[PBFR4]	[PCFR4]	-	-
ファンクションレジスタ 5	0x0018	[PAFR5]	[PBFR5]	[PCFR5]	-	-
ファンクションレジスタ 6	0x001C	[PAFR6]	[PBFR6]	[PCFR6]	-	-
オープンドレインコントロールレジスタ	0x0028	[PAOD]	[PBOD]	[PCOD]	[PDOD]	[PEOD]
プルアップコントロールレジスタ	0x002C	[PAPUP]	[PBUP]	[PCUP]	[PDPUP]	[PEPUP]
プルダウンコントロールレジスタ	0x0030	[PAPDN]	[PBPDN]	[PCPDN]	[PDPDN]	[PEPDN]
入力コントロールレジスタ	0x0038	[PAIE]	[PBIE]	[PCIE]	[PDIE]	[PEIE]

注) "-" 表記のアドレスにはアクセスしないでください。

表 4.3 レジスタ一覧(2/4)

レジスタ名	アドレス (Base+)	ポート F	ポート G	ポート H	ポート J	ポート K
データ レジスタ	0x0000	[PFDATA]	[PGDATA]	[PHDATA]	[PJDATA]	[PKDATA]
出力コントロールレジスタ	0x0004	[PFCR]	[PGCR]	[PHCR]	[PJCR]	[PKCR]
ファンクションレジスタ 1	0x0008	-	[PGFR1]	[PHFR1]	[PJFR1]	[PKFR1]
ファンクションレジスタ 2	0x000C	-	[PGFR2]	-	[PJFR2]	[PKFR2]
ファンクションレジスタ 3	0x0010	-	[PGFR3]	-	[PJFR3]	[PKFR3]
ファンクションレジスタ 4	0x0014	-	[PGFR4]	-	[PJFR4]	[PKFR4]
ファンクションレジスタ 5	0x0018	-	-	-	[PJFR5]	[PKFR5]
ファンクションレジスタ 6	0x001C	-	-	-	[PJFR6]	[PKFR6]
オープンドレインコントロールレジスタ	0x0028	[PFOD]	[PGOD]	[PHOD]	[PJOD]	[PKOD]
プルアップコントロールレジスタ	0x002C	[PFPUP]	[PGPUP]	[PHPUP]	[PJPUP]	[PKPUP]
プルダウンコントロールレジスタ	0x0030	[PFPDN]	[PGPDN]	[PHPDN]	[PJPDN]	[PKPDN]
入力コントロールレジスタ	0x0038	[PFIE]	[PGIE]	[PHIE]	[PJIE]	[PKIE]

注) "-" 表記のアドレスにはアクセスしないでください。

表 4.4 レジスタ一覧(3/4)

レジスタ名	アドレス (Base+)	ポート L	ポート M	ポート N	ポート P	ポート R
データ レジスタ	0x0000	[PLDATA]	[PMDATA]	[PNDATA]	[PPDATA]	[PRDATA]
出力コントロールレジスタ	0x0004	[PLCR]	[PMCR]	[PNCR]	[PPCR]	[PRCR]
ファンクションレジスタ 1	0x0008	[PLFR1]	[PMFR1]	[PNFR1]	[PPFR1]	[PRFR1]
ファンクションレジスタ 2	0x000C	[PLFR2]	[PMFR2]	[PNFR2]	[PPFR2]	[PRFR2]
ファンクションレジスタ 3	0x0010	[PLFR3]	[PMFR3]	[PNFR3]	[PPFR3]	[PRFR3]
ファンクションレジスタ 4	0x0014	[PLFR4]	[PMFR4]	[PNFR4]	[PPFR4]	[PRFR4]
ファンクションレジスタ 5	0x0018	[PLFR5]	[PMFR5]	[PNFR5]	-	-
ファンクションレジスタ 6	0x001C	-	[PMFR6]	[PNFR6]	[PPFR6]	[PRFR6]
オープンドレインコントロールレジスタ	0x0028	[PLOD]	[PMOD]	[PNOD]	[PPOD]	[PROD]
プルアップコントロールレジスタ	0x002C	[PLPUP]	[PMPUP]	[PNPUP]	[PPPUP]	[PRPUP]
プルダウンコントロールレジスタ	0x0030	[PLPDN]	[PMPDN]	[PNPDN]	[PPPDN]	[PRPDN]
入力コントロールレジスタ	0x0038	[PLIE]	[PMIE]	[PNIE]	[PPIE]	[PRIE]

注) "-" 表記のアドレスにはアクセスしないでください。

表 4.5 レジスタ一覧(4/4)

レジスタ名	アドレス (Base+)	ポート T	ポート U	ポート V
データ レジスタ	0x0000	[PTDATA]	[PUDATA]	[PVDATA]
出力コントロールレジスタ	0x0004	[PTCR]	[PUCR]	[PVCUR]
ファンクションレジスタ 1	0x0008	[PTFR1]	-	[PVFR1]
ファンクションレジスタ 2	0x000C	[PTFR2]	-	[PVFR2]
ファンクションレジスタ 3	0x0010	[PTFR3]	-	-
ファンクションレジスタ 4	0x0014	[PTFR4]	-	-
ファンクションレジスタ 5	0x0018	-	-	-
ファンクションレジスタ 6	0x001C	-	-	[PVFR6]
オープンドレインコントロールレジスタ	0x0028	[PTOD]	[PUOD]	[PVOD]
プルアップコントロールレジスタ	0x002C	[PTPUP]	[PUPUP]	[PVPUP]
プルダウンコントロールレジスタ	0x0030	[PTPDN]	[PUPDN]	[PVPDN]
入力コントロールレジスタ	0x0038	[PTIE]	[PUIE]	[PVIE]

注) "-" 表記のアドレスにはアクセスしないでください。

## 4.2. ポート機能とレジスター設定

ポート機能レジスター設定一覧の表の見方を説明します。

[PxFRn]の欄は、設定の必要なファンクションレジスターを示します。このレジスターを "1" に設定するとその機能が有効となります。(xはポート名、nはファンクション番号)

表中の"N/A"のビットはリードすると "0" が読め、ライトは意味を持ちません。

表中の "0"、"1" は設定値を示し、"0/1" は任意に設定可能であることを示します。

PORT	リセット状態		PORT Type	制御レジスター						
	機能	Input/Output		[PADATA]	[PACR]	[PAFRn]	[PAOD]	[PAPUP]	[PAPDN]	[PAIE]
PA0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0TXDB	Output	FTU1	0/1	1	[PAFR1]	0/1	0/1	0/1	0
	TSPi0SCK	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
	T32A00OUTA	Output	FTU1	0/1	1	[PAFR4]	0/1	0/1	0/1	0
	T32A00OUTC	Output	FTU1	0/1	1	[PAFR5]	0/1	0/1	0/1	0
ENC0A	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1	
PA7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT11	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT3TXDA	Output	FTU1	0/1	1	[PAFR1]	0/1	0/1	0/1	0
UT3RXD	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1	

[PxFRn]	端子					
	ENC0A	T32A00OUTC	T32A00OUTA	TSPi0SCK	UT0TXDB	Input Port Output Port
[PAFR1]<bit0>	0	0	0	0	1	0
[PAFR3]<bit0>	0	0	0	1	0	0
[PAFR4]<bit0>	0	0	1	0	0	0
[PAFR5]<bit0>	0	1	0	0	0	0
[PAFR6]<bit0>	1	0	0	0	0	0

注) リセット後のレジスター値は、クロックがイネーブルされる前の初期値です。

### 4.2.1. 機能端子を使用する際の設定について

機能端子を周辺機能の出力端子として使用する際には、ファンクションレジスターを使用する周辺機能([PxFRn]<bit m>=1)に設定し、出力コントロールレジスターを出力許可([PxCR]<bit m>=1)に設定した後、周辺機能の設定をしてください。ファンクションレジスターの設定よりも先に出力許可すると、ファンクションレジスターが設定されるまで、ポートのデータレジスター値が出力されます。

機能端子を周辺機能の入力端子として使用する際には、ポートの入力コントロールレジスターを入力([PxIE]<bit m>=1)に設定し、ファンクションレジスターを使用する周辺機能([PxFRn]<bit m>=1)に設定した後、周辺機能の設定をしてください。

また、I<sup>2</sup>C など入出力端子となる周辺機能を使用する場合は、ポートの入力コントロールレジスターを入力([PxIE]<bit m>=1)に設定し、ファンクションレジスターを使用する周辺機能([PxFRn]<bit m>=1)に設定し、出力コントロールレジスターを出力許可([PxCR]<bit m>=1)に設定した後、周辺機能の設定をしてください。

- 複数の機能が割り当てられているポートは、使用する機能を一つだけ選択してください。
- 同一機能が複数ポートに割り当てられている端子は、排他的に使用してください。

## 4.2.2. PORT A

表 4.6 ポート A レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PADATA]	[PACR]	[PAFRn]	[PAOD]	[PAPUP]	[PAPDN]	[PAIE]
PA0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0TXDB	Output	FTU1	0/1	1	[PAFR1]	0/1	0/1	0/1	0
	TSPIOCSK	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
		Output		0/1	1		0/1	0/1	0/1	0
	T32A00OUTA	Output	FTU1	0/1	1	[PAFR4]	0/1	0/1	0/1	0
	T32A00OUTC	Output	FTU1	0/1	1	[PAFR5]	0/1	0/1	0/1	0
ENC0A	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1	
PA1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0TXDA	Output	FTU1	0/1	1	[PAFR1]	0/1	0/1	0/1	0
	UT0RXD	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	TSPIOTXD	Output	FTU2	0/1	1	[PAFR3]	0/1	0/1	0/1	0
	T32A00INA0	Input	FTU1	0/1	0	[PAFR4]	0/1	0/1	0/1	1
	T32A00INC0	Input	FTU1	0/1	0	[PAFR5]	0/1	0/1	0/1	1
ENC0B	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1	
PA2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0RXD	Input	FTU1	0/1	0	[PAFR1]	0/1	0/1	0/1	1
	UT0TXDA	Output	FTU1	0/1	1	[PAFR2]	0/1	0/1	0/1	0
	TSPIORXD	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
	T32A00INA1	Input	FTU1	0/1	0	[PAFR4]	0/1	0/1	0/1	1
	T32A00INC1	Input	FTU1	0/1	0	[PAFR5]	0/1	0/1	0/1	1
ENC0Z	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1	
PA3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI0CSIN	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	TSPI0CS0	Output	FTU1	0/1	1	[PAFR3]	0/1	0/1	0/1	0
	T32A00OUTB	Output	FTU1	0/1	1	[PAFR4]	0/1	0/1	0/1	0
	TRGIN1	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1
PA4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	I2C1SCL	I/O	FTU1	0/1	1	[PAFR1]	1	0/1	0/1	1
	EI2C1SCL	I/O	FTU12	0/1	1	[PAFR2]	1	0/1	0/1	1
	TSPI0CS1	Output	FTU1	0/1	1	[PAFR3]	0/1	0/1	0/1	0
	T32A00INB0	Input	FTU1	0/1	0	[PAFR4]	0/1	0/1	0/1	1
PA5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	I2C1SDA	I/O	FTU1	0/1	1	[PAFR1]	1	0/1	0/1	1
	EI2C1SDA	I/O	FTU12	0/1	1	[PAFR2]	1	0/1	0/1	1
	T32A00INB1	Input	FTU1	0/1	0	[PAFR4]	0/1	0/1	0/1	1
PA6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT07	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT3RXD	Input	FTU1	0/1	0	[PAFR1]	0/1	0/1	0/1	1
	UT3TXDA	Output	FTU1	0/1	1	[PAFR2]	0/1	0/1	0/1	0
PA7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT11	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT3TXDA	Output	FTU1	0/1	1	[PAFR1]	0/1	0/1	0/1	0
	UT3RXD	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1

## 4.2.3. PORT B

表 4.7 ポート B レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PBDATA]	[PBCR]	[PBFRn]	[PBOD]	[PBPUP]	[PBDN]	[PBIE]
PB0	リセット中 (BOOT_N)	Input	FTU6	0	0	0	0	0(注)	0	N/A(注)
	リセット後			0	0	0	0	0	0	N/A
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	N/A
	T32A01OUTA	Output	FTU1	0/1	1	[PBFR4]	0/1	0/1	0/1	N/A
	T32A01OUTC	Output	FTU1	0/1	1	[PBFR5]	0/1	0/1	0/1	N/A
SCOUT	Output	FTU1	0/1	1	[PBFR6]	0/1	0/1	0/1	N/A	
PB1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT03	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	RXIN0	Input	FTU1	0/1	0	[PBFR1]	0/1	0/1	0/1	1
	T32A01INA0	Input	FTU1	0/1	0	[PBFR4]	0/1	0/1	0/1	1
	T32A01INC0	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1
TRGIN0	Input	FTU1	0/1	0	[PBFR6]	0/1	0/1	0/1	1	
PB2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2TXDA	Output	FTU1	0/1	1	[PBFR1]	0/1	0/1	0/1	0
	UT2RXD	Input	FTU1	0/1	0	[PBFR2]	0/1	0/1	0/1	1
	TSP1SCK	Input	FTU1	0/1	0	[PBFR3]	0/1	0/1	0/1	1
		Output		0/1	1		0/1	0/1	0/1	0
T32A01INA1	Input	FTU1	0/1	0	[PBFR4]	0/1	0/1	0/1	1	
T32A01INC1	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1	
PB3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2RXD	Input	FTU1	0/1	0	[PBFR1]	0/1	0/1	0/1	1
	UT2TXDA	Output	FTU1	0/1	1	[PBFR2]	0/1	0/1	0/1	0
	TSP1TXD	Output	FTU2	0/1	1	[PBFR3]	0/1	0/1	0/1	0
T32A01OUTB	Output	FTU1	0/1	1	[PBFR4]	0/1	0/1	0/1	0	
PB4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2CTS_N	Input	FTU1	0/1	0	[PBFR1]	0/1	0/1	0/1	1
	UT2RTS_N	Output	FTU1	0/1	1	[PBFR2]	0/1	0/1	0/1	0
	TSP1RXD	Input	FTU1	0/1	0	[PBFR3]	0/1	0/1	0/1	1
T32A01INB0	Input	FTU1	0/1	0	[PBFR4]	0/1	0/1	0/1	1	
PB5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2RTS_N	Output	FTU1	0/1	1	[PBFR1]	0/1	0/1	0/1	0
	UT2CTS_N	Input	FTU1	0/1	0	[PBFR2]	0/1	0/1	0/1	1
	TSP1CS0	Output	FTU1	0/1	1	[PBFR3]	0/1	0/1	0/1	0
T32A01INB1	Input	FTU1	0/1	0	[PBFR4]	0/1	0/1	0/1	1	
TSP1CSIN	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1	
PB6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
TSP1CS1	Output	FTU1	0/1	1	[PBFR3]	0/1	0/1	0/1	0	
PB7	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
INT16	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1	

注) PB0 は、リセット端子(RESET\_N)によるリセット期間中は、プルアップ許可、入力許可で、BOOT\_N 端子の状態を入力できます。

## 4.2.4. PORT C

表 4.8 ポート C レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PCDATA]	[PCCR]	[PCFRn]	[PCOD]	[PCPUP]	[PCPDN]	[PCIE]
PC0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT00	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	I2C0SCL	I/O	FTU1	0/1	1	[PCFR1]	1	0/1	0/1	1
	EI2C0SCL	I/O	FTU12	0/1	1	[PCFR2]	1	0/1	0/1	1
	T32A02OUTA	Output	FTU1	0/1	1	[PCFR3]	0/1	0/1	0/1	0
	T32A02OUTC	Output	FTU1	0/1	1	[PCFR4]	0/1	0/1	0/1	0
DCOM3	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0	
PC1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT01	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	I2C0SDA	I/O	FTU1	0/1	1	[PCFR1]	1	0/1	0/1	1
	EI2C0SDA	I/O	FTU12	0/1	1	[PCFR2]	1	0/1	0/1	1
	T32A02INA0	Input	FTU1	0/1	0	[PCFR3]	0/1	0/1	0/1	1
	T32A02INC0	Input	FTU1	0/1	0	[PCFR4]	0/1	0/1	0/1	1
DCOM2	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0	
PC2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT02	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT4TXDB	Output	FTU1	0/1	1	[PCFR1]	0/1	0/1	0/1	0
	T32A02INA1	Input	FTU1	0/1	0	[PCFR3]	0/1	0/1	0/1	1
	T32A02INC1	Input	FTU1	0/1	0	[PCFR4]	0/1	0/1	0/1	1
	RTCOUT	Output	FTU1	0/1	1	[PCFR5]	0/1	0/1	0/1	0
DCOM1	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0	
PC3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4TXDA	Output	FTU1	0/1	1	[PCFR1]	0/1	0/1	0/1	0
	UT4RXD	Input	FTU1	0/1	0	[PCFR2]	0/1	0/1	0/1	1
	T32A02OUTB	Output	FTU1	0/1	1	[PCFR3]	0/1	0/1	0/1	0
	DCOM0	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0
PC4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4RXD	Input	FTU1	0/1	0	[PCFR1]	0/1	0/1	0/1	1
	UT4TXDA	Output	FTU1	0/1	1	[PCFR2]	0/1	0/1	0/1	0
	T32A02INB0	Input	FTU1	0/1	0	[PCFR3]	0/1	0/1	0/1	1
	SEG39	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0
PC5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4CTS_N	Input	FTU1	0/1	0	[PCFR1]	0/1	0/1	0/1	1
	UT4RTS_N	Output	FTU1	0/1	1	[PCFR2]	0/1	0/1	0/1	0
	T32A02INB1	Input	FTU1	0/1	0	[PCFR3]	0/1	0/1	0/1	1
	SEG38	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0
PC6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4RTS_N	Output	FTU1	0/1	1	[PCFR1]	0/1	0/1	0/1	0
	UT4CTS_N	Input	FTU1	0/1	0	[PCFR2]	0/1	0/1	0/1	1
	SEG37	Output	FTU1	0/1	1	[PCFR6]	0	0	0	0



## 4.2.5. PORT D

表 4.9 ポート D レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PDDATA]	[PDCR]	[PDFRn]	[PDOD]	[PDPUP]	[PDPDN]	[PDIE]
PD0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA00 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PD1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA01 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PD2	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA02 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PD3	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA03 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PD4	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA19 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PD5	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA20 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0

注) アナログ入力(AINAx)として使用する場合、[PDCR]は出力禁止"0"、[PDIE]は入力禁止"0"、[PDPUP]はプルアップ禁止"0"、[PDPDN]はプルダウン禁止"0"にしてください。

## 4.2.6. PORT E

表 4.10 ポート E レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PEDATA]	[PECR]	[PEFRn]	[PEOD]	[PEPUP]	[PEPDN]	[PEIE]
PE0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA04 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PE1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA05 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PE2	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA06 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PE3	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA07 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PE4	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA08 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PE5	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA09 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PE6	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA10 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0

注) アナログ入力(AINAx)として使用する場合、[PECR]は出力禁止"0"、[PEIE]は入力禁止"0"、[PEPUP]はプルアップ禁止"0"、[PEPDN]はプルダウン禁止"0"にしてください。

## 4.2.7. PORT F

表 4.11 ポート F レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PFDATA]	[PFCR]	[PFFRn]	[PFOD]	[PFPUP]	[PFPDN]	[PFIE]
PF0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA11 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PF1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA12 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PF2	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	INT33	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1
PF3	AINA13 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
PF4	INT32	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1
	AINA14 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
PF5	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA15 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
PF6	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA16 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
PF7	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA17 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
PF7	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA18 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1

注) アナログ入力(AINAx)として使用する場合、[PFCR]は出力禁止"0"、[PFIE]は入力禁止"0"、[PFPUP]はプルアップ禁止"0"、[PFPDN]はプルダウン禁止"0"にしてください。

## 4.2.8. PORT G

表 4.12 ポート G レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PGDATA]	[PGCR]	[PGFRn]	[PGOD]	[PGPUP]	[PGPDN]	[PGIE]
PG0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	DAC0 (注)	Output	FTU13	0/1	0	N/A	0/1	0	0	0
PG1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	DAC1 (注)	Output	FTU13	0/1	0	N/A	0/1	0	0	0
PG2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT27	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT3RXD	Input	FTU1	0/1	0	[PGFR1]	0/1	0/1	0/1	1
	UT3TXDA	Output	FTU1	0/1	1	[PGFR2]	0/1	0/1	0/1	0
	T32A07OUTA	Output	FTU1	0/1	1	[PGFR3]	0/1	0/1	0/1	0
	T32A07OUTC	Output	FTU1	0/1	1	[PGFR4]	0/1	0/1	0/1	0
PG3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT28	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT3TXDA	Output	FTU1	0/1	1	[PGFR1]	0/1	0/1	0/1	0
	UT3RXD	Input	FTU1	0/1	0	[PGFR2]	0/1	0/1	0/1	1
	T32A07INA0	Input	FTU1	0/1	0	[PGFR3]	0/1	0/1	0/1	1
	T32A07INC0	Input	FTU1	0/1	0	[PGFR4]	0/1	0/1	0/1	1
PG4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT3TXDB	Output	FTU1	0/1	1	[PGFR1]	0/1	0/1	0/1	0
	T32A07INA1	Input	FTU1	0/1	0	[PGFR3]	0/1	0/1	0/1	1
	T32A07INC1	Input	FTU1	0/1	0	[PGFR4]	0/1	0/1	0/1	1
PG5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A07OUTB	Output	FTU1	0/1	1	[PGFR3]	0/1	0/1	0/1	0
PG6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A07INB0	Input	FTU1	0/1	0	[PGFR3]	0	0/1	0/1	1
PG7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A07INB1	Input	FTU1	0/1	0	[PGFR3]	0/1	0/1	0/1	1

注) アナログ出力(DACx)として使用する場合、[PGCR]は出力禁止"0"、[PGIE]は入力禁止"0"、[PGPUP]はプルアップ禁止"0"、[PGPDN]はプルダウン禁止"0"にしてください。

## 4.2.9. PORT H

表 4.13 ポート H レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PHDATA]	[PHCR]	[PHFRn]	[PHOD]	[PHPUP]	[PHPDN]	[PHIE]
PH0	リセット後			0	N/A	N/A	N/A	N/A	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	N/A	0/1	1
	X1	Input	FTU10	0/1	N/A	N/A	N/A	N/A	0	0
	EHCLKIN	Input	FTU10	0/1	N/A	N/A	N/A	N/A	0	0/1
PH1	リセット後			0	N/A	N/A	N/A	N/A	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	N/A	0/1	1
	X2	Output	FTU10	0/1	N/A	N/A	N/A	N/A	0	0
PH2	リセット後			0	N/A	N/A	N/A	N/A	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	N/A	0/1	1
	XT1	Input	FTU11	0/1	N/A	N/A	N/A	N/A	0	0
PH3	リセット後			0	N/A	N/A	N/A	N/A	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	N/A	0/1	1
	XT2	Output	FTU11	0/1	N/A	N/A	N/A	N/A	0	0
	INT06	Input	FTU11	0/1	N/A	N/A	N/A	N/A	0/1	1
PH4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT19	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	TSPI4SCK	Input	FTU1	0/1	0	[PHFR1]	0/1	0/1	0/1	1
Output		0/1		1	0/1		0/1	0/1	0	
PH5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT20	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	TSPI4TXD	Output	FTU2	0/1	1	[PHFR1]	0/1	0/1	0/1	0
PH6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT21	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	TSPI4RXD	Input	FTU1	0/1	0	[PHFR1]	0/1	0/1	0/1	1
PH7	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	INT22	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1

## 4.2.10. PORT J

表 4.14 ポート J レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PJDATA]	[PJCR]	[PJFRn]	[PJOD]	[PJPUP]	[PJPDN]	[PJIE]
PJ0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1TXDB	Output	FTU1	0/1	1	[PJFR1]	0/1	0/1	0/1	0
	T32A03OUTA	Output	FTU1	0/1	1	[PJFR3]	0/1	0/1	0/1	0
	T32A03OUTC	Output	FTU1	0/1	1	[PJFR4]	0/1	0/1	0/1	0
	UO0	Output	FTU2	0/1	1	[PJFR5]	0/1	0/1	0/1	0
	SEG22	Output	FTU1	0/1	1	[PJFR6]	0	0	0	0
PJ1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1TXDA	Output	FTU1	0/1	1	[PJFR1]	0/1	0/1	0/1	0
	UT1RXD	Input	FTU1	0/1	0	[PJFR2]	0/1	0/1	0/1	1
	T32A03INA0	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
	T32A03INC0	Input	FTU1	0/1	0	[PJFR4]	0/1	0/1	0/1	1
	XO0	Output	FTU2	0/1	1	[PJFR5]	0/1	0/1	0/1	0
SEG21	Output	FTU1	0/1	1	[PJFR6]	0	0	0	0	
PJ2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1RXD	Input	FTU1	0/1	0	[PJFR1]	0/1	0/1	0/1	1
	UT1TXDA	Output	FTU1	0/1	1	[PJFR2]	0/1	0/1	0/1	0
	T32A03INA1	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
	T32A03INC1	Input	FTU1	0/1	0	[PJFR4]	0/1	0/1	0/1	1
	VO0	Output	FTU2	0/1	1	[PJFR5]	0/1	0/1	0/1	0
SEG20	Output	FTU1	0/1	1	[PJFR6]	0	0	0	0	
PJ3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1CTS_N	Input	FTU1	0/1	0	[PJFR1]	0/1	0/1	0/1	1
	UT1RTS_N	Output	FTU1	0/1	1	[PJFR2]	0/1	0/1	0/1	0
	T32A03OUTB	Output	FTU1	0/1	1	[PJFR3]	0/1	0/1	0/1	0
	YO0	Output	FTU2	0/1	1	[PJFR5]	0/1	0/1	0/1	0
	SEG19	Output	FTU1	0/1	1	[PJFR6]	0	0	0	0
PJ4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT04	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT1RTS_N	Output	FTU1	0/1	1	[PJFR1]	0/1	0/1	0/1	0
	UT1CTS_N	Input	FTU1	0/1	0	[PJFR2]	0/1	0/1	0/1	1
	T32A03INB0	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
	WO0	Output	FTU2	0/1	1	[PJFR5]	0/1	0/1	0/1	0
SEG18	Output	FTU1	0/1	1	[PJFR6]	0	0	0	0	
PJ5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A03INB1	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
	ZO0	Output	FTU2	0/1	1	[PJFR5]	0/1	0/1	0/1	0
	SEG17	Output	FTU1	0/1	1	[PJFR6]	0	0	0	0

## 4.2.11. PORT K

表 4.15 ポート K レジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PKDATA]	[PKCR]	[PKFRn]	[PKOD]	[PKPUP]	[PKPDN]	[PKIE]
PK0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1TXDB	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	EMG0	Input	FTU1	0/1	0	[PKFR5]	0/1	0/1	0/1	1
	SEG16	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0
PK1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT05	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT1TXDA	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	UT1RXD	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	OVV0	Input	FTU1	0/1	0	[PKFR5]	0/1	0/1	0/1	1
	SEG15	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0
PK2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1RXD	Input	FTU1	0/1	0	[PKFR1]	0/1	0/1	0/1	1
	UT1TXDA	Output	FTU1	0/1	1	[PKFR2]	0/1	0/1	0/1	0
	T32A04OUTA	Output	FTU1	0/1	1	[PKFR3]	0/1	0/1	0/1	0
	T32A04OUTC	Output	FTU1	0/1	1	[PKFR4]	0/1	0/1	0/1	0
	SEG14	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0
PK3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1CTS_N	Input	FTU1	0/1	0	[PKFR1]	0/1	0/1	0/1	1
	UT1RTS_N	Output	FTU1	0/1	1	[PKFR2]	0/1	0/1	0/1	0
	T32A04INA0	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	T32A04INC0	Input	FTU1	0/1	0	[PKFR4]	0/1	0/1	0/1	1
	SEG13	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0
PK4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1RTS_N	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	UT1CTS_N	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	T32A04INA1	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	T32A04INC1	Input	FTU1	0/1	0	[PKFR4]	0/1	0/1	0/1	1
	SEG12	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0
PK5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT6RXD	Input	FTU1	0/1	0	[PKFR1]	0/1	0/1	0/1	1
	UT6TXDA	Output	FTU1	0/1	1	[PKFR2]	0/1	0/1	0/1	0
	T32A04OUTB	Output	FTU1	0/1	1	[PKFR3]	0/1	0/1	0/1	0
	SEG11	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0
PK6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT6TXDA	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	UT6RXD	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	T32A04INB0	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	SEG10	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PKDATA]	[PKCR]	[PKFRn]	[PKOD]	[PKPUP]	[PKPDN]	[PKIE]
PK7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT13	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT6TXDB	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	T32A04INB1	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	SEG09	Output	FTU1	0/1	1	[PKFR6]	0	0	0	0



## 4.2.12. PORT L

表 4.16 ポート L レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PLDATA]	[PLCR]	[PLFRn]	[PLOD]	[PLPUP]	[PLPDN]	[PLIE]
PL0	リセット後 (TRST_N)	Input	FTU3	0	0	[PLFR5]	0	1	0	1
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2TXDA	Output	FTU1	0/1	1	[PLFR1]	0/1	0/1	0/1	0
	UT2RXD	Input	FTU1	0/1	0	[PLFR2]	0/1	0/1	0/1	1
	I2C2SCL	I/O	FTU1	0/1	1	[PLFR3]	1	0/1	0/1	1
	EI2C2SCL	I/O	FTU12	0/1	1	[PLFR4]	1	0/1	0/1	1
PL1	リセット後 (TDI)	Input	FTU1	0	0	[PLFR5]	0	1	0	1
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2RXD	Input	FTU1	0/1	0	[PLFR1]	0/1	0/1	0/1	1
	UT2TXDA	Output	FTU1	0/1	1	[PLFR2]	0/1	0/1	0/1	0
	I2C2SDA	I/O	FTU1	0/1	1	[PLFR3]	1	0/1	0/1	1
	EI2C2SDA	I/O	FTU12	0/1	1	[PLFR4]	1	0/1	0/1	1
PL2	リセット後 (TDO/SWV)	Output	FTU2	0	1(注)	[PLFR5]	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2CTS_N	Input	FTU1	0/1	0	[PLFR1]	0/1	0/1	0/1	1
	UT2RTS_N	Output	FTU1	0/1	1	[PLFR2]	0/1	0/1	0/1	0
	T32A06OUTB	Output	FTU1	0/1	1	[PLFR3]	0/1	0/1	0/1	0
	PL3	リセット後 (TCK/SWCLK)	Input	FTU1	0	0	[PLFR5]	0	0	1
Input Port		Input		0/1	0	0	0/1	0/1	0/1	1
Output Port		Output		0/1	1	0	0/1	0/1	0/1	0
INT08		Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
UT2RTS_N		Output	FTU1	0/1	1	[PLFR1]	0/1	0/1	0/1	0
UT2CTS_N		Input	FTU1	0/1	0	[PLFR2]	0/1	0/1	0/1	1
T32A06INB0		Input	FTU1	0/1	0	[PLFR3]	0/1	0/1	0/1	1
PL4	リセット後 (TMS/SWDIO)	I/O	FTU2	0	1(注)	[PLFR5]	0	1	0	1
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT12	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A06INB1	Input	FTU1	0/1	0	[PLFR3]	0/1	0/1	0/1	1
PL5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A06OUTA	Output	FTU1	0/1	1	[PLFR3]	0/1	0/1	0/1	0
	T32A06OUTC	Output	FTU1	0/1	1	[PLFR4]	0/1	0/1	0/1	0
PL6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A06INA0	Input	FTU1	0/1	0	[PLFR3]	0/1	0/1	0/1	1
	T32A06INC0	Input	FTU1	0/1	0	[PLFR4]	0/1	0/1	0/1	1
PL7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A06INA1	Input	FTU1	0/1	0	[PLFR3]	0/1	0/1	0/1	1
	T32A06INC1	Input	FTU1	0/1	0	[PLFR4]	0/1	0/1	0/1	1

注) ツールからのコマンドを受け付けるまでは出力にはなりません。

## 4.2.13. PORT M

表 4.17 ポート M レジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PMDATA]	[PMCR]	[PMFRn]	[PMOD]	[PMPUP]	[PMPDN]	[PMIE]
PM0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0TXDB	Output	FTU1	0/1	1	[PMFR1]	0/1	0/1	0/1	0
	TSPI0SCK	Input	FTU1	0/1	0	[PMFR3]	0/1	0/1	0/1	1
		Output	FTU1	0/1	1		0/1	0/1	0/1	0
	T32A00OUTA	Output	FTU1	0/1	1	[PMFR4]	0/1	0/1	0/1	0
	T32A00OUTC	Output	FTU1	0/1	1	[PMFR5]	0/1	0/1	0/1	0
TRACECLK	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0	
PM1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0TXDA	Output	FTU1	0/1	1	[PMFR1]	0/1	0/1	0/1	0
	UT0RXD	Input	FTU1	0/1	0	[PMFR2]	0/1	0/1	0/1	1
	TSPI0TXD	Output	FTU2	0/1	1	[PMFR3]	0/1	0/1	0/1	0
	T32A00INAO	Input	FTU1	0/1	0	[PMFR4]	0/1	0/1	0/1	1
	T32A00INC0	Input	FTU1	0/1	0	[PMFR5]	0/1	0/1	0/1	1
TRACEDATA0	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0	
PM2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT09	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT0RXD	Input	FTU1	0/1	0	[PMFR1]	0/1	0/1	0/1	1
	UT0TXDA	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	TSPI0RXD	Input	FTU1	0/1	0	[PMFR3]	0/1	0/1	0/1	1
	T32A00INA1	Input	FTU1	0/1	0	[PMFR4]	0/1	0/1	0/1	1
T32A00INC1	Input	FTU1	0/1	0	[PMFR5]	0/1	0/1	0/1	1	
TRACEDATA1	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0	
PM3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0CTS_N	Input	FTU1	0/1	0	[PMFR1]	0/1	0/1	0/1	1
	UT0RTS_N	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	TSPI0CS0	Output	FTU1	0/1	1	[PMFR3]	0/1	0/1	0/1	0
	T32A00OUTB	Output	FTU1	0/1	1	[PMFR4]	0/1	0/1	0/1	0
	TSPI0CSIN	Input	FTU1	0/1	0	[PMFR5]	0/1	0/1	0/1	1
TRACEDATA2	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0	
PM4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0RTS_N	Output	FTU1	0/1	1	[PMFR1]	0/1	0/1	0/1	0
	UT0CTS_N	Input	FTU1	0/1	0	[PMFR2]	0/1	0/1	0/1	1
	TSPI0CS1	Output	FTU1	0/1	1	[PMFR3]	0/1	0/1	0/1	0
	T32A00INB0	Input	FTU1	0/1	0	[PMFR4]	0/1	0/1	0/1	1
	TRACEDATA3	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0
PM5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A00INB1	Input	FTU1	0/1	0	[PMFR4]	0/1	0/1	0/1	1
PM6	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	INT15	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1
PM7	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0

## 4.2.14. PORT N

表 4.18 ポート N レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PNDATA]	[PNCR]	[PNFRn]	[PNOD]	[PNPUP]	[PNPDN]	[PNIE]
PN0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5RTS_N	Output	FTU1	0/1	1	[PNFR1]	0/1	0/1	0/1	0
	UT5CTS_N	Input	FTU1	0/1	0	[PNFR2]	0/1	0/1	0/1	1
	T32A05OUTA	Output	FTU1	0/1	1	[PNFR3]	0/1	0/1	0/1	0
	T32A05OUTC	Output	FTU1	0/1	1	[PNFR4]	0/1	0/1	0/1	0
SEG23	Output	FTU1	0/1	1	[PNFR6]	0	0	0	0	
PN1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5CTS_N	Input	FTU1	0/1	0	[PNFR1]	0/1	0/1	0/1	1
	UT5RTS_N	Output	FTU1	0/1	1	[PNFR2]	0/1	0/1	0/1	0
	T32A05INA0	Input	FTU1	0/1	0	[PNFR3]	0/1	0/1	0/1	1
	T32A05INC0	Input	FTU1	0/1	0	[PNFR4]	0/1	0/1	0/1	1
SEG24	Output	FTU1	0/1	1	[PNFR6]	0	0	0	0	
PN2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5RXD	Input	FTU1	0/1	0	[PNFR1]	0/1	0/1	0/1	1
	UT5TXDA	Output	FTU1	0/1	1	[PNFR2]	0/1	0/1	0/1	0
	T32A05INA1	Input	FTU1	0/1	0	[PNFR3]	0/1	0/1	0/1	1
	T32A05INC1	Input	FTU1	0/1	0	[PNFR4]	0/1	0/1	0/1	1
SEG25	Output	FTU1	0/1	1	[PNFR6]	0	0	0	0	
PN3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT10	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	UT5TXDA	Output	FTU1	0/1	1	[PNFR1]	0/1	0/1	0/1	0
	UT5RXD	Input	FTU1	0/1	0	[PNFR2]	0/1	0/1	0/1	1
	T32A05OUTB	Output	FTU1	0/1	1	[PNFR3]	0/1	0/1	0/1	0
TRGIN2	Input	FTU1	0/1	0	[PNFR5]	0/1	0/1	0/1	1	
SEG26	Output	FTU1	0/1	1	[PNFR6]	0	0	0	0	
PN4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5TXDB	Output	FTU1	0/1	1	[PNFR1]	0/1	0/1	0/1	0
	T32A05INB0	Input	FTU1	0/1	0	[PNFR3]	0/1	0/1	0/1	1
SEG27	Output	FTU1	0/1	1	[PNFR6]	0	0	0	0	
PN5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A05INB1	Input	FTU1	0/1	0	[PNFR3]	0/1	0/1	0/1	1
SEG28	Output	FTU1	0/1	1	[PNFR6]	0	0	0	0	

## 4.2.15. PORT P

表 4.19 ポート P レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PPDATA]	[PPCR]	[PPFRn]	[PPOD]	[PPPUP]	[PPPDN]	[PPIE]
PP0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI2SCK	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
		Output		0/1	1		0/1	0/1	0/1	0
	T32A01OUTA	Output	FTU1	0/1	1	[PPFR3]	0/1	0/1	0/1	0
T32A01OUTC	Output	FTU1	0/1	1	[PPFR4]	0/1	0/1	0/1	0	
PP1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI2TXD	Output	FTU2	0/1	1	[PPFR2]	0/1	0/1	0/1	0
	T32A01INA0	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A01INC0	Input	FTU1	0/1	0	[PPFR4]	0/1	0/1	0/1	1
PP2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI2RXD	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A01INA1	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A01INC1	Input	FTU1	0/1	0	[PPFR4]	0/1	0/1	0/1	1
PP3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT14	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	TSPI3RXD	Input	FTU1	0/1	0	[PPFR1]	0/1	0/1	0/1	1
	SEG08	Output	FTU1	0/1	1	[PPFR6]	0	0	0	0
PP4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI3TXD	Output	FTU2	0/1	1	[PPFR1]	0/1	0/1	0/1	0
	SEG07	Output	FTU1	0/1	1	[PPFR6]	0	0	0	0
	PP5	リセット後			0	0	0	0	0	0
Input Port		Input		0/1	0	0	0/1	0/1	0/1	1
Output Port		Output		0/1	1	0	0/1	0/1	0/1	0
TSPI3SCK		Input	FTU1	0/1	0	[PPFR1]	0/1	0/1	0/1	1
		Output		0/1	1		0/1	0/1	0/1	0
SEG06		Output	FTU1	0/1	1	[PPFR6]	0	0	0	0
PP6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI3CS0	Output	FTU1	0/1	1	[PPFR1]	0/1	0/1	0/1	0
	TSPI3CSIN	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	PMD0DBG	Output	FTU1	0/1	1	[PPFR3]	0/1	0/1	0/1	0
	SEG05	Output	FTU1	0/1	1	[PPFR6]	0	0	0	0
PP7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI3CS1	Output	FTU1	0/1	1	[PPFR1]	0/1	0/1	0/1	0
	SEG04	Output	FTU1	0/1	1	[PPFR6]	0	0	0	0

## 4.2.16. PORT R

表 4.20 ポート R レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PRDATA]	[PRCR]	[PRFRn]	[PROD]	[PRPUP]	[PRPDN]	[PRIE]
PR0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT7RXD	Input	FTU1	0/1	0	[PRFR1]	0/1	0/1	0/1	1
	UT7TXDA	Output	FTU1	0/1	1	[PRFR2]	0/1	0/1	0/1	0
	T32A02OUTA	Output	FTU1	0/1	1	[PRFR3]	0/1	0/1	0/1	0
	T32A02OUTC	Output	FTU1	0/1	1	[PRFR4]	0/1	0/1	0/1	0
SEG36	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0	
PR1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT7TXDA	Output	FTU1	0/1	1	[PRFR1]	0/1	0/1	0/1	0
	UT7RXD	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A02INA0	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
	T32A02INC0	Input	FTU1	0/1	0	[PRFR4]	0/1	0/1	0/1	1
SEG35	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0	
PR2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT7TXDB	Output	FTU1	0/1	1	[PRFR1]	0/1	0/1	0/1	0
	T32A02INA1	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
	T32A02INC1	Input	FTU1	0/1	0	[PRFR4]	0/1	0/1	0/1	1
	SEG34	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0
PR3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG33	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0
PR4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG32	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0
PR5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG31	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0
PR6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG30	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0
PR7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG29	Output	FTU1	0/1	1	[PRFR6]	0	0	0	0

## 4.2.17. PORT T

表 4.21 ポート T レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PTDATA]	[PTCR]	[PTFRn]	[PTOD]	[PTPUP]	[PTPDN]	[PTIE]
PT0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT23	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	I2C3SDA	I/O	FTU1	0/1	1	[PTFR1]	1	0/1	0/1	1
	TSPI2CS1	Output	FTU1	0/1	1	[PTFR2]	0/1	0/1	0/1	0
	EI2C3SDA	I/O	FTU12	0/1	1	[PTFR4]	1	0/1	0/1	1
PT1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT24	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	I2C3SCL	I/O	FTU1	0/1	1	[PTFR1]	1	0/1	0/1	1
	TSPI2CS0	Output	FTU1	0/1	1	[PTFR2]	0/1	0/1	0/1	0
	TSPI2CSIN	Input	FTU1	0/1	0	[PTFR3]	0/1	0/1	0/1	1
EI2C3SCL	I/O	FTU12	0/1	1	[PTFR4]	1	0/1	0/1	1	
PT2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT25	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	TSPI2SCK	Input	FTU1	0/1	0	[PTFR1]	0/1	0/1	0/1	1
		Output		0/1	1		0/1	0/1	0/1	0
T32A06OUTB	Output	FTU1	0/1	1	[PTFR3]	0/1	0/1	0/1	0	
PT3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT26	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	TSPI2TXD	Output	FTU2	0/1	1	[PTFR1]	0/1	0/1	0/1	0
	T32A06INB0	Input	FTU1	0/1	0	[PTFR3]	0/1	0/1	0/1	1
PT4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI2RXD	Input	FTU1	0/1	0	[PTFR1]	0/1	0/1	0/1	1
	T32A06INB1	Input	FTU1	0/1	0	[PTFR3]	0/1	0/1	0/1	1
PT5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A06OUTA	Output	FTU1	0/1	1	[PTFR3]	0/1	0/1	0/1	0
	T32A06OUTC	Output	FTU1	0/1	1	[PTFR4]	0/1	0/1	0/1	0
PT6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A06INA0	Input	FTU1	0/1	0	[PTFR3]	0/1	0/1	0/1	1
	T32A06INC0	Input	FTU1	0/1	0	[PTFR4]	0/1	0/1	0/1	1
PT7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT29	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A06INA1	Input	FTU1	0/1	0	[PTFR3]	0/1	0/1	0/1	1
	T32A06INC1	Input	FTU1	0/1	0	[PTFR4]	0/1	0/1	0/1	1

## 4.2.18. PORT U

表 4.22 ポート U レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PUDATA]	[PUCR]	[PUFRn]	[PUOD]	[PUPUP]	[PUPDN]	[PUIE]
PU0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	INT30	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1
PU1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	INT31	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1
PU2	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
PU3	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
PU4	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
PU5	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0

## 4.2.19. PORT V

表 4.23 ポート V レジスター設定

PORT	リセット状態 機能	Input/Output	PORT Type	制御レジスター						
				[PVDATA]	[PVCR]	[PVFRn]	[PVOD]	[PVPUP]	[PVPDN]	[PVIE]
PV0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG03	Output	FTU1	0/1	1	[PVFR6]	0	0	0	0
PV1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SEG02	Output	FTU1	0/1	1	[PVFR6]	0	0	0	0
PV2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT17	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
PV3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT18	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
PV4	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	リセット後			0	0	0	0	0	0	0
PV5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4TXDB	Output	FTU1	0/1	1	[PVFR1]	0/1	0/1	0/1	0
PV6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4TXDA	Output	FTU1	0/1	1	[PVFR1]	0/1	0/1	0/1	0
PV7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4RXD	Input	FTU1	0/1	0	[PVFR2]	0/1	0/1	0/1	1
PV7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT4TXDA	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0



## 5. ポート回路図

ポートには、FTU1~FTU6、FTU10~FTU13 のタイプがあります。それぞれの回路図を次ページから示します。図中の点線は、データシートの「等価回路図」で記されている等価回路の範囲を示します。

回路図内の"I/O リセット"は、パワーオンリセット(POR)または端子リセット(RESET\_N)を示します。ただし、デバッグ用端子(TMS/SWDIO,TDI,TDO/SWV,TCK/SWCLK,TRST\_N)の I/O リセットは、パワーオンリセット(POR)のみとなります。

## 5.1. タイプ FTU1

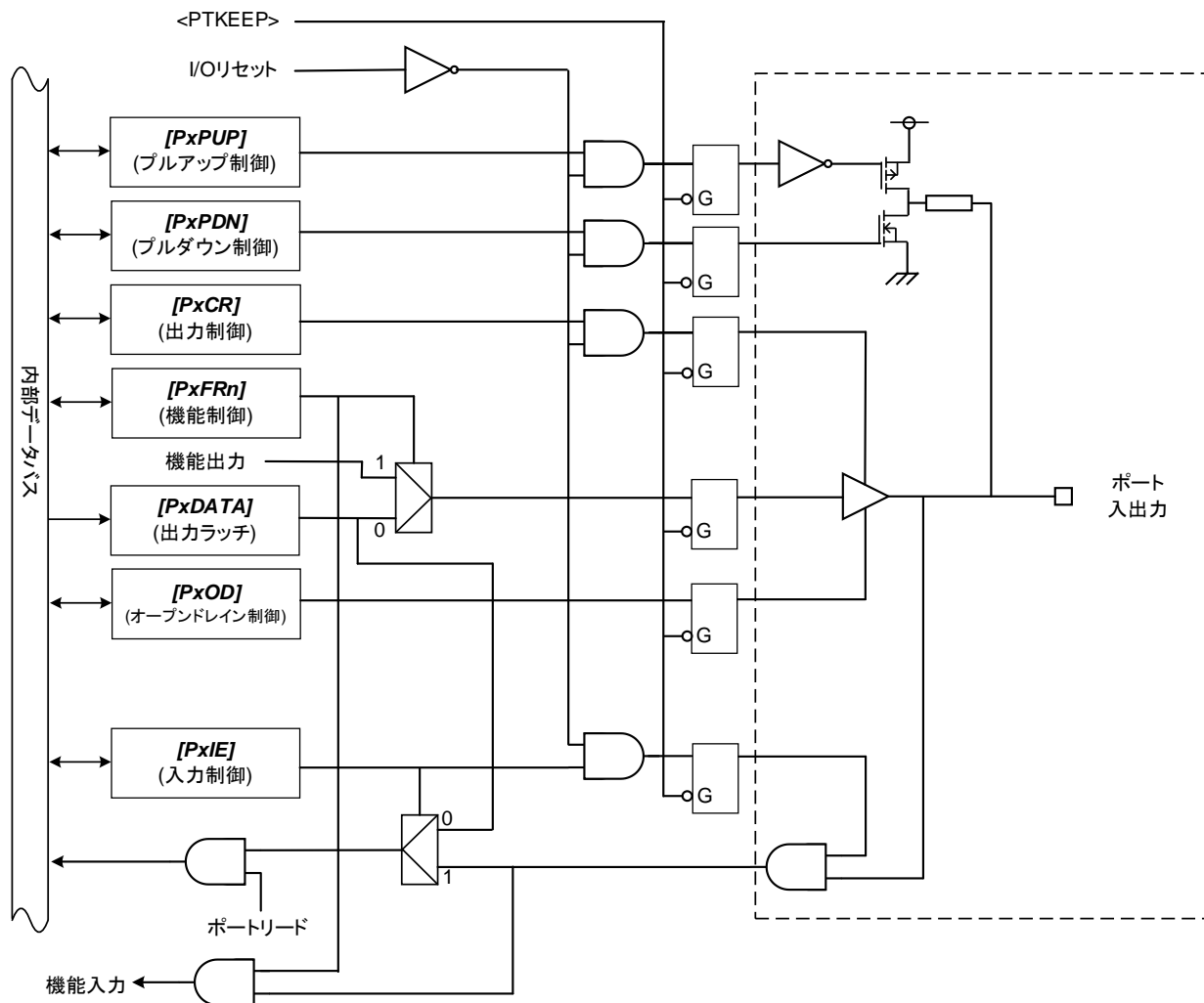


図 5.1 ポートタイプFTU1

注) PB0 端子に[PxIE]はありません。

## 5.2. タイプ FTU2

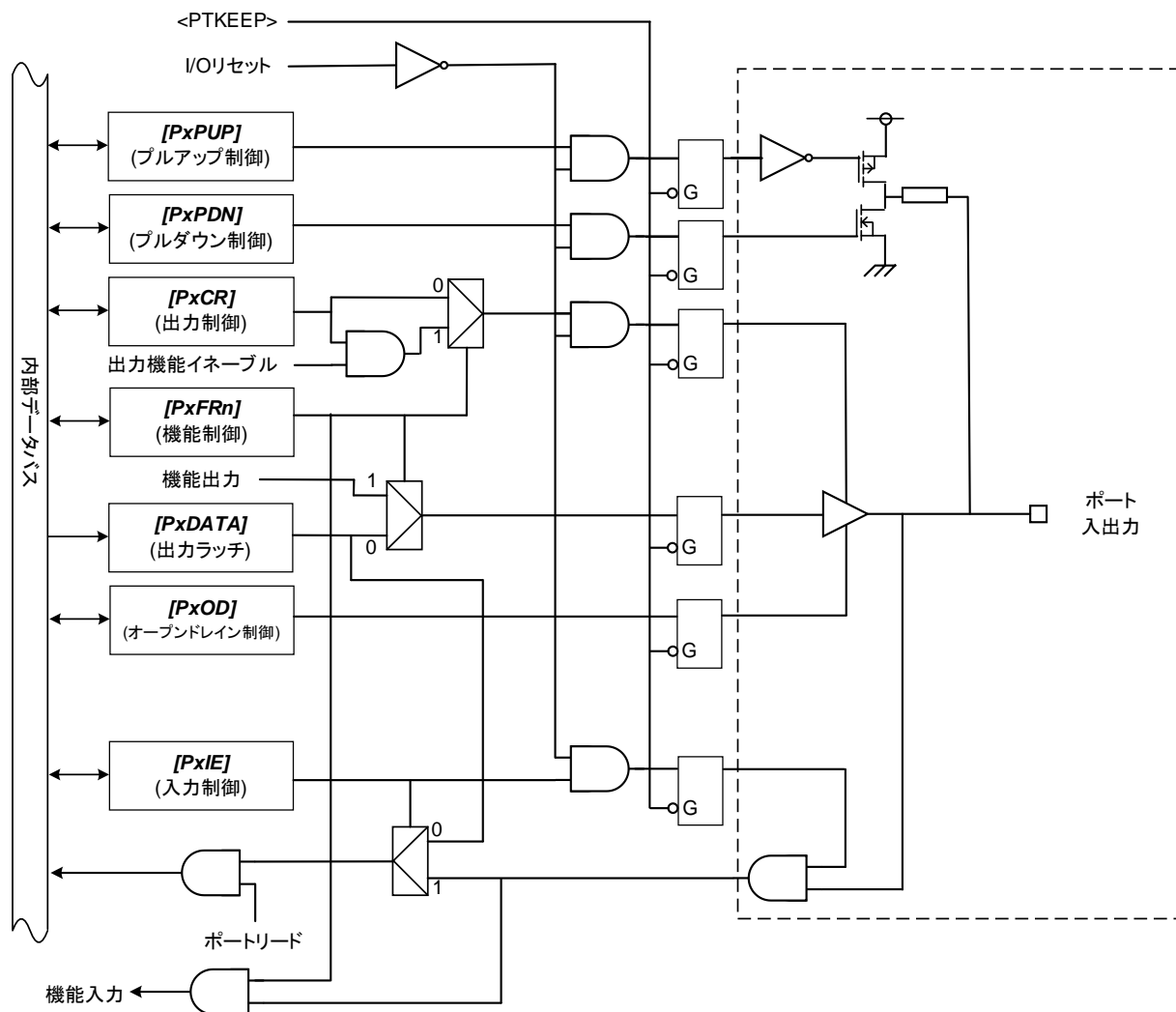


図 5.2 ポートタイプFTU2

## 5.3. タイプ FTU3

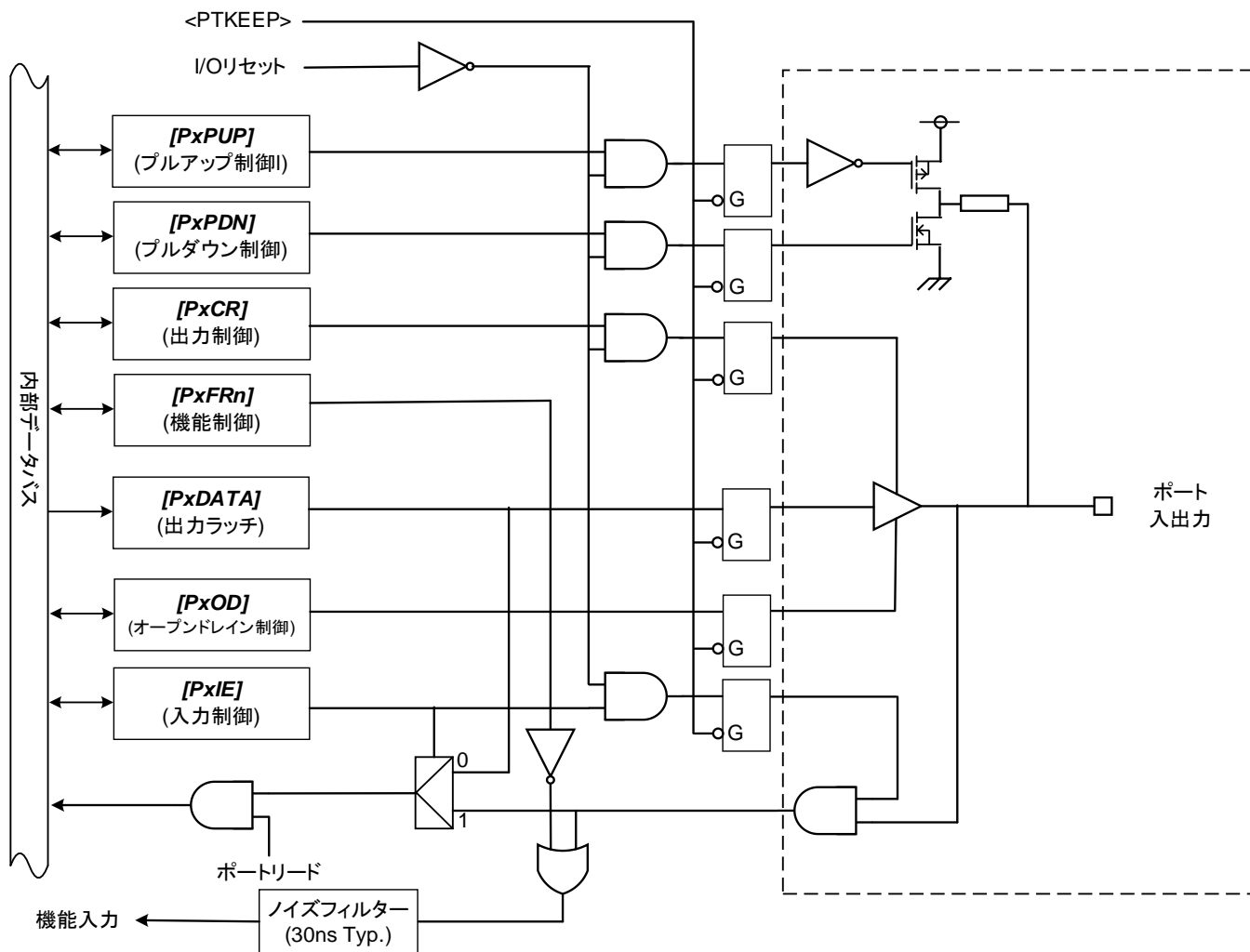


図 5.3 ポートタイプFTU3

## 5.4. タイプ FTU4

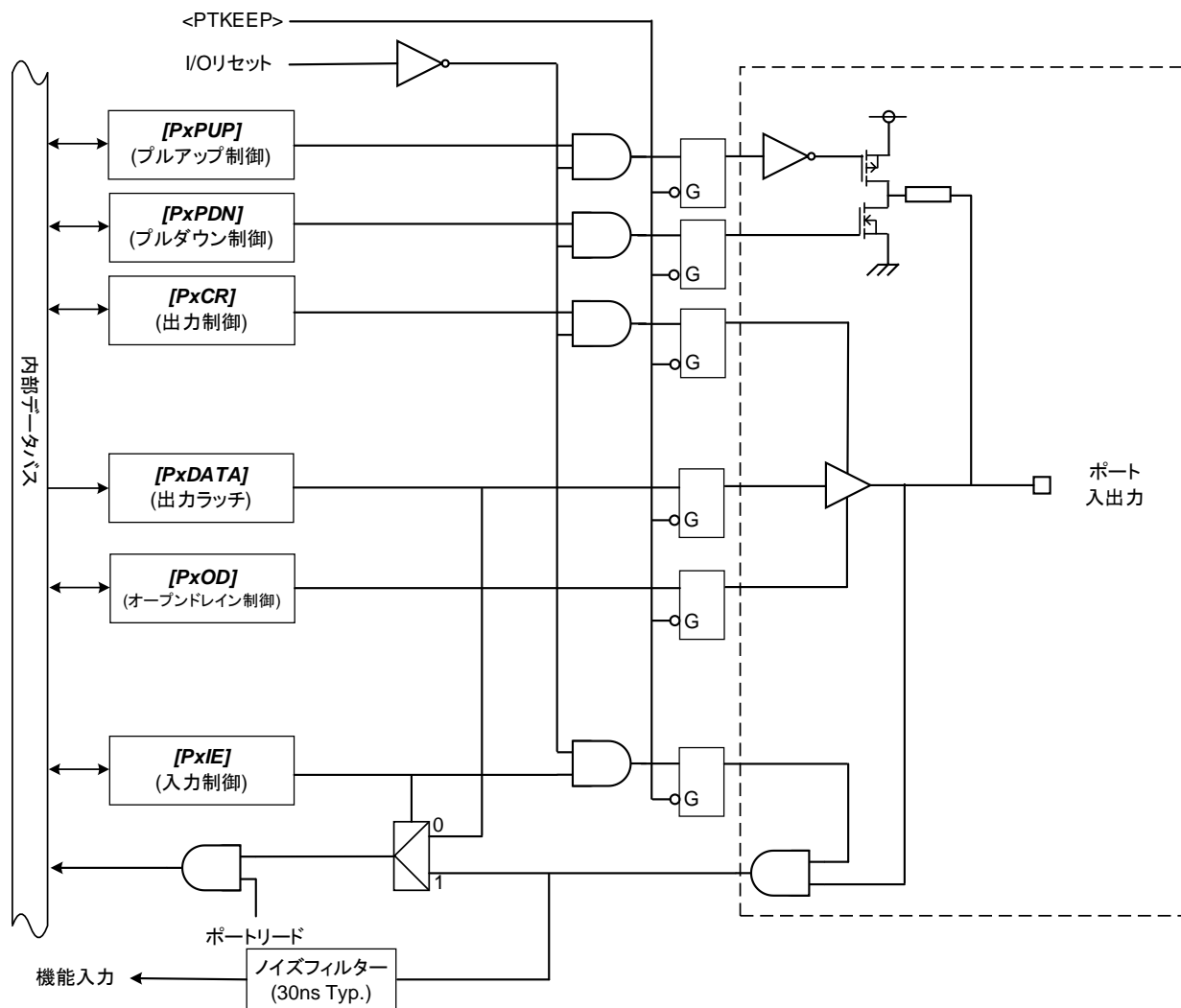


図 5.4 ポートタイプFTU4

## 5.5. タイプ FTU5

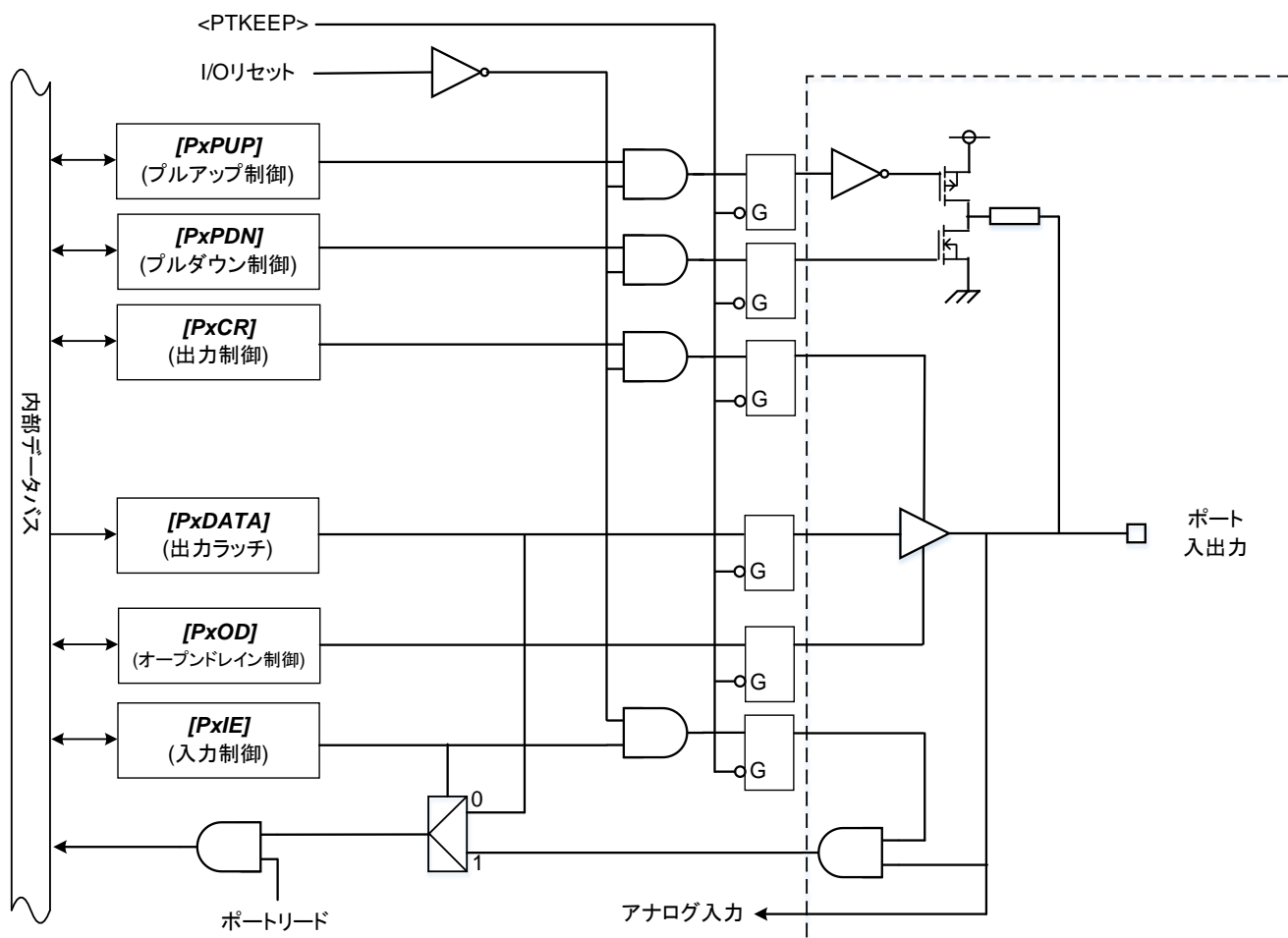


図 5.5 ポートタイプFTU5

## 5.6. タイプ FTU6

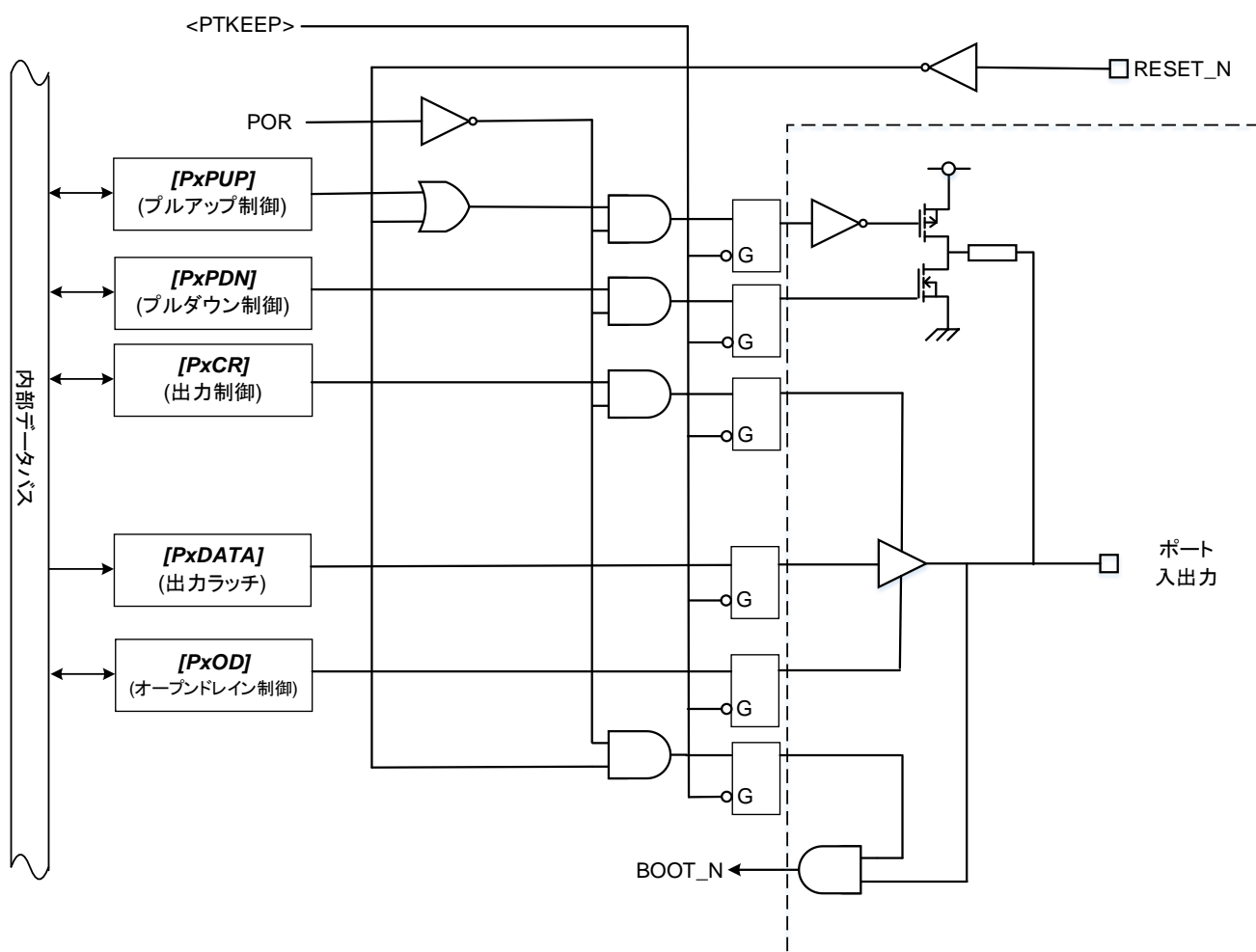


図 5.6 ポートタイプFTU6

## 5.7. タイプ FTU10

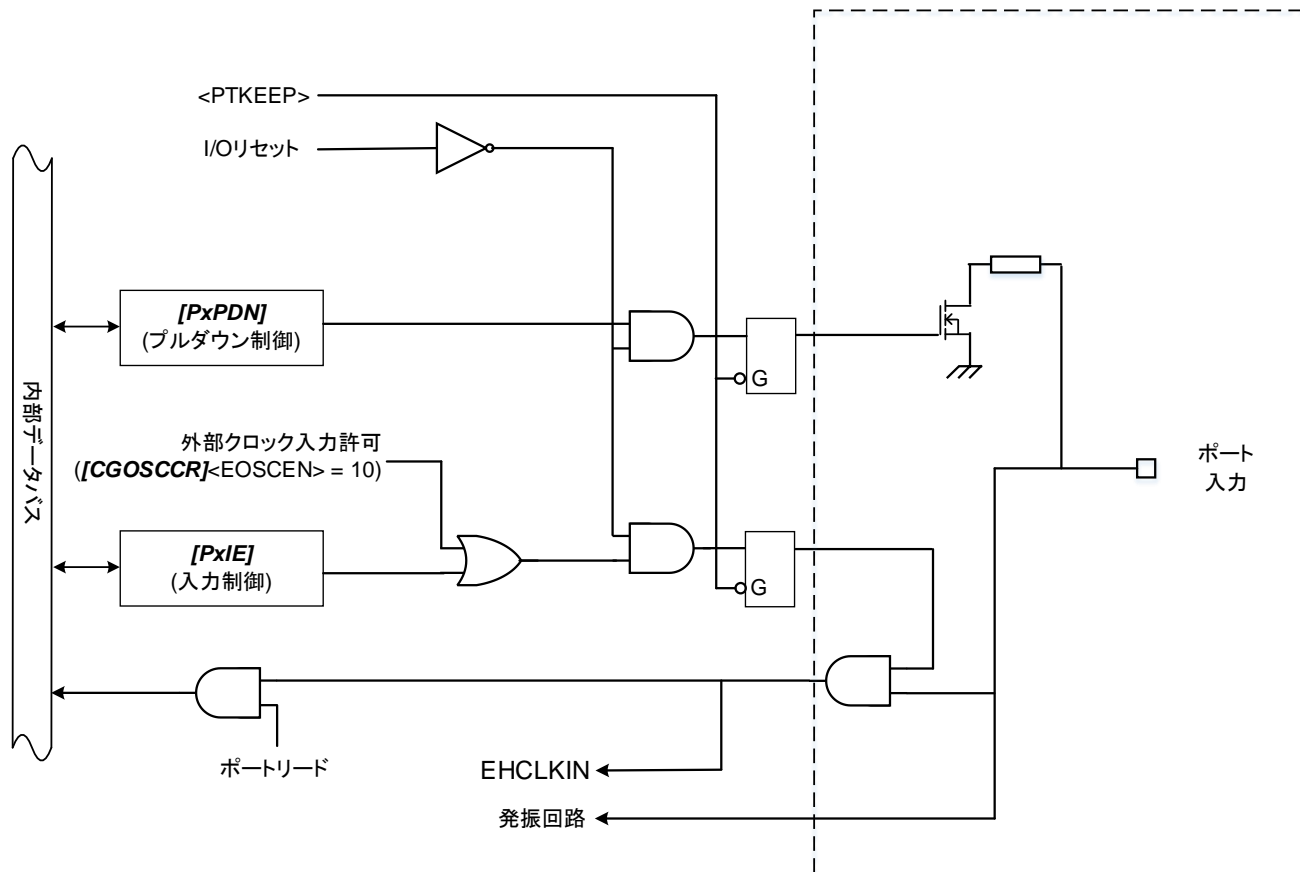


図 5.7 ポートタイプFTU10



## 5.8. タイプ FTU11

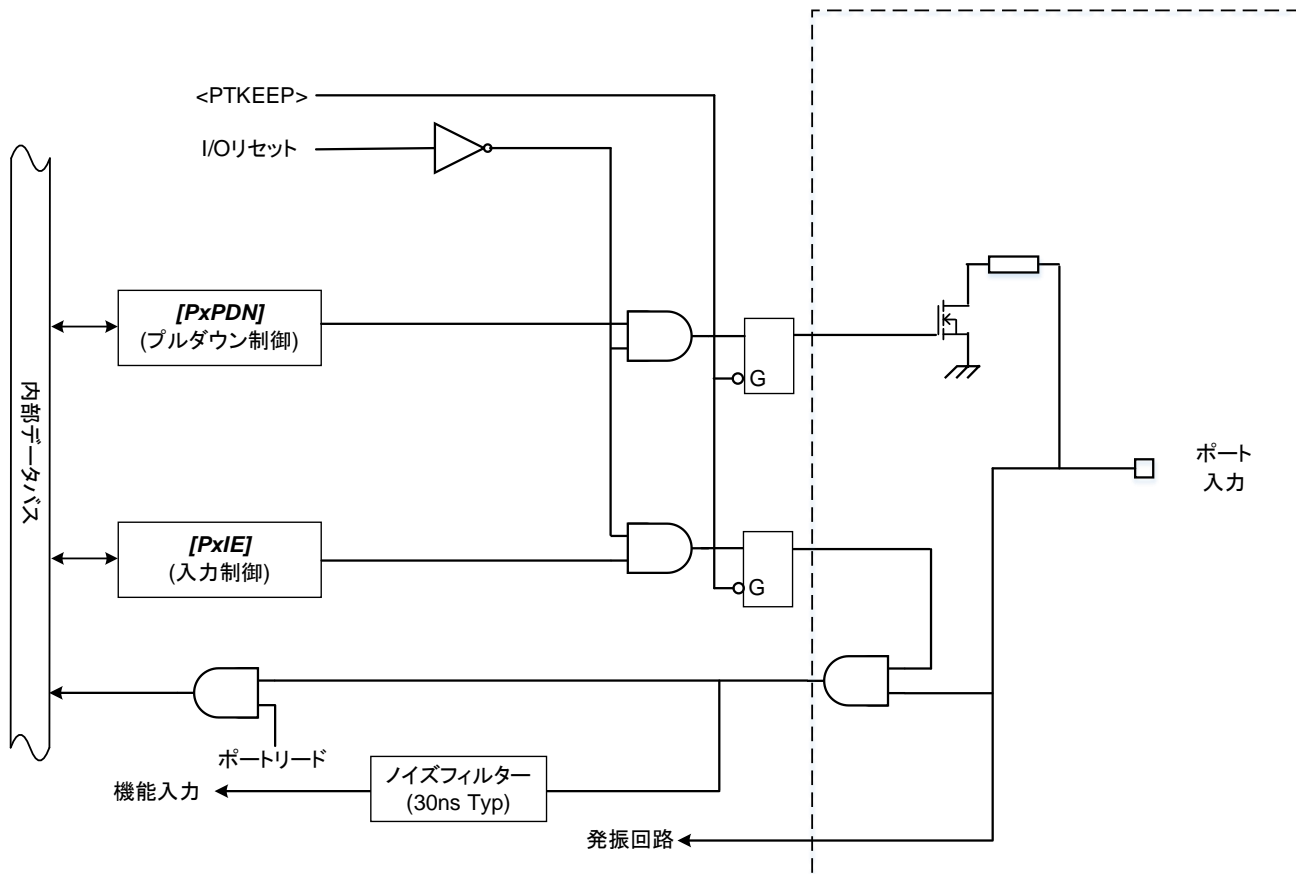


図 5.8 ポートタイプFTU11

## 5.9. タイプ FTU12

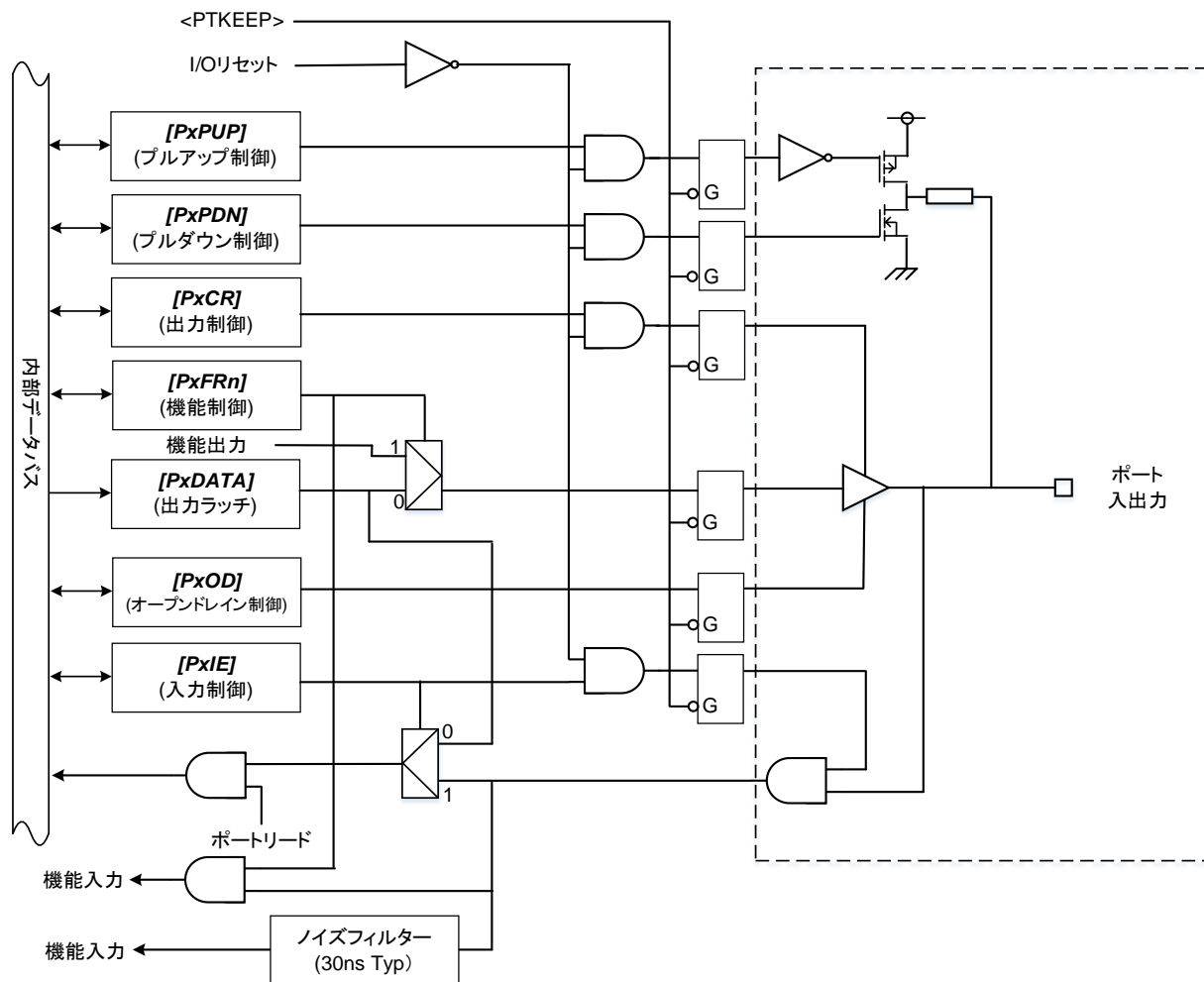


図 5.9 ポートタイプFTU12

## 5.10. タイプ FTU13

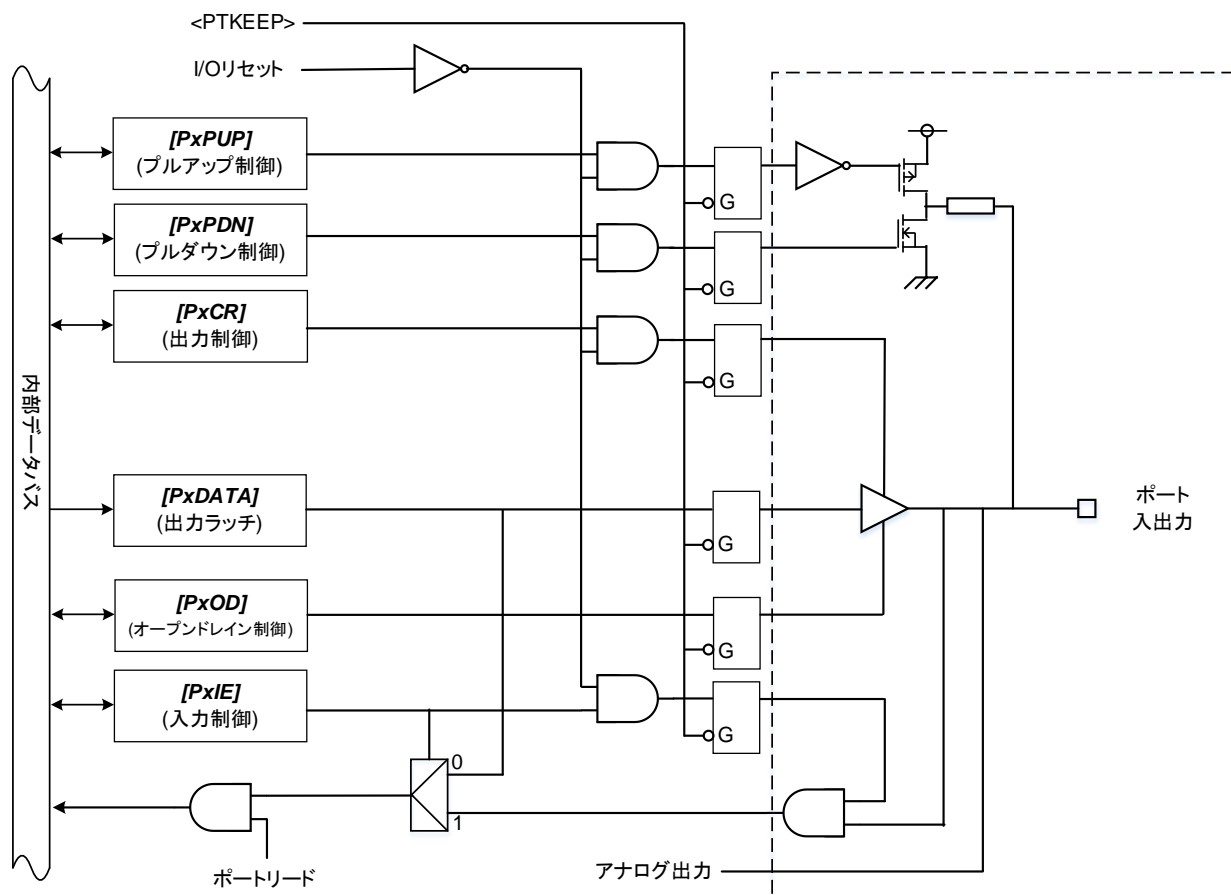


図 5.10 ポートタイプFTU13

## 6. 使用上のご注意およびお願い事項

### 6.1. リセット期間中の端子状態について

リセット期間中、下記以外の端子はハイインピーダンス入力状態となり、プルアップ・プルダウンも無効状態となります。

- ・デバッグインターフェース兼用端子(PL0~PL4)はデバッグ端子状態となります。
- ・PB0(BOOT\_N)は端子リセット期間中は入力およびプルアップが許可となっており、リセット信号の立ち上がりで、PB0が"High"の場合、シングルチップモードとなり内蔵フラッシュメモリーから起動し、PB0が"Low"の場合、シングルブートモードとなり内蔵BOOTプログラムから起動します。

### 6.2. 未使用端子の処理について

未使用端子は、1本ずつ抵抗を通して電源端子または1本ずつ抵抗を通してGND端子に固定することを推奨します。

一般にハイインピーダンスの端子を開放状態で製品を動作させると、外部からのノイズを受け誘起電圧が発生してLSI内部で静電破壊やラッチアップが発生することがあります。

### 6.3. デバッグインターフェース端子を汎用ポートとして使用する際の注意

リセット解除後ユーザープログラムでデバッグインターフェース端子を汎用ポートに設定すると、それ以降はデバッグツールからの接続ができなくなり制御ができなくなります。

デバッグツールによるデバッグができなくなった場合、シングルブートモードに設定し外部からUART接続でフラッシュ消去することで、再度デバッグツールと接続することができます。詳細はリファレンスマニュアル「フラッシュメモリー」を参照してください。

## 7. 改訂履歴

表 7.1 改訂履歴

Revision	日付	内容
1.0	2023-04-28	新規
1.1	2025-02-21	<ul style="list-style-type: none"><li>・体裁の更新</li><li>・4.2.3. PORT B 表 4.7 と注を変更</li><li>・4.2.9. PORT H 表 4.13 を変更</li><li>・5. ポート回路 説明文を変更</li><li>・5.7. タイプ FTU10 5.7 章を追加</li><li>・5.8. タイプ FTU11 図 5.8 を変更、注 1)、注2)を削除</li></ul>

## 製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。