

TB9083FTG

使用上の注意点

1. 概要

TB9083FTG は、車載向けブラシレスモーター用のゲートドライバ IC です。

3 相ゲートドライバ以外に、セーフティリレー用のゲートドライバも内蔵しています。チャージポンプ、モーター電流検出回路、発振回路、SPI 通信回路を内蔵しています。各種異常検出機能を搭載しており、異常検出条件、異常検出後の動作を設定できます。各設定については、SPI 通信を介して設定可能です。また、各種異常検出機能の正常動作を診断するための ABIST/LBIST 機能を搭載しています。

目次

1. 概要.....	1
目次	2
2. 電源電圧.....	4
2.1. 電源電圧の動作範囲.....	4
2.2. 起動シーケンス	4
3. SPI 通信 CRC 演算例	7
3.1. データ Write 時.....	7
3.2. データ Read 時	9
4. 外部 FET、リレーの初期診断回路	10
4.1. ブロック図	10
4.2. 検査モード分類.....	11
4.3. 検査方法 Type A	12
4.4. 検査方法 Type B	13
4.5. 検査方法 Type C	14
4.6. 検査方法 Type D	14
5. 応用回路例	15
6. 消費電力.....	17
6.1. 消費電力の計算.....	18
6.1.1. ゲートドライバ部の消費電力(捕捉).....	18
6.1.2. セーフティリレー部の消費電力(捕捉).....	20
6.1.3. チャージポンプ部の消費電力(捕捉).....	21
記載内容の留意点.....	22
製品取り扱い上のお願い.....	24

図目次

図 2.1	起動シーケンス.....	5
図 2.2	状態遷移図.....	6
図 3.1	ライト動作時データフォーマット.....	7
図 3.3	Read 動作時データフォーマット.....	9
図 4.1	外部 FET, リレーの診断回路ブロック図.....	10
図 5.1	応用回路例(モーターリレー 一括駆動時).....	15
図 5.2	応用回路例(モーターリレー個別駆動時).....	16
図 7.1	許容損失.....	17
図 7.2	ゲートドライバ部 消費電カイメージ.....	18
図 7.3	ゲートドライバ部 消費電カイメージ.....	19
図 7.4	セーフティリレー部 消費電カイメージ 1.....	20
図 7.5	セーフティリレー部 消費電カイメージ 2.....	20
図 7.6	セーフティリレー部 消費電カイメージ 3.....	21

表目次

表 2.1	電源電圧の動作範囲.....	4
表 4.1	検査モード一覧.....	11
表 4.2	検査方法 Type A での期待値.....	12
表 4.3	検査方法 Type B での期待値.....	13
表 4.4	検査方法 Type C での期待値.....	14

2. 電源電圧

2.1. 電源電圧の動作範囲

表 2.1 電源電圧の動作範囲

項目	適用端子	記号	動作電圧範囲	単位	条件
入力電圧	VB	Vb	4.5~28	V	DC
	VCC	Vcc	3.0~5.5	V	DC
	VCC_OP	Vccop	3.0~5.5	V	DC

※本製品は 12V バッテリーでの使用を想定しています。

※本製品は $V_b < 3.6V$ にて常時ご使用になることは推奨されません。

2.2. 起動シーケンス

・VB 及び VCC、VCC_OP に電圧を印加します。(VB と VCC の立ち上げ順序はありませんが、ABIST スタート時に VB 低電圧検出及び VCC_OP 低電圧検出が解除されておりませんと ABIST の結果が異常となります。

また、Vb および Vcc のスルーレートは以下の範囲で使用してください。Vb=8V/ μ s 未満 Vcc=0.3V/ μ s 未満)

・IC 起動後に、VCC 低電圧解除後に発振回路が動作を開始し、LBIST 完了後に ABIST の診断を開始します。

・LBIST が NG の場合は ABIST の診断はキャンセルされます。チャージポンプもゲートドライバも Disable 状態となるように制御します。

・ABIST が開始すると、診断用スイッチをオンすることでコンパレーターの入力電圧を切り替え、各検出コンパレーターを反転させて診断を行います。

・診断はクロックに同期して順次行われ、診断情報は ABIST 判定回路に入力されます。また、診断期間中は NDIAG="L" に保持されます。

・全ての診断終了後、IC は通常動作に切り替わり、チャージポンプが動作開始し、VCPH 電圧が上昇します。

・チャージポンプの起動が完了すると、D_PRED_EN=Hi となりゲートドライバを制御することが可能になります。

・診断で異常が検出されない場合、NDIAG="H" となります。

・診断で異常が検出された場合、NDIAG="L" となり、診断情報を保持し続けます。

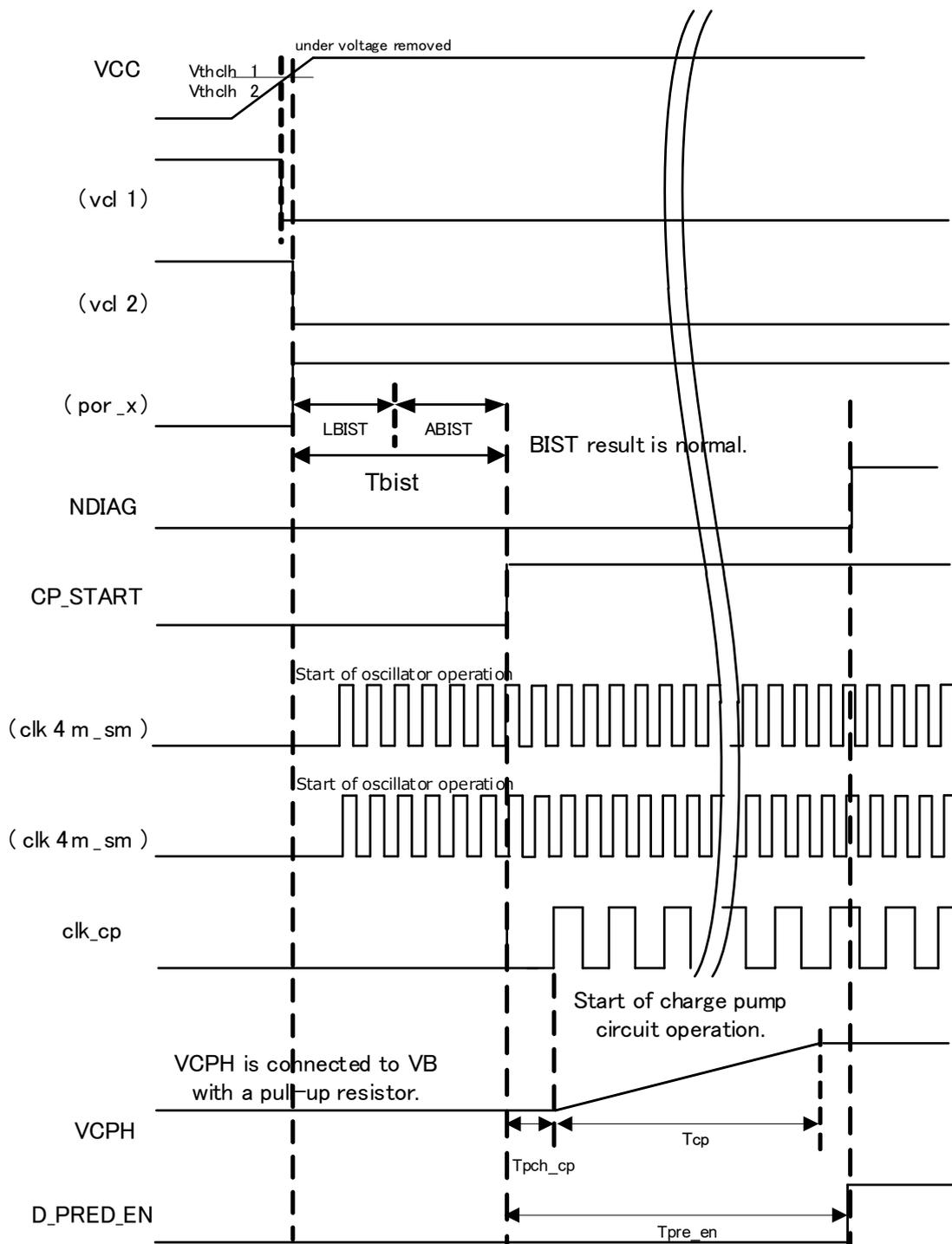


図 2.1 起動シーケンス

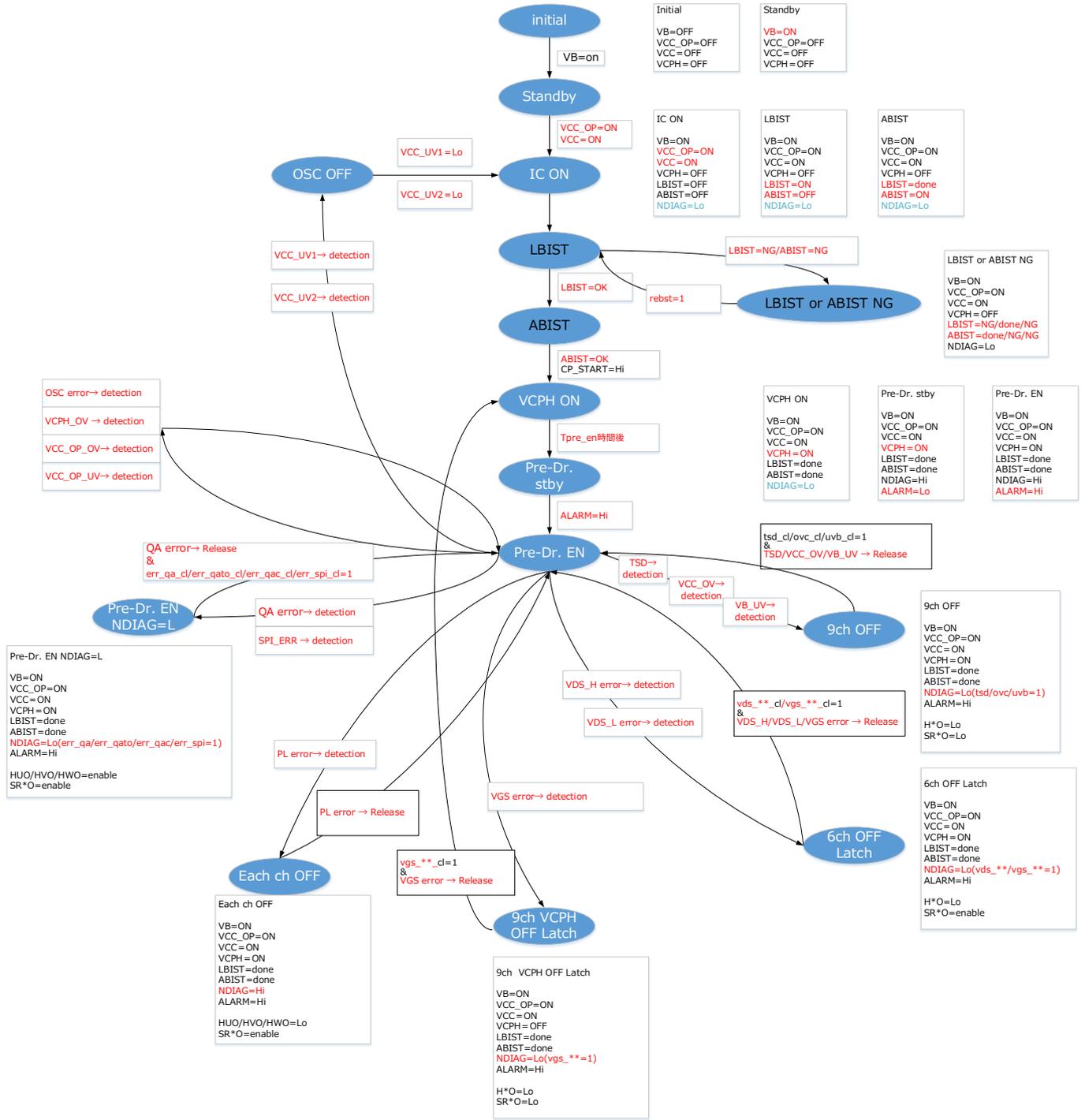


図 2.2 状態遷移図

3. SPI 通信 CRC 演算例

3.1. データ Write 時

ライト動作時のデータフォーマットを図 3.1 に示します。

SI はアドレス指定ビット Address[7:0]、書き込みデータ指定ビット Write_Data[15:0]、データチェック用ビット CRC[7:0]により構成されます。書き込み時は Address[7]=0 としてアドレス指定します。Address[0]はアドレス選択には使用されません。CRC の対象範囲は Address[7:0]と Write_Data[15:0]となります。

また SO の Previous_Data[15:0]は Address[7:0]によって書き込みが指示されたレジスタの Write_Data[15:0]が書き込まれる直前のデータとなります。CRC の対象範囲は Previous_Data[15:0]となります。

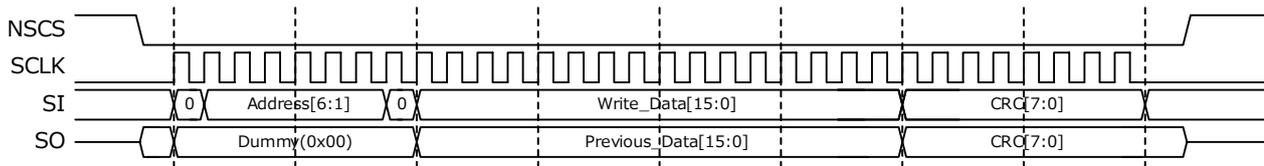


図 3.1 ライト動作時データフォーマット

CRC の生成多項式は $x^8+x^4+x^3+x^2+1$ なので、
 $1*x^8+0*x^7+0*x^6+0*x^5+1*x^4+1*x^3+1*x^2+0*x+1$
 2 進数では
 100011101
 となる。

計算例 : OPSEL2 Write Address=04h / Read Address=84h

OPSEL2 のレジスタに $tsd_op[10:8]='101'$, $ferr_op[6:4]='101'$, $uvd_op[2:0]='011'$ の設定をする書き込みをする場合に

SI は

アドレス部

Address[7:0] → 0000 0100

データ部

0000 0101 0101 0011

CRC 算出対象は

0000 0100 0000 0101 0101 0011

これを生成多項式

100011101

で除算(XOR)する。

最初に初期値'FFF'で EXOR をとり、それから CRC を算出すると、1001 0000 となる。

3.2. データ Read 時

リード動作時のデータフォーマットを図 3.3 に示します。

SI はアドレス指定ビット Address[7:0]、ダミーデータ Dummy[7:0]、データチェック用ビット CRC[7:0]により構成されます。読み出すときは Address[7]=1 としてアドレス指定します。Address[0]はアドレス選択には使用されません。CRC の対象範囲は Address[7:0]となります。

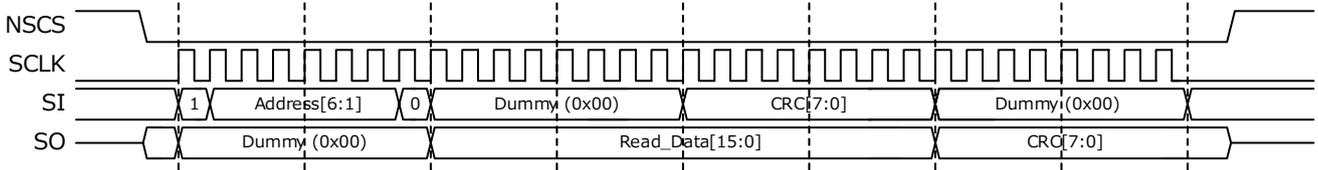


図 3.2 Read 動作時データフォーマット

CRC の生成多項式は $x^8+x^4+x^3+x^2+1$ なので、
 $1*x^8+0*x^7+0*x^6+0*x^5+1*x^4+1*x^3+1*x^2+0*x+1$
 2 進数では
 100011101
 となる。

計算例 : OPSEL2 Write Address=04h / Read Address=84h

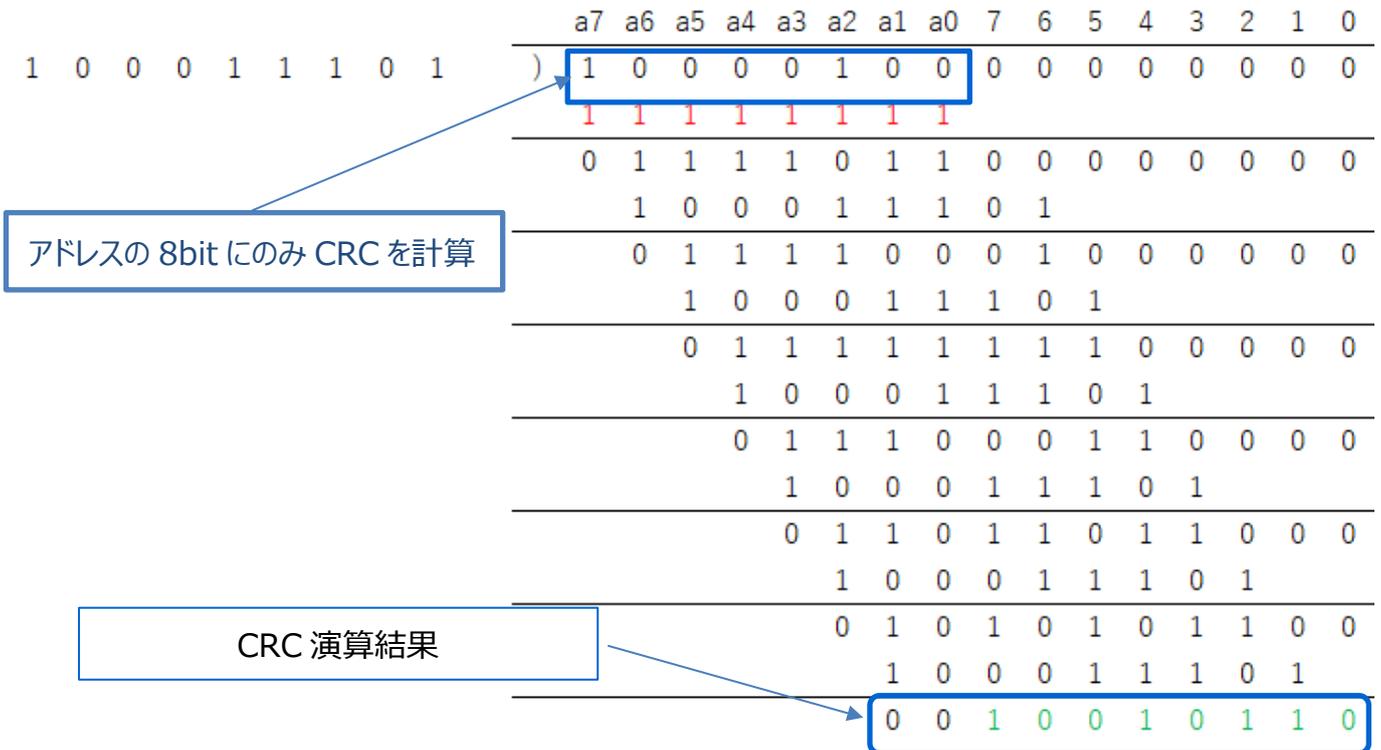
を Read する場合に

SI はアドレス部

Address[7:0] → 0000 0100

が CRC 算出対象となる。

最初に初期値'FFF'で EXOR をとり、それから CRC を算出すると、1001 0110 となる。



4. 外部 FET、リレーの初期診断回路

4.1. ブロック図

図 4.1 にブロック図を示します（概念図であり実際の回路を示すものではありません）。外部 FET やリレーの初期診断を実行するための検査用回路(FET_TEST ブロック)を備えています。検査動作中は VDS 異常検出が無効となり、VDS 異常検出用の回路が外部 FET やリレーの検査(以降 FET_TEST)に利用されます。FET_TEST 中でも VDS 異常検出以外の要因でゲートドライバのオフ指示が到来した場合(gate_en_*="L"となった場合)はゲートドライバがオフとなります。FET_TEST 期間中モーター制御用ゲートドライバの制御信号は FET_TEST ブロックによって制御されます。リレーは常に CP_RLY_CTRL レジスター設定に従います。

ゲートドライバがオフのときに HUS, HVS, HWS 端子を中点電位に保つための抵抗は FET_TEST による検査が実行されているときに接続されます。

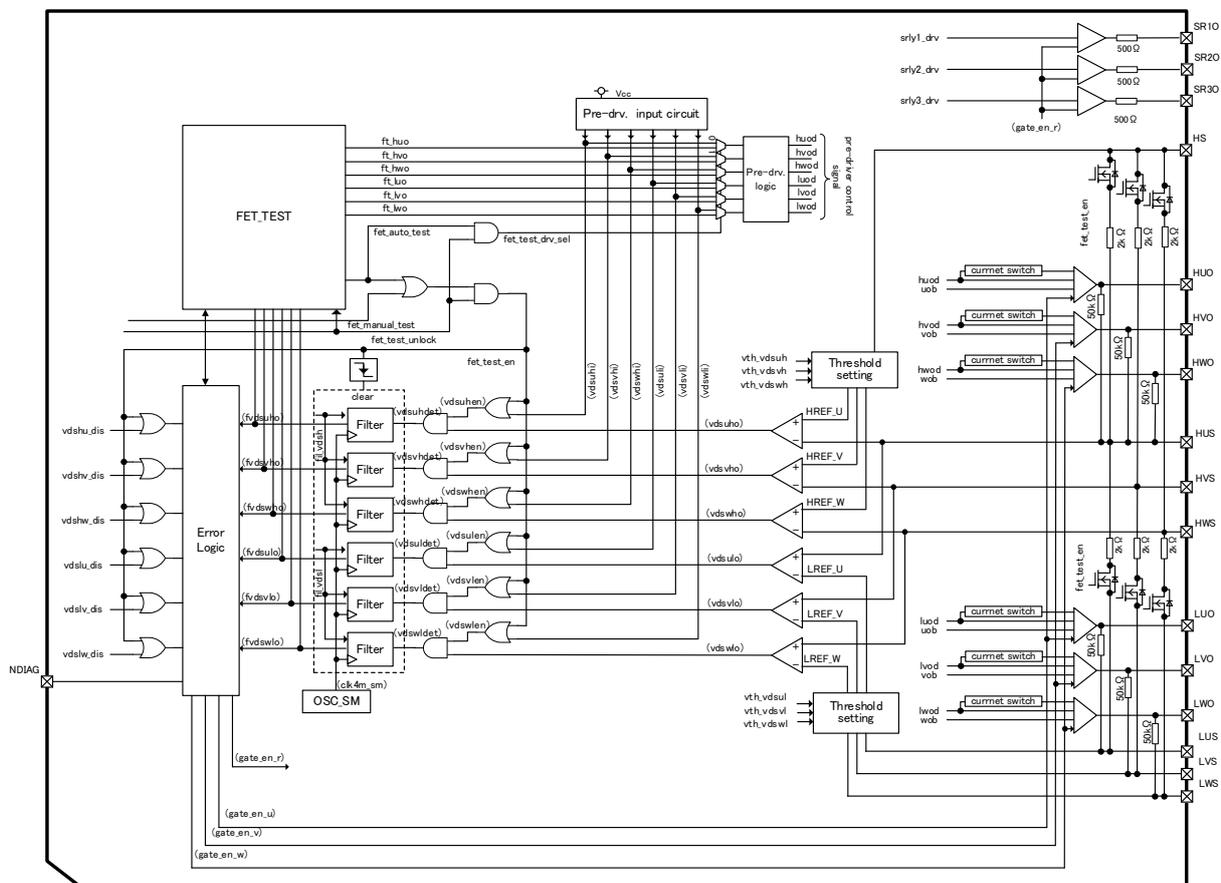


図 4.1 外部 FET, リレーの診断回路ブロック図

4.2. 検査モード分類

表 4.1 に検査モードの一覧を示します。fet_test_unlock=0 では通常動作となります。fet_test_unlock=1 の期間中に fet_manual_test=1 とすることで、外部 FET をマニュアル操作で検査することができます。このモードではリレー駆動信号はレジスターによる制御、FET 駆動信号は入力端子による制御であり、通常動作時と同様の制御方法となります。通常動作では FET 制御用の入力端子が“H”に制御されたチャンネルだけ VDS 検出用のコンパレータ出力がノイズフィルターへ入力されますが、マニュアルテストモードでは FET 制御用の入力端子の状態とは無関係に VDS 検出用のコンパレータ出力がノイズフィルターへ入力されます。マニュアルテストモードでは VDS 検出用の回路が FET 検査に使用されるため、VDS 異常検出は無効となります。fet_rmidonU, fet_rmidonV, fet_rmidonW はそれぞれ中点電圧生成用の抵抗のうち U 相、V 相、W 相を ON する制御ビットとなります。ユーザーの想定する検査方法に応じて各ビットを ON してください。同時に複数ビットを ON した場合は該当する相の抵抗が同時に ON となります。VDS 検出用のコンパレータ(フィルター後)出力を VDS_COMP_STAT からマイコンが読み出して期待値比較することで検査を行います。fet_test_unlock=1 の期間中に fet_test_start ビットをセットすることで検査シーケンスが開始され fet_auto_test="H" となると、FET 駆動のタイミング制御と、VDS 検出コンパレータ出力結果の保存が本 IC により自動的に行われます。FET の駆動パターンは Type A, B, C ではあらかじめ想定されている規定の駆動パターンとなりますが、Type D ではレジスターにより任意のパターンを設定できます。VDS 異常検出用の回路が FET 検査に使用されるため、VDS 異常検出は無効となります。自動シーケンス起動中は中点電圧生成用の抵抗が全相 ON となります。Type A, B, C ではあらかじめ想定されている規定の駆動パターンで FET を駆動するため、コンパレータ出力は IC 内部で自動的に期待値比較されますが、Type D では駆動パターンがユーザーにより任意に設定できるため期待値比較もマイコンが実施します。fet_manual_test と fet_auto_test が同時に成立した発生した場合は fet_auto_test が優先されます。fet_rmidon[U,V,W] は多ビットを同時に設定した場合は、1 に設定された相の中点電圧生成抵抗が同時に ON します。表 4.1 における "*" は Don't care を意味します。

表 4.1 検査モード一覧

レジスター設定 または状態フラグ							各回路要素の動作					結果の 判定方法	概要
fet_test_unlock	fet_auto_test	fet_manual_test	fet_rmidonU	fet_rmidonV	fet_rmidonW	fet_test_type	リレー 駆動信号	FET 駆動信号	VDS 異常 検出	VDS 検 出コンパ レータ (with Filter)	中点 電圧 生成 抵抗		
0	*	*	*	*	*				有効	VDS 検出	OFF	-	通常動作 FET テストのロック 解除状態
1	0	1	0	0	0	*	マイコンによるレ ジスター設定に より制御	入力端子によ り制御される	無効	外部 FET の 診断	U 相 ON	マイコンで 判断	マニュアル操作による FET テスト
			1	0	0						V 相 ON		
			0	1	0						W 相 ON		
	0	0	1	全相 ON	IC が期待値 比較	自動テスト Type A 自動テスト Type B 自動テスト Type C							
1			*			A B C D	IC 内部自動 制御			マイコンで判断	自動テスト Type D		

4.3. 検査方法 Type A

モーターリレーがオフのときに検査を実行する想定です。検査を開始する前に CP_RLY_CTRL レジスターによりモーターリレーをオフに設定してから実行してください。TypeA の検査シーケンスを開始すると本 IC が中点電圧生成抵抗を ON にして一定時間待機します。待機終了後本 IC がモーター制御用の全ゲートドライバをオフとして期待値比較を行います。その後本 IC がモーター制御用のゲートドライバを 1 つずつ ON しながらコンパレーター出力(ノイズフィルター後)信号を期待値と比較します。検査シーケンス実行中はゲートドライバがオフのときに HUS, HVS, HWS を中点電圧に保つための抵抗が ON となります。検査シーケンス中は VDS コンパレーター(フィルター後)出力を規定のタイミングでレジスターに格納します。

表 4.2 検査方法 Type A での期待値

VDS_COMP_STAT			D10	D8	D6	D4	D2	D0
			compout_uh	compout_ul	compout_vh	compout_vl	compout_wh	compout_wl
			U相 Hi サイド	U相 Lo サイド	V相 Hi サイド	V相 Lo サイド	W相 Hi サイド	W相 Lo サイド
ft_seq_num	0	UVW 相全てオフ	1	1	1	1	1	1
	1	U相 Hi サイド ON	0	1	1	1	1	1
	2	V相 Hi サイド ON	1	1	0	1	1	1
	3	W相 Hi サイド ON	1	1	1	1	0	1
	4	U相 Lo サイド ON	1	0	1	1	1	1
	5	V相 Lo サイド ON	1	1	1	0	1	1
	6	W相 Lo サイド ON	1	1	1	1	1	0

4.4. 検査方法 Type B

モーターリレーがオンのときに検査を実行する想定です。検査を開始する前に CP_RLY_CTRL レジスターによりモーターリレーをオンに設定してから実行してください。TypeB の検査シーケンスを開始すると本 IC が中点電圧生成抵抗を ON にして一定時間待機します。待機終了後、本 IC がモーター制御用の全ゲートドライバをオフとして期待値比較を行います。その後本 IC がモーター制御用のゲートドライバを1 つずつ ON しながらコンパレーター出力(ノイズフィルター後)信号を期待値と比較します。検査シーケンス実行中はゲートドライバがオフのときに HUS, HVS, HWS を中点電圧に保つための抵抗が ON となります。検査シーケンス中は VDS コンパレーター(フィルター後)出力を規定のタイミングでレジスターに格納します。マイコンによって fet_auto_test="L" でシーケンスが終了したことを確認後に検査結果を確認してください。

表 4.3 検査方法 Type B での期待値

VDS_COMP_STAT			D10	D8	D6	D4	D2	D0
			compout_uh	compout_ul	compout_vh	compout_vl	compout_wh	compout_wl
			U 相 Hi サイド	U 相 Lo サイド	V 相 Hi サイド	V 相 Lo サイド	W 相 Hi サイド	W 相 Lo サイド
ft_seq_num	0	UVW 相全てオフ	1	1	1	1	1	1
	1	U 相 Hi サイド ON	0	1	0	1	0	1
	2	V 相 Hi サイド ON	0	1	0	1	0	1
	3	W 相 Hi サイド ON	0	1	0	1	0	1
	4	U 相 Lo サイド ON	1	0	1	0	1	0
	5	V 相 Lo サイド ON	1	0	1	0	1	0
	6	W 相 Lo サイド ON	1	0	1	0	1	0

4.5. 検査方法 Type C

モーター制御用のゲートドライバが異常検出時に停止できることを検査するときを使用する想定です。モーターリレーや電源リレーを使用している場合はモーター制御用の FET が通常動作するように CP_RLY_CTRL レジスターでリレーの動作を設定した上で、マイコンから ALARM 端子="L"にするなどしてゲートドライバを停止させてから検査を実行させてください。この時 ALM_CTRL の alr_op="H"として ALARM 検出時にモーター制御用のゲートドライバのみ停止する設定とし、リレーは停止しない設定にしておきます。

fet_test_type=C を選択し、fet_test_unlock="H"の期間中に fet_test_start を設定することで Type C の検査シーケンスが開始されます。TypeC の検査シーケンスを開始すると本 IC が中点電圧生成抵抗を ON にして一定時間待機します。待機終了後、本 IC がモーター制御用の全ゲートドライバをオフとして期待値比較を行います。その後、本 IC がモーター制御用のゲートドライバのうちハイサイド側の 3 チャンネルを同時に ON した場合と、ローサイド側の 3 チャンネルを同時に ON した場合のコンパレーター出力(ノイズフィルター後)信号を期待値と比較します。検査シーケンス実行中はゲートドライバがオフのときに HUS, HVS, HWS を中点電圧に保つための抵抗が ON となります。検査シーケンス中は VDS コンパレーター(フィルター後)出力を規定のタイミングでレジスターに格納します。

表 4.4 検査方法 Type C での期待値

VDS_COMP_STAT			D10	D8	D6	D4	D2	D0
			compout_uh	compout_ul	compout_vh	compout_vl	compout_wh	compout_wl
			U 相 Hi サイド	U 相 Lo サイド	V 相 Hi サイド	V 相 Lo サイド	W 相 Hi サイド	W 相 Lo サイド
ft_seq_num	0	UVW 相全てオフ	1	1	1	1	1	1
	1	Hi サイド全て ON	1	1	1	1	1	1
	2	Lo サイド全て ON	1	1	1	1	1	1

4.6. 検査方法 Type D

モーターリレーの独立性を検査するときを使用する想定ですが、FET 駆動の組み合わせは FET_TEST_CNT2 レジスターで任意に設定可能ですので汎用的に使用することもできます。Type D では一度に 1 パターンの検査しか実行しません。FET 駆動の組み合わせは任意に設定可能ですが、Type D の検査シーケンスがスタートしたタイミングでの値を使用しますのでスタート前にあらかじめ所望の値をセットしてください。ハイサイド・ローサイド同時 ON の駆動パターンが設定された場合はハイサイド・ローサイドともにオフとして扱われます。IC では期待値比較を行いませんが検査時のコンパレーター出力(ノイズフィルター後)信号を 6 チャンネル分リード可能です。検査シーケンス実行中はゲートドライバがオフのときに HUS, HVS, HWS を中点電圧に保つための抵抗が ON となります。

fet_test_type=D を選択し、fet_test_unlock="H"の期間中に fet_test_start を設定することで Type D の検査シーケンスが開始されます。TypeD の検査シーケンスを開始すると本 IC が中点電圧生成抵抗を ON にして一定時間待機します。待機終了後、FET_TEST_CONT2 レジスターで設定された駆動パターンで FET を駆動します。検査シーケンス中は VDS コンパレーター(フィルター後)出力を規定のタイミングでレジスターに格納します。

5. 応用回路例

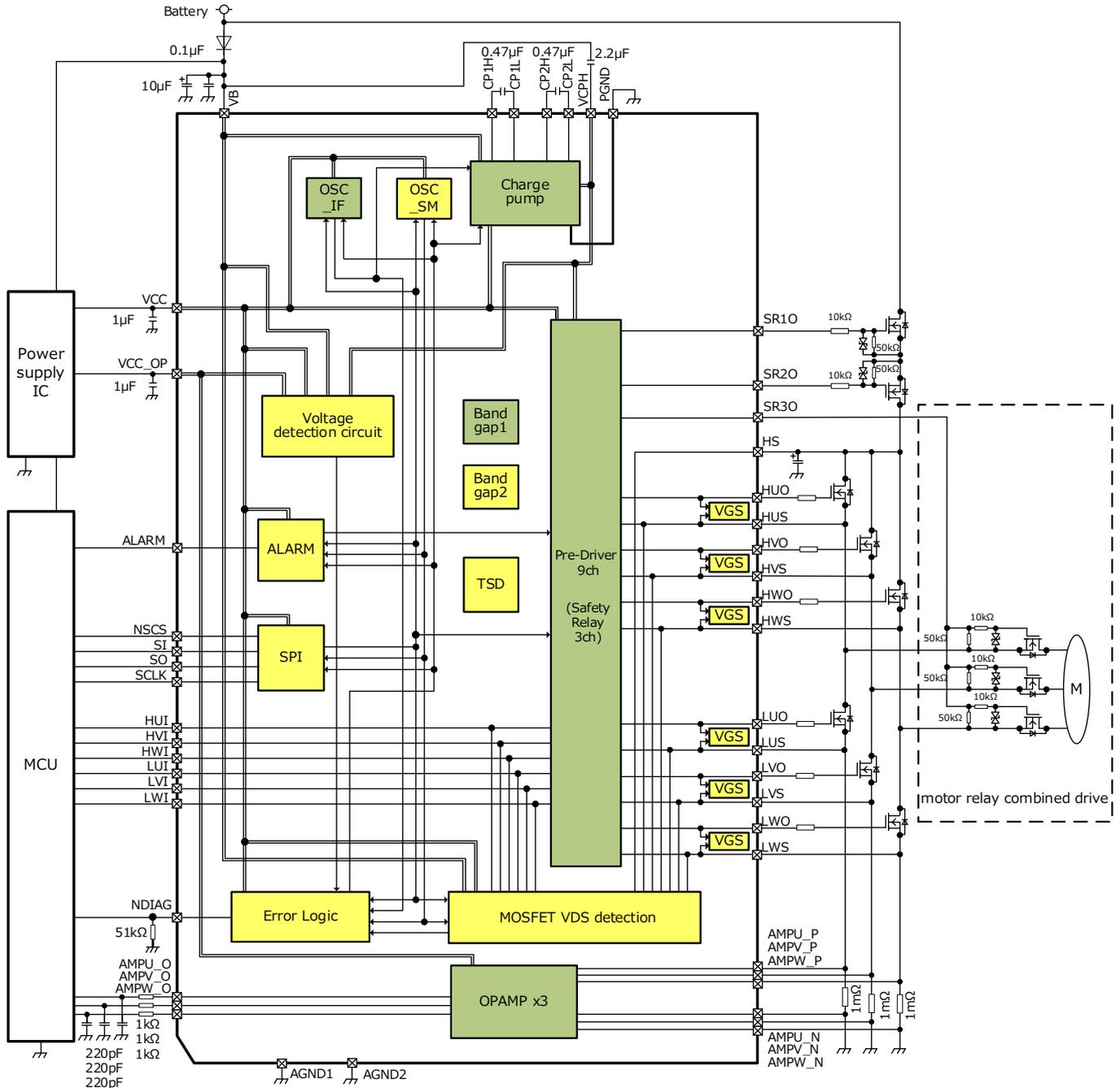


図 5.1 応用回路例(モーターリレー一括駆動時)

《ユーザー注意事項》

※これらの回路定数は、応用回路例であり、保証されるものではありません。

ユニット基板上で使用環境を想定した条件で、評価・確認を十分に実施した上で、外付け回路を決定してください。

※電源端子(VB, VCC, VCC_OP, VCPH)に外付けする平滑コンデンサーは、極力 IC の根本付近に配置してください。

※AGND1, 2とPGNDはユニット基板上でベタGND(同電位±0.3V)としてください。

※ユニット設計の際には、各ブロックの注意事項にも配慮してください。

※誤装着はしないでください。ICの破壊、機器の損傷を招くおそれがあります。

6. 消費電力

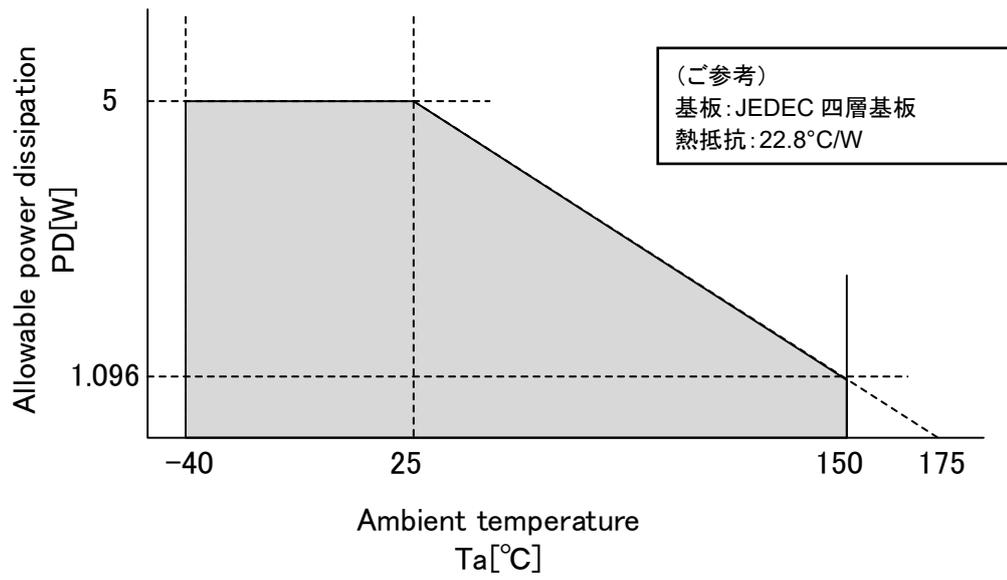


図 7.1 許容損失

6.1. 消費電力の計算

各回路ブロックの消費電力を算出については別紙参照

6.1.1. ゲートドライバ部の消費電力(捕捉)

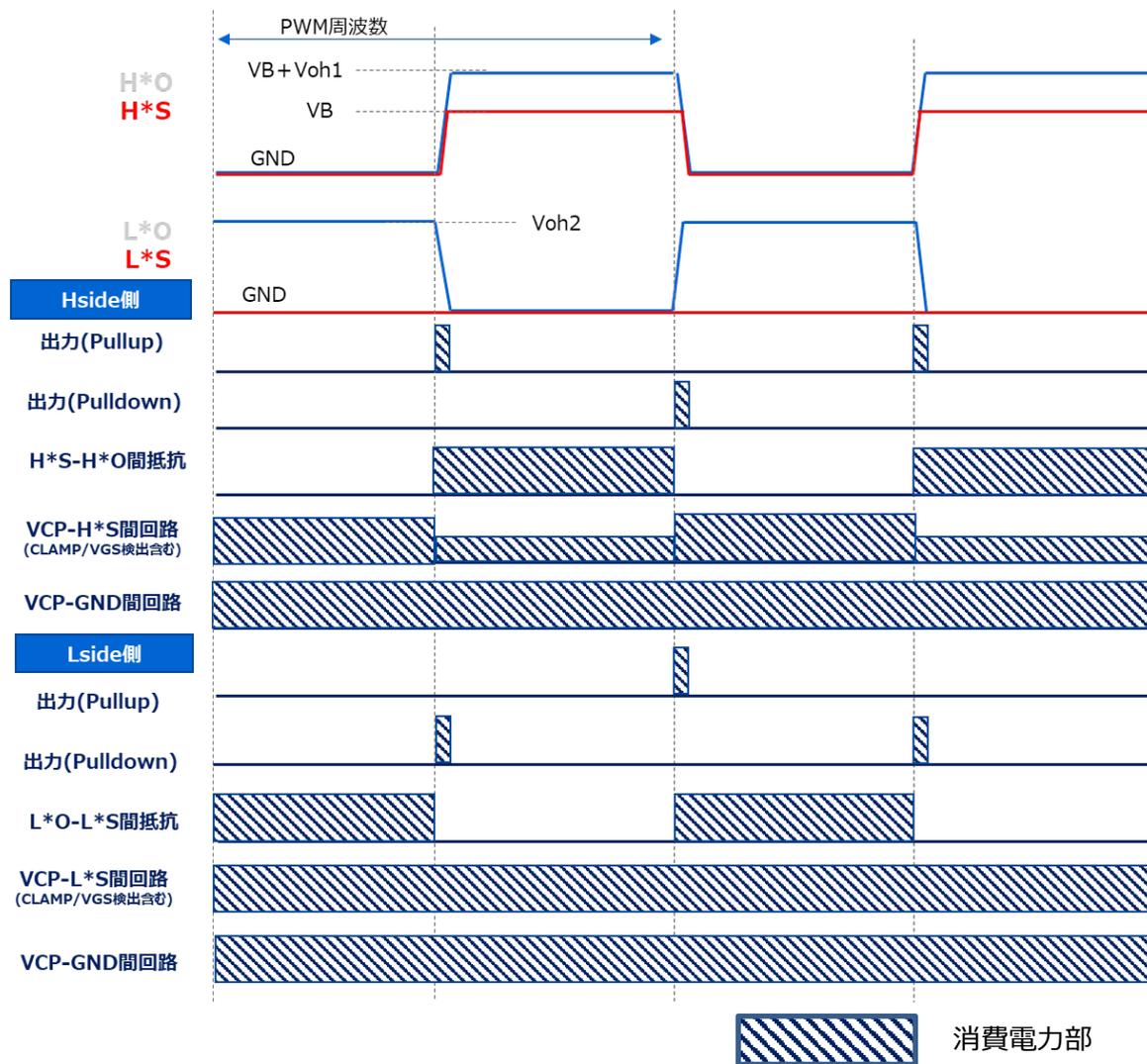


図 7.2 ゲートドライバ部 消費電カイメージ

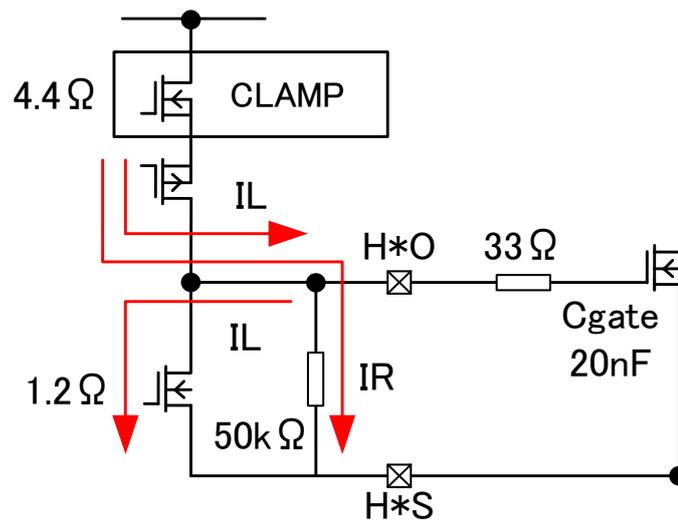


図 7.3 ゲートドライバ部 消費電カイメージ

■ゲート容量充放電分

$IL = V_{oh1} \cdot C_{gate} \cdot PWM = 10V \cdot 20nF \cdot 20kHz = 4mA \rightarrow$ セル C14/E14
 $26 \cdot 4m \cdot (4.4 + 1.2) / (4.4 + 1.2 + 33 + 33)$
 $= 26 \cdot 4m \cdot 5.6 / 71.6 = 8.13[mW] \rightarrow$ 3ch 分で Q40/R40 セルの値になる。

■プルダウン抵抗分

H*O-H*S 間 Pulldown 抵抗分 Duty=20%として
 $IR = 10V / 50k\Omega = 0.2[mA]$
 $0.2 \cdot 10V^2 / 50k\Omega = 0.40[mW] \rightarrow$ 3ch 分で O40 セルの値になる。

6.1.2. セーフティリレー部の消費電力(捕捉)

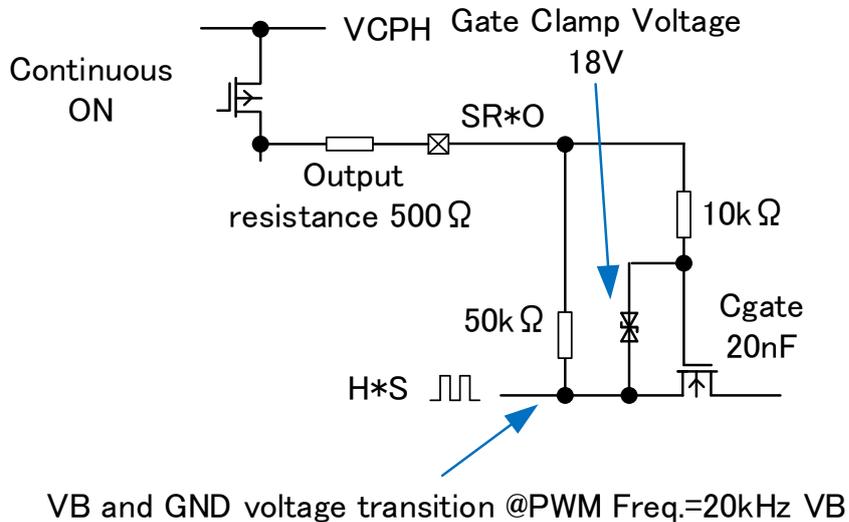


図 7.4 セーフティリレー部 消費電カイメージ 1

■ H*S=VB のとき Gate クランプは無し Cgate への充電無し
 $IL = (VCPH - VB) / (50k + 0.5k)$
 $= 14 / 50.5k = 0.277 [mA] \rightarrow$ セル B21

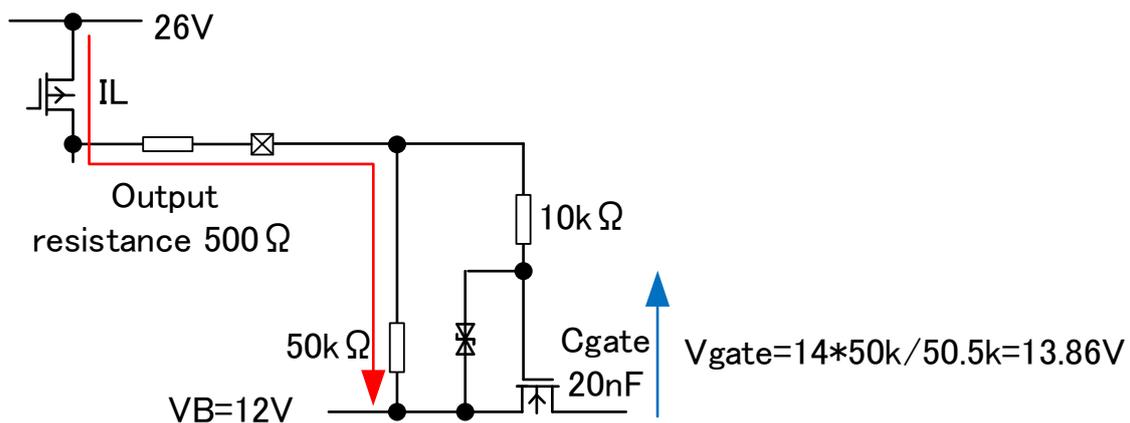


図 7.5 セーフティリレー部 消費電カイメージ 2

■ H*S=GND のとき Gate クランプ Cgate へ充電
 Gate クランプ時の電流は
 $IL1 * 50k = IL2 * 10k + 18$

記載内容の留意点**1. ブロック図**

ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

2. 等価回路

等価回路は、回路を説明するため、一部省略・簡略化している場合があります。

Ver	変更内容	作成・変更日
1.0	New	2023-03-20
2.0	図を新 JIS 記号に更新 4.3. 検査方法 Type A の説明文書の重複部分を削除	2023-07-07

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>