

基地局・データサーバー電源用に最適な 150V パワーMOSFET U-MOSX-H シリーズ アプリケーションノート

概要

動画ストリーミング等の大容量で通信スピードが要求されるコンテンツが増加し、それに対応した 5G（第 5 世代移動通信システム）サービスの開始等もあいまって基地局、データサーバーの消費電力が飛躍的に増え、使用されるスイッチング電源の高効率化が求められています。高性能な MOSFET はこれら通信基地局、データサーバーのスイッチング電源に必要不可欠であり、効率向上のため素子性能向上の重要度が日増しに高まっています。

東芝デバイス&ストレージ（株）は、通信基地局、データサーバーの電源の高効率化のため、オン抵抗、電荷容量特性を飛躍的に向上させた、U-MOSX-H 150 V プロセスのパワーMOSFET（金属酸化膜半導体型電界効果トランジスター）を開発しました。

目次

概要	1
目次	2
1. 150V MOSFET の応用	3
1.1. 需要が増加する 48V 系電源の応用機器	3
1.2. 応用回路の方式と動作	3
1.2.1. 通信電源用 AC-DC コンバーター	3
1.2.2. 基地局 RF アンプ電源用 DC-DC コンバーター	4
2. U-MOSX-H 150V について	6
2.1. 特長	6
2.2. 特性	6
2.2.1. オン抵抗 ($R_{DS(ON)}$)	6
2.2.2. 出力電荷量 (Q_{oss})	7
2.2.3. 逆回復電荷量 (Q_{rr})	7
2.2.4. 特性比較表	11
2.3. 応用回路における評価結果	12
2.3.1. 1kW フェーズシフト・フルブリッジ同期整流 DC-DC コンバーターリファレンスデザイン	12
2.3.1.1. リファレンスデザイン概要	12
2.3.1.2. 効率	12
2.3.2. 1kW バックブースト DC-DC コンバーターリファレンスデザイン	14
2.3.2.1. リファレンスデザイン概要	14
2.3.3.2. 効率	15
3. ラインアップ	17
4. まとめ	17
5. リファレンスデザイン, デバイスモデルサポート	18
6. 製品取り扱い上のお願ひ	179

1. 150V MOSFET の応用

1.1. 需要が増加する 48V 系電源の応用機器

通信基地局の電源には、固定電話の始まりから現在に至るまで DC-48V が使用されています。負電圧である理由は、長尺配線による銅線のイオン化を防ぐためと言われています。今日の基地局を含めた通信インフラの電源にも DC -48V が使用されており、通信需要の高まりからスイッチング電源への需要も日増しに増えています。基地局には商用交流電源の AC 200~240V から DC -48V(実際には、電圧降下を見越し、DC -60V までの使用が許容される)を生成する AC-DC コンバーターが設置されます。また、基地局の無線トランスミッターに使用される高周波アンプの電源電圧は DC 52V~56V であり、DC- 48V を受電して DC 48V~60V に変換する DC-DC コンバーターが組み込まれます。十数年ほど前までは、MOSFET の性能が十分でなく、また通信の需要面から無線基地局電源の出力もそれ程高く要求されなかったため、これらスイッチング電源の整流回路はダイオードの使用が主流でしたが、近年では制御技術や MOSFET 性能の向上により、特に高効率が要求される通信基地局ではそのほぼ全てに同期整流回路が使用されるようになっていきます。

一方のデータサーバーでは、AC-DC 変換後のラック内の配電に、一般的なコンピューティングと同様の DC 12V が使用されていました。しかしながら、サーバーの消費電力が 10kW を超える程になると、配線による僅かな抵抗の損失も無視できなくなります。そこで、通信基地局電源と構成が共通化できる DC 48V で配電するタイプが増えてきています。

1.2. 応用回路の方式と動作

1.2.1. 通信電源用 AC-DC コンバーター

商用交流電源の AC 200~240V を受けて通信電源の電源電圧規格 DC -48~-60V を出力する AC-DC コンバーターに利用される、代表回路例及びその同期整流(SR*¹)に必要な耐圧を示します。

表 1.2.1.の① PFC*² + LLC*³ + センタータップ SR 回路における SR 用 MOSFET には、出力電圧の 2 倍 + スパイク電圧が印加されます。そのため、DC -48~-60V 出力の場合 120V に加え、10% マージンを考慮すると 132V が必要になります。一般的な耐圧ラインアップでこれを満たすのが 150V となります。この SR に必要な MOSFET の最少員数は 2pcs、ドライブ回路の基準電位と両 MOSFET のソース電位が同一になるので、駆動回路も簡易で済みます。

表 1.2.1.の② PFC + LLC + フルブリッジ SR 回路における SR 用 MOSFET には、出力電圧+VDS スパイクの印可となるため、センタータップ式の半分の耐圧の MOSFET が使用できます。ブリッジ接続が必要なので導通抵抗は単体時の 2 倍になりますが、80V MOSFET の 2 直列は 150V MOSFET 単体のオン抵抗より小さくなるため、導通損失の低減を図る事ができます。デメリットとして SR の最少員数が 4pcs になる他、ドライブ回路もブートストラップ等が必要で複雑化します。センタータップ SR 回路に比べコスト上昇因子は多いものの、高効率を得られる事から高出力の電源に多く採用されます。

*1. SR : Synchronous rectifier

*2. PFC : Power factor correction

*3. LLC : (inductor + inductor + capacitor) resonant converter

表 1.2.1 通信電源用 AC-DC コンバーター 代表回路例

回路方式	回路図	SR 波形	SR 必要耐圧	メリット/デメリット
① PFC + LLC + センタータップ SR	<p>AC in : 200~240V DC out : -48~-60V</p>	<p>*過負荷など状態によっては0Aスイッチング(ZCS)にならず、リカバリー状態となる。</p>	150 V	メリット： ・SR側の最小デバイス員数が2つ ・SRのドライバー回路がGND基準のため簡易 デメリット： ・フルブリッジ SRに比べると2倍の素子耐圧が必要。
② PFC + LLC + フルブリッジ SR	<p>AC in : 200~240V DC out : -48~-60V</p>	<p>*過負荷など状態によっては0Aスイッチング(ZCS)にならず、リカバリー状態となる。</p>	80V	メリット： ・センタータップ SRに比べると1/2の素子耐圧で済む。 デメリット： ・SR側の最小デバイス員数が4つ ・SRのドライバー回路にブートストラップ等の回路が必要

1.2.2. 基地局 RF アンプ電源用 DC-DC コンバーター

通信電源 DC-48V(-36V~-60V) を受け、RF アンプに必要な DC52V~56V を出力する DC-DC コンバーターに利用される、代表回路例及びその同期整流(SR)に必要な耐圧を示します。

DC-DC コンバーターでは、入力電圧の変動についてデューティー比をコントロールすることで許容しています(AC-DC コンバーターでは PFC が同様の役割を果たしており、コンバーター部分への入力電圧は一定となります)。入力電圧が最小・最大出力時にデューティー比が最大(約 100%)になる様に設計され、入力電圧が上がればデューティー比が下がる一方、整流素子に印加される電圧は入力電圧に比例して上がります。

表 1.2.2. ①のフルブリッジ SR 回路では、素子に印加される電圧がセンタータップ SR 回路の半分になります。入力電圧に 2 倍の範囲を持たせてある場合、2 次側整流素子に印加される電圧は出力電圧の 2 倍を超える程度まで上昇します。そのため、入力電圧範囲が 2 倍、52~56V を出力する DC-DC コンバーターのフルブリッジ SR 回路のデバイスには 112V 以上の耐圧が必要になり、スパイク電圧に対するマージンも考慮すると、一般的な耐圧ラインアップの中では 150V が最適となります。

表 1.2.2. ②のセンタータップ SR 回路では、例として入力電圧に 2 倍の範囲を持たせてある場合、SR 素子に印加される電圧は出力電圧の 4 倍以上になります。そのため、入力電圧範囲が 2 倍、52~56V を出力する DC-DC コンバーターのセンタータップ SR 回路の整流には 224V 以上の耐圧の素子が必要となります。こちらもスパイク電圧に対するマージンも考慮すると、一般的な耐圧ラインアップの中では 250V が最適となります。①のフルブリッジ SR 回路で必要な 150V 耐圧の素子に対し、センタータップ SR 回路で主に使用される 250V のオン抵抗は同じ世代、構造で比較した場合、耐圧の約二乗に比例する形で上昇します。また逆回復電荷量特性も劣るため、絶縁が必要な RF アンプでは主に 150V 耐圧の MOSFET を使用したフルブリッジ SR 回路が使用される例が多く見られます。

表 1.2.2. ③のバックブースト回路では、MOSFET に必要な耐圧は入力電圧と出力電圧の差であり、最も大きいケースである -60V 入力、52~56V 出力の場合、必要な耐圧は 116V 以上になります。SW 側、SR 側とも印加される電圧が同じですので、同じ耐圧の MOSFET が使用されます。他の回路方式と同じく、SR 側は低逆回復電荷量-低オン抵抗特性、SW 側には高速スイッチング-低オン抵抗特性が重要となります。絶縁型と比較し、ドライバー内蔵コンローラーは DC-DC コンバーター 1 組につき 1pcs で済み、結合トランスの削減等、回路が簡易となります。また動作周波数も絶縁型に比べれば高くでき、周辺部品の小型化による高集積化・低コスト化のメリットがあります。しかしながら、

法令により製品の使用地域によっては絶縁型でなければ使用することができません。

表 1.2.2 基地局 RF アンテナ電源用 DC-DC コンバーター 代表回路例

回路方式	回路図	SR 波形	SR 必要耐圧	メリット/デメリット
① フルブリッジ + フルブリッジ SR		<p>Vin最大(-60V)時波形 (Duty=50%)</p> <p>必要耐圧： 出力電圧 x 入力電圧最小/最大比</p>	150 V	<p>メリット： ・センタータップ SRに比べると1/2の素子耐圧で済む。</p> <p>デメリット： ・SR側の最小デバイス員数が4つ ・SRのドライバー回路にブートストラップ等の回路が必要</p>
② フルブリッジ + センタータップ SR		<p>Vin最大(-60V)時波形 (Duty=50%)</p> <p>必要耐圧： 出力電圧 x 入力電圧最小/最大比 x 2</p>	250V	<p>メリット： ・SR側の最小デバイス員数が2つ ・SRのドライバー回路がGND基準のため簡易</p> <p>デメリット： ・フルブリッジ SRに比べると2倍の素子耐圧が必要。</p>
③ バックブースト		<p>Vout(-Vin)</p> <p>必要耐圧： 出力電圧 - 入力電圧(負)</p>	150V	<p>メリット： ・SW, SR合わせて最小デバイス員数が2つ ・センタータップ SRに比べると1/2の素子耐圧で済む。 ・一つのドライバー内蔵コントローラーでSW, SRの駆動ができる。</p> <p>デメリット： ・入出力間を絶縁できない</p>

2. U-MOSX-H 150V について

2.1. 特長

電源の高効率化には、デバイスのオン状態における導通損失と、オン/オフ切り替え時のスイッチング損失の低減が必要になります。MOSFET では、オン抵抗 ($R_{DS(ON)}$)、ゲートスイッチ電荷量 (Q_{sw})、出力電荷量 (Q_{oss})、逆回復電荷量 (Q_{rr}) といった特性の向上が不可欠です。

一般的に、 $R_{DS(ON)}$ を改善するためにはセルピッチの微細化が行われますが、微細化だけでは Q_g 、 Q_{oss} 、 Q_{rr} も増加してしまいます。そのため、性能指標としてのオン抵抗・ゲートスイッチ電荷量 ($R_{DS(ON)} \cdot Q_{sw}$)、オン抵抗・出力電荷量 ($R_{DS(ON)} \cdot Q_{oss}$)、オン抵抗・逆回復電荷量 ($R_{DS(ON)} \cdot Q_{rr}$) の低減も必要になります。

150 V 系 U-MOSX-H は、従来世代の構造を基に、導通時とスイッチング時の両方の電力損失低減を狙い、素子構造の見直しとプロセス技術の改善による微細化で、 $R_{DS(ON)}$ を 38%、 $R_{on} \cdot Q_{sw}$ を 12%、 $R_{on} \cdot Q_{oss}$ を 20%、 $R_{DS(ON)} \cdot Q_{rr}$ を 57%*低減しました。(*標準品(STD)品の場合、従来世代 U-MOSVIII-H 比)

さらに、逆回復時の損失、スパイク電圧低減のため、ライフタイム制御技術を適用したハイスピード・ダイオード(HSD)品もラインアップに加えました。HSD 品では、 $R_{DS(ON)} \cdot Q_{rr}$ について STD 品比でさらに 74 %低減しています。

また、U-MOSX-H では 175°Cまでの高温動作に対応しています。(従来世代 U-MOSVIII-H は 150°Cまで) これにより、電源の高効率化、小型化、コストダウンによる付加価値の向上に貢献します。(図 2.1)

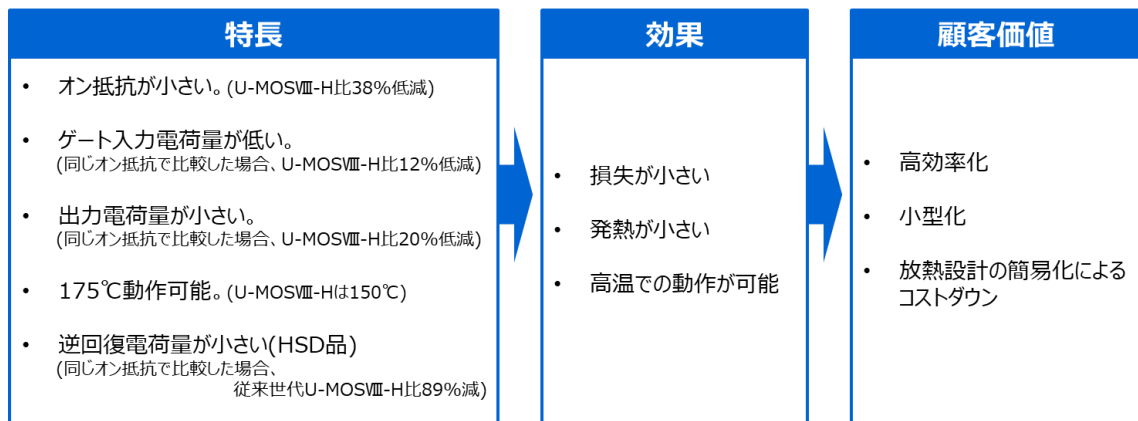


図 2.1.1. U-MOSX-H 150V の特長、効果とそれによる顧客価値向上

2.2. 特性

2.2.1. オン抵抗 ($R_{DS(ON)}$)

U-MOSX-H 150V では、最新の微細化技術を用いることで従来の U-MOSVIII-H 150V に対し 38%ものオン抵抗低減を実現しました(図 2.2.1)。また、Chip 上の FET エリアを銅で覆い、パッケージの抵抗に効果的な Cu コネクター構造を SOP Advance(N)(5x6)、TSON Advance(3x3)のラインアップに全面的に採用(図 2.2.2)し、プロセスだけでなく、パッケージでも抵抗の低減を図っています。

これにより導通損失を低減し、効率の向上を図る事ができ、並列員数の削減、実装面積の削減によるコストダウン、電源の小型化が可能になります。

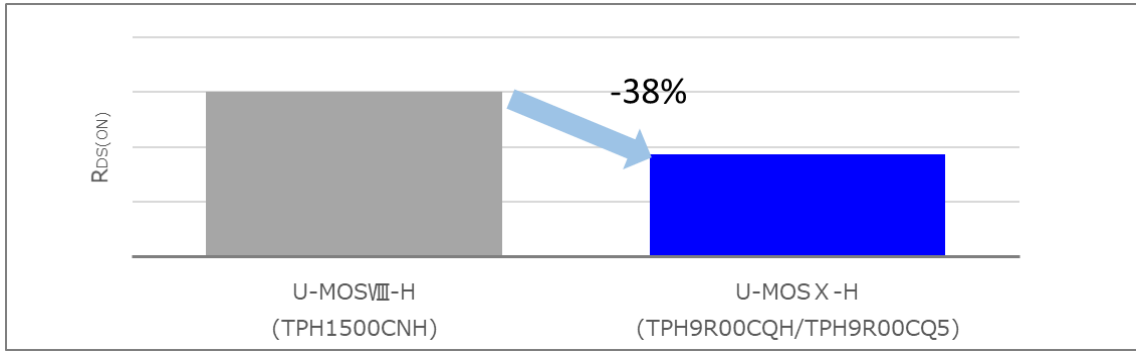


図 2.2.1 旧世代に対する $R_{DS(ON)}$ の低減

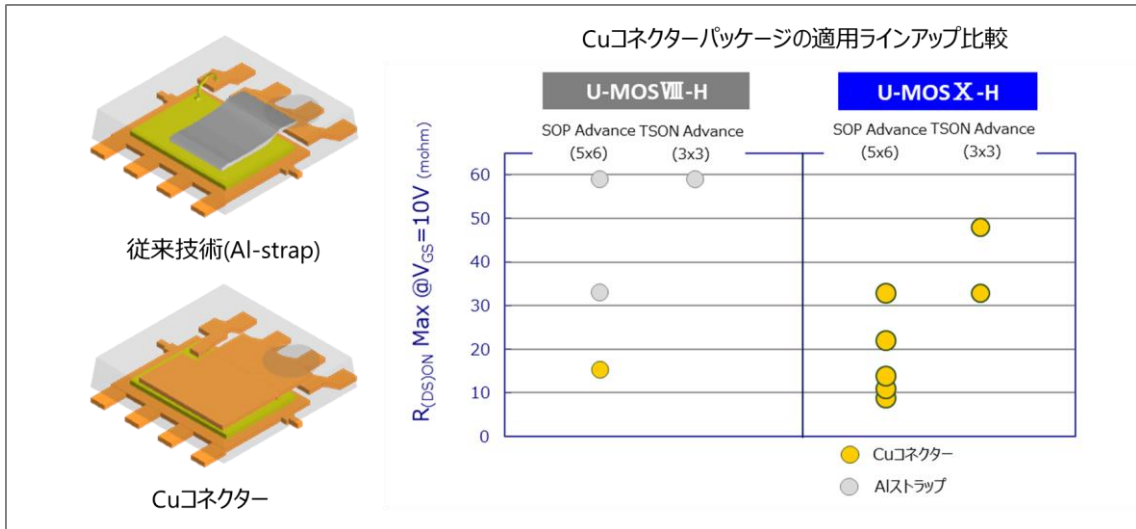


図 2.2.2. Cu コネクタ構造と, Cu コネクタパッケージを適用したラインアップの比較

2.2.2.2. 出力電荷量 (Q_{oss})

スイッチング回路では、ターン・オフする毎に出力容量 (C_{oss}) に充電され、充電された電荷 (Q_{oss}) は活用されことなく排出され損失となります。これはスイッチング損失の一部となります。U-MOSX-H 150V では、同じオン抵抗で比較した場合、U-MOSVIII-H に対し Q_{oss} を 20% 低減しています。(図 2.2.3)

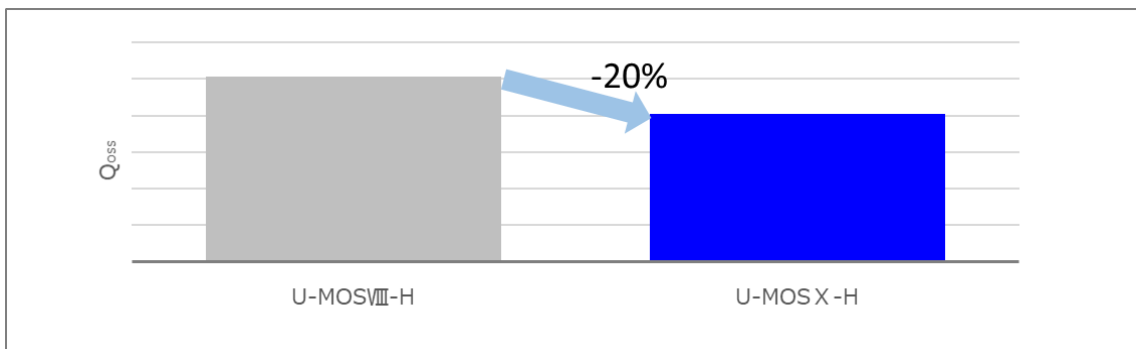


図 2.2.3. 同じオン抵抗における旧世代に対する Q_{oss} の低減

2.2.2.3. 逆回復電荷量 (Q_{rr})

同期整流回路では、内蔵ダイオードの順方向に電流が流れている状態から、急峻にバイアス方向が反転する動作が生じます。このとき、n-型半導体に蓄積されたキャリア(正孔・電子)が排出又は再結合により消滅するまでの時間 (t_{rr} :

逆回復時間)に、内蔵ダイオードに対して逆方向の電流 (I_{DR}) を流し続けます (図 2.2.4) 。この電荷量 (Q_{rr}) による損失を逆回復損失と呼びます。

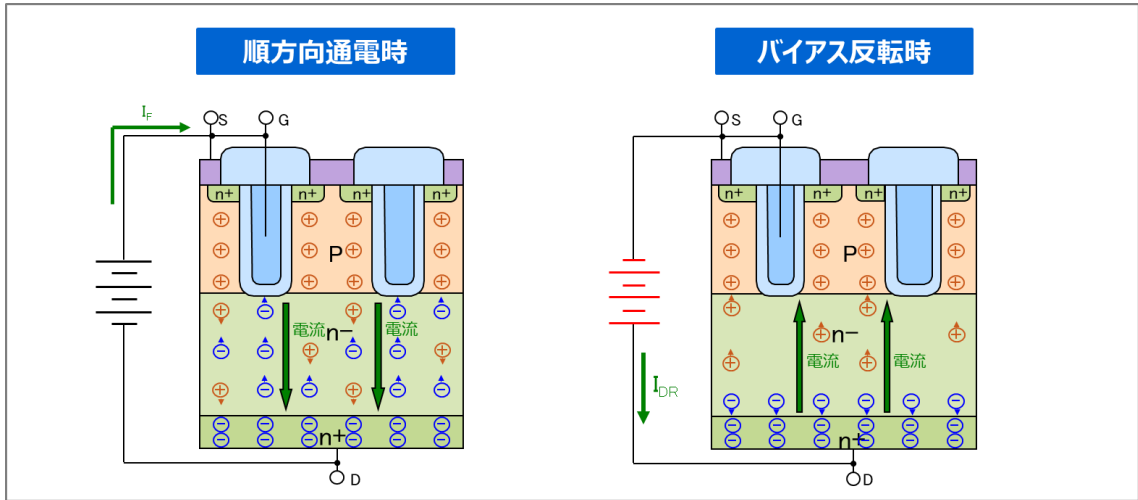


図 2.2.4. バイアス方向反転時の正孔・電子の挙動

U-MOSX-H 150V では、同じオン抵抗で比較した場合、U-MOSVIII-H 150V に対し Q_{rr} を 57% 削減しています。しかしながら低いオン抵抗が必要とされる用途において、より低いオン抵抗の製品を用いたり、あるいは並列に使用する場合は Q_{rr} による逆回復損失が導通損失に比べ相対的に大きくなってしまいます。そこで Q_{rr} をさらに削減するため、キャリアの移動を再結合により抑制するキャリアトラップを導入したハイスピード・ダイオード (HSD) 品を並行してラインアップしました。このプロセスを導入していないものをスタンダード (STD) 品として、逆回復動作時の挙動の違いを図 2.2.5 に示します。この U-MOSX-H HSD 品は同じオン抵抗で比較した場合、 Q_{rr} を U-MOSX-H STD に対し 74%、U-MOSVIII-H に対し 89% 削減しました (図 2.2.6) 。

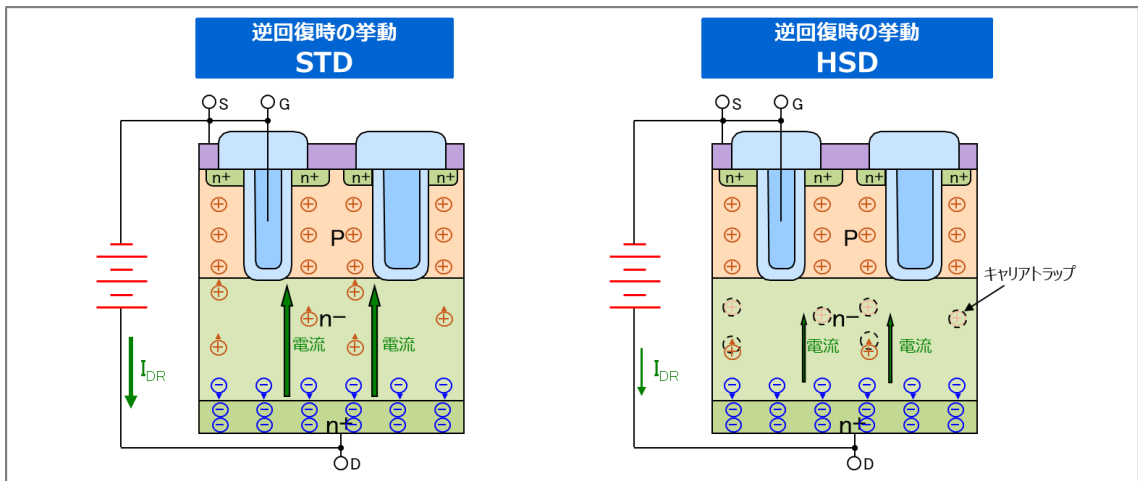


図 2.2.5. スタンダード、ハイスピード・ダイオード(HSD)構造のバイアス反転時の挙動の違い

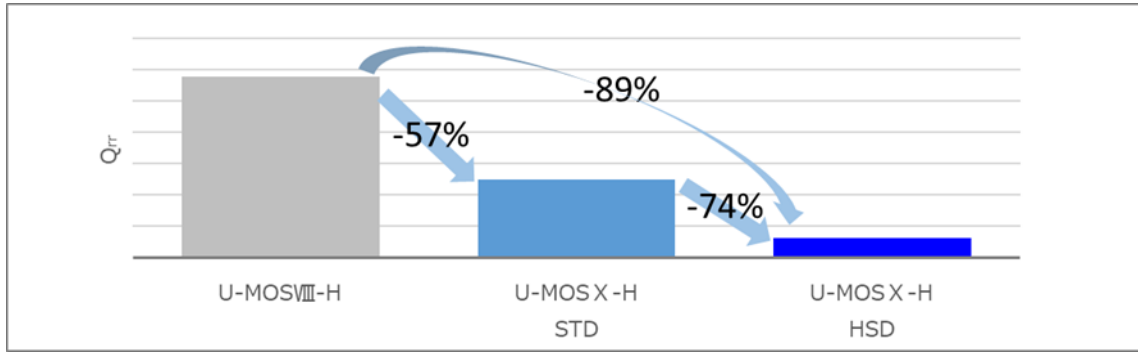


図 2.2.6. 同じオン抵抗で比較した, 世代・構造差による Q_{rr} 特性

図 2.2.7.a に逆回復時の実波形を示します。 Q_{rr} は逆回復動作している電流波形の逆三角形部分であり、 $1/2 \times I_{rr} \times t_{rr}$ の式より求められます。 AC-DC コンバーター、 DC-DC コンバーターは、 オン・オフの繰り返しにより矩形波を作り出すスイッチ側デバイス(SW)とそれを整流して直流に変換する SR で構成されます。 SW 側では損失に占めるスイッチング損失が大きいので、 スwitchングスピードを速くすることで損失の低減が図られます。 SW 側のスイッチングスピードが速くなれば SR 側の電流の変化スピード(dI/dt)も大きくなります。 一方、 dI/dt の大きさに関わらずキャリアの移動速度は変わらないため、 図 2.2.7.b に示すように dI/dt が大きいほど Q_{rr} は増加してしまいます。 U-MOSX-H、 特に HSD タイプは大きい dI/dt 環境下であるほど Q_{rr} による損失低減に効果を発揮します。

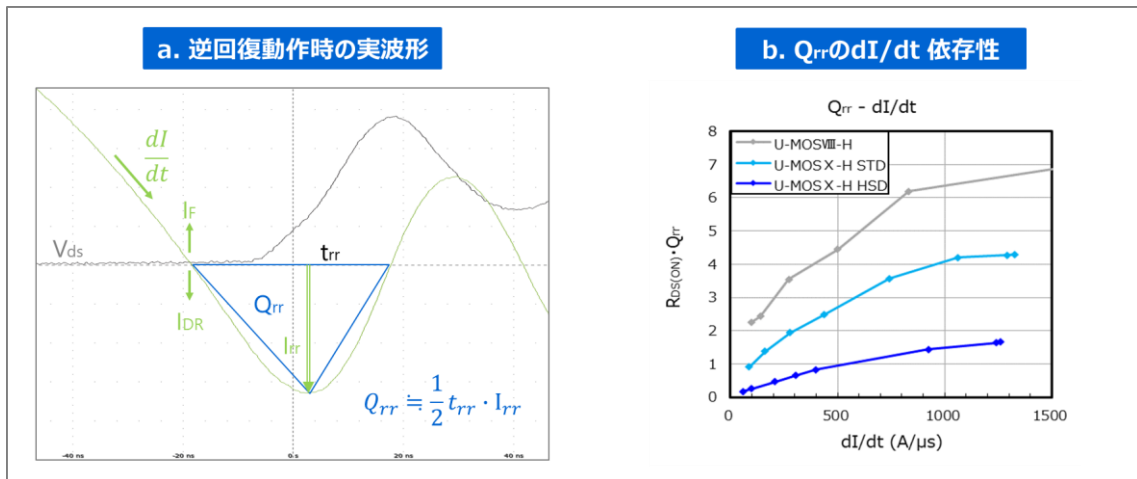


図 2.2.7. 逆回復動作時の波形

また、 Q_{rr} の影響は損失の増大だけに留まりません。 キャリアが排出、あるいは消滅していくと同時に空乏層が広がり、 V_{DS} が上昇します。 素子及び回路の寄生インダクタンスによって、 V_{DS} は I_{rr} の変化に応じて急峻になり、 t_{rr} が経過するまで上昇し続けます。 この t_{rr} が経過したポイントの V_{DS} の頂点を V_{DS_peak} とします。 図 2.2.8.a に示すように、 V_{DS_peak} は Q_{rr} の増加にともなって大きくなります。 Q_{rr} は dI/dt に対し正の依存性を持つことから、 V_{DS_peak} も同様に dI/dt に対し正の依存性を持つこととなります (図 2.2.8.b)。 $dI/dt=100A/\mu s$ 環境下において、 U-MOSX-H HSD 品は同 STD 品に対して 45%、 U-MOSVIII-H に対し 66% の V_{DS_peak} の低減を実現しました (図 2.2.9)。

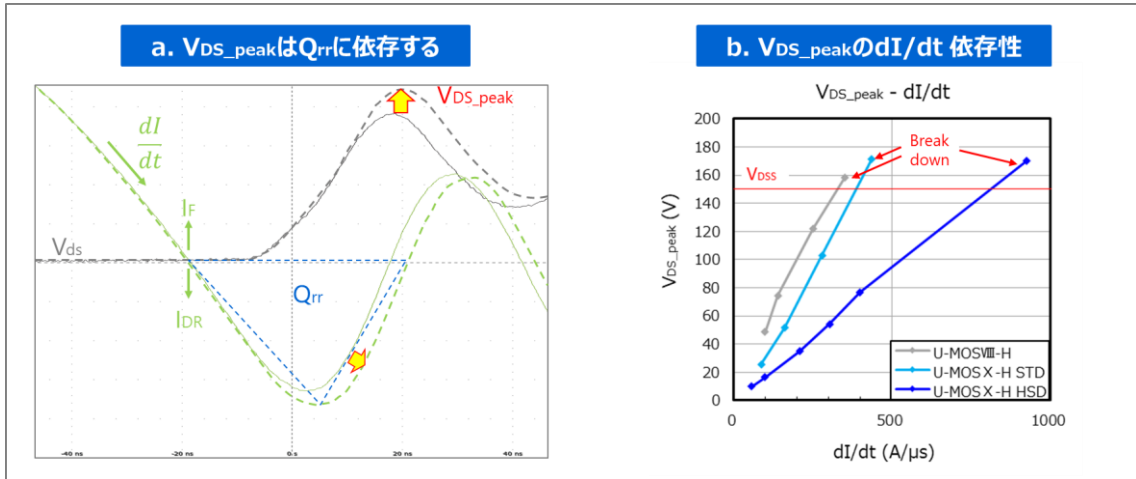


図 2.2.8. V_{DS_peak} の依存性説明

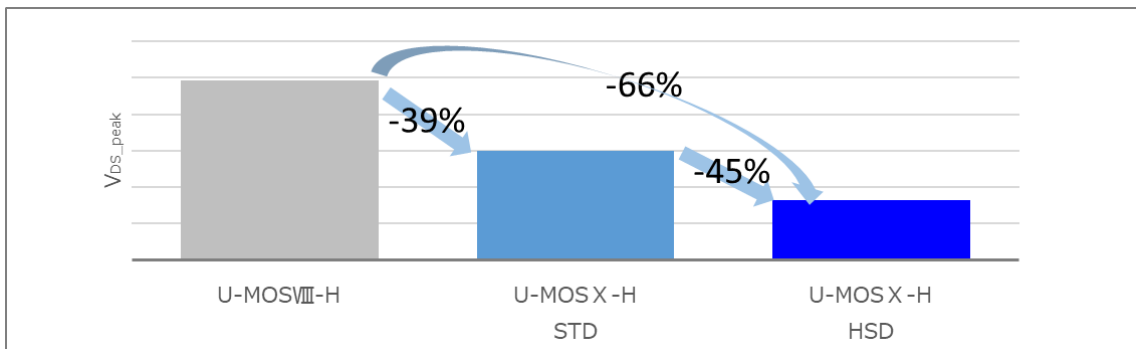


図 2.2.9. 世代・構造差による V_{DS_peak} レベル

150V 耐圧品では V_{DS_peak} は 150V 以下に抑えなければならないため、 V_{DS_peak} の低減はより大きな dI/dt 条件下で使用できる事を意味します。図 2.2.10 は評価における一例ですが、U-MOSX-H HSD 品は同 STD 品に対して 212%、U-MOSVIII-H に対して 250%高い dI/dt 環境で使用することができる結果となっています。

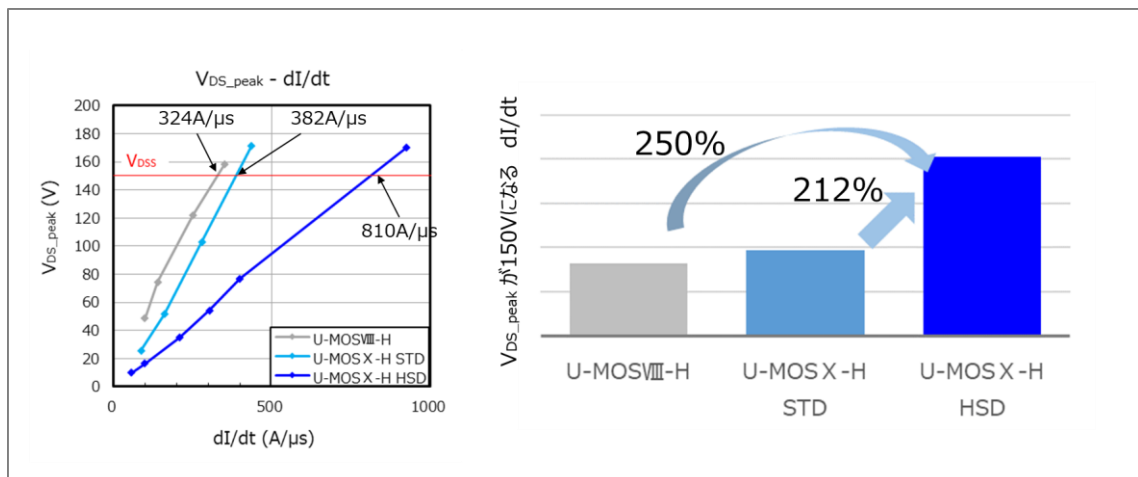


図 2.2.10. 使用可能な dI/dt 範囲の拡大

2.2.4. 特性比較表

表 2.1 に U-MOSVIII-H, U-MOSX-H STD, U-MOSX-H HSD の特性比較を示します。

表 2.1 特性一覧

項目	U-MOSVIII-H TPH1500CNH	U-MOSX-H STD TPH9R00CQH	U-MOSX-H HSD TPH9R00CQ5
最大チャネル 温度 (T_{ch})	150°C	175°C	175°C
V_{th}	2.0V~4.0V	3.3V~4.3V	3.1V~4.5V
$R_{DS(ON)typ}$ at 8V	-	7.9 mΩ	7.9 mΩ
$R_{DS(ON)typ}$ at 10V	13 mΩ	7.3 mΩ	7.3 mΩ
$Q_{SW(V_{DS}=75V)}$	8.3 nC	11.7 nC	11.7 nC
$Q_{oss(V_{DS}=75V)}$	67.4 nC	87 nC	87 nC
$Q_{rr}(dI/dt=100A/\mu s)$	192 nC	133 nC	45 nC

2.3. 応用回路上における評価結果

2.3.1. 1kW フェーズシフト・フルブリッジ同期整流 DC-DC コンバーターリファレンスデザイン

2.3.1.1. リファレンスデザイン概要

本リファレンスデザインは通信電源規格に準拠し、DC-60～-36V の入力電圧範囲を持ち、高出力の RF アンブ電源に使用される 54V を出力する、フルブリッジ+フルブリッジ同期整流方式の絶縁 DC-DC コンバーターです。コントローラーには TI 社 フェーズシフト・フルブリッジコントローラーUCC28951PWR を使用し、スイッチング素子は、DC-DC コンバーターに最適な 5mm x 6mm サイズの面実装素子としています（図 2.3.1）。

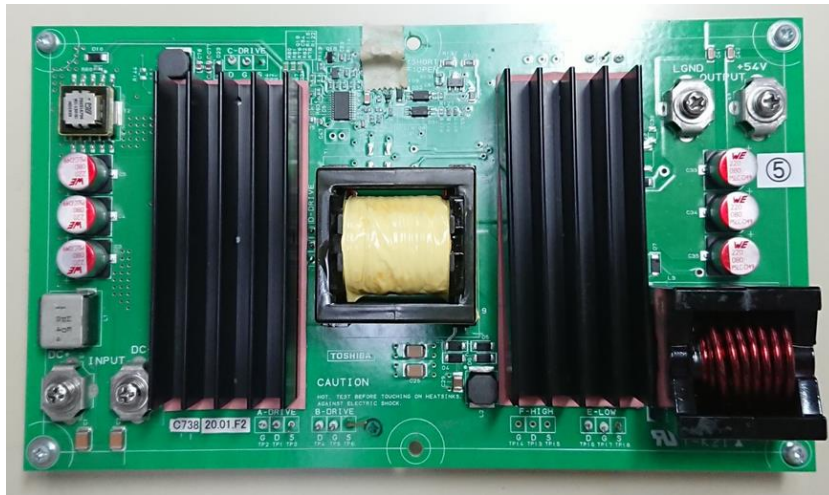


図 2.3.1. 1kW フェーズシフト・フルブリッジ同期整流 DC-DC コンバーターリファレンスデザイン

2.3.1.2. 効率

図 2.3.2 に効率を測定する素子を示します。SW(一次側)は 80V U-MOSX-H TPH2R408QM 固定で使用し、SR(二次側)の素子を下記①～④で交換し、効率を取得します。

- ① 150V U-MOSX-H HSD TPH9R00CQ5
- ② 150V U-MOSX-H STD TPH9R00CQH
- ③ 150V U-MOS VIII -H TPH1500CNH
- ④ 150V U-MOS VIII -H TPH1500CNH を 2pcs 並列

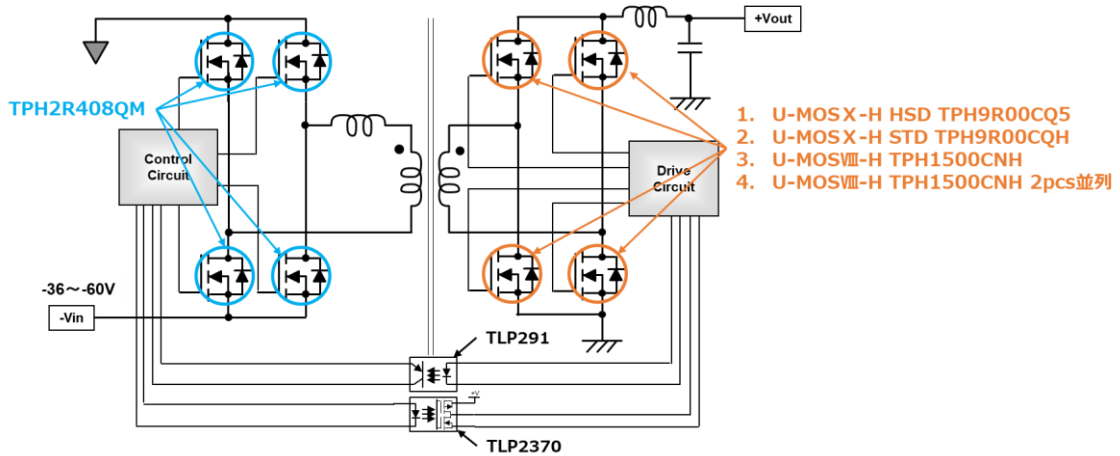


図 2.3.2 回路ブロック図と効率測定素子

図 2.3.3 に 1kW フェーズシフト・フルブリッジ同期整流 DC-DC コンバーターリファレンスデザインでの効率評価結果を示します。軽負荷(4A~10A)では損失に占めるスイッチング損失，リカバリ損失の比率が大きくなります。Iout=10A 時の効率は，U-MOSVIII-H TPH1500CNH を使用した場合，各部位に 2 つ並列使用した場合ともに 94.44%でした。それに対し，スイッチング損失の低減を図った U-MOSX-H STD TPH9R00CQH を使用した場合は 94.66%と 0.22%改善，さらに逆回復損失の低減を図った U-MOSX-H HSD TPH9R00CQ5 を使用した場合は 94.87%と STD からさらに 0.21%改善しています。

高負荷(12A~18A)では損失に占める導通損失の割合が大きくなります。単純にオン抵抗だけで見ると，U-MOSVIII-H TPH1500CNH を 2 つ並列に使用した場合は 6.5mΩtyp となり，U-MOSX-H STD TPH9R00CQH，U-MOSX-H HSD TPH9R00CQ5 の 7.3mΩに比べ低くなります。Iout=18A 時の U-MOSVIII-H TPH1500CNH を 2 つ並列に使用した場合の効率は 94.46%であり，U-MOSX-H STD TPH9R00CQH の 94.40%よりは高くなっています。しかしながら，リカバリ損失の低減を図った U-MOSX-H HSD TPH9R00CQ5 は 94.54%とさらに高い効率を示しています。

SR 側への使用においては，U-MOSX-H HSD TPH9R00CQ5 は軽負荷から高負荷まで全域において U-MOSVIII-H の効率を上回り，員数の削減も可能であることを示しています。

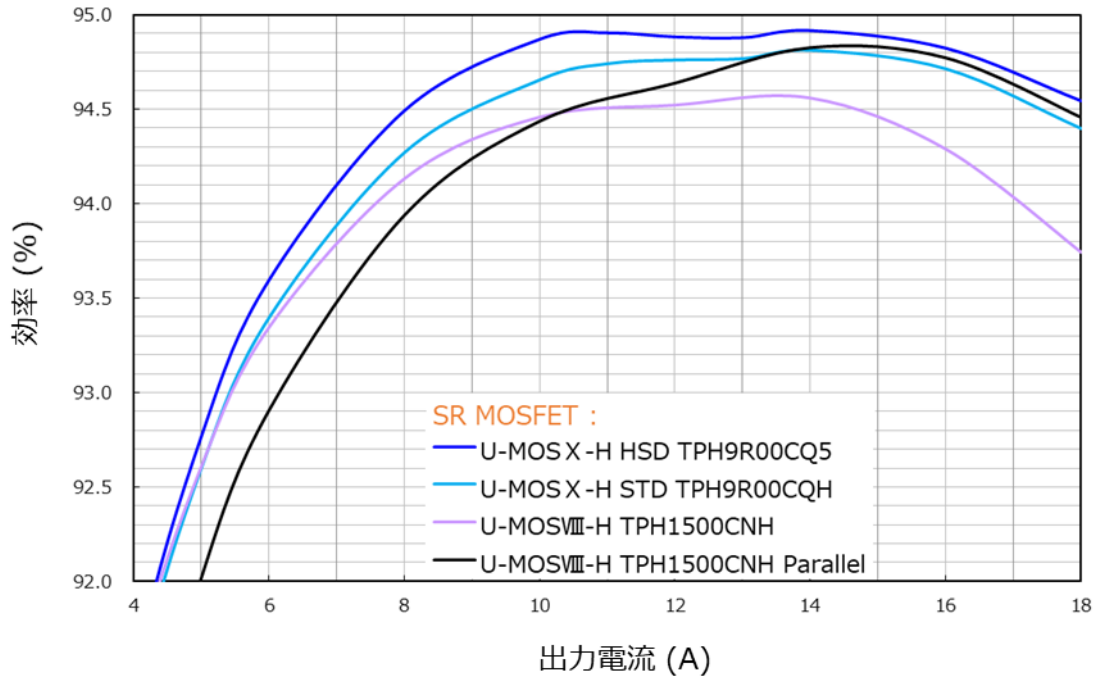


図 2.3.3. 1kW フェーズシフト・フルブリッジ同期整流 DC-DC コンバーターリファレンスデザイン効率結果 (-54Vin / 54Vout, SW 側固定(TPH2R408QM), f=113kHz)

2.3.2. 1kW バックブースト DC-DC コンバーターリファレンスデザイン

2.3.2.1. リファレンスデザイン概要

本リファレンスデザインは通信電源規格に準拠し、DC-60~-36V の入力電圧範囲を持ち、高出力の RF アンブ電源に使用される 54V を出力する、バックブースト方式の DC-DC コンバーターです。コントローラーには Maxim 社 MAX15158A を使用し、スイッチング素子は、DC-DC コンバーターに最適な 5mm x 6mm サイズの面実装素子としています (図 2.3.4)。

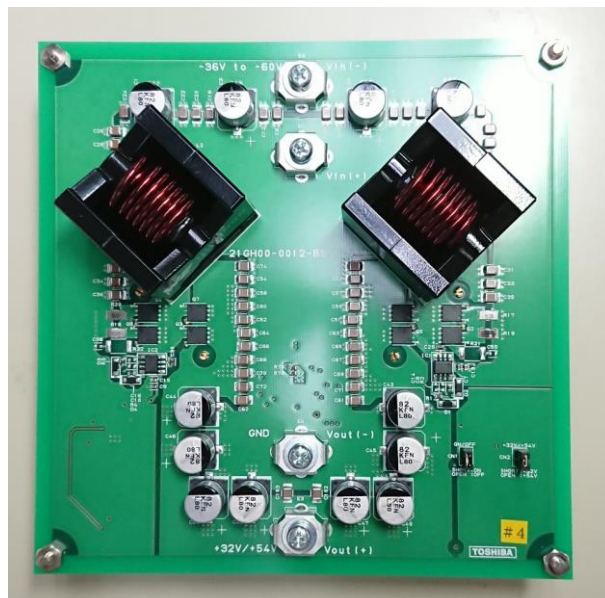


図 2.3.4. 1kW バックブースト DC-DC コンバーターリファレンスデザイン

2.3.2.2. 効率

バックブースト DC-DC コンバーターでは、HSD 品の効果と、部位による効果の違いを確認します。図 2.3.5 に効率を測定する素子を示します。SW(Low-side)と SR(High-side)の素子を下記①～③に示した組み合わせにて、効率を取得します。

- ① SW: 150V U-MOS X -H HSD TPH9R00CQ5, SR : U-MOS X -H HSD TPH9R00CQ5
- ② SW: 150V U-MOS X -H STD TPH9R00CQH, SR : U-MOS X -H HSD TPH9R00CQ5
- ③ SW: 150V U-MOS X -H STD TPH9R00CQH, SR : U-MOS X -H HSD TPH9R00CQH

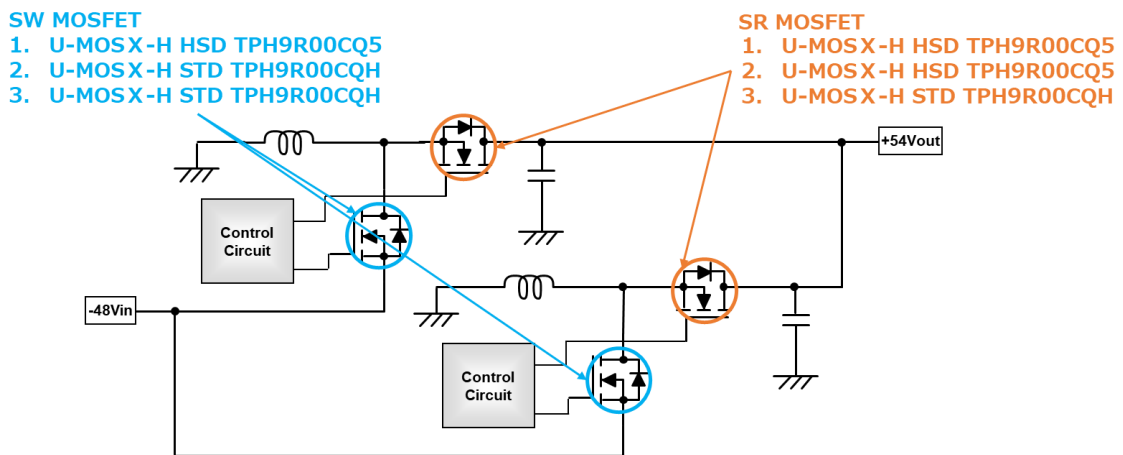


図 2.3.5 回路ブロック図と効率測定素子

図 2.3.6 に 1kW バックブースト DC-DC コンバーターリファレンスデザインでの効率評価結果を示します。軽負荷(4A～10A)ではそれぞれに大きな差は生じません。

高負荷(11A～15A)でも、SW 側の素子のみを変えた①と②では、差は生じませんでした。これは、SW 側では逆回復損失が生じないために、逆回復以外の特性が同じである U-MOS X -H STD TPH9R00CQH, 同 HSD TPH9R00CQ5 のどちらでも使用できるという事を示します。SR 側に U-MOS X -H STD TPH9R00CQH を使用した③の組み合わせでは、15A 出力時に 95.97%となる一方、U-MOS X -H HSD TPH9R00CQ5 を使用した場合は 96.15%と 0.18%向上する結果となっています。この結果から、SR 側には逆回復損失低減のため HSD が効果的だと判断できるでしょう。

また、性能面だけで見ると HSD 品は STD 品の使用部位もカバーできますが、プロセス追加によるコスト面の観点から、HSD 品、STD 品それぞれを適材適所に使い分けていただくことでコストパフォーマンスの向上、しいてはアプリケーションの価値向上に繋がると考えられます。

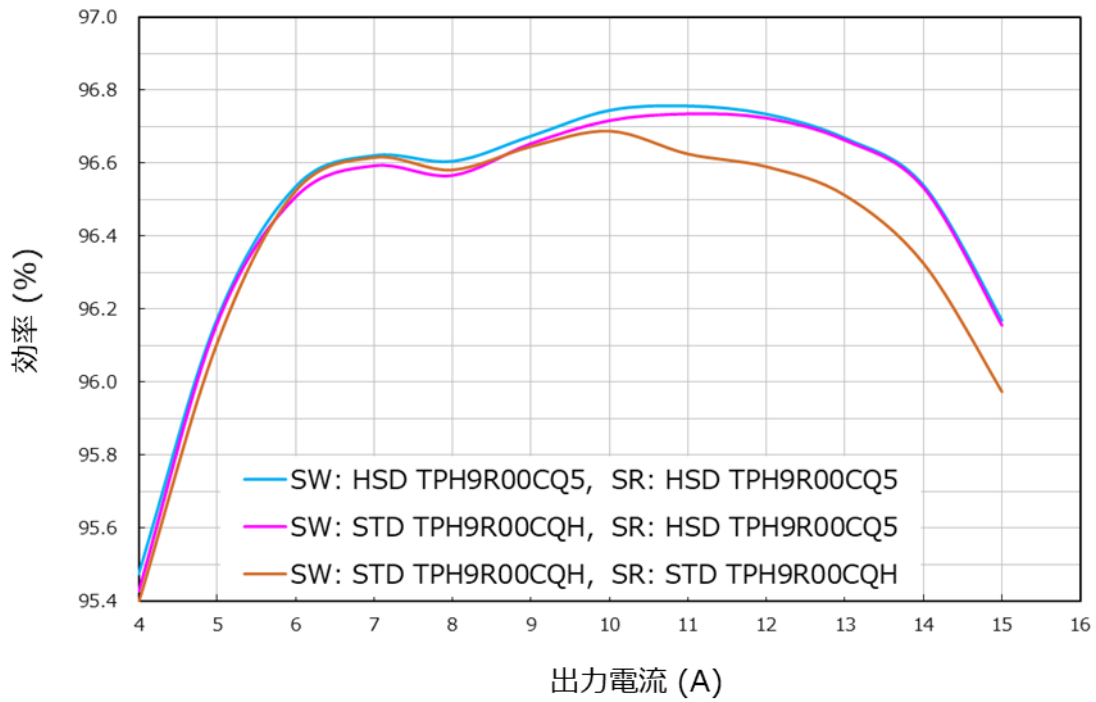
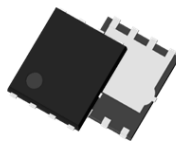

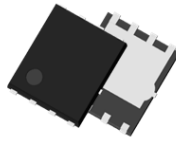
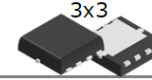


図 2.3.6. 1kW バックブースト DC-DC コンバーターリファレンスデザイン効率結果
(-48Vin / 54Vout, f=150kHz)

3. ラインアップ

表 3. に U-MOSX-H 150V のラインアップ(5x6 及び 3x3)を示します。(予定品を含みます)
広いオン抵抗レンジのラインアップより、応用機器に最適な製品をお選びいただけます。

表 3. U-MOSX-H 150V のラインアップ

V _{DSS} (V)	Package	Part No.	R _{DS(ON)} (mΩ)
			V _{GS} = 10V max
150 STD	SOP Advance(N) 5x6 	TPH9R00CQH	9
		TPH1400CQH	14.1
		TPH2200CQH	22
		TPH3300CQH	33
	TSO Advance 3x3 	TPN3300CQH	33
		TPN4800CQH	48
150 HSD	SOP Advance(N) 5x6 	TPH9R00CQ5	9
		TPH1100CQ5	10.5
		TPH1400CQ5	14.1
	TSO Advance 3x3 	TPN3300CQ5	33

4. まとめ

通信基地局、データサーバー用スイッチング電源の消費電力低減に貢献する U-MOSX-H 150V を開発しました。従来世代を基にした電力損失のさらなる低減を狙ったプロセス技術の改善により、U-MOSX-H 比 R_{DS(ON)}を 38%、R_{DS(ON)}・Q_{oss}を 20%、R_{DS(ON)}・Q_{rr}を STD タイプで 57%、HSD タイプで 89%の低減を達成しました。これにより、絶縁型電源の 2 次側同期整流回路、バックブースト DC-DC コンバーターの SW 側、SR 側において、従来世代からの効率向上、HSD 化の効果を確認しました。

今後も更なる特性向上により消費電力低減の要求に応え、省エネ社会の実現に貢献するパワーデバイス製品を提供してまいります。

5. リファレンスデザイン, デバイスモデルサポート

本アプリケーションノートで使用しているリファレンスデザインに関する詳細な情報は下記 URL から入手できます。

1kW フェーズシフト・フルブリッジ同期整流 DC-DC コンバーターリファレンスデザイン

https://toshiba.semicon-storage.com/ad/semiconductor/design-development/referencedesign/articles/1-kw-full-bridge-dc-dc-converter_power-supply_rd170.html

1kW バックブースト DC-DC コンバーターリファレンスデザイン

<https://toshiba.semicon-storage.com/info/lookup.jsp?pid=RD211>

回路設計をサポートするツールとして、短時間で回路動作が検証できる SPICE モデル (G0 モデル) に加えて、過渡特性の精度を高めた SPICE モデル(G2 モデル)も提供しています。

高精度 SPICE モデルに関するご説明

https://toshiba.semicon-storage.com/jp/semiconductor/knowledge/highlighted-contents/articles/simulating-the-transient-characteristics-of-mosfet-more-accurately.html?utm_source=web&utm_medium=banner&utm_campaign=tdsc_semicon_carousel_g2

デバイスモデル(SPICE モデル)のグレード表記に関するご説明

https://toshiba.semicon-storage.com/info/application_note_ja_20210621_AKX00044.pdf?did=70958

6. 製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスクエア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>