USB PD 用車載昇降圧 DC-DC コンバーター

デザインガイド

RD227-DGUIDE-01

東芝デバイス＆ストレージ株式会社

© 2023
Toshiba Electronic Devices & Storage Corporation

目次

1. はじめに 4

2. 使用部品 5

2.1. 車載パワーMOSFET XPN7R104NC 5

2.2. 車載パワーMOSFET SSM6K804R..... 6

2.3. 車載パワーMOSFET XPN3R804NC 7

2.4. ハイサイドゲートドライバー TPD7104AF..... 8

3. 昇降圧 DC-DC コンバーター.....9

3.1. 動作概要 9

3.2. 各モードの動作 10
3.2.1. 降圧モード..... 10
3.2.2. 昇圧モード..... 12
3.2.3. 昇降圧モード..... 14

4. 回路設計 15

4.1. 昇降圧 DC-DC コンバーター回路..... 16
4.1.1. ブートストラップ回路 16
4.1.2. 降圧モード動作 17
4.1.3. 昇圧モード動作 17
4.1.4. 昇降圧モード動作 18

4.2. パワースイッチならびに逆接保護回路 18

4.3. シールド短絡保護回路..... 19

5. 特性 20

5.1. スイッチング MOSFET 20

© 2023
Toshiba Electronic Devices & Storage Corporation

5.2. 電源効率 20

5.3. 温度上昇 21

© 2023
Toshiba Electronic Devices & Storage Corporation

1. はじめに

本デザインガイド（以下、本ガイド）ではUSB PD用車載昇降圧DC-DCコンバーター（以下、本電源）の設計について解説します。

近年スマートフォン、タブレット機器、ラップトップ PC などに対して USB Power Delivery (以下、USB PD) による給電（充電）が普及しています。更に室内だけではなく自動車内での給電要求の高まりを受け、自動車内に USB Type-C®コネクターが搭載され USB PD による給電が行われるようになってきました。USB PD では受電側デバイスにより出力電圧が決まるため、車載用 USB PD 用 DC-DC コンバーターでは、自動車バッテリー電圧を降圧ならびに昇圧してその出力電圧を生成する昇降圧コンバーターが必要となります。本電源はスイッチング素子を 4 個配置した H ブリッジ型昇降圧 DC-DC コンバーター方式を採用し、スイッチング素子として小型パッケージの当社車載 MOSFET を使用することにより、高効率かつ基板実装面積の少ない車載昇降圧 DC-DC コンバーターを実現しています。

本電源では H ブリッジ型昇降圧 DC-DC コンバーター部で使用する当社車載 MOSFET を 2 種類準備しており、オプション 1 では XPN7R104NC を、オプション 2 では SSM6K804R を使用しています。また逆接保護回路やシールド短絡保護回路などに使用するスイッチとして東芝車載 MOSFET である XPN3R804NC を使用しています。

© 2023
Toshiba Electronic Devices & Storage Corporation

2. 使用部品

本電源の使用製品を紹介します。当社では車載パワー半導体については今回使用した製品をはじめ豊富なラインアップを準備しています。

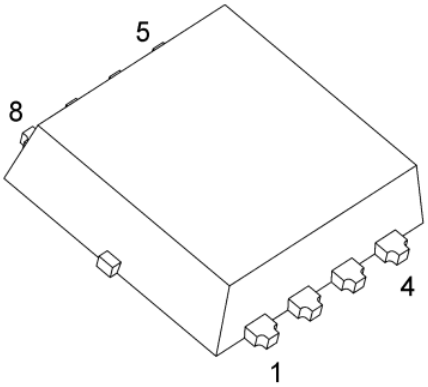
2.1. 車載パワーMOSFET XPN7R104NC

本電源のオプション 1 では昇降圧 H ブリッジのスイッチング素子に V_{DSS} = 40 V (Max.), I_D = 20 A (Max.) の XPN7R104NC を使用しています。

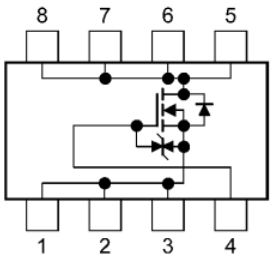
特長

- AEC-Q101適合
- 小型，薄型で実装面積が小さい
- オン抵抗が低い ：$R_{DS(ON)}$ = 5.6 m Ω (標準) (V_{GS} = 10 V)
- 漏れ電流が低い ：I_{DSS} = 10 μA (最大) (V_{DS} = 40 V)
- 取り扱いが簡単なエンハンスメントタイプ ：V_{th} = 1.5 to 2.5 V (V_{DS} = 10 V, I_D = 0.2 mA)

外観と端子配置



TSON Advance(WF)



1, 2, 3: Source
4: Gate
5, 6, 7, 8: Drain

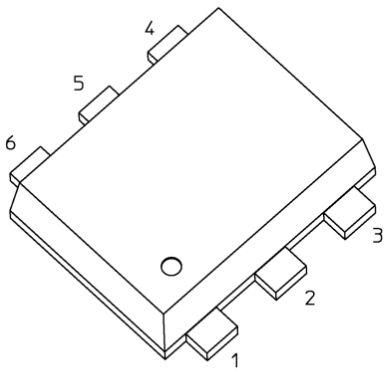
2.2. 車載パワーMOSFET SSM6K804R

本電源のオプション 2 では昇降圧 H ブリッジのスイッチング素子に V_{DSS} = 40 V (Max.), I_D = 12 A (Max.) の SSM6K804R を使用しています。

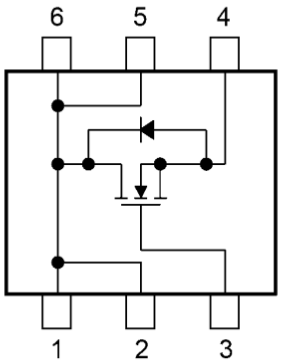
特長

- AEC-Q101適合
- 175 ℃対応MOSFET
- 4.5 V駆動
- オン抵抗が低い
  $R_{DS(ON)}$ = 12 m Ω (標準) (@V_{GS} = 4.5 V)
  $R_{DS(ON)}$ = 9 m Ω (標準) (@V_{GS} = 10 V)

外観と端子配置



TSOP6F



1: Drain
2: Drain
3: Gate
4: Source
5: Drain
6: Drain

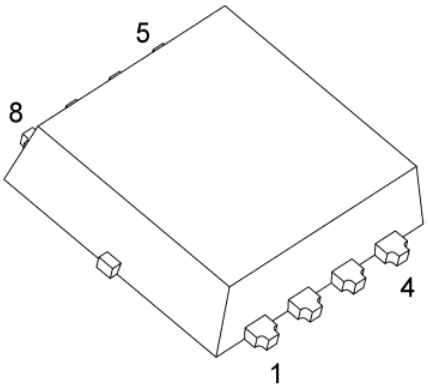
2.3. 車載パワーMOSFET XPN3R804NC

本電源でのパワースイッチ、逆接続保護、ならびにシールド短絡保護用の MOSFET として V_{DSS} = 40 V (Max.), I_D = 40 A (Max.) の XPN3R804NC を使用しています。

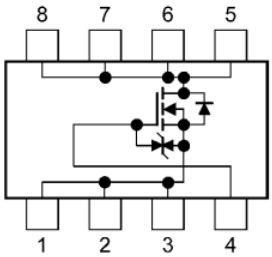
特長

- AEC-Q101適合
- 小型，薄型で実装面積が小さい
- オン抵抗が低い ：$R_{DS(ON)}$ = 3.0 mΩ (標準) (V_{GS} = 10 V)
- 漏れ電流が低い ：I_{DSS} = 10 μA (最大) (V_{DS} = 40 V)
- 取り扱いが簡単なエンハンスメントタイプ ：V_{th} = 1.5 to 2.5 V (V_{DS} = 10 V, I_D = 0.3 mA)

外観と端子配置



TSON Advance(WF)



1, 2, 3: Source
4: Gate
5, 6, 7, 8: Drain

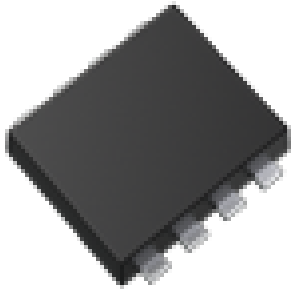
2.4. ハイサイドゲートドライバー TPD7104AF

本電源でのパワースイッチと逆接続保護用 MOSFET のゲートドライバーとして TPD7104AF 使用しています。

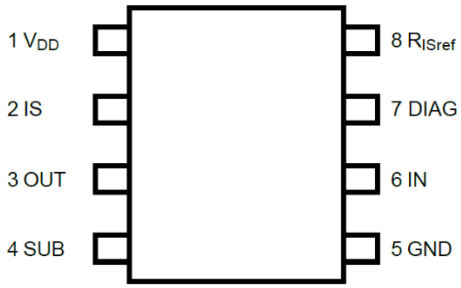
特長

- チャージポンプ回路を内蔵
- 負荷ショート（過電流検出）と電源逆接続保護機能を内蔵
- 小型・面実装タイプパッケージ（PS-8）

外観と端子配置



PS-8



3. 昇降圧 DC-DC コンバーター

3.1. 動作概要

昇降圧 DC-DC コンバーター回路の構成を図 3.1 に示します。

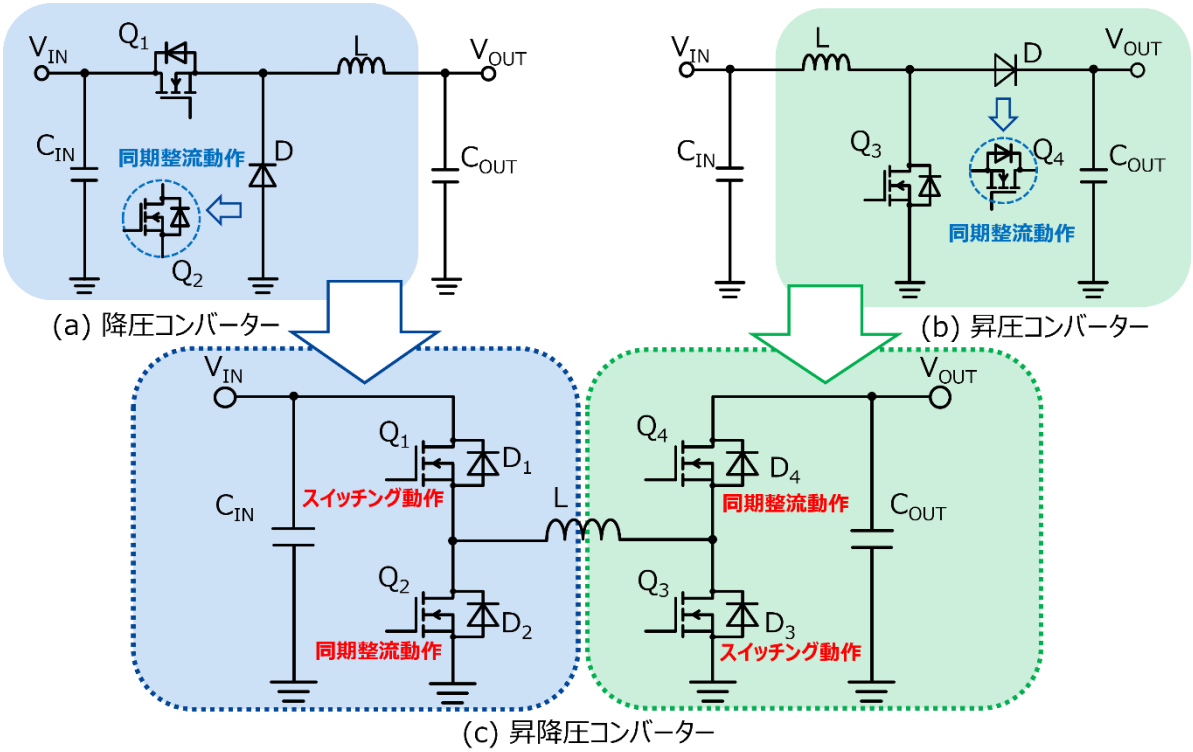


図 3.1 昇降圧 DC-DC コンバーターの構成

降圧 DC-DC コンバーター回路と昇圧 DC-DC コンバーター回路を兼ね備えた非反転昇降圧 DC-DC コンバーター回路は降圧 DC-DC コンバーターならびに、昇圧 DC-DC コンバーターで使用されているダイオードに代わり、MOSFET による同期整流を使用することで、効率を向上させることができます。4 個の MOSFET がインダクターを囲んでおり H ブリッジ型昇降圧 DC-DC コンバーターとも呼ばれます。昇降圧 DC-DC コンバーターは、昇圧動作と降圧動作を切り替え、バッテリーなど入力電圧が変動する場合でも一定の電圧を出力し、USB Power Delivery 給電機器のように出力負荷によって、出力電圧を変化させる場合などに適しています。昇降圧 DC-DC コンバーターでは以下の動作モードがあります。

(1)降圧モード（入力電圧が出力電圧より十分高い場合）

図 3.1 の Q_1 と Q_2 をスイッチングすることで降圧モード動作をします。Q_1 と Q_2 は相補的に動作し、Q_2 は同期整流として動作します。このとき、Q_4 はオン固定、Q_3 はオフ固定となります。

(2)昇圧モード（入力電圧が出力電圧より十分低い場合）

図 3.1 の Q_3 と Q_4 をスイッチングすることで昇圧モード動作をします。Q_3 と Q_4 は相補的に動作し、Q_4 は同期整流として動作します。このとき、Q_1 はオン固定、Q_2 はオフ固定となります。

(3)昇降圧モード（入力電圧≒出力電圧の場合）

入力電圧≒出力電圧の領域近辺の動作は降圧モードや昇圧モードでは出力電圧変動が大きくなってしまいます。昇降圧モードは図 3.1 の Q_1~Q_4 が全て動作し降圧モードと昇圧モードの動作に対応します。

© 2023
Toshiba Electronic Devices & Storage Corporation

3.2. 各モードの動作

3.2.1. 降圧モード

図 3.2 に降圧モード時の電流経路を示します。降圧動作では Q_1 と Q_2 をスイッチングすることでノード SW1 の電圧を制御しています。昇圧回路部分の Q_3 はオフ、Q_4 はオンで固定しておりノード SW2 の電圧は V_{OUT} となります。Q_1 オン（Q_2 オフ）時、電流は V_{IN}-Q_1-インダクターL-Q_4-V_{OUT} の経路で上昇し、L にエネルギーを充電します。Q_1 オフ（Q_2 オン）になると L に蓄積されたエネルギーが GND-Q_2-インダクターL-Q_4-V_{OUT} の経路で放電し電流は減少していきます。インダクターL に流れる電流とインダクターL の両端電圧の波形を図 3.3 に示します。

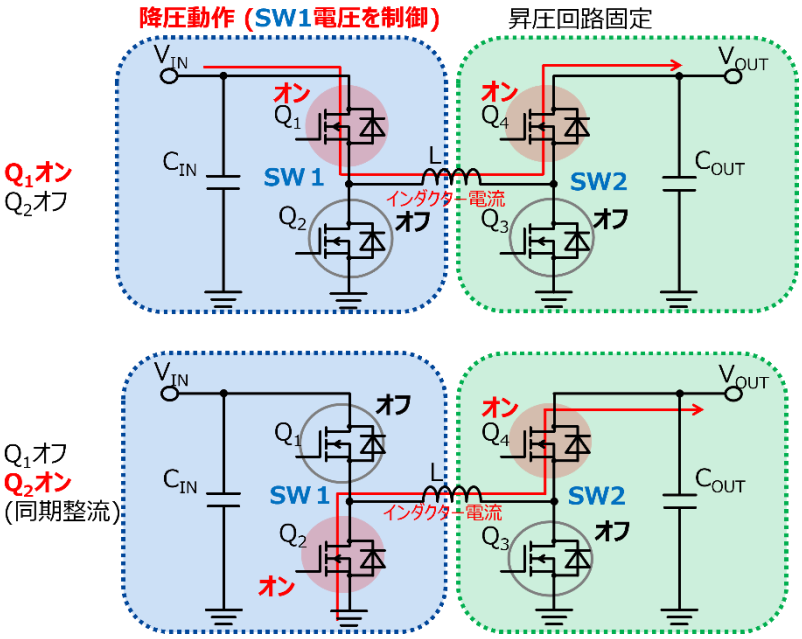


図 3.2 降圧モードでの電流経路

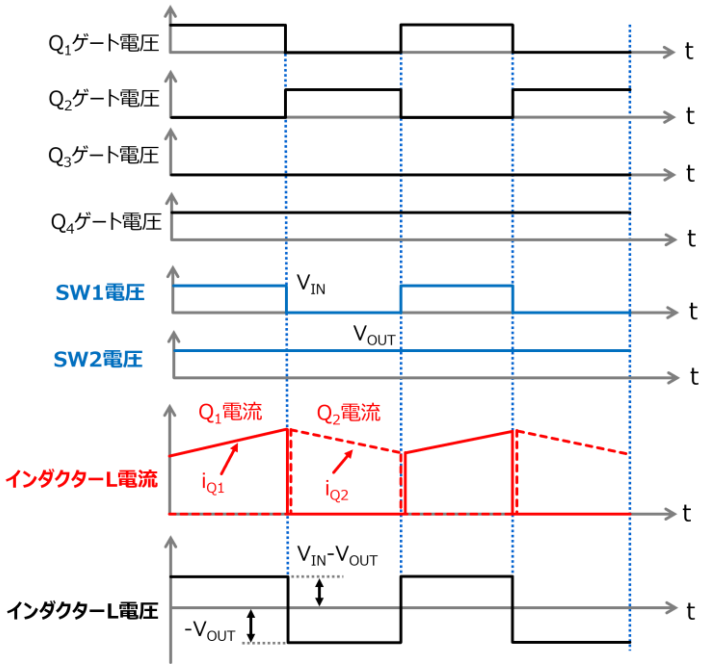


図 3.3 降圧モードでの動作波形

入力電圧と出力電圧の関係は図 3.3 においてインダクターL の蓄積エネルギーと放出エネルギーが等しいことから以下のように導かれます。Q_1 オン（Q_2 オフ）期間にインダクターに蓄積されるエネルギーΔU_1 と Q_1 オフ（Q_2 オン）期間でインダクターから放出されるエネルギーΔU_2（＜0）の間には以下の式が成立します。

$$\Delta U_1 + \Delta U_2 = 0$$

インダクターにエネルギーを蓄積する時の電流増加をΔi_{Q1}、放出するときの電流減少をΔi_{Q2}、Q_1 オン時間を T_{on}、オフ時間を T_{off}とするとΔU_1、ΔU_2 は以下のように示されます。（インダクターには Q_1 オン期間に V_{IN}-V_{OUT} が印加、オフ期間に-V_{OUT} が印加）

$$\Delta U_1=(V_{IN}-V_{OUT})\cdot \Delta i_{Q1}\cdot T_{on}$$

$$\Delta U_2=-V_{OUT}\cdot \Delta i_{Q2}\cdot T_{off}$$

上記より

$$(V_{IN}-V_{OUT})\cdot \Delta i_{Q1}\cdot T_{on}-V_{OUT}\cdot \Delta i_{Q2}\cdot T_{off}=0$$

ここでインダクターに一定電流が流れている状態では

$$\Delta i_{Q1}=\Delta i_{Q2}$$

となるため

$$V_{OUT} = \frac{T_{on}}{T_{on}+T_{off}}V_{IN} = \frac{T_{on}}{T}V_{IN}$$

また、Q_1 のスイッチング周期 T における T_{on} の割合をデューティーD とすると

$$V_{OUT} = D\cdot V_{IN}$$

また、スイッチング周波数を f_{sw} とすると、D は次式で表されます。

$$D = \frac{T_{on}}{T} = \frac{T_{on}}{T_{on}+T_{off}} = T_{on}\times f_{sw}$$

© 2023
Toshiba Electronic Devices & Storage Corporation

3.2.2. 昇圧モード

図 3.4 に昇圧モード時の電流経路を示します。昇圧動作では Q_3 と Q_4 をスイッチングすることでノード SW2 の電圧を制御しています。この時、降圧回路部分の Q_1 はオン、Q_2 はオフで固定しておりノード SW1 の電圧は V_{IN} となります。Q_3 オン（Q_4 オフ）時、電流は V_{IN}-Q_1-インダクターL-Q_3-GND の経路で上昇し、インダクターL にエネルギーを充電します。Q_3 オフ（Q_4 オン）時、インダクターL に蓄積されたエネルギーで V_{IN}-Q_1-インダクターL-Q_4-V_{OUT} の経路で電流が流れます。インダクターL には入力電圧と出力電圧差が印加されます。インダクターL に流れる電流とインダクターL の両端電圧の波形を図 3.5 に示します。

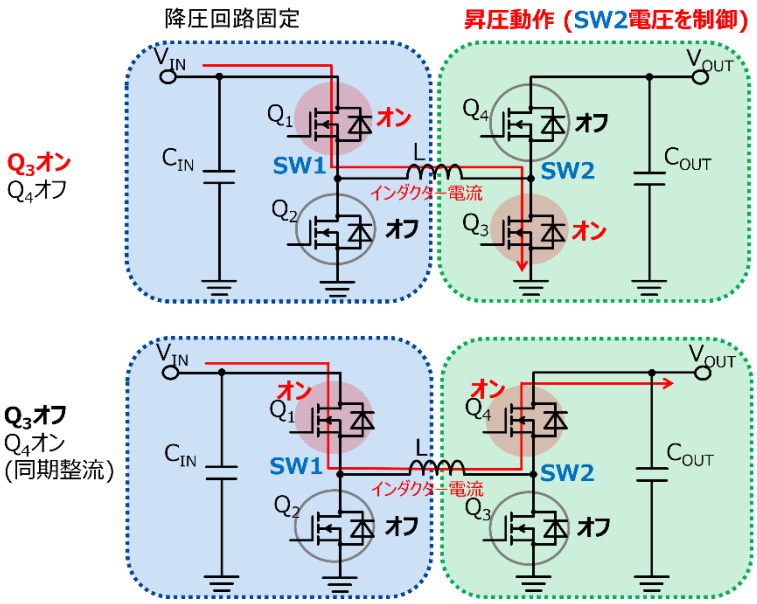


図 3.4 昇圧モードでの電流経路

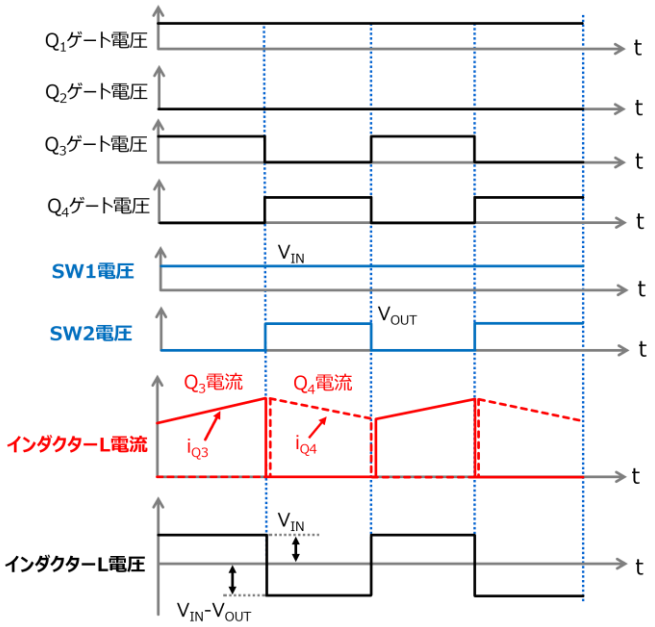


図 3.5 昇圧モードでの動作波形

入力電圧と出力電圧の関係は図 3.5 においてインダクターL の蓄積エネルギーと放出エネルギーが等しいことから導かれます。Q_3 オン（Q_4 オフ）期間にインダクターに蓄積されるエネルギーΔU_3と Q_3 オフ（Q_4 オン）期間でインダクターから放出されるエネルギーΔU_4（＜0）の間には以下の式が成立します。

$$\Delta U_3 + \Delta U_4 = 0$$

インダクターにエネルギーを蓄積する時の電流増加をΔi_{Q3}、放出するときの電流減少をΔi_{Q4}、Q_3 オン時間を T_{on}'、オフ時間を T_{off}'とするとΔU_3、ΔU_4 は以下のように示されます。（インダクターには Q_3 オン期間に V_{IN} が印加、オフ期間に V_{IN}-V_{OUT} が印加）

$$\Delta U_3 = V_{IN} \cdot \Delta i_{Q3} \cdot T_{on}'$$

$$\Delta U_4 = (V_{IN} - V_{OUT}) \cdot \Delta i_{Q4} \cdot T_{off}'$$

上記より

$$V_{IN} \cdot \Delta i_{Q3} \cdot T_{on}' + (V_{IN} - V_{OUT}) \cdot \Delta i_{Q4} \cdot T_{off}' = 0$$

ここでインダクターに一定電流が流れている状態では

$$\Delta i_{Q3} = \Delta i_{Q4}$$

となるため

$$V_{OUT} = \frac{T_{on}' + T_{off}'}{T_{off}'} V_{IN} = \frac{T}{T_{off}'} V_{IN}$$

また、Q_3 のスイッチング周期 T における T_{on}'の割合をデューティーD′とすると

$$V_{OUT} = \frac{1}{1 - D'} V_{IN}$$

また、スイッチング周波数を f_{sw} とすると、D は次式で表されます。

$$D' = \frac{T_{on}'}{T} = \frac{T_{on}'}{T_{on}' + T_{off}'} = T_{on}' \times f_{sw}$$

© 2023
Toshiba Electronic Devices & Storage Corporation

3.2.3. 昇降圧モード

降圧モードや昇圧モードにおいて入力電圧≒出力電圧、特に電圧比 1 を実現するためには、降圧モードでは入出力電圧の関係式 V_{OUT}=D・V_{IN} から Q_1 のデューティーD=1、また昇圧モードでは入出力電圧の関係式 V_{OUT} = 1/(1−D′) V_{IN} から Q_3 のデューティーD′=0 とする必要がありますが、このようなスイッチングは現実的でないため 入力電圧≒出力電圧近辺では昇降圧モードで動作させます。

前述のとおり、降圧モードでの入力電圧と出力電圧の関係は以下の通りです。

$$V_{OUT} = \frac{T_{on}}{T_{on} + T_{off}} V_{IN}$$
$$= \frac{T_{on}}{T} V_{IN}$$

(T_{on}：降圧スイッチ Q_1 のオン時間、 T_{off}：降圧スイッチ Q_1 のオフ時間)

また、昇圧モードでの入力電圧と出力電圧の関係は以下の通りです

$$V_{OUT} = \frac{T}{T_{off}'} V_{IN}$$

(T_{on}′：昇圧スイッチ Q_3 のオン時間、 T_{off}′：昇圧スイッチ Q_3 のオフ時間)

昇降圧モードでは、降圧回路側の出力が昇圧回路側の入力となるような動作になるため、入力電圧と出力電圧の関係は以下の式で表されます。

$$V_{OUT} = V_{IN} \frac{T_{on}}{T} \times \frac{T}{T_{off}'}$$

降圧モードや昇圧モードは V_{IN}、V_{OUT}、T (スイッチング周期) が決まれば、スイッチング素子の条件は 1 通りに決まります。しかし、昇降圧モードは V_{IN} と V_{OUT} が決まっても、降圧側のスイッチング素子 Q_1、および昇圧側のスイッチング素子 Q_3 の両方が動作するため多様な制御方法が考えられます。また、T (スイッチング周期) も降圧回路側と昇圧回路側で異なる場合や変動する制御などが考えられます。

© 2023
Toshiba Electronic Devices & Storage Corporation

4. 回路設計

ここでは、回路設計の要点について説明します。本電源では、コントローラーIC として Analog Devices 社製の MAX25432（以下、本コントローラー）を使用しています。各部回路設計の詳細は MAX25432 のデータシート、関連ドキュメントを参照願います。

回路図については RD227-SCHEMATIC1（オプション 1）または RD227-SCHEMATIC2（オプション 2）を、部品表については RD227-BOM 1 （オプション 1）または RD227-BOM2（オプション 2）を参照してください。図 4.1 に本電源のブロック図を示します。

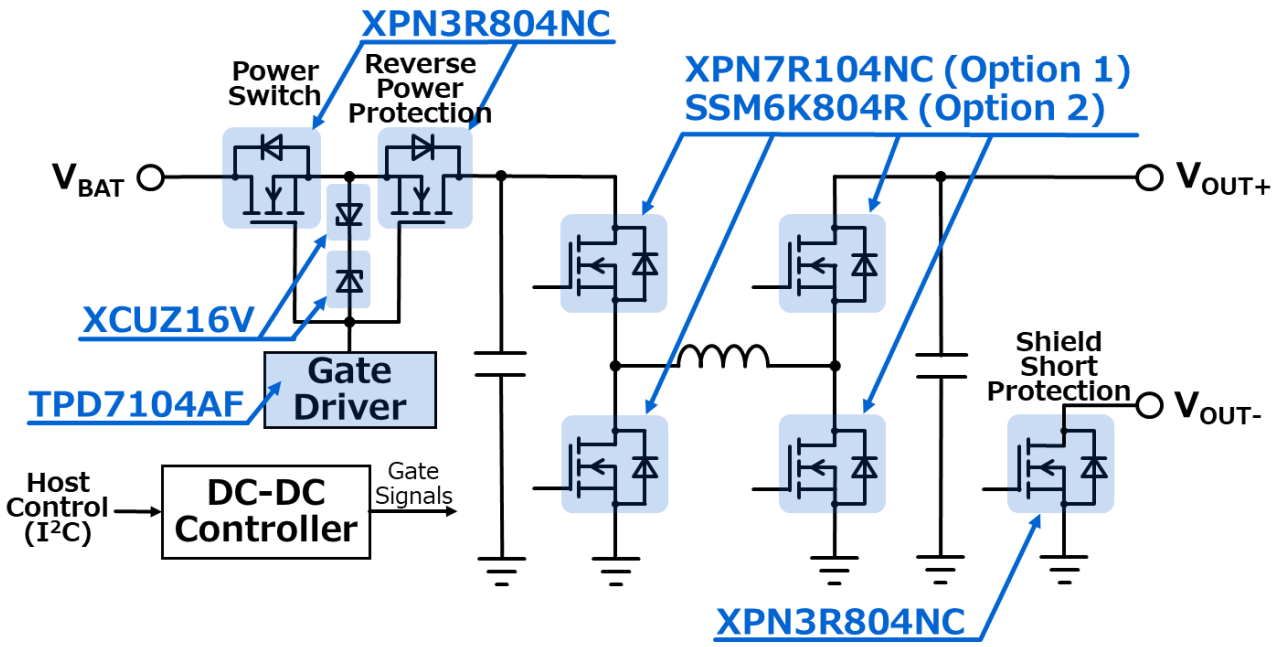


図 4.1 USB PD 用車載昇降圧 DC-DC コンバーターブロック図

4.1. 昇降圧 DC-DC コンバーター回路

図 4.2 に昇降圧 DC-DC コンバーターの基本回路を示します。

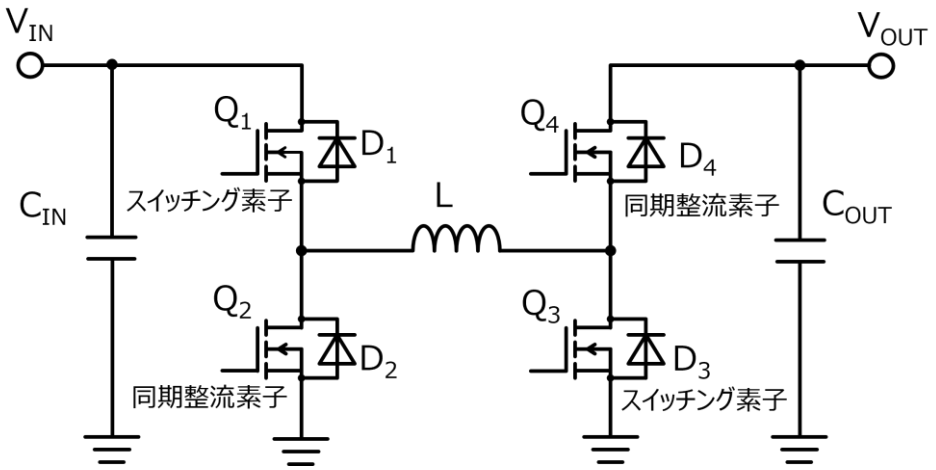


図 4.2 昇降圧 DC-DC コンバーター基本回路

4.1.1. ブートストラップ回路

昇降圧 H ブリッジのハイサイド MOSFET である Q_1 および Q_4 のゲート駆動電源はコンデンサーとダイオードで構成されるブートストラップ回路により生成されます。図 4.3 にブートストラップ回路を示します。コンデンサーC_1 が MOSFET Q_1 のゲート駆動電源（BST1）、またコンデンサーC_2 が MOSFET Q_4 のゲート駆動電源（BST2）となります。C_1 は Q_2 オン時に V_{CC}−D_{B1}−C_1−Q_2 の経路で Q_1 のソース（LX1）を基準にした電圧が充電されます。同様に C_2 は Q_3 オン時に V_{CC}−D_{B2}−C_2−Q_3 の経路で Q_4 のソース（LX2）を基準にした電圧が充電されます。

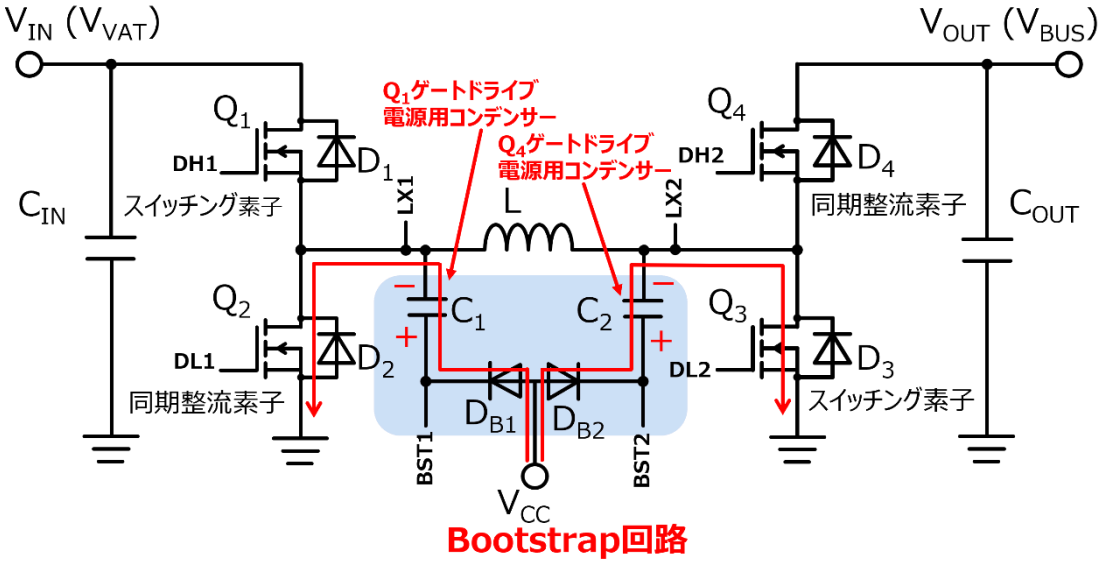


図 4.3 ブートストラップ回路

4.1.2. 降圧モード動作

図 4.2 において Q_1 と Q_2 をスイッチング動作することで降圧モード動作をします。Q_1 と Q_2 は相補的に動作し、Q_2 は同期整流動作をします。昇圧回路側の Q_4 はオン固定、Q_3 はオフ固定とすることで降圧 DC-DC コンバーター回路と同様の動作となります。図 4.4 に降圧モード動作時の Q_1～Q_4 のゲート信号制御例を示します。

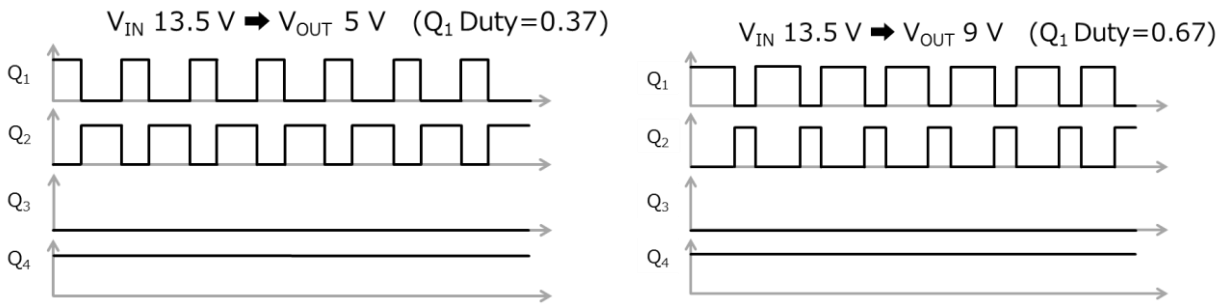


図 4.4 降圧モード動作時のゲート信号制御例

Q_1 のオン時間を T_{on}、オフ時間を T_{off} とすると入力電圧 V_{IN} と出力電圧 V_{OUT} には以下の関係があります。

$$V_{OUT} = \frac{T_{on}}{T_{on} + T_{off}} V_{IN}$$
$$= \frac{T_{on}}{T} V_{IN}$$
$$= D \cdot V_{IN}$$

(T: Q_1、Q_2 のスイッチング周期、　D: Q_1 の On デューティー)

4.1.3. 昇圧モード動作

図 4.2 において Q_3 と Q_4 をスイッチング動作することで昇圧モード動作をします。Q_3 と Q_4 は相補的に動作し、Q_4 は同期整流として動作します。降圧回路側の Q_1 はオン固定、Q_2 はオフ固定とすることで昇圧 DC-DC コンバーター回路と同様の動作となります。図 4.5 に昇圧モード動作時の Q_1～Q_4 のゲート信号制御例を示します。

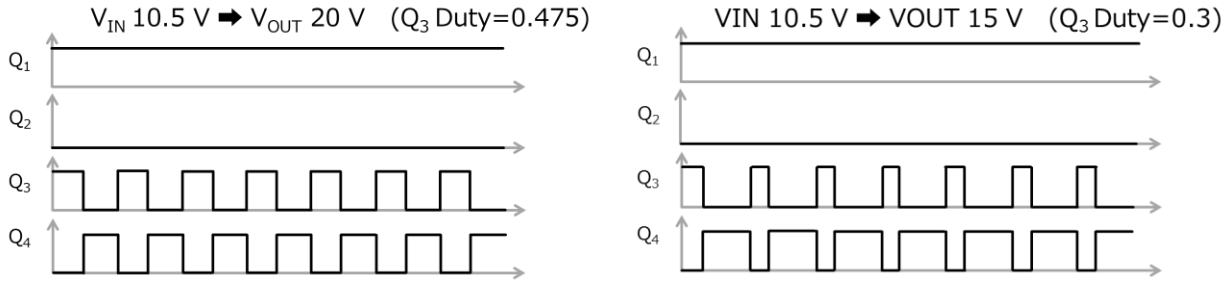


図 4.5 昇圧モード動作時のゲート信号制御例

Q_3 のオン時間を T_{on}'、オフ時間を T_{off}' とすると入力電圧 V_{IN} と出力電圧 V_{OUT} には以下の関係があります。

$$V_{OUT} = \frac{T_{on}' + T_{off}'}{T_{off}'} V_{IN}$$
$$= \frac{T}{T_{off}'} V_{IN}$$
$$= \frac{1}{1 - D'} V_{IN}$$

(T: Q_3、Q_4 のスイッチング周期、　D': Q_3 の On デューティー)

© 2023
Toshiba Electronic Devices & Storage Corporation

4.1.4. 昇降圧モード動作

入力電圧 V_{IN}≒出力電圧 V_{OUT} の場合には昇降圧モード動作となり、昇圧モード動作と降圧モード動作を交互に動作させ出力電圧を安定させます。図 4.6 に昇降圧モード動作時の Q_1～Q_4 のゲート信号制御例を示します。図において Q_3 がオフ、Q_4 がオン状態の時に Q_1、Q_2 がスイッチングする期間が降圧動作で、Q_1 がオン、Q_2 がオフ状態の時に Q_3、Q_4 がスイッチングする期間が昇圧動作となります。

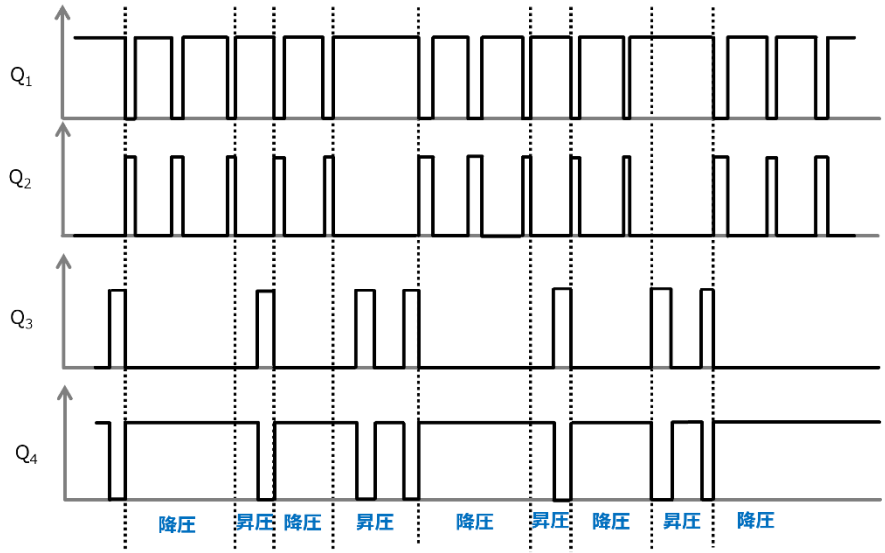


図 4.6 昇降圧動作時のゲート信号制御例

4.2. パワースイッチならびに逆接保護回路

図 4. 7 にパワースイッチならびに逆接保護回路を示します。電源入力部にはソースを共通接続した MOSFET が 2 段対抗して接続（Back to back 接続）されており、1 段目はパワースイッチ、2 段目は逆接保護スイッチとして動作します。これらの MOSFET はハイサイドゲートドライバー TPD7104AF により駆動され、正常に電源入力されている場合にはゲート駆動されこれら 2 つの MOSFET はオン状態となり昇降圧 DC-DC コンバーター回路に電源が供給されますが、電源が逆接続された場合には正常にゲート駆動されず、これら 2 つの MOSFET のボディーダイオードがそれぞれ逆方向に接続（Back to back 接続）されオフ状態となるため、昇降圧 DC-DC コンバーター回路を逆電圧から保護されます。

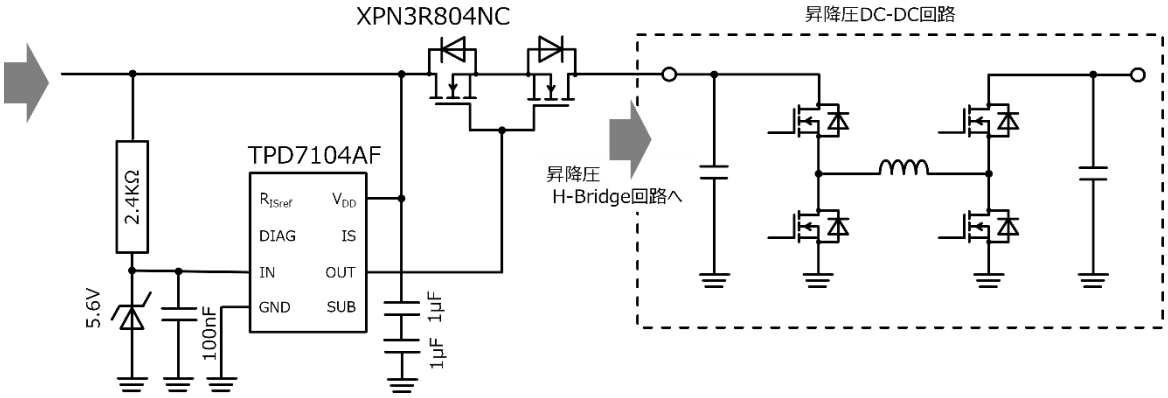


図 4.7 パワースイッチならびに逆接保護回路

4.3. シールド短絡保護回路

バッテリーシールド短絡保護回路を図 4.8 に示します。本電源の出力先の USB Type-C®ケーブル先端のシールド部分がシガーソケットなどに誤接触等をした場合にシールドとバッテリー電源の短絡から回路を保護します。図 4.8 で示す通り、電源出力コネクターの-端子は本電源内のグランドに直接接続されるのではなくシールド短絡保護 MOSFET を介して接続されます。電源出力コネクターの-端子（シールド電位）は本コントローラーの SHLD_SNS (シールドセンス) ピンによりモニターされコネクターシールドへの電圧印加が検出されると GDRV 信号によりシールド短絡保護用 MOSFET をオフしてシールドとバッテリーとの短絡を防ぎます。

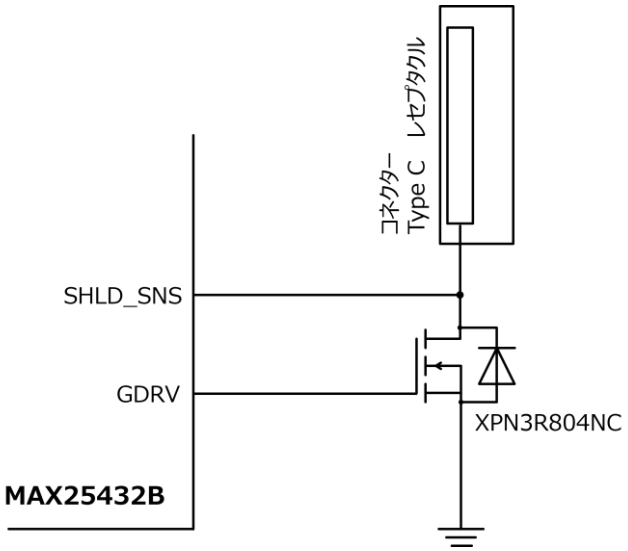


図 4.8 シールド短絡保護回路

5. 特性

5.1. スイッチング MOSFET

本電源のオプション 1 、オプション 2 の昇降圧 DC-DC コンバーター回路で使用している MOSFET の概要を表 5.1 に示します。

表 5.1 各オプションでのスイッチング MOSFET 概要

		オプション1	オプション2
使用素子		XPN7R104NC	SSM6K804R
パッケージ	名称	TSON Advance(WF)	TSOP6F
	サイズ	3.1 x 3.6 mm	2.9 x 2.8 mm
特性	ドレイン・ソース間電圧定格	40 V	40 V
	チャネル温度定格	175 ℃	175 ℃
	ドレイン・ソース間オン抵抗 (Max.)	14.2 mΩ @V_{GS} = 4.5 V	18 mΩ @V_{GS} = 4.5 V
	ゲート入力電荷量 (Typ.)	10 nC @V_{DD} = 32 V V_{GS} = 4.5 V I_D = 20 A	7.5 nC @V_{DD} = 20 V V_{GS} = 4.5 V I_D = 12 A

5.2. 電源効率

電源効率は負荷や入出力電圧条件によって変わります。図 5.1 に各入出力電圧条件での効率測定例を示します。

一般的に軽負荷領域（出力電流が小さい）ではスイッチング素子の導通損失は小さく、各素子のスイッチング損失の割合が高くなります。軽負荷領域においてはオプション 1 と比べてオプション 2 の方がゲート入力電荷量の小さい MOSFET を使用しているため効率は高い傾向にあります。一方、重負荷領域（出力電流が大きい）においてはスイッチング素子のオン抵抗により通電電流に比例した導通損失が、全体損失における大きな割合を占めます。よって重負荷においてはオン抵抗の小さい MOSFET を使用しているオプション 1 の方が高効率の傾向を示します。

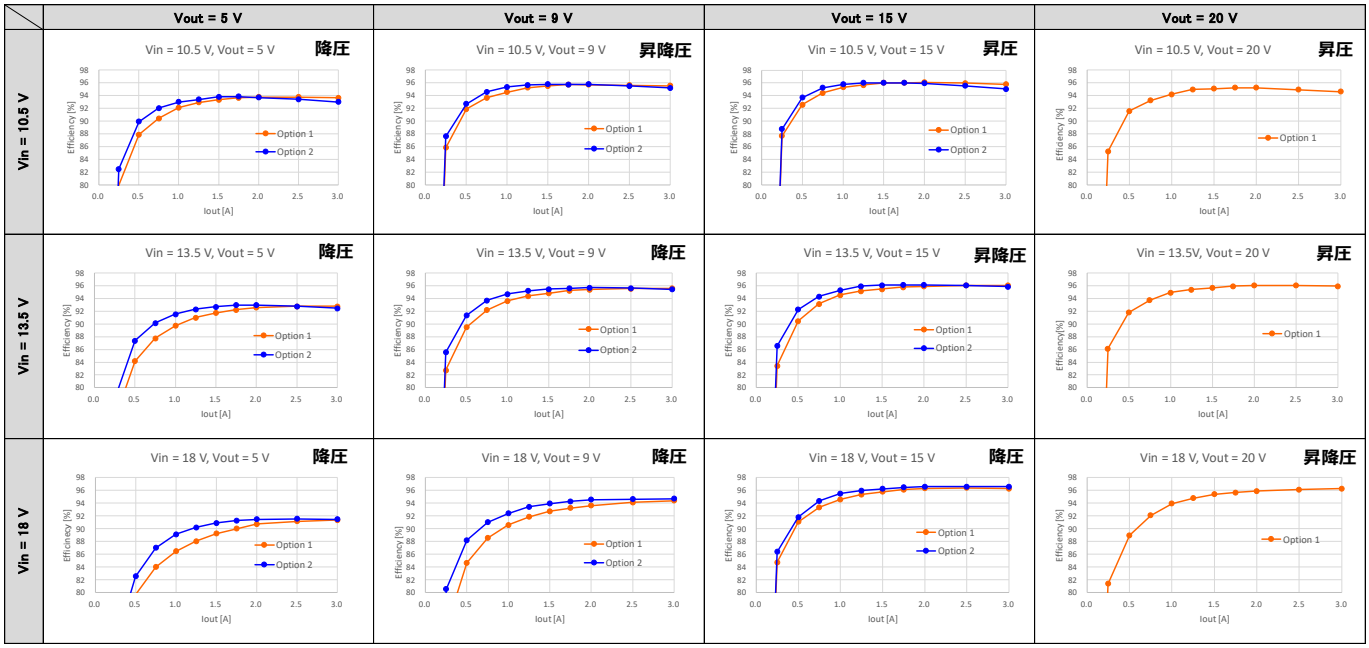


図 5.1 各条件での電源効率測定例

5.3. 温度上昇

各入出力電圧条件下での MOSFET 表面温度上昇ΔT の測定結果を図 5.2 に示します。

MOSFET チャネル温度の最大定格は 175 ℃ですが、ディレーティング 80 %を考慮すると 140 ℃となります。最大周囲温度 85 ℃環境下での動作を考慮すると許容温度上昇は 55 ℃になります(140 ℃ - 85 ℃)。図 5.2 のとおり測定した温度上昇ΔT は、各動作条件において、この許容温度上昇 55 ℃に対して十分なマージンがあると考えられます。

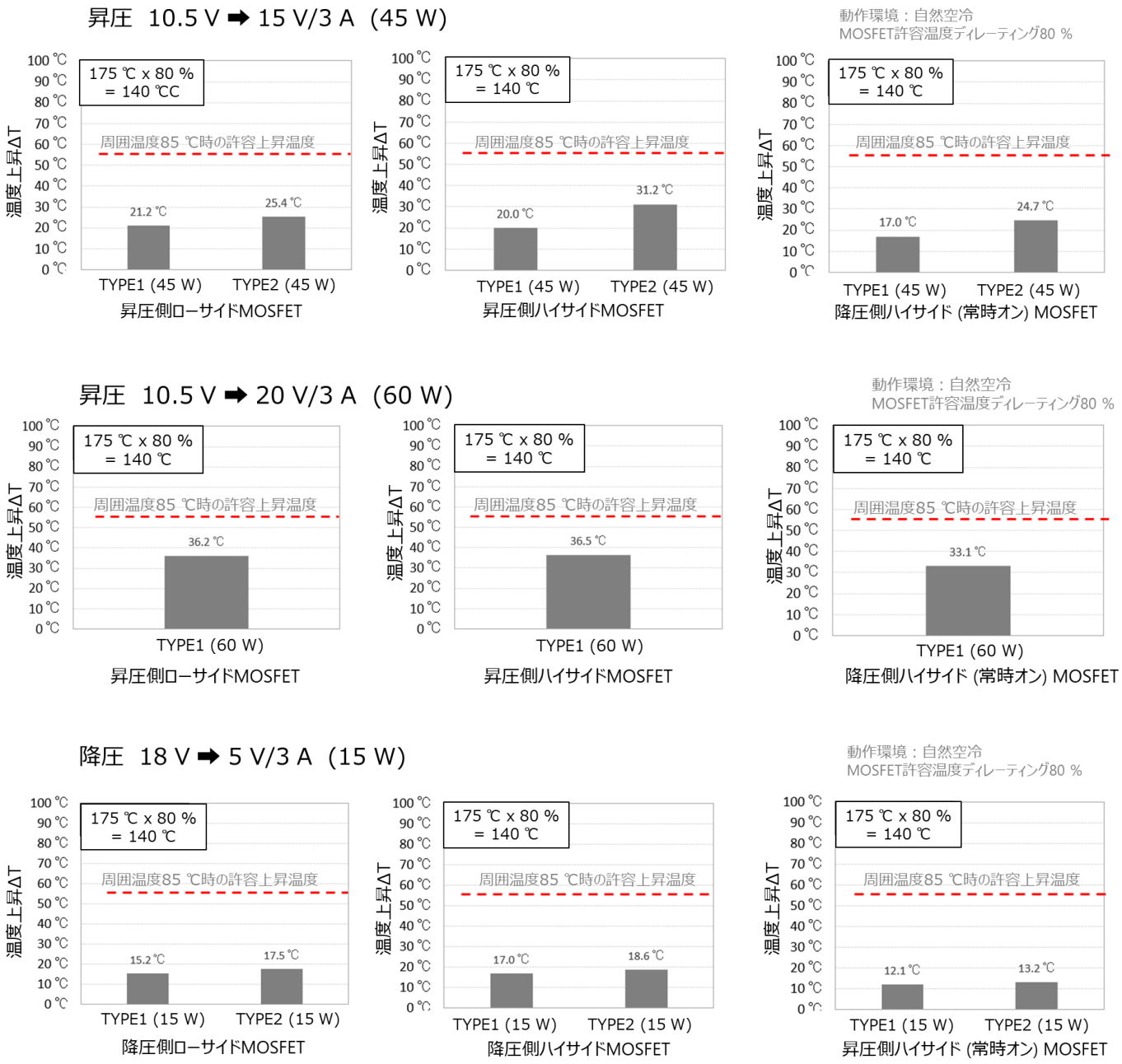


図 5.2 各条件での MOSFET 温度上昇

※ USB Type-C®、USB-C®は、USB Implementers Forum の登録商標です。

※ その他の社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

ご利用規約

本規約は、お客様と東芝デバイス＆ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。本リファレンスデザインをダウンロードすることをもって、お客様は本規約に同意したものとみなされます。なお、本規約は変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は、本リファレンスデザインを破棄しなければなりません。またお客様が本規約に違反した場合は、お客様は、本リファレンスデザインを破棄し、その破棄したことを証する書面を当社に提出しなければなりません。

第１条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高低温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第２条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データおよび情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任は負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第３条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第４条 準拠法

本規約の準拠法は日本法とします。

© 2023
Toshiba Electronic Devices & Storage Corporation