

# 译文

## TC32306FTG

本资料是为了参考的目的由原始文档翻译而来。  
使用本资料时，请务必确认原始文档关联的最新  
信息，并遵守其相关指示。

原本：“TC32306FTG” 2015-10-01

翻译日：2015-12-01

**TOSHIBA CORPORATION**

# TC32306FTG

用于低功率系统的单芯片射频收发器

## 1. 概述

TC32306FTG 是一个单芯片射频收发器，它能提供 UHF 频段收发器应用所需要的许多功能。它的主要功能是发射和接收信号。

此外，通过数字处理，它还能显著减少外部元件数量并可以进行微调。

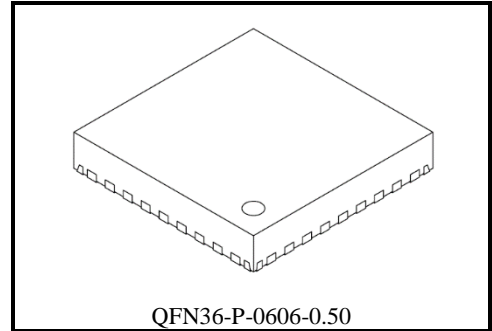
通过进行不同的配置，例如供电电压、频率、调制和检测等，此芯片可支持不同类型的应用。

## 2. 应用

遥控无钥匙门禁（设备的遥控上锁/解锁）、汽车设备应用，例如轮胎压力监测系统和遥控器等。

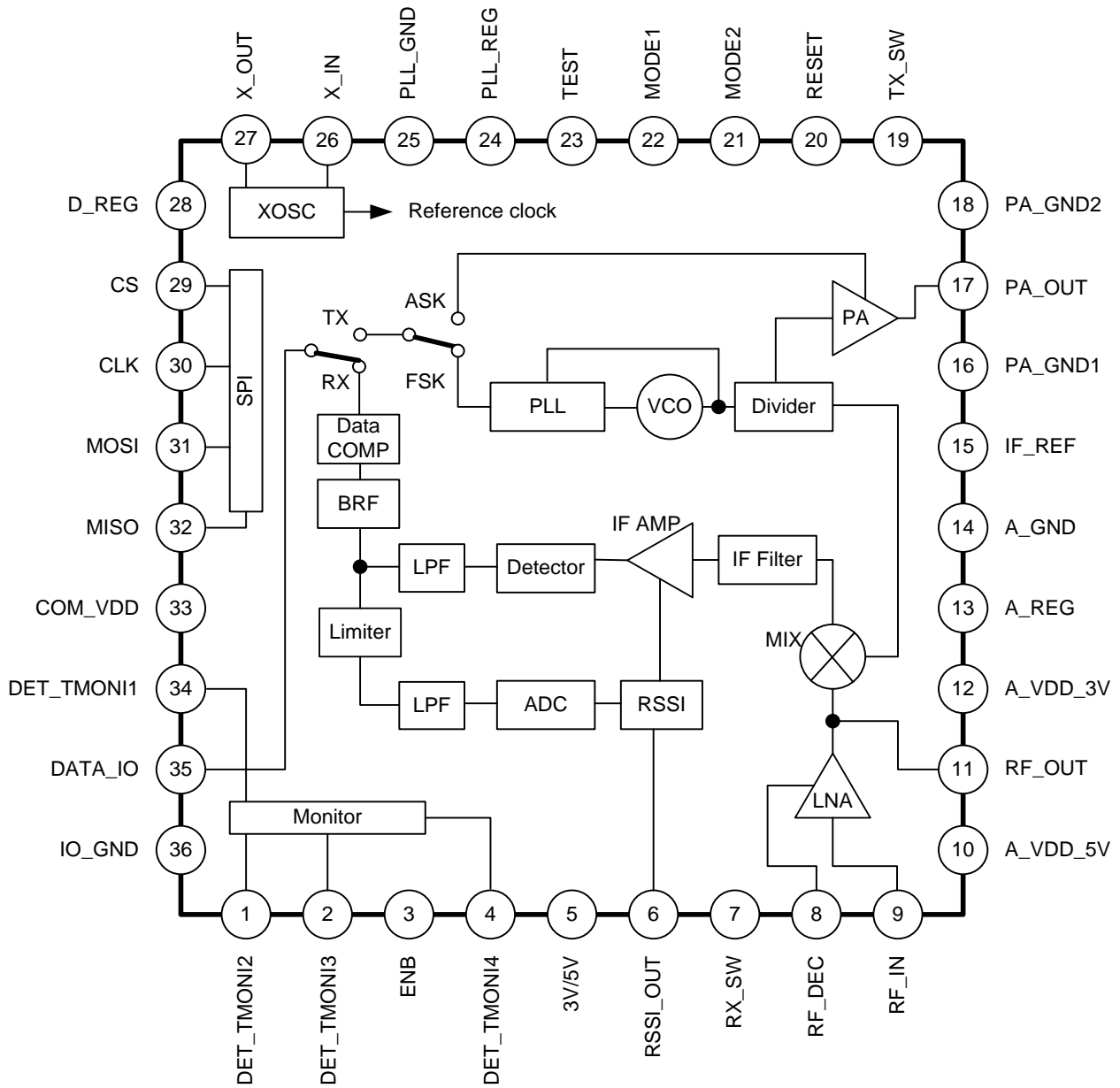
## 3. 特征

- 将 LNA、混频器、IF 滤波器、IF 放大器、RSSI、信号检测器、比特率滤波器、数据比较器、PLL、VCO 和 PA 集成到单个 IC 中。
- 工作电压范围：2.0 至 3.3 V（3V 应用），2.4V 至 5.5V（5V 应用）
- 电流消耗：TX 12 mA（在+10dBm 输出电平）/ RX 9.7 mA / 省电模式 0 $\mu$ A（典型值）
- 使用四个射频频段：315、434、868/915MHz
- 支持的调制：ASK / FSK
- 单转换系统
- 两个 IF 滤波器带宽：在 IF=230kHz 时的 320kHz（典型值）宽带宽/在 IF=280kHz 时的 270kHz（典型值）中带宽
- 信号检测：RSSI 检测、噪声检测（仅针对 FSK）、前导码检测
- 接收器灵敏度：-116dBm 以下（在 IF 带宽为 320kHz 时，数据率为 600Hz，频率偏差= $\pm$ 40kHz）
- 发射器功率：+10dBm（在设定最大输出时的典型值）
- 串行控制（4 线 SPI）/EEPROM（电可擦可编程只读存储器）控制
- 数据比较器快速充电/自动关闭控制/天线开关控制



重量：0.08 g（典型值）

4. 方块图



为了便于说明，方块图中可能略去或简化了某些功能块、电路或常数。

图 4-1 方块图

5. 引脚描述

5.1 等效电路与功能

表 5-1 引脚描述

-在内部等效电路图上显示的所有值（电阻、电容等）均为典型值。  
-为了便于说明，等效电路示意图可能进行了简化，或略去了某些部分。

Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
1	DET_TMONI2	Digital Output	<p><b>监测 2</b> 监测内部信号（数字），用于系统控制</p> <p>不用时，此引脚应开路。</p>	
2	DET_TMONI3	Analog Output	<p><b>监测 3</b> 监测内部信号（转换为模拟信号/在用户测试中）</p> <p>不用时，此引脚应开路。</p> <p>注意： 在进行用户测试时，对 COM_VDD 引脚至少提供 3V 的电压，以监测信号。如果电压低于 3V，会导致监测不正确。</p>	
3	ENB	Digital Input	<p><b>启用引脚</b> 选择启用（在 SPI 模式）</p> <p><b>地址设定（在 EEPROM 模式）</b> 为存储器数据的读取设定一个起始地址。</p> <p>注意： 提供的电压不应高于 COM_VDD 的电平。 （例如，如果电压太低/无电源。）这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。</p>	
4	DET_TMONI4	Analog Output	<p><b>监测 4</b> 监测内部信号（转换为模拟信号/在用户测试中）</p> <p>不用时，此引脚应开路。</p> <p>注意： 在进行用户测试时，对 COM_VDD 引脚至少提供 3V 的电压，以监测信号。如果电压低于 3V，会导致监测不正确。</p>	
5	3V/5V	Digital Input	<p><b>电源电压选择器</b> 选择电源电压。为 5V 应用接通电源。/为 3V 应用接地。</p> <p>注意： 提供的电压不应高于 COM_VDD 的电平。 （例如，如果电压太低/无电源。）这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。</p>	

Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
6	RSSI_OUT	Analog Output	<p><b>RSSI 输出</b> 输出 RSSI (=接收信号强度指示) 电压。通过电容器接地。此 IC 还有另一个用于数字处理的 RSSI。</p> <p>不用时, 应通过电容器接地。</p>	
7	RX_SW	Digital Output	<p><b>RX 的天线开关控制 (在 SPI 模式)</b> 不用时, 此引脚应开路。</p>	
		Digital Input	<p><b>地址设定 (在 EEPROM 模式)</b> 为存储器数据的读取设定一个起始地址。</p> <p>注意: 提供的电压不应高于 COM_VDD 的电平。 (例如, 如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。</p>	
8	RF_DEC	-	<p><b>射频去耦引脚</b> 连接去耦电容。</p> <p>不用时, 此引脚应开路。</p>	
9	RF_IN	Analog Input	<p><b>射频输入引脚</b> 不要接通直流电压, 除非连接到地。</p> <p>不用时, 此引脚应开路。</p>	

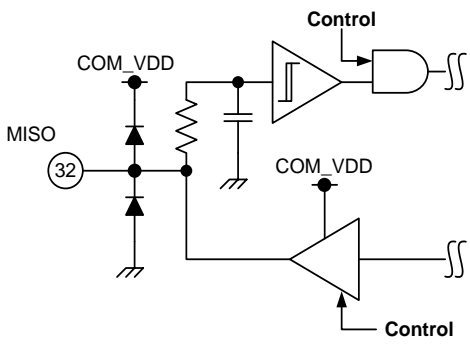
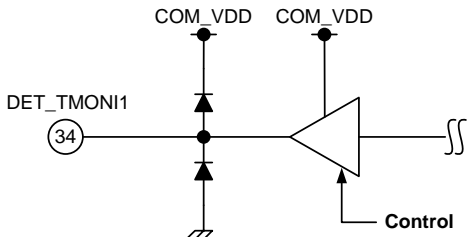
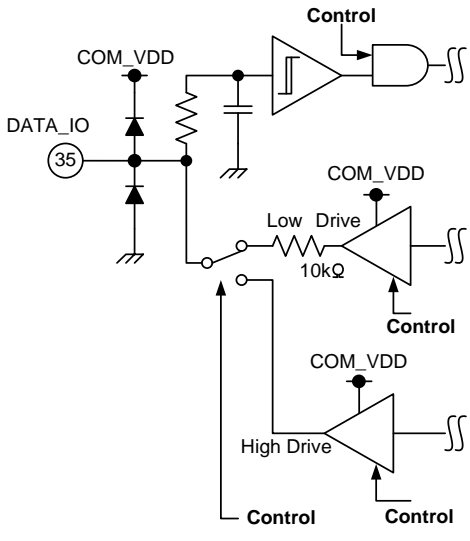
Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
10	A_VDD_5V	-	<p><b>模拟 5 V 供电</b>                      主要对模拟模块供电。                      -对于 5V 应用, 供给 5V 电压 (典型值)。                      -对于 3V 应用, 连接 A_VDD_3V 引脚并供给 3V 电压 (典型值)。</p>	-
11	RF_OUT	Analog Output	<p><b>射频输出引脚</b>                      LNA 模块的射频信号输出。                      开漏输出。通过匹配电路连接 A_VDD_3V 引脚。                       不用时, 此引脚应开路。</p>	
12	A_VDD_3V	-	<p><b>模拟 3 V 供电</b>                      -对于 3V 应用, 供给 3V 电压 (典型值)。                      -对于 5V 应用, 稳压器输出。连接旁路电容。                       不要从外部对此引脚施加电流或电压。也不要对外部电路供电, 但 PA_OUT 和 RF_OUT 引脚除外。</p>	-
13	A_REG	Analog Output	<p><b>模拟模块的稳压器输出</b>                      主要对模拟模块供电。连接旁路电容。                       不要从外部对此引脚施加电流或电压。也不要对外部电路供电。</p>	
14	A_GND	-	<p><b>接地 (模拟)</b></p>	-
15	IF_REF	-	<p><b>IF 基准</b>                      通过电容器接地。                       不用时, 此引脚应开路。</p>	
16	PA_GND1	-	<p><b>功率放大器接地 1</b>                       PA 如果不用, 应接地。</p>	-

Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
17	PA_OUT	Analog Output	<p><b>功率放大器输出级</b> 开漏输出。通过匹配电路连接 A_VDD_3V 引脚。 不用时，此引脚应开路。</p>	
18	PA_GND2	-	<p><b>功率放大器接地 2</b> PA 如果不用，应接地。</p>	-
19	TX_SW	Digital Output	<p><b>针对 TX 的天线开关控制 (在 SPI 模式)</b> 不用时，此引脚应开路。</p>	
		Digital Input	<p><b>地址设定 (在 EEPROM 模式)</b> 为存储器数据的读取设定一个起始地址。  注意： 提供的电压不应高于 COM_VDD 的电平。 (例如，如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。</p>	
20	RESET	Digital Input	<p><b>复位</b> TC32306FTG 初始化。</p>	
21	MODE2	Digital Input	<p><b>模式控制</b> 选择 SPI 模式、SPI 用户测试模式、EEPROM 模式、EEPROM 用户测试模式。</p>	
22	MODE1	Digital Input	<p><b>模式控制</b> 选择 SPI 模式、SPI 用户测试模式、EEPROM 模式、EEPROM 用户测试模式。</p>	
23	TEST	Digital Input	<p><b>测试</b> 仅用于东芝的测试。 接地。</p>	

Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
24	PLL_REG	Analog Output	<p><b>针对 PLL 的稳压器输出</b>                      主要对 PLL 模块供电。连接旁路电容。</p> <p>不要供电，也不要对外部电路供电。</p>	
25	PLL_GND	-	<p><b>接地（数字）</b></p>	-
26	X_IN	Analog Input	<p><b>参考时钟输入</b>                      连接晶体振荡器或外部信号发生器。</p> <p>不要施加直流偏压。</p>	
27	X_OUT	Analog Output	<p><b>参考时钟输出</b>                      此引脚应开路，但使用晶体振荡器时除外。</p> <p>不要从外部对此引脚施加电流或电压。也不要对外部电路供给时钟信号。</p>	
28	D_REG	Analog Output	<p><b>针对数字模块的稳压器输出</b>                      主要对数字模块供电。连接旁路电容。</p> <p>不要从外部对此引脚施加电流或电压。也不要对外部电路供电。</p>	



Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
29	CS	Digital Input	<b>芯片选择输入</b> 在 SPI 模式/SPI 用户测试模式/EEPROM 用户测试模式下。  注意： 提供的电压不应高于 COM_VDD 的电平。 (例如，如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。	
		Digital Output	<b>芯片选择输出</b> 在 EEPROM 模式。	
30	CLK	Digital Input	<b>SPI 时钟输入</b> 在 SPI 模式/SPI 用户测试模式/EEPROM 用户测试模式下。  注意： 提供的电压不应高于 COM_VDD 的电平。 (例如，如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。	
		Digital Output	<b>SPI 时钟输出</b> 在 EEPROM 模式。	
31	MOSI	Digital Input	<b>串行数据输入</b> 在 SPI 模式/SPI 用户测试模式/EEPROM 用户测试模式下。  注意： 提供的电压不应高于 COM_VDD 的电平。 (例如，如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。	
		Digital Output	<b>串行数据输出</b> 在 EEPROM 模式。	

Pin No.	Pin Name	I/O	描述	Internal Equivalent Circuit
32	MISO	Digital Output	<b>串行数据输出</b> 在 SPI 模式/SPI 用户测试模式/EEPROM 用户测试模式下。	
		Digital Input	<b>串行数据输入</b> 在 EEPROM 模式。  注意： 提供的电压不应高于 COM_VDD 的电平。 (例如，如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。	
33	COM_VDD	-	<b>公共电压供电</b> 3V 和 5V 应用。 主要对控制模块供电。	-
34	DET_TMONI1	Digital Output	<b>监测 1</b> 监测内部信号 (数字), 用于系统控制  不用时, 此引脚应开路。	
35	DATA_IO	Digital Output	<b>数据输出</b> 在射频接收端的解调信号输出。此引脚的工作状态在 TC32306FTG 的每个复位状态都不同。 见表 5-2。  注意： 在输出驱动设为“低”时, 此引脚的输出电阻为 10kΩ。在输出驱动设为“低”时, 为上拉或下拉电阻选择合适的阻值, 使引脚得到足够的输出电平。或把输出驱动设为“高”, 这取决于电阻的阻值。关于输出驱动的设置, 见 6.10.5.小节	
		Digital Input	<b>数据输入</b> 用于射频发射端调制的信号输入。此引脚的工作状态随 TC32306FTG 的每个复位状态的不同而变化。 见表 5-2。  注意： 提供的电压不应高于 COM_VDD 的电平。 (例如，如果电压太低/无电源。) 这样会因此引脚和电压源之间插入的 ESD 保护元件而导致此引脚电流过大。	
36	IO_GND	-	<b>接地 (输入/输出模块)</b>	-

## 5.2 在复位和寄存器初始化时的引脚的工作状态

TC32306FTG 的一些引脚的工作状态取决于复位的设定、寄存器的初始值或 SPI 模式/EEPROM 模式（包括用户测试）。见表 5-2。

表 5-2 在复位和寄存器初始化时的引脚的工作状态

Pin	SPI Mode (TC32306FTG is slave.) (Including SPI User Test Mode)		EEPROM Mode (TC32306FTG is master.)		EEPROM User Test Mode (TC32306FTG is slave.)	
	RESET="L"	Register's Initial (Battery Saving)	RESET="L"	Battery Saving	RESET="L"	Register's Initial (Battery Saving)
MODE2	IN	IN	IN	IN	IN	IN
MODE1	IN	IN	IN	IN	IN	IN
CS	IN	IN	High Output	High Output	IN	IN
CLK	IN	IN	Low Output	Low Output	IN	IN
MOSI	IN	IN	Low Output	Low Output	IN	IN
MISO	Z	Z	Z	Z	Z	Z
ENB	IN	IN	IN	IN	IN	IN
TX_SW	Pull Down	Pull Down	IN	IN	IN	IN
RX_SW	Pull Down	Pull Down	IN	IN	IN	IN
DATA_IO	Z	Low Output	Z	Low Output	Z	Low Output
DET_TMON1,2	Low Output	Low Output	Low Output	Low Output	Low Output	Low Output
DET_TMON3,4	Z	Z	Z	Z	Z	Z

Z:高阻抗

注意：在 SPI 模式下，TC32306FTG 在 RESET="L" 时接受 SPI 设置的输入，但不会动作。

在省电状态下，DATA\_IO 引脚的工作状态随寄存器：h'0A[D5]RX\_TX 的值而改变。寄存器：h'0A[D5]RX\_TX 的初始值为“0”。

表 5-3 DATA\_IO 引脚在省电模式下的工作状态

Pin	h'0A[D5]RX_TX="0" (RX: Initial)	h'0A[D5]RX_TX="1" (TX)
DATA_IO	Low Output	Z

Z:高阻抗

在省电模式下，MISO 引脚在 TC32306FTG 为从模式时的工作状态改变为 SPI 读取。

表 5-4 MISO 引脚在省电模式下的工作状态（TC32306FTG 为从模式。）

Pin	At SPI Read	Except SPI Read
MISO	OUT	Z

Z:高阻抗

## 6. 功能描述

### 6.1 电源电压设置

TC32306FTG 的电源电压可选择 3V 或 5V。电源电压通过 3V/5V 引脚的设置进行选择。如果是 5V 应用，将 3V/5V 引脚与电源连接，这样内部的稳压器（A\_REG30；对于模拟 3V）会使内部电路维持 3V（典型值）并向 A\_VDD\_3V 引脚输出此电压，用于 LNA 和 PA 的匹配电路。

表 6-1 电源引脚的连接

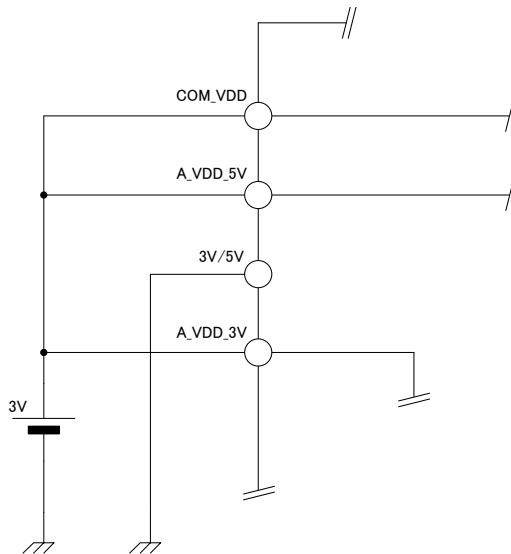
Pin Name	3V Use	5V Use
3V/5V (Behavior of A_REG30 Regulator)	GND (Disable)	5V Supply Input (Enable)
A_VDD_3V	3V Supply Input	Output of A_REG30 Regulator (Do not supply to external circuits.)
A_VDD_5V	3V Supply Input	5V Supply Input
COM_VDD	3V Supply Input	5V Supply Input

#### 6.1.1 3V 应用

对于 3V 应用，将 3V/5V 引脚接地。将 COM\_VDD 引脚，A\_VDD\_3V 引脚和 A\_VDD\_5V 引脚接通 3V 稳压电源。

注意：

- 对于 5V 应用，不要操作 A\_REG30 稳压器。
- 不得将 COM\_VDD 引脚与超出  $V_{DD(3V)}$  范围的电源接通，如表 8-1 所示。



（此图为示意图。在具体应用的电路图中选择旁路电容。）

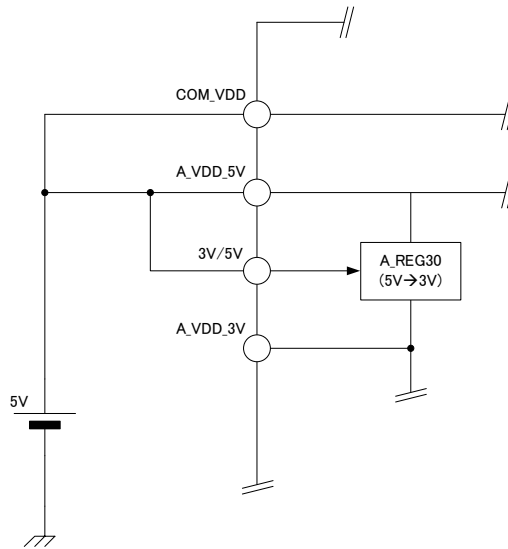
图 6-1 3V 应用的电源连接示例

#### 6.1.2 5V 应用

如果是 5V 应用，将 3V/5V 引脚与 5V 电源连接。将 A\_VDD\_5V 引脚和 COM\_VDD 引脚与 5V 稳压电源连接。

注意：

- 不得将 A\_VDD\_3V 引脚与外部电源连接。
- 不得将 COM\_VDD 与超出  $V_{DD(5V)}$  范围的电源接通，如图表 8-1 所示。
- 对于 LNA 和 PA 匹配电路，必须从 A\_VDD\_3V 引脚（A\_REG30 稳压器的输出端）引出电源。

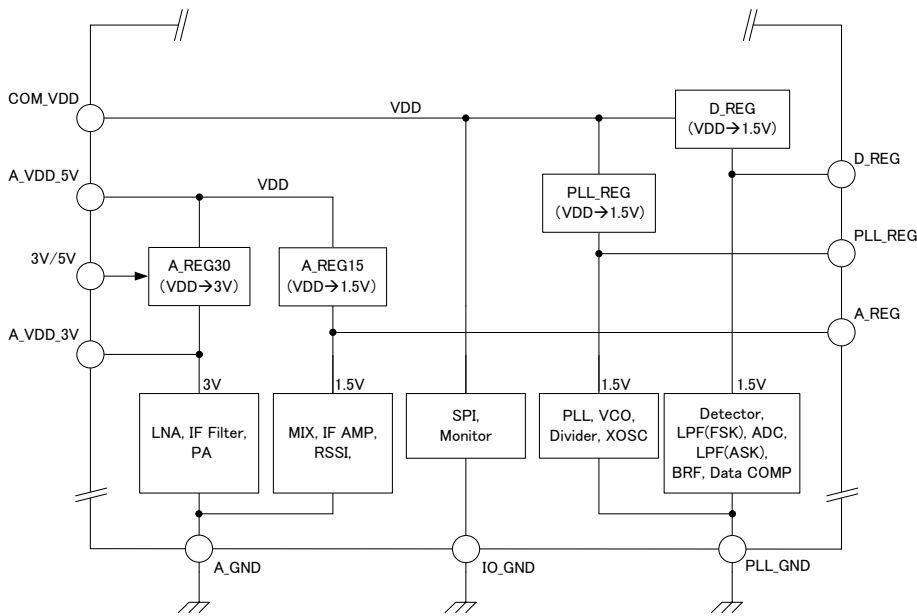


(此图为示意图。在具体应用的电路图中选择旁路电容。)

图 6-2 5V 应用的电源连接示例

6.1.3 电源/接地连接

TC32306FTG 的每个功能模块有独立的电源/接地连接。对于 5V 应用，有些模拟功能模块与内部的 3V 稳压器连接 (A\_REG30 稳压器)。对于 3V 应用，有些模拟功能模块通过 A\_VDD\_3V / A\_VDD\_5V 引脚的连接与 3V 电源直接接通。



(此图显示了功能模块的主要电源/接地线路。)

图 6-3 电源/接地端与功能模块的连接示意图

6.2 模式控制设置

TC32306FTG 有两种控制模式，SPI (串行外设接口) 模式和 EEPROM 模式。控制模式通过 MODE2 引脚设置。每个控制模式下的用户测试模式通过 MODE1 引脚选择。

表 6-2 控制模式

MODE2 Pin	MODE1 Pin	Control Mode Setting
L	L	SPI Mode
L	H	SPI User Test Mode
H	L	EEPROM Mode
H	H	EEPROM User Test Mode

SPI 模式和 EEPROM 模式在外部连接、引脚功能和控制信号流方面存在差异。不要改变上市产品的模式设定。

表 6-3 引脚和控制设置的作用

Control Setting	CS Pin	CLK Pin	MOSI Pin	MISO Pin	ENB Pin	TX_SW Pin	RX_SW Pin
SPI Mode	“Input” This IC is slave, controlled by MCU.		“Output” This IC is slave, controlled by MCU.	“Input” For this IC status control.	“Output” For antenna switches control.		
SPI User Test Mode	“Output” This IC is master, controls EEPROM.		“Input” This IC is master, reads EEPROM data.	“Input” For EEPROM configuration settings			
EEPROM Mode	“Input” This IC is slave, controlled by MCU.		“Output” This IC is slave, controlled by MCU.				
EEPROM User Test Mode							

### 6.2.1 SPI 模式的设置与连接

MCU 和 TC32306FTG 通过 SPI 线路连接，由 MCU 控制此 IC。

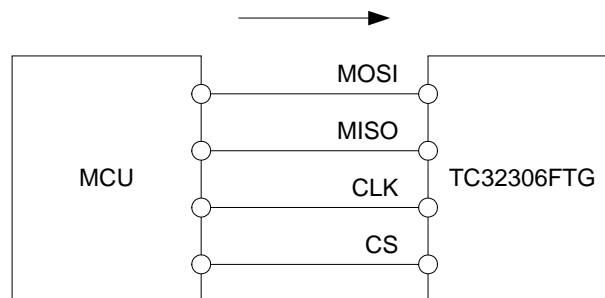


图 6-4 MCU 和 TC32306FTG 的连接示意图

### 6.2.2 EEPROM 模式的设置与连接

EEPROM 和 MCU 通过 TC32306FTG 连接。此 IC 通过 EEPROM 的寄存器数据来控制。根据 EEPROM 的大小，可最多为寄存器“h'0A”到“h'1C”选择 8 种配置。在此模式下，引脚和外部连接的使用与 SPI 模式下不同。例如，TX\_SW / RX\_SW / ENB 引脚用于选择 EEPROM 的配置。

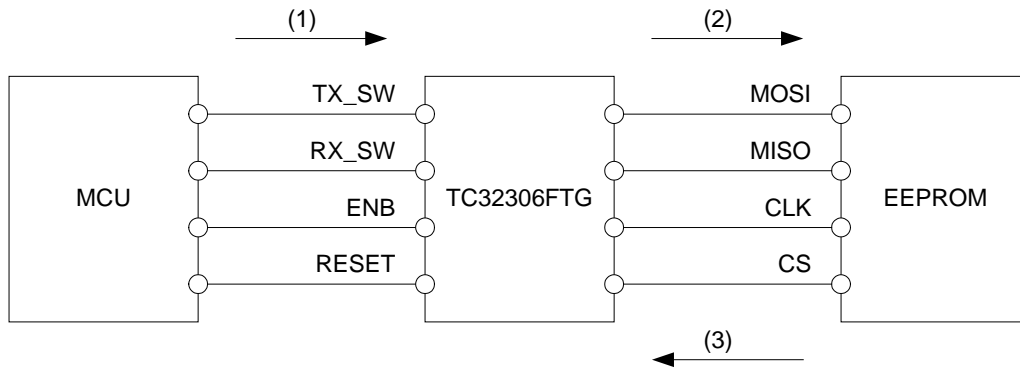


图 6-5 MCU、EEPROM 和 TC32306FTG 的连接示意图

- 提前把寄存器的值写入 EEPROM 的各配置数据区。
- MCU 会向此 IC 发出指令，选择 EEPROM 的配置数据区。(1)
- 此 IC 通过 SPI 线路，在 RESET 引脚信号的上升沿从 EEPROM 中读取配置数据。(2)
- 此 IC 的运行取决于 EEPROM 数据。(3)

## 6.3 通用功能与设置

### 6.3.1 复位状态

TC32306FTG 的内部状态（例如寄存器的值）在此状态下初始化。在对此 IC 进行复位时，一定要在电源电压稳定的情况下向 RESET 引脚输入“L”信号。此 IC 的复位解除也要在电源电压稳定的情况下操作。

表 6-4 RESET 引脚的控制

RESET Pin	IC Status
L	Initialize registers and I/O behaviors. Because I/O will be initialized, TC32306FTG does not accept all the settings except some settings. * About I/O behaviors at Reset status, see 表 5-2.
H	Battery Saving / Standby / Run by this IC settings.

\* 在 EEPROM 模式下，ENB 引脚 / TX\_SW 引脚 / RX\_SW 引脚可用。

注意：

- 在连接电源后必须复位。
- 在复位解除后，寄存器的值应立即初始化。
- 关于寄存器初始化后的输入/输出工作状态，见表 5-2。
- 在 SPI 模式下，TC32306FTG 在复位到寄存器设置输入过程中保持省电状态，在复位完成后转为运行状态。
- 在 EEPROM 模式下，用于读取 EEPROM 的内部振荡电路会在复位解除后重启。
- 在此 IC 的启动操作时，为了对 RESET 引脚进行控制，复位状态应保持到供电电压稳定超过系统电压的 90% 为止。在达到该电压电平后需等待至少 1 微妙。然后可以消除复位。如果在启动操作的瞬间取消复位，会使此 IC 出现意外的运行。

关于 RESET 引脚在启动操作中的控制，见图 6-6。

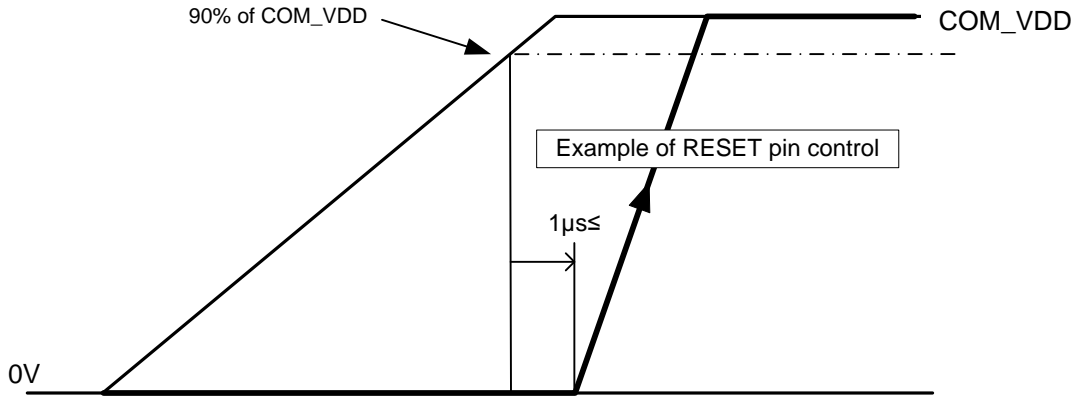


图 6-6 RESET 引脚在启动操作中的控制示例。

-软件重启

软件重启在向寄存器：h'09[D7:D0]RESET7..0 写入“b'01010101”后开始。TC32306FTG 会在软件重启写入的同时复位。然后，复位会在 CLK 信号或 CS 信号的下一个上升沿（以较早者为准）之前解除。此 IC 仍将保持省电状态，直至下一个运行/待机指令写入为止。

表 6-5 软件重启指令

Software Reset Command
h'09[D7:D0]RESET7..0 = b'01010101

注意：

- 在 EEPROM 模式下不可用（除 EEPROM 的用户测试模式外）
- 在软件重启时，只有寄存器会复位。
- TC32306FTG 会输出“b'00000000”来读取寄存器：h'09[D7:D0]RESET7..0。

6.3.2 状态控制

在复位解除后，TC32306FTG 有三种状态，省电/待机/运行，这些状态受两个寄存器“h'0A[D7] /h'0A[D6]”和 ENB 引脚的控制。在 EEPROM 模式下，ENB 引脚用于配置的设置。

表 6-6 SPI 模式下的 IC 的状态

MODE2 Pin	ENB Pin	h'0A[D7]ENB	h'0A[D6]ACT	Status	描述
L	L	X	X	Battery Saving	最低电流消耗状态。TC32306FTG 只能接受控制数据（寄存器设置）和控制设置，而这些设置是可以改变的。从此状态转换到运行状态的时间长于待机状态。
L	H	0	X		
L	H	1	0	Standby	此 IC 可从该状态迅速转换到运行状态。此 IC 接受控制数据并操作 XOSC 和稳压器，并且比省电状态下更耗电。
L	H	1	1	Run	此 IC 能操作 TX 和 RX。此 IC 的电流消耗与状态转换时间取决于工作状态。

X:Don't care

在 SPI 模式下，MODE1 引脚和 TC32306FTG 的状态控制无关。在通过自动关闭功能切换到省电模式时，寄存器“h'0A[D7] ENB, h'0A[D6] ACT”会保持“1”值。



表 6-7 EEPROM 模式下的 IC 的状态

MODE2Pin	h'0A[D7]ENB	h'0A[D6]ACT	Status	描述
H	0	X	Battery Saving	最低电流消耗状态。TC32306FTG 只能接受控制设置，而这些设置是可以改变的。从此状态转换到运行状态的时间长于待机状态。
H	1	0	Standby	此 IC 可从该状态迅速转换到运行状态。此 IC 接受控制数据并操作 XOSC 和稳压器，并且比省电状态下更耗电。
H	1	1	Run	此 IC 能操作 TX 和 RX。此 IC 的电流消耗与状态转换时间取决于工作状态。

X:Don't care

在 EEPROM 模式下，MODE1 引脚通过值“H”引导 EEPROM 用户测试模式。在 EEPROM 用户测试模式下，此 IC 会变为从模式。在 EEPROM 模式和 EEPROM 用户测试模式下，ENB 引脚设置配置数据的 EEPROM 地址，并且与此 IC 的状态控制无关。在通过自动关闭功能切换到省电模式时，寄存器“h'0A[D7] ENB, h'0A[D6] ACT”会保持“1”值。

### 6.3.3 关于输出驱动的设置

通过设置寄存器“h'0D[D3]DATA\_IO\_D, h'0D[D2]MISO\_D, h'0D[D1]TMONI\_D”，可在 DATA\_IO 引脚 / MISO 引脚 / DET\_TMONI1 引脚 / DET\_TMONI2 引脚选择输出驱动设置。此设置在复位消除时生效(RESET="H")

表 6-8 输出驱动设置

h'0D[D3]DATA_IO_D	DATA_IO pin drive setting
h'0D[D2]MISO_D	MISO pin drive setting
h'0D[D1]TMONI_D	DET_TMONI1, DET_TMONI2 pin drive setting
0	Low drive setting
1	High drive setting

### 6.3.4 天线开关控制

此功能可控制外接天线的开关。通过 TX\_SW / RX\_SW 引脚设置寄存器“h'0A[D3]TX\_SW, h'0A[D2]RX\_SW”和 TC32306FTG 的输出控制信号。这些控制在运行或待机状态下生效。这些引脚在 EEPROM 模式和 EEPROM 用户测试模式下作为输入引脚使用。

表 6-9 天线开关控制设置

MODE2 Pin	Status	h'0A[D3]TX_SW	TX_SW Pin
		h'0A[D2]RX_SW	RX_SW Pin
L	Buttery Saving	X	L
L	Run / Standby	0	L
L	Run / Standby	1	H
H	X	X	Input pin

X:Don't care

注意：这些引脚的“L”状态通过一个电阻拉低。在这些引脚状态下，无法驱动外部电路。

## 6.3.5 监测控制

通过 DET\_TMONI1 引脚 / DET\_TMONI2 引脚来设置寄存器“h'14[D6:D4], h'14[D2:D0]”和 TC32306FTG 的输出监测信号。这些控制在运行或待机状态下生效。

表 6-10 监测信号

Status	h'14[D6] MONI1_SEL2	h'14[D5] MONI1_SEL1	h'14[D4] MONI1_SEL0	DET_TMONI1 Pin Output Signal
	h'14[D2] MONI2_SEL2	h'14[D1] MONI2_SEL1	h'14[D0] MONI2_SEL0	DET_TMONI2 Pin Output Signal
Battery Saving	X	X	X	Low level output
Run / Standby	0	0	0	Low level output
Run / Standby	0	0	1	DET_out
Run / Standby	0	1	0	Preamble_DET_out
Run / Standby	0	1	1	RSSI_DET_out
Run / Standby	1	0	0	NDET_out
Run / Standby	1	0	1	Status_MONI
Run / Standby	1	1	0	Un_DET_out
Run / Standby	1	1	1	PLL_LD

X:Don't care

## (1) DET\_out 信号

TC32306FTG 根据 RSSI 检测、噪声检测和/或前导码检测来输出总体“检测”的判断结果。

L:未确定“信号检测”

H:确定“信号检测”

设置寄存器 h'10[D2]DET\_out\_cnt\_en=“1”, TC32306FTG 在第一次“信号检测”时保持 DET\_out 的输出电平“H”。

表 6-11 DET\_out 信号设置

h'10[D2] DET_out_cnt_en	DET_out Signal
0	Sequential updating
1	Hold output level "H" after first "Signal Detection"

注意: 要解除 DET\_out 信号输出保持, 转换到省电/待机状态。

## (2) Preamble\_DET\_out 信号

TC32306FTG 通过前导码检测器输出“信号检测”结果。

L:未确定“信号检测”

H:确定“信号检测”

## (3) RSSI\_DET\_out 信号

TC32306FTG 通过 RSSI 检测器输出“信号检测”结果。

L:未确定“信号检测”

H:确定“信号检测”

## (4) NDET\_out 信号

TC32306FTG 通过噪声检测器输出“信号检测”结果。

L:未确定“信号检测”

H:确定“信号检测”

- (5) Status\_MONI 信号  
TC32306FTG 输出其状态。  
L:省电  
H:待机/运行
- (6) Un\_DET\_out 信号  
TC32306FTG 根据 RSSI 检测、噪声检测和/或前导码检测来输出总体“无信号”的判断结果。  
L:未确定“无信号检测”  
H:确定“无信号检测”
- (7) PLL\_LD 信号  
TC32306FTG 输出 PLL 锁定检测的结果。  
L:无 PLL 锁定检测  
H:PLL 锁定检测。

表 6-12 DET\_out 和 Un\_DET\_out 信号的逻辑

Detection				No Detection			
RSSI Detection Signal	Noise Detection Signal	Preamble Detection Signal	DET_out Signal	RSSI Detection Signal	Noise Detection Signal	Preamble Detection Signal	Un_DET_out Signal
*	*	H	H	*	*	H	H
*	*	L	L	H	H	L/OFF	H
*	H	OFF	H	L	H	L/OFF	L
H	L/OFF	OFF	H	OFF	H	L/OFF	H
L/OFF	L/OFF	OFF	L	*	L	L/OFF	L
				H	OFF	L/OFF	H
				L	OFF	L/OFF	L
				OFF	OFF	L/OFF	L

H:确定“信号检测”。  
L:TC32306FTG 无法确定“信号检测”。  
OFF:停止信号检测。  
\*: Don't care

H:确定“无信号检测”。  
L:TC32306FTG 无法确定“无信号检测”。  
OFF: 停止信号检测  
\*: Don't care

6.4 局部振荡器

6.4.1 局部振荡器概要

表 6-13 局部振荡器概要

Item	Function
Reference Clock Frequency	30.32MHz(Fixed)
PLL	Fractional - N PLL
VCO Frequency	1732 - 1896MHz
Divider	1/6, 1/4, 1/2 (Setting three stages)
Local Frequency	315,434,868/915 MHz

6.4.2 参考时钟

为 TC32306FTG 准备 30.32MHz 的参考时钟。要使用晶体振荡器，将其和负载电容一起连接在 X\_IN 引脚和 X\_OUT 引脚之间。此 IC 的设计是将晶体振荡器和负 6pF 的负载电容连接在一起。如要使用外部信号发生器，例如 TCXO，通过一个耦合的电容将其连接到 X\_IN 引脚。还要使 X\_OUT 引脚开路，并且使输入信号的电平保持在 0.5V 到 1.5V（峰值到峰值）的范围内。不要通过 X\_OUT 引脚为外部电路施加参考时钟信号。

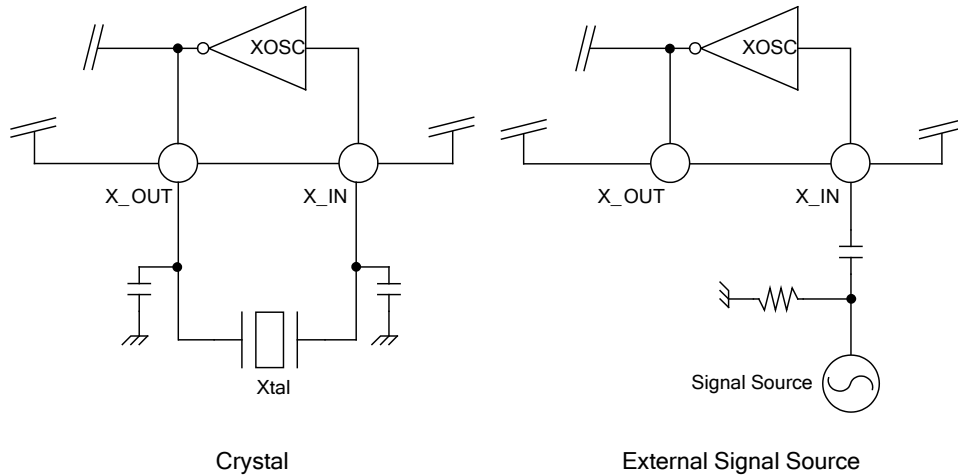


图 6-7 参考时钟电路的情况

6.4.3 局部振荡

局部振荡模块包括 N 分频锁相环（fractional-N PLL）、VCO 和分频器。局部频率是分频器的输出。为需要的频段选择分频比。设置寄存器：h'0A[D1:D0]并选择分频比。

表 6-14 射频频率和分频比

h'0A[D1]	h'0A[D0]	RF Frequency Band	Division Ratio
BAND1	BAND0		
0	0	315MHz	6
0	1	434MHz	4
1	X	868 / 915MHz	2

X: Don't care

通过设置寄存器“h'0B[D7:D0], h'0C[D7:D0]”的整数计数器和小数计数器来设置局部频率。在锁相环锁定到需要的频率时，PLL\_LD 信号会变为 "H"。如要从 DET\_TMONI1 引脚和/或 DET\_TMONI2 引脚中输出，设置寄存器“h'14[D6:D4], [D2:D0]”。

**(1) 局部振荡针对 RX 的设置**  
 将局部振荡器频率设为“局部较低值”。

“接收局部频率”=“射频接收频率”-“IF 频率”=“VCO 频率”/“分频比”

<p>例 1                  射频频率: 314.94 MHz, IF 频率: 280kHz, 分频比: 6 (选择 315MHz 频段)                  “接收局部频率”= 314.94MHz - 0.28MHz=1887.96MHz / 6</p> <p>例 2                  射频频率: 314.94 MHz, IF 频率: 230kHz, 分频比: 6 (选择 315MHz 频段)                  “接收局部频率”= 314.94MHz - 0.23MHz=1888.26MHz / 6</p>
---

**(2) 局部振荡针对 TX 的设置**  
 将局部振荡器频率设置到和射频发射频率相等。

“发射局部频率”=“射频发射频率”=“VCO 频率”/“分频比”

<p>示例                  射频频率: 314.94MHz, 分频比: 6 (选择 315MHz 频段)                  “发射局部频率”=314.94MHz=1889.64MHz / 6</p>
--

**6.5 射频接收器**

对于射频接收器，将寄存器 h'0A[D5]设为“0”。

**6.5.1 射频接收概要**

**表 6-15 接收功能概要**

Item	Function	
RF-Receiving Frequency Band	315, 434, 868 / 915 MHz	
IF Frequency	IF = 230kHz, setting of IF Filter Bandwidth: wide = 320kHz IF = 280kHz, setting of IF Filter Bandwidth: middle = 270kHz Single conversion system (Using Image Cancel Mixer)	
Demodulation	FSK / ASK	
	FSK Demodulation	ASK Demodulation
IF Detection	Delay Detection, Pulse Count Detection	Envelope Detection
Signal Detection	RSSI Detection, Noise Detection, Preamble Detection	RSSI Detection, Preamble Detection
Additional Function	NIR (Near Interference Rejection) Filter	-
Bit Rate Filter Cutoff Frequency	0.436kHz -19.78kHz (12 steps)	

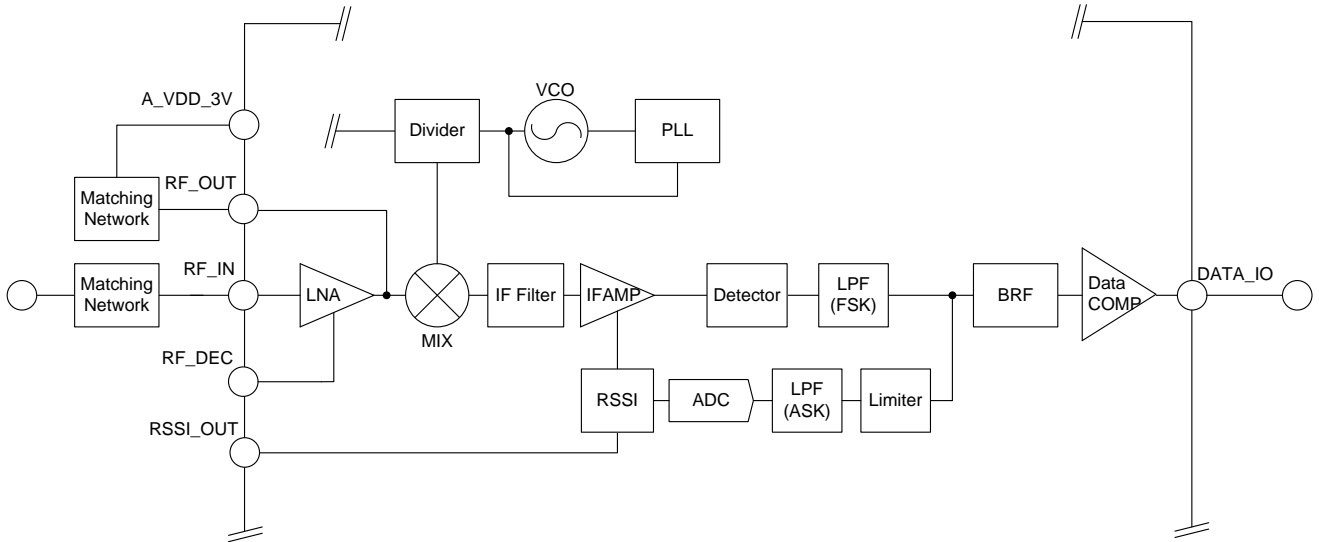


图 6-8 接收器方块图

6.5.2 接收频段

TC32306FTG 在下列频段可用，即 315、434 和 868/915MHz。

6.5.3 接收器增益

通过网络匹配调整接收器模块的总体增益。LNA 的增益可通过寄存器：h'0E[D7:D6]的值来控制。

表 6-16 LNA 增益控制

h'0E[D7] Lna_gain1	h'0E[D6] Lna_gain0	LNA Relative Gain (Reference value)
0	0	0(Initial)
0	1	+0.8dB
1	0	+1.7dB
1	1	+2.5dB

以上为在 315MHz 下的参考值。

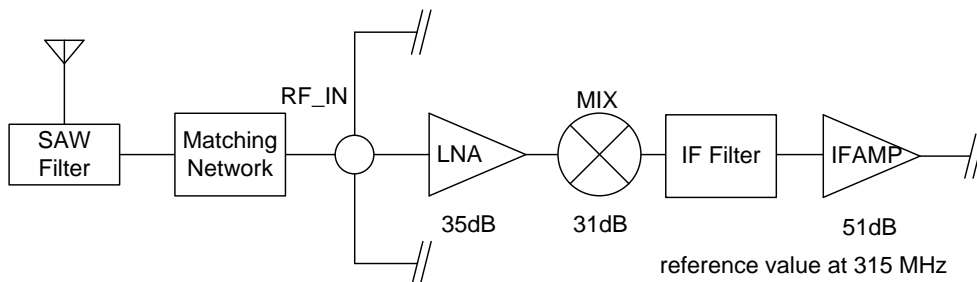


图 6-9 接收器增益分配

RF\_IN 引脚是 LNA 的输入端。通过合适的匹配网络来输入射频信号。RF\_OUT 引脚是 LNA 的输出和开漏输出。通过一个匹配网络来供给电压。关于输入和输出匹配网络，见评估电路。对于 RF\_DEC 引脚，连接一个电容（1000 pF（典型值））和电阻（100Ω(典型值)），例如图 6-10 典型 LNA 网络。

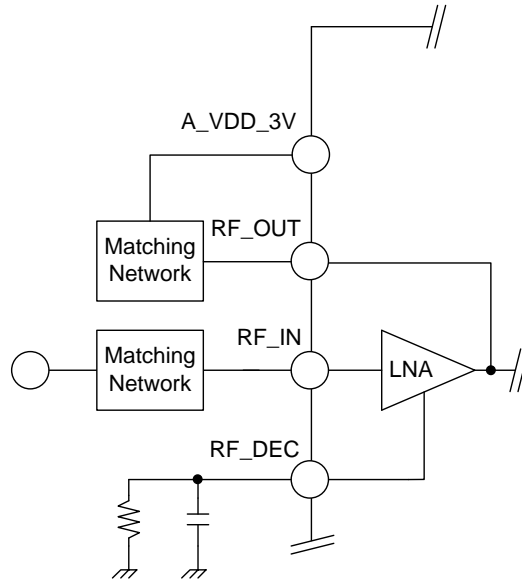


图 6-10 典型 LNA 网络

6.5.4 IF 频率

TC32306FTG 具备此单转换系统。LNA 的输出通过图像取消混合器向下转换为 IF 频率。通过设置寄存器，用充足的 IF 滤波器带宽来设置 IF 频率。

表 6-17 IF 频率和内部 IF 滤波器带宽

h'0E[D5]IFBW	IFFrequency	Internal IF Filter Bandwidth (Selected)
0	230kHz	320kHz(typ.)
1	280kHz	270kHz(typ.)

6.5.5 解调

通过寄存器：h'0A[D4]的值来选择一种类型的解调（ASK 或 FSK）。IF 滤波器的输出信号有不同的路径、射频检测和附加功能，取决于解调的类型。

表 6-18 解调

h'0A[D5]RX_TX	h'0A[D4]FSK_ASK	Status
0	0	FSK (RX)
0	1	ASK (RX)
1	XX	TX

XX:关于 TX，见表 6-30。

6.5.6 FSK 解调

选择 FSK 时，将寄存器：h'0A[D4] 设置为“0”（FSK）。

(1) NIR(近场干扰抑制)滤波器

通过寄存器：h'10[D1]的值选择滤波器的启用/禁用。此滤波器可削弱接近 300kHz 偏差频率的干涉信号。此滤波器是一个陷波型，峰值衰减大约 20dB。陷波频率可通过寄存器：h'1B[D2:D1]来选择。

表 6-19 NIR 滤波器的设置

h'10[D1]NIR_Fil_en	h'1B[D2]NIR_Frqth1	h'1B[D1]NIR_Frqth0	Filter Enable/Disable & Notch Frequency
0	X	X	Disable: -
1	0	0	Enable:631 kHz
1	0	1	Enable:659 kHz
1	1	0	Enable:689 kHz
1	1	1	Enable:712 kHz

X:Don't care

使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en="1")时,按照检测选择(延迟检测; h'10[D0]Sel\_Det="0" / 脉冲计数检测; h'10[D0]Sel\_Det="1")为 NIR 滤波器检测的临界电平设置下列寄存器(h'0D[D0], h'0F[D0], h'12[D1:D0], h'13[D0], h'1A[D0], h'1B[D0], h'1C[D2:D0])。表 6-20 是东芝推荐的设置。

表 6-20 NIR 滤波器的设置 (推荐值)

h'10[D1]NIR_Fil_en	h'10[D0]Sel_Det	Register value for the threshold level of NIR filter's detection(Recommended value)								Detection	NIR Filter Performance (IC Application)
0	-	Don't care								-	-
1	0	h'0F[D0]NIR_L2	1	h'1B[D0]NIR_2L1	1	h'0D[D0]NIR_H2	0	h'12[D0]NIR_2H1	0	Delay Detection	After the interference is detected, NIR filter becomes valid and stays to it. (for intermittent RX)
		h'1C[D1]NIR_L1	1	h'1C[D2]NIR_2L0	0	h'13[D0]NIR_H1	0	h'12[D1]NIR_2H0	0		
		h'1C[D0]NIR_L0	0	-	-	h'1A[D0]NIR_H0	0	-	-		
		h'0F[D0]NIR_L2	1	h'1B[D0]NIR_2L1	1	h'0D[D0]NIR_H2	0	h'12[D0]NIR_2H1	0		
	h'1C[D1]NIR_L1	1	h'1C[D2]NIR_2L0	0	h'13[D0]NIR_H1	0	h'12[D1]NIR_2H0	1	Validity of NIR filter is depending on the detection of the interference. (for continuous RX)		
	h'1C[D0]NIR_L0	0	-	-	h'1A[D0]NIR_H0	0	-	-			
1	1	h'0F[D0]NIR_L2	0	h'1B[D0]NIR_2L1	1	h'0D[D0]NIR_H2	0	h'12[D0]NIR_2H0	0	Pulse Count Detection	NIR filter is always valid.
		h'1C[D1]NIR_L1	0	h'1C[D2]NIR_2L0	1	h'13[D0]NIR_H1	0	h'12[D1]NIR_2H1	0		
		h'1C[D0]NIR_L0	0	-	-	h'1A[D0]NIR_H0	0	-	-		

(2) IF 检测器

通过寄存器: h'10[D0]的值来选择一种类型的 IF 检测(延迟检测/脉冲计数检测)。选择其中任何一种适合应用的检测。延迟检测和脉冲计数检测可将输入信号的频率(0-500 kHz)转换为电压输出。在脉冲计数检测中,超过 500kHz 的输入信号频率被转换为等于 500kHz 的电压输出。在延迟检测中, S 曲线的特性在 500kHz 输入信号下是镜像翻转的。在延迟检测中,通过寄存器: h'0F[D4] 选择高频检测器,超过 500kHz 的输入信号频率被转换为等于 500kHz 的电压输出。

表 6-21 IF 检测器/高频检测器的设置

h'10[D0]Sel_Det	h'0F[D4]Hdet_en	Status
0	0	Delay Detection: High Frequency Detector Disable
0	1	Delay Detection: High Frequency Detector Enable
1	X	Pulse Count Detection

X:Don't care

注意:

- IF 滤波器的性能和高频检测器的最大可用信号频率有关。

-高频检测器的自动关闭

在信号检测功能中,在 DET\_out 信号为 H 电平时,高频检测器会通过寄存器: h'1A[D1] = "1"而自动关闭。这可能会降低射频接收器的灵敏度。在延迟检测和高频检测器都启用(h'10[D0]Sel\_Det="0"和 h'0F[D4]Hdet\_en="1")时,此功能生效。如要在自动关闭后再次使用此功能,将状态设为省电/待机或将数字



时钟禁用。此设置会在数据输入寄存器：h'1A 后立即生效。

(3) FSK 的 LPF

FSK 的 LPF 截止频率约为 20kHz。

(4) 信号检测

在 FSK 中，TC32306FTG 有 3 种类型的信号检测，RSSI 检测/噪声检测和/前导码检测。这些信号检测有不同的灵敏度和精度，因此应选择适合于应用的信号检测。信号检测参数，如启用/禁用、检测间隔、检测的临界电平和判断次数通过寄存器设置。这些信号检测将信号情况显示为“信号检测”或“无信号检测”，而这些输出取决于事先设置的高于或低于临界电平的连续次数。

注意：

是“信号检测”还是“无信号检测”取决于 TC32306FTG 的内部判断。这些并不能保证实际的信号情况。很可能既不是“信号检测”也不是“无信号检测”。

表 6-22FSK 中的信号检测

Item	RSSI Detection	Noise Detection	Preamble Detection	
Method	Monitoring integrated signal level at IF AMP.	Monitoring noise level near 34 kHz in FSK demodulation signal.	Monitoring preamble signal at Data COMP. output (Data pattern:10101...), .	
Signal Detection Enable / Disable	h'0F[D7]Drssi_en 0:Disable / 1:Enable	h'0F[D5]Ndet_en 0:Disable / 1:Enable	h'0F[D6]Preamble_en 0:Disable / 1:Enable	
Detection Interval	h'1A[D7:D6]Ntime1..0 0.338- 2.7ms (4steps) Cannot set RSSI detection and Noise detection independently.		h'1A[D2]Pre_DetTrig 0: signal period 1: signal bit	
Detection Threshold Level	h'16[D7:D0]DRSSI_Th7..0 8bit(256steps)	h'19[D7:D2]Ndet_Th5..0 6bit(64steps)	Preamble detection Interval (512steps) h'18[D7]Pre_Time8/h'17[D7:D0]Pre_Time7..0	
			Preamble detection error margin(128steps) h'18[D6:D0]Err_Margin6..0	
Detection Number of Times for judgment	One time detection	One time detection	h'1A[D4:D3]Pre_DetCount1..0	
			Signal Detection	No Signal Detection
			3-6 period / 6-12bit(4steps)	3 period / 4 bit
Signal Detection	above threshold. (RSSI_DET_out signal="H")	below threshold. (NDET_out signal="H")	Continuously within the error margin. (Preamble_DET_out signal="H")	
No Signal Detection	Below threshold level.	Above threshold level.	Continuously without the error margin.	

- 信号检测的每个结果 (RSSI\_DET\_out 信号 / NDET\_out 信号 / Preamble\_DET\_out 信号) 都可以在用户测试中予以监测。每个“无信号检测”的结果则不能直接监测。

- 关于每个设置的详情，见“寄存器概述和描述”。

TC32306FTG 将 DET\_out 信号 (“信号检测”的判断) 和 Un\_DET\_out 信号 (“无信号检测”的判断)输出到 DET\_TMONI1 引脚和 DET\_TMONI2 引脚，作为 3 个总体信号检测判断的结果。

A) 关于高频信号噪声增加的额外说明

噪声检测可监测 FSK 解调信号中接近 34 kHz 的噪声电平。因此，噪声检测中的“信号检测”和“无信号检测”都可能因高频信号造成的噪声下降而出错。为避免这种情况，TC32306FTG 有一种附加功能可以改善检测的精度。

此功能可改善检测精度，在输入信号为高频时，在检测的噪声电平上增加一个常量。设置寄存器:h'19[D0]Add\_Hdet\_en="1" 后生效。此功能在寄存器设置后独立运行，包括噪声检测 (h'0F[D5]]Ndet\_en)、IF 检测(h'10[D0]Sel\_Det) 和 高频检测器 (h'0F[D4]Hdet\_en)。

表 6-23 高频信号的噪声增加设置

h'0F[D5] Ndet_en	h'19[D0] Add_Hdet_en	Function Status
0	0	Both Noise Detection and Noise Addition for High Frequency Signal are not valid.
0	1	Noise Addition for High Frequency Signal is valid. Noise Detection is not valid. "No Signal Detection" is operated, but "Signal Detection" is not operated.
1	0	Noise Detection is valid. Noise Addition for High Frequency Signal is not valid.
1	1	Both Noise Detection and Noise Addition for High Frequency Signal are valid.

注意:

- 在寄存器: Ndet\_en (h'0F[D5]="0")和寄存器: Add\_Hdet\_en (h'19[D0]="1")的设置中, 如果高频信号在寄存器: [D7:D6]Ntime1..0 设置的 RSSI/噪声检测的半个间隔中被占用, 噪声信号电平监测器 (h'23[D7:D0]DNDET7..0)输出"d'40"。如果高频信号在在寄存器: RSSI/噪声检测的整个间隔中被占用, 噪声信号电平监测器 (h'23[D7:D0]DNDET7..0)输出"d'81"。
- 高频信号的噪声增加可以在噪声计数检测和延迟检测中生效。
- 高频信号的噪声增加即使在高频检测器在延迟检测中无效的情况下也可以生效。

#### B) 关于前导码检测的其他说明

前导码检测功能通过对 Data Comp 电路输出信号的上升沿之间, 或下降沿和上升沿之间时钟信号的计数来检查信号。如果时钟信号的计数在设定的值±误差余量(h'18[D6:D0])范围内, 此信号会被确认为先导码信号。此时钟频率是采用比特率滤波器的内部时钟信号的两倍。关于内部时钟频率, 见表 6-25。

注意: 1

- 在前导码检测功能通过对上升沿 (h'1A[D2]="0")之间的时钟信号进行计数时, 计数值和寄存器: Pre\_Time8..0 设置的值相同。
- 在前导码检测功能通过对上升沿和下降沿 (h'1A[D2]="1")之间的时钟信号进行计数时, 计数值是寄存器: Pre\_Time8..0 设置的值的一半。如果寄存器: Pre\_Time8..0 的值为奇数, 则把该设定值的一半的小数部分舍去。
- 在前导码检测功能通过对上升沿 (h'1A[D2]="0")及上升沿和下降沿 (h'1A[D2]="1")之间的时钟信号进行计数时, 误差范围和寄存器: Err\_Margin6..0 设置的值相同。

设置方式:

- 设置的值: Pre\_Time8..0 (h'18[D7], h'17[D7:D0])
- 误差余量: Err\_Margin6..0 (h'18[D6:D0])
- 时钟脉冲数:  $Pre\_Time8..0 = (2 \times fbc) / fp$
- fp: 前导码信号周期频率
- fbc: 由比特率滤波器设置 (h'0E[D4:D1]BRF\_Bit3..0) 设定的内部时钟频率
- 误差范围和寄存器: Err\_Margin6..0 设置的值相同。

-计算示例

fp=600Hz

fbc=23.69kHz(将比特率滤波器的截止频率设为 619Hz)

$Pre\_Time8..0 = (2 \times 23.69) / 0.6 = 78.9 \rightarrow 79$  (h'18[D7], h'17[D7:D0]=b'001001111)

如果时钟脉冲数在“79±Err\_Margin6..0”范围内, 射频接收信号将被确认为前导码信号。

注意: 2

在通过使用前导码检测来使用 AutoOff Type A 的功能时, 把数据比较器的快速充电 1 和 2 设为 ON 状态。

(在设置寄存器: AutoOffA\_en (h'10[D5]="1") 和寄存器 Preamble\_en (h'0F[D6]="1")时, 设置寄存器: 数据比较器快速充电 1 (h'10[D7]="1") 和寄存器: 数据比较器快速充电 2 (h'10[D6]="1")。)

如果没有进行上述的设置, AutoOff Type A 在进行预订操作时可能会失效。因此, 此 IC 将无法持续足够的信号检测期, 也无法获得有效的数据。

### 6.5.7 ASK 解调

选择 ASK 时，将寄存器：h'0A[D4] 设置为“1”（ASK）。

(1) RSSI

检测 IF 信号的电平

(2) 模数转换器（ADC）

可将 RSSI 检测的 IF 信号的电平数字化。

(3) LFP（ASK）

LFP（fc）的截止频率约为 40 kHz。

(4) 限制器（只在使用数据比较器快速充电 2 功能时才有效。）

限制器只有在后续的数据比较器电路中使用数据比较器快速充电 2 功能时才有效。通过 LPF 两端的 RSSI 信号电压保存在限制器电路的内部设置值内。限制电平通过序列中的峰值电压进行计算。峰值电压通过后续的比特率滤波器的峰值保持电路来检测。

-峰值保持电路

峰值保持电路通过输出峰值电压来跟踪其输入（比特率滤波器的输出），其时间常数在输入信号的上升沿很快，而在输入信号的下降沿则很慢。时间常数在充电时为  $tp' / fbc$ ，在放电时为  $tr / fbc$ 。

fbc: 内部时钟频率，由比特率滤波器、寄存器：h'0E [D4:D1]BRF\_Bit3..0 设置

\*  $tp'$ :  $1/tp + 1/tr$  的倒数

\*  $tp$ :峰值保持电压的充电系数，由寄存器：h'1C [D4:D3] Peak\_Charge1..0 设置

\*  $tr$ :峰值保持电压的放电系数，由寄存器：h'1C [D7:D5] Peak\_Ref2..0 设置

在 TC32306FTG 开始进入运行状态时，峰值保持电路的输出电压将在“ $tp' / fbc \times 2.30[s]$ ”的时间里达到峰值电压的 90%。

表 6-24 峰值保持电路的设置

Input Signal of Peak Hold Circuit	Status	Register to set time constant
During the signal rising	$V_{iph} - v_{oph} \geq 0$	h'1C[D4:D3]Peak_Charge1..0 h'1C[D7:D5]Peak_Ref2..0
During the signal falling	$V_{iph} - ph < 0$	h'1C[D7:D5]Peak_Ref2..0

$V_{iph}$ :峰值保持电路的输入电压

$V_{oph}$ :峰值保持电路的输出电压

注意:

- 不得将  $oftp$  (由寄存器：h'1C [D4:D3] Peak\_Charge1..0 设置)的值设得比快速充电系数的值小（由寄存器：h'1B[D7:D6]Charge2\_Ref1..0 设置）。
- 将  $tp$  (由寄存器：h'1C [D4:D3] Peak\_Charge1..0 设置)的值必须设得比  $tr$  的值小（由寄存器：h'1C[D7:D5]Peak\_Ref2..0 设置）。
- 峰值保持电平可由寄存器：h'1F[D7:D0]PEAK7..0 监测。
- 如果数据比较器快速充电 2 未使用，则限制器会被旁路。

(5) 信号检测

在 ASK 中，TC32306FTG 有 2 种类型的信号检测，RSSI 检测/前导码检测。这些检测和 FSK 中的相同。在 ASK 中不可能存在噪声检测。

### 6.5.8 比特率滤波器

比特率滤波器的截止频率可通过设置寄存器 h'0E[D4:D1]分成 12 个步长（变化区间为 0.436 kHz~19.78 kHz）。选择并设置与解调信号数据率相关的合适的截止频率。ASK 或 FSK 中的 LPF 有不同的特性。在设置截止频率时应考虑这些特性。

截止频率只用于比特率滤波器。在设置时应考虑以前的电路的 LPF 的影响（FSK:  $fc = 20\text{kHz}$ , ASK: $fc = 40\text{kHz}$ ）。

表 6-25 比特率滤波器和包含 LPF 的截止频率的设置

h'0E[D4] BRF_Bit3	h'0E[D3] BRF_Bit2	h'0E[D2] BRF_Bit1	h'0E[D1] BRF_Bit0	Cutoff Frequency (fc)	Cutoff Frequency including the previous LPF		Internal Clock (fbc)
					FSK	ASK	
0	0	0	0	19.8 kHz	14.1 kHz	17.8 kHz	758 kHz
0	0	0	1	14.0 kHz	11.5 kHz	13.2 kHz	758 kHz
0	0	1	0	9.90 kHz	8.91 kHz	9.62 kHz	379 kHz
0	0	1	1	6.98 kHz	6.60 kHz	6.88 kHz	379 kHz
0	1	0	0	4.95 kHz	4.81 kHz	4.91 kHz	189 kHz
0	1	0	1	3.49 kHz	3.44 kHz	3.47 kHz	189 kHz
0	1	1	0	2.48 kHz	2.46 kHz	2.47 kHz	94.8 kHz
0	1	1	1	1.74 kHz	1.74 kHz	1.74 kHz	94.8 kHz
1	0	0	0	1.24 kHz	1.24 kHz	1.24 kHz	47.4 kHz
1	0	0	1	0.872 kHz	0.872 kHz	0.872 kHz	47.4 kHz
1	0	1	0	0.619 kHz	0.619 kHz	0.619 kHz	23.7 kHz
1	0	1	1	0.436 kHz	0.436 kHz	0.436 kHz	23.7 kHz
1	1	0	0	19.8 kHz	14.1 kHz	17.8 kHz	758 kHz
1	1	0	1	14.0 kHz	11.5 kHz	13.2 kHz	758 kHz
1	1	1	0	19.8 kHz	14.1 kHz	17.8 kHz	758 kHz
1	1	1	1	14.0 kHz	11.5 kHz	13.2 kHz	758 kHz

注意：

比特率滤波器的截止频率和内部时钟频率由 30.32MHz 的参考时钟频率导出。

### 6.5.9 数据比较器

数据比较器可对调制后的比特率滤波器输出信号的波形进行调整，并将结果信号输出到 DATA\_IO 引脚。解调后的信号是调制的信号的反信号。

#### (1) 参考电压

数据比较器(vref)的参考电压取决于慢速时间常数的数据比较器(vi)值跟踪输入电压。此时间常数为  $nr / fbc$ ，nr 由寄存器：h'1B[D5:D3]Cmp\_Ref2..0 设置。在考虑信号数据率或编码的情况下设置成合适的值。

时间常数 =  $nr / fbc$

\*fbc：内部时钟频率，由比特率滤波器、寄存器：h'0E [D4:D1]BRF\_Bit3..0 设置

如果设置了不合适的时间常数或符号相同的连续数据的个数，会导致 vref 出现大的波动，从而会使数据比较器的输出占空比变差。此时，只需通过下列公式即能计算出合适的时间常数。

在公式中，vdiff[%]是 vref 的波动量，t 为符号相同的连续数据的最大个数减一。

-设置方式

时间常数 =  $nr / fbc = t / -\ln(1 - vdiff / 100)$

-计算示例  
 数据率 = 600 Hz  
 $Fbc = 23.69 \text{ kHz}$ (将比特率滤波器的截止频率设为 619 Hz。)  
 vref 的波动为=10%  
 符号相同的连续数据的个数: 4  
 $t = (4-1)/(2 \times 600) = 0.0025\text{s}$   
 $nr/fbc = 0.0025 / (-\ln(1-10/100)) = 0.0237$   
 $nr = 0.0237 \times 23690 = 561.45$   
 寄存器: h'1B [D5:D3]合适的设定值为 b'100(nr=512)。此数值最接近 561.45。

vref 的平均值可通过寄存器: h'21[D7:D0]Ref\_bias7..0 监测, 而 vref 的波动可通过寄存器: h'20[D7:D0]Ref\_diff7..0 来监测。同时 vref 也可通过 DET\_TMONI3 或 DET\_TMONI4 引脚来监测。由于数据比较器参考电压充电系数(h'1B[D5:D3]Cmp\_Ref2..0)所设置的时间常数慢于信号的数据率, 信号的上升时间会很长。数据比较器的输出电压将在“nr / fbc x 2.30”的时间里达到 vref 的 90%。要缩短信号的上升时间, 使用数据比较器快速充电 1 或 2。

(2) 数据比较器快速充电 1 (在一定时间内)

此功能可缩短 TC32306FTG 的启动时间, 因为 vref 的时间常数在此时间里仅改变为 1/16 或 1/4。在启动期间, 输出信号的占空比将比正常条件下差, 但获得数据比较器输出的速度则比没有快速充电 1 的条件下快。在某期间结束后, 输出信号的占空比会因时间常数变为 nr / fbc (正常条件) 而得到改善。

表 6-26 快速充电 1

	Functional Period of Quick Charge 1		Normal
	The Fastest	Faster	
Time Constant	$(nr / fbc) \times 1/16$	$(nr / fbc) \times 1/4$	nr / fbc
Validity Period	$(nr / 4) / fbc$	$(nr / 2) / fbc$	-

时间常数将按最快→较快→正常来切换。

(3) 数据比较器快速充电 2 (针对电压差进行相应的跟踪)

如果数据比较器 (vref) 的参考电压和输入电压之间的差值大于预设的电压临界水平 (vth), vref 将按照时间常数来跟踪 vi。

如果 vref 和 vi 之间的差值很大, 例如在启动期间, 数据比较器输出的获得比有快速充电 1 的条件下快。

时间常数= $nr' / fbc$

数据比较器的输出电压将在“nr / fbc x 2.30[s]”的时间里达到 vref 的 90%。

\*nr': (1/nr + 1/nc)的倒数

\*nr: 数据比较器参考电压充电系数

(由寄存器: h'1B[D5:D3]Cmp\_Ref2..0.设置)

\*nc:快速充电系数 (由寄存器: h'1B[D7:D6]Charge2\_Ref1..0.设置)

表 6-27 快速充电 2

	Value of  vi - vref	Time Constant
Functional Period of Quick Charge 2	$ vi - vref  \geq vth$	nr' / fbc
Normal	$ vi - vref  < vth$	nr / fbc

临界电平 (vi - vref) 根据 FSK 偏差而设置。如果临界电平等于或小于偏差, 接收器的灵敏度将由于信号噪声在接收器灵敏电平附近而变差。如果临界电平大于偏差, 信号的上升时间将延长。检查用户设置中的信号, 以设置合适的临界电平。临界电平由寄存器: h'11[D7:D0]Charge2\_Th7..0 设置。

-临界电平的计算示例  
 需把寄存器: h'11 [D7:D0]Charge2\_Th7..0 设置的等于 61 (b'00111101) 的情况  
 $61 / 1.53 = 39.9 \rightarrow$  相当于  $\pm 39.9$  kHz  
 1.53 是一个常数。

(4) DATA\_IO 引脚的控制

DATA\_IO 引脚输出解调的信号。DATA\_IO 引脚的输出可通过设置寄存器:h'0F[D3], 由信号检测的结果来控制。

表 6-28 Data\_IO 的引脚控制

h'0A[D5] RX_TX	h'0F[D3] Dataout_cnt_en	DET_out Signal	Pin Behavior
0	0	X	Output demodulated signal
0	1	L → H	Output demodulated signal
1	X	X	Input pin for TX

X:Don't care

注意:

- 寄存器: h'0F[D3]Dataout\_cnt\_en 在 RX 中有效。
- 如果寄存器 h'0F[D3]="1", TC32306FTG 将从 DET\_out 信号的第一个上升沿输出解调信号。截至 DET\_out 信号的第一个上升沿之前, 此 IC 将输出"L"。
- 如果寄存器: h'0F[D3] = "1"且 DET\_out 信号从"L"变为"H", 则无论 DET\_out 的信号条件如何, 此 IC 将输出解调信号, 直至此 IC 切换到省电或待机模式。
- 如果寄存器: h'0F[D3] = "1"且没有使用信号检测, 此 IC 将不会输出解调信号。(固定为"L"输出。)

## 6.6 射频发射器

对于射频发射器, 设置寄存器: h'0A[D5]="1"。

### 6.6.1 射频发射概要

表 6-29 射频发射功能概要

Item	Function
Modulation	FSK / ASK
Deviation (FSK)	Unmodulated - +/-105 kHz (315MHz Band) Unmodulated - +/-157.5 kHz (434MHz Band) Unmodulated - +/-315kHz (868/915MHz Band) * 64 steps in each frequency band.(Including unmodulated)
RF-Transmitting Frequency Band	315, 434, 868 / 915 MHz
Output Level	Coarse:4 steps Fine:16 steps

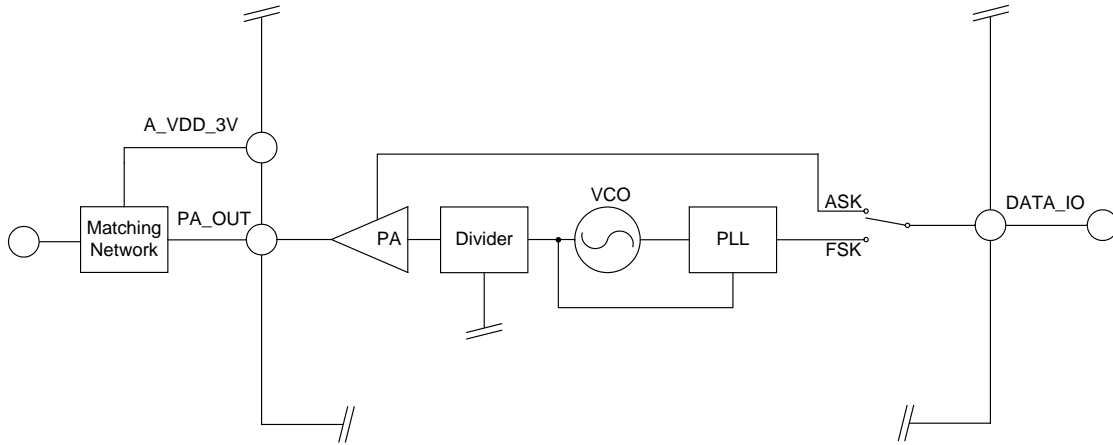


图 6-11 发射器方块图

6.6.2 射频信号调制

TC32306FTG 提供两种调制, FSK 和 ASK, 通过寄存器: h'0A[D4]设置。

表 6-30 射频信号调制

h'0A[D5]RX_TX	h'0A[D4]FSK_ASK	Modulation
0	XX	RX
1	0	FSK (TX)
1	1	ASK (TX)

XX:关于 RX, 见表 6-18

6.6.3 FSK 调制

选择 FSK 时, 将寄存器: h'0A[D4] 设置为“0” (FSK)。TC32306FTG 在 PLL 模块, 通过 DATA\_IO 引脚的输入信号来进行 FSK 调制。如果要设置 FSK, 通过寄存器: h'12[D7:D2]Dev5..0 来设置偏差。在每个 RF 频段的频偏步长都不同。

表 6-31 偏差的设置(FSK)

h'12[D7] Dev5	h'12[D6] Dev4	h'12[D5] Dev3	h'12[D4] Dev2	h'12[D3] Dev1	h'12[D2] Dev0	n	Deviationafterdivided(fdev)		
							315 MHz nd = 6	434 MHz nd = 4	868/ 915MHz nd = 2
0	0	0	0	0	0	0	Unmodulated	Unmodulated	Unmodulated
0	0	0	0	0	1	1	+/-1.67 kHz	+/-2.50 kHz	+/-5.00 kHz
0	0	0	0	1	0	2	+/-3.33 kHz	+/-5.00 kHz	+/-10.00 kHz
0	0	0	0	1	1	3	+/-5.00 kHz	+/-7.50 kHz	+/-15.00 kHz
...							...	...	...
0	0	1	1	0	0	12	+/-20.00 kHz	+/-30.00 kHz	+/-60.00 kHz
...							...	...	...
1	1	1	1	0	1	61	+/-101.67 kHz	+/-152.50 kHz	+/-305.00 kHz
1	1	1	1	1	0	62	+/-103.33 kHz	+/-155.00 kHz	+/-310.00 kHz
1	1	1	1	1	1	63	+/-105.00 kHz	+/-157.50 kHz	+/-315.00 kHz

分频后的偏差: fdev= ( fd / nd)×n

fd: VCO 的频率分辨率为 10 kHz (=fosc / 3032) \* fosc:参考时钟频率: (30.32 MHz)

nd:分频比 (315MHz 频段的 nd=6, 434MHz 频段的 nd=4, 868/915 MHz 频段的 nd=2)

n: 由寄存器: h'12 [D7:D2]Dev5..0 设置的值。0-63 (转换为小数)

### 6.6.4 ASK 调制

选择 ASK 时，将寄存器：h'0A[D4] 设置为“1”（ASK）。TC32306FTG 通过 DATA\_IO 引脚的输入，对射频发射功率放大器（PA）的开启和关闭进行设置，从而运行 ASK 调制。如果 PA 启用（见表 6-33），PA 的输入如表 6-32 所示。

表 6-32 PA 输出和输入逻辑（ASK）

DATA_IO Input Logic	PA Output
0	OFF
1	ON

### 6.6.5 TX 输出

PA 把调制后的信号输出到天线。

#### (1) 射频发射功率放大器（PA）

PA 的输出（PA\_OUT 引脚）是一个开漏输出

。通过匹配电路接通电源电压（A\_VDD\_3V 引脚）。PA 的运行通过寄存器：h'0A[D5]RX\_TX、寄存器：h'13[D1]PA\_en 和内部锁定检测信号（LD 信号）相结合。LD 信号是一个只用于 PA 的内部信号，此信号会在信号的第一上升沿后保持高电平，PLL\_LD 信号由 DET\_TMONI1/2 引脚监测。

表 6-33 PA 的工作状态

h'0A[D5] RX_TX	h'13[D1] PA_en	Internal LD Signal	PA behavior
0	X	X	Disable
1	X	L	Disable
1	0	X	Disable
1	1	H	Enable

X:Don't care

内部 LD 信号只用于 PA，此信号在 PLL\_LD 信号的第一上升沿后保持“H”。上述功能只在 TX 中提供，而内部 LD 信号无法监测。如要解除信号保持状态，进行下列之一的设置。

- 将 TC32306FTG 的状态设为省电或待机。
- 从 TX 变为 RX。
- 改变 TX 的调制。(ASK ↔ FSK)
- 改变射频频率。（在寄存器“h'0B”和/或“h'0C”的值改变的过程中）
- 为 TX 偏差改变寄存器：h'12[D7:D2]的值。（只在 FSK 设置(h'0A[D4]FSK\_ASK = “0”)的情况下生效）

注意：

- 即使 PLL\_LD 的信号为“L”，PA 仍将继续运行，因为内部 LD 信号仍保持为“H”。
- 在 PA 运行中，保持合适的负载，且负载的状况不能为开路或短路。
- 只用于 RX，使 PA\_OUT 引脚保持开路，且此 IC 不能设置为 TX。
- 在 TX 期间，不能只改变射频发射频段（寄存器：h'0A[D1:D0]）。否则会因内部 LD 信号电平的保持没有接触而导致意外的辐射。

#### (2) 输出电平

输出电平通过寄存器，独立控制为两类步长（粗调、细调）。



表 6-34 PA 输出电平（粗调）的示例

h'13[D3] TX_gain1	h'13[D2] TX_gain0	Output Level Variation Width (Reference value)
0	0	-10.1dB
0	1	-5.3dB
1	0	-2.0dB
1	1	0dB(Initial)

以上为 315MHz 频段系的参考值。

表 6-35 PA 输出电平（细调）的示例

h'13[D7] TX_subgain3	h'13[D6] TX_subgain2	h'13[D5] TX_subgain1	h'13[D4] TX_subgain0	Level Settings
0	0	0	0	Minimum
...				...
1	1	1	1	Maximum (Initial)

关于各 PA 输出设置的参考电平，见图 6-12。输出电平的步长不同于 TX\_gain 设置的频段。

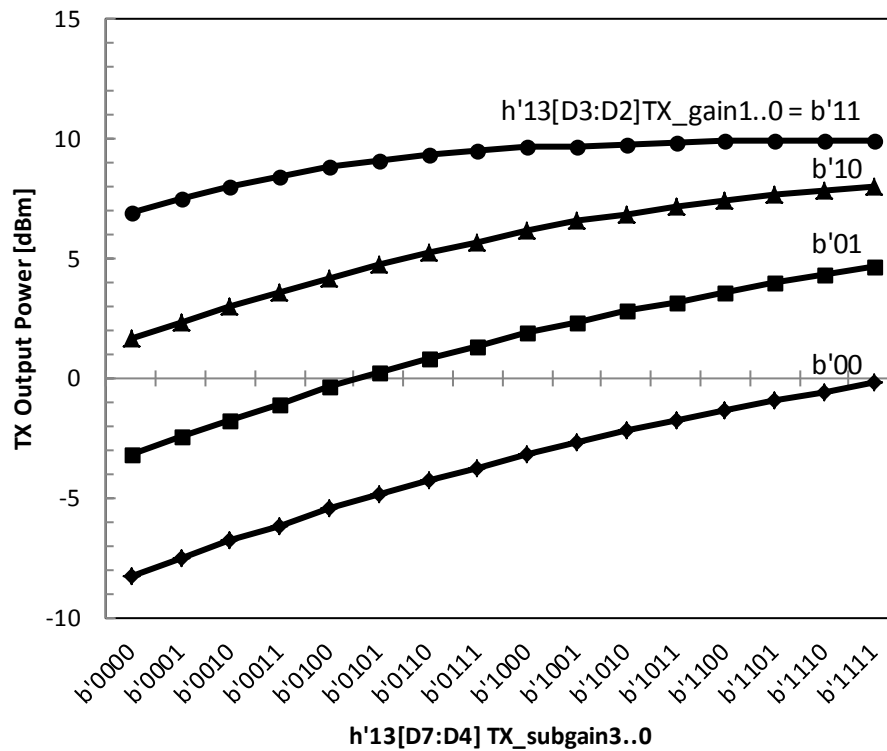


图 6-12 输出电平设置（参考值）

6.7 控制系统与模式

6.7.1 控制系统与模式概要

表 6-36 控制系统与模式概要

Item	Mode / Function / pins
Way of Control	external pins, serial data control
External Pin	RESET pin, ENB pin
Control Method	SPI(Single Read/Write, Burst Read/Write), EEPROM
Control Mode	Normal / User Test

6.7.2 SPI 模式

MCU 和 TC32306FTG 通过 SPI 线路连接，由 MCU 控制此 IC。

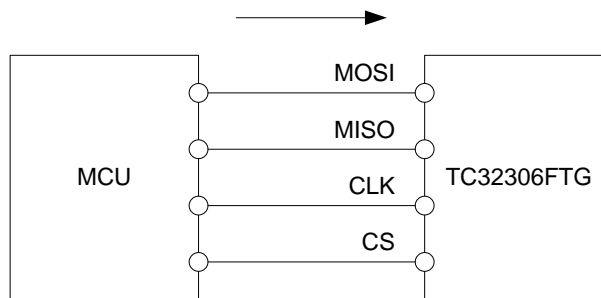


图 6-13 SPI 控制连接示意图

在 SPI 模式下，TC32306FTG 可提供单读取/写入和突发读取/写入。这些可从 SPI 指令数据中选择。

表 6-37 单读取/写入和突发读取/写入

Function	Explanation
Single Read/Write	To read and write only specified address register data. It is available for accessing to single or non-continuous address registers.
Burst Read/Write	To read and write in order from the specified address register data. It is available for accessing to continuous address registers. To specify the start address only causes to shorten the read/write time.

6.7.3 SPI 控制数据格式

TC32306FTG 的 SPI 控制数据的格式由指令（8 位）、地址（8 位）和数据（8 位）构成。

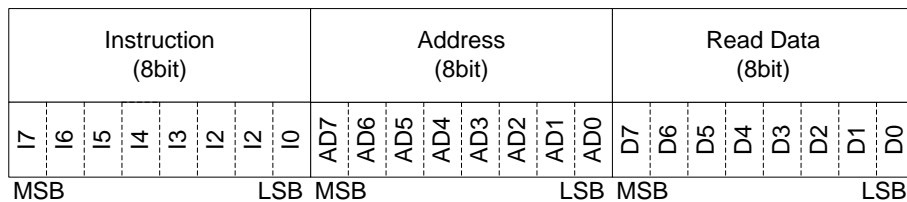


图 6-14 SPI 控制数据格式

在 SPI 模式下，单读取/突发读取、写入/读取和写入数据的确认由指令数据设置。从最高有效位（MSB）开始，依次输入各 SPI 控制数据。

表 6-38 SPI 指令和设置的类型

SPI Control		I7	I6	I5	I4	I3	I2	I1	I0
Single Read/Write	Write	0	0	0	0	X	1	1	0
	Read	0	0	0	0	X	1	1	1
Burst Read/Write	Write	0	0	0	0	X	0	1	0
	Read	0	0	0	0	X	0	1	1
	Confirmation of written data	0	0	0	0	X	1	0	1
Stop SPI Function		Except above data							

\* x:0 或 1

\* 停止 SPI 功能：在输入 SPI 指令数据后，后续的数据输入将无效。为了再次启用数据输入，在 CS 引脚设为“H”一次后，正确地输入 SPI 指令数据。

6.7.4 SPI 单读取/写入

(1) 写入

将单读取/写入（写入）数据的模式在指令区内设置。将后面 8 位设置为寄存器地址，再后面 8 位设为寄存器数据。如要继续写入其他地址寄存器的数据，重复上述步骤。在输入完 24 位的数据（指令、地址和数据）后，寄存器的值即更新完毕。在 CS 引脚为“L”，且 CLK 信号为上升沿时，MOSI 引脚的寄存器数据将被写入。

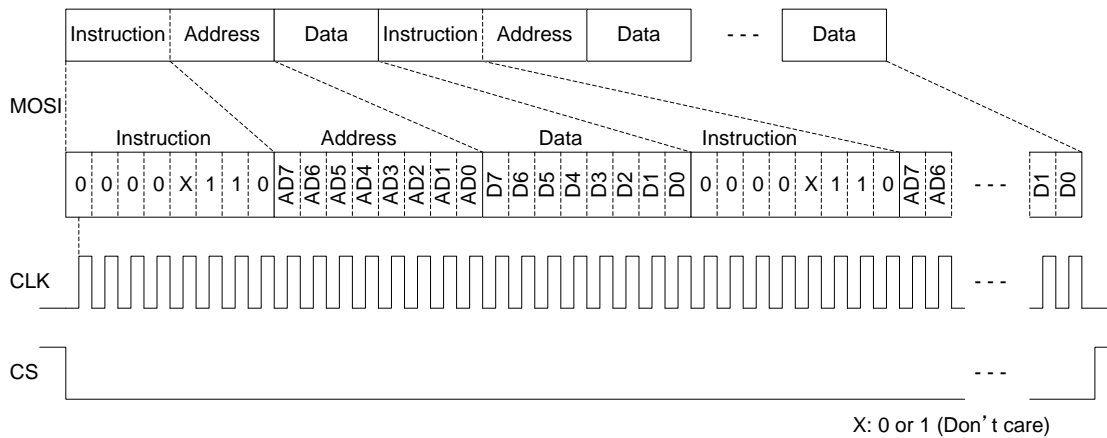


图 6-15 写入格式（SPI 单读取/写入）

(2) 读取

将单读取/写入（读取）数据的模式在指令区内设置。将后面 8 位设置为寄存器地址，以读取数据。在输入地址后，MISO 引脚将从指定寄存器中输出 8 位数据。在输出了此 8 位数据后，重复上述步骤，继续读取其他地址数据。在从 MISO 引脚读取数据时，MOSI 引脚不接受输入数据。在 CS 引脚为“L”，且 CLK 信号为下降沿时，MOSI 引脚将输出寄存器数据。

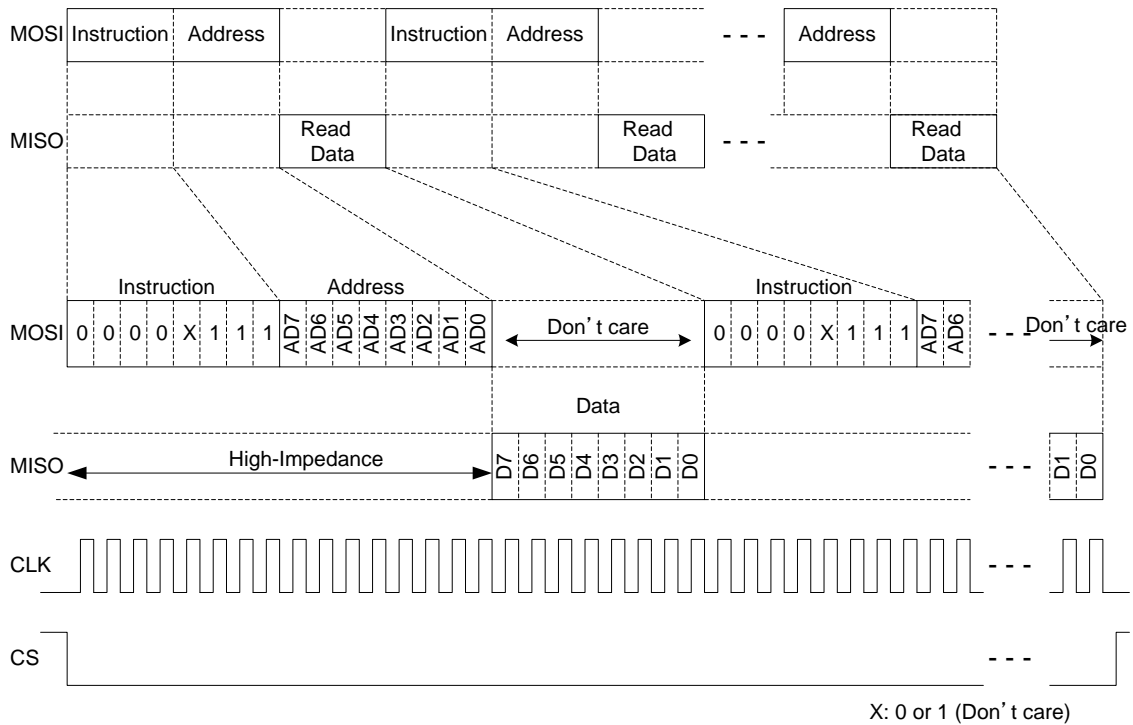


图 6-16 读取格式 (SPI 单读取/写入)

6.7.5 SPI 突发读取/写入

(1) 写入

此功能可按照指定地址的顺序连续写入数据。将单突发读取/写入（写入）数据的模式在指令区内设置。将后面 8 位设置为起始寄存器地址，再后面 8 位设为寄存器数据。之后，按照顺序设置，每次只设置 8 位寄存器数据。每次输入 8 位数据后，寄存器的值都会更新。在 CS 引脚为“L”，且 CLK 信号为上升沿时，MOSI 引脚的寄存器数据将被写入。不要在下列地址写入不必要的的数据，在写入所有数据后，立即把 CS 引脚设为“H”。

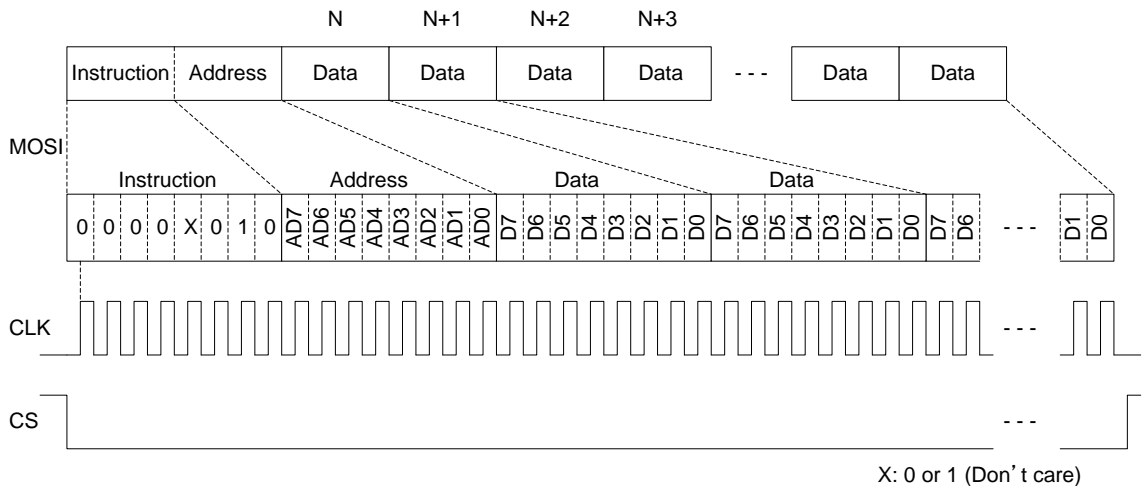


图 6-17 写入格式 (突发读取/写入)

注意：如要改变指令或起始寄存器的地址，将 CS 引脚在突发读取/写入模式下设为“H”一次。

(2) 读取

此功能可按照指定地址的顺序连续读取数据。将突发读取/写入（读取）数据的模式在指令区内设置。将后面 8 位设置为起始寄存器地址，以读取数据。在输入地址后，MISO 引脚将从指定寄存器中输出 8 位数据。如要停止或完成读取数据，将 CS 引脚设为“H”。

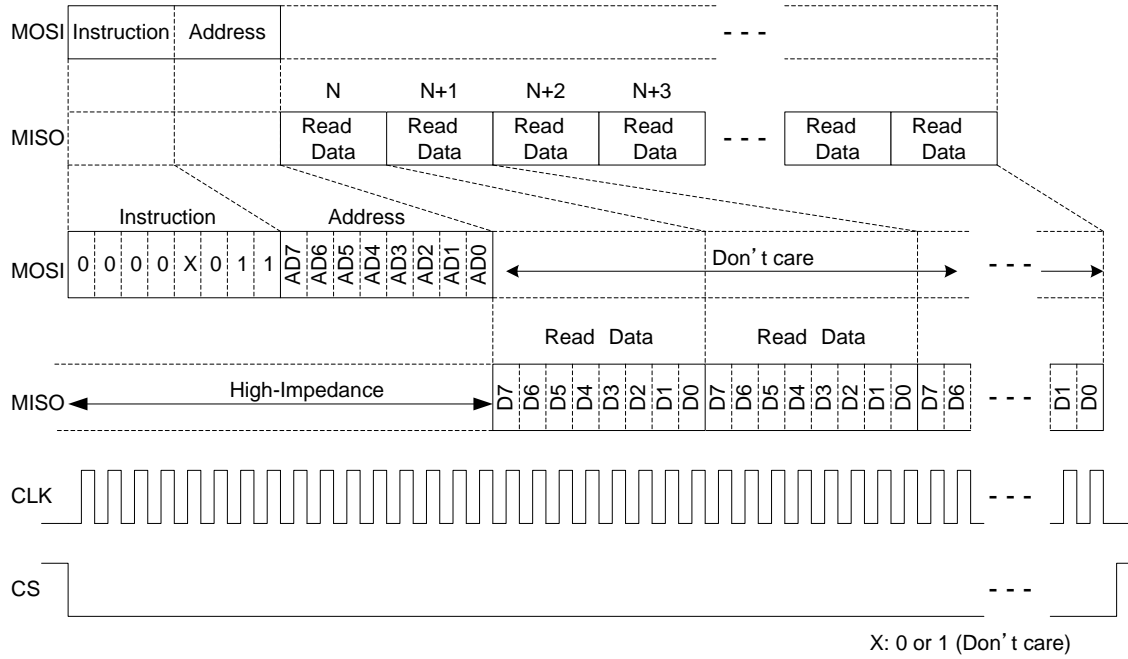


图 6-18 写入格式 (SPI 突发读取/写入)

注意:

- 在读取数据到达最后一个寄存器地址 (h'FF) 后, TC32306FTG 继续从起始地址 (h'00) 中输出数据。
- 在从 MISO 引脚输出寄存器值时, MOSI 引脚不接受输入数据。
- 如要改变指令或起始寄存器的地址, 将 CS 引脚在突发读取/写入模式下设为“H”一次。

(3) 写入数据的确认

此功能可按照指定地址的顺序连续写入数据并确认写入的数据。

注意:

- 此功能并不是为了读取寄存器内的数据。用单/突发读取模式来确认寄存器内的数据。

将突发读取/写入 (写入数据的确认) 数据的模式在寄存器指令区内设置。将其设置的和突发读取/写入 (写入) 和输入的相同。输入的数据从 MISO 引脚中输出, 在地址区后有 8 位的延迟。数据写入截至 CS 信号的上升沿一直有效, 而数据读取则在 CS 信号的上升沿结束。

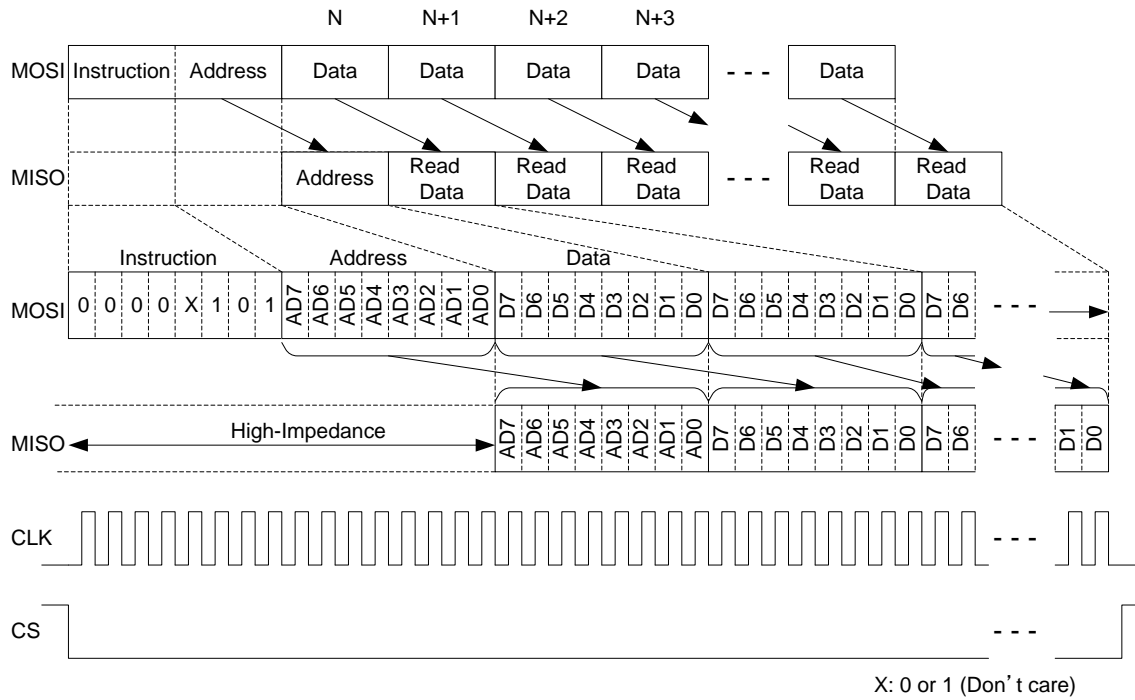


图 6-19 写入数据格式的确证 (SPI 突发读取写入)  
(写入数据的次数与读取数据的次数相同。)

6.7.6 SPI 模式的信号配时

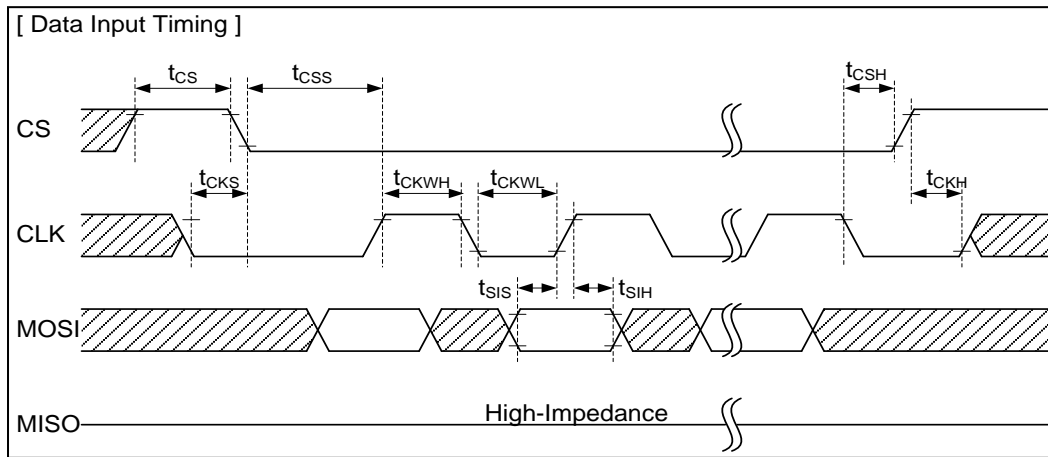


图 6-20SPI 写入配时的示例

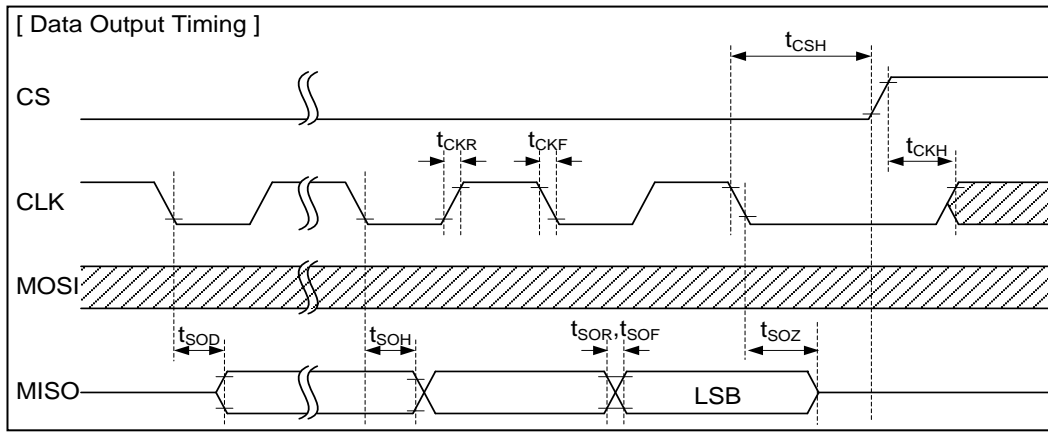


图 6-21SPI 写入定时（单读取/写入）的示例

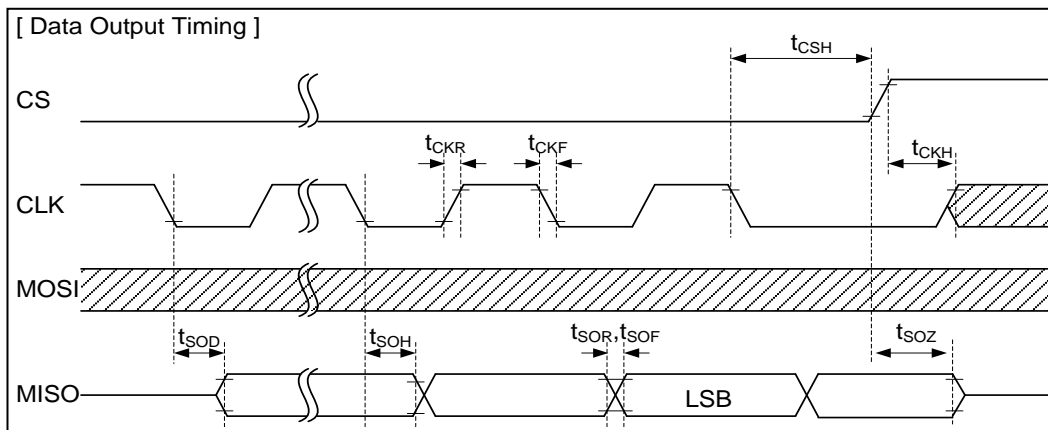


图 6-22SPI 读取定时（突发读取/写入）的示例

用于功能操作说明的时序图可能经过了简化。

表 6-39 SPI 模式的配时

Item	Code	Min	Typ.	Max	Unit
CLK Frequency	$f_{ck}$	-	-	3.0	MHz
CLK "H" Time	$t_{CKWH}$	100	-	-	ns
CLK "L" Time	$t_{CKWL}$	100	-	-	ns
CLK Setup Time	$t_{CKS}$	40	-	-	ns
CLK Hold Time	$t_{CKH}$	40	-	-	ns
CLK Rising Time	$t_{CKR}$	-	-	10	ns
CLK Falling Time	$t_{CKF}$	-	-	10	ns
CS "H" Time	$t_{CS}$	40	-	-	ns
CS Setup Time	$t_{CSS}$	30	-	-	ns
CS Hold Time	$t_{CSH}$	100	-	-	ns
MOSI Setup Time	$t_{SIS}$	30	-	-	ns
MOSI Hold Time	$t_{SIH}$	30	-	-	ns
MISO Delay Time *	$t_{SOD}$	-	-	100	ns
MISO Hold Time *	$t_{SOH}$	-	-	100	ns
MISO Disable Time *	$t_{SOZ}$	-	-	30	ns
MISO Rising Time *	$t_{SOR}$	-	-	50	ns
MISO Falling Time *	$t_{SOF}$	-	-	50	ns

\* MISO 的时间值可从 10pF 的负载电容求得。

### 6.7.7 EEPROM 模式

EEPROM 和 MCU 通过 TC32306FTG 连接。此 IC 由 EEPROM 的寄存器数据控制。根据 EEPROM 的大小，可最多为寄存器模块“h'0A”到“h'1C”选择 8 种配置。在此模式下，引脚和外部连接的使用与 SPI 模式下不同。例如，TX\_SW / RX\_SW / ENB 引脚用于选择 EEPROM 的配置。在进行 EEPROM 模式的电路连接时，不得把 MODE2 引脚设为“L”（和 SPI 模式相同）。

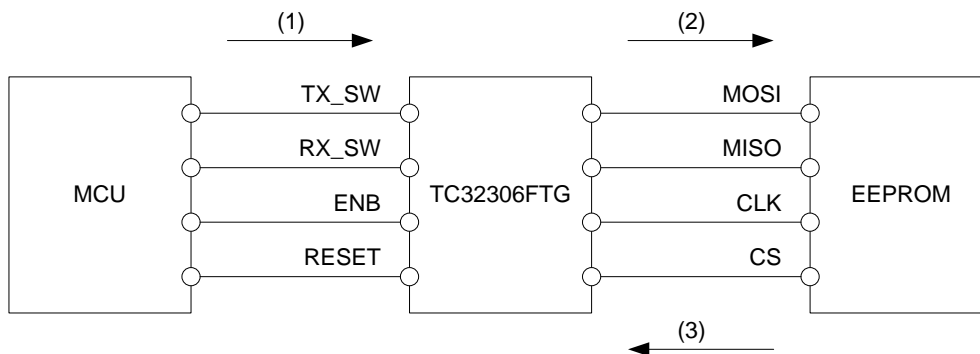


图 6-23 MCU、EEPROM 和 TC32306FTG 的连接示意图

- 提前把寄存器的值写入 EEPROM 的各配置数据区。
- MCU 会向此 IC 发出指令，选择 EEPROM 的配置数据区。(1)
- 此 IC 通过 SPI 线路，在 RESET 引脚信号的上升沿从 EEPROM 中读取配置数据。(2)
- 此 IC 的运行取决于 EEPROM 数据。(3)

#### - 多数逻辑

在 EEPROM 模式下，采用多数逻辑来降低因 EEPROM 数据损坏而导致异常运行的几率。每次配置时，在 EEPROM 中有 3 组数据区，而此 IC 会读取这些数据。然后，通过每个数据位的多数选择确定数据的值。三个相同的数据会在每次配置时提前写入指定的 EEPROM 地址。EEPROM 地址和此 IC 的地址之间的关系如表 6-40 所示。



6.7.8 EEPROM 控制数据的格式

在 EEPROM 模式下，TC32306FTG 为 EEPROM 执行突发读取。此配置通过 TX\_SW 引脚、RX\_SW 引脚和 ENB 引脚的组合进行选择。

注意：

- EEPROM 可提供 1 k、2 k 和 4 k 比特率的内存。可分别提供配置 2、4 和 8。
- 选择为突发读取配置的 EEPROM。
- 用于读取由 TC32306FTG 的内部振荡器生成的 EEPROM 数据的串行时钟（等于 CLK 引脚的输出信号）频率约为 2MHz。选择为该频率配置的 EEPROM。

- (1) 通过 TX\_SW 引脚、RX\_SW 引脚和 ENB 引脚来设置此配置。然后将 RESET 引脚设为“H”(相当于复位取消)。可随时进行配置更改，不过只有在 RESET 引脚从“L”改变为“H”时操作才有效。
- (2) TC32306FTG 通过 SPI 线路对第一组 EEPROM 数据区执行突发读取。读取操作从配置数据的起始地址开始，直至结束地址为止，按次序进行。在读取后，此 IC 开始按照第 1 组数据区的配置来运行。
- (3) 此 IC 会继续对第二和第三组数据区执行突发读取，然后由多数逻辑固定寄存器的设置。
- (4) 此 IC 的运行取决于寄存器：h'0A[D6]ACT。

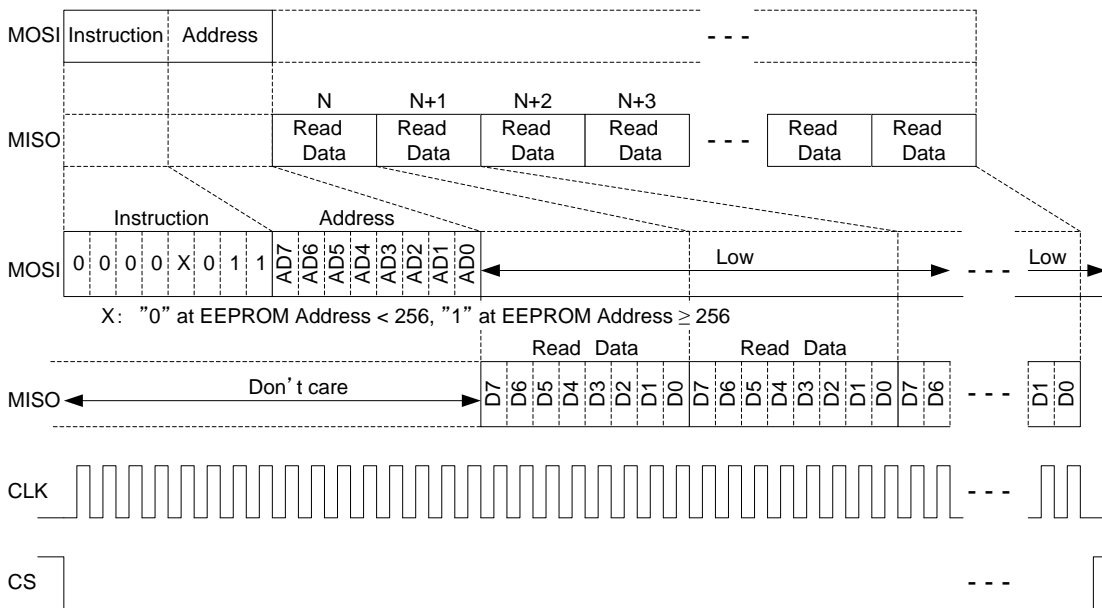


图 6-24 从 EEPROM 读取的格式 (EEPROM 模式)

表 6-40 EEPROM 和 TC32306FTG 寄存器地址的关系

Config.	Pin Name			Read Order	EEPROM Address										EEPROM Size										
	RX_SW	TX_SW	ENB		0	1	2	3	...	15	16	17	18	1k-bit(128words)	2k-bit(256words)										
Config.1	0	0	0	1 <sup>st</sup>	0	1	2	3	...	15	16	17	18	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)									
				2 <sup>nd</sup>	20	21	21	23	...	35	36	37	38												
				3 <sup>rd</sup>	40	41	42	43	...	55	56	57	58												
Config.2	0	0	1	1 <sup>st</sup>	64	65	66	67	...	79	80	81	82				1k-bit(128words)	2k-bit(256words)	4k-bit(512words)						
				2 <sup>nd</sup>	84	85	86	87	...	99	100	101	102												
				3 <sup>rd</sup>	104	105	106	107	...	119	120	121	122												
Config.3	0	1	0	1 <sup>st</sup>	128	129	130	131	...	143	144	145	146							1k-bit(128words)	2k-bit(256words)	4k-bit(512words)			
				2 <sup>nd</sup>	148	149	150	151	...	163	164	165	166												
				3 <sup>rd</sup>	168	169	170	171	...	183	184	185	186												
Config.4	0	1	1	1 <sup>st</sup>	192	193	194	195	...	207	208	209	210										1k-bit(128words)	2k-bit(256words)	4k-bit(512words)
				2 <sup>nd</sup>	212	213	214	215	...	227	228	229	230												
				3 <sup>rd</sup>	232	233	234	235	...	247	248	249	250												
Config.5	1	0	0	1 <sup>st</sup>	256	257	258	259	...	271	272	273	274	1k-bit(128words)	2k-bit(256words)	4k-bit(512words)									
				2 <sup>nd</sup>	276	277	278	279	...	291	292	293	294												
				3 <sup>rd</sup>	296	297	298	299	...	311	312	313	314												
Config.6	1	0	1	1 <sup>st</sup>	320	321	322	323	...	335	336	337	338				1k-bit(128words)	2k-bit(256words)	4k-bit(512words)						
				2 <sup>nd</sup>	340	341	342	343	...	355	356	357	358												
				3 <sup>rd</sup>	360	361	362	363	...	375	376	377	378												
Config.7	1	1	0	1 <sup>st</sup>	384	385	386	387	...	399	400	401	402							1k-bit(128words)	2k-bit(256words)	4k-bit(512words)			
				2 <sup>nd</sup>	404	405	406	407	...	419	420	421	422												
				3 <sup>rd</sup>	424	425	426	427	...	439	440	441	442												
Config.8	1	1	1	1 <sup>st</sup>	448	449	450	451	...	463	464	465	466										1k-bit(128words)	2k-bit(256words)	4k-bit(512words)
				2 <sup>nd</sup>	468	469	470	471	...	483	484	485	486												
				3 <sup>rd</sup>	488	489	490	491	...	503	504	505	506												
TC32306FTG Register Address					h'0A	h'0B	h'0C	h'0D	...	h'19	h'1A	h'1B	h'1C												

6.7.9 EEPROM 模式的信号配时

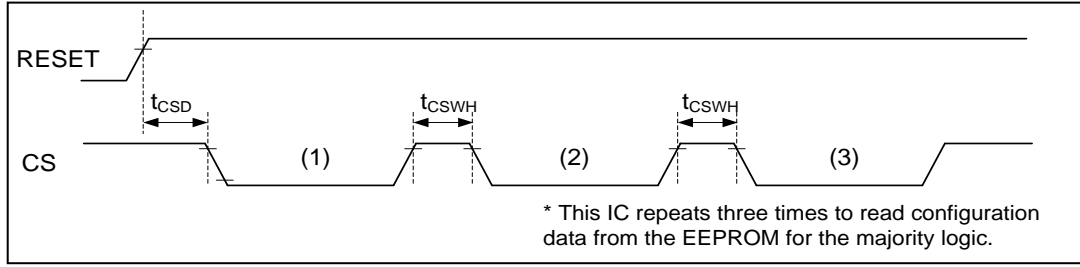


图 6-25EEPROM 控制配时的示例

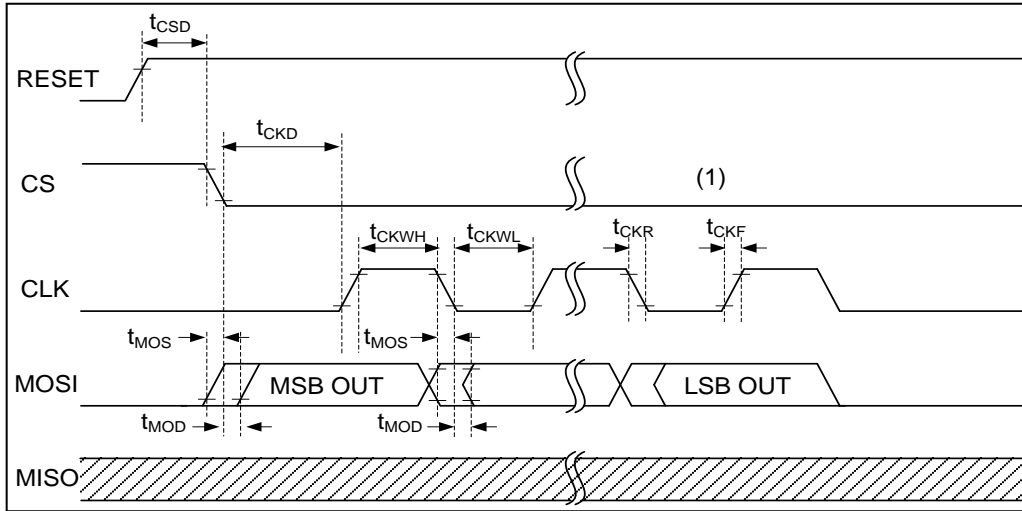


图 6-26EEPROM 输出配时的示例

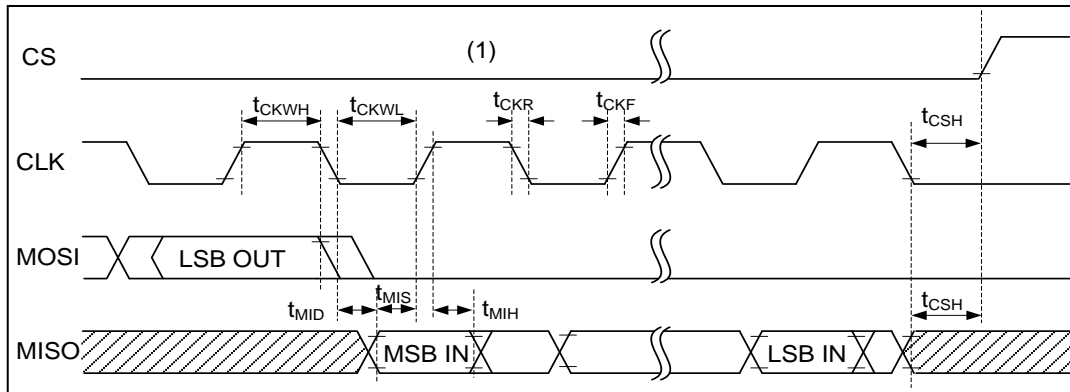


图 6-27EEPROM 输入配时的示例

用于功能操作说明的时序图可能经过了简化。

表 6-41 EEPROM 模式的配时 (COM\_VDD = 3.0 - 5.5 V)

Item	Code	Min	Typ.	Max	Unit
CLK Frequency *	$f_{ck}$	1.0	2.0	3.0	MHz
CLK "H" Time *	$t_{CKWH}$	125	-	-	ns
CLK "L" Time *	$t_{CKWL}$	125	-	-	ns
CLK Rising Time *	$t_{CKR}$	-	-	50	ns
CLK Falling Time *	$t_{CKF}$	-	-	50	ns
CLK Delay Time *	$t_{CKD}$	150	-	-	ns
CS Delay Time *	$t_{CSD}$	400	-	-	ns
CS "H" Time *	$t_{CSWH}$	500	-	-	ns
CS Hold Time *	$t_{CSH}$	100	-	-	ns
MOSIPreceding Time *	$t_{MOS}$	-	-	50	ns
MOSI Delay Time *	$t_{MOD}$	-	-	50	ns
MISO Delay Time	$t_{MID}$	-	-	90	ns
MISO Setup Time	$t_{MIS}$	-	-	10	ns
MISO Hold Time	$t_{MIH}$	-	-	100	ns

\* CLK、MISO 和 MOSI 的时间值可从 10pF 的负载电容求得。

表 6-42 EEPROM 模式的配时 (COM\_VDD = 2.5 - 3.0V)

Item	Code	Min	Typ.	Max	Unit
CLK Frequency *	$f_{ck}$	1.0	2.0	3.0	MHz
CLK "H" Time *	$t_{CKWH}$	150	-	-	ns
CLK "L" Time *	$t_{CKWL}$	150	-	-	ns
CLK Rising Time *	$t_{CKR}$	-	-	50	ns
CLK Falling Time *	$t_{CKF}$	-	-	50	ns
CLK Delay Time *	$t_{CKD}$	150	-	-	ns
CS Delay Time *	$t_{CSD}$	400	-	-	ns
CS "H" Time *	$t_{CSWH}$	500	-	-	ns
CS Hold Time *	$t_{CSH}$	100	-	-	ns
MOSI Preceding Time *	$t_{MOS}$	-	-	50	ns
MOSI Delay Time *	$t_{MOD}$	-	-	50	ns
MISO Delay Time	$t_{MID}$	-	-	120	ns
MISO Setup Time	$t_{MIS}$	-	-	10	ns
MISO Hold Time	$t_{MIH}$	-	-	100	ns

\* CLK、MISO 和 MOSI 的时间值可从 10pF 的负载电容求得。

## 6.8 用户测试

此模式用于在设计、开发、制造或运输检验期间对内部数据信号进行监测。将 MODE1 引脚设为“H”并且/或把寄存器：USER\_TEST 位设为“1”后，TC32306FTG 即进入用户测试。在用户测试模式下，用于调整的各种内部信号被转换为模拟量，并通过寄存器的设置，从 DET\_TMONI3 引脚或 DET\_TMONI4 引脚输出。设置 SPI 模式寄存器的方式不同于 EEPROM 模式。

表 6-43 内部信号的监测 (DET\_TMONI3 引脚)

Status	h'10[D3] USER_TEST	h'15[D6] MONI3_SEL2	h'15[D5] MONI3_SEL1	h'15[D4] MONI3_SEL0	Signal
	MODE1Pin				
Battery Saving	X	X	X	X	“Z”
Run / Standby	0 and L	X	X	X	“L” Output
Run / Standby	1 or H	0	0	0	BRF_out
Run / Standby	1 or H	0	0	1	BRF_in
Run / Standby	1 or H	0	1	0	Data_compREF
Run / Standby	1 or H	0	1	1	DRSSI_out
Run / Standby	1 or H	1	0	0	Noise_out
Run / Standby	1 or H	1	0	1	Peak_out
Run / Standby	1 or H	1	1	0	“L” Output
Run / Standby	1 or H	1	1	1	“L” Output

X:Don't care

表 6-44 内部信号的监测(DET\_TMONI4 Pin)

Status	h'10[D3] USER_TEST	h'15[D6] MONI3_SEL2	h'15[D5] MONI3_SEL1	h'15[D4] MONI3_SEL0	Signal
	MODE1 Pin				
Battery Saving	X	X	X	X	“Z”
Run / Standby	0 and L	X	X	X	“L” Output
Run / Standby	1 or H	0	0	0	Data_compREF
Run / Standby	1 or H	0	0	1	BRF_in
Run / Standby	1 or H	0	1	0	BRF_out
Run / Standby	1 or H	0	1	1	DRSSI_out
Run / Standby	1 or H	1	0	0	Noise_out
Run / Standby	1 or H	1	0	1	Peak_out
Run / Standby	1 or H	1	1	0	“L” Output
Run / Standby	1 or H	1	1	1	“L” Output

X:Don't care

表 6-45 用户测试中的可用内部信号

Signal	Explanation of Signal
BRF_out	Output of Bit Rate Filter
BRF_in	Input of Bit Rate Filter (FSK / ASK Demodulation LPF Output)
Data_compREF	Output of Data Comparator Reference Voltage
DRSSI_out	RSSI Output (Digital RSSI Output Converted to Analog)
Noise_out	Noise Detection Voltage Output of Noise Detector
Peak_out	Peak Hold Voltage Output of Peak Hold Circuit

注意:

-用户测试只能用于开发或评估,不能用于实际用途(消费产品)。此 IC 的灵敏度可能会因监测引脚的异常噪声而变差。

(1) SPI 模式下寄存器的设置

在 SPI 的用户设置模式下,将其设置得和正常 SPI 模式相同。

(2) EEPROM 模式下的寄存器设置

在 EEPROM 的用户模式下,寄存器可通过连接 EEPROM 的 SPI 来设置。在 EEPROM 模式下,主模式的 TC32306FTG 通过 SPI 线路读取 EEPROM 中的寄存器数据。但在 EEPROM 的用户测试模式下,从模式的此 IC 从 SPI 线路中接收输入信号。在此情况下,SPI 格式的指令与 SPI 模式下不同。(指令中的 MBS"17"从 0 变为 1。)

表 6-46 用户测试和设置中的 EEPROM 指令类型

EEPROM Control		I7	I6	I5	I4	I3	I2	I1	I0
Single Read/Write	Write	1	0	0	0	x	1	1	0
	Read	1	0	0	0	x	1	1	1
Burst Read/Write	Write	1	0	0	0	x	0	1	0
	Read	1	0	0	0	x	0	1	1
	Confirmation of written data	1	0	0	0	x	1	0	1
SPI Function Stop		Except above data							

\* x:0 或 1

\* SPI 功能停止: 在写入 SPI 指令数据后,后续的数据输入将禁用。同样,为了再次启用数据输入,在 CS 引脚设为“H”一次后,正确地输入 SPI 指令数据。

注意:

- 在用户测试模式下,不得将 MODE2 引脚设为“L”(等于 SPI 模式),以避免 TC32306FTG 和 EEPROM 之间的输出冲突。
- 注意在通过 MODE1 引脚进入用户测试时的咔哒声。

6.9 状态转换

状态转换在寄存器值写入后执行。转换后的状态取决于寄存器的设置。通过寄存器的设置,每种状态都可以进行转换,如下图所示。

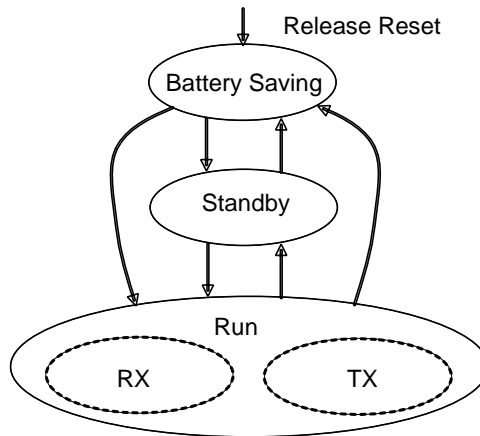


图 6-28 状态和状态转换

表 6-47 SPI 模式下的状态控制

External Pin	Register Settings		Operations of Function Blocks			Status
	ENB Pin (Only in SPI Mode)	h'0A[D7] ENB	h'0A[D6] ACT	SPI	Reference Clock / Internal Regulator	
L	X	X	ON	OFF	OFF	Battery Saving
H	0	X	ON	OFF	OFF	
H	1	0	ON	ON	OFF	Standby
H	1	1	ON	ON	ON	Run

X:Don't care

### 6.9.1 上电→省电→运行

TC32306FTG 会在上电后进入设置序列，解除复位和寄存器设置。在设置序列中，此 IC 开始同时进行设置和内部功能模块的运行。

#### -延迟设置

设置序列会从参考时钟振荡输出电平超过某个电平后 105.5 $\mu$ s（初始值）启动。延迟是通过寄存器设置来选择的。在设置时要考虑参考时钟振荡的稳定时间。延迟的起始配时为参考时钟振荡器的输出电平超过某个电平的时刻，或 TC32306FTG 的状态通过寄存器的设置转换为运行的时刻中的较晚者。

表 6-48 设置序列起始的延迟时间设置

h'0D[D7] Delay_en	h'0D[D6] Delay2	h'0D[D5] Delay1	h'0D[D4] Delay0	Delay time until the setup sequence starts.
0	X	X	X	105.5 $\mu$ s
1	0	0	0	105.5 $\mu$ s
1	0	0	1	211.1 $\mu$ s
1	0	1	0	316.5 $\mu$ s
1	0	1	1	527.5 $\mu$ s
1	1	0	0	949.5 $\mu$ s
1	Except Above			105.5 $\mu$ s

X:Don't care

#### 注意:

- 延迟是通过 30.32MHz 参考时钟频率导出的。
- 在 SPI 模式下，寄存器初始设置为 h'0D[D7]Delay\_en="0"。延迟时钟保持在 105.5  $\mu$ s 左右。
- 在 SPI 模式下，如要以设置的延迟时间进入设置序列，要在寄存器设置后，使 TC32306FTG 的状态从省电/待机转换为运行。
- 如果延迟时间的寄存器在运行状态下设置，则延迟时间将在下一次从省电/待机状态转换为运行状态后生效。
- 在 EEPROM（用户测试除外）模式下，此 IC 以设置的延迟时间进入设置序列，因为此 IC 的状态是在寄存器设置后从省电/待机转换为运行。
- 如果要在启动序列中采用上电复位，注意电源电压和复位之间的关系。（见 6.3.1 中的注意）

#### -启动序列 1 的示例：RX（在 SPI 模式下）

下图（图 6-29）显示了从省电/待机到 RX-运行的状态转换。

1. 上电后，在电源电压稳定后解除复位。
2. 必要时在待机状态下设置继电器（ENB 引脚 = "H"，寄存器:h'0A[D7]ENB = "1"，寄存器:h'0A[D6]ACT = "0"）。内部稳压器和参考时钟振荡器开始运行。
3. 在寄存器设置后，设置寄存器：h'0A 后转换到运行状态。  
(ENB 引脚 = "H"，寄存器:h'0A[D7]ENB = "1"，寄存器:h'0A[D6]ACT = "1")
4. 设置序列和内部功能模块的运行会从参考时钟振荡输出电平超过某个电平开始，经过设定的延迟时间后启动。
5. 由寄存器设置运行周期（初始值：1.35 ms）的信号检测（RSSI 和噪声检测）将在内部设置（约 0.22 ms）结束后启动。
6. 解调输出（从 DATA\_IO 引脚）的启动时间随比特率滤波器的设置、数据率或其他寄存器设置而变化。

前导码检测输出从获得解调输出后开始。

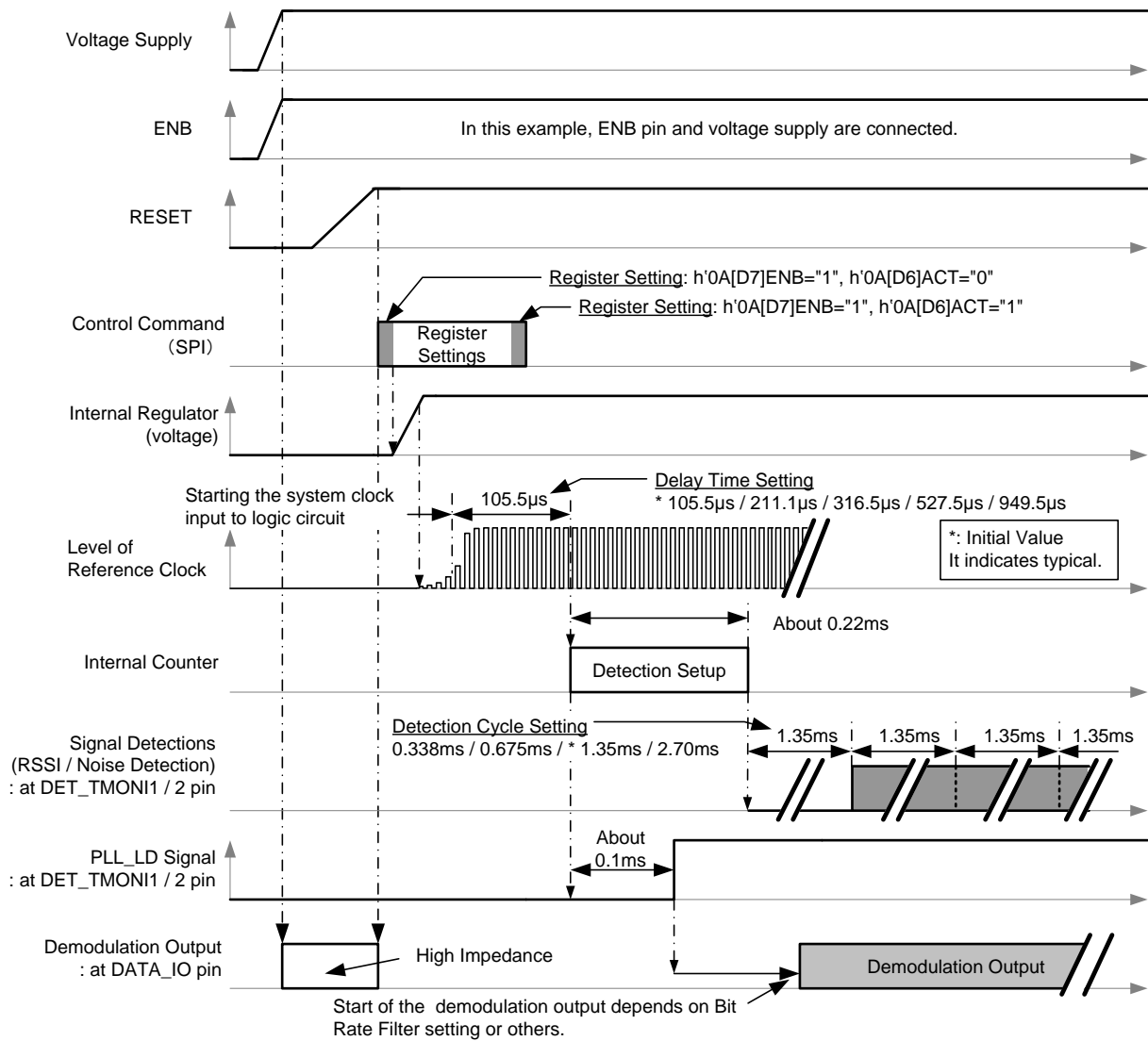


图 6-29 启动顺序时序图示例 (SPI 模式 / RX)

\*为了便于说明，时序图的示例可能进行了省略或简化。

注意：

- 为了缩短此 IC 的启动顺序，有一种方法可以不经待机电就转换到运行状态。在使用这种方法时，首先把 ENB 引脚设为“H”， h'0A [D7] ENB = "1" 且 h'0A [D6] ACT = "1"，然后设置其他寄存器。但这样一来，如果内部设置和寄存器设置之间彼此重叠，可能会出现异常运行。为了避免上述情况，可以把 SPI 的速度设置得足够快，达到无法通信的程度，或选择如图 6-29 所述的方法。
- 如果要在启动顺序时采用上电复位，检查电源电压和复位之间的关系。（见 6.3.1 节中的注意信息）

-启动顺序 2 示例：TX（在 SPI 模式下）

以下图 6-30 显示了从省电/待机到 TX-Run 的状态转换。

1. 上电后，待电源电压稳定后解除复位。
2. 必要时在待机状态下设置寄存器（ENB 引脚 = “H”，寄存器:h'0A[D7]ENB = “1”，寄存器:h'0A[D6]ACT = “0”）。然后，内部稳压器和参考时钟振荡器开始运行。
3. 在寄存器设置后，设置寄存器：h'0A 后转换到运行状态。  
（ENB 引脚 = “H”，寄存器:h'0A[D7]ENB = “1”，寄存器:h'0A[D6]ACT = “1”）
4. 设置顺序和内部功能模块的运行会从参考时钟振荡输出电平超过某个电平开始，经过设定的延迟时间后启动。
5. PLL 模块会在内部设置后（约 0.05 ms）启动。在检测到预定频率的锁定后，PLL\_LD 信号和内部 LD 信



- 号将从“L”变为“H”。PLL 锁定时间大约为内部设置完成后的 0.05ms。关于内部 LD 信号，见 6.6.5 节。
- 将用于调制的信号输入到 DATA\_IO 引脚。射频调制信号将在 PLL\_LD 信号变为“H”后立即发射，因为寄存器：h'13[D1]PA\_en 的初始值为“1”。还可以在寄存器的初次设置时把寄存器：h'13[D1]PA\_en 设置为等于“0”。

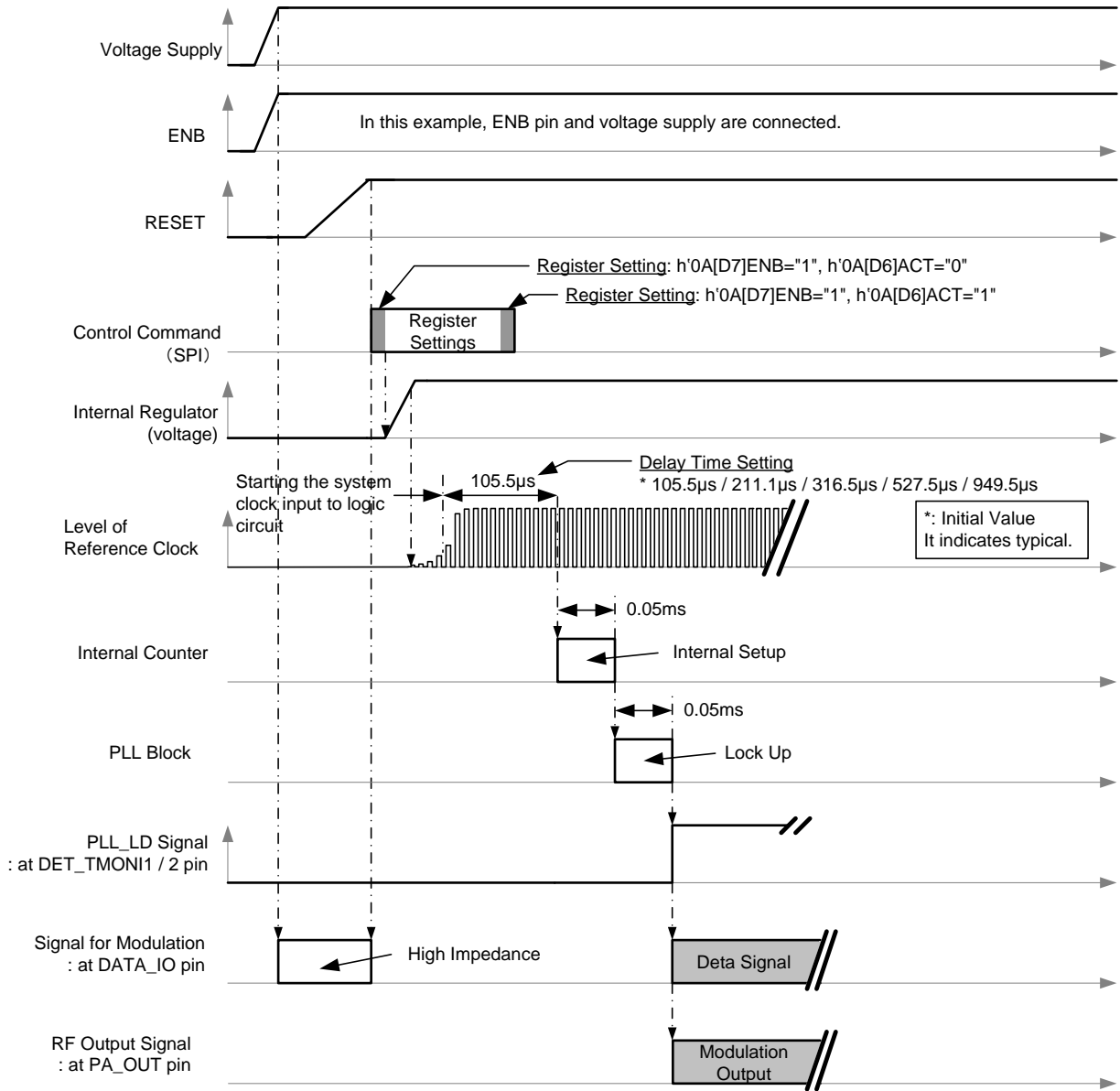


图 6-30 启动顺序时序图示例（SPI 模式/TX）

\*为了便于说明，时序图示例可能进行了省略或简化。

注意：

- 为了缩短此 IC 的启动顺序，有一种方法可以不经待机电就转换到运行状态。在使用这种方法时，首先把 ENB 引脚设为“H”， h'0A [D7] ENB = "1" 且 h'0A [D6] ACT = "1"，然后设置其他寄存器。但这样一来，如果内部设置和寄存器设置之间彼此重叠，可能会出现异常运行。为了避免上述情况，可以把 SPI 的速度设置得足够快，达到无法通信的程度，或选择如图 6-30 所述的方法。
- 在 TX 期间，DATA\_IO 引脚接受数据输入，但在 PA 的状态为禁用时，数据不会发射。在 PA 启用之前，输入数据是无效的。
- 如果要在启动顺序中采用上电复位，检查电源电压和复位之间的关系。（见 6.3.1 节中的注意信息）

-启动顺序 3 示例：RX（在 EEPROM 模式下）

以下图 6-31 显示 RX 在 EEPROM 模式下的启动顺序。

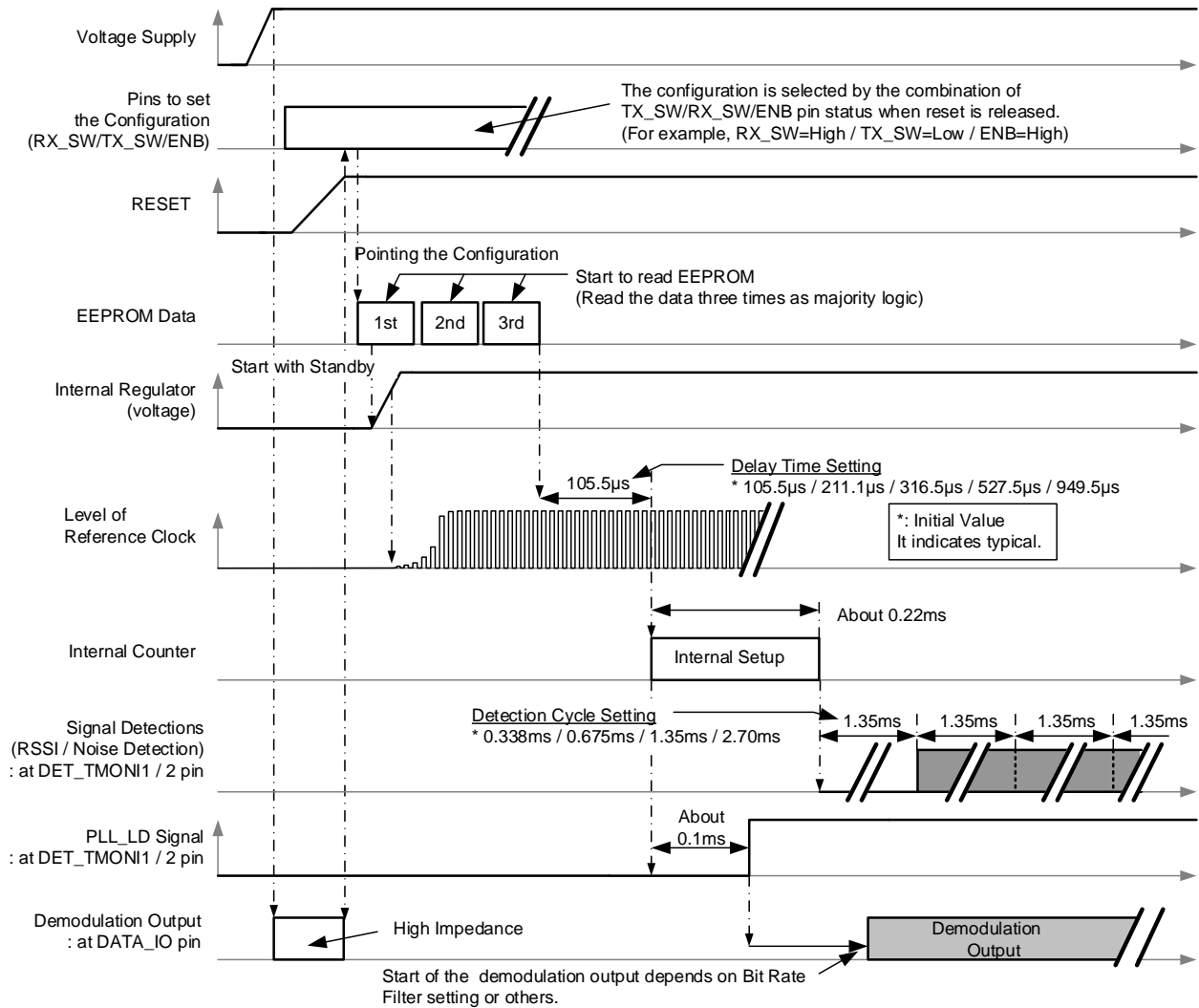


图 6-31 启动顺序时序图的示例 (EEPROM 模式/RX)

\*为了便于说明，时序图示例可能进行了省略或简化。

1. 上电后，在电源电压稳定后解除复位。
2. 开始依次读取第一组 EEPROM 数据区的寄存器。(通过 TX\_SW 引脚、RX\_SW 引脚和 ENB 引脚共同显示。)
3. 开始在待机状态下运行，无论寄存器：h'0A[D6]ACT 的值如何。内部稳压器和参考时钟振荡器开始运行。
4. 继续读取第二和第三组数据区，然后固定寄存器的设置。
5. 继续按照寄存器：h'0A[D6]ACT 的设置运行。
6. 从读取第三寄存器设定后开始，或者参考时钟振荡器输出电平超过特定电平时，设置序列和内部功能模块的运行会经过设定的延迟时间后启动。
7. 由寄存器设置运行周期（初始值：1.35ms）的信号检测（RSSI 和噪声检测）将在内部设置（约 0.22ms）结束后启动。
8. 解调输出（从 DATA\_IO 引脚）的起始时刻随比特率滤波器的设置、数据率或其他寄存器设置而变化。前导码检测的输出从获得解调输出后开始。

注意：

- 在电源电压稳定的情况下设置配置。
- 如果要在启动顺序中采用上电复位，检查电源电压和复位之间的关系。（见 6.3.1 节中的注意信息）

### 6.9.2 运行状态下的转换 (RX → TX → RX)

通过设置寄存器：h'0A[D5]RX\_TX 来进行 RX/TX 之间的转换。

示例: RX → TX → RX (在 SPI 模式下)  
 在 SPI 模式下 RX → TX → RX 的转换的示例如图 6-32 所示。

1. 在 RX 结束后, 设置寄存器: h'0A[D5]RX\_TX="1", TC32306FTG 随即转换为 TX。
2. 在完成 TX 的所有寄存器设置, 且 CS 引脚设为“H”后, 此 IC 会开始启动顺序和 PLL 锁定, 然后此 IC 将按照寄存器的设置运行。
3. 在 TX 结束时, 设置寄存器: h'0A[D5]RX\_TX="0", 此 IC 随即转换为 RX。在完成 RX 的所有寄存器设置, 且 CS 引脚设为“H”后, 此 IC 会开始启动顺序和 PLL 锁定, 然后此 IC 将按照寄存器的设置运行。

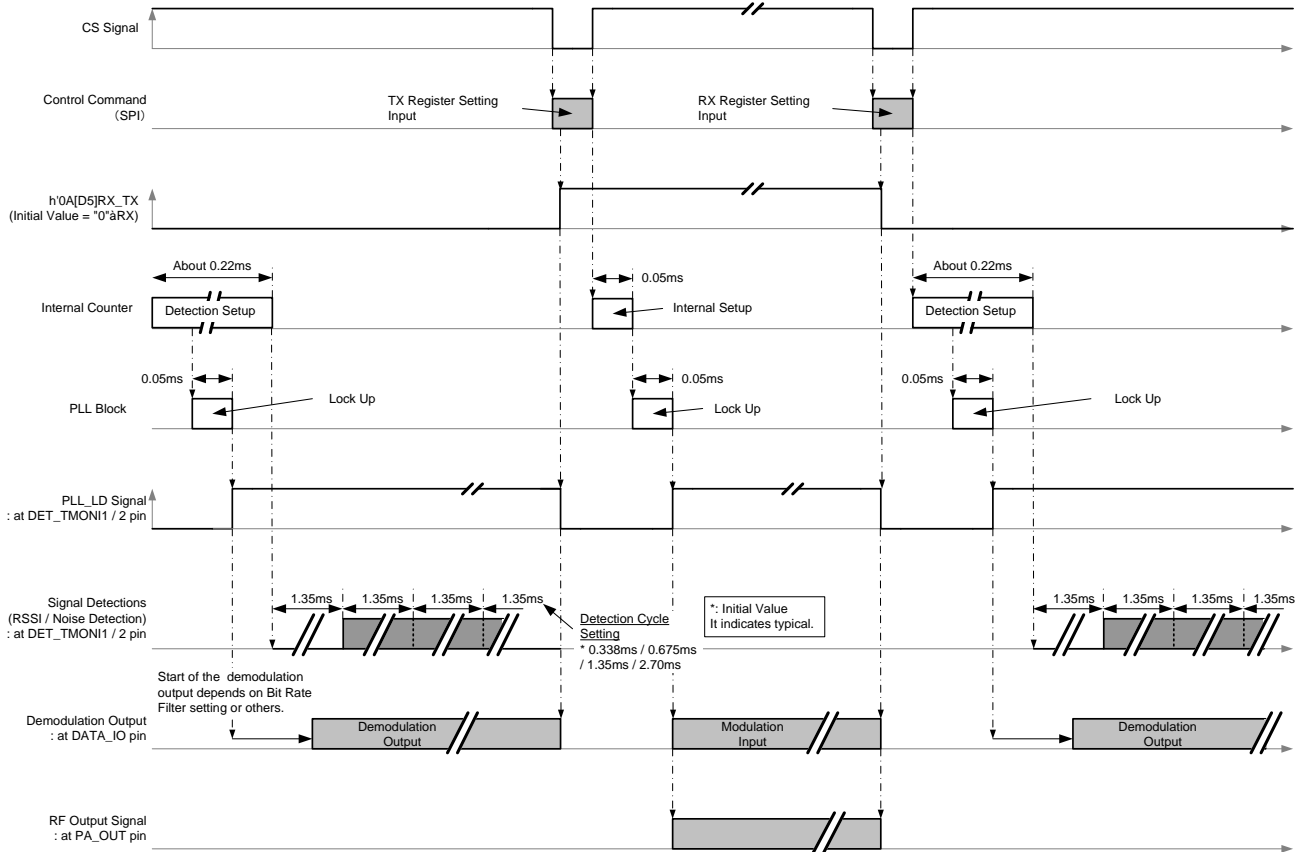


图 6-32 时序图示例 (在 SPI 模式下, RX → TX → RX )

注意:

- 在 TX 和 RX 之间在省电状态下转换时, 启动下一次运行的时间会更长, 因为 XOSC 的振荡已停止。

### 6.9.3 运行→省电

TC32306FTG 可通过寄存器(h'0A[D7]ENB, h'0A[D6]ACT)、ENB 引脚或 RESET 引脚的设置转换到省电状态。在 RX 下, 可通过使用自动关闭功能转换到省电模式。

注意:

- 在 TX 下, 建议在 PA 禁用的情况下转换到省电状态, 以减少因各功能模块的关闭时间差引起的意外信号传输。

### 6.9.4 自动关闭功能

通过此功能, 无需设置寄存器即可自动从运行 (RX) 状态转换到省电状态。自动关闭功能分为 A 型和 B 型。这些功能在信号检测启用的情况下有效。

注意:

- 如果要通过自动关闭功能进入省电状态, 寄存器(h'0A[D7]ENB, h'0A[D6]ACT)的值将不会改变。从 DET\_TMONI1 引脚和/或 DET\_TMONI2 引脚输出 Status\_MONI 信号并进行检查, 以确保能通过此功能转换到省电状态。
- 关于转换到省电模式时的引脚工作状态, 见表 5-2。

表 6-49 自动关闭功能的设置和状态

h'10[D5] AutoOffA_en	h'10[D4] AutoOffB_en	AutoOff Type A	AutoOff Type B	Status
0	0	OFF	OFF	-
0	1	OFF	ON	Move to Battery Saving if the determination of "Signal Detection"(DET_out signal = "H") is not indicated within the timer period set by register:h'1D[D7:D0].
1	0	ON	OFF	Move to Battery Saving if the determination of "No Signal Detection" is indicated (Un_DET_out signal = "H").
1	1	ON	ON	Move to Battery Saving whichever earlier AutoOff Type A or Type B.

(1) A 型自动关闭 (通过信号检测自动关闭)

如果判断表明是“无信号检测” (Un\_DET\_out signal = “H”), TC32306FTG 将从运行状态转换到省电状态。可以有效地设置寄存器: h'10[D5]AutoOffA\_en=“1”。

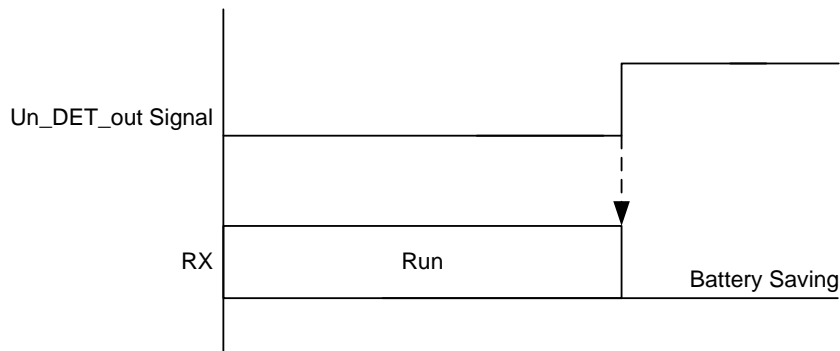


图 6-33 A 型自动关闭

\*为了便于说明, 时序图示例可能进行了省略或简化。

-在 RX 状态持续时的 A 型自动关闭

在 A 型自动关闭生效时, TC32306FTG 将保持 RX 状态, 无论 Un\_DET\_out 信号和 DET\_out 信号如何, 只要 DET\_out 信号在 Un\_DET\_out 变为“H”之前变为“H”即可。若要解除持续的 RX 状态, 必须设置新的寄存器和/或改变 RESET/ENB 引脚。

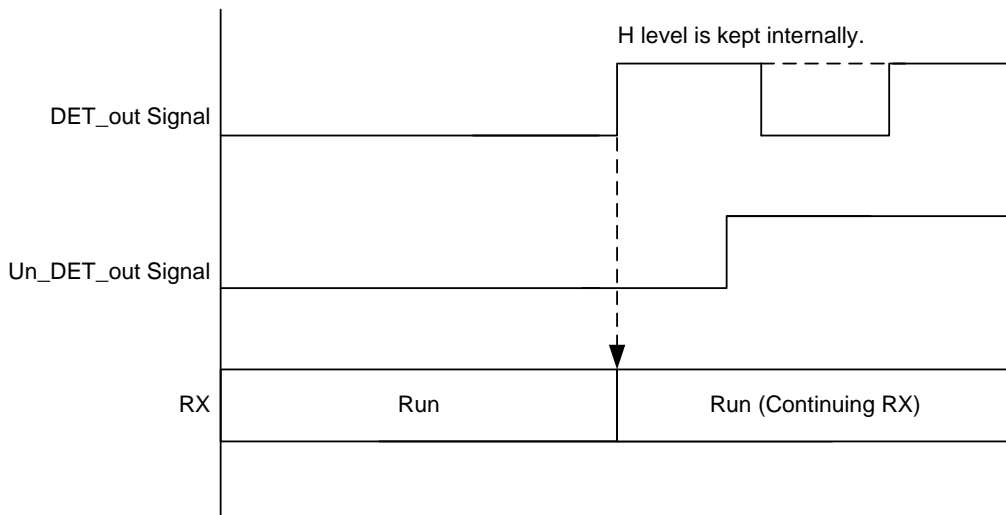


图 6-34 A 型自动关闭 (持续的 RX 状态)

\*为了便于说明, 时序图示例可能进行了省略或简化。

注意:

- A 型自动关闭在寄存器: h'10 写入完毕后立即生效。
- 如要在省电 (其状态是通过 A 型自动关闭功能的操作实现的) 的情况下再次使用 A 型自动关闭功能, 通过设置新的寄存器和/或改变 RESET/ENB 引脚, 将 TC32306FTG 状态设为省电或待机。
- 如要在 RX 状态持续的情况下再次使用 A 型自动关闭功能, 通过设置新的寄存器和/或改变 RESET/ENB 引脚, 将此 IC 的状态设为省电或待机。

(2) B 型自动关闭 (通过计时器设置自动关闭)

如果在寄存器设置的计时器周期内没有显示“信号检测” (DET\_out signal = “H”) 的判断, TC32306FTG 将从运行状态转换到省电状态。可以有效地设置寄存器: h'10[D4]AutoOffB\_en=“1”。运行 (RX 的计时器周期) 的时间由寄存器: h'1D[D7:D0]Ontime7..0 设置。

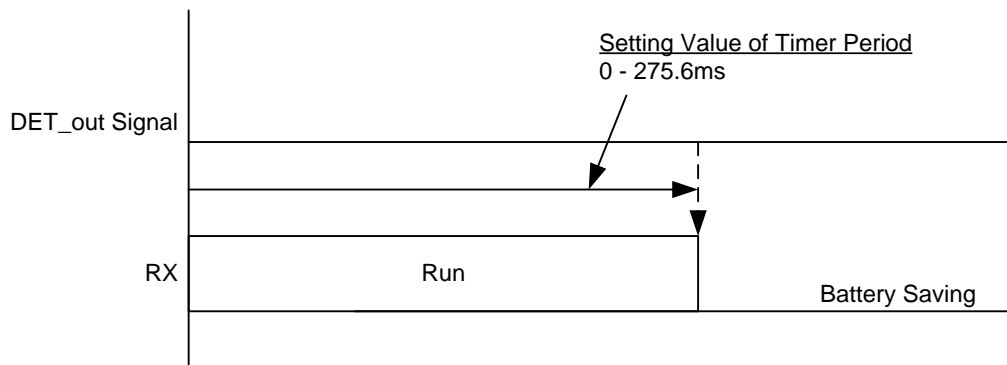


图 6-35 B 型自动关闭

\*为了便于说明, 时序图示例可能进行了省略或简化。

- RX 状态持续时的 B 型自动关闭

在 B 型自动关闭生效时, TC32306FTG 会停止计时器的倒计时, 并且如果 DET\_out 信号在寄存器设置的计时器周期截止前变为“H”, 将继续处于 RX 状态。之后, 此 IC 将继续为 RX 状态, 无论 DET\_out 信号的情况如何。若要从持续的 RX 状态转换到省电状态, 必须设置新的寄存器和/或改变 RESET/ENB 引脚。

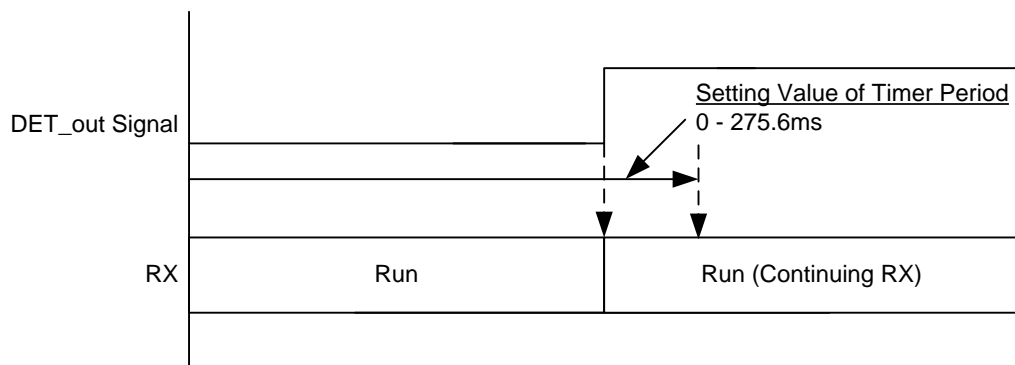


图 6-36 B 型自动关闭 (持续的 RX 状态)

\*为了便于说明, 时序图示例可能进行了省略或简化。

注意:

- 计时器周期的设置从 30.32MHz 的参考时钟频率中导出。
- 计时器周期的设置将在 TC32306FTG 从省电或待机转换到运行模式后生效。
- 计时器的倒计时将在内部设置开始后 0.06 ms 开始, 这时此 IC 将从省电或待机转换到运行状态。如果寄存器: h'10 的设置是在运行状态下有效, 计时器的倒计时将立即开始, 以完成计时器的写入。
- 如果计时器的周期被设为 0 ms, 此 IC 将在进入 RX 之前, 在计时器开始倒计时后进入省电状态。
- 在连续处于 RX 状态的情况下, 即使再次输入 RX 运行的计时器设置, B 型自动关闭的计时器倒计时停止状态也不会解除。若要再次使用 B 型自动关闭, 必须转换到省电或待机状态。在此情况下, B 型自动关闭的计时器将肯定会复位。
- 在 EEPROM 模式下, 计时器周期的设置只能是 275.6 ms, 不能设置成其他值。

### 6.9.5 在运行期间改变设置

在表 6-50 中的寄存器在完成数据写入后才能开始内部启动。如果要在内部设置完成后改变寄存器的设置，要在省电或待机状态下进行。关于内部设置，见第 6.9.1 节。

**表 6-50 在运行期间禁止改变寄存器**

Register	Location
Ntime1..0	h'1A [D7:D6]

在表 6-51 中的寄存器在从省电或待机装坛转换到运行状态后生效。在 SPI 模式下，如果要使寄存器的设置在 TC32306FTG 启动运行时生效，应在省电或待机期间设置寄存器，然后再转换到运行状态。

**表 6-51 在转换到运行状态时生效的寄存器**

Register	Location
Delay2..0	h'0D[D6:D4]
Ontime7..0	h'1D[D7:D0]

## 6.10 寄存器概览和描述

在 SPI 模式下，寄存器的可用地址范围为“h'09-h'23”，在 EEPROM 模式下为“h'0A-h'1C”。

表 6-52 可用的寄存器地址

Code	Address								Type	Name	In EEPROM Mode
	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0			
h'09	0	0	0	0	1	0	0	1	R / W	Software Reset	-
h'0A	0	0	0	0	1	0	1	0	R / W	General Settings	○
h'0B	0	0	0	0	1	0	1	1	R / W	Local Frequency Settings 1	○
h'0C	0	0	0	0	1	1	0	0	R / W	Local Frequency Settings 2	○
h'0D	0	0	0	0	1	1	0	1	R / W	Delay & Drive Settings	○
h'0E	0	0	0	0	1	1	1	0	R / W	LNA, IF Filter, BR F Settings	○
h'0F	0	0	0	0	1	1	1	1	R / W	RX Function Settings 1	○
h'10	0	0	0	1	0	0	0	0	R / W	RX Function Settings 2	○
h'11	0	0	0	1	0	0	0	1	R / W	Charge2 Threshold Setting	○
h'12	0	0	0	1	0	0	1	0	R / W	TX Deviation Setting	○
h'13	0	0	0	1	0	0	1	1	R / W	TX PA Settings	○
h'14	0	0	0	1	0	1	0	0	R / W	Monitor Settings1	○
h'15	0	0	0	1	0	1	0	1	R / W	Monitor Settings2	○
h'16	0	0	0	1	0	1	1	0	R / W	RSSI Threshold Setting	○
h'17	0	0	0	1	0	1	1	1	R / W	Preamble Detector Setting 1	○
h'18	0	0	0	1	1	0	0	0	R / W	Preamble Detector Settings 2	○
h'19	0	0	0	1	1	0	0	1	R / W	Noise Detector Threshold Setting	○
h'1A	0	0	0	1	1	0	1	0	R / W	Signal Detector Settings	○
h'1B	0	0	0	1	1	0	1	1	R / W	Comparator Settings	○
h'1C	0	0	0	1	1	1	0	0	R / W	Peak Hold Settings	○
h'1D	0	0	0	1	1	1	0	1	R / W	AutoOff Type B Setting	-
h'1E	0	0	0	1	1	1	1	0	R	Signal Detect and Lock Detect Monitors	-
h'1F	0	0	0	1	1	1	1	1	R	Peak Hold Level Monitor	-
h'20	0	0	1	0	0	0	0	0	R	Data Comparator Monitor 1	-
h'21	0	0	1	0	0	0	0	1	R	Data Comparator Monitor 2	-
h'22	0	0	1	0	0	0	1	0	R	RSSI Level Monitor	-
h'23	0	0	1	0	0	0	1	1	R	Noise Signal Level Monitor	-

注意:

- “○”:在 EEPROM 模式下可用的寄存器地址
- R / W:读取和写入寄存器
- R:只读寄存器

表 6-53 寄存器设置查看（复位和状态控制）

Register Settings			Address
Software Reset			h'09[D7:D0]
Reset	-		-
Reset is Released	Output Current Drive Setting		h'0D[D3:D1]
	Status Control 1		h'0A[D7]
	Buttery Saving	-	-
	Run / Standby	Status Control 2	h'0A[D6]
		Standby	-
Run		→ See next table	

注意:

- “h'09”表明寄存器的字节按照十六进制为“09”，[D7:D0] 表明位号从第 7 位到第 0 位。



表 6-54 寄存器设置查看（在运行状态下）

Register Settings		Address		
Antenna Switch Control		h'0A[D3:D2]		
Monitors		h'14[D6:D4], h'14[D2:D0]		
Except DET_out Signal	-	-		
DET_out Signal	DET_out Signal Output Control	h'10[D2]		
User Test		h'10[D3]		
Normal	-	-		
User Test	Monitor Signal Output	h'15[D6:D4], h'15[D2:D0]		
Delay Setting Enable / Disable		h'0D[D7]		
Disable	-	-		
Enable	Delay Time	h'0D[D6:D4]		
RF FrequencyBand		h'0A[D1:D0]		
Local Frequency		h'0B[D7:D0], h'0C[D7:D0]		
RX & TX		h'0A[D5]		
RX	LNA Gain		h'0E[D7:D6]	
	IF Filter Bandwidth		h'0E[D5]	
	Demodulation		→ See next table	
	Bit Rate Filter Cutoff Frequency		h'0E[D4:D1]	
	Data Comparator Reference Voltage Charge Coefficient		h'1B[D5:D3]	
	Data Comparator Quick Charge 1 Enable / Disable		h'10[D7]	
	Data Comparator Quick Charge 2 Enable / Disable		h'10[D6]	
	Disable	-	-	
	Enable	Quick Charge Coefficient		h'1B[D7:D6]
		Quick Charge 2 Threshold Level		h'11[D7:D0]
	DATA_IO Control		h'0F[D3]	
	AutoOff Type A Enable / Disable		h'10[D5]	
	AutoOff Type B Enable / Disable		h'10[D4]	
	Disable	-	-	
Enable	Duration	h'1D[D7:D0]		
TX	PA Control		h'13[D1]	
	Disable	-	-	
	Enable	Modulation		h'0A[D4]
		FSK	Deviation	h'12[D7:D2]
		ASK	-	-
		Output Level (Coarse)		h'13[D3:D2]
Output Level (Fine)		h'13[D7:D4]		

表 6-55 寄存器设置查看（总体检测）

Register Settings			Address	
Demodulation(FSK / ASK)			h'0A[D4]	
FSK	NIR (Near Interference Rejection) Filter Enable / Disable		h'10[D1]	
	Disable	-	-	
	Enable	NIR Filter Frequency Control	h'1B[D2:D1]	
		Threshold Level of Detection	h'0D[D0], h'0F[D0], h'12[D1:D0], h'13[D0], h'1A[D0], h'1B[D0], h'1C[D2:D0]	
	IF Detection		h'10[D0]	
	Delay Detection	High Frequency Detector Enable / Disable		h'0F[D4]
		Disable	-	-
		Enable	High Frequency Detector AutoOff	h'1A[D1]
	Pulse Count Detection		-	
	Noise Detection Enable / Disable		h'0F[D5]	
	Disable	Noise Addition by High Frequency Detector	h'19[D0]	
	Enable	Threshold Level of Detection	h'19[D7:D2]	
		Detection Interval	h'1A[D7:D6]	
		Noise Addition by High Frequency Detector	h'19[D0]	
	RSSI Detection Enable / Disable		h'0F[D7]	
	Disable	-	-	
	Enable	Threshold Level of Detection	h'16[D7:D0]	
		Detection Interval	h'1A[D7:D6]	
	Preamble Detection Enable / Disable		h'0F[D6]	
	Disable	-	-	
Enable	Preamble Signal Cycle	h'17[D7:D0], h'18[D7]		
	Error Margin	h'18[D6:D0]		
	Number of Times for Judgment	h'1A[D4:D3]		
	Detection Trigger	h'1A[D2]		
ASK	Data Comparator Quick Charge 2 Enable / Disable		h'10[D6]	
	Disable	-	-	
	Enable	Limiter (Peak Hold Voltage Discharge Coefficient)	h'1C[D7:D5]	
		Limiter (Peak Hold Voltage Charge Coefficient)	h'1C[D4:D3]	
	RSSI Detection Enable / Disable		h'0F[D7]	
	Disable	-	-	
	Enable	Threshold Level of Detection	h'16[D7:D0]	
		Detection Interval	h'1A[D7:D6]	
	Preamble Detection Enable / Disable		h'0F[D6]	
	Disable	-	-	
	Enable	Threshold Level of Detection	h'17[D7:D0], h'18[D7]	
		Number of Times for Judgment	h'18[D6:D0]	
		Detection Interval	h'1A[D4:D3]	
		Detection Trigger	h'1A[D2]	

6.10.1h'09 软件复位

表 6-56 寄存器 (h'09)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	RESET7	RESET6	RESET5	RESET4	RESET3	RESET2	RESET1	RESET0
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

-设置寄存器: [D7:D0]=b'01010101:初始化寄存器  
-其他: 不初始化

在进入寄存器: [D0]的数据后, TC32306FTG 进入复位状态, 然后会在下一个 SPI-时钟信号的上升沿或下一个 SPI-CS 信号的上升沿 (以较早者为准) 解除复位。如果将此 IC 设为 SPI 读取, 此 IC 将输出寄存器的数据“b'00000000”。如果将此 IC 设为 SPI 确认写入, 此 IC 将输出上一次写入的寄存器数据。

6.10.2h'0A 一般设置

表 6-57 寄存器 (h'0A)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	ENB	ACT	RX_TX	FSK_ASK	TX_SW	RX_SW	BAND1	BAND0
Initial	0	1	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]ENB[状态控制 1]

此寄存器和寄存器:[D6]结合后的结果如右表。

在 SPI 模式下, ENB 引脚="H" 将导致这些设置生效, 而 ENB 引脚="L" 将导致 TC32306FTG 进入省电状态。

[D7]ENB	[D6]ACT	Status
0	X	Battery Saving
1	0	Standby
1	1	Run

X:Don't care

[D6]ACT[状态控制 2]

此寄存器和寄存器:[D6]结合后的结果如右表。

在 SPI 模式下, ENB 引脚="H" 将导致这些设置生效, 而 ENB 引脚="L" 将导致 TC32306FTG 进入省电状态。

[D5]RX\_TX[RX / TX]

0:Receiving/ 1:发射

[D4]FSK\_ASK[调制和解调]

0:FSK / 1:ASK

[D3]TX\_SW[天线开关控制 (TX)]

0:TX\_SWpin="L"/1:TX\_SWpin="H"

此 SPI 模式下, 此寄存器的结果如右表。

在 EEPROM 模式下, 这些设置无效。

[D3]TX_SW [D2]RX_SW	Status	TX_SW Pin RX_SW Pin
X	Except Run / Standby	L
0	Run / Standby	L
1	Run / Standby	H

X:Don't care

L:下拉

[D2]RX\_SW[天线开关控制 (RX)]

0:RX\_SWpin="L"/ 1:RX\_SWpin="H"

此 SPI 模式下, 此寄存器的结果如右表。

在 EEPROM 模式下, 这些设置无效。

[D1:D0]BAND1..0[频段]

[D1:D0]= b'00:315MHz

[D1:D0]= b'01:434MHz

[D1:D0]= b'10:868/ 915 MHz

[D1:D0]= b'11:868/ 915 MHz

## 6.10.3h'0BVCO 频率设置 1

表 6-58 寄存器(h'0B)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	NC3	NC2	NC1	NC0	FC11	FC10	FC9	FC8
Initial	1	0	0	1	0	0	1	1
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D4]NC3..0[本地频率:整数计数器]

$$NC=2^3 \times NC3 + 2^2 \times NC2 + 2^1 \times NC1 + 2^0 \times NC0$$

初始值: NC=9

h'0C [D7:D0]FC7..0 和 h'0B [D3:D0]FC11..8 [本地频率:分数计数器]

$$FC=-2^{11} \times FC11 + 2^{10} \times FC10 + 2^9 \times FC9 + 2^8 \times FC8 + 2^7 \times FC7 + 2^6 \times FC6 + 2^5 \times FC5 + 2^4 \times FC4 + 2^3 \times FC3 + 2^2 \times FC2 + 2^1 \times FC1 + 2^0 \times FC0$$

初始值: FC=1016(二进制补码格式)

必须将 FC 值设置为-1516 至+1515

例 1)

VCO 频率“fvco”的设置如下。

$$fvco=(NC+53) \times fosc + FC \times fstep$$

fvco:VCO 频率:

fosc:参考时钟频率: (30.32 MHz)

fstep:频率步长 (=fosc /3032)

<设置 fvco=1890MHz 的情况>

$$fvco=1890\text{MHz} / fosc=30.32\text{MHz} / fstep=10\text{kHz} (= 3032 / 30.32\text{MHz})$$

$$NC=fvco / fosc - 53=1890\text{MHz} / 30.32\text{MHz} - 53=9.335 \rightarrow NC=9 \quad (\text{此数值已四舍五入为整数。})$$

$$FC=(fvco / fosc - (NC+53)) \times fosc / fstep=(1890\text{MHz} / 30.32\text{MHz} - (9+53)) \times 30.32\text{MHz} / 10\text{kHz}=1016$$

NC=9→NC="b'1001"(二进制)

FC=1016→FC="b'00111111000"(二进制补码格式)

例 2)

RX 频率“frx”和 TX 频率“ftx”的设置如下。

$$frx = (fvco / nd) - f\_if = [(NC+53) \times fosc + FC \times fstep] / nd - f\_if$$

$$ftx = fvco / nd = [(NC+53) \times fosc + FC \times fstep] / nd$$

frx:RX 频率

ftx:TX 频率

f\_if:IF 频率(230 或 280kHz)

nd:分割比 (315MHz 频段的 nd=6, 434MHz 频段的 nd=4, 868/915 MHz 频段的 nd=2)

<设置 frx = 314.94MHz 的情况>

$$frx = 314.94\text{MHz} / fosc = 30.32\text{MHz} / fstep = 10\text{kHz} (= 3032 / 30.32\text{MHz}) / f\_if = 280\text{kHz}$$

在此情况下, nd=6, 因为频段为 315MHz。

在实际计算 frx 时, 首先要在 frx 基础上计算 fvco, 然后确定 NC 和 FC 的数值。

$$fvco = (frx - f\_if) \times nd = (314.94\text{MHz} - 0.28\text{MHz}) \times 6 = 1887.96\text{MHz}$$

$$NC = fvco / fosc - 53 = 1887.96\text{MHz} / 30.32\text{MHz} - 53 = 9.268 \rightarrow NC=9 \quad (\text{此数值已四舍五入为整数。})$$

$$FC = (fvco / fosc - (NC+53)) \times fosc / fstep = (1887.96\text{MHz} / 30.32\text{MHz} - (9+53)) \times 30.32\text{MHz} / 10\text{kHz} = 812$$

NC = 9 → NC = "b'1001"(二进制)

FC = 812 → FC = "b'00110010110"(二进制补码格式)

通过使用这些 NC 和 FC, 可以再次计算 fvco 和 frx。

$$fvco = (NC+53) \times fosc + FC \times fstep = (9+53) \times 30.32\text{MHz} + 812 \times 10\text{kHz} = 1887.96\text{MHz}$$

$$frx = (fvco / nd) + f\_if = (1887.96\text{MHz} / 6) + 280\text{kHz} = 314.94\text{MHz}$$

<设置  $f_{tx} = 433.92\text{MHz}$  的情况>

$$f_{tx} = 433.92\text{MHz} / f_{osc} = 30.32\text{MHz} / f_{step} = 10\text{kHz} (= 3032 / 30.32\text{MHz})$$

在此情况下,  $nd=4$ , 因为频段为  $433\text{MHz}$ , 且结果的计算不受  $f_{if}$  的影响。

和  $frx$  的情况类似, 首先要在  $frx$  基础上计算  $fvco$ , 然后确定  $NC$  和  $FC$  的数值。

$$fvco = f_{tx} \times nd = 433.92\text{MHz} \times 6 = 1732.68\text{MHz}$$

$$NC = fvco / f_{osc} - 53 = 1735.68\text{MHz} / 30.32\text{MHz} - 53 = 4.245 \rightarrow NC=4 \quad (\text{此数值已四舍五入为整数。})$$

$$FC = (fvco / f_{osc} - (NC+53)) \times f_{osc} / f_{step} = (1735.68\text{MHz} / 30.32\text{MHz} - (4 + 53)) \times 30.32\text{MHz} / 10\text{kHz} = 744$$

$$NC = 4 \rightarrow NC = \text{"b'0100"} (\text{二进制})$$

$$FC = 744 \rightarrow FC = \text{"b'00101110100"} (\text{二进制补码格式})$$

通过使用这些  $NC$  和  $FC$ , 可以再次计算  $fvco$  和  $f_{tx}$ 。

$$fvco = (NC+53) \times f_{osc} + FC \times f_{step} = (4 + 53) \times 30.32\text{MHz} + 744 \times 10\text{kHz} = 1735.68\text{MHz}$$

$$f_{tx} = fvco / nd = 1735.68\text{MHz} / 4 = 433.92\text{MHz}$$

注意: 在  $NC$  和  $FC$  相同的情况下, “ $f_{osc}$ ”改变会导致“ $fvco$ ”改变。

### 6.10.4h'0C VCO 频率设置 2

表 6-59 寄存器 (h'0C)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	FC7	FC6	FC5	FC4	FC3	FC2	FC1	FC0
Initial	1	1	1	1	1	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0]FC7..0 [本地频率:分数计数器]

见寄存器 h'0B 的章节。

## 6.10.5h'0D 延迟和驱动功能

表 6-60 寄存器 (h'0D)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Delay_en	Delay2	Delay1	Delay0	DATA_IO_D	MISO_D	TMONI_D	NIR_H2
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]Delay\_en[延迟设置]

0:禁用 固定为 105.5μs

1:通过 [D6:D4]Delay\_2..0 启用设置

[D6:D4]delay\_2..0[延迟时间]

TC32306FTG 的状态从省电/待机转换为运行，在寄存器：[D7]Delay\_en 的值为“1”的情况下，此 IC 开始按照此延迟时间运行。

[D6:D4]= b'000:延迟时间=105.5μs

[D6:D4]= b'001:延迟时间=211.1μs

[D6:D4]= b'010:延迟时间=316.5μs

[D6:D4]= b'011:延迟时间=527.5μs

[D6:D4]= b'100:延迟时间=949.5μs

其他：延迟时间=105.5μs

注意：

若要以此延迟时间启动 TC32306FTG，自设置此寄存器后，将其状态从省电/待机转换为运行。如果此寄存器在运行期间设置，此寄存器的设置在下次从省电/待机转换为运行之前一直有效。

[D3]DATA\_IO\_D[DATA\_IO 的输入驱动设置]

0:低 / 1:高

[D2]MISO\_D[MISO 输出驱动设置]

0:低 / 1:高

[D1]TMONI\_D[DET\_TMONI1 / DET\_TMONI2 输出驱动设置]

0:低 / 1:高

[D0]NIR\_H2

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")，将此寄存器设为“0”。

## 6.10.6h'0E LNA、IF 滤波器和 BRF 设置

表 6-61 寄存器 (h'0E)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Lna_gain1	Lna_gain0	IFBW	BRF_Bit3	BRF_Bit2	BRF_Bit1	BRF_Bit0	-
Initial	0	0	0	1	0	0	1	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D6]Lna\_gain1..0[LNA 增益]

LNA 增益取决于频段。

[D7:D6]=b'00:LNA 增益=最小设置

[D7:D6]=b'11:LNA 增益=最大设置

[D5]IFBW[IF 滤波器带宽]

[D5]IFBW	IF Filter Bandwidth	IF Frequency
0	320kHz	230kHz
1	270kHz	280kHz

改变 IF 频率取决于 IF 滤波器的带宽。

[D4:D1]BRF\_Bit3..0[比特率滤波器的截止频率]

详情参见表 6-25。

[D0]

当然要设为“0”。

### 6.10.7h'0F RX 功能设置 1

表 6-62 寄存器 (h'0F)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Drssi_en	Preamble_en	Ndet_en	Hdet_en	Dataout_cnt_en	Digital_en	Det_reset_n	NIR_L2
Initial	0	0	0	0	0	1	1	1
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]Drssi\_en[RSSI 检测]

0:禁用 / 1:启用

[D6]Preamble\_en[前导码检测]

0:禁用 / 1:启用

[D5]Ndet\_en[噪声检测]

0:禁用 / 1:启用

[D4]Hdet\_en[高频检测器]

在延迟检测 (h'10[D0]Sel\_Det="0") 情况下, 此寄存器的设置生效。

0:禁用 / 1:启用

[D3]Dataout\_cnt\_en[DATA\_IO 控制]

0:禁用 / 1:启用

[D2]Digital\_en[数字模块控制]

数字模块 (检测器, LPF(ASK), LPF(FSK), BRF, Data COMP) 控制

0:禁用 / 1:启用

[D1]Det\_reset\_n[检测复位(RSSI 检测/ 噪声检测 / 前导码检测)]

0:检测复位 (自动恢复)

1:复位解除

注意:

这些检测是在将此地址写入所有寄存器后复位。

此功能在设置此寄存器后, 在 CS 信号的上升沿恢复。

TC32306FTG 始终会输出以前输入寄存器中的值, 无论是否自动恢复

(如果此寄存器内写入了“0”, 则寄存器在自动恢复后会输出“0”)。

## [D0]NIR\_L2

如果要使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和延迟检测 (h'10[D0]Sel\_Det = "0"), 将此寄存器设为“1”。

如果要使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和脉冲计数检测 (h'10[D0]Sel\_Det = "1"), 将此寄存器设为“0”。

## 6.10.8h'10 RX 功能设置 2

表 6-63 寄存器 (h'10)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Charge1_en	Charge2_en	AutoOffA_en	AutoOffB_en	USER_TEST	DET_out_cnt_en	NIR_Fil_en	Sel_Det
Initial	0	1	0	0	0	1	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

## [D7]Charge1\_en[数据比较器快速充电 1]

0:禁用 / 1:启用

## [D6]Charge2\_en[数据比较器快速充电 2]

0:禁用 / 1:启用

## [D5]AutoOffA\_en[A 型自动关闭]

0:禁用 / 1:启用

注意: 在通过使用前导码检测来使用 A 型自动关闭功能时, 把数据比较器快速充电 1 和 2 设为开启状态。

## [D4] AutoOffB\_en[B 型自动关闭]

0:禁用 / 1:启用

## [D3]USER\_TEST[用户测试]

0:禁用 / 1:Enable(从 DET\_TMONI3 / DET\_TMONI4 引脚输出内部监测信号。)

## [D2]Det\_out\_cnt\_en[DET\_out 信号输出控制]

0:禁用 / 1:启用

## [D1]NIR\_Fil\_en[NIR (附近干扰抑制)滤波器控制]

如果要使用 FSK 解调 (h'0A[D4]FSK\_ASK="0"), 此设置生效。

0:禁用 / 1:启用

## [D0] Sel\_Det[IF 检测选择]

如果要使用 FSK 解调 (h'0A[D4]FSK\_ASK="0"), 此设置生效。

0:延迟检测 / 1:脉冲计数检测



## 6.10.9h'11 充电 2-临界设置

表 6-64 寄存器 (h'11)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Charge2_Th7	Charge2_Th6	Charge2_Th5	Charge2_Th4	Charge2_Th3	Charge2_Th2	Charge2_Th1	Charge2_Th0
Initial	0	0	1	1	1	1	0	1
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0]Charge2\_Th7..0[快速充电 2 的临界电平]

如果要设置数据比较器快速充电 2 (h'10[D6]Charge2\_en="1") 和 FSK 解调 (h'0A[D4]FSK\_ASK="0"), 此设置生效。  
在 ASK 解调 (h'0A[D4]FSK\_ASK="1") 状态下, 在此寄存器中输入无效, 因为临界电平是自动设置的。

- 设置范围

[D7:D0]=0 - 255 (b'00000000 - b'11111111)

初始值: 61 (b'00111101)

详情参见第 6.5.9 节。

注意: 在 ASK 解调状态 (h'0A[D4]FSK\_ASK="1") 下, 用于自动设置的此临界电平无法读取。

## 6.10.10h'12 TX 偏差设置

表 6-65 寄存器 (h'12)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Dev5	Dev4	Dev3	Dev2	Dev1	Dev0	NIR_2H1	NIR_2H0
Initial	0	0	1	1	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D2]Dev5..0 [偏差]

此偏差取决于频段的设置

- 设置范围

[D7:D2]=0 - 63 (b'000000 - 111111)

初始值: 12 (b'001100)

- 在 30.32MHz 参考时钟频率下的偏差设置范围。

315 MHz: 非调制, 从 +/-1.67kHz 到 +/-105kHz

434 MHz: 非调制, 从 +/-2.5kHz 到 +/-157.5kHz

868/915 MHz: 非调制, 从 +/-5kHz 到 +/-315kHz

注意: 在将此寄存器的值设为“0”时, 射频输出信号是非调制的。

示例:

偏差: +/-dev=fd × n / nd

fd: 10kHz 的 VCO 频率分辨率 (=fosc/3032) \*fosc: 参考时钟频率: (30.32 MHz)

nd: 分割比 (在 315MHz 频段时 nd=6, 在 434MHz 频段时 nd=4, 在 868/915MHz 频段时 nd=2)

n: 寄存器: [D7:D2]Dev5..0 的值 (转化为小数)

注意:

在 ASK 接收/发射状态及 FSK 接收状态下, 寄存器 h'12[D7:D2]的设置无效。

“fosc”的改变导致偏差的改变。

[D1]NIR\_2H1

如果要使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1"), 将此寄存器设为“0”。

[D0]NIR\_2H0

如果要使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和延迟检测 (h'10[D0]Sel\_Det = "0"), 进行如下设置。

在交替 RX 下: 将此寄存器设为“1”。/在连续 RX 下, 将此寄存器设为“0”。

如果要使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和脉冲计数检测 (h'10[D0]Sel\_Det = "1"), 将此寄存器设为“0”。

6.10.11h'13 TX PA 设置

表 6-66 寄存器 (h'13)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	TX_subgain3	TX_subgain2	TX_subgain1	TX_subgain0	TX_gain1	TX_gain0	PA_en	NIR_H1
Initial	1	1	1	1	1	1	1	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D4]TX\_subgain3..0[输出电平 (细调)]

输出电平取决于频段。

[D7:D4]= b'0000:最小

[D7:D4]= b'1111:最大

[D3:D2]TX\_gain1..0[输出电平 (粗调)]

输出电平取决于频段。

[D3:D2]= b'00:最小

[D3:D2]= b'11:最大

注意:

ASK/FSK 接收状态下, 寄存器 h'13[D7:D2]的设置无效。

[D1]PA\_en[PA 启用/禁用]

在寄存器: h'0A[D5]RX\_TX 和内部 LD 信号 (PLL 锁定检测的结果: 见下文) 的共同作用下会造成 PA 的运行如下表所示。

h'0A[D5] RX_TX	[D1]PA_en	Internal LD Signal	PA Function
0	X	X	Disable
1	X	L	Disable
1	0	X	Disable
1	1	H	启用

X:Don't care

内部 LD 信号只用于 PA, 此信号在 PLL\_LD 信号的第一个上升沿后保持“H”。上述功能只在 TX 中提供, 而内部 LD 信号无法监测。如要解除信号保持状态, 进行下列之一的设置。

- 将 TC32306FTG 设为省电或待机状态。
- 从 TX 变为 RX。
- 改变 TX 的调制。(ASK ↔ FSK)
- 改变射频频率。(在寄存器“h'0B”和/或“h'0C”的值改变的过程中)
- 为 TX 偏差改变寄存器: h'12[D7:D2]的值。(只在 FSK 设置(h'0A[D4]FSK\_ASK = “0”)的情况下生效)

[D0]NIR\_H1

如果要使用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1"), 将此寄存器设为“0”。

## 6.10.12h'14 检测设置 1

表 6-67 寄存器 (h'14)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	-	MONI1_SEL2	MONI1_SEL1	MONI1_SEL0	-	MONI2_SEL2	MONI2_SEL1	MONI2_SEL0
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]

当然要设为“0”。

[D6:D4] MONI1\_SEL2..0[DET\_TMONI1 引脚输出]

[D6] MONI1_SEL2	[D5] MONI1_SEL1	[D4] MONI1_SEL0	Signal Name	描述
0	0	0	-	低电平输出
0	0	1	DET_out	“信号检测”的结果
0	1	0	Preamble_DET_out	前导码检测的结果
0	1	1	RSSI_DET_out	RSSI 检测的结果
1	0	0	NDET_out	噪声检测的结果
1	0	1	Status_MONI	TC32306FTG 的状态（待机、运行）/省电
1	1	0	Un_DET_out	“无信号检测”的结果
1	1	1	PLL_LD	PLL 锁定检测的结果。

[D3]

当然要设为“0”。

[D2:D0]MONI2\_SEL2..0[DET\_TMONI2 引脚输出]

[D2] MONI2_SEL2	[D1] MONI2_SEL1	[D0] MONI2_SEL0	Signal Name	描述
0	0	0	-	低电平输出
0	0	1	DET_out	“信号检测”的结果
0	1	0	Preamble_DET_out	前导码检测的结果
0	1	1	RSSI_DET_out	RSSI 检测的结果
1	0	0	NDET_out	噪声检测的结果
1	0	1	Status_MONI	TC32306FTG 的状态（待机、运行）/省电
1	1	0	Un_DET_out	“无信号检测”的结果
1	1	1	PLL_LD	PLL 锁定检测的结果。

## 6.10.13h'15 检测设置 2

表 6-68 寄存器(h'15)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	-	MONI3_SEL2	MONI3_SEL1	MONI3_SEL0	-	MONI4_SEL2	MONI4_SEL1	MONI4_SEL0
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]

当然要设为“0”。

[D6:D4]MONI3\_SEL2..0[DET\_TMONI3 引脚输出]

如要选择用户测试(h'10[D3]USER\_TEST="1" 和/或 MODE1 引脚="H"), 这些设置生效。

[D6] MONI3_SEL2	[D5] MONI3_SEL1	[D4] MONI3_SEL0	Signal Name	描述
0	0	0	BRF_out	比特率滤波器输出信号
0	0	1	BRF_in	比特率滤波器输入信号
0	1	0	Data_compREF	数据比较器参考电压
0	1	1	DRSSI_out	RSSI 输出电压 (在数模转换后)
1	0	0	Noise_out	噪声检测输出电压
1	0	1	Peak_out	峰值保持电路的峰值保持电压
1	1	0	-	低电平输出
1	1	1	-	低电平输出

[D3]

当然要设为“0”。

[D2:D0]MONI4\_SEL2..0[DET\_TMONI4 引脚输出]

如要选择用户测试(h'10[D3]USER\_TEST="1" 和/或 MODE1 引脚="H"), 这些设置生效。

[D2] MONI4_SEL2	[D1] MONI4_SEL1	[D0] MONI4_SEL0	Signal Name	描述
0	0	0	Data_compREF	数据比较器参考电压
0	0	1	BRF_in	比特率滤波器输入信号
0	1	0	BRF_out	比特率滤波器输出信号
0	1	1	DRSSI_out	RSSI 输出电压 (在数模转换后)
1	0	0	Noise_out	噪声检测输出电压
1	0	1	Peak_out	峰值保持电路的峰值保持电压
1	1	0	-	低电平输出
1	1	1	-	低电平输出

## 6.10.14h'16 RSSI 临界设置

表 6-69 寄存器 (h'16)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	DRSSI_Th7	DRSSI_Th6	DRSSI_Th5	DRSSI_Th4	DRSSI_Th3	DRSSI_Th2	DRSSI_Th1	DRSSI_Th0
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0]DRSSI\_Th7..0 [RSSI 的临界检测电平]

- 设置范围

[D7:D0]=0 - 255 (b'00000000 - b'11111111)

初始值: 0

若要设置 RSSI 临界检测电平, 参见“h'22[D7:D0] RSSI 电平检测”的值。

## 6.10.15h'17 前导码检测器设置 1

表 6-70 寄存器(h'17)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Pre_Time7	Pre_Time6	Pre_Time5	Pre_Time4	Pre_Time3	Pre_Time2	Pre_Time1	Pre_Time0
Initial	1	0	0	1	1	1	1	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

h'18[D7]& h'17[D7:D0]Pre\_Time8..0[前导码信号周期]

如果要设置前导码检测 (h'0F[D6]Preamble\_en="1"), 此设置生效。

- 设置范围

h'18[D7]& h'17[D7:D0]=0 - 511 (b'000000000 - b'111111111)

初始值: 158(b'010011110)

关于前导码检测的功能, 见第 6.5.6 节。

注意: 比特率滤波器的截止频率由 30.32MHz 的参考时钟频率导出。

## 6.10.16h'18 前导码检测器设置 2

表 6-71 寄存器 (h'18)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Pre_Time8	Err_Margin6	Err_Margin5	Err_Margin4	Err_Margin3	Err_Margin2	Err_Margin1	Err_Margin0
Initial	0	0	0	0	0	1	0	1
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7]Pre\_Time8 [前导码信号周期]

见寄存器 h'17。

[D6:D0]Err\_Margin6..0[误差范围]

如果要设置前导码检测 (h'0F[D6]Preamble\_en="1"), 此设置生效。

- 设置范围

[D6:D0]=0 - 127 (b'0000000 - b'1111111)

初始值: 5 (b'0000101)

关于前导码检测的功能, 见第 6.5.6 节。

注意: 比特率滤波器的截止频率由 30.32MHz 的参考时钟频率导出。

### 6.10.17h'19 噪声检测器的临界设置

表 6-72 寄存器 (h'19)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Ndet_Th5	Ndet_Th4	Ndet_Th3	Ndet_Th2	Ndet_Th1	Ndet_Th0	-	Add_Hdet_en
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D2]Ndet\_Th5..0 [噪声检测器临界检测电平]

如果要设置 FSK 解调 (h'0A[D4]FSK\_ASK="0") 和噪声检测(h'0F[D5] Ndet\_en="1"), 此设置生效。

- 设置范围

[D7:D2]=0 - 63 (b'000000 - b'111111)

初始值: 0

如要设置噪声检测临界电平, 参见“h'23[D7:D0] 噪声信号电平监测器”的值。

[D1]

必须设为“0”。

[D0]Add\_Hdet\_en[通过高频检测器增加噪声]

0:禁用 / 1:启用

## 6.10.18h'1A 信号检测器设置

表 6-73 寄存器 (h'1A)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Ntime1	Ntime0	-	Pre_DetCount1	Pre_DetCount0	Pre_DetTrig	Auto_Hdet_Off	NIR_H0
Initial	1	0	0	1	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D6]Ntime1..0 [检测间隔]

设置间隔噪声检测和 RSSI 检测。

[D7]Ntime1	[D6]Ntime0	n	判断间隔 (tdet)
0	0	1	0.338ms
0	1	2	0.675ms
1	0	4	1.35ms
1	1	8	2.70ms

tdet:检测间隔, fosc: 参考时钟频率: (30.32 MHz)

n: 系数取决于"[D7:D6]Ntime1..0"的设置

 $tdet = n \times 1 / ((fosc / 256) / 40)$  秒

注意:

上表中的此 tdet 值从 30.32MHz 的参考时钟频率中导出。

此寄存器的设置如要生效, 在间隔设置开始之前完成对此寄存器值的写入。如果间隔的设置已完成, 且 TC32306FTG 处于运行状态, 将此 IC 的状态转换到省电/待机模式并改变此寄存器的值。

[D5]

必须设为“0”。

[D4:D3]Pre\_DetCount1..0[用于判断的前导码检测次数]

- 因连续在误差范围内检测而判断“检出”。
- 因连续在误差范围外检测而判断“未检出”。

[D2]Pre\_DetTrig[前导码检测触发]

0:根据周期判断 (在信号的上升沿检查)

1:根据位判断 (在上升沿和下降沿都检查)

Judgment Criteria	[D4] Pre_DetCount1	[D3] Pre_DetCount0	[D2] Pre_DetTrig	Number of Times for Judgment / Detection Interval
Signal Detection	0	0	0	3 Period
	0	0	1	6 Bit
	0	1	0	4 Period
	0	1	1	8 Bit
	1	0	0	5 Period (Initial)
	1	0	1	10 Bit
	1	1	0	6 Period
	1	1	1	12bit
No Signal Detection	X	X	0	3 Period (Initial)
	X	X	1	4 bit

X:Don't care

[D1] Auto\_Hdet\_Off[高频检测器自动关闭]

如果要设置高频检测 (h'0F[D4] Hdet\_en="1"), 此设置生效。

0:禁用 / 1:启用

D0]NIR\_H0

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1"), 将此寄存器设为"0"。

### 6.10.19h'1B 数据比较器设置

表 6-74 寄存器 (h'1B)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Charge2_Ref1	Charge2_Ref0	Cmp_Ref2	Cmp_Ref1	Cmp_Ref0	NIR_Frqth1	NIR_Frqth0	NIR_2L1
Initial	0	1	1	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W



[D7:D6]Charge2\_Ref1..0 [数据比较器快速充电系数]

如果要设置数据比较器快速充电 2 (h'10[D6]Charge2\_en="1")，此设置生效。设置数据比较器参考电压 (vref) 的跟踪时间常数  $\tau$ 。这只有在 vref 和 vi (数据比较器输入电压) 之差的绝对值大于寄存器: h'11[D7:D0]Charge2\_Th7..0 设置的临界电平情况下才生效。

跟踪时间常数  $\tau$ :  $\tau = nc' / fbc$

nc':“(1/nr)+(1/nc)”的倒数

nc:设置此寄存器: Charge2\_Ref1..0 的值 (见下表)。

nr:设置此寄存器: [D5:D3]Cmp\_Ref2..0 的值。

fbc:内部时钟信号频率取决于比特率滤波器寄存器: h'0E [D4:D1]BRF\_Bit3..0

[D7]Charge2_Ref1	[D6]Charge2_Ref0	1/nc	nc
0	0	1/4	4
0	1	1/8	8
1	0	1/16	16
1	1	1/32	32

关于数据比较器快速充电 2，见 6.5.9 一节。

注意：比特率滤波器的截止频率由 30.32MHz 的参考时钟频率导出。

[D5:D3]Cmp\_Ref2..0[数据比较器参考电平]

按以下条件设置跟踪时间常数  $\tau$ 。

- 1.不使用数据比较器快速充电 1 和 2
- 2.在启动数据比较器快速充电 1 后过一段时间。
- 3.vref 和 vi (数据比较器输入电压) 之差的绝对值将小于寄存器: h'11[D7:D0]Charge2\_Th7..0 设置的临界电平。

跟踪时间常数  $\tau$ :  $\tau = nr / fbc$

nr:设置此寄存器: [D5:D3]Cmp\_Ref2..0 的值 (见下表)。

fbc:内部时钟信号频率取决于比特率滤波器寄存器: h'0E [D4:D1]BRF\_Bit3..0

[D5]Cmp_Ref2	[D4]Cmp_Ref1	[D3]Cmp_Ref0	1/nr	nr
0	0	0	1/128	128
0	0	1	1/256+1/512	170.7
0	1	0	1/256	256
0	1	1	1/512+1/1024	341.3
1	0	0	1/512	512
1	0	1	1/1024+1/2048	682.7
1	1	0	1/1024	1024
1	1	1	1/2048+1/4096	1365.3

关于数据比较器参考电压，见 6.5.9 一节。

注意：比特率滤波器的截止频率由 30.32MHz 的参考时钟频率导出。

[D2:D1]NIR\_Frqth1..0[NIR 滤波器频率控制]

[D1:D0]= b'00:631 kHz(初始值)

[D1:D0]= b'01:659 kHz

[D1:D0]= b'10:689 kHz

[D1:D0]= b'11:712 kHz

[D0]NIR\_2L1

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")，将此寄存器设为“1”。

## 6.10.20h'1C 峰值保持设定

表 6-75 寄存器(h'1C)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Peak_Ref2	Peak_Ref1	Peak_Ref0	Peak_Charge1	Peak_Charge0	NIR_2L0	NIR_L1	NIR_L0
Initial	1	0	0	0	1	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D5]Peak\_Ref2..0[限制器（峰值保持电压放电系数）]

如果要设置 ASK 解调 (h'0A[D4]FSK\_ASK="1") 和数据比较器快速充电 2 (h'10[D6]Charge2\_en="1")，此设置生效。设置峰值保持电路的放电时间常数。

跟踪时间常数  $\tau$ :  $\tau = \tau_r / fbc$

$\tau_r$ : 此寄存器: Peak\_Ref2..0 的设置值（见下表）。

fbc: 内部时钟信号频率取决于比特率滤波器寄存器: h'0E [D4:D1]BRF\_Bit3..0

[D7]Peak_Ref2	[D6]Peak_Ref1	[D5]Peak_Ref0	1/ $\tau_r$	$\tau_r$
0	0	0	1/64	64
0	0	1	1/128+1/256	85.3
0	1	0	1/128	128
0	1	1	1/256+1/512	170.7
1	0	0	1/256	256
1	0	1	1/512+1/1024	341.3
1	1	0	1/512	512
1	1	1	1/1024+1/2048	682.7

关于峰值保持电路，见 6.5.7 一节。

注意：比特率滤波器的截止频率由 30.32MHz 的参考时钟频率导出。

[D4:D3]Peak\_Charge1..0[限制器（峰值保持电压充电系数）]

如果要设置 ASK 解调 (h'0A[D4]FSK\_ASK="1") 和数据比较器快速充电 2 (h'10[D6]Charge2\_en="1")，此设置生效。设置峰值保持电路的充电时间常数峰值跟踪。

充电时间常数  $\tau$ :  $\tau = \tau_p' / fbc$

$\tau_p'$ :“(1/ $\tau_p$ )+(1/ $\tau_r$ )”的倒数

$\tau_p$ : 此寄存器: Peak\_Charge1..0 的设置值（见下表）。

$\tau_r$ : 此寄存器: Peak\_Ref2..0 的设置值

fbc: 内部时钟信号频率取决于比特率滤波器寄存器: h'0E [D4:D1]BRF\_Bit3..0

[D4]Peak_Charge1	[D3]Peak_Charge0	1/ $\tau_p$	$\tau_p$
0	0	1/8	8
0	1	1/16	16
1	0	1/32	32
1	1	1/64	64

关于峰值保持电路，见 6.5.7 一节。

注意：比特率滤波器的截止频率由 30.32MHz 的参考时钟频率导出。

[D2]NIR\_2L0

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和延迟检测 (h'10[D0]Sel\_Det = "0")，将此寄存器设为“0”。

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和脉冲计数检测 (h'10[D0]Sel\_Det = "1")，将此寄存器设为“1”。

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和延迟检测 (h'10[D0]Sel\_Det = "0"), 将此寄存器设为"1"。  
如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1")和脉冲计数检测 (h'10[D0]Sel\_Det = "1"), 将此寄存器设为"0"。

[D0]NIR\_L0

如果要用 NIR 滤波器(h'10[D1]NIR\_Fil\_en = "1"), 将此寄存器设为"0"。

### 6.10.21h'1D 自动关闭 B 型设置

表 6-76 寄存器 (h'1D)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Ontime7	Ontime6	Ontime5	Ontime4	Ontime3	Ontime2	Ontime1	Ontime0
Initial	0	0	0	0	0	0	0	0
Type	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

[D7:D0]Ontime7..0[持续时间]

如果要设置自动关闭 B 型 (h'10[D4]AutoOffB\_en="1"), 此设置生效。

设置计时器周期, 直至自动关闭 B 型设置功能开始运行为止。如果此 IC 在启动序列后没有发现“信号检出”, TC32306FTG 将在计时器的周期结束后转换到省电模式。

- 设置范围

[D7:D0]=0 - 255 (b'00000000 - b'11111111)

初始值: 0 (b'00000000)

最大: 275.6ms(b'00000000)

最小: 0ms(b'00000001)

\*计时器周期的最大和最小值取决于 30.32MHz 的参考时钟频率。

-设置方式

n: 寄存器: [D7:D0]Ontime7..0 的设置值

计时器周期的设置值:  $\text{toff} = 2^{15}/\text{fosc} \times (n-1)$  (n=0 除外)

计时器周期的设置值:  $\text{toff} = 2^{15}/\text{fosc} \times 255$  (n=0)

fosc: 参考时钟频率(30.32 MHz)

注意:

如要使计时器的周期设置生效, 在寄存器设置后, 将 TC32306FTG 的状态从省电/待机转换到运行。如果寄存器的设置将在转换到运行状态后加以描述, 则计时器的周期设置将在下一次从省电/待机状态转换到运行状态时生效。在 EEPROM 模式下, 此寄存器无法从初始状态改变。

### 6.10.22h'1E 信号检测和锁定检测监测

表 6-77 寄存器 (h'1E)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Lock_DET	DRSSI_DET	Noise_DET	Pre_DET	-	-	-	-
Type	R	R	R	R	R	R	R	R

[D7]Lock\_DET [锁定检测信号监测]

PLL 锁定状态。

0:未锁定

1:锁定

[D6]DRSSI\_DET [RSSI 检测]

0:在检测过程中 /禁用

1:检测到(RSSI\_DET\_out 信号="H")

[D5]Noise\_DET[噪声检测]  
0:在检测过程中 /禁用  
1:检测到 (NDET\_out 信号="H")

[D4]Pre\_DET[前导码检测]  
0:在检测过程中 /禁用  
1:检测到 (Preamble\_DET\_out 信号="H")

[D3:D0]  
此输出始终为“0”。

### 6.10.23h'1F 峰值保持电平监测

表 6-78 寄存器 (h'1F)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	PEAK7	PEAK6	PEAK5	PEAK4	PEAK3	PEAK2	PEAK1	PEAK0
Type	R	R	R	R	R	R	R	R

[D7:D0]PEAK7..0 [峰值保持电平监测]  
峰值保持电路的 8 位峰值保持值输出。在 FSK 状态下，此寄存器的输出值为“b'00000000”。

注意:

在 ASK 状态下，寄存器输出峰值保持电路的值，数据比较器快速充电 2 不起作用。

### 6.10.24h'20 数据比较器监测 1

表 6-79 寄存器 (h'20)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Ref_diff7	Ref_diff6	Ref_diff5	Ref_diff4	Ref_diff3	Ref_diff2	Ref_diff1	Ref_diff0
Type	R	R	R	R	R	R	R	R

[D7:D0]Ref\_diff7..0 [数据比较器参考电平漂移监测 1]

输出为数据比较器电路的 8 位参考电平漂移量。可为该电路的寄存器设置的调整而进行监测。1LSB 的输出相当于 (1/1.53) kHz 的漂移。如果漂移增加到超过 165.75kHz 时，此寄存器的输出值为“b'11111111”。如果数字模块电路被禁用，此寄存器的输出值为“b'00000000”。

### 6.10.25h'21 数据比较器监测 2

表 6-80 寄存器(h'21)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	Ref_bias7	Ref_bias6	Ref_bias5	Ref_bias4	Ref_bias3	Ref_bias2	Ref_bias1	Ref_bias0
Type	R	R	R	R	R	R	R	R

[D7:D0]Ref\_bias7..0 [数据比较器平均参考电位监测]

输出为数据比较器电路的 8 位平均参考值。在设置 FSK 时，1LSB 的输出相当于 (1/1.53) kHz×4 的漂移。如果数字模块电路被禁用，此寄存器的输出值为“b'00000000”。

## 6.10.26h'22 RSSI 电平监测

表 6-81 寄存器(h'22)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	DRSSI7	DRSSI6	DRSSI5	DRSSI4	DRSSI3	DRSSI2	DRSSI1	DRSSI0
Type	R	R	R	R	R	R	R	R

[D7:D0]DRSSI7..0 [数字 RSSI 电平监测]

输出为 8 位数字 RSSI 电平。如果数字 RSSI 电路被禁用，此寄存器的输出值为“b'00000000”。

## 6.10.27h'23 噪声信号电平监测

表 6-82 寄存器 (h'23)

	D7	D6	D5	D4	D3	D2	D1	D0
Name	DNDET7	DNDET6	DNDET5	DNDET4	DNDET3	DNDET2	DNDET1	DNDET0
Type	R	R	R	R	R	R	R	R

[D7:D0]DNDET7..0 [噪声检测电平监测]

输出为 8 位噪声检测电平。如果噪声检测电路被禁用，此寄存器的输出值为“b'00000000”。

## 7. 绝对最大额定值

表 7-1 绝对最大额定值

(在没有明确指定温度范围的情况下,  $T_a = 25^\circ\text{C}$ ; 电压为对地参考电压。)

Characteristics	Symbol / Pin Name	Rating	Unit
Power supply voltage 1	COM_VDD, A_VDD_5V	Min. -0.2 / Max. +6.0	V
Power supply voltage 2	A_VDD_3V	Min. -0.2 / Max. +3.6	V
Voltage difference between pins1	COM_VDD - A_VDD_3V	Min. -0.2 / Max. +6.0	V
Voltage difference between pins2	A_VDD_5V - A_VDD_3V	Min. -0.2 / Max. +6.0	V
Voltage difference between pins3	COM_VDD - A_VDD_5V	Min. -0.2 / Max. +0.2	V
Input voltage (I/O pin)	DATA_IO, CS, CLK, MOSI, MISO	Min. -0.2 / Max.COM_VDD+0.2 or 6.0 (Whichever is lower.)	V
Input pin voltage 1	ENB, 3V/5V	Min. -0.2 / Max.COM_VDD+0.2 or 6.0 (Whichever is lower.)	V
Input pin voltage 2	RESET, TEST, MODE1, MODE2	Min. -0.2 / Mx. +6.0	V
Input pin voltage 3	RX_SW, TX_SW	Min. -0.2 / Max.A_VDD_5V+0.2 or 6.0 (Whichever is lower.)	V
Signal pin voltage	RF_OUT, PA_OUT	Min. -0.2 / Max. +3.6	V
Maximum input power	RF_IN	Max.10	dBm
Power dissipation	PD	Max.1.0	W
Storage temperature range	Tstg	Min. -55 / Max. +125	$^\circ\text{C}$

半导体器件的绝对最大额定值是指在运行过程中, 即使瞬间也不能超过的一组规定的参数值。如果在运行过程中超过了这些额定值的任何一个, 器件的电气特性可能会出现不可修复的改变, 使器件的可靠性和寿命无法再得到保证。此外, 如果在超过额定值的情况下运行, 可能造成故障, 并导致其他设备损坏/或性能下降。在对使用该器件的应用设计中, 应确保不超过这些绝对最大额定值。在使用、创造和/或设计之前, 请参考并遵守本文所规定的预防措施和条件。

## 8. 工作范围

表 8-1 工作范围

(在没有明确指定温度范围的情况下,  $T_a = 25^\circ\text{C}$ ; 电压为对地参考电压。)

Characteristics	Symbol	Test Circuit	Test Condition	Min	Typ.	Max	Unit
Temperature range	$T_{opr}$	-	-	-40	25	110	$^\circ\text{C}$
Supply voltage range (For 5V Use, in SPI Mode)	$V_{DD(5V)}$	-	-	2.4	5.0	5.5	V
Supply voltage range (For 3V Use, in SPI Mode)	$V_{DD(3V)}$	-	-	2.0	3.0	3.3	V
Supply voltage range (For 5V Use, in EEPROM Mode)	$V_{DDE2P(5V)}$	-	-	2.5	5.0	5.5	V
Supply voltage range (For 3V Use, in EEPROM Mode)	$V_{DDE2P(3V)}$	-	-	2.5	3.0	3.3	V
RF frequency range at 315MHz	$f_{RF(315)}$	-	IF = 230kHz/ Wide band XOSC:30.32MHz	310	314.94	316	MHz
RF frequency range at 434MHz	$f_{RF(434)}$	-	IF = 230kHz/Wide band XOSC:30.32MHz	433	433.92	435	MHz
RF frequency range at 868MHz	$f_{RF(868)}$	-	IF = 230kHz/Wide band XOSC:30.32MHz	868	868	870	MHz
RF frequency range at 915MHz	$f_{RF(915)}$	-	IF = 230kHz/ Wide band XOSC:30.32MHz	902	915	928	MHz
X_IN Signal input level	$V_{X\_IN}$	-	Peak to peak value	0.5	-	1.5	V

工作范围表示以下条件: 即使在器件的电气特性出现波动的情况下, 仍能保持基本的功能运行。

## 9. 电路参数

(除非另有规定,  $T_a = 25^\circ\text{C}$ ,  $V_{DD} = 5.0\text{V}$  (5V 应用),  $f_{in}(\text{RF}) = 314.94\text{MHz}$ ,  $f_{in}(\text{X\_IN}) = 30.32\text{MHz}$ ,  $V_{in}(\text{X\_IN}) = 1.5\text{Vp-p}$ , 偏移 = +/-40kHz,  $f_{mod} = 600\text{Hz}$ , FSK 调制, ENB=高,  $f(\text{IF}) = 230\text{kHz}$  (宽频段), 设置寄存器: h'0A[D7] = "1", 其他寄存器设为初始值)

表 9-1 一般特性

Characteristics	Symbol	Test Circuit	Test Condition	Min	Typ.	Max	Unit
Current consumption, RF-receiving, no signal, FSK 1	$I_{DDfm(RX)1}$	11-2	314.94MHz	7.2	9.7	12.2	mA
Current consumption, RF-receiving, no signal, FSK 2	$I_{DDfm(RX)2}$	11-2	433.92MHz	6.9	9.2	11.5	mA
Current consumption, RF-receiving, no signal, FSK 3	$I_{DDfm(RX)3}$	11-2	868MHz, 915MHz	8.1	10.8	13.5	mA
Current consumption, RF-receiving, no signal, ASK 1	$I_{DDam(RX)1}$	11-2	314.94MHz	7.4	9.9	12.4	mA
Current consumption, RF-receiving, no signal, ASK 2	$I_{DDam(RX)2}$	11-2	433.92MHz	7.1	9.5	11.9	mA
Current consumption, RF-receiving, no signal, ASK 3	$I_{DDam(RX)3}$	11-2	868MHz, 915MHz	8.3	11.1	13.9	mA
Current consumption, RF-transmitting 1	$I_{DD(TX)1}$	11-2	314.94MHz, TX, Set maximum output, Unmodulated	9.0	12.0	15.0	mA
Current consumption, RF-transmitting, PA off	$I_{DD(TX)PAOFF}$	11-2	314.94MHz, TX, PA off, Unmodulated	3.6	4.8	6.0	mA
Current consumption, in Battery Saving	$I_{DD(BS)}$	11-2	-	-	0	5	$\mu\text{A}$

表 9-2 引脚特性

Characteristics	Symbol	Test Circuit	Test Condition	Min	Typ.	Max	Unit			
Input low voltage 1	V <sub>IL1</sub>	-	ENB, RESET, 3V/5V, MODE2, DATA_IO, MISO, MOSI, CLK, CS	-0.2	0	COM_VDD × 0.2	V			
Leakage current 1 (Low voltage input)	I <sub>IL1</sub>	-		-	-	5	μA			
Input high voltage 1	V <sub>IH1</sub>	-		COM_VDD × 0.8	COM_VDD	COM_VDD +0.2	V			
Leakage current 1 (High voltage input)	I <sub>IH1</sub>	-		-	-	5	μA			
Input low voltage 2	V <sub>IL2</sub>	-	RX_SW, TX_SW	-0.2	0	A_VDD_5V × 0.2	V			
Leakage current 2 (Low voltage input)	I <sub>IL2</sub>	-		-	-	5	μA			
Input high voltage 2	V <sub>IH2</sub>	-		A_VDD_5V × 0.8	A_VDD_5V	A_VDD_5V +0.2	V			
Leakage current 2 (High voltage input)	I <sub>IH2</sub>	-		-	-	5	μA			
Output resistance	R <sub>OH1</sub>	-	DATA_IO, DET_TMONI1, DET_TMONI2	Low Drive		7.5	10	12.5	kΩ	
Output low voltage 1	V <sub>OL1</sub>	-		High Drive	I <sub>OL</sub> = 0.5mA	-	-	0.4	V	
Output high voltage 1	V <sub>OH1</sub>	-	I <sub>OH</sub> = -0.5mA		4.6	-	-	V		
Output low voltage 2	V <sub>OL2</sub>	-	MISO	Low Drive		I <sub>OL</sub> = 0.5mA	-	-	0.4	V
Output high voltage 2	V <sub>OH2</sub>	-		I <sub>OH</sub> = -0.5mA	4.6	-	-	V		
Output low voltage 3	V <sub>OL3</sub>	-		High Drive		I <sub>OL</sub> = 1.0mA	-	-	0.4	V
Output high voltage 3	V <sub>OH3</sub>	-		I <sub>OH</sub> = -1.0mA	4.6	-	-	V		
Output low voltage 4	V <sub>OL4</sub>	-	CLK, CS, MOSI		I <sub>OL</sub> = 1.0mA	-	-	0.4	V	
Output high voltage 4	V <sub>OH4</sub>	-			I <sub>OH</sub> = -1.0mA	4.6	-	-	V	
Output high voltage 5	V <sub>OH5</sub>	-	RX_SW, TX_SW		I <sub>OH</sub> = -2.0mA	4.2	-	-	V	



表 9-3 射频接收特性

Characteristics	Symbol	Test Circuit	Test Condition	Min	Typ.	Max	Unit
LNA gain	$G_{V(LNA)}$	11-4	50 $\Omega$ termination	-11	-8	-5	dB
IF filter lower cutoff frequency 1	$IF_{L1}$	-	fo-3dB point IF = 230kHz/ Wide band	-	70	90	kHz
IF filter higher cutoff frequency 1	$IF_{H1}$	-	fo-3dB point IF = 230kHz/ Wide band	370	390	-	kHz
IF filter lower cutoff frequency 2	$IF_{L2}$	-	fo-3dB point IF = 280kHz/ Middle band	-	140	160	kHz
IF filter higher cutoff frequency 2	$IF_{H2}$	-	fo-3dB point IF = 280kHz/ Middle band	390	410	-	kHz
RSSI output voltage 1	$V_{RSSI1}$	11-5	$V_{IN(MIX)} = -80dBm$ , Unmodulated	0.30	0.55	0.80	V
RSSI output voltage 2	$V_{RSSI2}$	11-5	$V_{IN(MIX)} = -60dBm$ , Unmodulated	0.85	1.25	1.60	V
RSSI output voltage 3	$V_{RSSI3}$	11-5	$V_{IN(MIX)} = -30dBm$ , Unmodulated	1.85	2.35	2.80	V
RSSI output resistance	$R_{RSSI}$	11-3	-	37.5	50	62.5	k $\Omega$
Duty ratio	$DR_{fm}$	11-5	$V_{IN(MIX)} = -60dBm$ , DATA_IO pin output, Data pattern:010101...	45	50	55	%

(除非另有规定,  $T_a=25^\circ C$ ,  $V_{DD}=5.0V$  (5V 应用),  $f_{in}(RF)=314.94MHz$ ,  $f_{in}(X\_IN)=30.32MHz$ ,  $V_{in}(X\_IN)=1.5Vp-p$ , FSK 调制, ENB=高, 射频发射, 非调制, 设置寄存器:h'0A[D7]='1', 其他寄存器设为初始值)

表 9-4 射频发射特性

Characteristics	Symbol	Test Circuit	Test Condition	Min	Typ.	Max	Unit
Output level (315MHz)1	$P_{TX(315)}$	11-6	FSK, 314.94MHz, Unmodulated, Via a matching circuit, Set maximum output,	8	10	12	dBm
			ASK, 314.94MHz, Peak power, Via a matching circuit, Set maximum output,				

## 10. 参考特性数据

此项包含参考值，而不包含任何确认的值。

- （除非另有规定， $T_a=25^{\circ}\text{C}$ ， $V_{DD}=5.0\text{V}$ （5V 应用）， $f_{in}(\text{RF})=314.94\text{MHz}$ ， $f_{in}(\text{X\_IN})=30.32\text{MHz}$ ， $V_{in}(\text{X\_IN})=1.5\text{V}_{\text{p-p}}$ ，偏移 $\pm 40\text{kHz}$ ， $f_{\text{mod}}=600\text{Hz}$ ，FSK 调制，ENB=高， $f(\text{IF})=230\text{kHz}$ （宽频段），设置寄存器:h'0A[D7]="1"，其他寄存器设为初始值）

表 10-1 一般参考特性数据

Characteristics	Symbol	Test Circuit	Test Condition	Typ.	Unit
Regulator output voltage 1	A_REG30	-	For 5V use	3.0	V
Regulator output voltage 2	A_REG15	-	-	1.5	V
Regulator output voltage 3	D_REG	-	-	1.5	V
Regulator output voltage 4	PLL_REG	-	-	1.5	V

表 10-2 射频接收参考特性数据

Characteristics	Symbol	Test Circuit	Test Condition	Typ.	Unit
Receiver sensitivity 12dB SINAD1	12dB SINAD1	-	314.94/ 433.92MHz, IF=280kHz/ Middle band, FSK, Deviation= $\pm 40\text{kHz}$	-117	dBm
Receiver sensitivity 12dB SINAD2	12dB SINAD2	-	314.94/ 433.92MHz, IF=230kHz/ Wide band, FSK, Deviation= $\pm 40\text{kHz}$	-116	dBm
Receiver sensitivity 12dB SINAD3	12dB SINAD3	-	915MHz, IF=280kHz/ Middle band, FSK, Deviation= $\pm 40\text{kHz}$ , except for the harmonics of reference clock	-116	dBm
Receiver sensitivity 12dB SINAD4	12dB SINAD4	-	915MHz, IF=230kHz/ Wide band, FSK, Deviation= $\pm 40\text{kHz}$ , except for the harmonics of reference clock	-115	dBm
Receiver sensitivity 12dB SINAD5	12dB SINAD5	-	314.94 MHz, IF=230kHz/ Wide band, ASK, 90% depth, square wave input	-121	dBm
LNA voltage gain (315/434MHz)	$G_{v(LNA)H}$	-	314.94/ 433.92MHz, via a matching circuit	35	dB
LNA voltage gain (868/915MHz)	$G_{v(LNA)L}$	-	868/ 915MHz, via a matching network	26	dB
Mixer conversion gain 1	$G_{v(MIX)1}$	-	314.94/ 433.92MHz, 50 $\Omega$ termination	31	dB
Mixer conversion gain 2	$G_{v(MIX)2}$	-	868/ 915MHz, 50 $\Omega$ termination	35	dB
Mixer Intercept point (3rd order)	IIP3	-	Input referred value	-9	dBm
Mixer 1dB compression	IP1dB	-	Input referred value	-18	dBm
Image rejection ratio	IRR	-	-	35	dB
IF AMP gain	$G_{v(IF)}$	-	-	51	dB
IF filter attenuation	IFF <sub>ATT</sub>	-	300kHz offset IF=280kHz / Middle band	18.6	dB

(除非另有规定,  $T_a=25^{\circ}\text{C}$ ,  $V_{DD}=5.0\text{V}$  (5V 应用),  $f_{in}(\text{RF})=314.94\text{MHz}$ ,  $f_{in}(\text{X\_IN})=30.32\text{MHz}$ ,  $V_{in}(\text{X\_IN})=1.5\text{Vp-p}$ , FSK 调制, ENB=高, 射频发射, 非调制, 设置寄存器:h'0A[D7]="1", 其他寄存器设为初始值)

表 10-3 射频发射参考特性数据

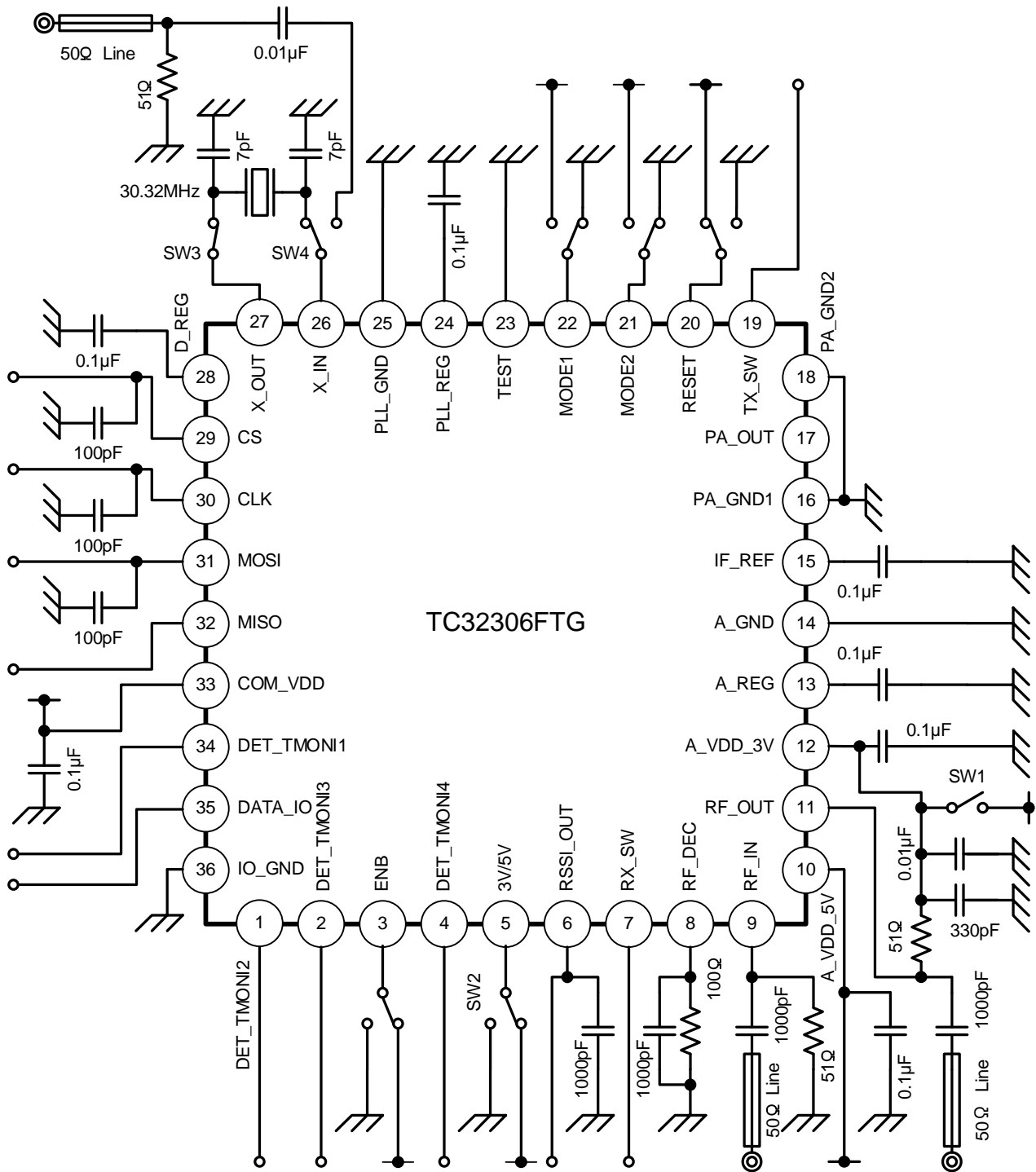
Characteristics	Symbol	Test Circuit	Test Condition	Typ.	Unit
Current consumption , RF-transmitting 2	$I_{DD(TX)2}$	-	Register:h'13 [D3:D2]="10"	10.4	mA
Current consumption , RF-transmitting 3	$I_{DD(TX)3}$	-	Register:h'13 [D3:D2]="01"	8.8	mA
Current consumption , RF-transmitting 4	$I_{DD(TX)4}$	-	Register:h'13 [D3:D2]="00"(Minimum level)	7.3	mA
RF-transmitting power level (315MHz) 2	$P_{TX(315)2}$	-	Register:h'13 [D3:D2]="10"	8	dBm
RF-transmitting power level (315MHz) 3	$P_{TX(315)3}$	-	Register:h'13 [D3:D2]="01"	4.7	dBm
RF-transmitting power level (315MHz) 4	$P_{TX(315)4}$	-	Register:h'13 [D3:D2]="00"(Minimum level)	0	dBm

表 10-4PLL 参考特性数据

Characteristics	Symbol	Test Circuit	Test Condition	Typ.	Unit
Lockup time	$T_{PLL}$	-	-	50	$\mu\text{s}$
450kHz offset C/N (RF-transmitting)	C/N1	-	315/ 434MHz, Unmodulated	70	dBc/ 100kHz
1MHz offset C/N (RF-transmitting)	C/N2	-	915MHz, Unmodulated	60	dBc/ 300kHz

11. 典型测试电路

以下测试电路示意图中所示的元件仅用于确定器件的特性。东芝公司并不保证这些元件在您特定的应用器件上不发生故障或失效。

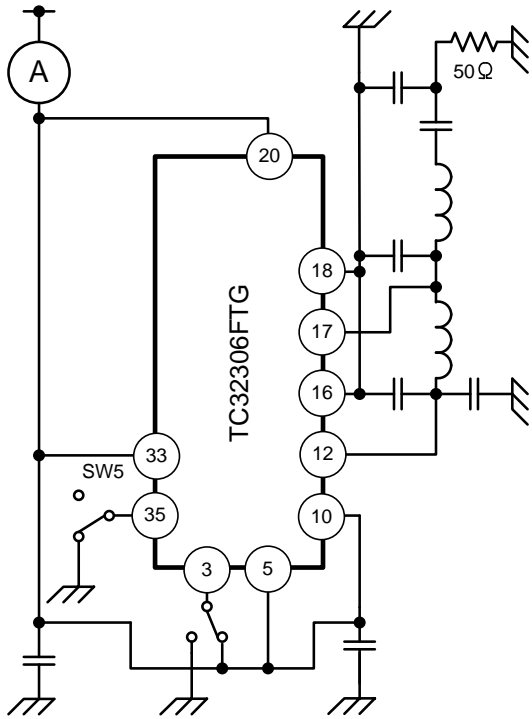


测试特性:  $V_{DD}(5V)$ ,  $V_{DD}(3V)$ ,  $f_{RF}(315)$ ,  $f_{RF}(434)$ ,  $f_{RF}(868)$ ,  $f_{RF}(915)$

注意:

在对显示零件号的零件进行调整后再测量。TC32306FTG 的电源电压通过 SW1 和 SW2 选择。SW3 和 SW4 可选择晶体振荡器和外部信号。

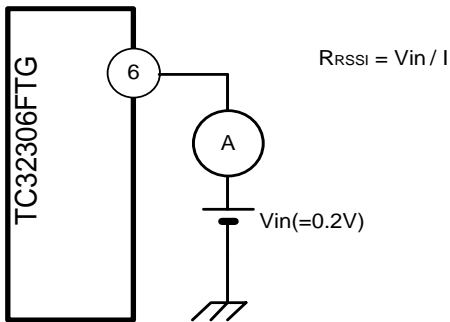
图 11-1 典型测试电路



测试特性:  $I_{DDfm} (RX)1, I_{DDfm} (RX)2, I_{DDfm} (RX)3, I_{DDam} (RX)1, I_{DDam} (RX)2, I_{DDam} (RX)3, I_{DD} (TX)1, I_{DD} (TX)PAOFF, I_{DD} (BS)$

\*对于 5V 模式, 将引脚 5 设为高电平。  
 在测量射频接收时, 通过操作 SW5 将引脚 35 设为开路。  
 在测量射频发射时, 通过寄存器设为低电平和非调制。在 PA 不运行的情况下测量射频发射时, 设置寄存器:  $h13[D1]PA\_en="0"$ 。  
 同时在测量射频发射时, 通过 50Ω 端来设置输出引脚, 如图所示。  
 在测量省电状态时, 将引脚 3 设为低电平。

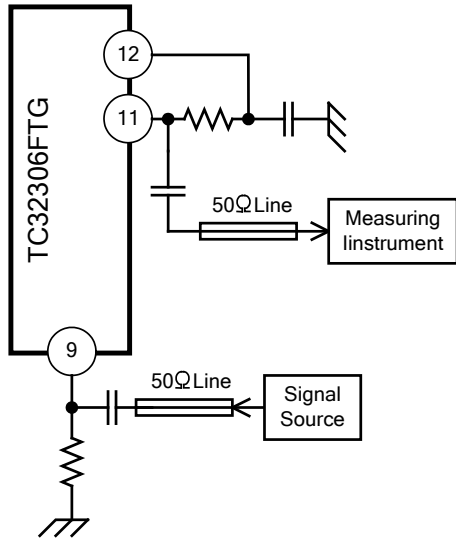
图 11-2 测试电路 (电流补偿)



测试特性:  $R_{RSSI}$

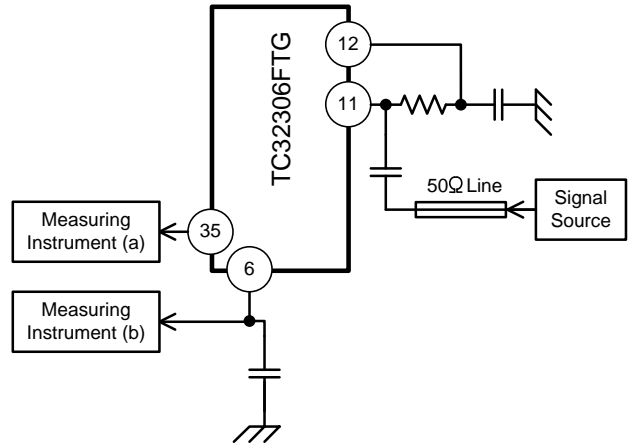
\*将在 TC32306FTG 无电源电压时测量, 并在工作内部保护二极管上施加低电压。

图 11-3 测试电路 (RSSI\_OUT 引脚输出电阻)



测试特性:  $G_v(LNA)$

图 11-4 测试电路 (LNA 增益)

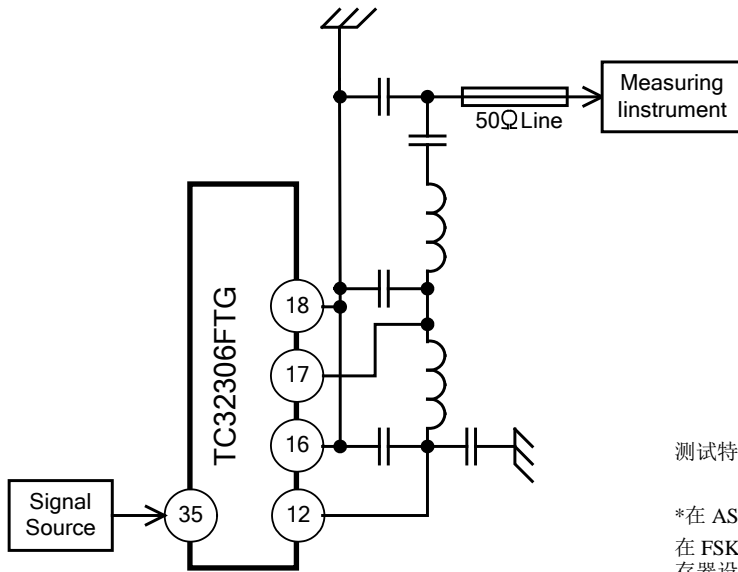


测试特性:  $DR_{fm}, V_{RSS1}, V_{RSS2}, V_{RSS3}$

\*通过连接 (a) 来测量  $DR_{fm}$ 。

通过连接 (b) 测量  $V_{RSS1}/V_{RSS2}/V_{RSS3}$ 。

图 11-5 测试电路 (射频接收)



测试特性:  $P_{TX(315)}$

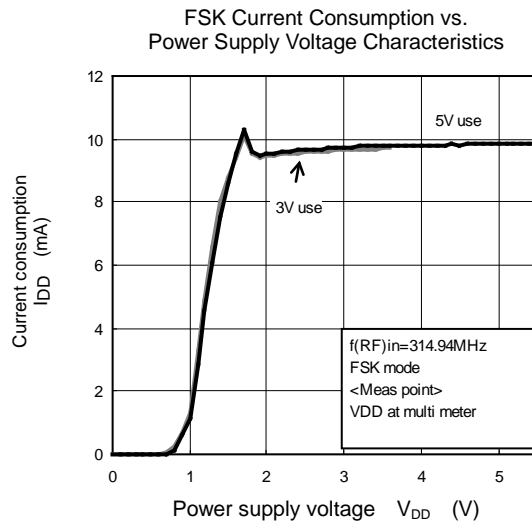
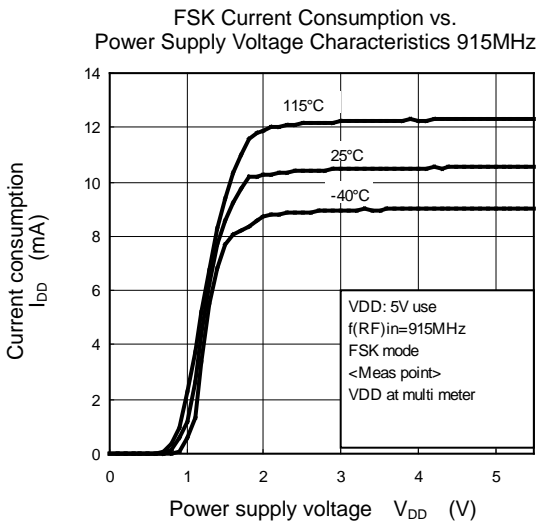
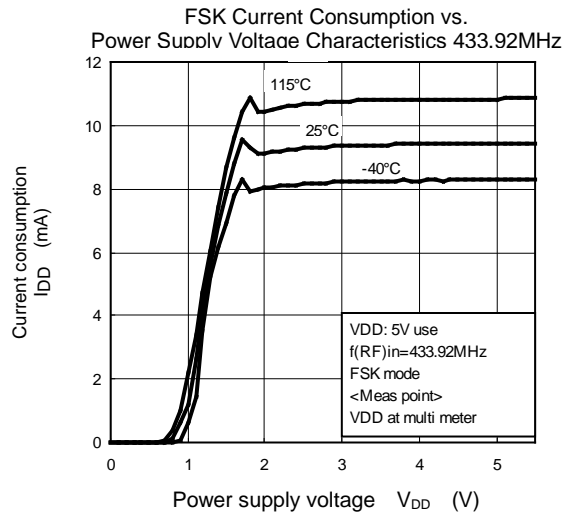
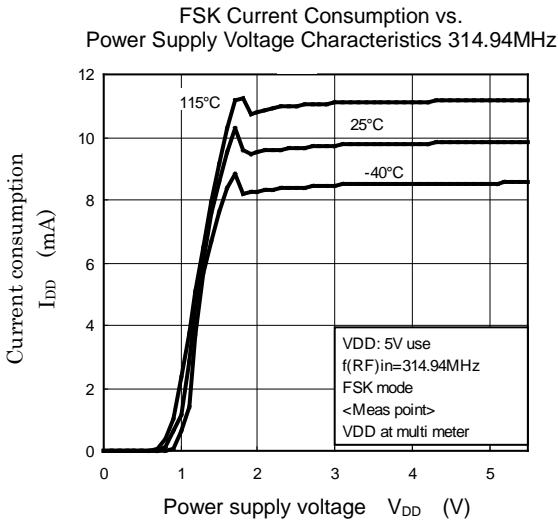
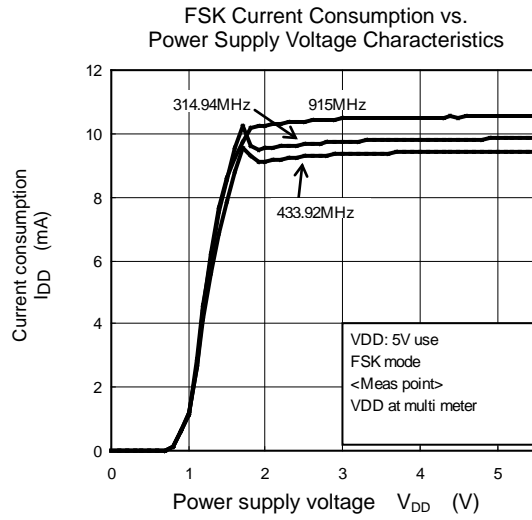
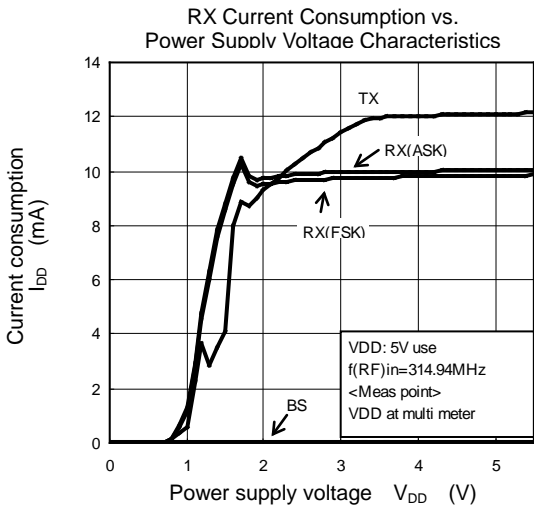
\*在 ASK 状态下, 通过将信号源接通引脚 35 来测量。

在 FSK 状态下, 通过将引脚 35 设为低电平来测量。(通过寄存器设为非调制)

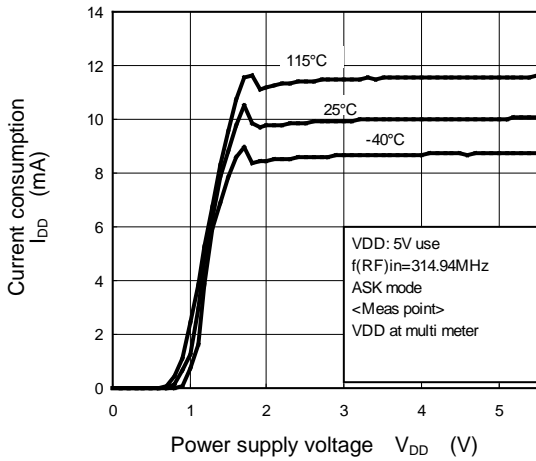
图 11-6 测试电路 (射频发射)

12. 参考数据

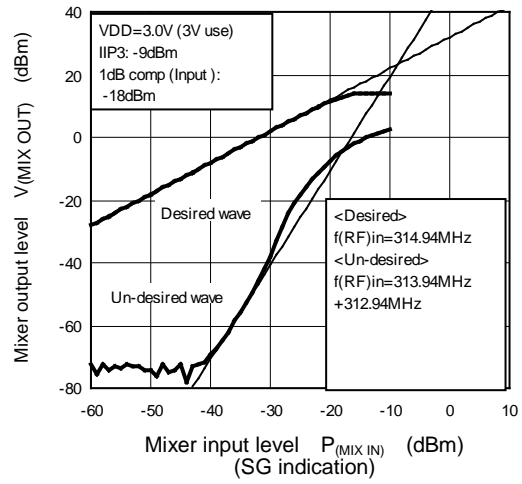
(采用测试电路板时, 此为温度特性数据。除了电气特性之外, 这并不视为对所述条件的保证。)



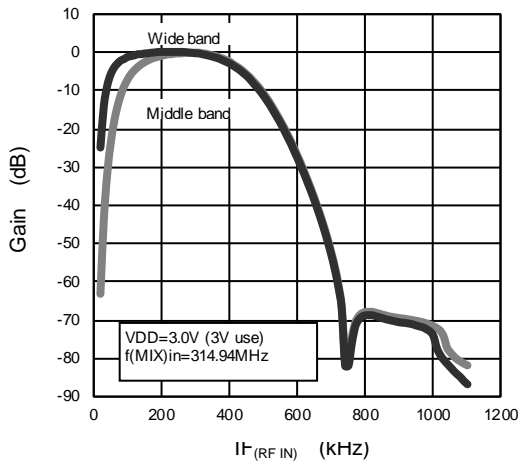
ASK Current Consumption vs. Power Supply Voltage Characteristics 314.94MHz



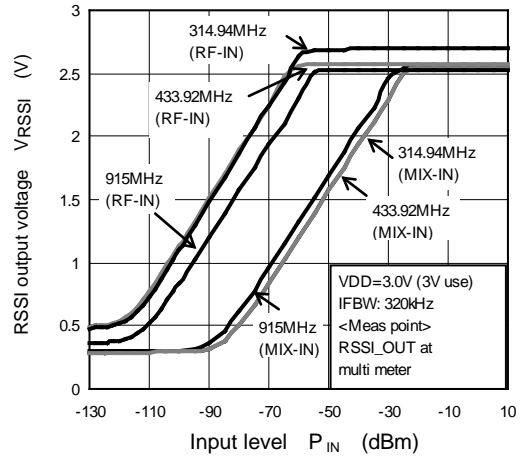
MIX Intercept Point



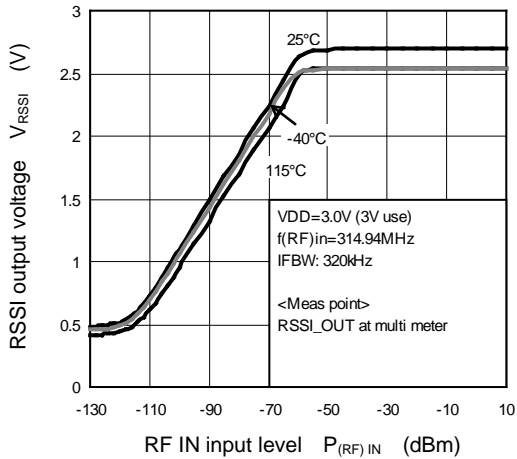
IF Filter Characteristics



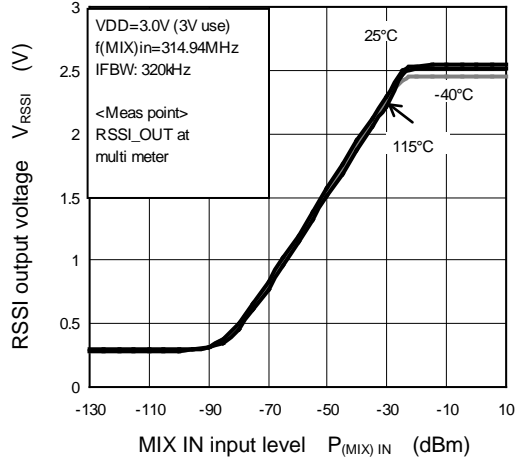
RSSI Output Voltage Characteristics (RF, MIX input)



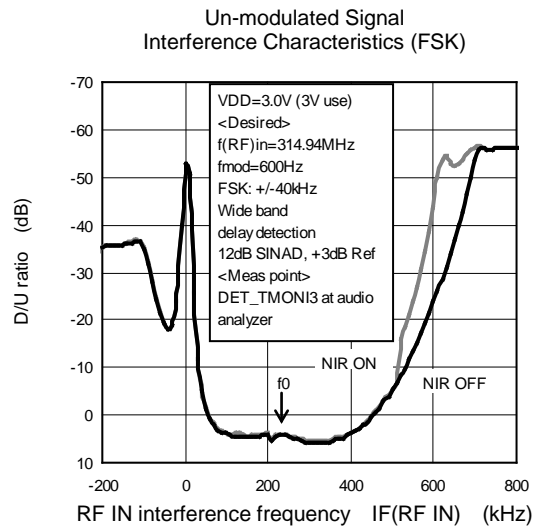
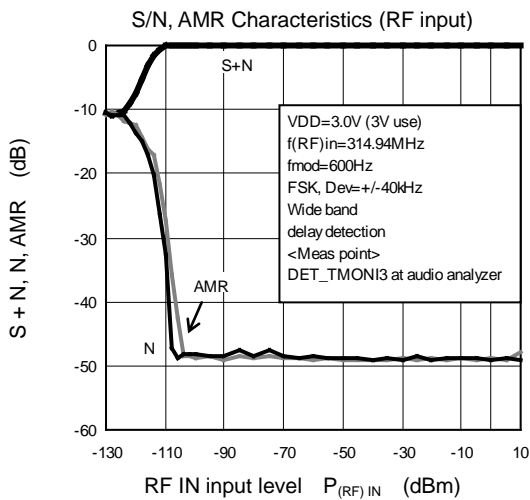
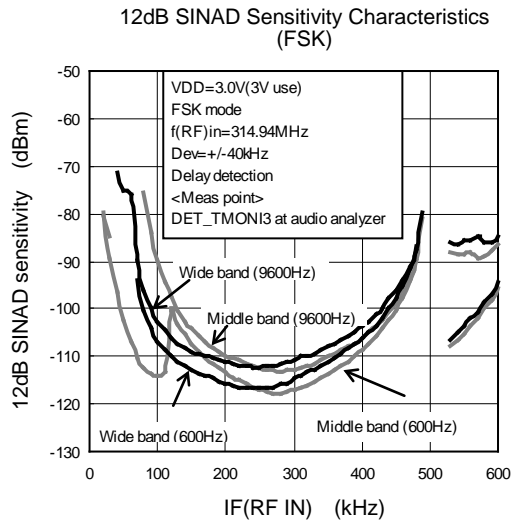
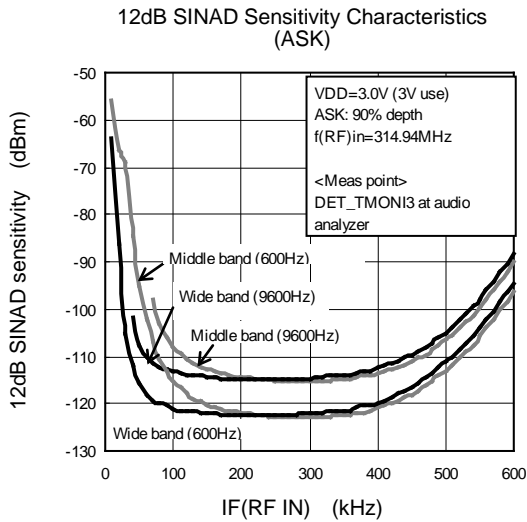
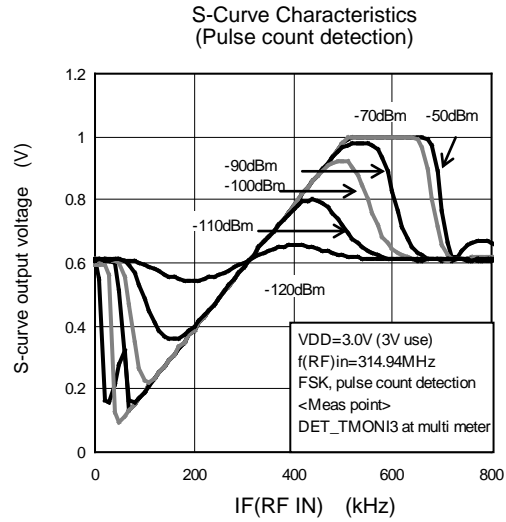
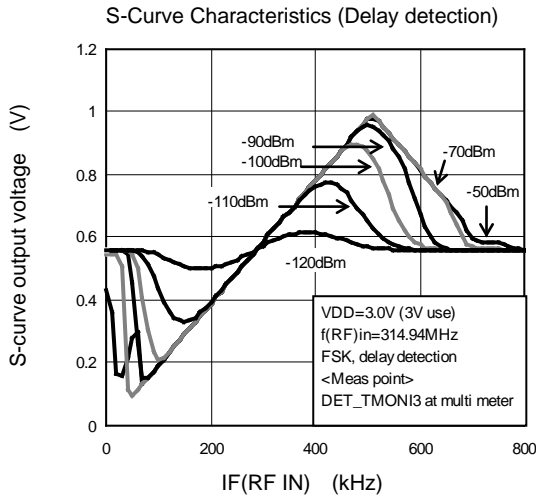
RSSI Output Voltage Characteristics (RF input)



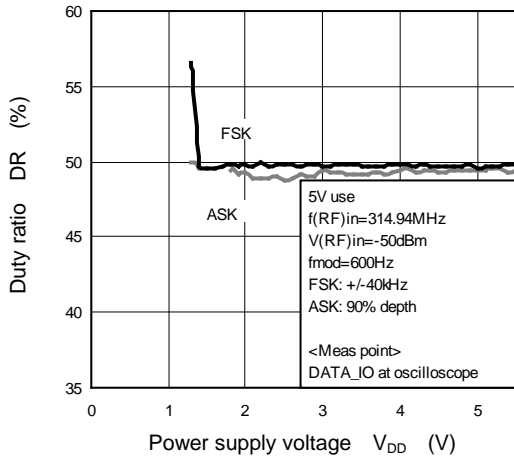
RSSI Output Voltage Characteristics (MIX input)



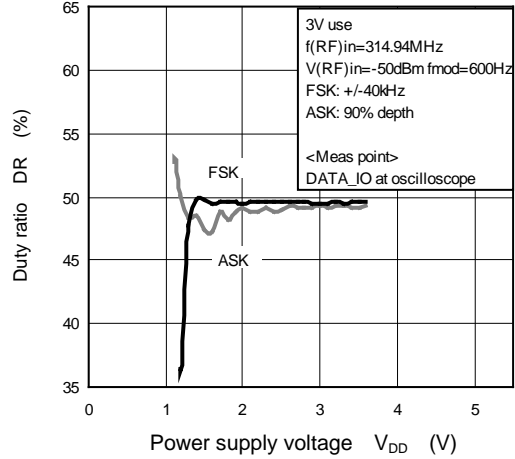




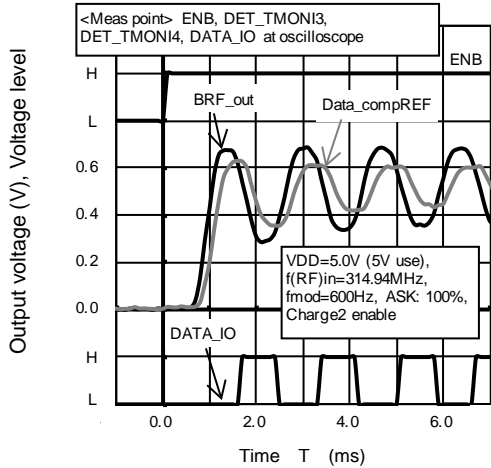
Duty Ratio vs. Power Supply Voltage Characteristics (5V use)



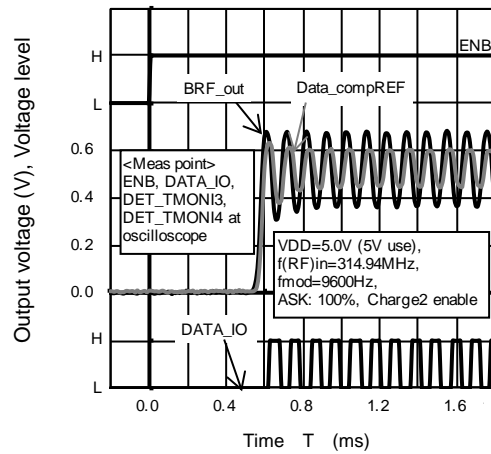
Duty Ratio vs. Power Supply Voltage Characteristics (3V use)



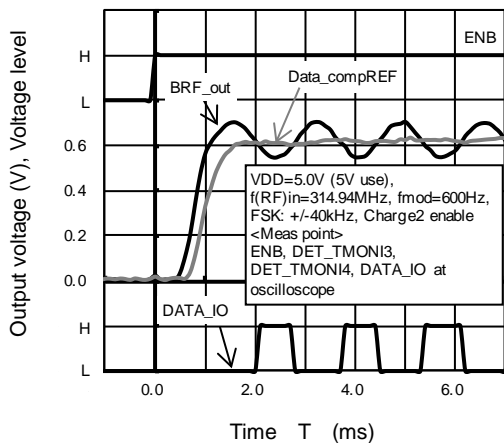
Data Comparator, Response Characteristics of Rise Time ASK (bit rate = 600Hz)



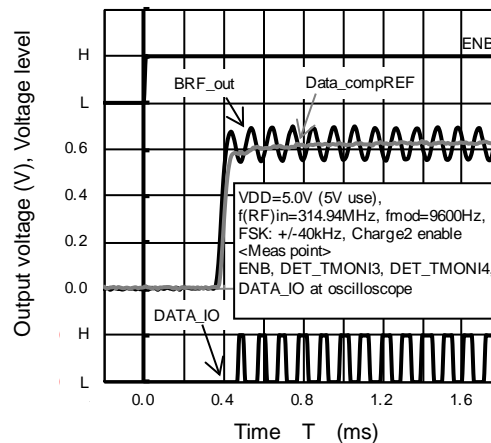
Data Comparator, Response Characteristics of Rise Time ASK (bit rate = 9600Hz)



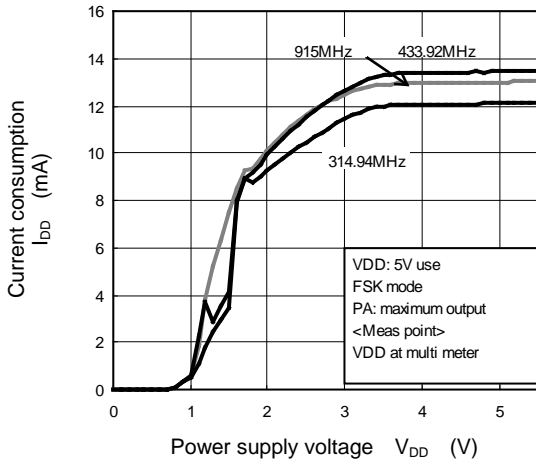
Data comparator, Response Characteristics of Rise Time FSK (bit rate = 600Hz)



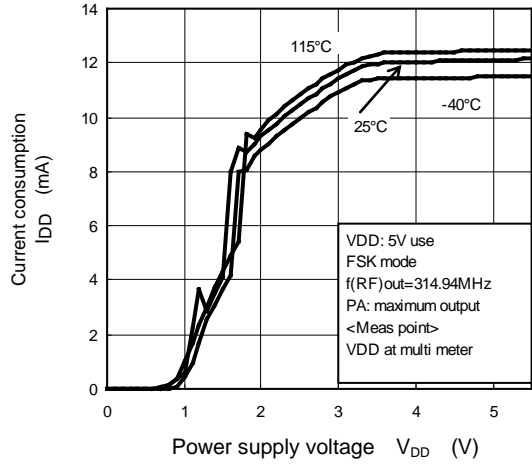
Data comparator, Response Characteristics of Rise Time FSK (bit rate = 9600Hz)



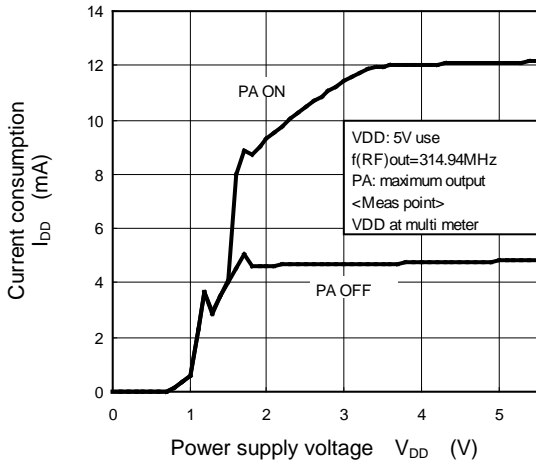
TX Current Consumption vs. Power Supply Voltage Characteristics



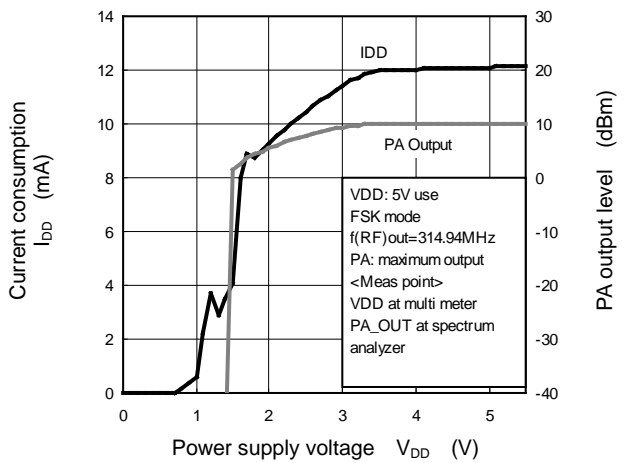
TX Current Consumption vs. Power Supply Voltage Characteristics 314.94MHz



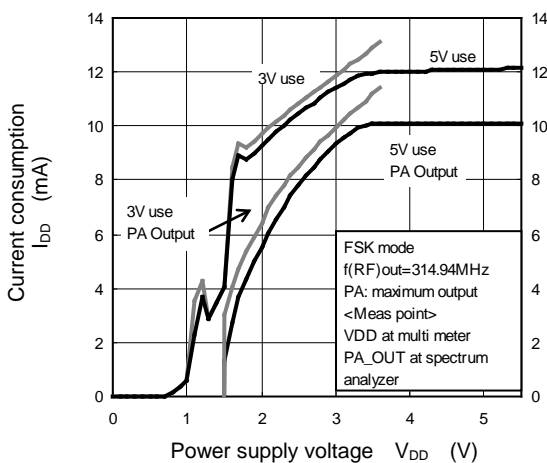
TX Current Consumption vs. Power Supply Voltage Characteristics



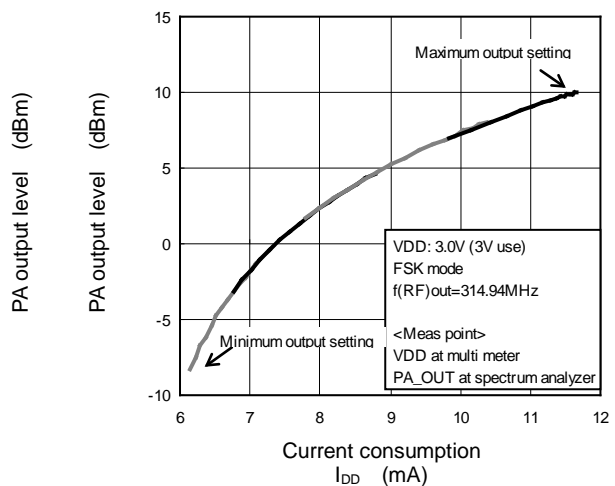
TX Current Consumption vs. Power Supply Voltage Characteristics

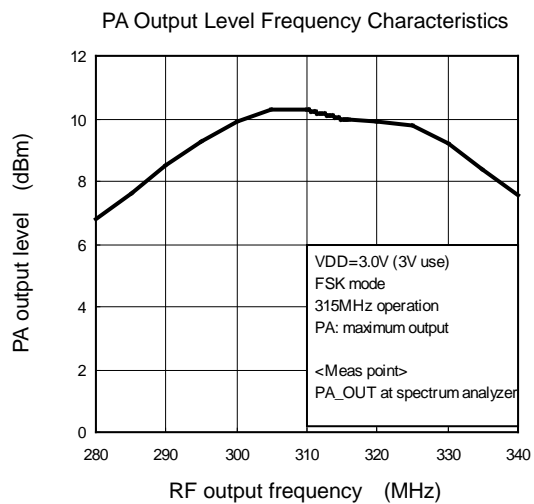


TX Current Consumption vs. Power Supply Voltage Characteristics



PA Output Level Characteristics vs. TX Current Consumption





13. 应用电路

东芝不保证此应用电路示例能作为生产设计。请在为您的具体应用进行生产设计时进行仔细的评估。

13.1 评估电路示例

图 13-1 是东芝评估电路的一个示例。

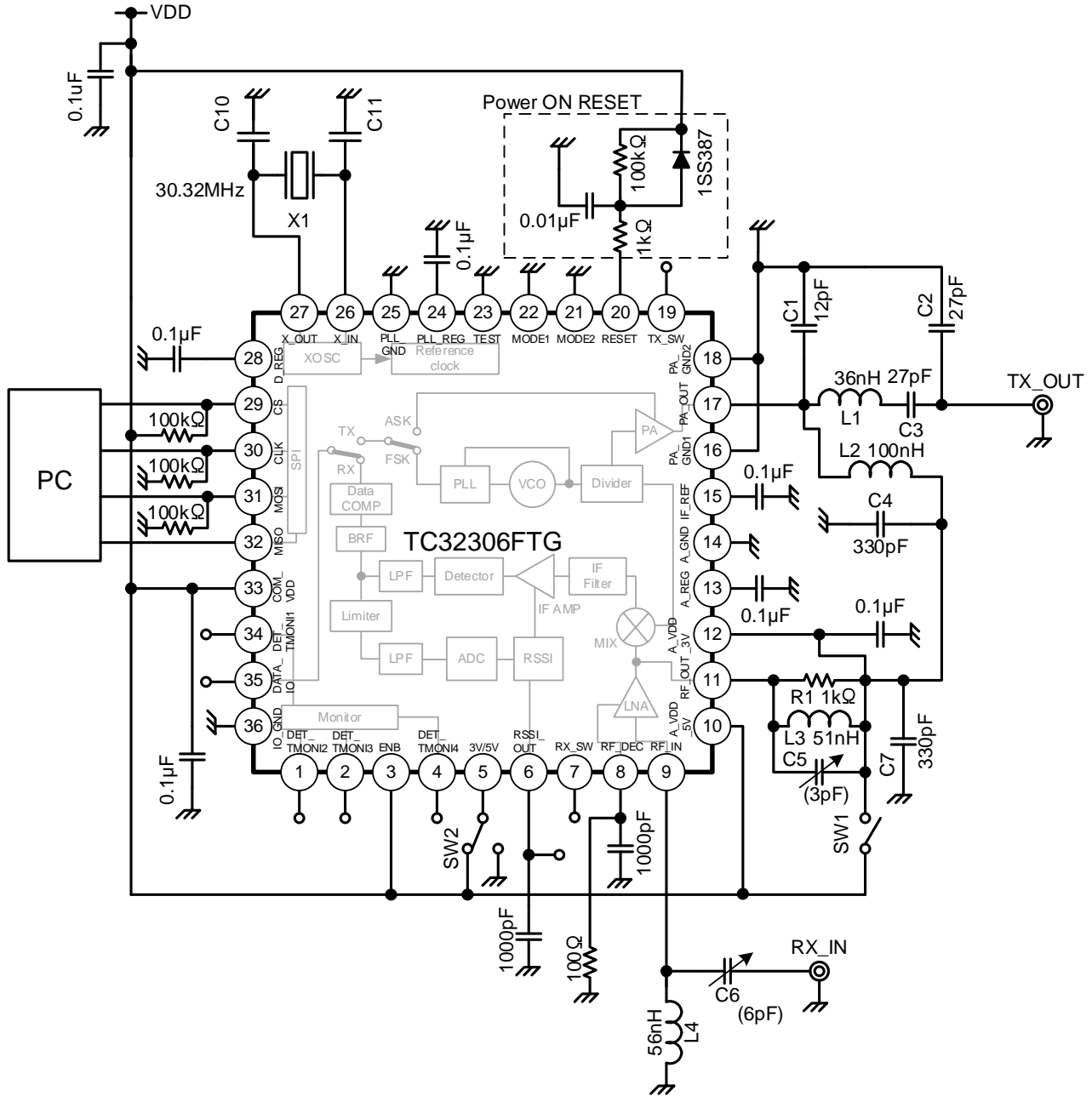


图 13-1 评估电路示例

- 以上电路为 5V 应用。对于 3V 应用，将 SW2 连接低电平，并短接 SW1。
- 以上电路时 315MHz 应用，其电路零件的常数适合于此频率。关于其他频率的应用，见表 13-1。
- 以上电路为 SPI 模式，并且用外部 PC 控制 TC32306FTG 的寄存器读写，
- 在以上电路中，没有使用天线开关控制。
- 电容 C5 和 C6 通过一个微调电容调整。  
东芝采用村田制作所（Murata Manufacturing Company, Ltd）生产的下列电容器：
  - i. TZY2Z060A001(6pF)
  - ii. TZY2Z030A001(3pF)
  - iii. TZY2Z010A001(1pF)
- 感应线圈 L1-L4: LQW18 系列，村田制作所出品
  
- X1:  
FCX-0430.320MHZ-J90842, RIVER ELETEC CORPORATION 出品。  
C10, C11 = 9pF  
或  
NX3225SC EXS00A-CS03981 (30.320MHz), 日本电波工业株式会社（NIHON DEMPA KOGYO CO.,LTD.）出品。  
C10, C11 = 9pF  
或  
CX3225SA30320B0GPQCC, KYOCERA Crystal Device Corporation 出品。  
C10 = 10pF / C11 = 9pF

表 13-1 匹配常数的示例

Frequency	315MHz	434MHz	915MHz
C1	12pF	10pF	4pF
C2	27pF	20pF	9pF
C3	27pF	18pF	6pF
C4	330pF	330pF	330pF
C5	ii *	ii *	iii *
C6	i *	i *	1pF
C7	330pF	330pF	330pF
L1	36nH	22nH	10nH
L2	100nH	100nH	43nH
L3	51nH	22nH	6.8nH
L4	56nH	33nH	9.1nH
R1	1kΩ	2kΩ	510Ω

\*: 使用微调电容

13.2 应用电路示例 1

图 13-2 是一个受 MCU 控制的应用电路的示例。(双向通信/ 3V 应用)

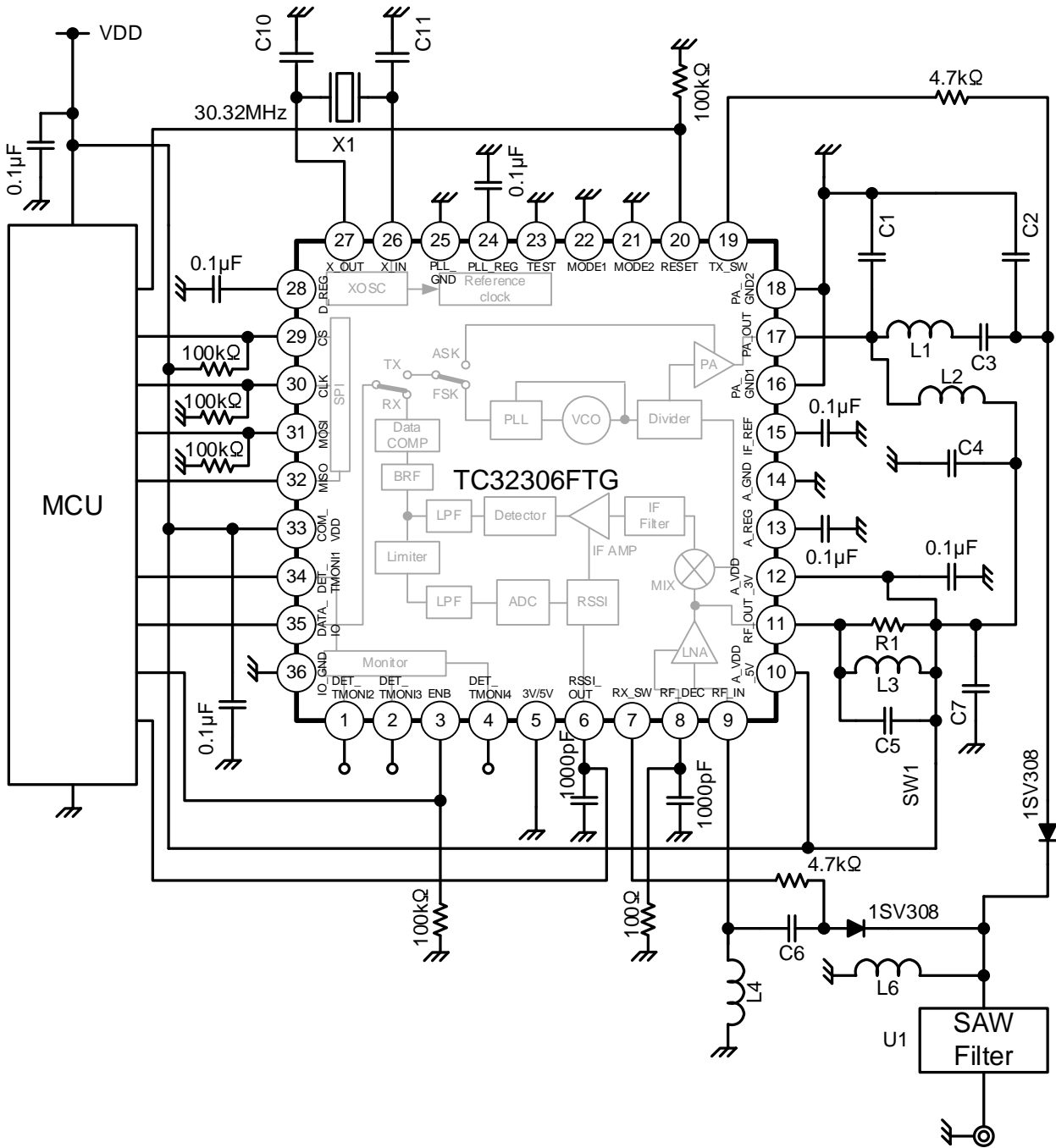


图 13-2 应用电路 1 的示例

- 图 13-2 所示为 SPI 模式，外部 MCU 的输入/输出连接到 TC32306FTG 的 SPI 控制引脚。
- 图 13-2 为 3V 应用。对于 5V 应用，按照图 13-1 改变电源的连接。
- 不要接通直流电压，除非连接到地。
- MCU 还控制 RESET 引脚和 ENB 引脚。
- MCU 将来自 DET\_TMON11 引脚的信号作为中断信号接收。
- MCU 监测 RSSI\_OUT 引脚的信号。
- 天线用于 RX 和 TX，此 IC 控制天线的开关 1SV308：东芝公司出品。
- 关于电路中电阻、电容和线圈的值，可以参考 13.1 一节的评估电路。

13.3 应用电路示例 2

图 13-3 是一个受 MCU 控制的应用电路的示例。(仅接收模式/3V 应用)

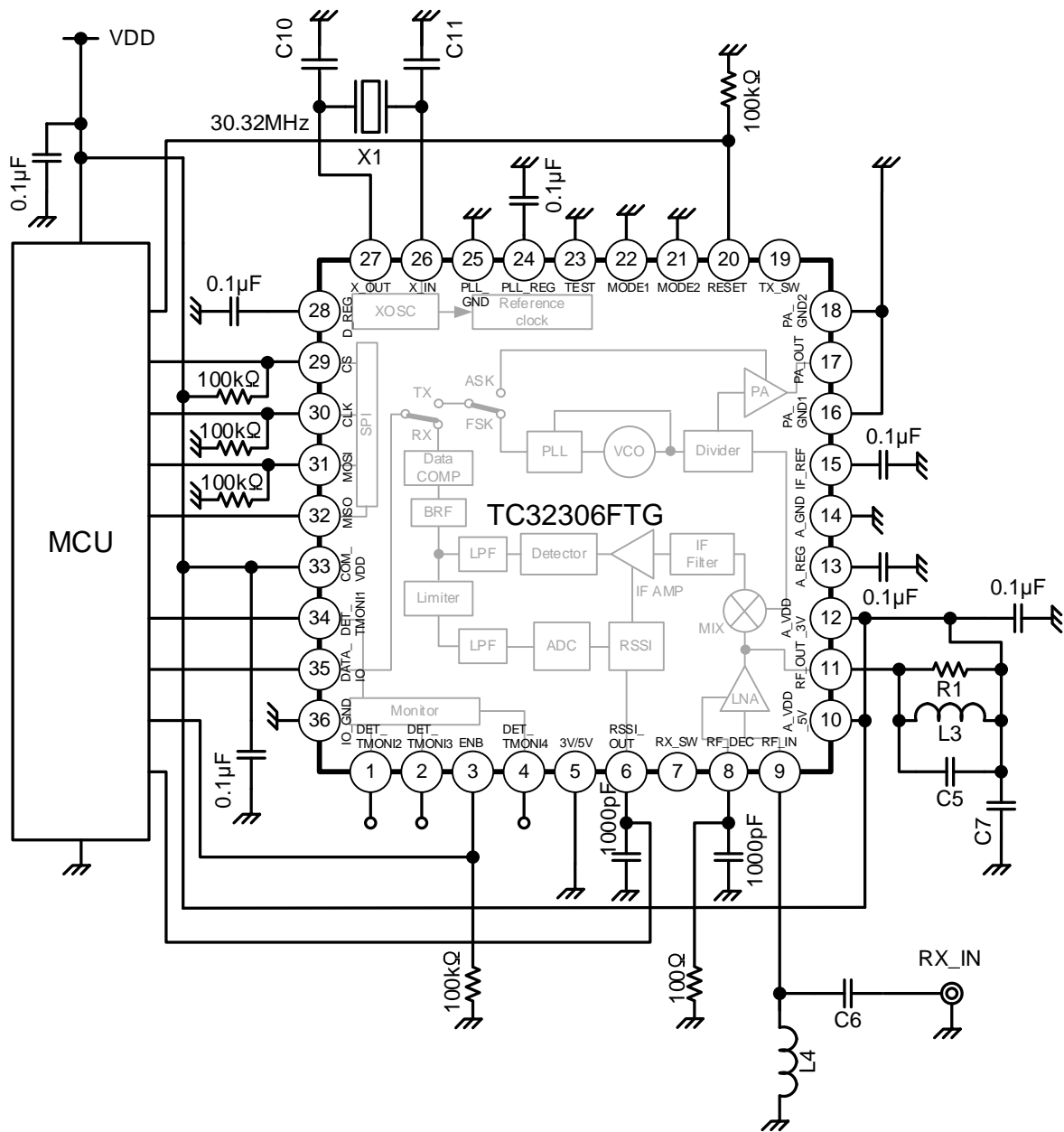


图 13-3 应用电路 2 的示例

- 图 13-3 所示为 SPI 模式且外部 MCU I/O 连接到 TC32306FTG 的 SPI 控制引脚。
- 图 13-3 为 3V 应用。对于 5V 应用，按照图 13-1 改变电源的连接。
- 不要接通直流电压，除非连接到地。
- PA\_OUT 引脚开路。
- MCU 控制 RESET 引脚和 ENB 引脚。
- MCU 将来自 DET\_TMON1 引脚的信号作为中断信号接收。
- MCU 监测 RSSI\_OUT 引脚的信号。
- 关于电路中电阻、电容和线圈的值，可以参考 13.1 一节的评估电路。



13.4 应用电路示例 4

是一个只接受 MCU 和 EEPROM 控制的应用电路的示例。(双向通信/5V 应用)

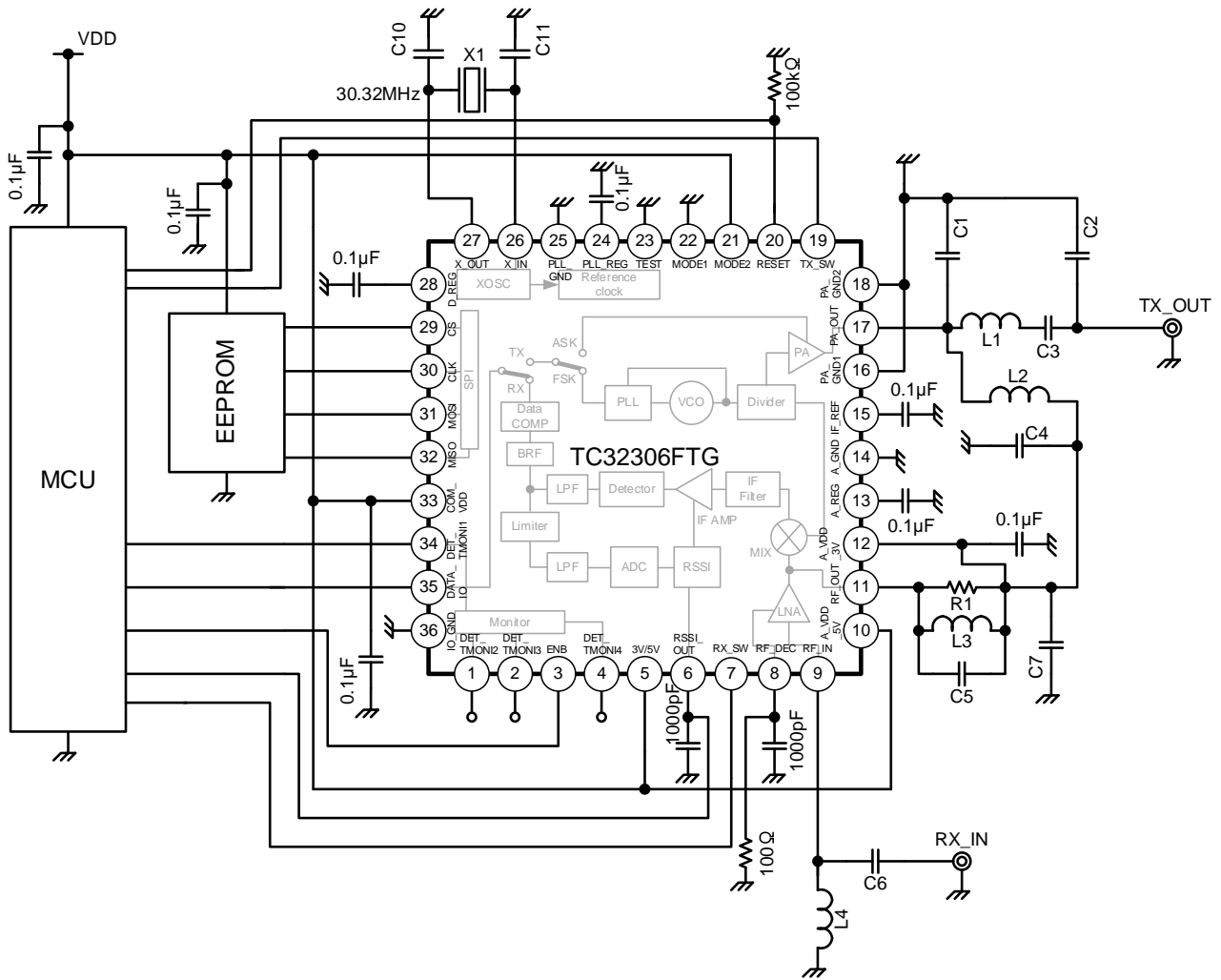


图 13-4 应用电路 3 的示例

- 图 13-4 所示为 EEPROM 模式，外部 EEPROM 的输入/输出连接到 TC32306FTG 的 SPI 控制引脚。
- 图 13-4 为 5V 应用。对于 3V 应用，按照图 13-1 改变电源的连接。
- 不要接通直流电压，除非连接到地。
- MCU 控制 RESET 引脚。
- MCU 可控制 ENB 引脚、RX\_SW 引脚和 TX\_SW 引脚来设定 EEPROM 的配置。
- MCU 将来自 DET\_TMONI1 引脚的信号作为中断信号接收。
- MCU 监测 RSSI\_OUT 引脚的信号。
- 在 EEPROM 模式下，此 IC 不进行天线开关控制的准备。
- 关于 EEPROM 引脚端子，请参考其手册。  
(例如：SPI 串行 EEPROM S-25A010A/020A/040A 系列，精工电子有限公司出品)
- 关于电路中电阻、电容和线圈的值，可以参考 13.1 一节的评估电路。

13.5 应用电路示例 4

图 13-5 是一个只受 MCU 和 EEPROM 控制的接收模式的应用电路示例。(仅接收模式/5V 应用)

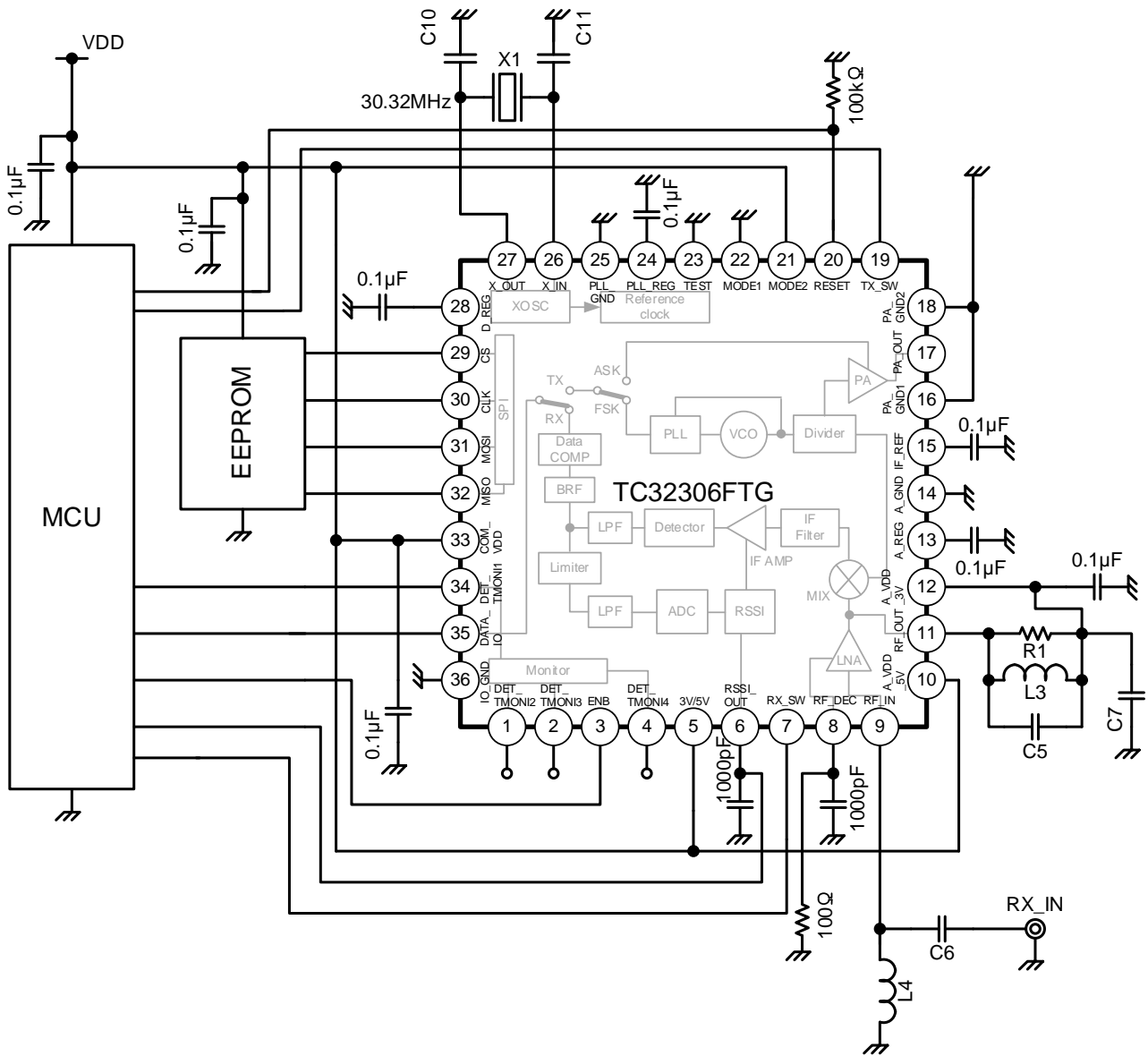
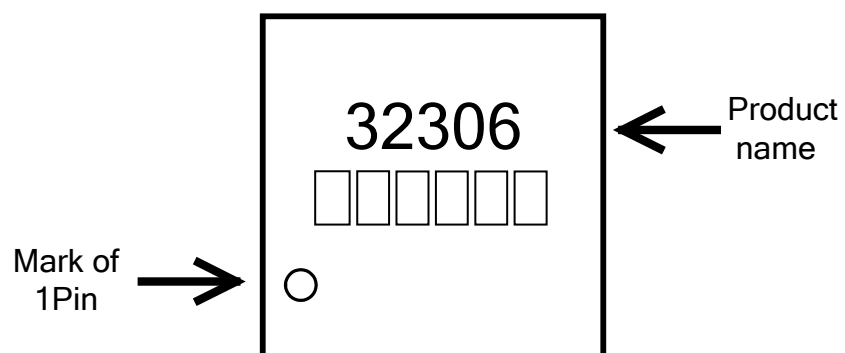


图 13-5 应用电路 4 的示例

- 图 13-5 所示为 EEPROM 模式，外部 EEPROM 的输入/输出连接到 TC32306FTG 的 SPI 控制引脚。
- 图 13-5 为 5V 应用。对于 3V 应用，按照图 13-1 改变电源的连接。
- 不要接通直流电压，除非连接到地。
- PA\_OUT 引脚开路。
- MCU 控制 RESET 引脚。
- MCU 可控制 ENB 引脚、RX\_SW 引脚和 TX\_SW 引脚来设定 EEPROM 的配置。
- MCU 将来自 DET\_TMON11 引脚的信号作为中断信号接收。
- MCU 监测 RSSI\_OUT 引脚的信号。
- 在 EEPROM 模式下，此 IC 不进行天线开关控制的准备。
- 关于 EEPROM 引脚端子，请参考其手册。
- 关于电路中电阻、电容和线圈的值，可以参考 13.1 一节的评估电路。

## 14. 标记（俯视图）



## 批号



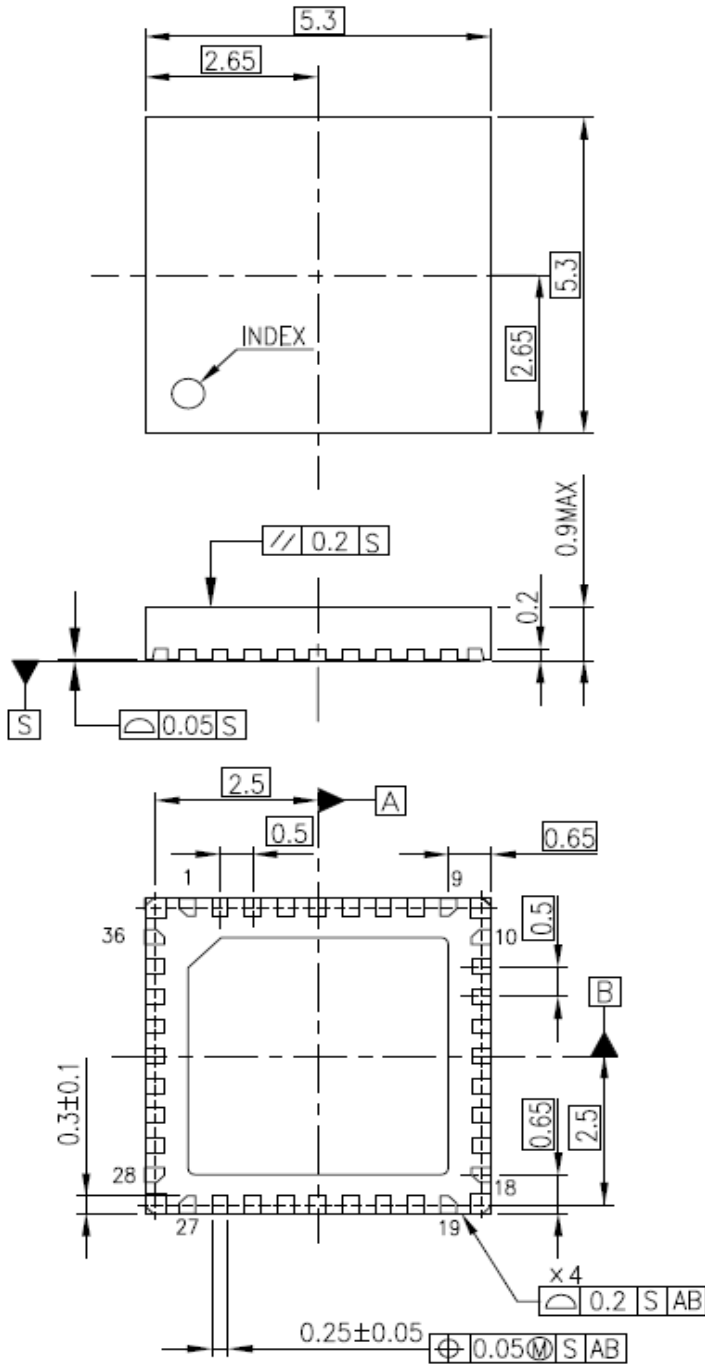
1) 2) 3) 4)

- 1) 制造年份（年份的最后一位数）
- 2) 制造星期（“01”为当年的地一个星期，从 1 到 52 或 53）
- 3) 东芝工厂管理代码
- 4) 组件号

15. 封装尺寸

"Unit:mm"

QFN36-P-0606-0.50



重量: 0.08g (典型值)

## 目录

## TC32306FTG

1.	概述.....	1
2.	应用.....	1
3.	特征.....	1
4.	方块图.....	2
5.	引脚描述.....	3
5.1	等效电路与功能.....	3
5.2	在复位和寄存器初始化时的引脚的工作状态.....	10
6.	功能描述.....	11
6.1	电源电压设置.....	11
6.1.1	3V 应用.....	11
6.1.2	5V 应用.....	11
6.1.3	电源/接地连接.....	12
6.2	模式控制设置.....	12
6.2.1	SPI 模式的设置与连接.....	13
6.2.2	EEPROM 模式的设置与连接.....	13
6.3	通用功能与设置.....	14
6.3.1	复位状态.....	14
6.3.2	状态控制.....	15
6.3.3	关于输出驱动的设置.....	16
6.3.4	天线开关控制.....	16
6.3.5	监测控制.....	17
6.4	局部振荡器.....	19
6.4.1	局部振荡器概要.....	19
6.4.2	参考时钟.....	19
6.4.3	局部振荡.....	19
6.5	射频接收器.....	20
6.5.1	射频接收概要.....	20
6.5.2	接收频段.....	21
6.5.3	接收器增益.....	21
6.5.4	IF 频率.....	22
6.5.5	解调.....	22
6.5.6	FSK 解调.....	22
6.5.7	ASK 解调.....	26
6.5.8	比特率滤波器.....	26
6.5.9	数据比较器.....	27
6.6	射频发射器.....	29
6.6.1	射频发射概要.....	29
6.6.2	射频信号调制.....	30
6.6.3	FSK 调制.....	30
6.6.4	ASK 调制.....	31
6.6.5	TX 输出.....	31
6.7	控制系统与模式.....	33
6.7.1	控制系统与模式概要.....	33
6.7.2	SPI 模式.....	33
6.7.3	SPI 控制数据格式.....	33
6.7.4	SPI 单读取/写入.....	34
6.7.5	SPI 突发读取/写入.....	35
6.7.6	SPI 模式的信号配时.....	37
6.7.7	EEPROM 模式.....	39
6.7.8	EEPROM 控制数据的格式.....	40
6.7.9	EEPOM 模式的信号配时.....	42
6.8	用户测试.....	43
6.9	状态转换.....	45

6.9.1	上电→省电→运行.....	46
6.9.2	运行状态下的转换 (RX → TX → RX) .....	49
6.9.3	运行→省电 .....	50
6.9.4	自动关闭功能.....	50
6.9.5	在运行期间改变设置 .....	53
6.10	寄存器概览和描述 .....	54
6.10.1	h'09 软件复位 .....	58
6.10.2	h'0A 一般设置.....	58
6.10.3	h'0BVCO 频率设置 1.....	59
6.10.4	h'0C VCO 频率设置 2.....	60
6.10.5	h'0D 延迟和驱动功能.....	61
6.10.6	h'0E LNA、IF 滤波器和 BR 设置.....	61
6.10.7	h'0F RX 功能设置 1.....	62
6.10.8	h'10 RX 功能设置 2.....	63
6.10.9	h'11 充电 2-临界设置 .....	64
6.10.10	h'12 TX 偏差设置.....	64
6.10.11	h'13 TX PA 设置.....	65
6.10.12	h'14 检测设置 1.....	66
6.10.13	h'15 检测设置 2.....	67
6.10.14	h'16 RSSI 临界设置.....	68
6.10.15	h'17 前导码检测器设置 1 .....	68
6.10.16	h'18 前导码检测器设置 2 .....	68
6.10.17	h'19 噪声检测器的临界设置.....	69
6.10.18	h'1A 信号检测器设置.....	70
6.10.19	h'1B 数据比较器设置.....	71
6.10.20	h'1C 峰值保持设定.....	73
6.10.21	h'1D 自动关闭 B 型设置.....	74
6.10.22	h'1E 信号检测和锁定检测监测.....	74
6.10.23	h'1F 峰值保持电平监测.....	75
6.10.24	h'20 数据比较器监测 1.....	75
6.10.25	h'21 数据比较器监测 2.....	75
6.10.26	h'22 RSSI 电平监测.....	76
6.10.27	h'23 噪声信号电平监测.....	76
7.	绝对最大额定值.....	77
8.	工作范围.....	78
9.	电路参数.....	78
10.	参考特性数据.....	81
11.	典型测试电路.....	83
12.	参考数据.....	86
13.	应用电路.....	92
13.1	评估电路示例 .....	92
13.2	应用电路示例 1 .....	94
13.3	应用电路示例 2 .....	95
13.4	应用电路示例 4 .....	96
13.5	应用电路示例 4 .....	97
14.	标记 (俯视图) .....	98
15.	封装尺寸.....	99
	RESTRICTIONS ON PRODUCT USE .....	102

## RESTRICTIONS ON PRODUCT USE

- Toshiba Corporation, and its subsidiaries and affiliates (collectively "TOSHIBA"), reserve the right to make changes to the information in this document, and related hardware, software and systems (collectively "Product") without notice.
- This document and any information herein may not be reproduced without prior written permission from TOSHIBA. Even with TOSHIBA's written permission, reproduction is permissible only if reproduction is without alteration/omission.
- Though TOSHIBA works continually to improve Product's quality and reliability, Product can malfunction or fail. Customers are responsible for complying with safety standards and for providing adequate designs and safeguards for their hardware, software and systems which minimize risk and avoid situations in which a malfunction or failure of Product could cause loss of human life, bodily injury or damage to property, including data loss or corruption. Before customers use the Product, create designs including the Product, or incorporate the Product into their own applications, customers must also refer to and comply with (a) the latest versions of all relevant TOSHIBA information, including without limitation, this document, the specifications, the data sheets and application notes for Product and the precautions and conditions set forth in the "TOSHIBA Semiconductor Reliability Handbook" and (b) the instructions for the application with which the Product will be used with or for. Customers are solely responsible for all aspects of their own product design or applications, including but not limited to (a) determining the appropriateness of the use of this Product in such design or applications; (b) evaluating and determining the applicability of any information contained in this document, or in charts, diagrams, programs, algorithms, sample application circuits, or any other referenced documents; and (c) validating all operating parameters for such designs and applications. **TOSHIBA ASSUMES NO LIABILITY FOR CUSTOMERS' PRODUCT DESIGN OR APPLICATIONS.**
- **PRODUCT IS NEITHER INTENDED NOR WARRANTED FOR USE IN EQUIPMENTS OR SYSTEMS THAT REQUIRE EXTRAORDINARILY HIGH LEVELS OF QUALITY AND/OR RELIABILITY, AND/OR A MALFUNCTION OR FAILURE OF WHICH MAY CAUSE LOSS OF HUMAN LIFE, BODILY INJURY, SERIOUS PROPERTY DAMAGE AND/OR SERIOUS PUBLIC IMPACT ("UNINTENDED USE").** Except for specific applications as expressly stated in this document, Unintended Use includes, without limitation, equipment used in nuclear facilities, equipment used in the aerospace industry, medical equipment, equipment used for automobiles, trains, ships and other transportation, traffic signaling equipment, equipment used to control combustions or explosions, safety devices, elevators and escalators, devices related to electric power, and equipment used in finance-related fields. **IF YOU USE PRODUCT FOR UNINTENDED USE, TOSHIBA ASSUMES NO LIABILITY FOR PRODUCT.** For details, please contact your TOSHIBA sales representative.
- Do not disassemble, analyze, reverse-engineer, alter, modify, translate or copy Product, whether in whole or in part.
- Product shall not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable laws or regulations.
- The information contained herein is presented only as guidance for Product use. No responsibility is assumed by TOSHIBA for any infringement of patents or any other intellectual property rights of third parties that may result from the use of Product. No license to any intellectual property right is granted by this document, whether express or implied, by estoppel or otherwise.
- **ABSENT A WRITTEN SIGNED AGREEMENT, EXCEPT AS PROVIDED IN THE RELEVANT TERMS AND CONDITIONS OF SALE FOR PRODUCT, AND TO THE MAXIMUM EXTENT ALLOWABLE BY LAW, TOSHIBA (1) ASSUMES NO LIABILITY WHATSOEVER, INCLUDING WITHOUT LIMITATION, INDIRECT, CONSEQUENTIAL, SPECIAL, OR INCIDENTAL DAMAGES OR LOSS, INCLUDING WITHOUT LIMITATION, LOSS OF PROFITS, LOSS OF OPPORTUNITIES, BUSINESS INTERRUPTION AND LOSS OF DATA, AND (2) DISCLAIMS ANY AND ALL EXPRESS OR IMPLIED WARRANTIES AND CONDITIONS RELATED TO SALE, USE OF PRODUCT, OR INFORMATION, INCLUDING WARRANTIES OR CONDITIONS OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, ACCURACY OF INFORMATION, OR NONINFRINGEMENT.**
- Do not use or otherwise make available Product or related software or technology for any military purposes, including without limitation, for the design, development, use, stockpiling or manufacturing of nuclear, chemical, or biological weapons or missile technology products (mass destruction weapons). Product and related software and technology may be controlled under the applicable export laws and regulations including, without limitation, the Japanese Foreign Exchange and Foreign Trade Law and the U.S. Export Administration Regulations. Export and re-export of Product or related software or technology are strictly prohibited except in compliance with all applicable export laws and regulations.
- Please contact your TOSHIBA sales representative for details as to environmental matters such as the RoHS compatibility of Product. Please use Product in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. **TOSHIBA ASSUMES NO LIABILITY FOR DAMAGES OR LOSSES OCCURRING AS A RESULT OF NONCOMPLIANCE WITH APPLICABLE LAWS AND REGULATIONS.**