

**48V バス対応 1.2V/100A 2 段降圧 DC-DC  
コンバーター**

**デザインガイド**

**RD231-DGUIDE-01**

---

**東芝デバイス&ストレージ株式会社**

## 目次

<b>1. はじめに</b>	<b>4</b>
<b>2. 主な使用部品</b>	<b>5</b>
2.1. パワーMOSFET TPH1400ANH	5
2.2. パワーMOSFET TPH5R60APL	6
2.3. パワーMOSFET TPH8R903NL	7
2.4. パワーMOSFET TPHR9203PL1	8
<b>3. 降圧 DC-DC コンバーター</b>	<b>9</b>
3.1. 降圧 DC-DC コンバーター動作	9
3.1.1. 回路動作および電圧・電流波形	9
3.1.2. 同期整流回路	10
3.1.3. 軽負荷時のダイオード整流型と同期整流回路の比較	10
3.1.4. 逆流防止機能による同期整流型回路の軽負荷効率改善	11
3.1.5. 出力電圧およびインダクター	11
3.1.6. マルチフェーズ (多相) DC-DC コンバーター	13
3.1.7. 多段降圧 DC-DC コンバーター	14
<b>4. 本電源回路設計</b>	<b>15</b>
4.1. 概要	15
4.1.1. 仕様	15
4.1.2. 回路構成	16
4.2. 1 段目降圧 DC-DC コンバーター回路	17
4.2.1. 回路動作	18
4.2.2. スイッチング周波数設定	19
4.2.3. 動作モード設定	19
4.2.4. 出力電圧設定	20
4.2.5. カレントリミッター回路	21

4.2.6.	出力コンデンサーの設定.....	22
4.2.7.	動作開始電圧 .....	23
4.2.8.	温度検出回路 .....	23
4.3.	2 段目降圧 DC-DC コンバーター回路 .....	24
4.3.1.	回路動作.....	25
4.3.2.	出力電圧設定 .....	26
4.3.3.	スイッチング周波数設定.....	27
4.3.4.	単相動作、全相動作の切り替え .....	28
4.3.5.	各相のカレントリミッター .....	28
4.3.6.	出力全体のカレントリミッター .....	29
4.3.7.	出力コンデンサー設定 .....	30

## 1. はじめに

本デザインガイドは 48 V バス対応 1.2 V/100 A 2 段降圧 DC-DC コンバーター (以下、本電源) の各種回路の設計方法を記載したドキュメントです。本電源の仕様、動作確認方法、特性などは、リファレンスガイドを参照ください。

近年データセンターで消費される電力が増大しており、その電力損失を抑制するためサーバー機器への 48 V 給電が普及しつつあります。本電源は 48V バスラインを入力として、基板上的 CPU, GPU, ASIC などの各種デバイスへの電源用に高効率で 1.2 V、100 A を出力する DC-DC コンバーターです。

本電源では 50 V (Typ.) から 1.2 V への効率的な降圧を実現するため 2 段の降圧をしており、1 段目の降圧では 12 V に降圧します。1 段目のハイサイドにはパワー-MOSFET [TPH1400ANH](#) を、同期整流 (ローサイド) にはパワー-MOSFET [TPH5R60APL](#) を使用しており、これら降圧回路を 2 相動作させています。また 2 段目のハイサイドにはパワー-MOSFET [TPH8R903NL](#) を、同期整流 (ローサイド) にはパワー-MOSFET [TPHR9203PL1](#) を使用しており、これら降圧回路を 5 相動作させています。これらの東芝製半導体を使用することで、高効率な 2 段降圧 DC-DC コンバーターを実現しています。

## 2. 主な使用部品

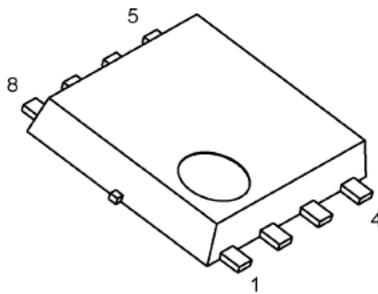
### 2.1. パワー-MOSFET TPH1400ANH

1 段目のハイサイド用素子としてパワー-MOSFET [TPH1400ANH](#) を使用しています。TPH1400ANH の主な特長は以下の通りです。

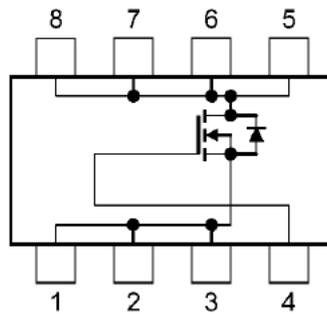
#### 特長

- 小型、薄型で実装面積が小さい。
- スイッチングスピードが速い。
- ゲート入力電荷量が小さい。 :  $Q_{SW} = 9.4 \text{ nC (Typ.)}$
- オン抵抗が低い。 :  $R_{DS(ON)} = 11.3 \text{ m}\Omega \text{ (Typ.) (} V_{GS} = 10 \text{ V)}$
- 漏れ電流が低い。 :  $I_{DSS} = 10 \text{ }\mu\text{A (Max.) (} V_{DS} = 100 \text{ V)}$
- 取り扱いが簡単なエンハンスメントタイプです。 :  $V_{th} = 2.0 \sim 4.0 \text{ V (} V_{DS} = 10 \text{ V, } I_D = 0.3 \text{ mA)}$

#### 外観と内部回路構成図



SOP Advance



1, 2, 3: Source  
4: Gate  
5, 6, 7, 8: Drain

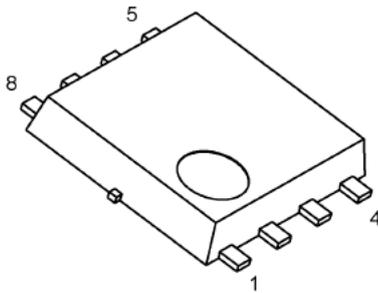
## 2.2. パワー-MOSFET TPH5R60APL

1 段目のローサイド用素子としてパワー-MOSFET [TPH5R60APL](#) を使用しています。TPH5R60APL の主な特長は以下の通りです。

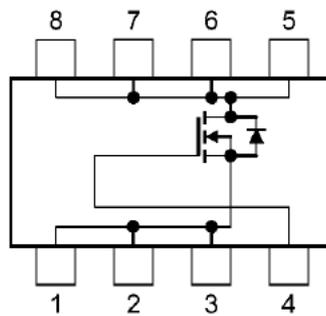
### 特長

- スイッチングスピードが速い。
- ゲート入力電荷量が小さい。 :  $Q_{SW} = 14 \text{ nC (Typ.)}$
- 出力電荷量が小さい。 :  $Q_{OSS} = 46 \text{ nC (Typ.)}$
- オン抵抗が低い。 :  $R_{DS(ON)} = 4.7 \text{ m}\Omega \text{ (Typ.) (} V_{GS} = 10 \text{ V)}$
- 漏れ電流が低い。 :  $I_{DSS} = 10 \text{ }\mu\text{A (Max.) (} V_{DS} = 100 \text{ V)}$
- 取り扱いが簡単なエンハンスメントタイプです。 :  $V_{th} = 1.5 \sim 2.5 \text{ V (} V_{DS} = 10 \text{ V, } I_D = 0.5 \text{ mA)}$

### 外観と内部回路構成図



SOP Advance



1, 2, 3: Source  
4: Gate  
5, 6, 7, 8: Drain

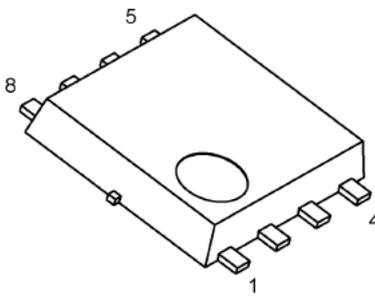
## 2.3. パワーMOSFET TPH8R903NL

2 段目のハイサイド用素子としてパワーMOSFET [TPH8R903NL](#) を使用しています。TPH8R903NL の主な特長は以下の通りです。

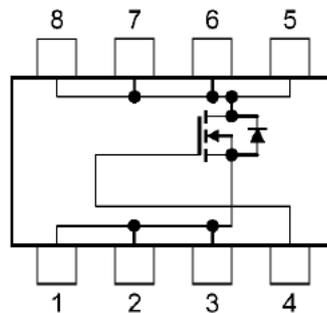
### 特長

- スイッチングスピードが速い。
- ゲート入力電荷量が小さい。 :  $Q_{SW} = 2.5 \text{ nC (Typ.)}$
- オン抵抗が低い。 :  $R_{DS(ON)} = 10.2 \text{ m}\Omega \text{ (Typ.) (} V_{GS} = 4.5 \text{ V)}$
- 漏れ電流が低い。 :  $I_{DSS} = 10 \text{ }\mu\text{A (Max.) (} V_{DS} = 30 \text{ V)}$
- 取り扱いが簡単なエンハンスメントタイプです。 :  $V_{th} = 1.3 \sim 2.3 \text{ V (} V_{DS} = 10 \text{ V, } I_D = 0.1 \text{ mA)}$

### 外観と内部回路構成図



SOP Advance



1, 2, 3: Source  
4: Gate  
5, 6, 7, 8: Drain

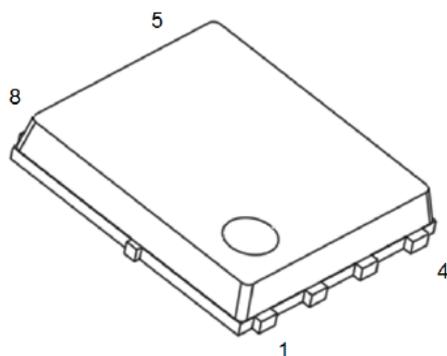
## 2.4. パワー-MOSFET TPHR9203PL1

2 段目のローサイド用素子としてパワー-MOSFET [TPHR9203PL1](#) を使用しています。TPHR9203PL1 の主な特長は以下の通りです。

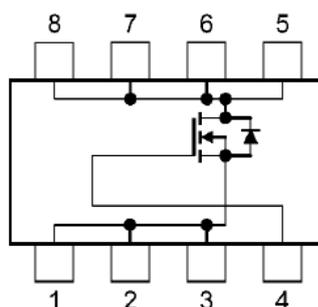
### 特長

- スイッチングスピードが速い。
- ゲート入力電荷量が小さい。 :  $Q_{SW} = 19 \text{ nC (Typ.)}$
- 出力電荷量が小さい。 :  $Q_{OSS} = 51 \text{ nC (Typ.)}$
- オン抵抗が低い。 :  $R_{DS(ON)} = 0.61 \text{ m}\Omega \text{ (Typ.) (} V_{GS} = 10 \text{ V)}$
- 漏れ電流が低い。 :  $I_{DSS} = 10 \text{ }\mu\text{A (Max.) (} V_{DS} = 30 \text{ V)}$
- 取り扱いが簡単なエンハンスメントタイプです。 :  $V_{th} = 1.1 \sim 2.1 \text{ V (} V_{DS} = 10 \text{ V, } I_D = 0.5 \text{ mA)}$

### 外観と内部回路構成図



SOP Advance(N)



1, 2, 3: Source  
4: Gate  
5, 6, 7, 8: Drain

### 3. 降圧 DC-DC コンバーター

降圧 DC-DC コンバーターは、直流入力電圧を入力より低い直流電圧に変換する装置です。基板上の IC、メモリなどの負荷はそれぞれ動作可能な電圧範囲が違うため、個々に見合った電圧を作る必要があります。

#### 3.1. 降圧 DC-DC コンバーター動作

##### 3.1.1. 回路動作および電圧・電流波形

図 3.1 に降圧 DC-DC コンバーターの基本回路および動作を示します。(a) は MOSFET  $Q_1$  がオンしているときの電流経路を示しています。 $Q_1$  がオンしているときは、電流が入力  $V_{IN}$  からインダクター  $L$  を通り、出力平滑コンデンサー  $C_{OUT}$  を充電し、出力電流  $I_{OUT}$  が供給されます。このときインダクター  $L$  にエネルギーが蓄積されます。(b) は MOSFET  $Q_1$  がオフしたときの電流経路を示しています。 $Q_1$  がオフするとダイオード  $D$  がオンし、インダクター  $L$  に蓄積されたエネルギーが出力側へ放出されます。

MOSFET  $Q_1$  のゲート電圧と MOSFET  $Q_1$ 、ダイオード  $D$  およびインダクター  $L$  に流れる電流およびインダクター  $L$  の両端に掛かる電圧波形を図 3.2 に示します。入力電圧と出力電圧の関係は MOSFET  $Q_1$  のオンデューティーで決まります。

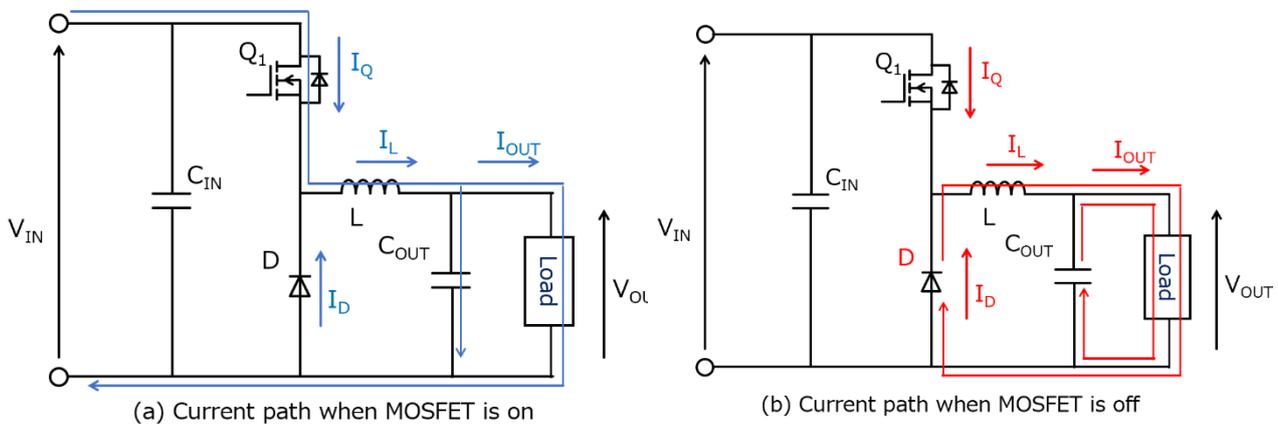


図 3.1 降圧コンバーターの基本回路および動作

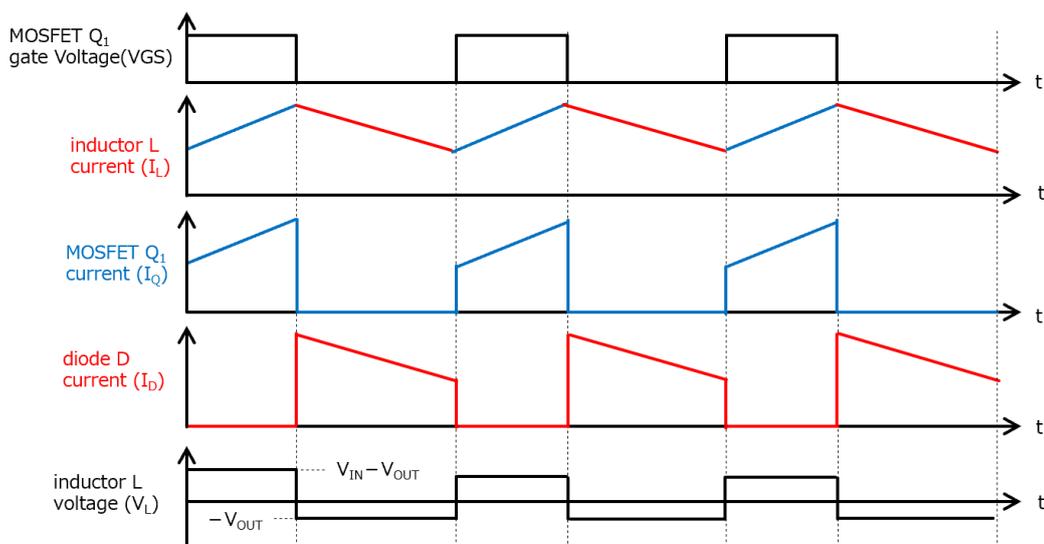


図 3.2 降圧コンバーター電流・電圧波形

### 3.1.2. 同期整流回路

図 3.3 は図 3.1 のローサイド側のダイオードを MOSFET に置き換えた同期整流型降圧コンバーターです。(図 3.1 をダイオード整流型と呼びます。) 両者の基本的な回路動作は同じです。同期整流型では  $Q_1$  のオン期間が終了してオフすると同時に  $Q_2$  がオンするように制御されます。同期整流型ではダイオード整流型回路のダイオード D に代わって MOSFET  $Q_2$  のソースからドレインに電流が流れます。ダイオード D を MOSFET  $Q_2$  に変更することで効率が改善されます。

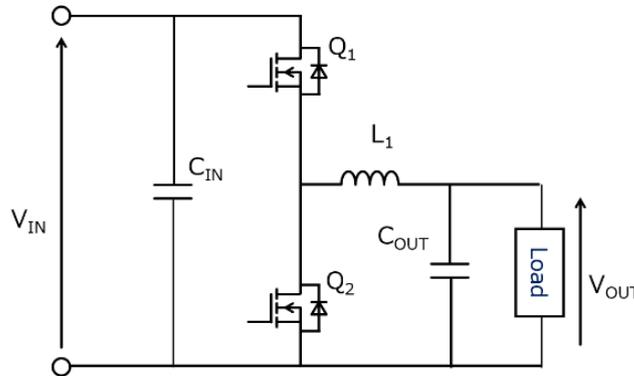


図 3.3 同期整流型降圧コンバーター回路

### 3.1.3. 軽負荷時のダイオード整流型と同期整流回路の比較

図 3.4 (a) に示すように負荷電流がインダクター電流リップルの 1/2 以上の場合には、同期整流型もダイオード整流型もインダクター電流は同等で、インダクター電流は連続している電流連続モードです。しかし負荷電流の大きさがリップル電流の 1/2 を下回ると異なってきます。同期整流型では図 3.4 (b) に示すようにインダクター電流が減少し負になっても MOSFET  $Q_2$  がオンしているのでインダクターに連続的に電流が流れます。しかし、ダイオード整流型の場合は、図 3.4 (c) に示すようにインダクター電流が減少しゼロに達するとダイオード D 電流は遮断され、電流が不連続になります。

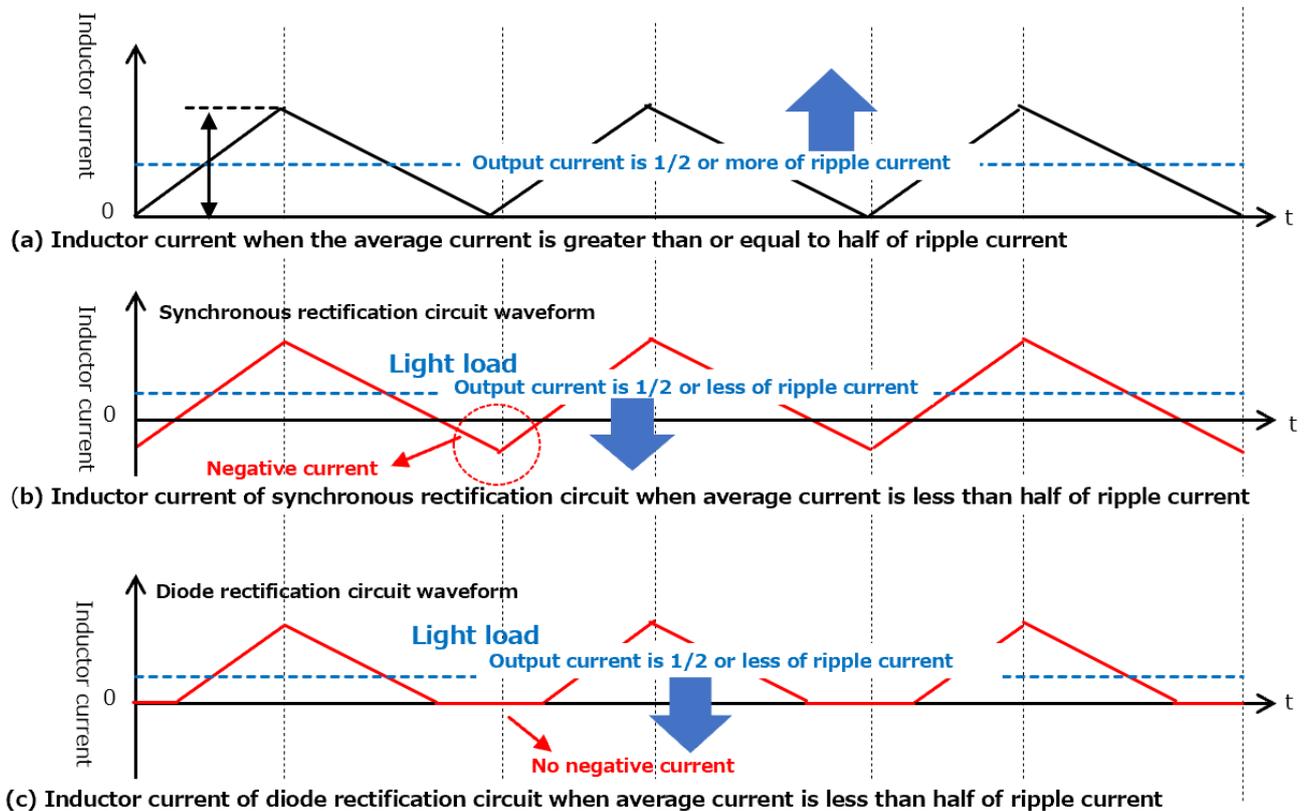


図 3.4 軽負荷時のインダクター電流比較

### 3.1.4. 逆流防止機能による同期整流型回路の軽負荷効率改善

同期整流型回路は負荷電流がリップル電流の半分以下の時はインダクター電流が負、即ち逆方向に流れます。この逆流電流がハイサイド MOSFET を流れることによって導通損失が発生し、効率の低下を招きます。この損失をなくすために電流の逆流を検出してローサイド MOSFET をオフする機能を持つ逆流防止機能付きの DC-DC コンバーターがあります。ローサイド側の電流を逆流防止すればインダクター電流は不連続となりハイサイド MOSFET への逆流電流も発生しません。

### 3.1.5. 出力電圧およびインダクター

インダクターのインダクタンス  $L$  と電圧、電流には以下の関係があります。

$$V = -L \frac{di}{dt}$$

図 3.5 に DC-DC コンバーターのインダクター電流波形を示します。図 3.3 の回路で MOSFET  $Q_1$  がオン期間  $T_{ON}$  のインダクターのインダクタンス  $L$  と電圧、電流の関係は上式から以下のように表されます。この時の MOSFET  $Q_1$  のオン電圧を  $V_{Q1}$  とします。

$$V_{IN} - V_{Q1} - V_{OUT} = -L \times \frac{I_{LMAX} - I_{LMIN}}{T_{ON}}$$

$$I_{LMAX} - I_{LMIN} = -\frac{(V_{IN} - V_{Q1} - V_{OUT}) \times T_{ON}}{L}$$

図 3.3 の回路で MOSFET  $Q_1$  がオフ期間  $T_{OFF}$  (MOSFET  $Q_2$  がオン) のインダクターのインダクタンス  $L$  と電圧、電流の関係は以下のように表されます。この時の MOSFET  $Q_2$  のオン電圧を  $V_{Q2}$  とします。

$$V_{Q2} + V_{OUT} = -L \times \frac{I_{LMAX} - I_{LMIN}}{T_{OFF}}$$

$$I_{LMAX} - I_{LMIN} = -\frac{(V_{Q2} + V_{OUT}) \times T_{OFF}}{L}$$

上式より

$$(V_{IN} - V_{Q1} - V_{OUT}) \times T_{ON} = (V_{Q2} + V_{OUT}) \times T_{OFF}$$

オンデューティ  $D$  は以下のように表すことができます。  $T$  は MOSFET  $Q_1$  のオン/オフの周期です。

$$D = \frac{T_{ON}}{T} = \frac{T_{ON}}{T_{ON} + T_{OFF}} = T_{ON} \times f_{SW} = 1 - (T_{OFF} \times f_{SW})$$

$T_{ON}$ 、 $T_{OFF}$  は以下となります。

$$T_{ON} = \frac{D}{f_{SW}} \quad T_{OFF} = \frac{1 - D}{f_{SW}}$$

上記より、次式が得られます。

$$D = \frac{V_{Q2} + V_{OUT}}{V_{IN} - V_{Q1} + V_{Q2}}$$

出力電圧が高い場合は上式の  $V_{Q1}$  および  $V_{Q2}$  の影響は少なく次式のように簡略化できます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

$T_{ON}$  の式と  $D$  の式より、次式が求まります。

$$T_{ON} = \frac{D}{f_{SW}} = \frac{V_{Q2} + V_{OUT}}{(V_{IN} - V_{Q1} + V_{Q2}) \times f_{SW}}$$

上記式より、

$$I_{LMAX} - I_{LMIN} = \frac{(V_{IN} - V_{Q1} - V_{OUT}) \times (V_{Q2} + V_{OUT})}{(V_{IN} - V_{Q1} - V_{Q2}) \times L \times f_{SW}}$$

ここで、 $I_{LMAX} - I_{LMIN}$  を  $\Delta I_L$  とすると以下の式が得られます。

$$\Delta I_L = \frac{(V_{IN} - V_{Q1} - V_{OUT}) \times (V_{Q2} + V_{OUT})}{(V_{IN} - V_{Q1} - V_{Q2}) \times L \times f_{SW}}$$

$$\Delta I_L = \frac{1}{f_{SW} \times L} \times V_{OUT} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

$$L = \frac{(V_{IN} - V_{Q1} - V_{OUT}) \times (V_{Q2} + V_{OUT})}{(V_{IN} - V_{Q1} - V_{Q2}) \times f_{SW} \times \Delta I_L}$$

ここで、出力電圧が高く  $V_{Q1}$  および  $V_{Q2}$  の影響が少ない場合は、以下のように簡略化できます。

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times f_{SW} \times \Delta I_L}$$

インダクター電流の変化分  $\Delta I_L$  を出力電流と電流リップル率  $r$  に置き換えると以下に式になります。

$$r = \frac{\Delta I_L}{I_{OUT}}$$

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times f_{SW} \times r \times I_{OUT}}$$

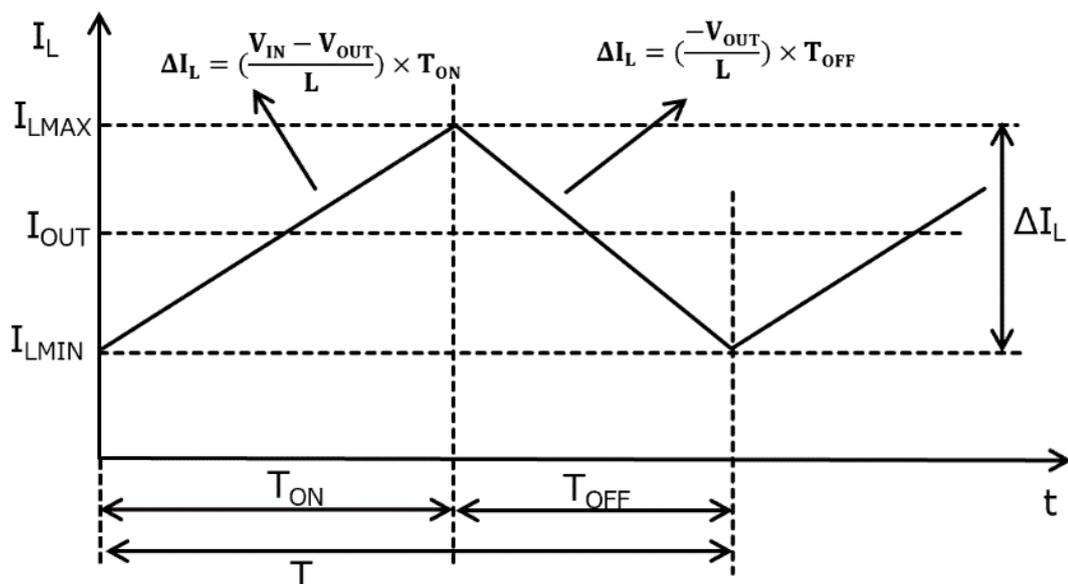


図 3.5 インダクター電流

### 3.1.6. マルチフェーズ (多相) DC-DCコンバーター

マルチフェーズ (多相) DC-DC コンバーターは、平滑コンデンサーなど一部の部品を共有する複数のコンバーター回路を並列に接続した構成で、周期をずらして動作させます。並列されている一つのコンバーター回路のことを一般に相と呼びます。2相の回路の例を図 3.6 に示します。動作周波数は各コンバーター回路の基本周波数を相の数で乗算した非常に高い周波数で動作します。また、出力電流リップルも小さくなります。図 3.7 に図 3.6 の回路 (2 相 DC-DC コンバーター) のインダクター電流  $I_1$  および  $I_2$  と出力電流  $I_{OUT}$  のリップル電流波形を示します。多相 DC-DC コンバーターは部品の小型化および出力コンデンサーの容量削減を可能にします。また出力電流のリップルを小さくし、より均一な電流にします。

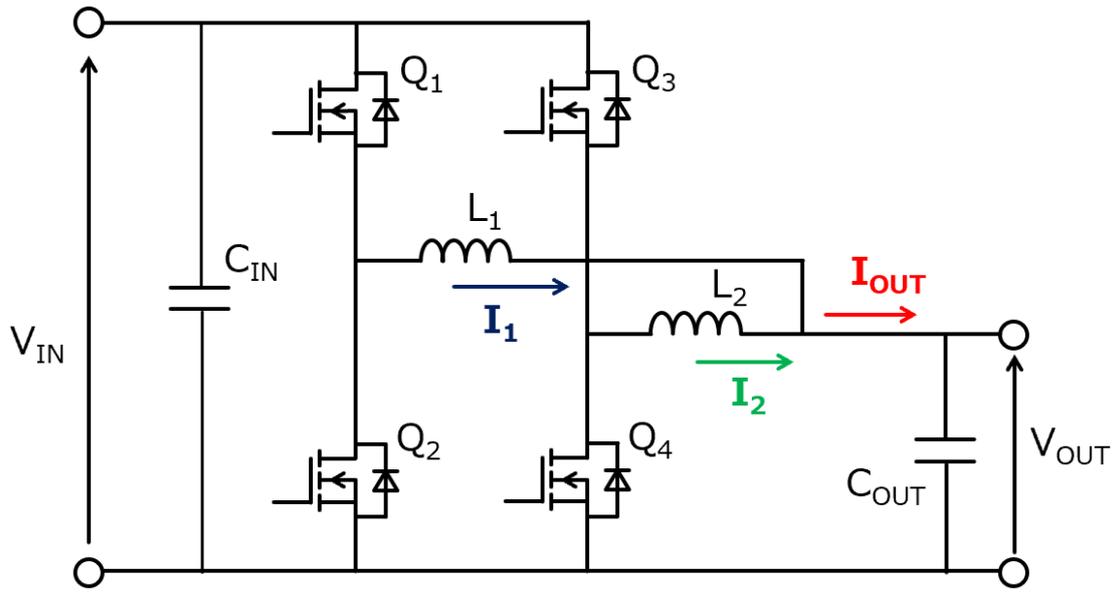


図 3.6 マルチフェーズ DC-DC コンバーター (2 相構成の例)

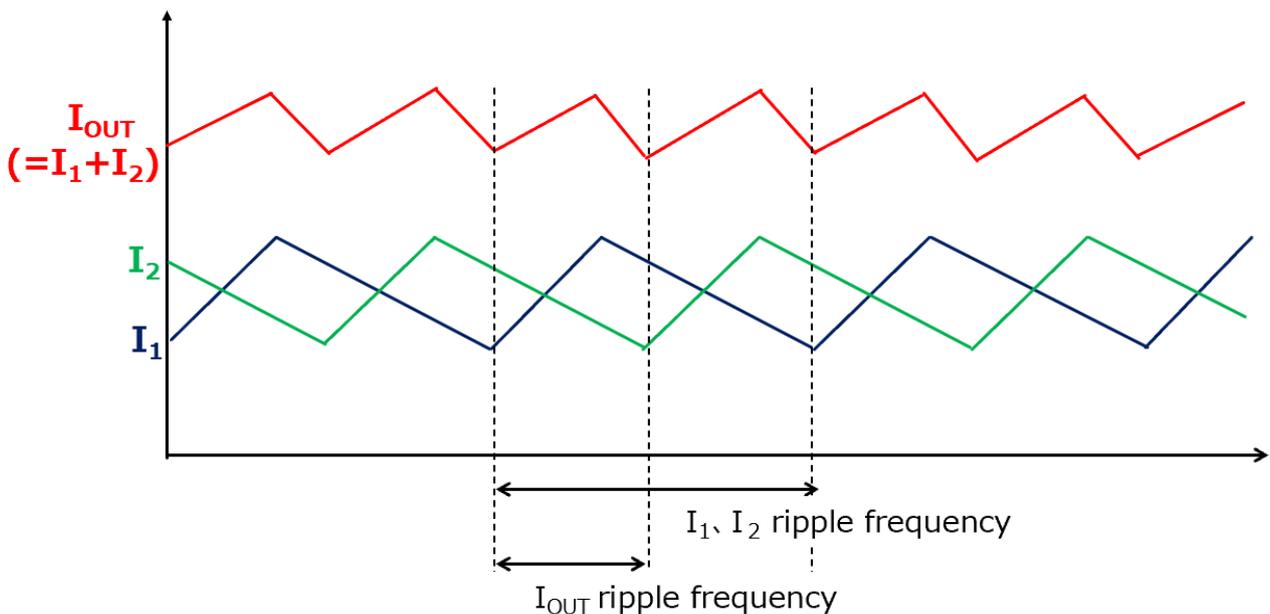


図 3.7 インダクターおよび出力電流波形

### 3.1.7. 多段降圧DC-DCコンバーター

降圧 DC-DC コンバーターのアプリケーションの中には CPU に代表される LSI など、低電圧・大電流を動作させるために、高い入力電圧から非常に低い出力電圧への変換が必要になることがあります。入出力間の電圧差が大きいと図 3.3 に示す通常の回路では MOSFET  $Q_1$  のオンデューティーD が以下の関係式から分かるように非常に小さくなります。例えば、入力 48 V から出力 1.2 V に降圧する場合、オンデューティーは 2.5 % となります。

$$V_{OUT} = DV_{IN}$$

オンデューティーが小さい場合、スイッチング周波数が高いと MOSFET  $Q_1$  のオン時間は非常に短くなりドライブ回路の能力にもよりますが、スイッチングが難しくなるなど制御性が悪くなります。

また、インダクターにエネルギーを蓄積する時間が短いため  $Q_1$  オン期間に大きな電流を流す必要があります。平均電流に対して大きなピーク電流が流れることで  $Q_1$  のスイッチング損失は増大し効率低下を招く要因になります。

このような問題を解決するために、段階を分けて必要な電圧を生成する方式があります。2 段階の場合を例に説明すると、1 段階でいったん入力電圧を中間電圧まで降圧し、2 段階で中間電圧から最終電圧まで降圧します。図 3.8 にその例を示します。この回路は、1 段階目の回路で 50 V から中間電圧まで、2 段階目の回路で中間電圧から 1.2 V まで変換する例です。

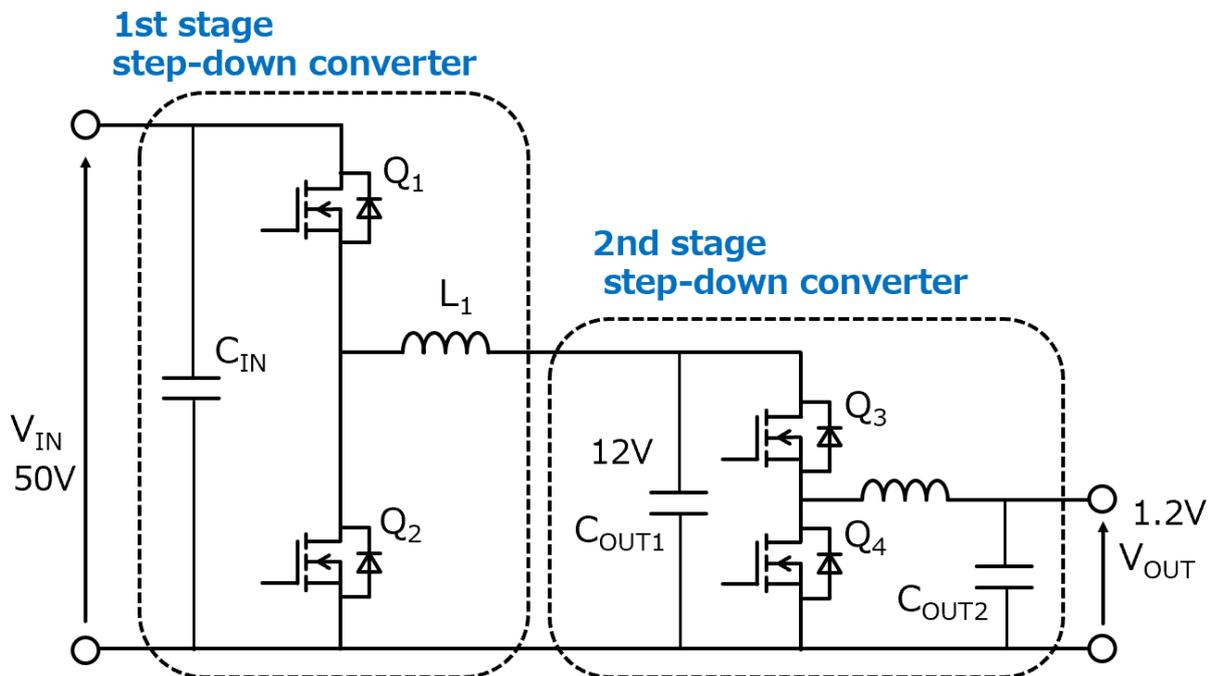


図 3.8 多段降圧 DC-DC コンバーター (2 段階降圧の例)

## 4. 本電源回路設計

本電源の回路設計のポイントを記載します。各部の詳細設計は使用しているコントローラIC のデータシート、関連ドキュメント類を参照願います。

### 4.1. 概要

#### 4.1.1. 仕様

サーバーなどの 48 V 給電ラインから、基板上の各負荷へ電力を供給するために 1.2 V/100 A を出力する降圧 DC-DC コンバーターです。表 4.1 に本電源の主な仕様を示します。

表 4.1 主な仕様

パラメーター	条件	Min.	Typ.	Max.	単位
<b>外部仕様</b>					
入力電圧		40	50	59.5	V
出力電圧	Vout = 1.2 V 設定時	1.176	1.2	1.224	V
出力電圧可変範囲	基板上 DIP スイッチ設定による	0.50		1.60	V
出力電流	Vout = 1.2 V			100	A
出力リップル電圧	Vout = 1.2 V			20	mV
基板サイズ	151 × 198 mm				
基板構成	FR-4、6層、1.6mm 厚 銅箔厚 外層 35μm、内層 35 μm				
冷却方式	自然空冷				
<b>内部仕様 (1 段目降圧)</b>					
出力電圧			12		V
スイッチング周波数			100		kHz
入力低電圧異常検知電圧			35		V
過熱異常検知温度	IC1 ジャンクション温度		180		°C
<b>内部仕様 (2 段目降圧)</b>					
入力電圧			12		V
スイッチング周波数			400		kHz
入力低電圧異常検知電圧			10		V

### 4.1.2. 回路構成

図 4.1 に本電源のブロック図を示します。回路は 2 段で、1 段目は 2 相、2 段目は 5 相の降圧コンバーターで構成されています。

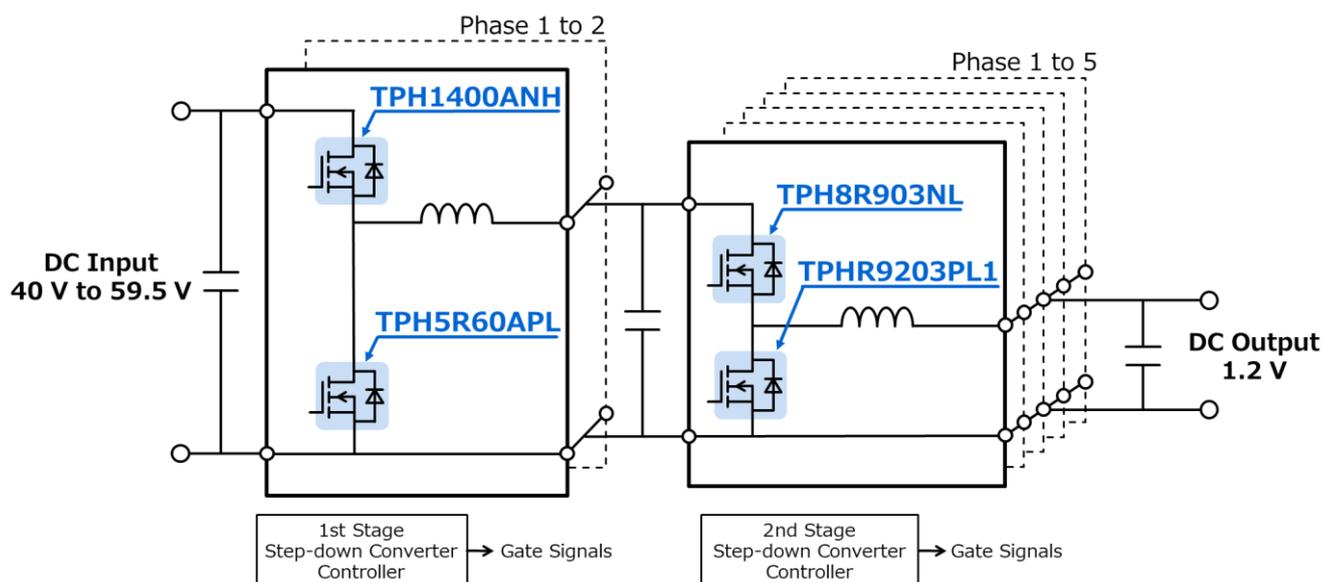


図 4.1 ブロック図

### 4.2. 1 段階降圧 DC-DC コンバーター回路

図 4.2 に 1 段階回路を示します。2 相構成の同期整流降圧 DC-DC コンバーター回路になっています。コントローラは Analog Devices 社製 LTC7810 (以下、1 段階コントローラ) を使用しています。各相は位相を 180 度ずらして動作しています。

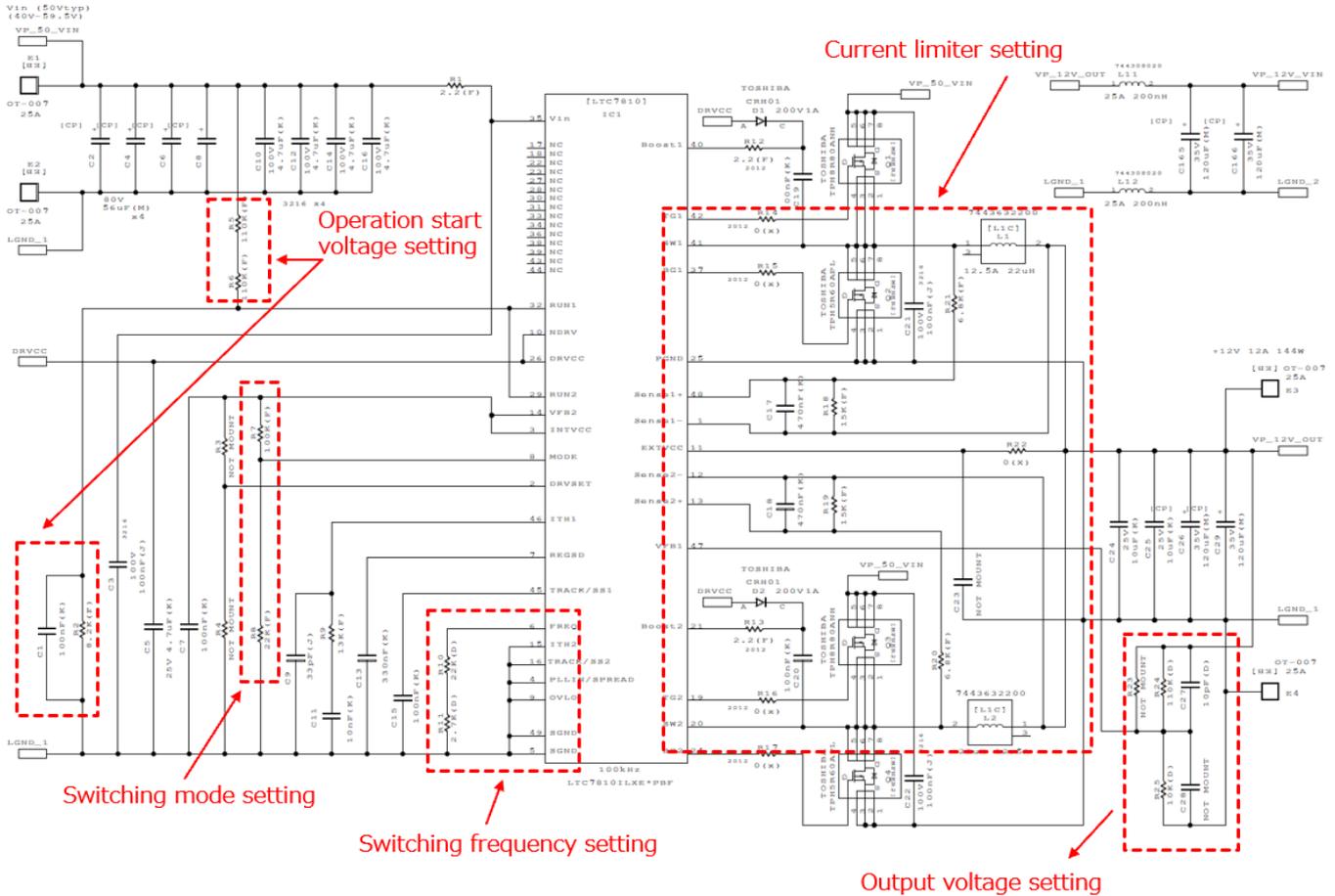


図 4.2 1 段階の降圧 DC-DC コンバーター回路

### 4.2.1. 回路動作

1 段階降圧 DC-DC コンバーターは 2 相 DC-DC コンバーター構成です。図 4.3 にブロック図と各相のスイッチングノード電圧 (SW1、SW2) の波形を示します。出力電圧は入力電圧と Q<sub>1</sub> および Q<sub>3</sub> のオンデューティーで決まります。各相の周波数は波形から分かるように 100 kHz で動作しています。各相は 180 度の位相差を持って動作しています。

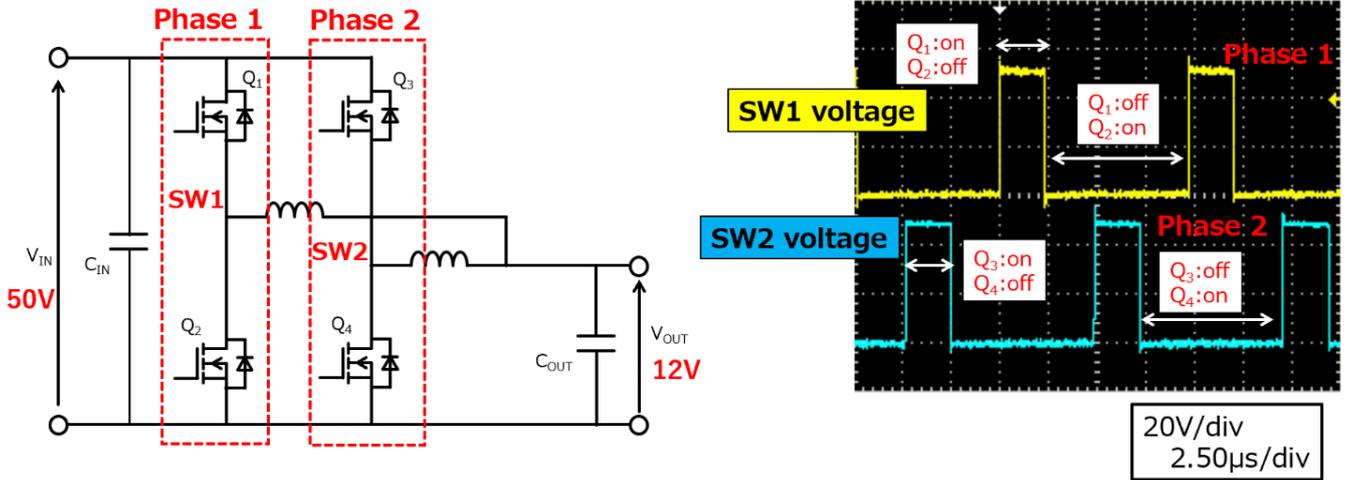


図 4.3 1 段階ブロック図とスイッチングノード波形

1 段階目の出力電圧は 12 V、スイッチング周波数は 100 kHz (1 周期は 10 µs) です。入力電圧 V<sub>IN</sub> が変動した場合、ハイサイド MOSFET のオン時間を調整し、オンデューティー D 変えることで出力電圧 V<sub>OUT</sub> を一定に保っています。入出力電圧には以下の関係があります。

$$V_{OUT} = DV_{IN}$$

図 4.4 に入力電圧 V<sub>IN</sub> が異なるときの MOSFET のスイッチング波形を示しています。

入力電圧 V<sub>IN</sub> が大きくなると出力 V<sub>OUT</sub> を一定に保つため、ハイサイド MOSFET のオン時間を短くしています。

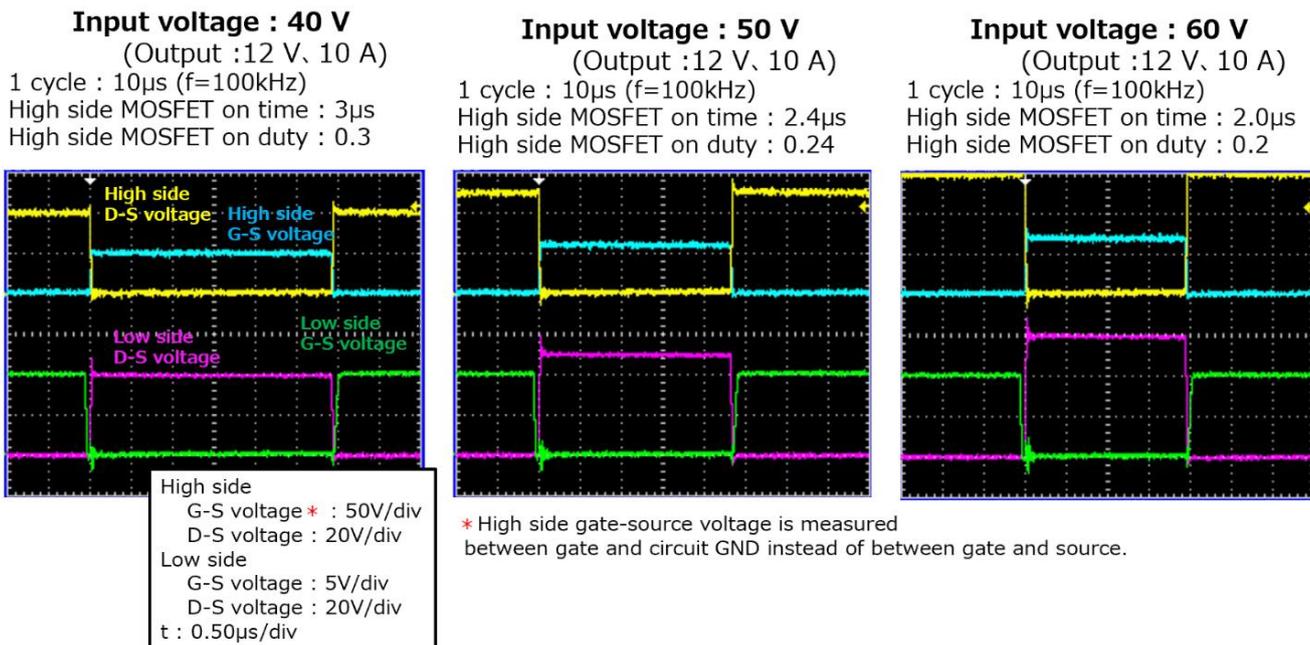


図 4.4 1 段階回路の MOSFET スwitching 波形

#### 4.2.2. スイッチング周波数設定

スイッチング周波数は図 4.5 に示す 1 段目コントローラーの FREQ 端子 (6 ピン) と GND 間の外付け抵抗 (R10, R11) の抵抗値で設定します。1 段目コントローラーの発信器周波数と内部抵抗値の関係から以下の式でスイッチング周波数  $f_{LTC7810}$  は算出されます。

$$f_{LTC7810}(kHz) = ((R10 + R11) - 13.5k) \times 9$$

本電源ではスイッチング周波数の設定目標値を 100 kHz とし、抵抗 R10 に 22 k $\Omega$ 、抵抗 R11 に 2.7 k $\Omega$  を選択し、上記計算結果は 100.8 kHz となります。

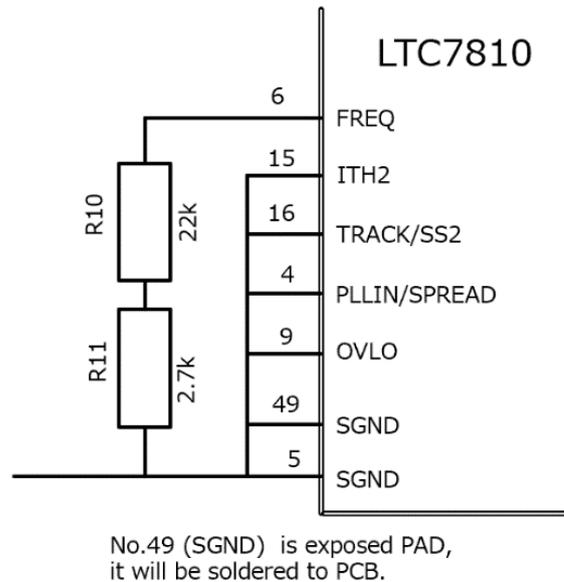


図 4.5 スイッチング周波数設定回路

#### 4.2.3. 動作モード設定

本電源では、軽負荷時のスイッチング動作を 1 段目コントローラーによって以下の 3 種類のモードに変更することができます。

##### ・強制連続モード

負荷電流に依存せず、インダクター電流が負になってもスイッチング動作を継続します。1 段目コントローラーの MODE 端子 (8 ピン) と、INTVCC 端子 (3 ピン) を接続します。

##### ・パルススキップモード

軽負荷時に、インダクター電流が下降していく時 (ローサイド MOSFET がオン) に、電流の向きが反転しそのまま負とならないようにローサイド MOSFET の駆動を停止します。MODE 端子に、1.1 V から INTVCC 端子電圧より 1.3 V 低い電圧の範囲の電圧を印可します。

##### ・バーストモード

軽負荷時にローサイド MOSFET をオフにしたうえで、出力コンデンサーの容量分のみで出力電圧をキープし、その間はハイサイド MOSFET のスイッチング動作も無効にします。MODE 端子 と GND を接続するか、MODE 端子に 0.5~1.0 V の電圧を印可します。

本電源は図 4.6 に示すように、バーストモードに設定しています。バーストモードから連続モードへ切り替わるレベルは電流制限値の約 25 % です。

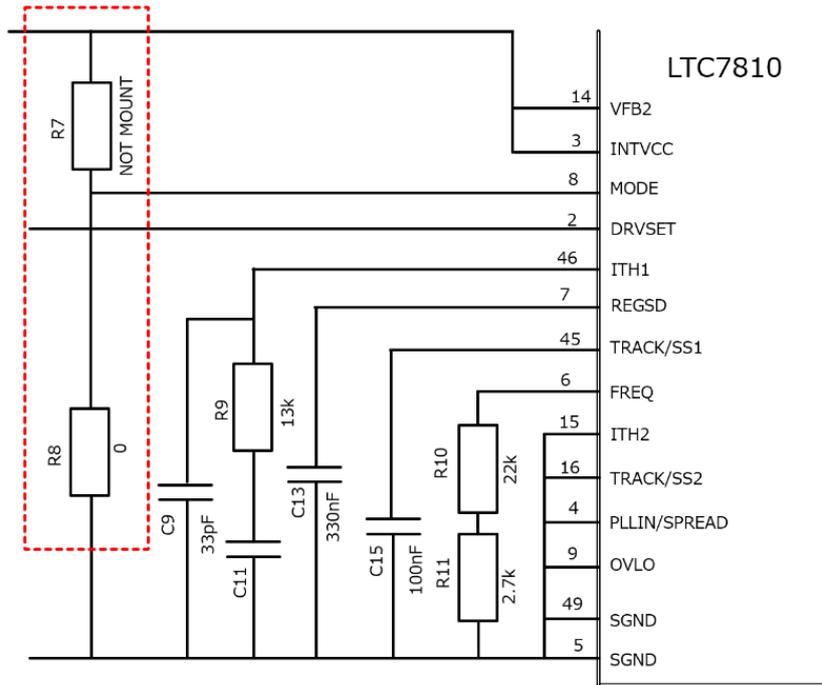


図 4.6 動作モード設定回路

### 4.2.4. 出力電圧設定

1 段階回路の出力電圧  $V_{OUT}$  は図 4.7 の外付け抵抗 (R24, R25) を使用し、以下の式で設定します。

$$V_{OUT} (V) = 1.0(V) \times \left(1.0 + \frac{R24}{R25}\right)$$

本電源では設定値を 12 V とし、図 4.5 に示すように R24 に 110 k $\Omega$ 、R25 に 10 k $\Omega$  を選択しています。

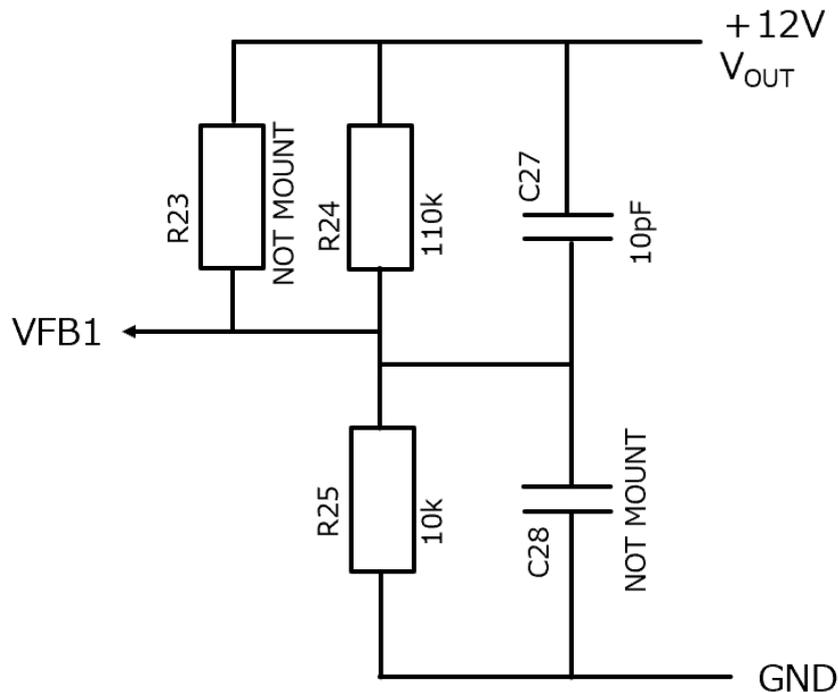


図 4.7 出力電圧設定回路

### 4.2.5. カレントリミッター回路

1 段階目コントローラーに各相の電流検出信号入力端子 Sense1+ (48 ピン) /Sense1- (1 ピン)、Sense2+ (13 ピン) /Sense2- (12 ピン) が設けられています。インダクターの両端電圧を検出し、各相の電流制限をかけます。カレントリミッターレベル  $I_{limit\_1phase}$  (1 相当) を、インダクターの DCR、Sense1+ (Sense2+) 端子と Sense1- (Sense2-) 端子間に配置する R18 (R19) と、スイッチングノードからの抵抗 R21 (R20) で設定します。

2 段階目回路の最大出力時の効率を 80 % とすると、1 段階目の最大出力は 144 W となります。1 段階目の出力電圧は 12 V ですから、電流は  $144 \text{ W} \div 12 \text{ V}$  で 12 A となります。1 相当のカレントリミット値  $I_{limit\_1phase}$  を、最大電流の 120 % ~ 150 % の範囲 (7.2 A ~ 9.0 A) になるように以下の式で算出します。

$$R_{SENSE(EQUIV)} (\Omega) = DCR \times \frac{R18(R19)}{R21(R20) + R18(R19)}$$

$$\Delta I_{L\_1phase} (A) = \frac{1}{f_{LTC7810} \times L} \times V_{OUT} \times \left(1 - \frac{V_{OUT}}{V_{IN \text{ typ.}}}\right)$$

( $\Delta I_{L\_1phase}$  は 1 相当りのリップル電流)

$$I_{limit\_1phase} (A) = \frac{V_{SENSE}}{R_{SENSE(EQUIV)}} - \frac{\Delta I_{L\_1phase}}{2}$$

( $I_{limit\_1phase}$  は 1 相当りのカレントリミッターレベル)

ここで、入力電圧  $V_{IN \text{ typ.}}$  は 50 V、1 段階目出力電圧  $V_{out (f)}$  は 12 V、 $f_{LTC7810}$  は 100 kHz、L は 22  $\mu\text{H}$ 、DCR は 11.72 m $\Omega$ 、1 段階目コントローラー検出電圧  $V_{sense}$  は 75mV (Typ.) であり、R18、R19 に 15 k $\Omega$ 、R20、R21 に 10 k $\Omega$  を選択し、 $I_{limit\_1phase}$  は 8.61 A と算出されます。従って、2 相合計の電流制限設定値は 17.2 A となります。

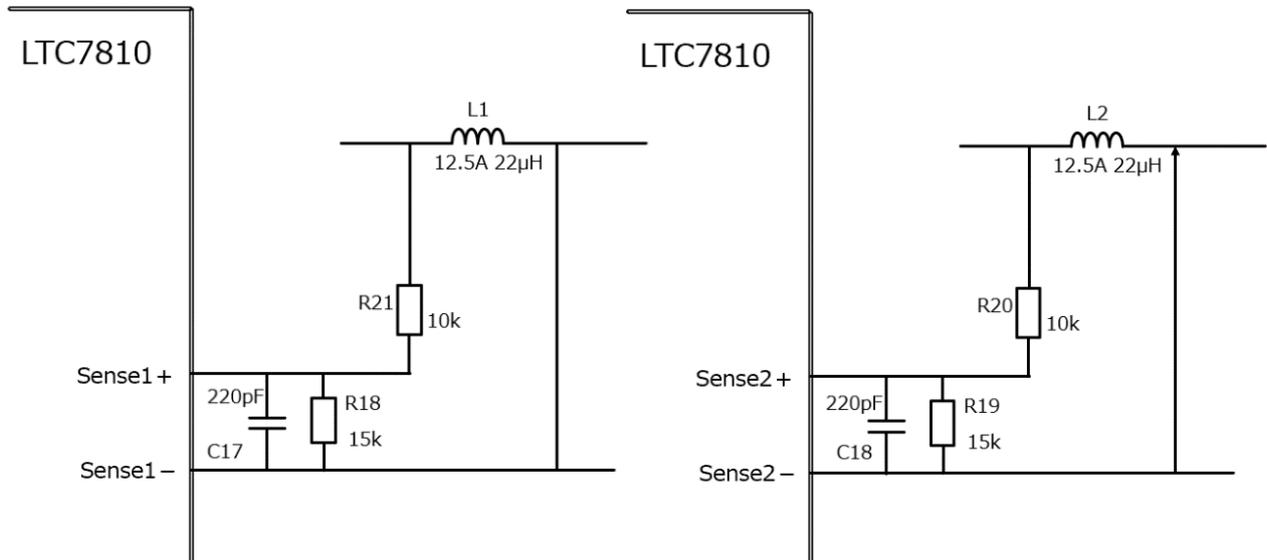


図 4.8 カレントリミッター回路

#### 4.2.6. 出力コンデンサの設定

出力コンデンサの静電容量値 $C_{OUT}$ を出力電圧リップル $V_{ripple}$ が要求仕様に入るように設定します。1段階目出力電圧12 Vの1%で120 mV以下を目標とします。リップル電圧は一般に以下の式で算出します。

$$\Delta I_{L\_Nphase} (A) = \frac{1}{f_{LTC7810} \times L} \times V_{OUT} \times \left(1 - \frac{N \times V_{OUT}}{V_{IN \text{ typ.}}}\right)$$
$$V_{ripple} (V) = \Delta I_{L\_Nphase} \times \left(ESR + \frac{1}{8 \times C_{OUT} \times f_{LTC7810}}\right)$$

ここでNは回路の相数を表し、回路全体のリップル電流波形は相数と入出力電圧の比（デューティー）によって変わってきます。

$V_{OUT} = 12 \text{ V}$ 、 $L = 22 \text{ } \mu\text{H}$ 、 $V_{IN \text{ typ.}} = 50 \text{ V}$ 、 $N = 2$ 、 $f_{LTC7810} = 100 \text{ kHz}$ とし、 $\Delta I_{L\_Nphase} (A)$ の値は2.84 Aなので、本電源では $ESR = 3.9 \text{ m}\Omega (x2) + 18 \text{ m}\Omega (x2) = 1.6 \text{ m}\Omega$ 、 $C_{OUT} = 10 \text{ } \mu\text{F} \times 2 + 120 \text{ } \mu\text{F} \times 2 = 260 \text{ } \mu\text{F}$ 、となる出力コンデンサを選択し、リップル電圧 = 18.2 mVと算出されます。

#### 4.2.7. 動作開始電圧

RUN1 端子 (32 ピン) 電圧が 1.22 V を超えると 1 段階目コントローラーは動作を開始します。RUN1 端子が 1.22 V になるように R5、R6、R2 を調整し、動作開始電圧  $V_{UV}$  を設定します。以下の式で動作開始電圧  $V_{UV}$  を算出します。

$$V_{UV}(V) = 1.22 (V) \times \left(1 + \frac{(R5 + R6)}{R2}\right)$$

本電源では最低動作電圧設定目標値を 34 V とし、図 4.9 に示すように抵抗 R5、R6 に 110 k $\Omega$ 、抵抗 R2 に 8.2 k $\Omega$  を選択しています。この定数の計算値は 34.0 V となります。

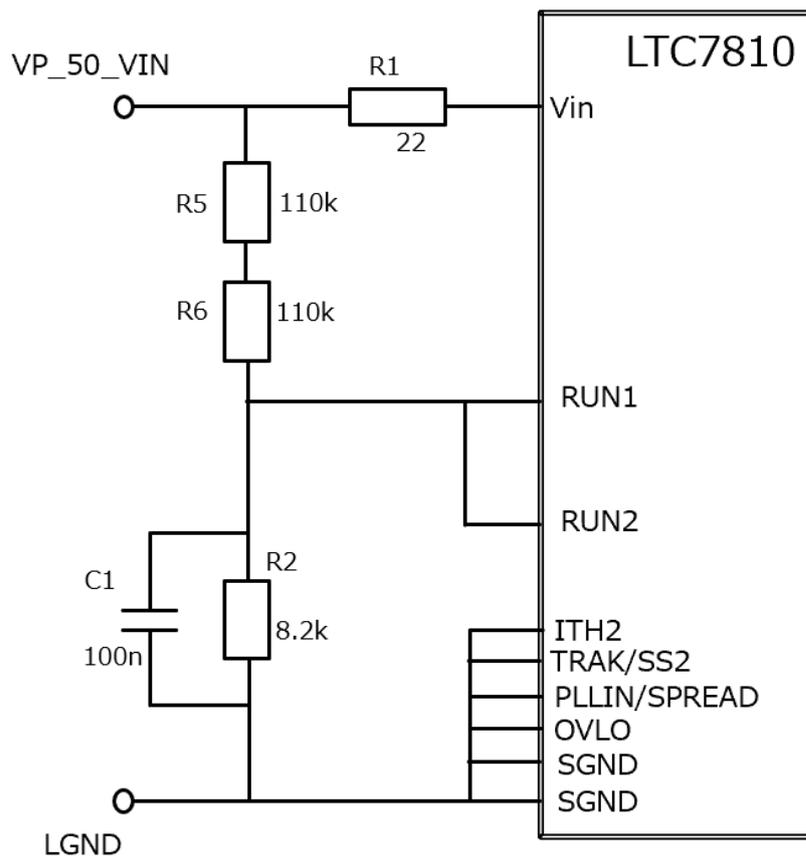


図 4.9 動作開始電圧設定回路

#### 4.2.8. 過熱保護

1 段階目コントローラーに過熱保護機能が内蔵されています。コントローラーのジャンクション温度が 180 °C を超えるとシャットダウンし、ジャンクション温度が約 160 °C まで戻ると正常動作に復帰します。

### 4.3. 2 段目降圧 DC-DC コンバーター回路

図 4.10 に 2 段目降圧 DC-DC コンバーターの回路を示します。5 相構成の同期整流降圧 DC-DC コンバーターです。Renesas 製コントローラー-ISL6336D (以下、2 段目コントローラー) を使用し、1 段目出力 12 V から 1.2 V を生成しています。

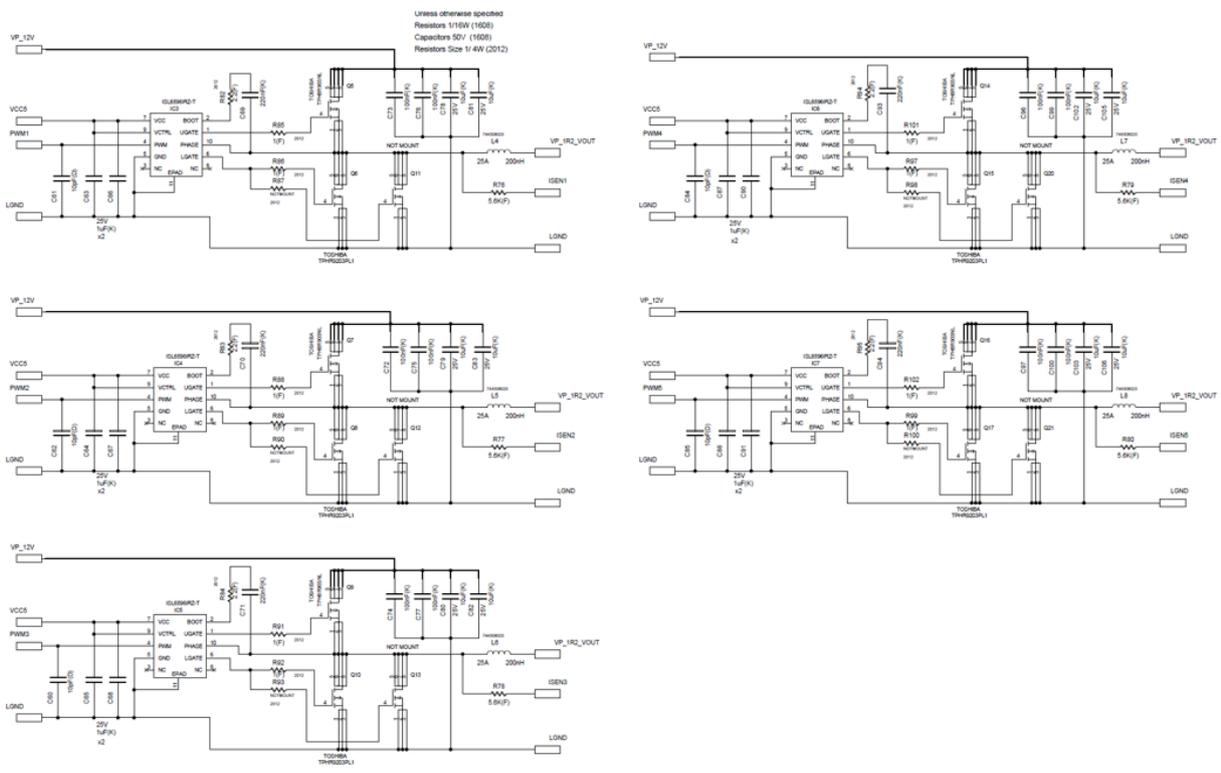
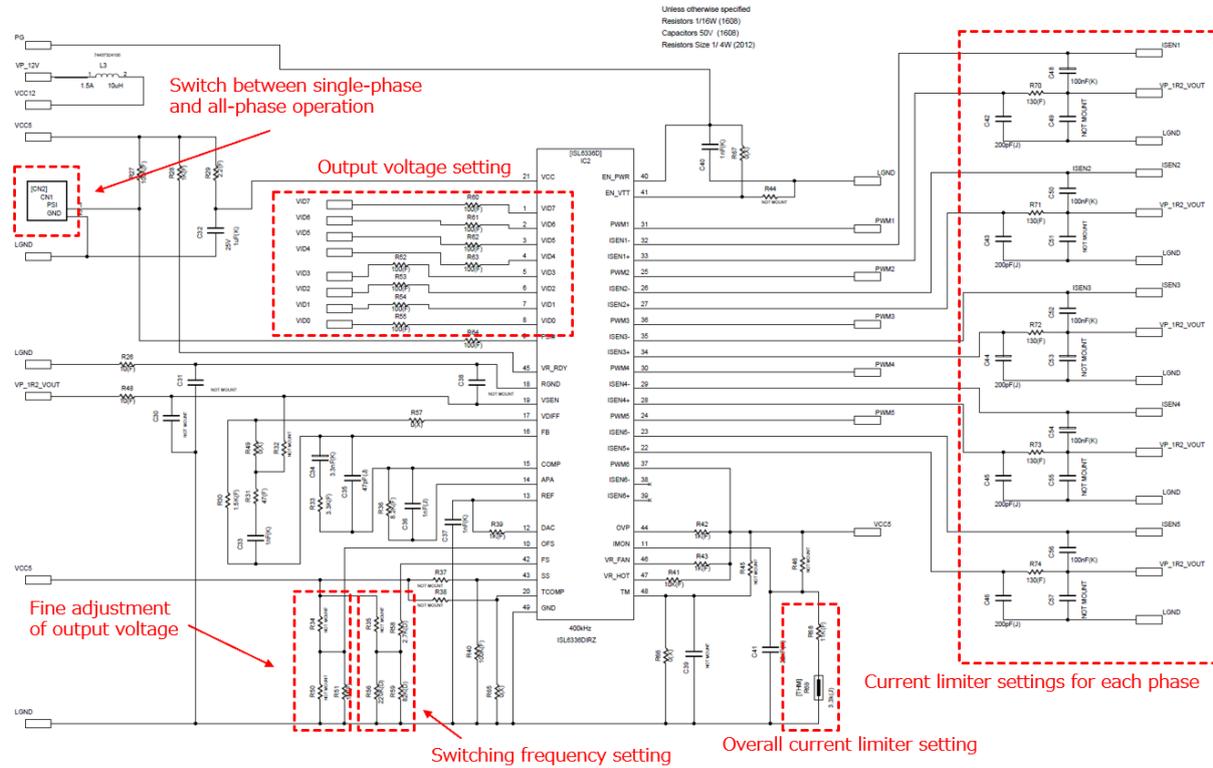


図 4.10 2 段目降圧 DC-DC コンバーター

### 4.3.1. 回路動作

2 段階降圧 DC-DC コンバーターは 5 相の DC-DC コンバーターです。図 4.11 にブロック図と各相のスイッチングノード電圧の波形を示します。回路は 5 相ですが波形は便宜上 4 相のみの表示です。各相の周波数は波形から分かるように約 400 kHz で動作しています。各相は位相が 72 度ずれて動作します。

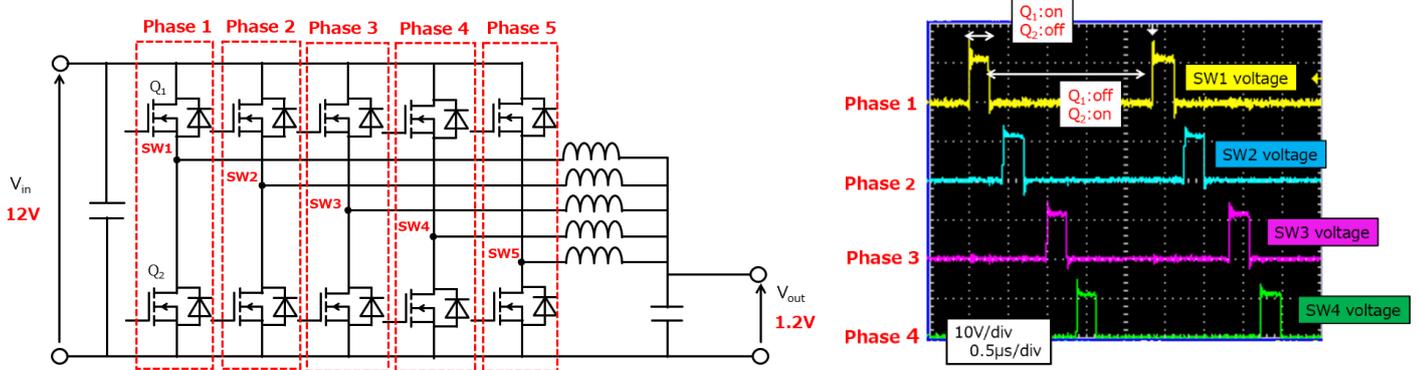


図 4.11 2 段階ブロック図と各相のスイッチノード波形

出力電圧は 1.2 V、MOSFET のスイッチング周波数は 400 kHz、スイッチング 1 周期は 2.5  $\mu$ s となります。入出力電圧には以下の関係があります。

$$V_{OUT} = DV_{IN}$$

入力電圧が 12 V で出力電圧が 1.2 V になるためにはハイサイド MOSFET のオンデューティーは 0.1 となり、ハイサイド MOSFET のオン時間は 0.25  $\mu$ s となります。図 4.12 はハイサイド MOSFET のオン期間のハイサイドおよびローサイド MOSFET のゲート電圧とドレイン・ソース間電圧の波形を示しています。

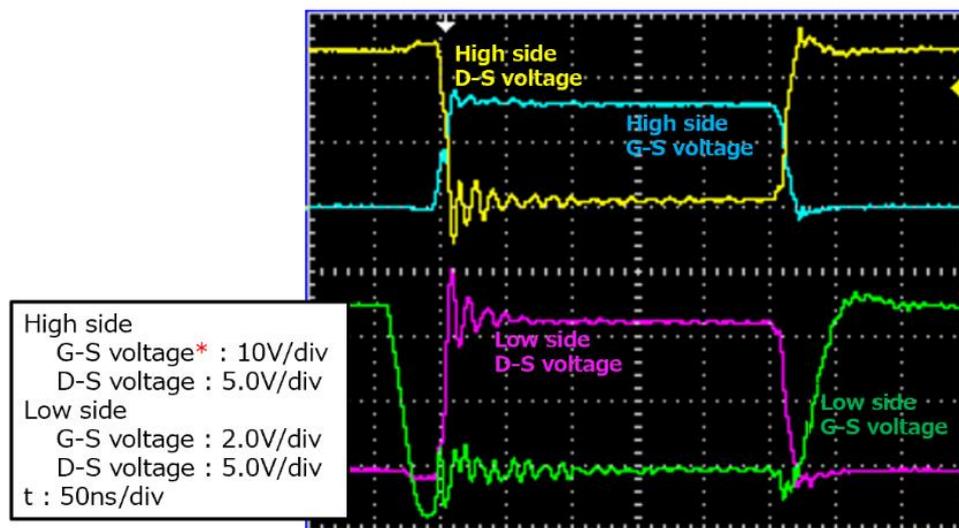
**Input voltage : 12 V**

(Output voltage : 1.2 V)

1 cycle : 2.5 $\mu$ s (f=400kHz)

High side MOSFET on time : 0.25 $\mu$ s

High side MOSFET on duty : 0.1



\* High side gate-source voltage is measured between gate and circuit GND instead of between gate and source.

図 4.12 MOSFET スwitching 波形

### 4.3.2. 出力電圧設定

2 段階コントローラの VID0~VID7 端子 (ピン 8~ピン 1) の状態に基づいて基準電圧を生成します。図 4.13 に電圧設定部の回路を示します。各端子入力がハイかローの組み合わせで 0.5 V~1.6 V まで 6.25 mV 刻みで設定することが可能です。全ての VID ピンには、内部プルアップ電流源がありませんので、VCC (5 V) と各端子間に R106~R113 のプルアップ抵抗を接続しています。基板上的ディップスイッチ S1 によって VID0~VID7 の各値を設定します。

本電源では設定値 1.20000 V の、VID0 : ロー、VID1 : ハイ、VID2~5 : ロー、VID6 : ハイ、VID7 : ローに設定しています。

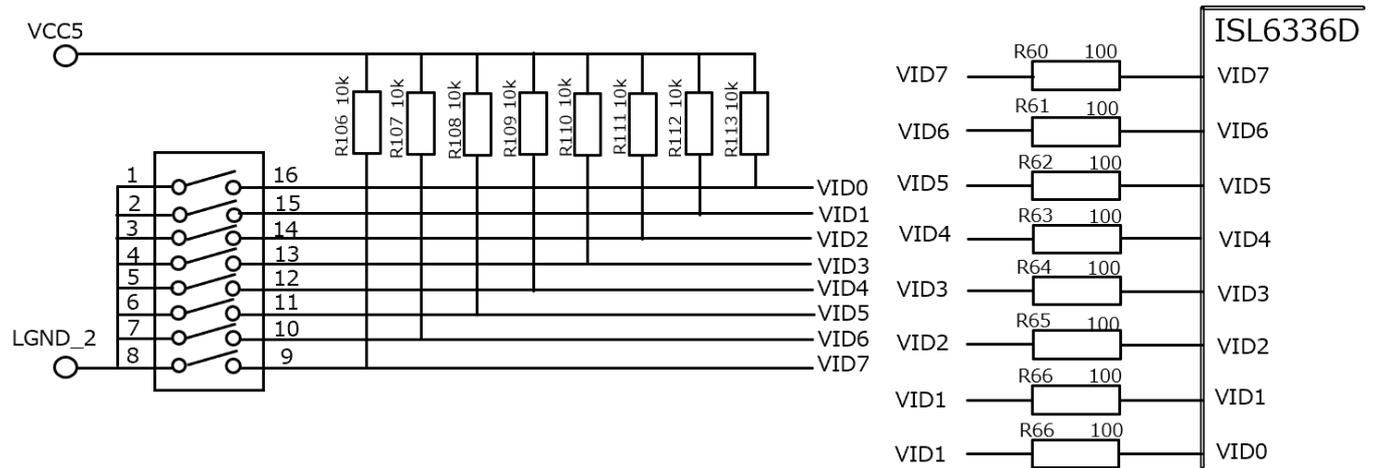


図 4.13 出力電圧設定回路

### 4.3.3. スイッチング周波数設定

2 段階コントローラーの FS 端子 (42 ピン) と GND または V<sub>CC</sub> に接続する抵抗値 RT (R56, R58, R59) によってスイッチング周波数  $f_{ISL6336}$  を設定します。合成抵抗 RT は

$$RT(\Omega) = R58 + \frac{R56 \times R59}{R56 + R59}$$

となり、

$f_{ISL6336}$  は以下の式で計算されます。

$$f_{ISL6336}(Hz) = \frac{2.5 \times 10^{10}}{RT}$$

本電源では、R58 に 2.7 k $\Omega$ 、R56 に 220 k $\Omega$ 、R59 に 82 k $\Omega$  を選択し、RT = 62.4 k $\Omega$ 、 $f_{ISL6336} = 400.4$  kHz としています。

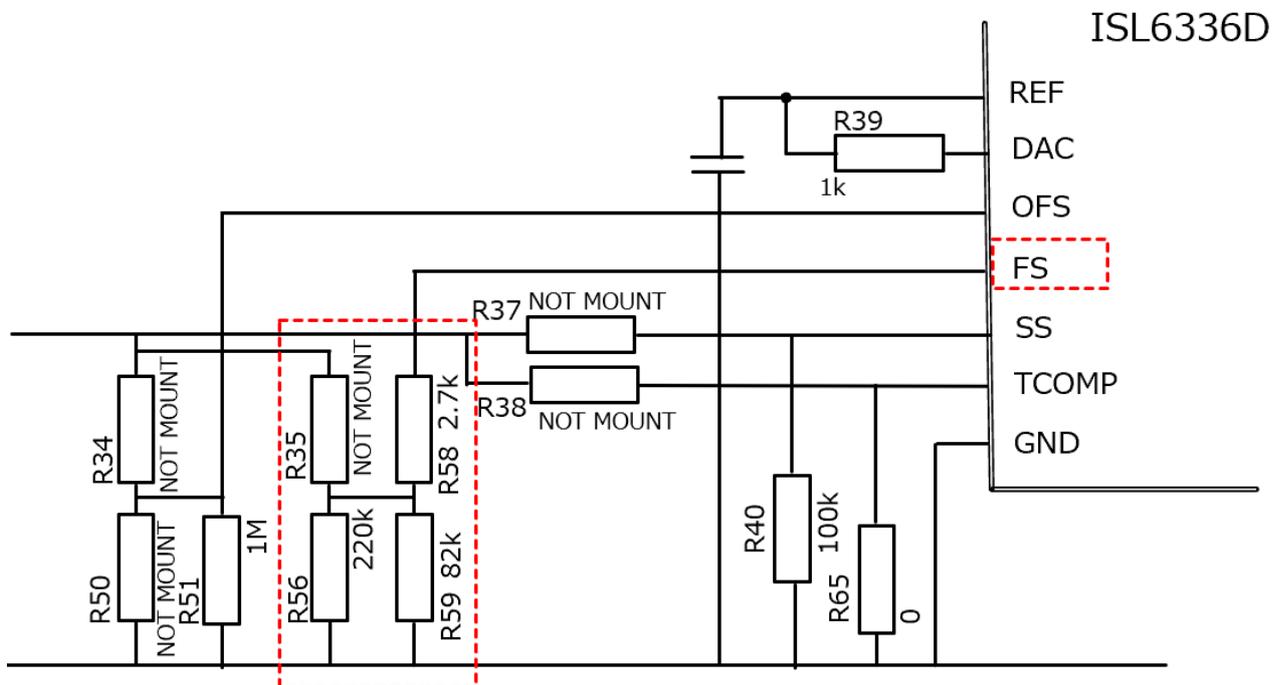


図 4.14 スイッチング周波数設定回路

### 4.3.4. 単相動作、全相動作の切り替え

2 段階回路は、PSI# 端子 (9 ピン) への入力信号により単相動作と全相動作を切り替えることができます。基板上に実装している 2 端子コネクタ-CN1 の端子間 (PSI と GND) をショートすると、単相動作となります。単相動作は、31 ピン PWM1 端子 (31 ピン) に接続しているコンバーター回路のみ動作します。CN1 の端子間 (PSI と GND) をオープンのままにすると、接続されている 5 相の回路全てが動作します。

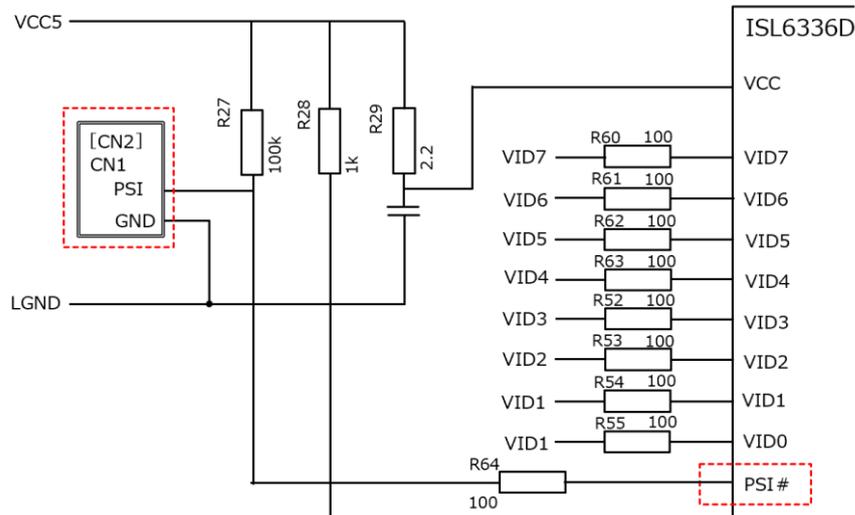


図 4.15 単相動作、全相動作切り替え回路

### 4.3.5. 各相のカレントリミッター

2 段階コントローラーの各相に電流検出信号入力端子 ISENn+/ISENn (n : 1~6) が設けられており、各相のインダクターの両端電圧を検出し、電流制限をかけます。

例として相 1 (PWM1) の場合で考えます。カレントリミッターレベル  $I_{limit1\_1phase}$  は、インダクターの DCR、ISEN1+ 端子 (33 ピン) と出力間に接続する抵抗  $R_{ISEN}$  (R70) とし、コントローラーの電流検出レベル  $I_{SEN}$  を使って以下の式で算出されます。

$$I_{limit1\_1phase} (A) = I_{SEN} \times R_{ISEN} \times \frac{1}{DCR}$$

DCR は 0.37 mΩ、 $I_{SEN}$  は 105 μA であり、R70 に 130 Ω を選択すると、 $I_{limit1\_1phase}$  は 36.9 A と算出されます。本電源の仕様は最大 100 A の 5 相であるため、1 相当たり 20 A となり計算上は最大電流の 185 % 程度となりますが DCR のばらつきと電流バランスのばらつきを考慮してこの設定としています。

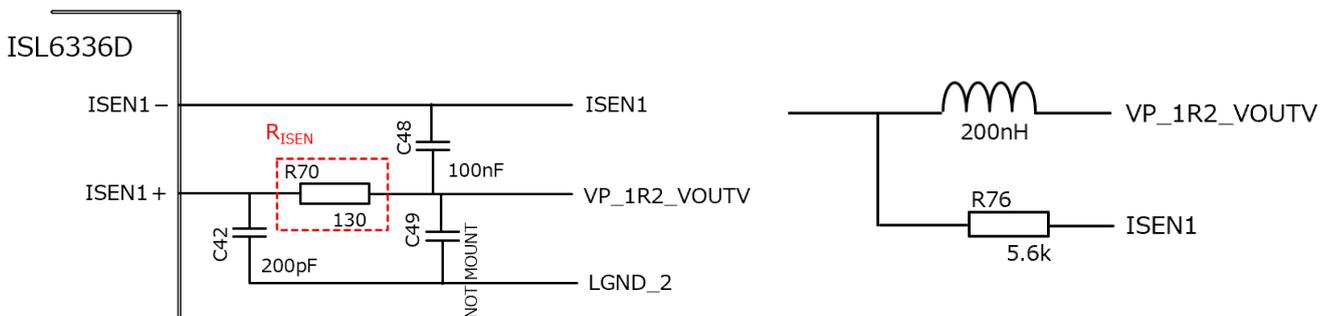


図 4.16 相 1 のカレントリミッター設定回路

### 4.3.6. 出力全体のカレントリミッター

2 段階コントローラーの IMON 端子 (11 ピン) により、各相の電流値を合算した電流制限をかけることができます。IMON 端子から流出する電流は検出された電流  $I_{SEN}$  の平均電流と等しくなります。検出された電流は示す以下の式になります。

$$I_{SEN} = I_L \times \frac{DCR}{R_{ISEN}}$$

IMON 端子の電圧  $V_{IMON}$  は抵抗 (R68, R69) と  $I_{SEN}$  に比例します。

$$V_{IMON} = (R68 + R69) \times I_{SEN}$$

上式に  $I_{SEN}$  の式を代入すると以下の式が得られます。

$$V_{IMON} = (R68 + R69) \times I_L \times \frac{DCR}{R_{ISEN}}$$

$$I_L = \frac{V_{IMON} \times R_{ISEN}}{(R68 + R69) \times DCR}$$

N 相分の  $I_L$  の全体のカレントリミッターレベル  $I_{limit}$  (A) は、インダクターの DCR、前項の  $R_{ISEN}$  (R70)、IMON-GND 間の抵抗 (R68, R69) を使い、以下の式で設定します。

$$I_{limit}(A) = \frac{IMON \times N \times R_{ISEN}}{(R68 + R69) \times DCR}$$

$V_{IMON}$  は標準で 1.11 V、N は 5、DCR は 0.37 mΩ であり、R68 に 11 kΩ、R69 に 3.3 kΩ を選択すると、135 A と算出されます。

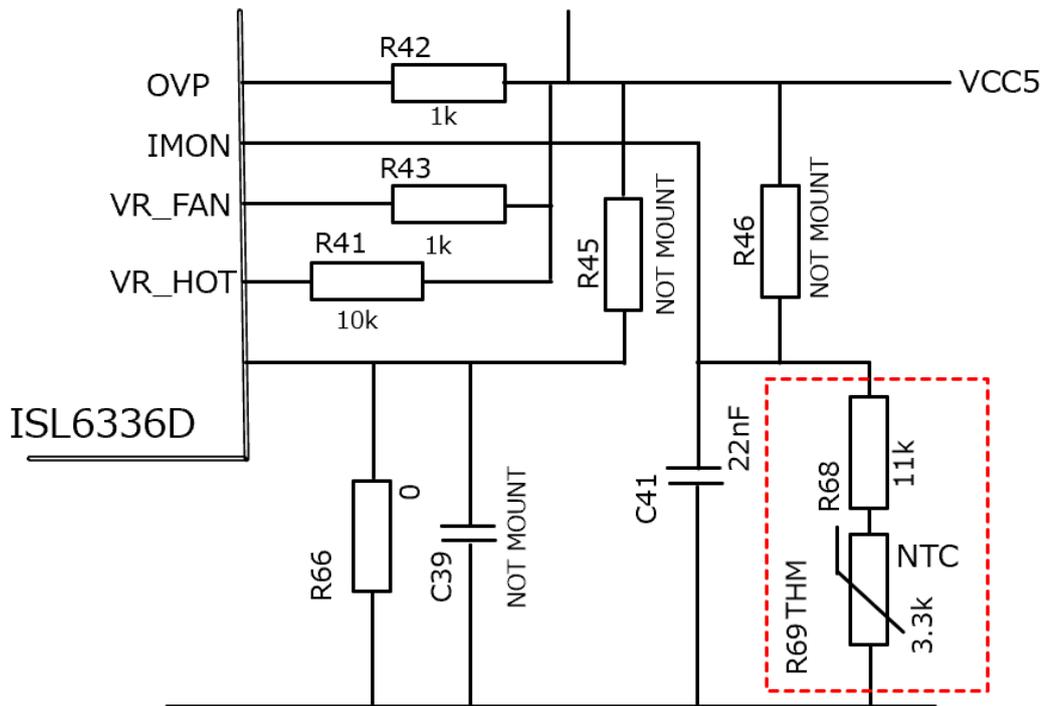


図 4.17 全体のカレントリミッター設定回路

### 4.3.7. 出力コンデンサー設定

出力コンデンサーの静電容量値 $C_{out}$ は出力電圧リップル $V_{ripple}$ が要求仕様に入るように設定します。要求仕様は+1.2 V出力で20 mV以下となります。軽負荷時に1相で動作させることも想定し、5相より1相時のリップル電圧が大きくなるため、1相時のリップル電圧を算出します。

N相構成のリップル電流 $\Delta I_L$ は

$$\Delta I_L = \frac{(V_{IN} - N \times V_{OUT}) \times V_{OUT}}{V_{IN} \times L \times f_{SW}}$$

です。この時のリップル電圧は出力コンデンサーのESRを掛けた以下の式で算出されます。

$$V_{ripple}(V) = \frac{ESR \times (V_{in} - N \times V_{out}) \times V_{out}}{L \times V_{in} \times f_{ISL6336}}$$

$V_{in} = 12 \text{ V}$ 、 $N = 1$  (1相動作を想定)、 $V_{out} = 1.2 \text{ V}$ 、 $f_{ISL6336} = 400 \text{ kHz}$ 、 $L = 200 \text{ nH}$ であり、1個あたりのESRが3 m $\Omega$ のMLCC (Multi-Layer Ceramic Capacitor) を42個、1個あたりのESRが8 m $\Omega$ の導電性高分子アルミ電解コンデンサーを5個並列に搭載すると、合成のESRを1.3 m $\Omega$ とすると、リップル電圧は17.6 mVと算出されます。

## ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

### 第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

### 第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

### 第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

### 第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

### 第5条 準拠法

本規約の準拠法は日本法とします。

### 第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。