

# eFuse IC 応用回路 (過電流保護強化)

## リファレンスガイド

RD241B-RGUIDE-01

---

東芝デバイス&ストレージ株式会社

## 目次

1. はじめに .....	3
2. 仕様と外観 .....	4
2.1. 仕様 .....	4
2.2. 回路ブロック図 .....	5
2.2.1. モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) ブロック図.....	5
2.2.2. ベース基板ブロック図 .....	6
2.3. 外観と部品配置 .....	7
2.3.1. モジュール基板 (eFuse IC 応用回路 (過電流保護強化)).....	7
2.3.2. ベース基板 .....	9
3. 回路図、部品表、PCB パターン図 .....	11
3.1. 回路図 .....	11
3.2. 部品表 .....	11
3.3. PCB パターン図.....	12
4. 動作説明 .....	15
4.1. 動作方法 .....	15
4.2. ベース基板外部コネクタ仕様 .....	17
4.3. モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) 動作概要 .....	19
4.3.1. 過電流検出.....	19
4.3.2. 過熱検出 .....	19
4.3.3. TCKE905ANA の VOUT 遮断.....	19
5. 使用時の注意事項 .....	20

## 1. はじめに

本リファレンスガイドではeFuse IC 応用回路（過電流保護強化）基板の仕様、動作手順について解説します。

近年、ノートパソコン・ゲーム機器などの各種民生機器・ストレージ機器・サーバーなどで、さまざまな保護機能が重要になってきています。本リファレンスガイドでは本用途に最適な、eFuse IC（電子ヒューズ）とThermoflagger™を組み合わせた保護回路（以下本デザイン）の仕様、動作手順について解説します。

eFuse IC（電子ヒューズ）は、過剰な電流が流れると内部検出回路が動作し、従来のヒューズに対して高速な電流遮断機能を持ちます。さらに一度の過電流では破壊されないため、繰り返し使用することができます。他にも、過電圧保護など多彩な保護機能を内蔵しています。

本デザインeFuse IC 応用回路（過電流保護強化）はモジュール基板とベース基板で構成されます。

モジュール基板は過電流保護機能を持つeFuse IC（[TCKE905ANA](#)）とThermoflagger™（[TCTH021BE](#)）およびPTCサーミスターで構成した回路です。本デザインではThermoflagger™はeFuse ICの電流をモニターするために使用しており、過電流を検出したときeFuse ICの出力を遮断します。またPTCサーミスター（PTC11）が異常過熱して抵抗値が上昇し、PTCサーミスター（PTC11）と4.7kΩの抵抗（R11）で分圧した電圧が下がったときもeFuse ICの出力を遮断します。

ベース基板は、モジュール基板を評価するための基板です。出力回路としてN-chパワーMOSFETの[TPHR8504PL1](#)、MOSFETゲートドライバーIC [TCK402G](#)、信号制御用に[抵抗内蔵型トランジスター](#)、[ワンゲートロジックIC](#)の[TC7PZ17FU](#)、[CMOSロジックIC](#)の[74HC123D](#)を搭載しています。

なおベース基板は、リファレンスデザイン「[パワーマルチプレクサー回路](#)」と同じです。

## 2. 仕様と外観

### 2.1. 仕様

表 2.1、表 2.2 にモジュール基板およびベース基板の主な仕様を記載します。

表 2.1 モジュール基板仕様

基板名称	入力電圧	最大出力電流
eFuse IC 応用回路 (過電流保護強化)	Min. 2.7V, Typ. 5V, Max. 6V	1.4A (標準)、 抵抗設定で最大 4A まで変更可能

表 2.2 ベース基板仕様

入力	VINA 入力 (VINA 2.7~6V) VINB 入力 (-) 駆動電源 (VDD 5~12V)
出力	出力負荷 A~D (LOAD-A~LOAD-D それぞれ抵抗負荷と容量負荷の合計 4A) FLAG 出力 (VINA 入力時に H レベル (約 5V) 出力)

## 2.2. 回路ブロック図

### 2.2.1. モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) ブロック図

モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) のブロック図を図 2.1 に示します。

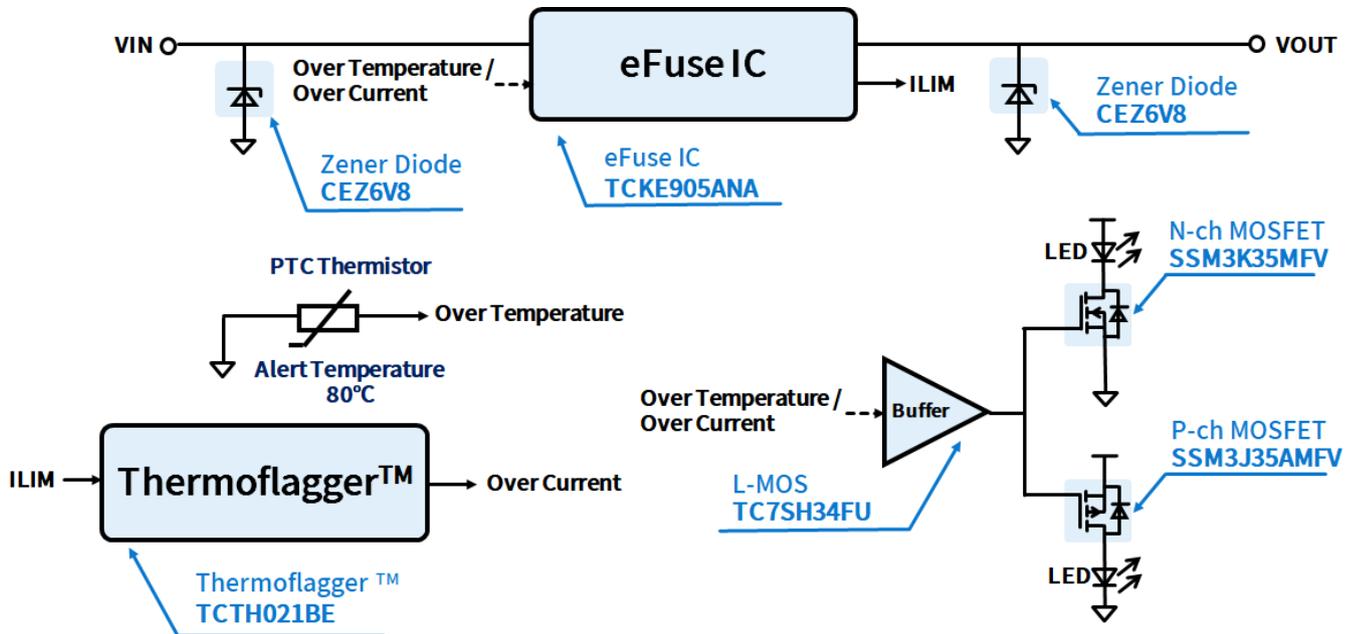


図 2.1 モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) ブロック図

### 2.2.2. ベース基板ブロック図

ベース基板のブロック図を図 2.2 に示します。

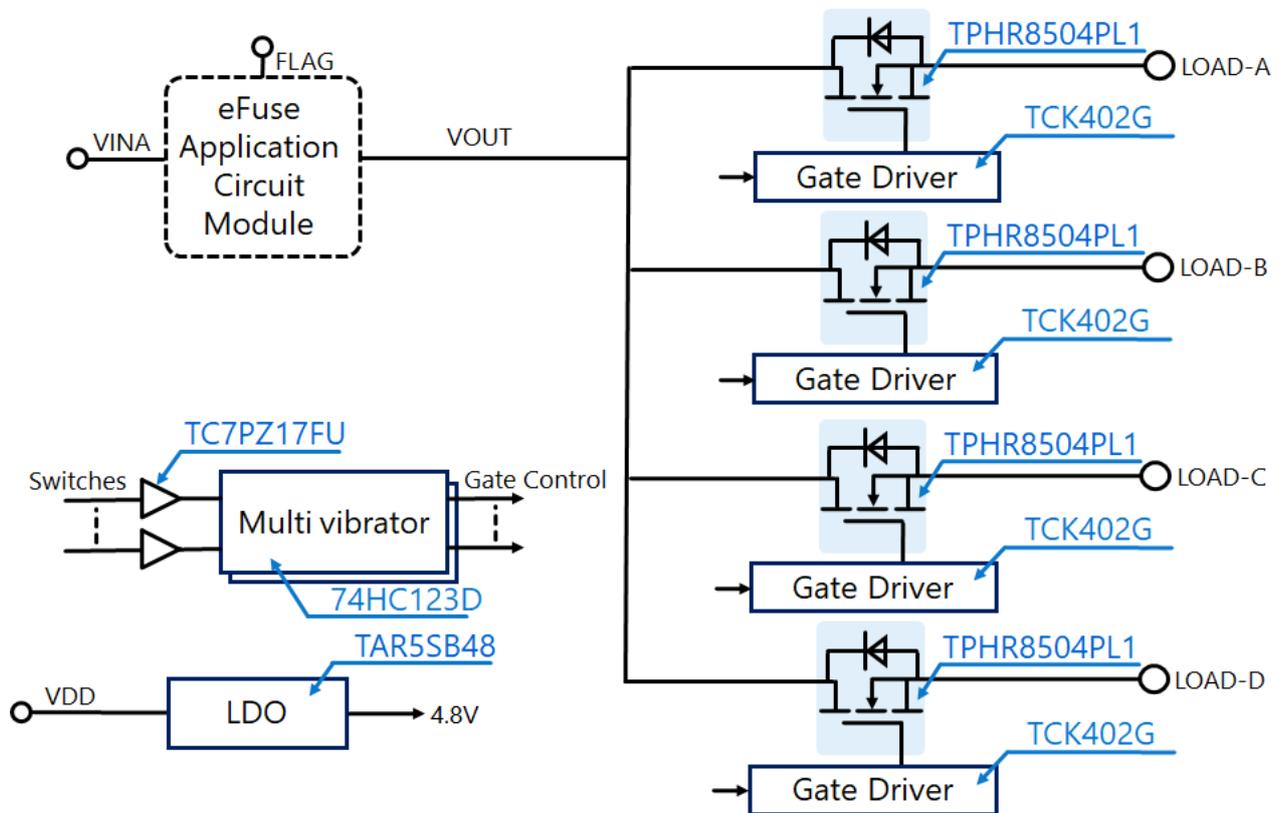


図 2.2 ベース基板ブロック図

## 2.3. 外観と部品配置

モジュール基板ならびにベース基板の外観と主要部品配置を示します。

### 2.3.1. モジュール基板 (eFuse IC 応用回路 (過電流保護強化))

外観を図 2.3 に、基板レイアウトを図 2.4 および図 2.5 にそれぞれ示します。

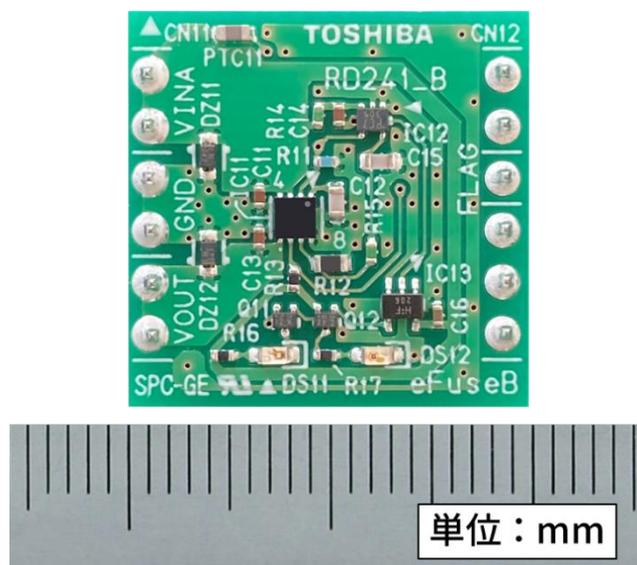


図 2.3 eFuse IC 応用回路 (過電流保護強化) 基板上面図

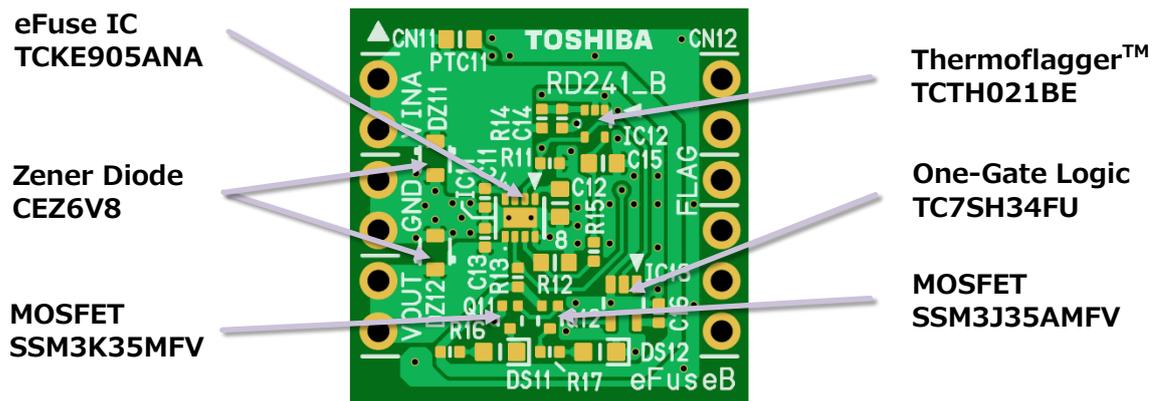


図 2.4 eFuse IC 応用回路 (過電流保護強化) 基板レイアウト (Top 面)

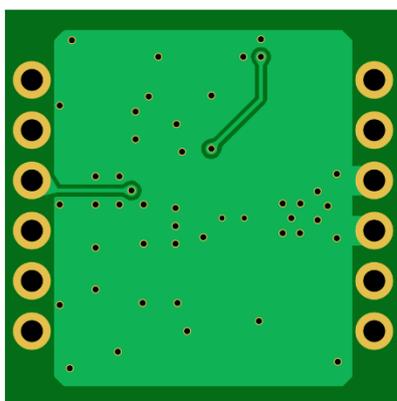


図 2.5 eFuse IC 応用回路 (過電流保護強化) 基板レイアウト (Bottom 面)

### 2.3.2. ベース基板

外観を図 2.6 に、基板レイアウトを図 2.7 にそれぞれ示します。

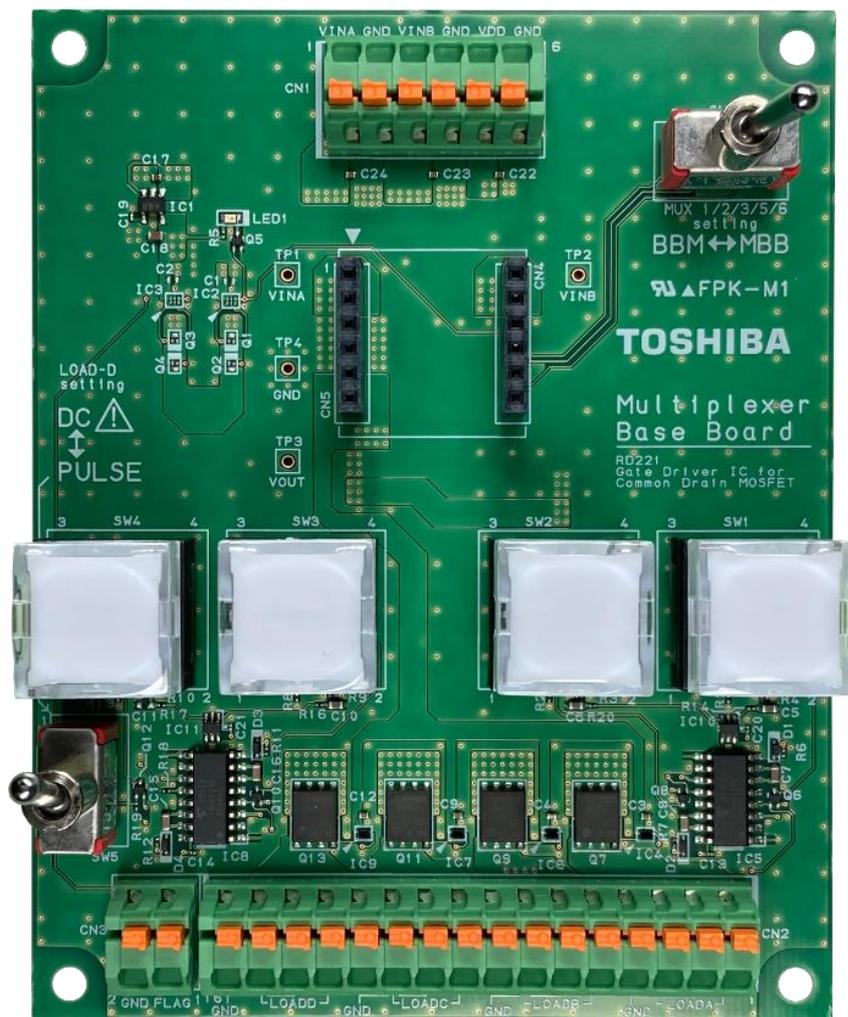


図 2.6 ベース基板上面図

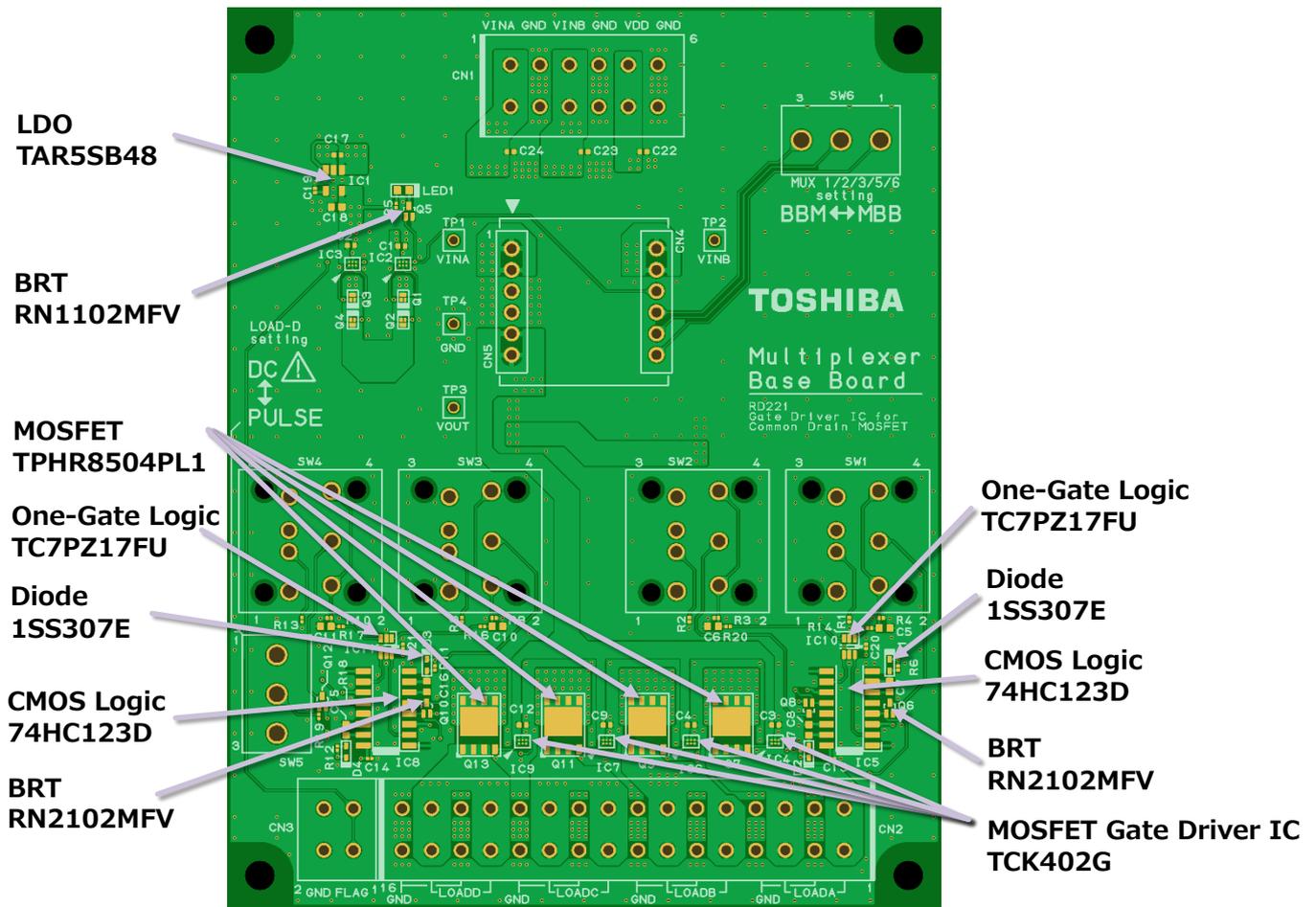


図 2.7 ベース基板レイアウト (Top 面)

### 3. 回路図、部品表、PCB パターン図

#### 3.1. 回路図

以下のファイルを参照ください。

モジュール基板 RD241-SCHEMATIC2-xx.pdf

ベース基板 RD221-SCHEMATIC7-xx.pdf

(xxはレビジョン番号)

#### 3.2. 部品表

以下のファイルを参照ください。

モジュール基板 RD241B-BOM1-xx.pdf

ベース基板 RD221-BOM7-xx.pdf

(xxはレビジョン番号)

### 3.3. PCB パターン図

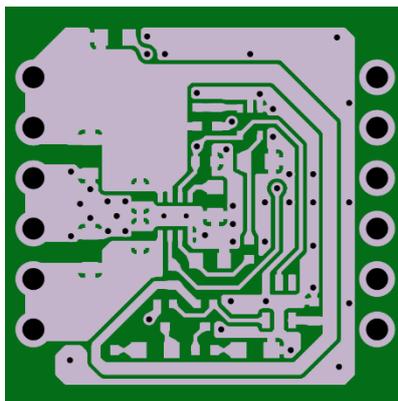
モジュール基板のパターン図を図3.1に、ベース基板のパターン図を図3.2に示します。

以下のファイルも参照ください。

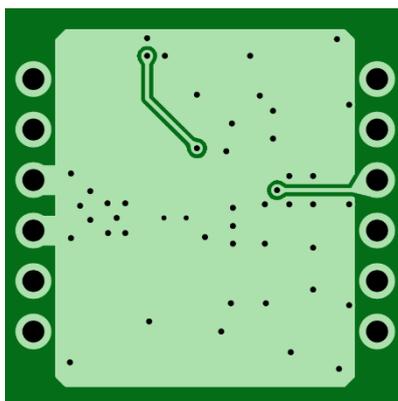
モジュール基板 RD241-LAYER2-xx.pdf

ベース基板 RD221-LAYER7-xx.pdf

(xxはレビジョン番号)

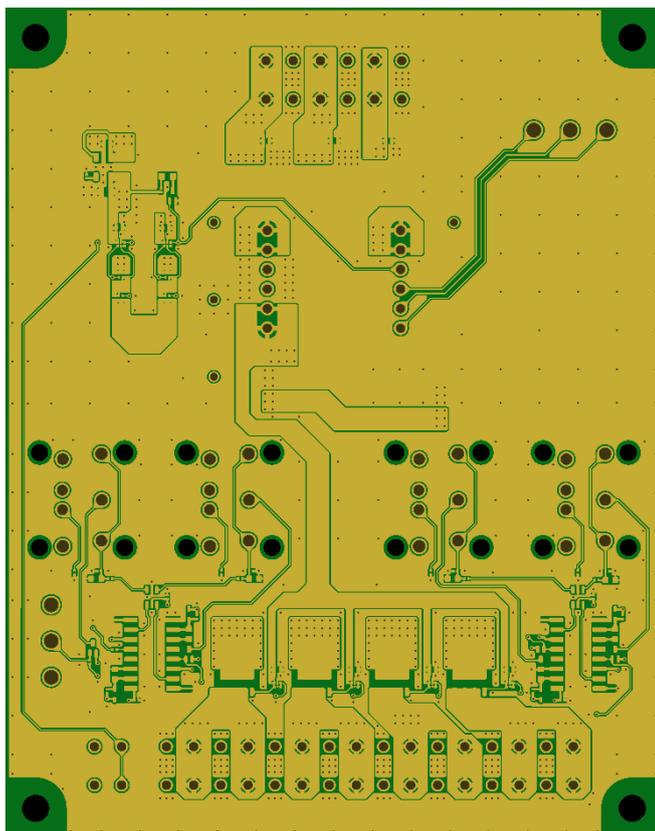


<Layer 1 Front 側>

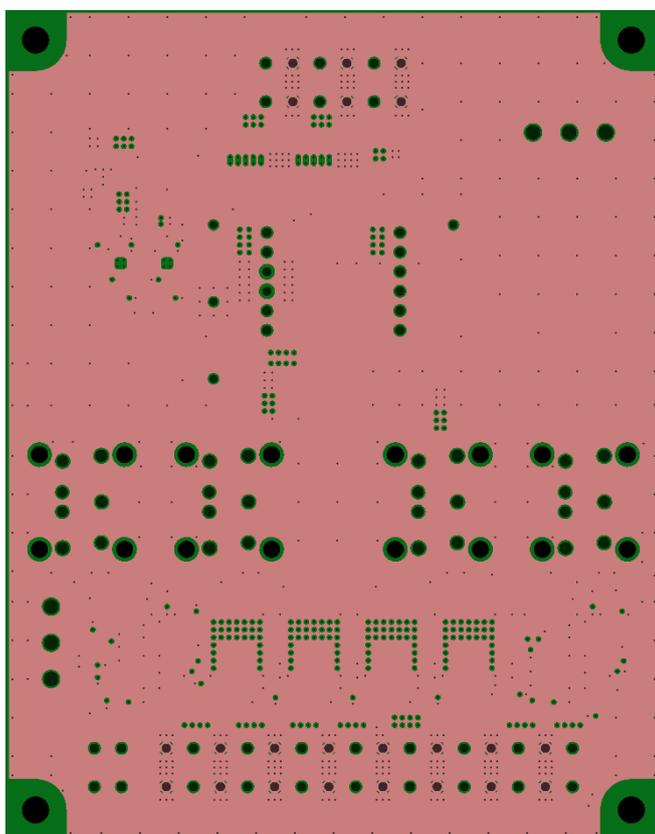


<Layer 2 Bottom 側>

図 3.1 モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) パターン図 (Top View)

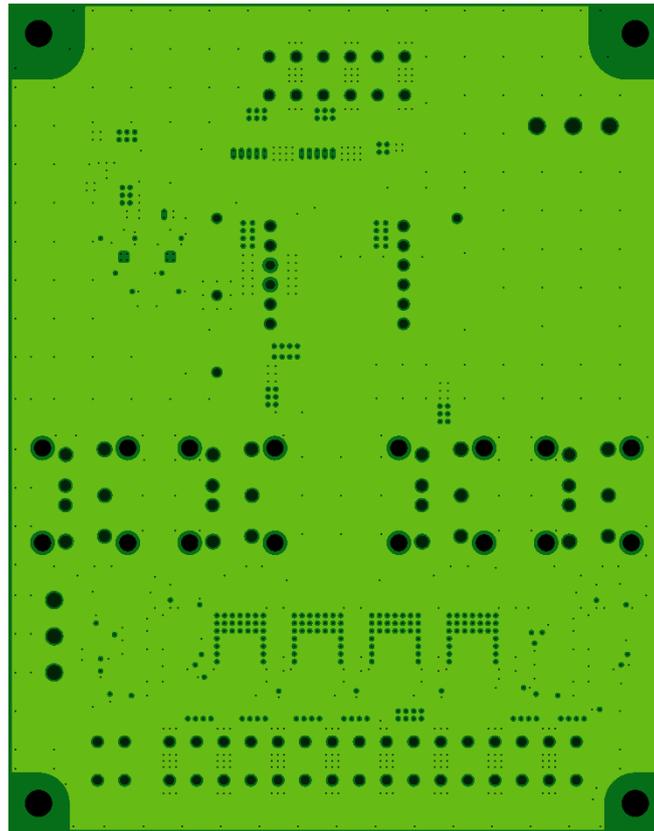


<LAYER1 Front側>

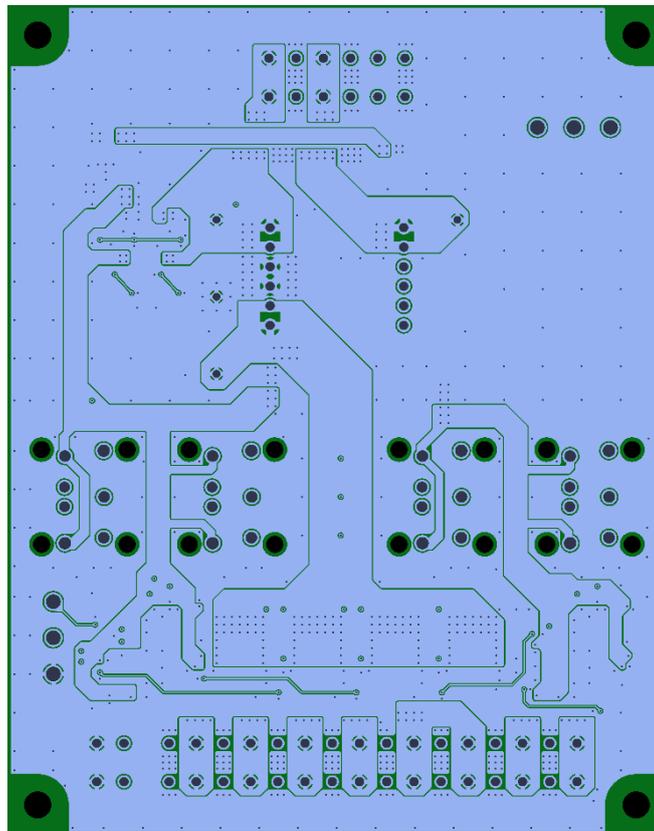


<LAYER2>

図3.2 (a) ベース基板パターン図 (Top View)



<LAYER3>



<LAYER4 Back側>

図3.2 (b) ベース基板パターン図 (Top View)

## 4. 動作説明

### 4.1. 動作方法

本デザインを起動するときの標準的な手順は以下の通りです。

1. ベース基板のモジュール基板接続コネクタ (CN4, CN5) にモジュール基板を図 4.2 の通り接続します。
2. ベース基板の入力端子台 (CN1) の VDD 電源 (5V) を印加した後、VINA 電源 (5V) を印加します。
3. 動作の停止は、ベース基板の VINA 電源をオフにしたあと、VDD 電源をオフにしてください。

\*負荷抵抗の発熱による火傷などに注意してください。

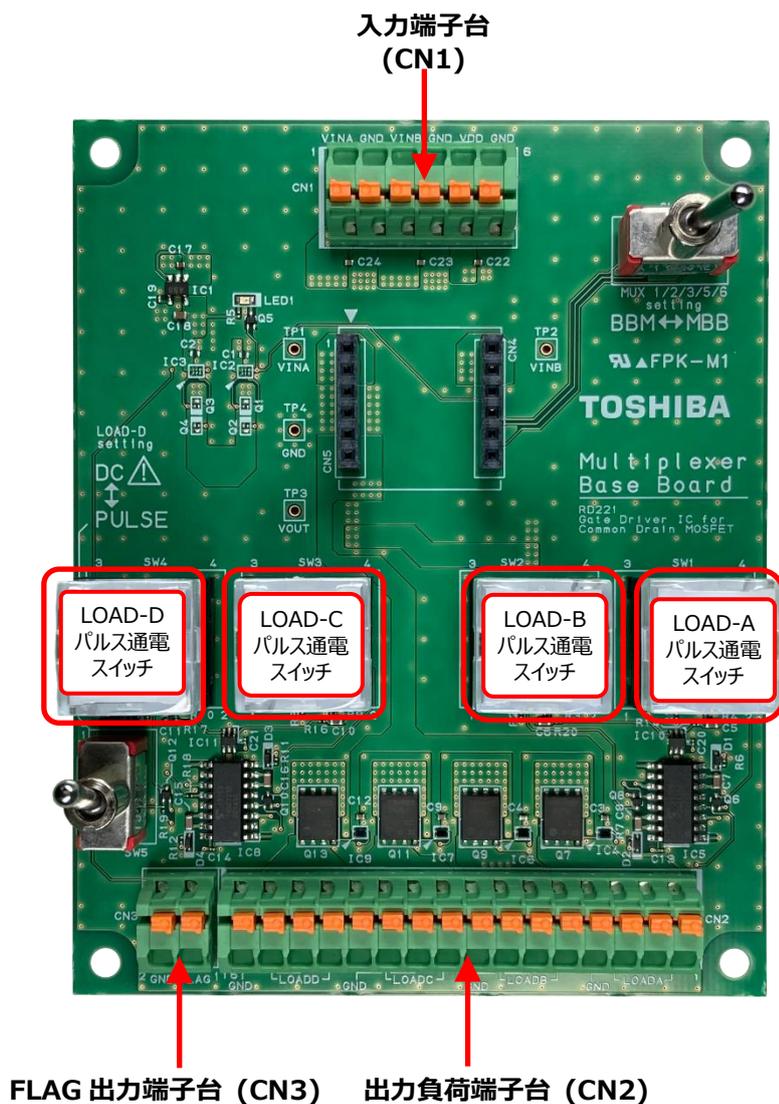
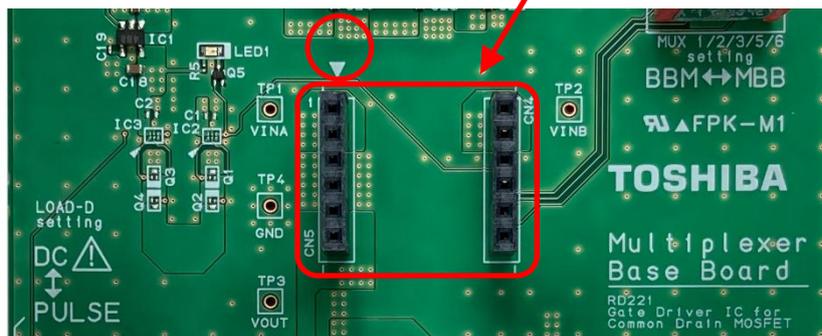


図 4.1 ベース基板上的コネクタとスイッチ

モジュール基板の▲印と、ベース基板の▼印が向かい合うように、モジュール基板を差し込んでください。

ベース基板



モジュール基板  
eFuse IC  
応用回路  
(過電流保護強化)

図 4.2 ベース基板とモジュール基板との接続

## 4.2. ベース基板外部コネクタ仕様

ベース基板の外部コネクタ仕様は以下の通りです。

表 4.1 入力端子台 (CN1) 仕様

ピン番号	入力端子名	説明	印加電圧範囲	電流定格
1	VINA	eFuse IC 応用回路 (過電流保護強化) VINA 入力端子	Max. 6V	Max. 4A*
2	GND	(上記端子の GND)		
3	VINB	(未使用)	-	-
4	GND	(未使用)		
5	VDD	ベース基板駆動用電源端子	5~12V	-
6	GND	(上記端子の GND)		

\* 個別部品仕様としてはこれ以上の電流を流せますが、本基板では放熱設計上これを超えない範囲でご使用下さい。

表 4.2 出力負荷端子台 (CN2) 仕様

ピン番号	出力負荷名	
1	LOAD-A	抵抗負荷接続用
2		(上記端子の GND)
3		容量負荷接続用
4		(上記端子の GND)
5	LOAD-B	抵抗負荷接続用
6		(上記端子の GND)
7		容量負荷接続用
8		(上記端子の GND)
9	LOAD-C	抵抗負荷接続用
10		(上記端子の GND)
11		容量負荷接続用
12		(上記端子の GND)
13	LOAD-D	抵抗負荷接続用
14		(上記端子の GND)
15		容量負荷接続用
16		(上記端子の GND)

表 4.3 FLAG 出力端子台 (CN3) 仕様

ピン番号	出力端子名	
1	FLAG	FLAG 出力 VINA 入力時に Hレベル (約 3.3V)
2	GND	(上記端子の GND)

### 4.3. モジュール基板 (eFuse IC 応用回路 (過電流保護強化)) 動作概要

#### 4.3.1. 過電流検出

TCKE905ANA は過電流保護動作時に、出力電圧を下げて出力電流を絞る動作を行います。この時、入出力間電圧差と出力電流に応じた電力が、本デバイスに印加されるため TCKE905ANA (IC11) は一時的に発熱し、また過熱検出機能が動作する可能性が有ります。本デザインではこれを避けるため下記のような動作をさせています。

TCTH021BE (IC12) を過電流検出用途に使用します。TCKE905ANA (IC11) の ILIM 端子からは VOUT 端子の出力電流に比例した電流 (約 1/3448) が出力されます。出力電流が約 1.4A のとき TCTH021BE (IC12) の PTCO 端子の電圧が検知電圧(0.5V (Typ.)) を上回ると PTCGOOD 端子を L レベルにします。このとき過電流が流れたと判定し、PTCGOOD 端子出力と接続されている TCKE905ANA (IC11) の EN/UVLO 端子は L レベルとなり VOUT が遮断されます。そして TC7SH34FU (IC13) の出力が L レベルになり、SSM3K35MFV (Q11) がオフ、SSM3J35AMFV (Q12) がオンとなり、青色 LED (DS11) が消灯し、赤色 LED (DS12) が点灯します。

#### 4.3.2. 過熱検出

TCKE905ANA (IC11) の EN/UVLO 端子に、電源電圧を PTC サーミスター (PTC11) と 4.7k $\Omega$ の抵抗 (R11) で分圧した電圧が印加されています。PTC サーミスター (PTC11) が異常過熱して抵抗値が上昇し、EN/UVLO 端子の電圧が下がると TC7SH34FU (IC13) の出力が L レベルになります。これにより、SSM3K35MFV (Q11) がオフ、SSM3J35AMFV (Q12) がオンとなり、青色 LED (DS11) が消灯し、赤色 LED (DS12) が点灯します。また TCKE905ANA (IC11) の出力電流が遮断されます。

#### 4.3.3. TCKE905ANA の VOUT 遮断

過熱検出信号と過電流検出信号は、ワイヤード OR 接続されて TCKE905ANA (IC11) の EN/UVLO 端子と、TC7SH34FU (IC13) の入力端子に接続されています。このため本デザインでは、過熱検出時および過電流検出時には TCKE905ANA の VOUT を遮断します。また、その際には青色 LED (DS11) が消灯し、赤色 LED (DS12) が点灯します。

## 5. 使用時の注意事項

- ・印加する電圧が高いため、感電に注意してください。
- ・出力端子に付加する負荷の発熱・発熱によるやけどに注意してください。

## ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

### 第1条 禁止事項

お客様の禁止事項は、以下の通りです。

- 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
- 本リファレンスデザインを販売、譲渡、貸与等しないでください。
- 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
- 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

### 第2条 保証制限等

- 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
- 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
- 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
- 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
- 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
- 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

### 第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

### 第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

### 第5条 準拠法

本規約の準拠法は日本法とします。

### 第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。