

SiC MOSFET モジュール用ゲートドライバー

リファレンスガイド

RD237-RGUIDE-03

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
2. 仕様	4
2.1. 回路ブロック図	4
2.2. 外観と部品配置	5
3. 回路図、部品表、PCB パターン図	8
3.1. 回路図	8
3.2. 部品表	8
3.3. PCB パターン図	8
4. 動作説明	11
4.1. 各部の名称と機能	11
4.1.1. 電源および信号用コネクタ (CN1)	11
4.1.2. SiC MOSFET モジュール接続用スルーホール (P1,P2,P4,P5,P7,P11,P12)	12
4.1.3. 外部 5V 電源用ジャンパー抵抗 (R20,R21)、内部 5V 電源用 LDO (U1,U3) ...	13
4.2. 動作確認	14
4.2.1. 基板単体動作確認	14
4.2.2. 準備	15
4.2.3. 動作確認 (SiC MOSFET モジュール嵌合状態)	16
4.2.4. 各保護機能	17
4.3. 各部の調整	18
4.3.1. ゲート抵抗の調整	18
4.3.2. DESAT 検出電圧の調整 (R708,R808)	19
4.3.3. DESAT 検出時間の調整 (C700, C800)	19
4.3.4. ソフトターンオフ時間の調整 (R718~R723, R818~R823)	20
4.3.5. 入力信号 RC フィルターの調整 (C10/R9,C11/R7)	21
4.4. 使用時の注意事項	22

1. はじめに

本リファレンスガイド（以下、本ガイド）ではSiC MOSFETモジュール用ゲートドライバー（以下、本デザイン）の仕様、動作手順について解説します。

近年開発が進むSiC（炭化ケイ素）を使用したSiC MOSFETは、従来のSi（ケイ素）を使用したSi MOSFETよりも耐圧を高めつつオン抵抗を低減することが可能になり、インバーターの効率向上を目的にSiC MOSFETの採用・検討が増えています。

産業用途で用いられるモータードライブ、鉄道車両向けインバーターなどの電力変換装置にSiC MOSFETチップを搭載したSiC MOSFETモジュールが使用され、産業用機器の高効率化や小型化に貢献しています。

本デザインは、外付けバッファ用MOSFETによる大電流ゲート駆動が可能で各種保護機能が内蔵されたプリドライバーカープラー [TLP5231](#) を使用することで、大電流／高電圧SiC MOSFETモジュールを絶縁ゲート駆動します。

本デザインは、当社Dual SiC MOSFETモジュール ([MG600Q2YMS3](#), [MG400V2YMS3](#), [MG250YD2YMS3](#)) のゲート駆動に適し、SiC MOSFETモジュールの応用回路が構成できます。

上記SiC MOSFETモジュールに合わせてゲートドライブ回路を2回路搭載し、さらにモジュールと同等サイズに小型化して直上で嵌合できるため取り扱いに優れ、なおかつ配線の寄生インダクタンスを抑制します。

本デザインでは、DESAT（非飽和）検出機能、アクティブミラークランプ機能などの各種保護回路を搭載しています。また、実際の仕様に合わせて各部を調整することができます。

当社Dual SiC MOSFETモジュールの詳細は、データシート、関連ドキュメントを参照してください。

上記以外のSiC MOSFETモジュールを使用する場合、各部の調整が必要になります。各部の調整については本デザインガイドおよびTLP5231、その他搭載部品のデータシート、関連ドキュメントなど参照してください。

本デザインを実際のアプリケーションに応用する際は、TLP5231のデータシートを参照し、動作条件・環境が適用される安全規格などを満足するように設計してください。

※各Dual SiC MOSFETモジュールは、以下条件で動作確認しています。

MG600Q2YMS3: $V_{DS} \leq 800V$, $I_D \leq 600A$

MG400V2YMS3: $V_{DS} \leq 1200V$, $I_D \leq 400A$

MG250YD2YMS3: $V_{DS} \leq 1200V$, $I_D \leq 250A$



当社Dual SiC MOSFETモジュールへの直上嵌合写真

2. 仕様

表 2.1 に本デザインの主な仕様を記載します。

表 2.1 SiC MOSFET モジュール用ゲートドライバーおよび基板仕様

項目	仕様
制御用電源電圧	DC 24V
駆動チャンネル数	2ch : ローサイド、ハイサイド
ゲート制御信号入力	5V CMOS
ゲート駆動周波数	50kHz (最大)
イネーブル信号入力	5V CMOS
ゲート駆動出力	+20V (標準) / -6.7V (標準)
異常検出出力	コレクター出力 (2ch)
温度検出出力	SiC MOSFET モジュール内蔵 NTC
保護機能	ゲート駆動電圧 UVLO DESAT 検出による過電流保護 アクティブミラーランプ (AMC) によるセルフターンオン防止
基板サイズ	62 x 100mm
基板層構成	FR-4 1.6mm 厚 4層 銅箔厚 外層 18μm, 内層 35μm 両面シルク、両面実装

2.1. 回路ブロック図

図 2.1 に本デザインのブロック図を記載します。

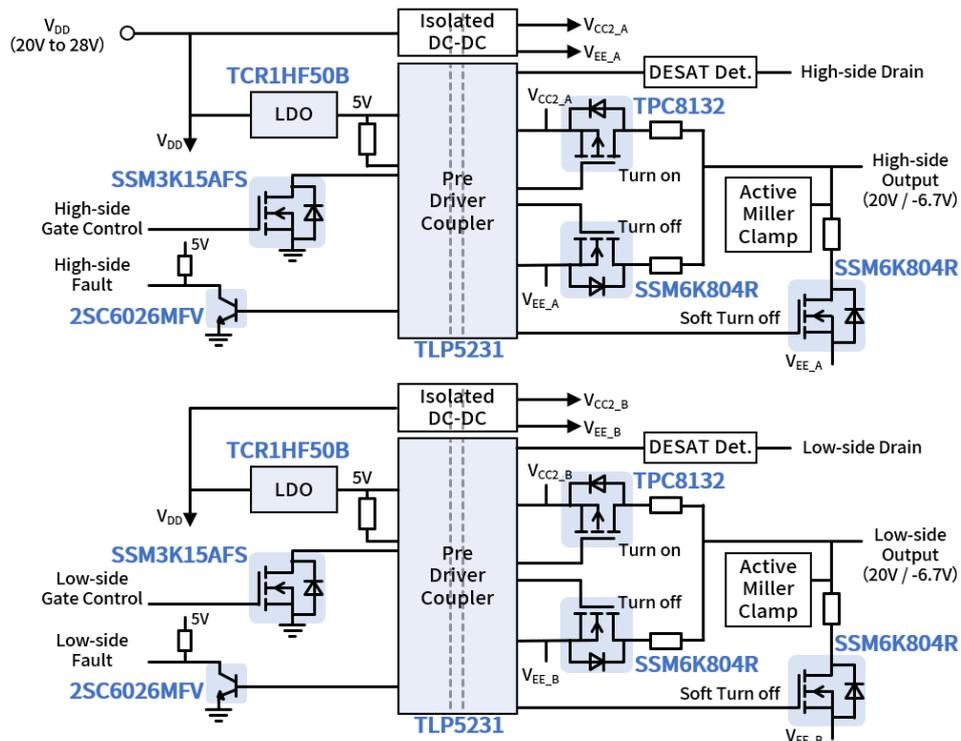


図 2.1 SiC MOSFET モジュール用ゲートドライバーブロック図

2.2. 外観と部品配置

本デザインの外観を図2.2から図2.4に、主要部品配置を図2.5から図2.6にそれぞれ示します。

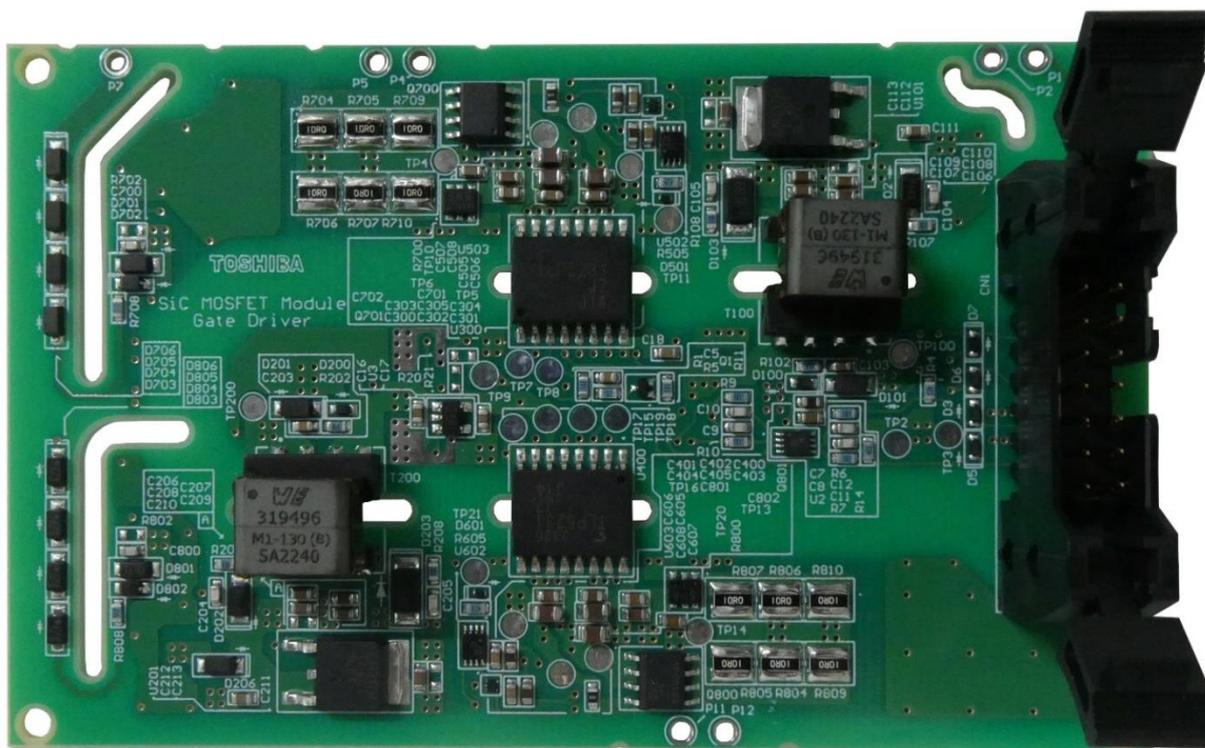


図 2.2 基板表面

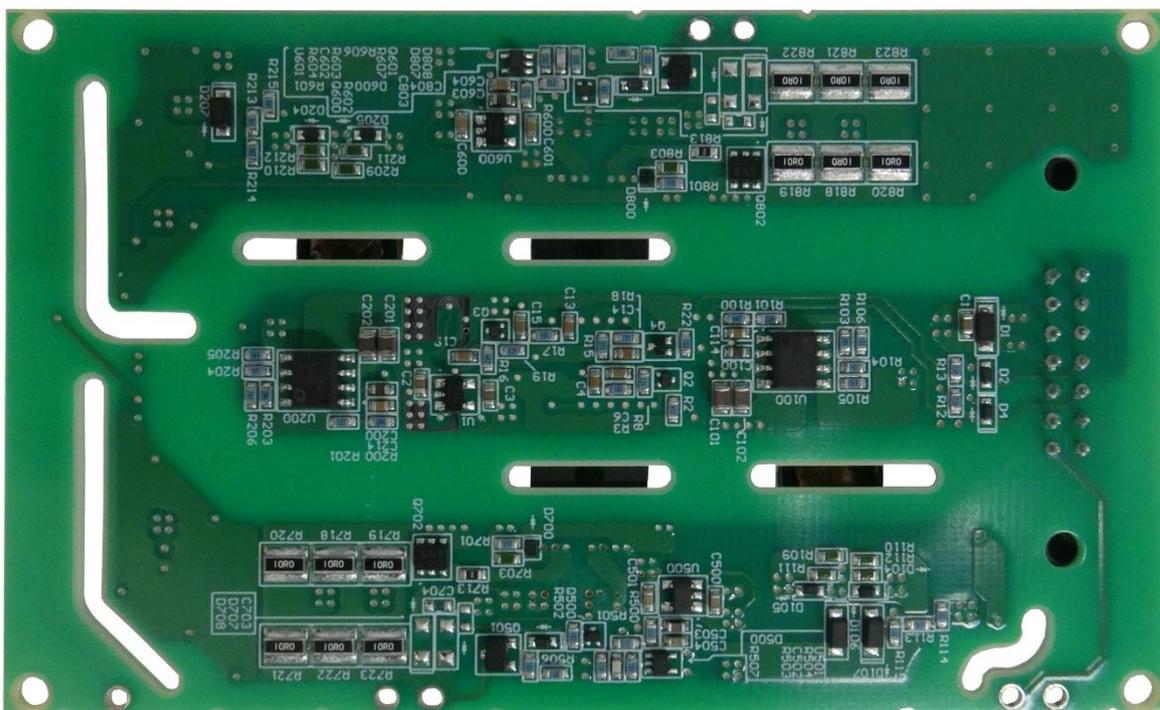


図 2.3 基板裏面

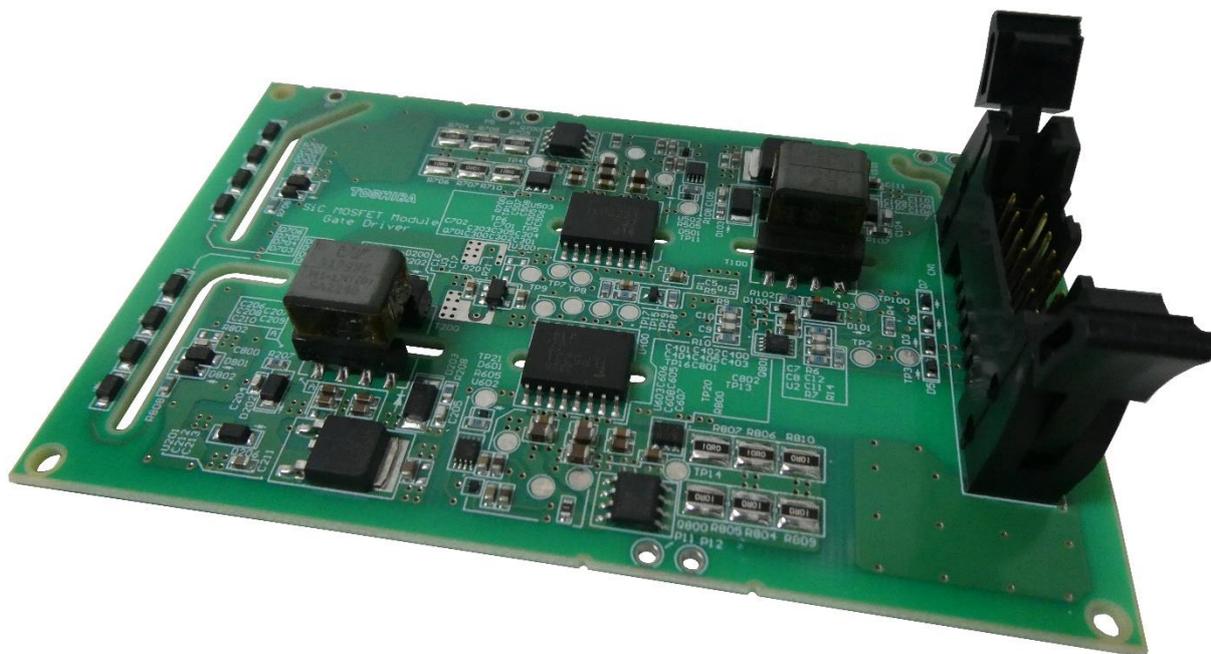


图 2.4 基板侧面

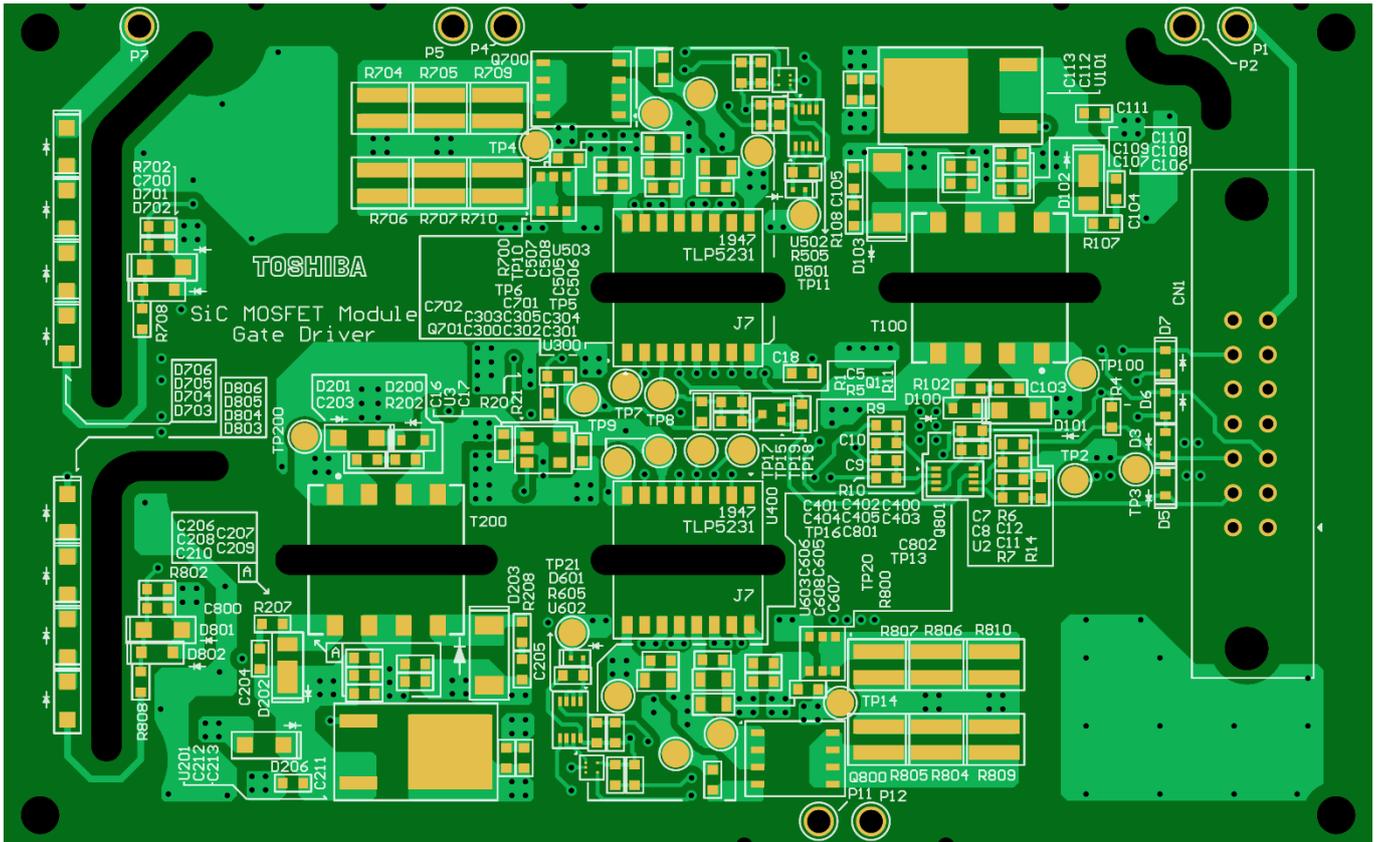


图 2.5 主要部品配置 (表面)

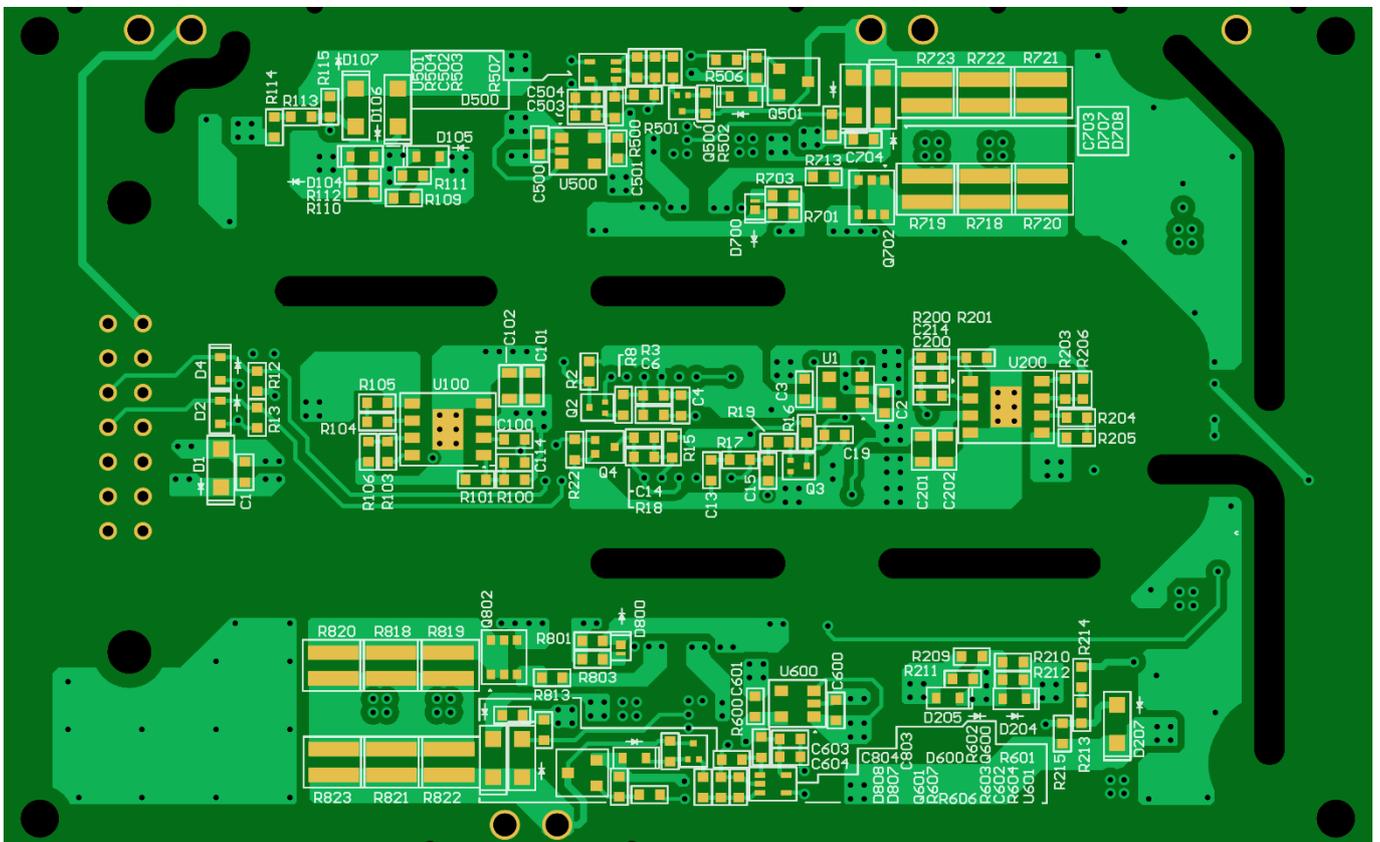


图 2.6 主要部品配置 (裏面)

3. 回路図、部品表、PCB パターン図

3.1. 回路図

以下のファイルを参照してください。

RD237-SCHEMATIC-xx.pdf

(xxはレビジョン番号)

3.2. 部品表

以下のファイルを参照してください。

RD237-BOM-xx.pdf

(xxはレビジョン番号)

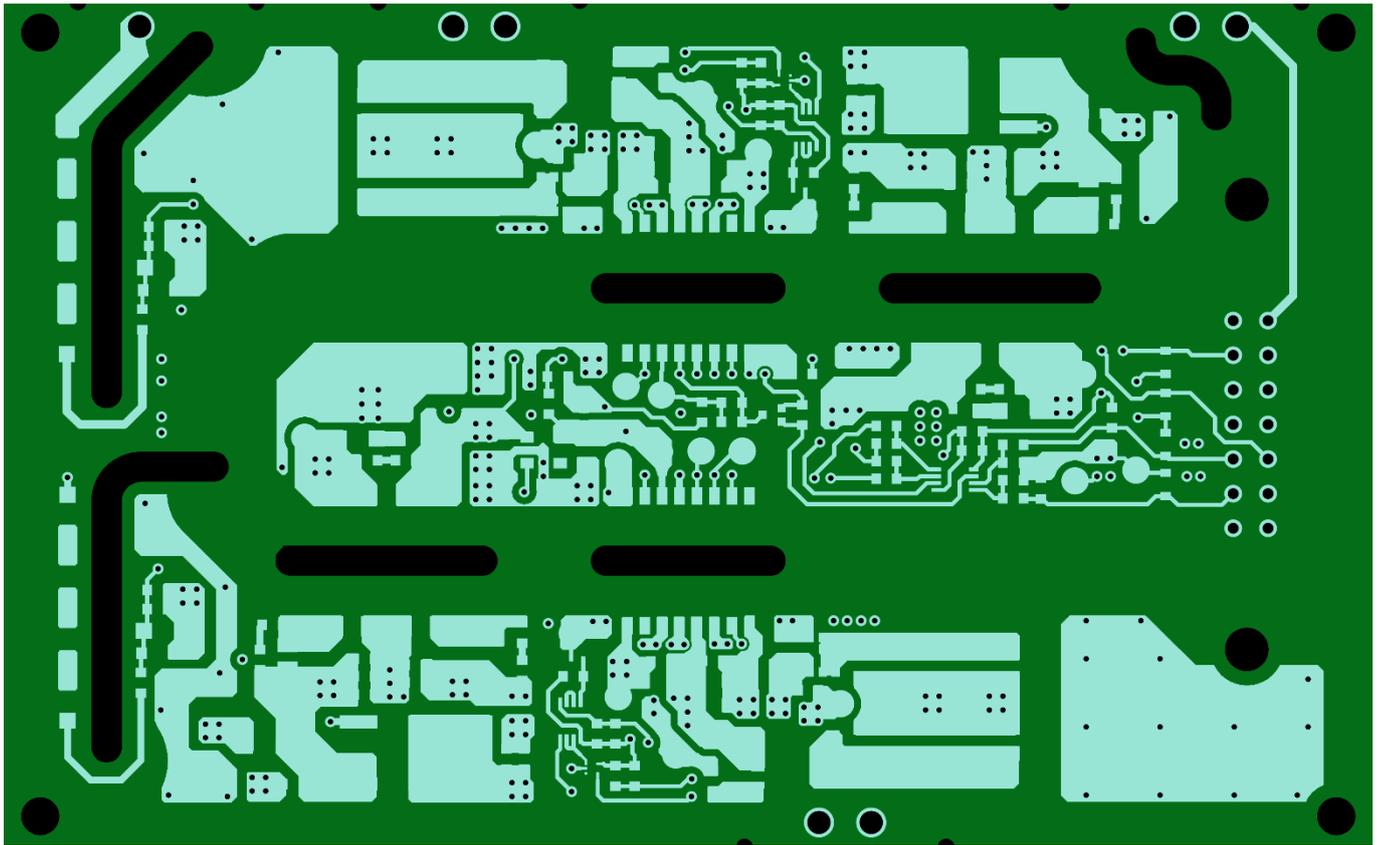
3.3. PCB パターン図

図3.1に本デザインのパターン図を示します。

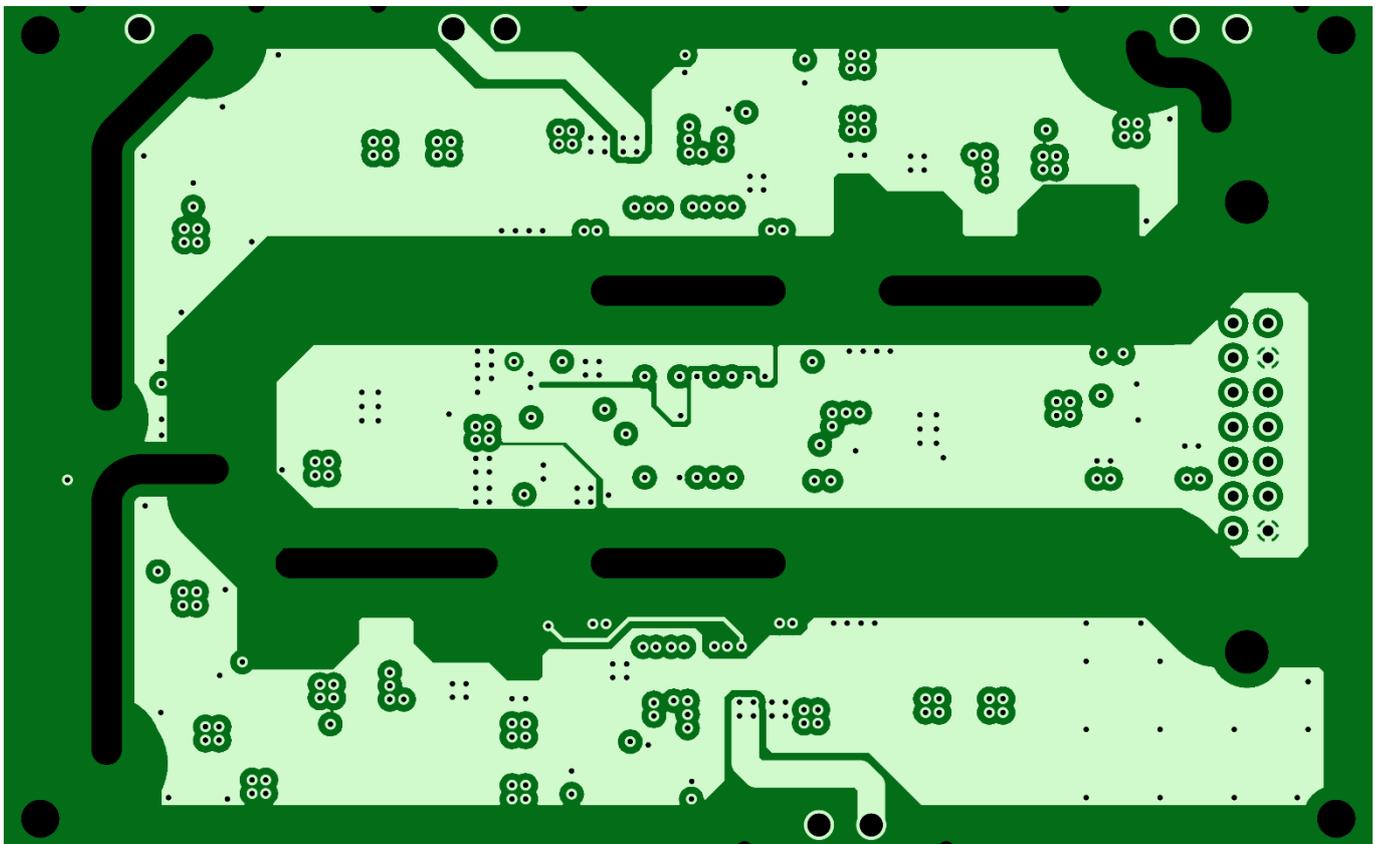
以下のファイルも参照してください。

RD237-LAYER-xx.pdf

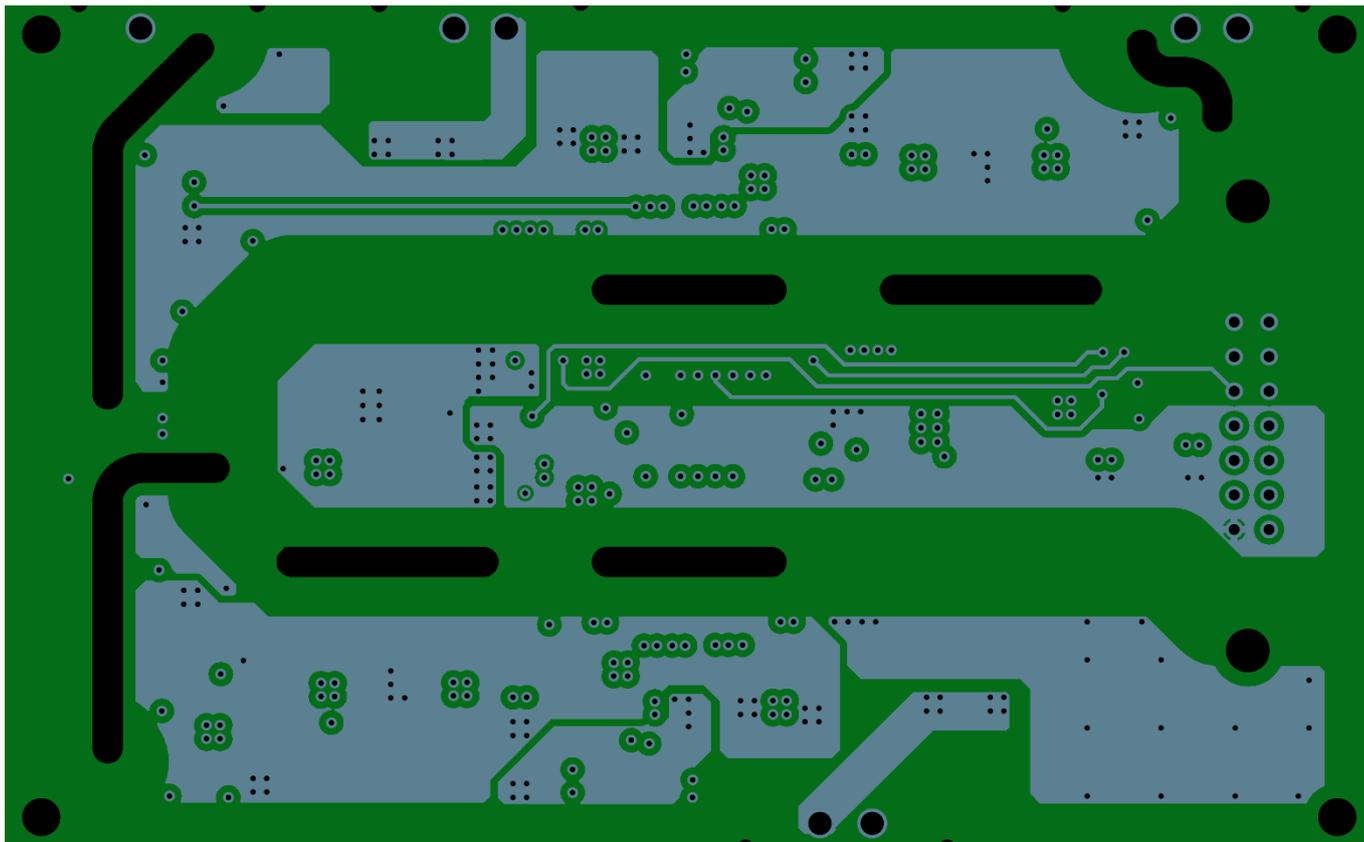
(xxはレビジョン番号)



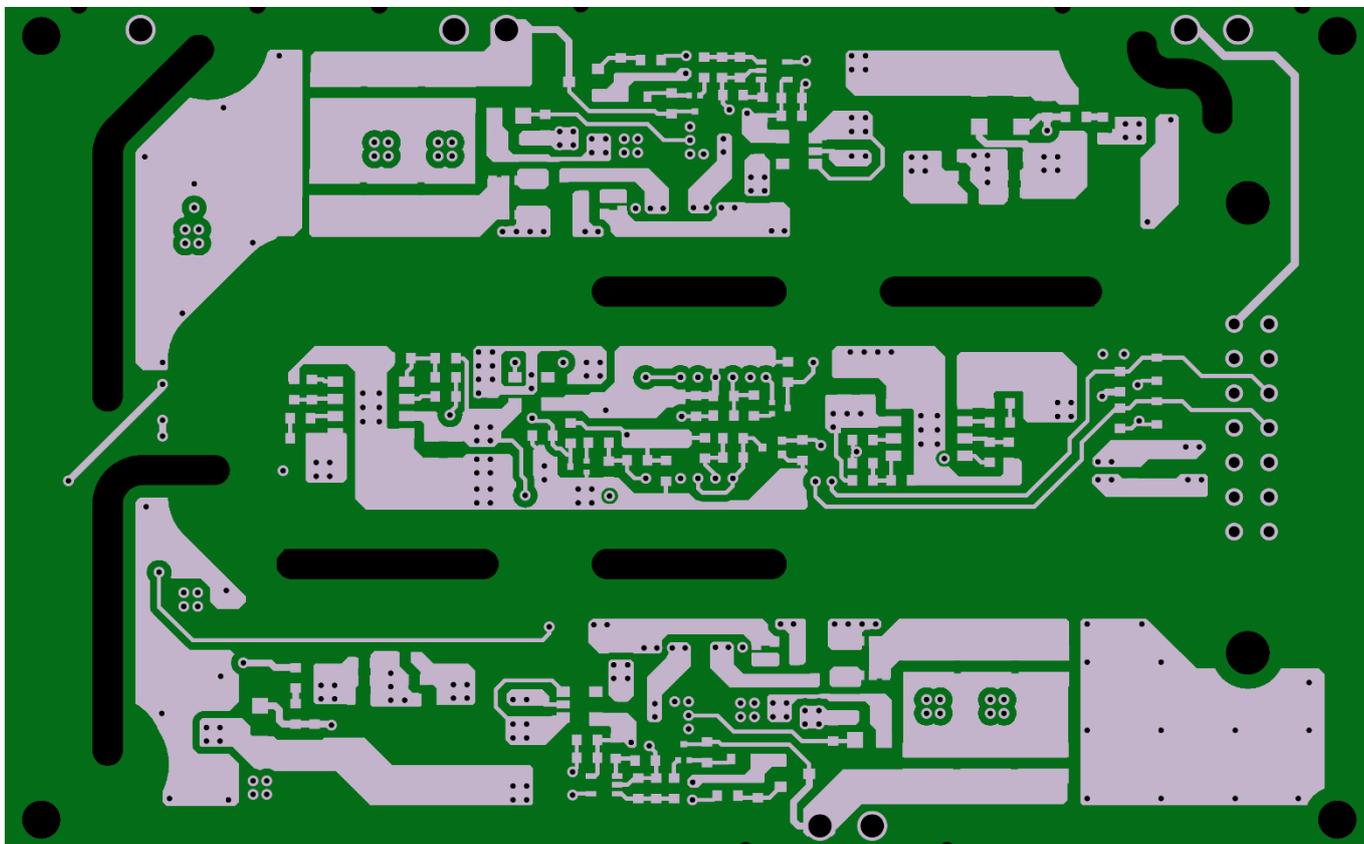
< Layer 1 Front側 >



< Layer 2 >



< Layer 3 >



< Layer 4 >

図 3.1 基板パターン図 (Front View)

4. 動作説明

本項では、動作させるために必要な、各部の概要、事前確認内容、動作手順などを説明します。

4.1. 各部の名称と機能

4.1.1. 電源および信号用コネクタ (CN1)

電源および信号入出力用のコネクタです。XG4A-1431 (OMRON 製) を使用しています。

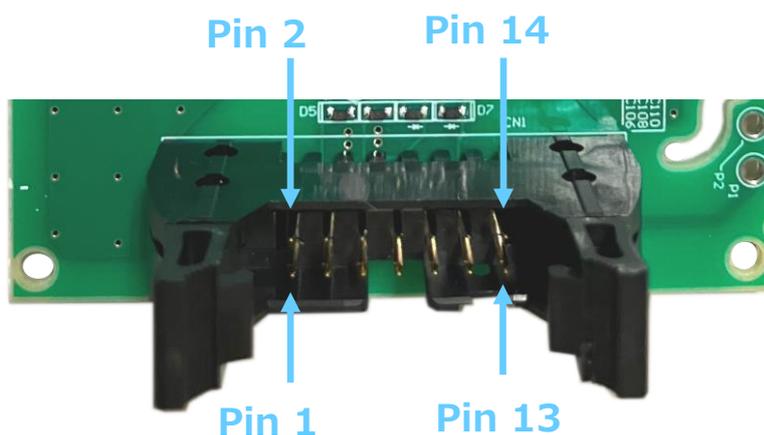


図 4.1 電源および信号用コネクタ (CN1)

表 4.1 電源および信号用コネクタ (CN1) の仕様

Pin#	信号名	I/O	説明	Pin#	信号名	I/O	説明
1	GND	-	GND	2	V _{DD}	-	制御用電源電圧
3	(N.C.)	-		4	B_INA	I	ローサイドゲート制御信号入力
5	B_FLT	O	ローサイド異常検出出力 (抵抗付コレクター出力)	6	B_EN A	I	ローサイドイネーブル信号入力
7	A_INA	I	ハイサイドゲート制御信号入力	8	(N.C.)	-	
9	A_ENA	I	ハイサイドイネーブル信号入力	10	(5V)	-	外部 5V 電源印加用端子 (オプション)
11	GND	-	GND	12	A_FLT	O	ハイサイド異常検出出力 (抵抗付コレクター出力)
13	TH1	O	温度検出出力 1	14	TH2	O	温度検出出力 2

4.1.2. SiC MOSFET モジュール接続用スルーホール (P1,P2,P4,P5,P7,P11,P12)

SiC MOSFET モジュールの端子を挿入するスルーホールです。

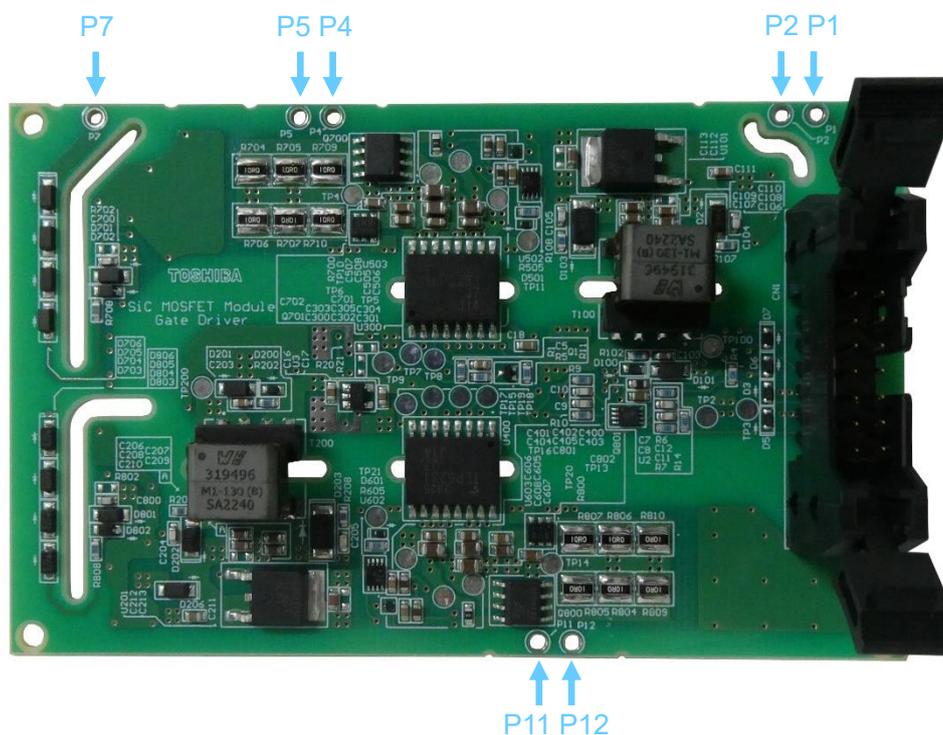


図 4.2 基板表面スルーホール配置

表 4.2 スルーホールの仕様

スルーホール名	説明 (SiC MOSFET モジュール端子)
P1	サーミスター
P2	サーミスター
P4	ハイサイドゲート端子
P5	ハイサイドソースセンス/ローサイドドレインセンス共用端子
P7	ハイサイドドレインセンス端子
P11	ローサイドゲート端子
P12	ローサイドソースセンス端子

4.1.3. 外部 5V 電源用ジャンパー抵抗 (R20,R21)、内部 5V 電源用 LDO (U1,U3)

CN1 の Pin10 に外部から 5V を接続し、内部 5V 電源の代わりに使用することができます。その場合、抵抗 R20、R21 に 0Ω ジャンパー抵抗を実装し、LDO (U1,U3) を未実装にします。

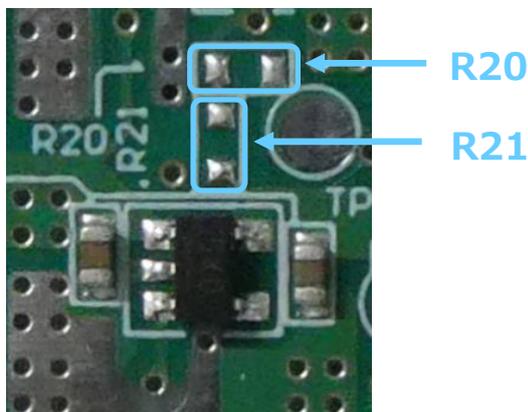


図 4.3 外部 5V 電源用ジャンパー抵抗 (R20, R21)

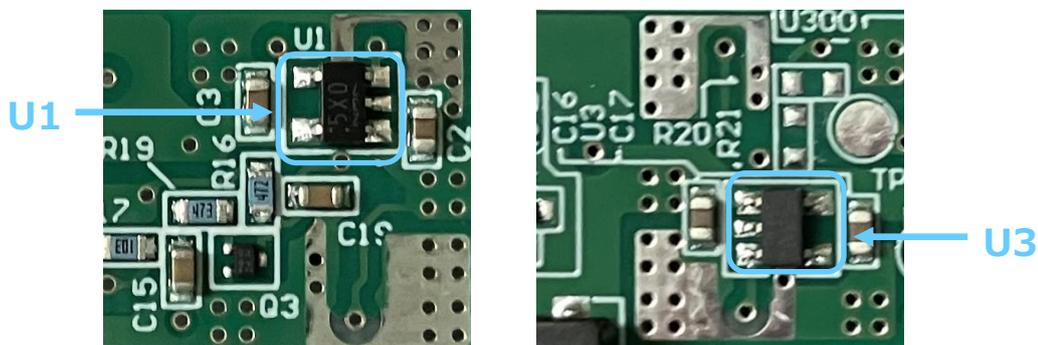


図 4.4 内部 5V 電源用 LDO (U1, U3)

表 4.3 ジャンパー抵抗および LDO の実装仕様

部品番号	内部 5V 電源用 LDO 使用	外部 5V 電源印加
R20	未実装	実装 (0Ω 抵抗)
R21		
U1	実装	未実装
U3		

4.2. 動作確認

4.2.1. 基板単体動作確認

本動作確認では、SiC MOSFET モジュールは接続しません。

- (1) CN1 にフラットケーブル付ソケットを挿入し、CN1 の制御用電源電圧 24V を投入します。
- (2) 5V 電源 LDO 出力、絶縁 DC-DC コンバーター出力が、表 4.4 のとおりになることを確認してください。

表 4.4 動作確認

	ハイサイド	測定箇所	ローサイド	測定箇所
5V 電源 LDO 出力	5V±5%	TP9(+)-TP3(-):赤丸	5V±5%	TP15(+)-TP3(-):白丸
ゲート駆動用正電源電圧	20V±5%	TP6(+)-TP4(-):橙丸	20V±5%	TP13(+)-TP14(-):茶丸
ゲート駆動用負電源電圧	-6.7V±5%	TP5(+)-TP4(-):青丸	-6.7V±5%	TP16(+)-TP14(-):緑丸

- (3) 表 4.5 に従い、ゲート制御信号端子、イネーブル信号端子に電圧を印加し、ゲート駆動出力および異常検出出力を確認してください。

表 4.5 ハイサイドおよびローサイド動作確認

ゲート制御信号 入力電圧 (CN1:4pin,7pin)	イネーブル信号 入力電圧 (CN1:6pin,9pin)	ゲート駆動出力電圧 測定箇所: P4(+)-P5(-),P11(+)-P12(-)	異常検出出力電圧 測定箇所:CN1 (5pin,12pin)
未入力 or 0V	未入力 or 5V	-6.7V±5%	5V
5V			0V
未入力 or 0V	0V		5V
5V			

測定箇所の P4,P5,P11,P12 は SiC MOSFET モジュールの端子を挿入するスルーホールです。

ゲート制御信号入力端子にはブルダウン抵抗が搭載しているため、ゲート制御信号が未入力でもゲート駆動出力は -6.7V になります。

- (4) 制御用電源を OFF にしてから、P5, P7, P11 をフッククリップなどでショートしてください。本動作確認の後に SiC MOSFET モジュールと接続するため、はんだ付けは行わないでください。

再度、制御用電源電圧 24V を投入し、表 4.6 に従いゲート制御信号入力端子、イネーブル信号入力端子に電圧を印加し、ゲート駆動出力および異常検出出力を確認してください。

表 4.6 ハイサイドおよびローサイド動作確認

ゲート制御信号 入力電圧 (CN1:4pin,7pin)	イネーブル信号 入力電圧 (CN1:6pin,9pin)	ゲート駆動出力電圧 測定箇所: P4(+)-P5(-),P11(+)-P12(-)	異常検出出力電圧 測定箇所:CN1 (5pin,12pin)
未入力 or 0V	未入力 or 5V	-6.7V±5%	5V
5V		20V±5%	
未入力 or 0V	0V	-6.7V±5%	
5V			

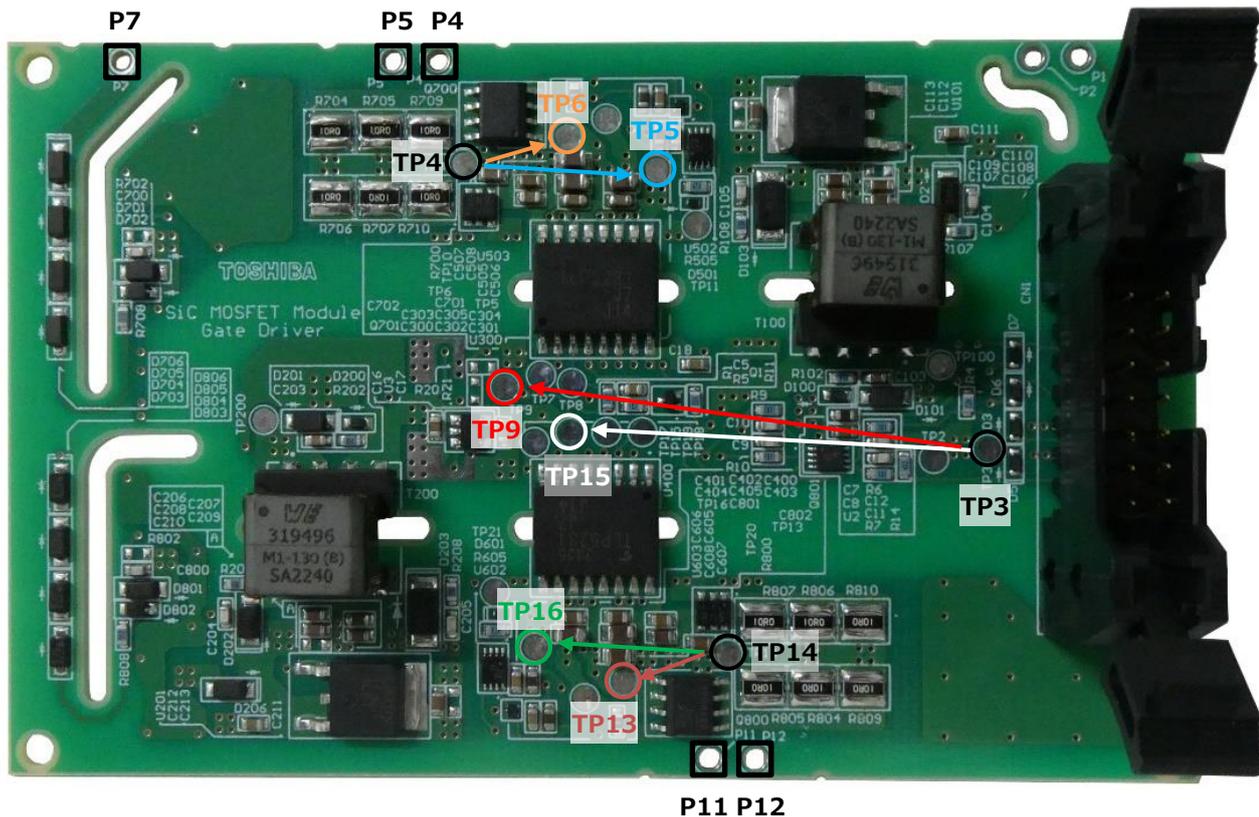


図 4.5 基板単体動作確認接続例

4.2.2. 準備

- ・本デザインを SiC MOSFET モジュール上に載せ、7 つの信号端子が本デザインのスルーホールに嵌合するか確認してください (図 4.6 赤丸参照)。
- ・モジュールに基板を取り付ける際、ねじの締め付けは信号端子をはんだ付け前に行ってください。
- ・ねじの締め付けは手締めで、くり返しの締め付けは行わないでください (図 4.6 青丸参照)。
- ・ねじは樹脂用のタッピンねじを使用し、表 4.7 に記載の最大長さを超えることが無いものを選定してください。
- ・適切なねじと締め付け条件は使用環境によって異なるため、必ず実機評価の上で決定されますようお願いいたします。

表 4.7 基板取り付けねじの呼び径と最大ねじ長さ

ねじ推奨呼び径	最大ねじ長さ
2.5~2.6mm	12mm (基板厚 1.6~2mm)

- ・7 つの信号端子 (赤丸) を本デザインのスルーホールとはんだ付けし、電氣的に接続してください。

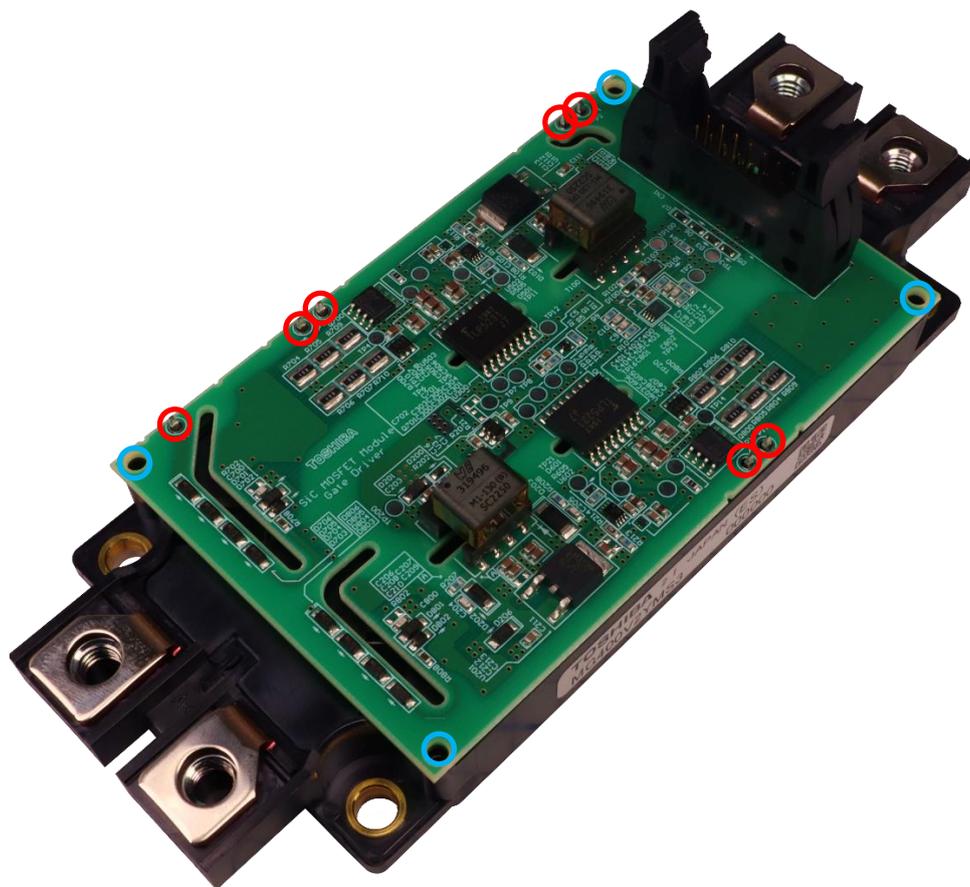


図 4.6 SiC MOSFET モジュール接続時の動作確認接続例

4.2.3. 動作確認 (SiC MOSFET モジュール適合状態)

本デザインを SiC MOSFET モジュールに電氣的に接続した状態で動作確認してください。

接続していない状態では短絡保護機能が動作し、ゲート駆動出力は正常に出力しないため注意してください。

以下の手順で DC 動作を確認します。

- (1) CN1 にフラットケーブル付ソケットを挿入します。
- (2) SiC MOSFET モジュールの主端子 (P 端子, N 端子) に電圧を印加せず、CN1 の制御用電源電圧 24V を投入します。
- (3) 表 4.8 に従いゲート制御信号入力端子、イネーブル信号入力端子に電圧を印加し、ゲート駆動出力および異常検出出力を確認してください。

表 4.8 ハイサイドおよびローサイド動作確認

ゲート制御信号 入力電圧 (CN1:4pin,7pin)	イネーブル信号 入力電圧 (CN1:6pin,9pin)	ゲート駆動出力電圧 測定箇所: P4(+)-P5(-),P11(+)-P12(-)	異常検出出力電圧 測定箇所:CN1 (5pin,12pin)
未入力 or 0V	未入力 or 5V	-6.7V±5%	5V
5V		20V±5%	
未入力 or 0V	0V	-6.7V±5%	

入力されたゲート制御信号 (ローサイド、ハイサイド)に基づき動作します。

SiC MOSFET モジュールをコンプリメンタリ動作させる場合、ハイサイド・ローサイドのゲート制御信号にはデッドタイムを設け、SiC MOSFET モジュールのハイサイド・ローサイドが同時にオンする動作 (アーム短絡) は絶対に避けてください。

本デザインにはデッドタイム生成機能はありません。

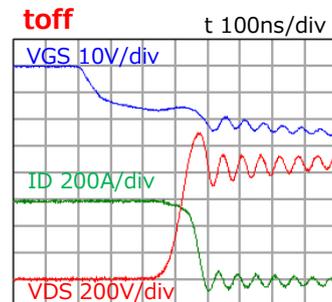
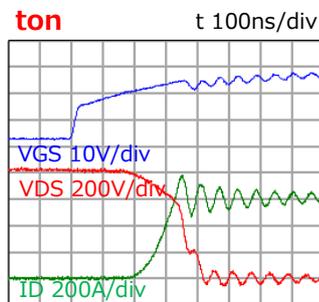
<参考>

以下にスイッチング特性を確認するために、ダブルパルス試験の手順例を示します。

接続を変える時は、必ず DC 電圧を印加しないで作業してください。

- (1) ハイサイドのダブルパルス試験を行う場合、SiC MOSFET モジュールの AC 端子と N 端子に誘導負荷を接続します。
- (2) ゲート制御信号 (ローサイド、ハイサイド) を 1V 以下にし、SiC MOSFET モジュールの主端子 (P 端子、N 端子) に DC 電圧を印加します。
- (3) ハイサイドゲート制御信号にパルスを入力し、SiC MOSFET モジュールのハイサイドスイッチング特性 (ドレイン電圧、ドレイン電流) を測定します。
- (4) ローサイドのダブルパルス試験を行う場合、SiC MOSFET モジュールの AC 端子と P 端子に誘導負荷を接続します。
- (5) ゲート制御信号 (ローサイド、ハイサイド) を 1V 以下にし、SiC MOSFET モジュールの主端子 (P 端子、N 端子) に DC 電圧を印加します。
- (6) ローサイドゲート制御信号にパルスを入力し、SiC MOSFET モジュールのローサイドスイッチング特性 (ドレイン電圧、ドレイン電流) を測定します。

測定条件: $V_{PN} = 800V$, $I_D = 600A$, 誘導負荷 $100\mu H$, $T_a = 25^\circ C$



4.2.4. 各保護機能

保護機能には DESAT 検出、ゲート電源低下検出 (UVLO) があります。それぞれ保護動作した場合、SiC MOSFET モジュールのゲート-ソース間出力をオフし、CN1 の Pin5 または Pin12 の FLT 信号が L レベルとなります。保護動作から復帰すると FLT 信号は H レベルに復帰します。それぞれの保護動作は以下になります。

(1) DESAT 検出 (UVLO は非アクティブ状態)

- ① 入力オン電流 $I_{F(ON)}$ が流れ、SiC MOSFET モジュールが正常にオンします (通常動作)。
- ② SiC MOSFET モジュールに過電流が発生し、ドレイン-ソース間電圧が上昇します。
- ③ DESAT 端子電圧が DESAT スレッショルド電圧 8.0V (標準) を超えると保護動作を開始 (検出) します。
- ④ ソフトターンオフ用 MOSFET がオンし、SiC MOSFET モジュールをオフ状態にします。
- ⑤ 異常検出出力 (FLT 信号) が 5V から 0V になります。

⑥ 保護動作から TLP5231 のシーケンスに従い、復帰します。

(2) ゲート駆動電圧 UVLO

① V_{UVLOP-} (ゲート正電圧 UVLO 検出)

・通常動作 ($V_{CC2}-V_E = 20V$) から $V_{CC2}-V_E < 12V$ (標準) で UVLO が動作し、異常検出出力 (FLT 信号) が 5V から 0V になります。SiC MOSFET モジュールは、ゲート出力電圧が $V_E-V_{EE} = -6.7V$ になりターンオフします。

② V_{UVLOP+} (ゲート正電圧 UVLO 解除)

・ $V_{CC2}-V_E$ が増加する場合、 $V_{CC2}-V_E > 13V$ (標準) で UVLO が解除になり、異常検出出力 (FLT 信号) が 0V から 5V になります。SiC MOSFET モジュールは、ゲート出力電圧が $V_{CC2}-V_E = 20V$ になりターンオンします。

③ V_{UVLON-} (ゲート負電圧 UVLO 検出)

・通常動作 ($V_{EE}-V_E = -6.7V$) から $V_{EE}-V_E > -5.3V$ (標準) で UVLO が動作し、異常検出出力 (FLT 信号) が 5V から 0V になります。SiC MOSFET モジュールは、ゲート出力電圧が $V_E-V_{EE} = -6.7V$ になりターンオフします。

④ V_{UVLON+} (ゲート負電圧 UVLO 解除)

・ $V_{EE}-V_E$ が減少する場合、 $V_{EE}-V_E < -5.0V$ (標準) で UVLO が解除になり、異常検出出力 (FLT 信号) が 0V から 5V になります。SiC MOSFET モジュールは、ゲート出力電圧が $V_{CC2}-V_E = 20V$ になりターンオンします。

4.3. 各部の調整

4.3.1. ゲート抵抗の調整

本デザインには、 3.3Ω (10Ω , 3 並列) のゲート抵抗が実装してありますが、実際の仕様に合わせてターンオン・ターンオフ時間を調整することができます。抵抗を変更する場合、抵抗損失・各部の動作・発熱などに注意し選定してください。

表 4.9 ゲート抵抗仕様

ハイサイド/ローサイド		部品番号	抵抗仕様
ハイサイド	ターンオン, 3 並列	R704	角型チップ抵抗器 (1W, 10 Ω , 1632)
		R705	
		R709	
	ターンオフ, 3 並列	R706	
		R707	
		R710	
ローサイド	ターンオン, 3 並列	R804	角型チップ抵抗器 (1W, 10 Ω , 1632)
		R805	
		R809	
	ターンオフ, 3 並列	R806	
		R807	
		R810	

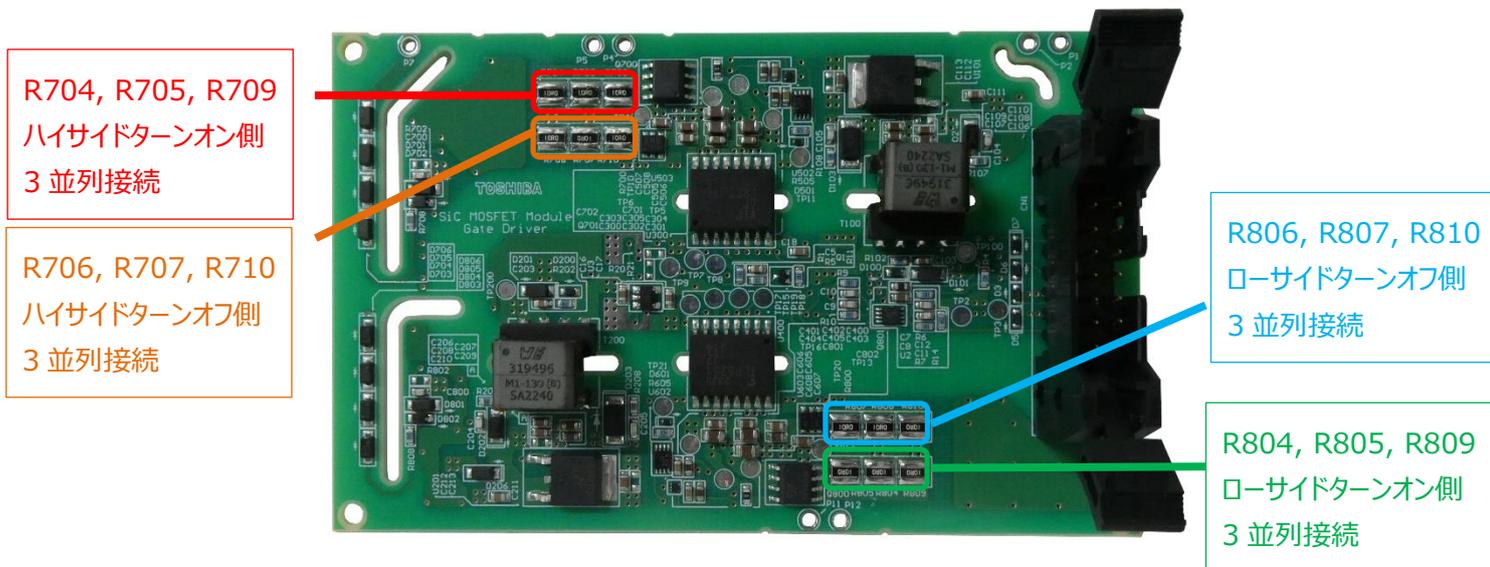


図 4.7 ゲート抵抗配置図

4.3.2. DESAT 検出電圧の調整 (R708, R808)

本デザインには、6.2kΩ が実装してありますが、実際の仕様に合わせて抵抗値を調整し DESAT 検出電圧を変更することができます。また、DESAT 検出機能を無効にする場合、R702/R802 に 0Ω ジャンパーを実装します。

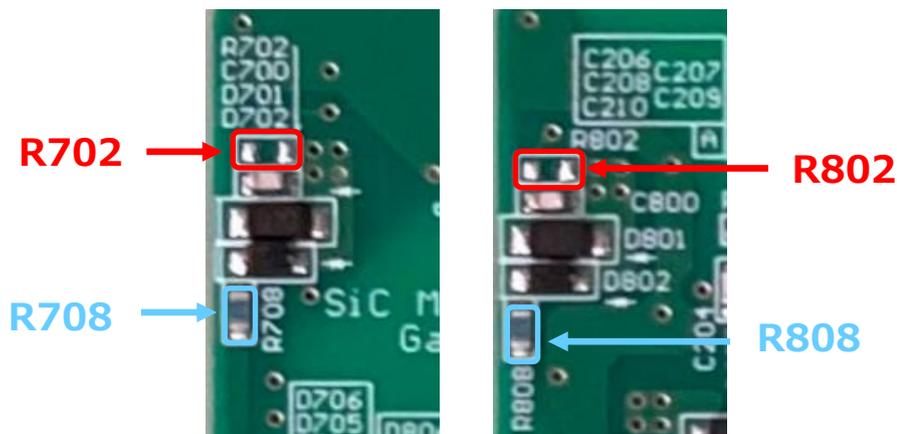


図 4.8 DESAT 検出抵抗配置図

4.3.3. DESAT 検出時間の調整 (C700, C800)

本デザインには、120pF のブランキングコンデンサーが実装してあります。ブランキングコンデンサーは DESAT 検出抵抗との構成により、DESAT 端子に対する RC フィルターになり、外来ノイズによる誤動作を防止します。

ブランキングコンデンサーは、DESAT 検出までの時間を調整できます。ただし、ノイズ防止効果を上げるためにブランキングコンデンサーの容量値を大きくした場合、DESAT 検出までの時間が長くなります。

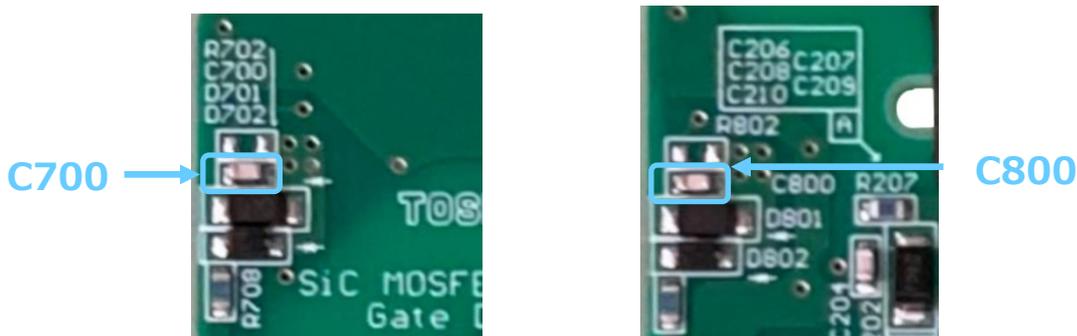


図 4.9 ブランキングコンデンサー配置図

4.3.4. ソフトターンオフ時間の調整 (R718~R723, R818~R823)

本デザインには、10Ω (10Ω、2 並列 2 直列) のソフトターンオフ用抵抗が実装してあります。ゲートをゆっくりとオフさせることで、配線の寄生インダクタンスによるスパイク電圧を抑制し、SiC MOSFET モジュールを破壊しないようにします。実際の仕様に合わせてソフトターンオフ時間を調整することができます。

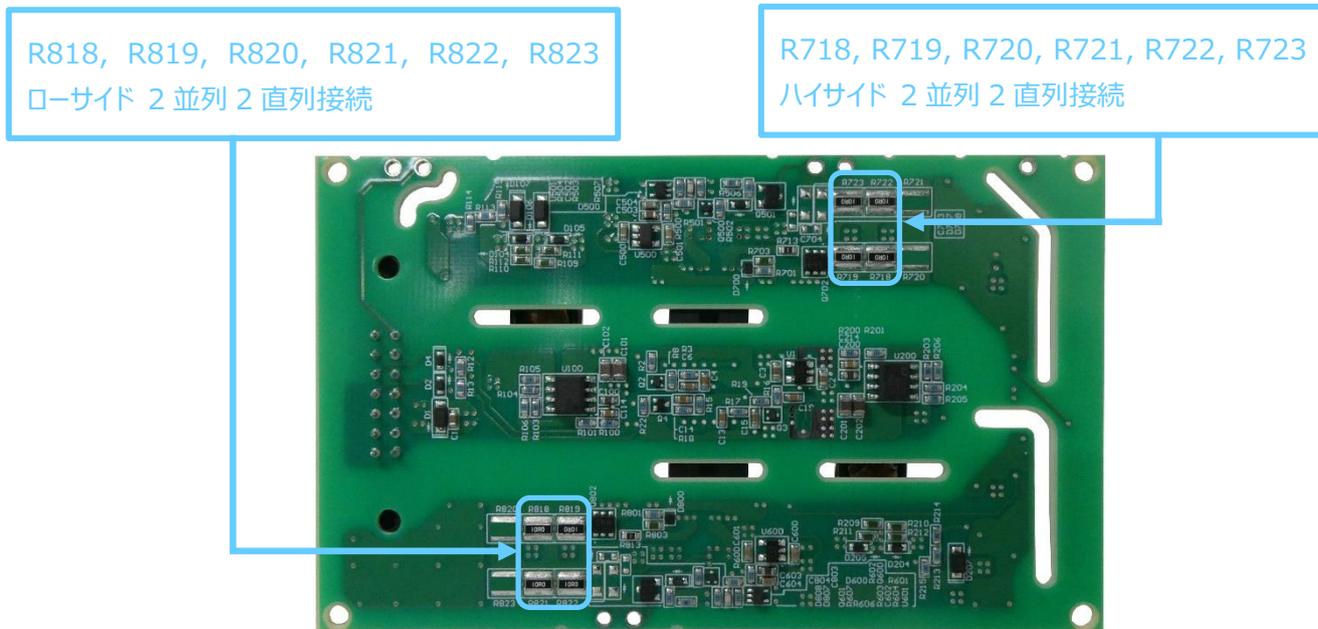


図 4.10 ソフトターンオフ用抵抗配置図

4.3.5. 入力信号 RC フィルターの調整 (C10/R9,C11/R7)

本デザインには、ゲート制御信号入力に対して、外来ノイズによる誤動作を防止するために RC フィルターが実装してあります。実際の仕様に合わせて、フィルター定数を調整してください。

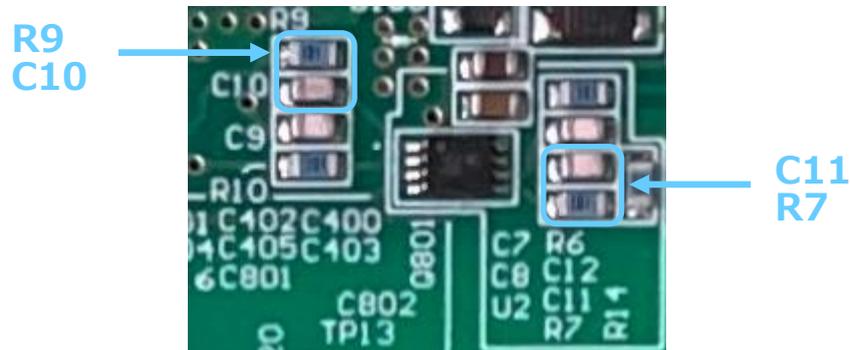


図 4.11 RC フィルター配置図

4.4. 使用時の注意事項

動作にあたっては特に以下に注意ください。

- ・通電前にコネクター、端子の極性が正しいことを確認してください。
- ・平滑コンデンサーは高電圧が印加されており、電源オフ後も完全に放電するまで時間がかかります。基板に手を触れる前にコンデンサーが十分に放電したことを確認してください。
- ・動作確認の際は、安全のため基板をアクリルケースで覆うなどして使用してください。
- ・MOSFET 等は動作中に発熱します、取り扱いの際には、火傷等に注意してください。

・ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。