

SiC MOSFET モジュール用ゲートドライバー デザインガイド

RD237-DGUIDE-03

東芝デバイス&ストレージ株式会社

目次

1. はじめに	4
2. 主な使用部品	5
2.1. フリドライバークプラー TLP5231	5
2.2. LDOレギュレーターIC TCR1HF50B	6
2.3. 高速コンパレーターIC TC75S57FU.....	7
2.4. 小型パッケージ MOSFET TPC8132	7
2.5. 小型パッケージ MOSFET SSM6K804R.....	8
2.6. 小信号 MOSFET SSM3K318R	8
2.7. 小信号 MOSFET SSM3K15AFS.....	9
2.8. 小信号 NPN バイポーラトランジスタ-2SC6026MFV	9
3. SiC MOSFET モジュール用ゲートドライバー概要	10
3.1. 特長.....	10
3.2. 端子説明	10
3.3. 仕様.....	11
4. 回路設計	13
4.1. 全体ブロック図.....	13
4.2. ゲート制御回路 (TLP5231 1次側)	13
4.2.1. 内部 5V 電源回路.....	14
4.2.2. ゲート制御信号入力	14
4.2.3. 異常検出出力回路.....	16
4.3. ゲート駆動用電源回路	17

4.4.	ゲート駆動回路 (TLP5231 2 次側)	19
4.4.1.	バッファ-MOSFET	19
4.4.2.	ゲート抵抗.....	22
4.5.	保護回路	24
4.5.1.	DESAT (非飽和) 検出回路動作	24
4.5.2.	UVLO 機能 (Under Voltage Lock Out)	28
4.5.3.	アクティブミラークランプ° (AMC)	29
4.6.	温度検出出力	30

1. はじめに

本デザインガイド（以下、本ガイド）では SiC MOSFET モジュール用ゲートドライバー（以下、本デザイン）の各部回路の設計について解説します。

近年開発が進むSiC（炭化ケイ素）を使用したSiC MOSFETは、従来のSi（ケイ素）を使用したSi MOSFETよりも耐圧を高めつつオン抵抗を低減することが可能になり、インバーターの効率向上を目的にSiC MOSFETの採用・検討が増えていきます。

産業用途で用いられるモータードライブ、鉄道車両向けインバーターなどの電力変換装置にSiC MOSFETチップを搭載したSiC MOSFETモジュールが使用され、産業用機器の高効率化や小型化に貢献しています。

本デザインは、外付けバッファ用MOSFETによる大電流ゲート駆動が可能で各種保護機能が内蔵されたプリドライバーカープラー [TLP5231](#) を使用することで、大電流／高電圧SiC MOSFETモジュールを絶縁ゲート駆動します。

本デザインは、当社Dual SiC MOSFETモジュール ([MG600Q2YMS3](#), [MG400V2YMS3](#), [MG250YD2YMS3](#)) のゲート駆動に適し、SiC MOSFETモジュールの応用回路が構成できます。

上記SiC MOSFETモジュールに合わせてゲートドライブ回路を2回路搭載し、さらにモジュールと同等サイズに小型化して直上で嵌合できるため取り扱いに優れ、なおかつ配線の寄生インダクタンスを抑制します。

本デザインでは、DESAT（非飽和）検出機能、アクティブミラークランプ機能などの各種保護回路を搭載しています。また、実際の仕様に合わせて各部を調整することができます。

当社Dual SiC MOSFETモジュールの詳細は、データシート、関連ドキュメントを参照してください。

上記以外の SiC MOSFET モジュールを使用する場合、各部の調整が必要になります。各部の調整については本デザインガイドおよび TLP5231、その他搭載部品のデータシート、関連ドキュメントなど参照してください。

本デザインを実際のアプリケーションに応用する際は、TLP5231のデータシートを参照し、動作条件・環境が適用される安全規格などを満足するように設計してください。

※各Dual SiC MOSFETモジュールは、以下条件で動作確認しています。

MG600Q2YMS3: $V_{DS} \leq 800V$, $I_D \leq 600A$

MG400V2YMS3: $V_{DS} \leq 1200V$, $I_D \leq 400A$

MG250YD2YMS3: $V_{DS} \leq 1200V$, $I_D \leq 250A$



当社 Dual SiC MOSFET モジュールへの直上嵌合写真

2. 主な使用部品

2.1. プリドライバークラーク TLP5231

本デザインでは、外付けバッファ用 MOSFET による大電流ゲート駆動が可能で各種保護機能が内蔵されたプリドライバークラーク [TLP5231](#) を使用しています。TLP5231 の主な特長は以下のとおりです。

- 出力ピーク電流: $\pm 2.5\text{A}$ (最大)
- 動作温度: $-40\sim 110^\circ\text{C}$
- スレッシュホールド入力電流: 3.5mA (最大)
- 伝搬遅延時間: 300ns (最大)
- コモンモード過渡耐性: $\pm 25\text{kV}/\mu\text{s}$ (最小)
- 絶縁耐圧: 5000Vrms (最小)
- 外部 P-ch および N-chMOSFET バッファ用デュアル出力
- ゲート正電源およびゲート負電源用のアンダーボルテージロックアウト (UVLO) 機能
- 安全規格

UL 認定品 UL 1577、ファイル No.E67349

cUL 認定品 CSA Component Acceptance Service No.5A ファイル No.E67349

VDE 認定品 EN 60747-5-5、EN 62368-1 (注 2.1)

CQC 認定品 GB4943.1、GB8898 日本工場生産品

注 2.1: VDE 認定品を採用する場合は“オプション (D4) 品”とご指定ください。

- 構造パラメーター : 最小浴面・空間距離 8mm

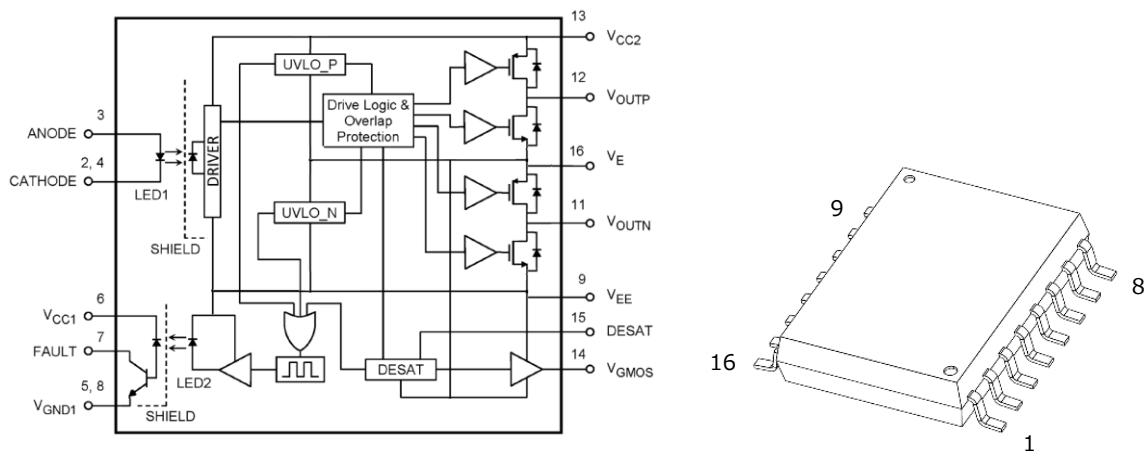


図 2.1 TLP5231 内部回路構成およびパッケージ外観 (SO16L)

2.2. LDO レギュレーター IC TCR1HF50B

本デザインでは内部の 5V 電源電圧に CMOS プロセスの 5V 出力 LDO レギュレーター [TCR1HF50B](#) を使用しています。TCR1HF50B の主な特長は以下のとおりです。

- 高入力電圧範囲 最大定格 : 40V、動作範囲 : 4V ~ 36V
- 低バイアス電流 $I_{BON} = 1.4\mu\text{A}$ (最大) ($I_{OUT} = 0\text{mA}$, $T_j = 25^\circ\text{C}$)
- 高速負荷過渡応答です $-60\text{mV} / +50\text{mV}$ (3.3V 出力, $I_{OUT} = 0\text{mA} \Leftrightarrow 10\text{mA}$)
- 高出力電圧精度 $\pm 1\%$ ($T_a = 25^\circ\text{C}$)
- 過電流保護回路内蔵です
- 過熱保護回路内蔵です
- 突入電流抑制回路内蔵です
- コントロール端子はプルアップ接続です
- セラミックコンデンサーを使用可能です
- 汎用パッケージ SMV (SOT-25) (2.9mm x 2.8mm x 1.1mm)

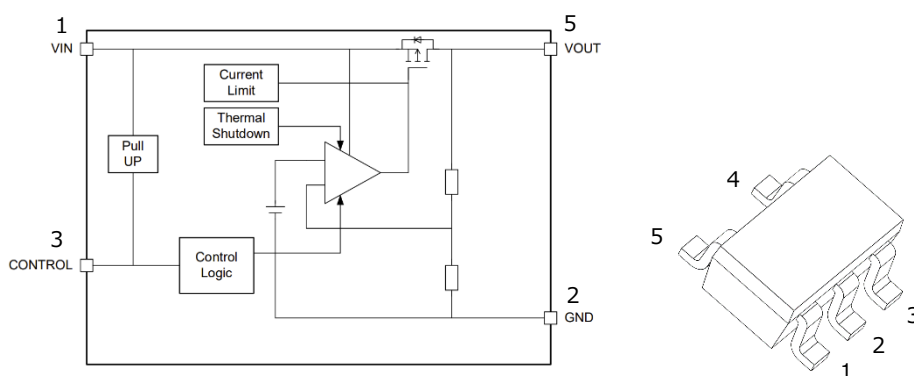


図 2.2 TCR1HF50B 内部回路構成およびパッケージ外観 (SOT-25)

2.3. 高速コンパレータIC TC75S57FU

本デザインではアクティブミラークランプ回路に CMOS タイプの汎用シングルコンパレータ [TC75S57FU](#) を使用しています。TC75S57FU の主な特長は以下のとおりです。

- 低消費電流です : $I_{DD} = 220\mu\text{A}$ (最大) ($T_a = 25^\circ\text{C}$)
- 単一電源動作ができます : $V_{DD} = \pm 0.9 \sim \pm 3.5\text{V}$ or $1.8 \sim 7\text{V}$
- 同相入力電圧範囲が広い : $V_{SS} \sim V_{DD} - 0.9\text{V}$
- 出力回路はプッシュプル出力です
- 低入力バイアス電流です
- 小型外周器です

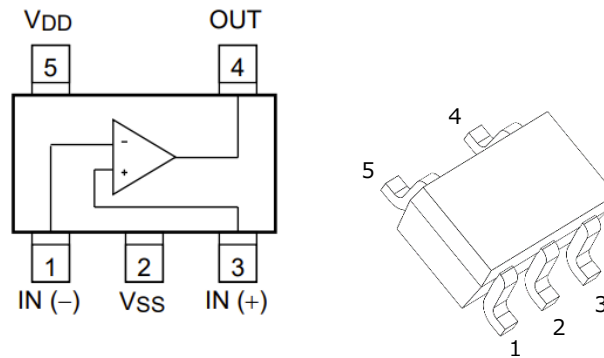


図 2.3 TC75S57FU 内部回路構成およびパッケージ外観 (SOT-353)

2.4. 小型パッケージ MOSFET TPC8132

本デザインでは TLP5231 のゲート駆動用バッファーに P-ch MOSFET [TPC8132](#) を使用しています。TPC8132 の主な特長は以下のとおりです。

- 小型、薄型で実装面積が小さい
- オン抵抗が低い : $R_{DS(ON)} = 25\text{m}\Omega$ (最大) ($V_{GS} = -10\text{V}$)
- 漏れ電流が低い : $I_{DSS} = -10\mu\text{A}$ (最大) ($V_{DS} = -40\text{V}$)
- 取り扱いが簡単な、エンハンスメントタイプです : $V_{th} = -0.8 \sim -2.0\text{V}$ ($V_{DS} = -10\text{V}$, $I_D = -0.2\text{mA}$)

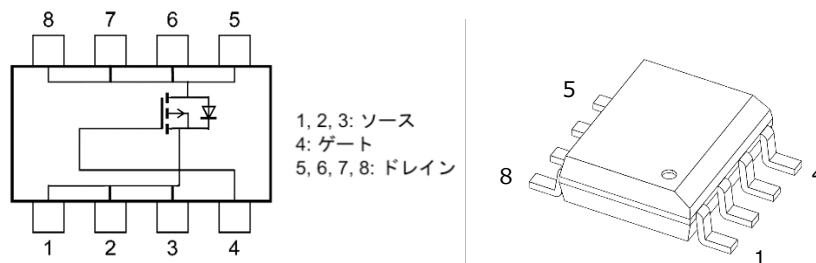


図 2.4 TPC8132 内部構成およびパッケージ外観 (SOP-8)

2.5. 小型パッケージ MOSFET SSM6K804R

本デザインでは TLP5231 のゲート駆動用バッファおよび DESAT 検出ソフトターンオフ用に N-ch MOSFET [SSM6K804R](#) を使用しています。SSM6K804R の主な特長は以下のとおりです。

- 175°C MOSFET です
- 4.5V 駆動
- オン抵抗が低い
 - : $R_{DS(ON)} = 18m\Omega$ (最大) ($V_{GS} = 4.5V$)
 - : $R_{DS(ON)} = 12m\Omega$ (最大) ($V_{GS} = 10V$)

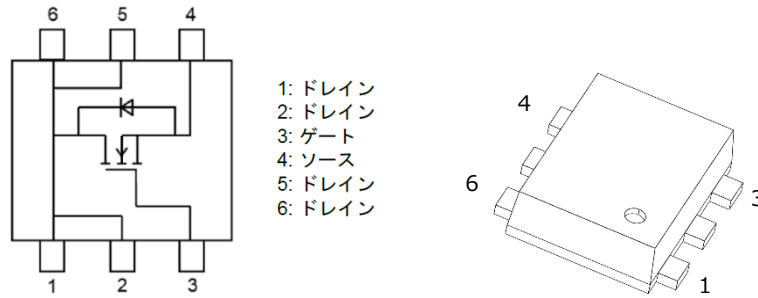


図 2.5 SSM6K804R 内部構成およびパッケージ外観 (TSOP6F)

2.6. 小信号 MOSFET SSM3K318R

本デザインではアクティブミラークランプ回路に N-ch MOSFET [SSM3K318R](#) を使用しています。SSM3K318R の主な特長は以下のとおりです。

- 4.5V 駆動です
- オン抵抗が低い
 - : $R_{DS(ON)} = 145m\Omega$ (最大) ($V_{GS} = 4.5V$)
 - : $R_{DS(ON)} = 107m\Omega$ (最大) ($V_{GS} = 10V$)

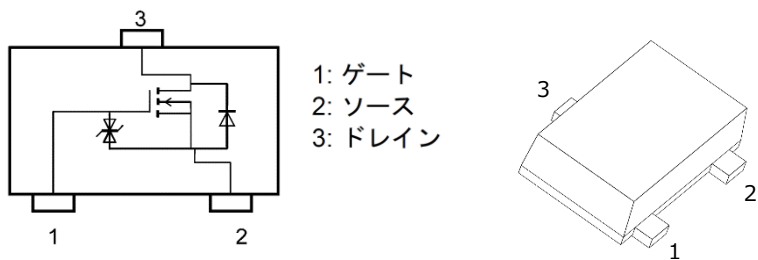


図 2.6 SSM3K318R 内部構成およびパッケージ外観 (SOT-23F)

2.7. 小信号 MOSFET SSM3K15AFS

本デザインでは TLP5231 の入力駆動 (フォトカプラー) に N-ch MOSFET [SSM3K15AFS](#) を使用しています。SSM3K15AFS の主な特長は以下のとおりです。

- 2.5V 駆動です
- オン抵抗が低い
 - : $R_{DS(ON)} = 3.6\Omega$ (最大) ($V_{GS} = 4V$)
 - : $R_{DS(ON)} = 6.0\Omega$ (最大) ($V_{GS} = 2.5V$)

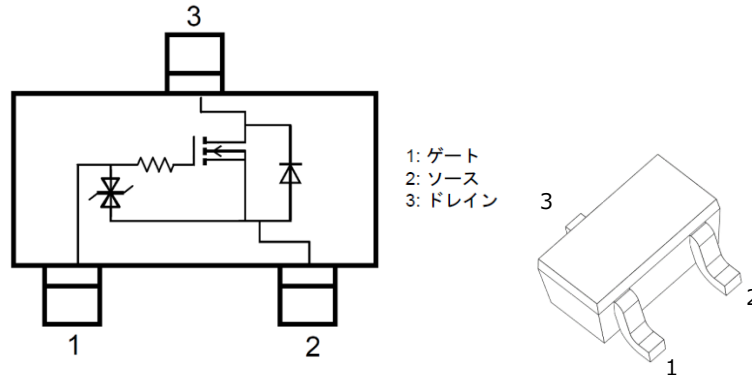


図 2.7 SSM3K15AFS 内部構成およびパッケージ外観 (SOT-416)

2.8. 小信号 NPN バイポーラートランジスタ 2SC6026MFV

本デザインでは異常検出出力回路に NPN バイポーラートランジスタ [2SC6026MFV](#) を使用しています。2SC6026MFV の主な特長は以下のとおりです。

- 高耐圧です : $V_{CEO} = 50V$
- コレクター電流が大きい : $I_C = 150mA$ (最大)
- 電流増幅率が高い : $h_{FE} = 120\sim 400$

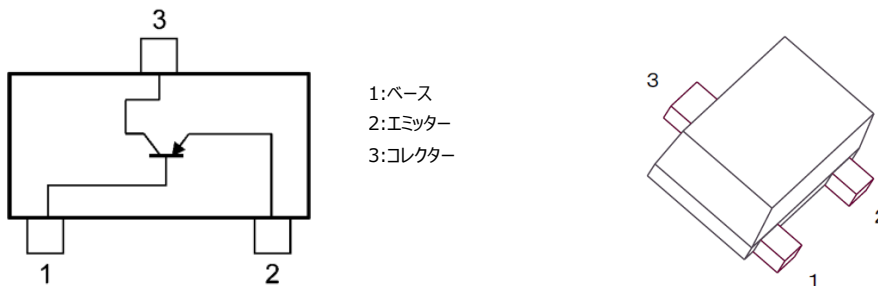


図 2.8 2SC6026MFV 内部構成およびパッケージ外観 (SOT-723)

3. SiC MOSFET モジュール用ゲートドライバー概要

本デザインは、当社 Dual SiC MOSFET モジュールを駆動できるゲートドライバーです。本デザインにはブリドライバーケーブル TLP5231 によるゲート駆動回路や絶縁電源、各保護回路が搭載されています。

3.1. 特長

- 外付けバッファ用 MOSFET による大電流ゲート駆動
- 単一電源入力 (DC24V)
- 短絡保護 (DESAT 検出方式)
- ゲート駆動電圧保護 (UVLO)
- アクティブミラーランプ (AMC)
- 出力オン/オフ制御
- 異常検出出力
- 温度モニター出力

3.2. 端子説明

電源および信号用コネクタ (CN1) を搭載し、XG4A-1431 (OMRON 製) を使用しています。

表 3.1 コネクタ (CN1)

Pin#	信号名	I/O	説明	Pin#	信号名	I/O	説明
1	GND	-	GND	2	V _{DD}	-	制御用電源電圧
3	(N.C.)	-		4	B_INA	I	ローサイドゲート制御信号入力
5	B_FLT	O	ローサイド異常検出出力 (抵抗付コレクター出力)	6	B_ENA	I	ローサイドイネーブル信号入力
7	A_INA	I	ハイサイドゲート制御信号入力	8	(N.C.)	-	
9	A_ENA	I	ハイサイドイネーブル信号入力	10	(5V)	-	外部 5V 電源印加用端子 (オプション)
11	GND	-	GND	12	A_FLT	O	ハイサイド異常検出出力 (抵抗付コレクター出力)
13	TH1	O	温度検出出力 1	14	TH2	O	温度検出出力 2

3.3. 仕様

表 3.2 に SiC MOSFET モジュール用ゲートドライバーの推奨動作範囲、表 3.3 にゲートドライブ出力電圧および保護機能の電気的特性を示します。

表 3.2 推奨動作範囲

項目		Min.	Typ.	Max.	Unit	
制御用電源電圧	V_{DD}	20.0	24	28.0	V	
入力信号 (ゲート制御信号、イネーブル信号)	INPUT	H レベル	4.0	-	5.0	V
		L レベル	0	-	1.8	
スイッチング周波数 <small>注 3.1)</small> (SiC MOSFET モジュールゲート駆動)	f_{sw}	-	-	50	kHz	

注 3.1) 実際の使用条件で、各部品の定格温度内で設定してください。

表 3.3 電気的特性

項目	シンボル	条件	Min.	Typ.	Max.	Unit
ゲート駆動出力 Hレベル電圧	V_{CC2_A}		18.5	20	21.5	V
ゲート駆動出力 Lレベル電圧	V_{EE_A}		-7.2	-6.7	-6.2	V
UVLO_P スレッシュホールド ($V_{CC2_A}-V_{E_A}$)	V_{UVLOP_A}	保護動作電圧	11	12	13	V
	V_{UVLOP+_A}	保護解除電圧	12	13	14	
UVLO_N スレッシュホールド ($V_{E_A}-V_{EE_A}$)	V_{UVLON_A}	保護動作電圧	-5.7	-5.0	-4.7	V
	V_{UVLON+_A}	保護解除電圧	-6	-5.3	-5	
DESAT 検出時 ドレイン-ソース間電圧 注 3.2)	V_{DS} (ハイサイド)	$T_a = 25^\circ\text{C}$	0.46	-	-	V
サーミスター定格抵抗	R	$T_C = 25^\circ\text{C}$	3.5	5.0	6.5	k Ω
		$T_C = 50^\circ\text{C}$	125	165	205	Ω
サーミスターB 定数	B	$T_{NTC} = 25\sim 150^\circ\text{C}$	-	3375	-	K

表 3.3 はハイサイドの電気的特性を表しています。ローサイドもハイサイドと同様です。

注 3.2) DESAT 検出時ドレイン-ソース間電圧は TLP5231 の DESAT スレッシュホールド電圧から回路のダイオード (D703, D704, D705, D706) および抵抗 (R708) の電圧降下を差し引いた電圧に等しくなります。4.5.1. DESAT (非飽和) 検出回路動作の図 4.15 を参照ください。

4. 回路設計

4.1. 全体ブロック図

図 4.1 に SiC MOSFET モジュール用ゲートドライバーのブロック図を示します。外付けバッファ用 MOSFET による大電流ゲート駆動が可能なプリドライバーカップラー TLP5231、絶縁 DC-DC コンバーター、アクティブミラーランプ回路が搭載されています。V_{DD} から入力された制御用電源電圧により動作します。

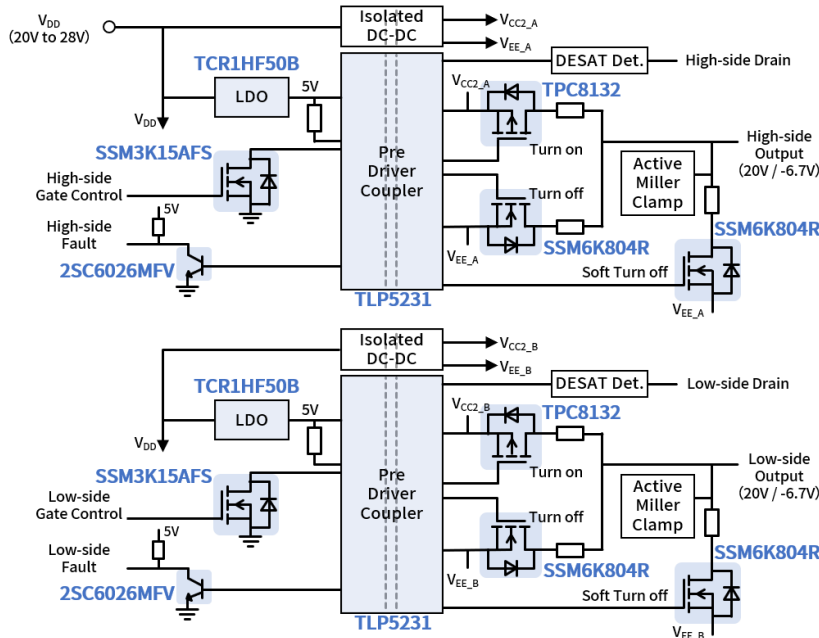


図 4.1 SiC MOSFET モジュール用ゲートドライバーブロック図

4.2. ゲート制御回路 (TLP5231 1 次側)

図 4.2 に TLP5231 の 1 次側 (入力側) の回路を示します (NM は Not Mounted の略、未実装)。

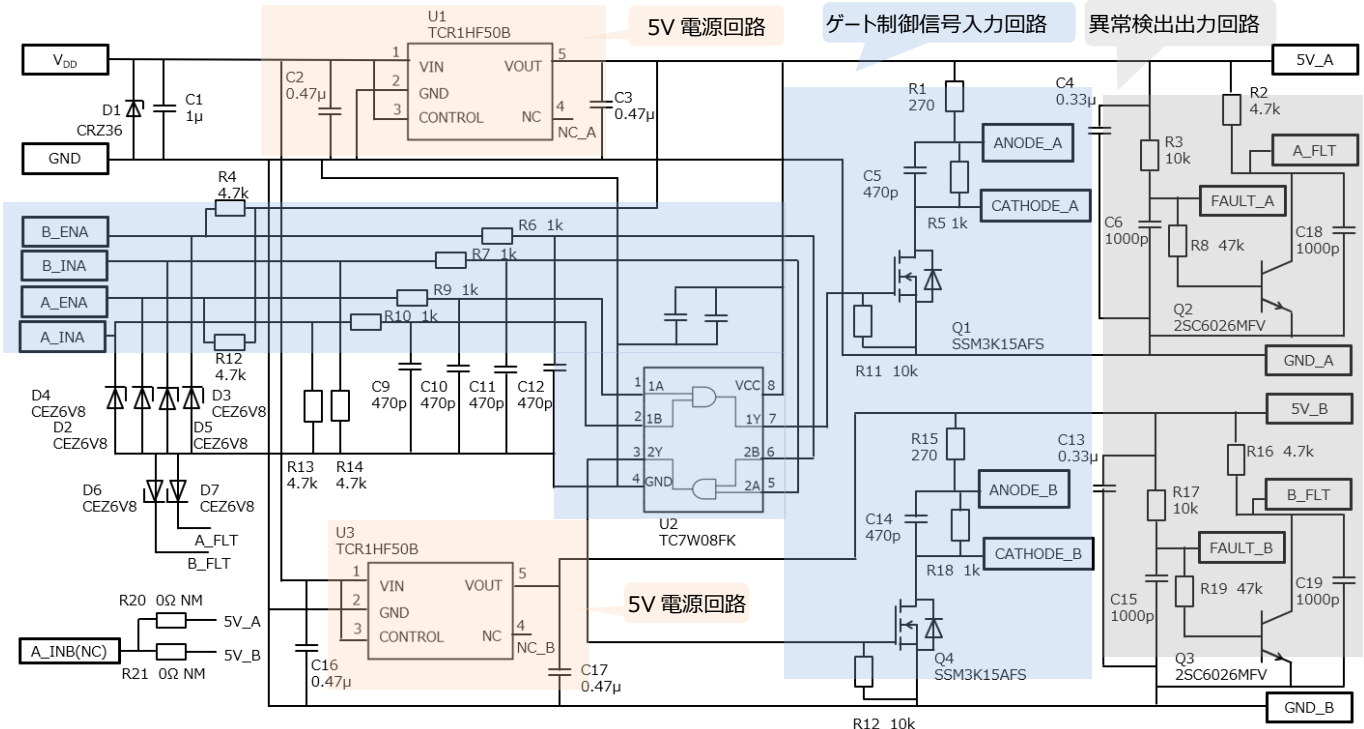


図 4.2 1 次側制御回路

4.2.1. 内部5V電源回路

図 4.3 に内部 5V 電源回路を示します。制御用電源電圧 V_{DD} は 5V 電源用 LDO (U1, U3) に供給されます。LDO には TCR1HF50B を使用しています。

TCR1HF50B の出力 5V は、TLP5231 (U300, U400) の 1 次側電源入力 V_{CC1} 、ゲート制御信号入力回路、異常検出出力回路に供給されます。内部 5V 電源は共通でも問題ありませんが、損失を分散するためにハイサイド/ローサイド個別に構成しています。

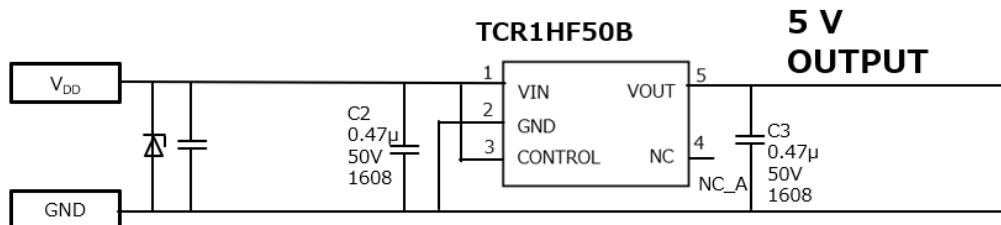


図 4.3 内部 5V 電源回路

4.2.2. ゲート制御信号入力

図 4.4 にゲート制御信号入力回路を示します。

ハイサイド用ゲート制御信号入力に A_INA (入力信号) と A_ENA (イネーブル) があります。A_ENA はゲートドライブ出力の有効/無効を制御できます。有効時の A_ENA 信号は H レベルで、無効は L レベルです。A_ENA がオープン時は内部回路でプルアップされているため有効になります。A_INA と A_ENA は [TC7W08FK](#) (AND 回路) に入力され、出力 1Y は MOSFET Q_1 のゲートに入力されます。A_INA と A_ENA がともに H のとき (出力 1Y が H)、MOSFET Q_1 がオンしハイサイド用 TLP5231 の ANODE_A と CATHODE_A の間に入力オン電流 $I_{F(ON)}$ が流れます。この $I_{F(ON)}$ によりハイサイドの SiC MOSFET モジュールがオンします。1Y が L レベルの時は ANODE_A と CATHODE_A の間に I_F が流れないため、SiC MOSFET モジュールはオフします。

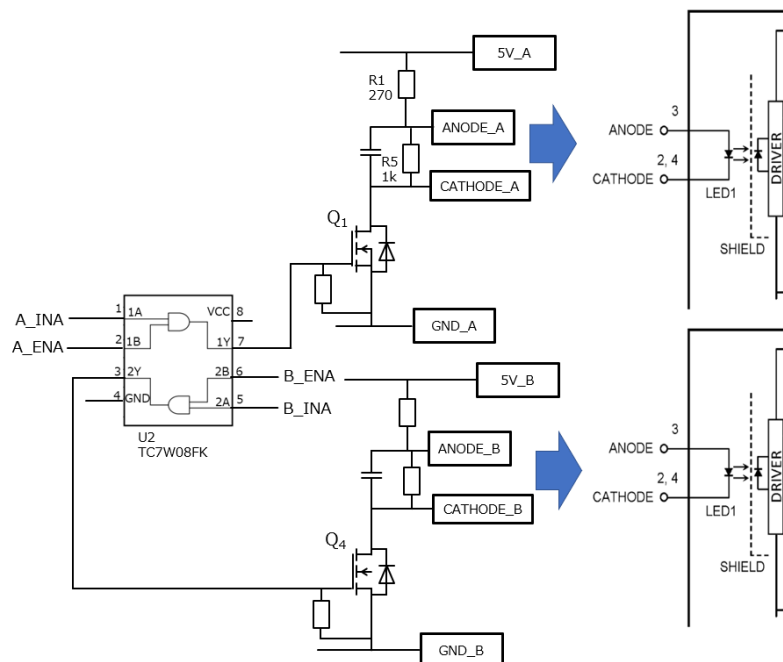


図 4.4 ゲート制御信号入力回路

TLP5231 の 1 次側アノード・カソード間の I_F (LED 入力順電流) は、以下の式で表されます。

$$I_F = \frac{V_{DD} - V_F}{R1} - \frac{V_F}{R5} \quad (4-1)$$

TLP5231 の I_F は 11mA に設定して R1 に流れる電流を 12.6mA としています。R1 は 5V 電源に接続されており、また、R5 に流れる電流は 1.6mA となります。TLP5231 のアノード・カソード間の入力順電圧 V_F は、1.58V (標準) として計算しています。R1 および R5 は以下の式で決まります。

$$R1 = \frac{V_{DD} - V_F}{12.6mA} = \frac{5V - 1.58V}{12.6mA} \cong 271\Omega$$

$$R5 = \frac{V_F}{1.6mA} = \frac{1.58V}{1.6mA} \cong 988\Omega$$

実際の回路では上記の計算結果に近い値として、R1 を 270 Ω 、R5 を 1000 Ω としています。

この抵抗値で前述 I_F 式から計算すると、以下のようになります。

$$I_F = \frac{5V - 1.58V}{270\Omega} - \frac{1.58V}{1000\Omega} = 11.08mA$$

ローサイド用ゲート制御信号入力 B_INA (入力信号) と B_ENA (イネーブル) についても、ハイサイドと同じ動作をします。表 4.1 に真理値表を示します。

表 4.1 真理値表

A_INA (CN1:Pin7)	A_ENA (CN1:Pin9)	SiC MOSFET モジュール_A
L	L	OFF
H	L	OFF
H	H	ON
L	H	OFF

本デザインでは A_ENA 端子にプルアップ抵抗が接続されているため、A_ENA 信号が未入力の場合、アクティブ状態となります。A_ENA 信号でデイスイネーブル状態にするためには、L レベルの入力が必要です。

4.2.3. 異常検出出力回路

図 4.5 にハイサイドの異常検出出力回路を示します。ローサイドもハイサイドと同様な構成です。

本デザインでは、SiC MOSFET モジュールのハイサイド異常検出時（低電圧保護および DESAT 動作）に TLP5231 の FAULT_A 信号を反転させて A_FLT に出力します。異常検出時、FAULT_A が H レベルとなりトランジスタ Q₂ がオンし、A_FLT は L レベルになります。A_FLT および B_FLT は抵抗プルアップコレクター出力となり、ワイヤード OR が可能です。TLP5231 のシーケンスにより、通常動作に復帰すると A_FLT 端子出力は L レベルから H レベルになります。

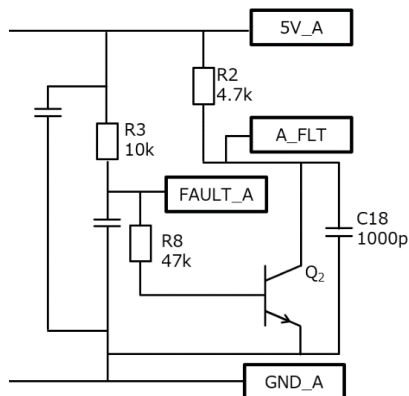


図 4.5 異常検出出力回路

表 4.2 真理値表

UVLO	DESAT 検出	FLT 出力 (CN1:Pin5,Pin12)
解除	なし	H レベル
動作	なし	L レベル
解除	あり	L レベル
動作	あり	L レベル

4.3. ゲート駆動用電源回路

図 4.6 にハイサイドのゲート駆動用電源回路を示します。ゲート駆動用電源回路は絶縁 DC-DC コンバーターと電圧レギュレーターで構成されています。絶縁 DC-DC コンバーターはフライバックコンバーター方式となり、制御用電源電圧 V_{DD} を正電圧 24V ($V_{POS_A}-V_{E_A}$) と負電圧 -6.7V ($V_{EE_A}-V_{E_A}$) に変換します。ターンオンのゲート駆動出力電圧 ($V_{CC2_A}-V_{E_A}$) は、電圧レギュレーター (U101) により正電圧 24V を 20V に調整します。ターンオフのゲート駆動出力電圧 ($V_{EE_A}-V_{E_A}$) は、負電圧 -6.7V です。

これらのゲート駆動出力電圧は、使用 SiC MOSFET モジュールの定格ゲート電圧、ゲートスイッチング特性および TLP5231 の低電圧検出 (UVLO) を考慮し設定しています。

正電圧・負電圧を変更する場合、本デザインに使用している TLP5231 の UVLO 仕様範囲で調整する必要があります。なお TLP5231 は正と負両方の電源が揃わないと動作しませんので評価の際、正電源のみで良い場合でも必ず負電源を用意してください。ローサイドのゲート駆動用電源回路も同様です。

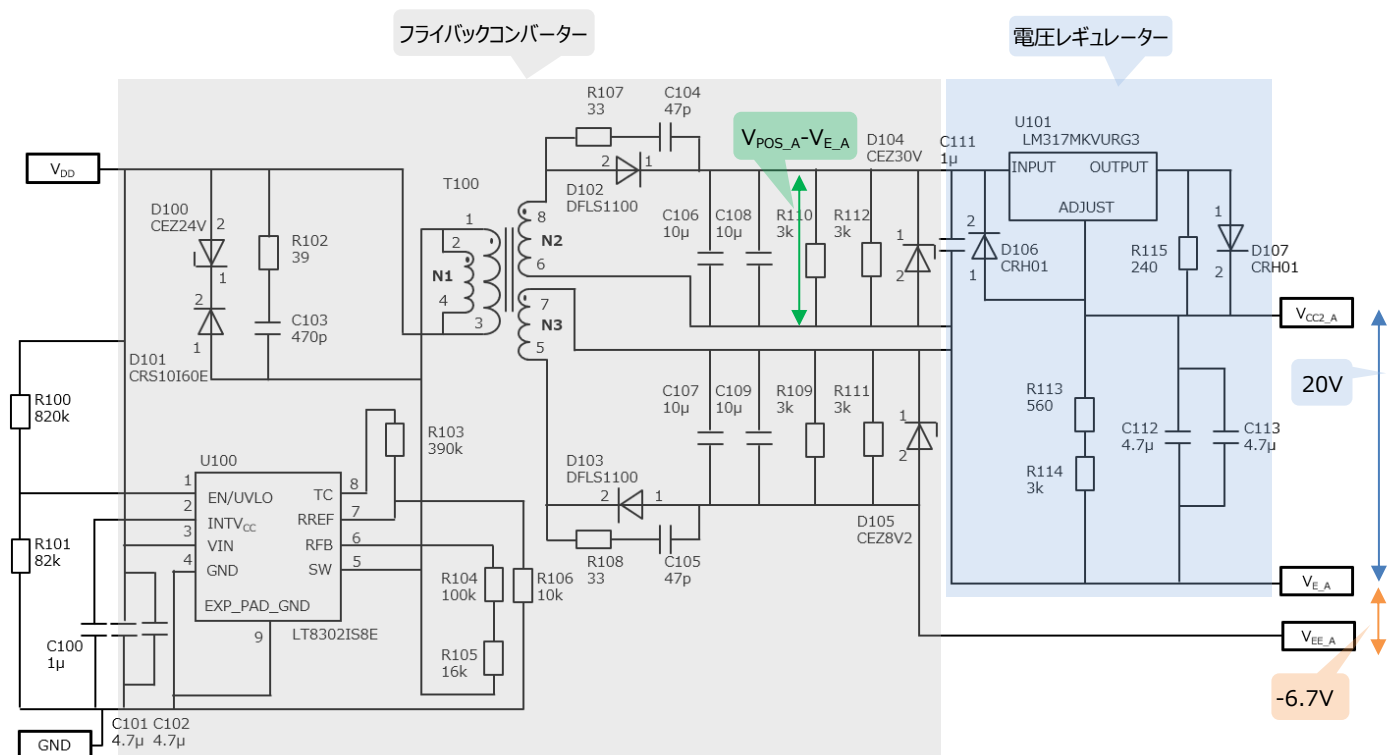


図 4.6 ゲート駆動用電源回路

フライバックコンバーターの制御 IC には LT8302 を使用しています。出力電圧は外付け抵抗 (R104, R105, R106) とトランス (T100) 巻き数比 (N_{PS2} , N_{PS3}) により下式で設定することができます。

$$V_{POS_A} - V_{E_A} = V_{REF(LT8302)} \times \left(\frac{R104 + R105}{R106} \right) \times \left(\frac{1}{N_{PS2}} \right) - V_F$$

$$V_{E_A} - V_{EE_A} = V_{REF(LT8302)} \times \left(\frac{R104 + R105}{R106} \right) \times \left(\frac{1}{N_{PS3}} \right) - V_F$$

$$V_{REF(LT8302)} = 1.00V \text{ (LT8302 内部リファレンス電圧)}$$

実際の仕様に合わせて、T100 の巻き数比 (N_{PS2}, N_{PS3}) を調整する必要があります。本デザインの巻き数比は表 4.3 のとおりです。

表 4.3 トランス巻き数比

	電圧値	巻き数比
正電圧	24V	$N_{PS2} = 0.5 (N1:N2)$
負電圧	-6.7V	$N_{PS3} = 1.8 (N1:N3)$

実際に実装されている抵抗値 (R_{104}, R_{105}) で、実測した出力電圧 $V_{E_A} - V_{EE_A (MEAS)}$ が、目標出力電圧 $V_{E_A} - V_{EE_A}$ に対して誤差がある場合、以下の式で最終抵抗値 ($R_{104(FINAL)}, R_{105(FINAL)}$) に再調整します。

$$R_{104(FINAL)} + R_{105(FINAL)} = \frac{V_{E_A} - V_{EE_A}}{V_{E_A} - V_{EE_A (MEAS)}} \times R_{106}$$

本デザインでは、 $R_{104} = 100k\Omega$, $R_{105} = 16k\Omega$ が再調整した抵抗値です。

ターンオンのゲート駆動出力電圧 ($V_{CC2_A} - V_{E_A}$) を調整している電圧レギュレーターICには LM317MKVURG3 を使用しています。 $V_{CC2_A} - V_{E_A}$ は外付け抵抗 ($R_{113}, R_{114}, R_{115}$) により下式で設定することができます。本デザインでは、 $V_{CC2_A} - V_{E_A}$ を 20V に設定しています。

$$V_{CC2_A} - V_{E_A} = V_{REF(LM317)} \times \left(1 + \frac{R_{113} + R_{114}}{R_{115}}\right) + I_{ADJ(LM317)} \times (R_{113} + R_{114})$$

$$V_{CC2_A} - V_{E_A} = 1.25V \times \left(1 + \frac{560\Omega + 3k\Omega}{240\Omega}\right) + 50\mu A \times (560\Omega + 3k\Omega) = 20V$$

$V_{REF(LM317)} = 1.25V$ (LM317MKVURG3 内部リファレンス電圧)

$I_{ADJ(LM317)} = 50\mu A$ (LM317MKVURG3 ADJUST 端子流出電流)

$R_{113} = 560\Omega$, $R_{114} = 3k\Omega$, $R_{115} = 240\Omega$

4.4. ゲート駆動回路 (TLP5231 2次側)

図 4.7 にハイサイドのゲート駆動回路を示します。ローサイドもハイサイドと同様な構成です。

ゲート駆動回路は大電流ゲート駆動用バッファ-MOSFET (Q700,Q701)、ターンオン・ターンオフ調整用ゲート抵抗、DESAT 検出回路、ソフトターンオフ用 MOSFET と過電流保護用の抵抗で構成されています。

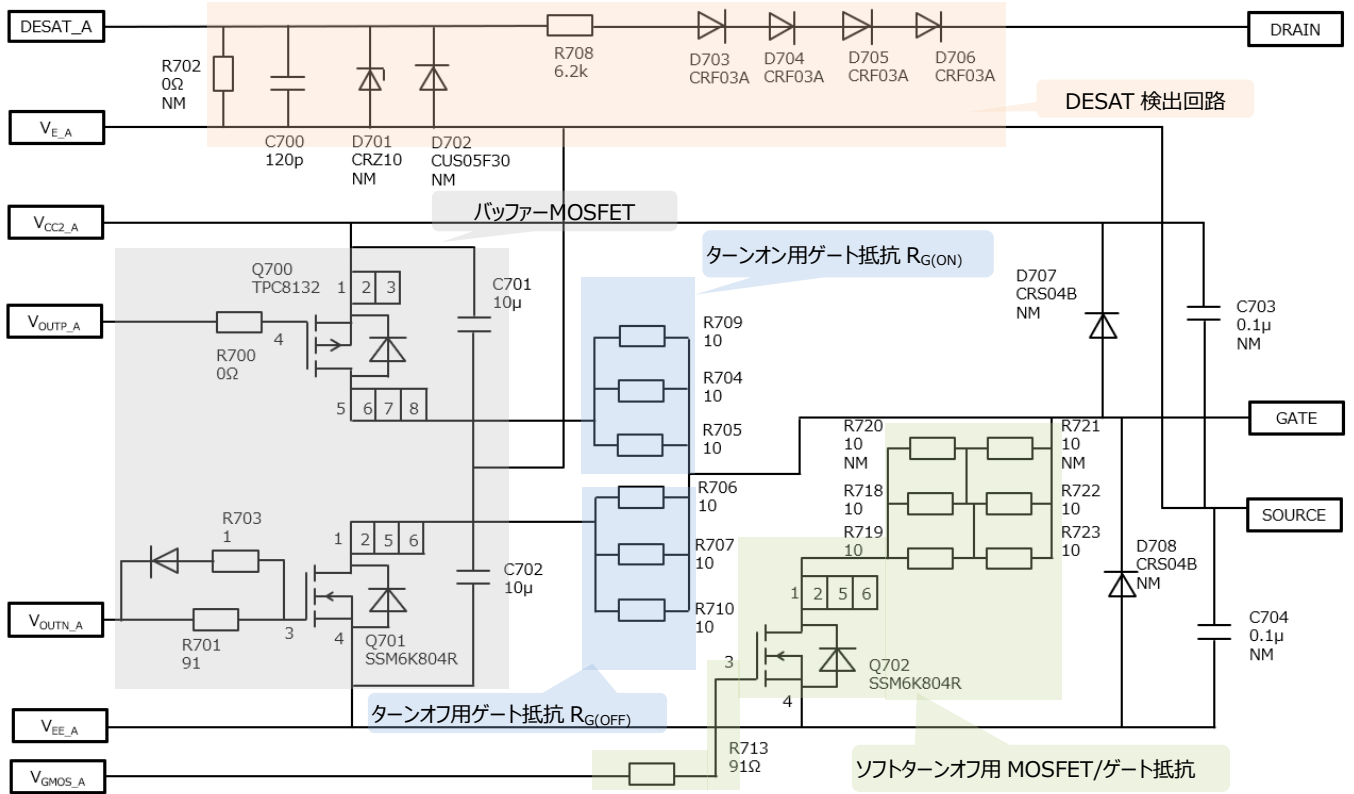


図 4.7 ゲート駆動回路

A_INA (CN1 の Pin7)に入力されるゲート制御信号が H レベルになると、V_OUTP,A 出力が L レベルになり (V_OUTN,A は L レベル) バッファの P-ch MOSFET Q700 がオンすることで SiC MOSFET モジュールのゲートを充電し SiC MOSFET をオンさせます。

A_INA (CN1 の Pin7)に入力されるゲート制御信号が L レベルになると、V_OUTN,A 出力が H レベルになり (V_OUTP,A は H レベル) バッファの N-ch MOSFET Q701 をオンすることで SiC MOSFET モジュールのゲートの電荷を引き抜き SiC MOSFET モジュールをオフさせます。

4.4.1. バッファ-MOSFET

バッファに使用している MOSFET は、以下になります。

P-ch MOSFET: TPC8132 ($V_{DSS} = 40V$, $I_D = -7A$ (DC), $I_{DP} = -28A$ (Pulse))

N-ch MOSFET: SSM6K804R ($V_{DSS} = 40V$, $I_D = 12A$ (DC), $I_{DP} = 50A$ (Pulse))

● ゲート駆動平均電流 (I_{CHG_SiC}) 算出

ここでは、駆動する当社 SiC MOSFET モジュールの例として MG600Q2YMS3 を使用する場合について説明します。MG600Q2YMS3 のデータシート記載のゲート電荷量 (Q_g) を図 4.8 に示します。この図より V_{GS} が -6.7V から 20V に変化するときの Q_g は 1.85 μC と読み取れます。

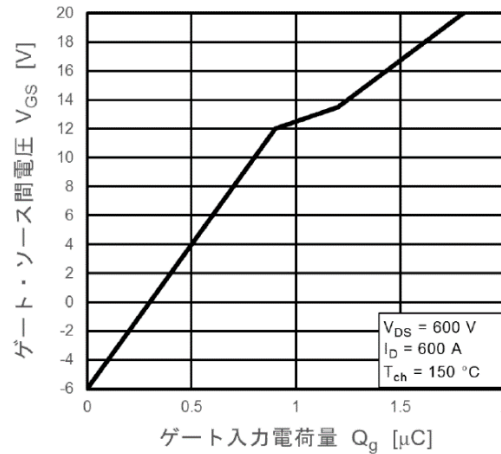


図 4.8 ゲート電荷量

ゲート駆動に必要な平均充電電流 は、下式で計算されます。

$$I_{CHG_sic} = Q_g \times f_{sw}$$

ここで、 $Q_g = 1.85 \mu C$ 、 $f_{sw} = 50 kHz$ とすると

$$I_{CHG_sic} = 1.85 \mu C \times 50 kHz = 0.093 A$$

となります。SiC MOSFET モジュールに MG400V2YMS3 を使用した場合も、 I_{CHG_sic} は 0.093A と同様になります。

● ゲート駆動ピーク電流 ($I_{CHG_PEAK_MAX}$) 算出

ここでは、駆動する当社 SiC MOSFET モジュールの例として MG600Q2YMS3 を使用する場合について説明します。ゲート駆動に必要な最大ピーク電流 $I_{CHG_PEAK_MAX}$ は、下式で計算されます。

$$I_{CHG_PEAK_MAX} = \frac{V_{GS}}{r_{ig} + R_{G(ON)}} \quad (4-1)$$

ここで、 $V_{GS} = V_{CC2_A} - V_{EE_A} = 20V - (-6.7V) = 26.7V$ 、 $r_{ig} = 2.7 \Omega$ (MG600Q2YMS3 の内部ゲート抵抗値)、 $R_{G(ON)} = 0 \Omega$ 、 とすると

$$I_{CHG_PEAK_MAX} = \frac{26.7 V}{2.7 \Omega + 0 \Omega} = 9.9 A$$

となります。本デザインのゲート駆動用バッファMOSFET のオン抵抗は、 r_{ig} に比べて非常に小さいため無視しています。

SiC MOSFET モジュールに MG400V2YMS3 を使用した場合は、 $I_{CHG_PEAK_MAX}$ は 7.6A になります。

本デザインでのゲート駆動平均電流 I_{CHG_SIC} は 0.093A、ゲート駆動ピーク電流 I_{CHG_PEAK} は 9.9A となります。選択したバッファ-MOSFET の電流能力は、十分にゲートを駆動することができます。

4.4.2. ゲート抵抗

図 4.9 にハイサイドのゲートドライブ回路を示します。ターンオン、ターンオフ時で電流経路が異なります。ターンオンとターンオフで異なるゲート抵抗設定が可能です。ゲート抵抗は SiC MOSFET モジュールの入力電荷量 (Q_g) をもとに、ターンオン/ターンオフ時間、抵抗損失を考慮して決めています。本デザインでは、ターンオンおよびターンオフのゲート抵抗を 3.3Ω (10Ω 3 並列, $1W$ 定格, 1632 サイズ) に設定します。ローサイドもハイサイドと同様な構成です。式 (4-1) より、ゲート抵抗 $R_{G(ON)} = 3.3\Omega$ のゲート駆動ピーク電流 I_{CHG_PEAK} は、 $4.45A$ になります。

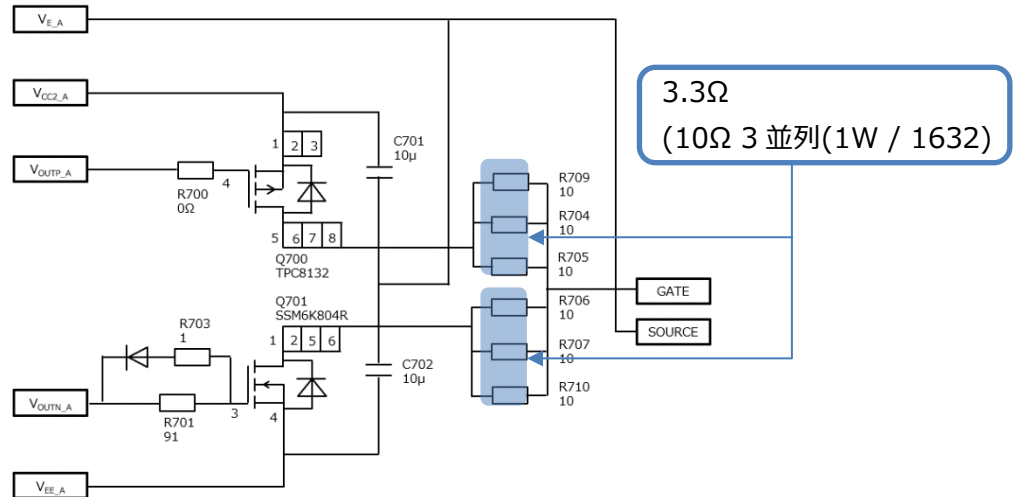


図 4.9 ゲート駆動回路

本デザインで MG600Q2YMS3 ($V_{DS} \leq 800V$, $I_D \leq 600A$), MG400V2YMS3 ($V_{DS} \leq 1200V$, $I_D \leq 400A$), MG250YD2YMS3 ($V_{DS} \leq 1200V$, $I_D \leq 250A$) の評価を実施しました。実際の製品化においては、安全規格を考慮して設計してください。MG600Q2YMS3 を使用した場合の測定結果を、以下に示します。

<ターンオン・ターンオフ結果>

測定条件: $V_{DS} = 800V$, $I_D = 600A$, 誘導負荷 $100\mu H$, $R_{G(ON)} = R_{G(OFF)} = 3.3\Omega$, $T_a = 25^\circ C$

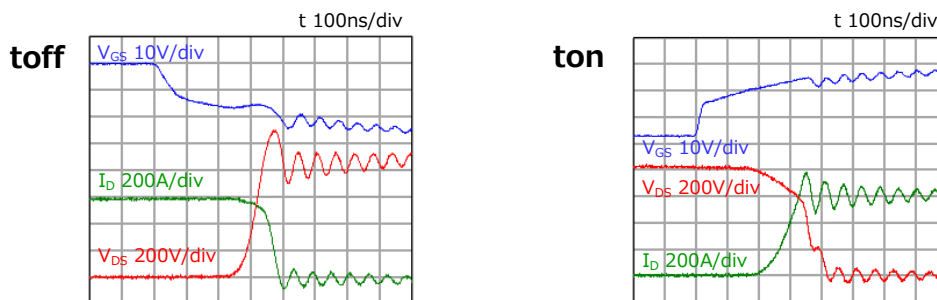


図 4.10 ターンオン/ターンオフ波形

<ゲート抵抗損失特性 (計算) >

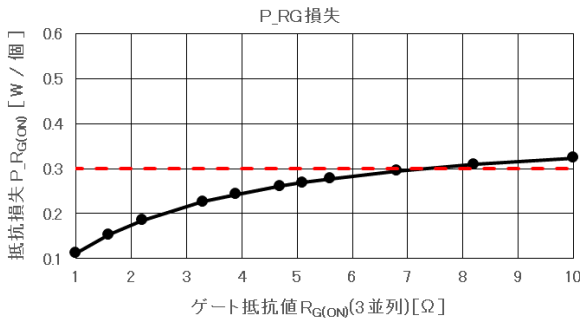


図 4.11 抵抗損失特性

ターンオンのゲート抵抗 $R_{G(ON)}$ 1 個当たりの損失 $P_{R_{G(ON)}}$ 計算は、以下となります。ゲート駆動用バッファ-MOSFET のオン抵抗は、 r_{ig} に比べて非常に小さいため無視しています。

$$P_{R_{G(ON)}} = R_{G(ON)} / (R_{G(ON)} + r_{ig}) \times P_{GATE_ON} / \text{並列数}$$

$$= R_{G(ON)} / (R_{G(ON)} + 2.7\Omega) \times 2.47W / 3 = 0.23W$$

$$P_{GATE_ON} = 1/2 \times V_{GS} \times Q_g \times f_{SW} \text{ (ターンオン充電エネルギー)}$$

r_{ig} : 2.7Ω MG600Q2YMS3 内部抵抗

V_{GS} : $26.7V$ $V_{CC2_A} - V_{EE_A} = 20V - (-6.7V) = 26.7V$

Q_g : $1.85 \mu C$ MG600Q2YMS3 データシートより

f_{SW} : $50kHz$ ゲート駆動周波数

ターンオフのゲート抵抗 $R_{G(OFF)}$ も同様の計算となります。

<スイッチング損失結果>

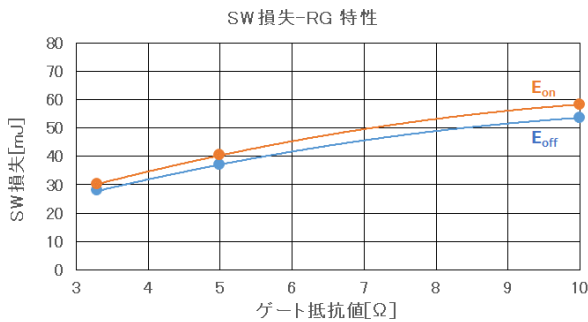


図 4.12 スwitching損失特性

<スイッチング時間結果>

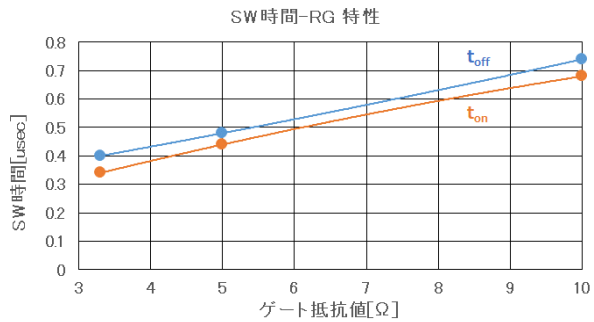


図 4.13 スwitching時間特性

<V_{DS} サージ電圧結果>

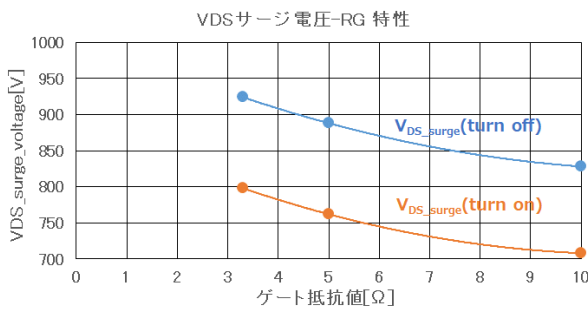


図 4.14 V_{DS} サージ電圧特性

ゲート抵抗の損失を定格 1W に対しデレーティング 30%とした場合、ゲート抵抗の値を調整し 0.3W 以下に抑える必要があります。ただし、ゲート抵抗を小さくすると、スイッチング時間が短くなり V_{DS} サージ電圧が大きくなります。またゲート抵抗を大きくすると、抵抗損失・スイッチング損失が大きくなり発熱します。実際の仕様に合わせてゲート抵抗を調整する場合、各製品の発熱、スイッチング損失、V_{DS} サージ電圧などを考慮してください。使用するパワーデバイス (SiC MOSFET モジュールなど) のデータシート、関連ドキュメントを参照して、ゲート抵抗値を選定してください。

4.5. 保護回路

ハイサイドの保護回路について説明します。ローサイドもハイサイドと同様な構成です。

4.5.1. DESAT (非飽和) 検出回路動作

DESAT 検出機能は DESAT_A 端子でオン状態の SiC MOSFET モジュールのドレイン・ソース間電圧 (V_{DS}) をモニターし、SiC MOSFET モジュールが過大な電流で破壊しないよう保護することを目的としています。

SiC MOSFET モジュールのドレイン電流 (I_D) に異常な大電流が流れた場合、ドレイン電流 (I_D) - ドレイン・ソース間電圧 (V_{DS}) 静特性カーブに従って I_D とともに V_{DS} も上昇します。その V_{DS} を DESAT_A 端子でモニターして TLP5231 の DESAT スレッシュホールド電圧 (以下、 V_{DESAT}) = 8.0V (標準) を超えた場合に、SiC MOSFET モジュールの動作を停止し、CN1 の A_FLT 端子出力が L レベルから H レベルとなります。

DESAT 検出方式はドレイン電流 (I_D) を直接モニターできないため精度は上げられませんが、比較的簡素な構成なので大電流発生時の緊急停止用に使われます。

図 4.15 は DESAT をモニターする電流のループを示したものです。

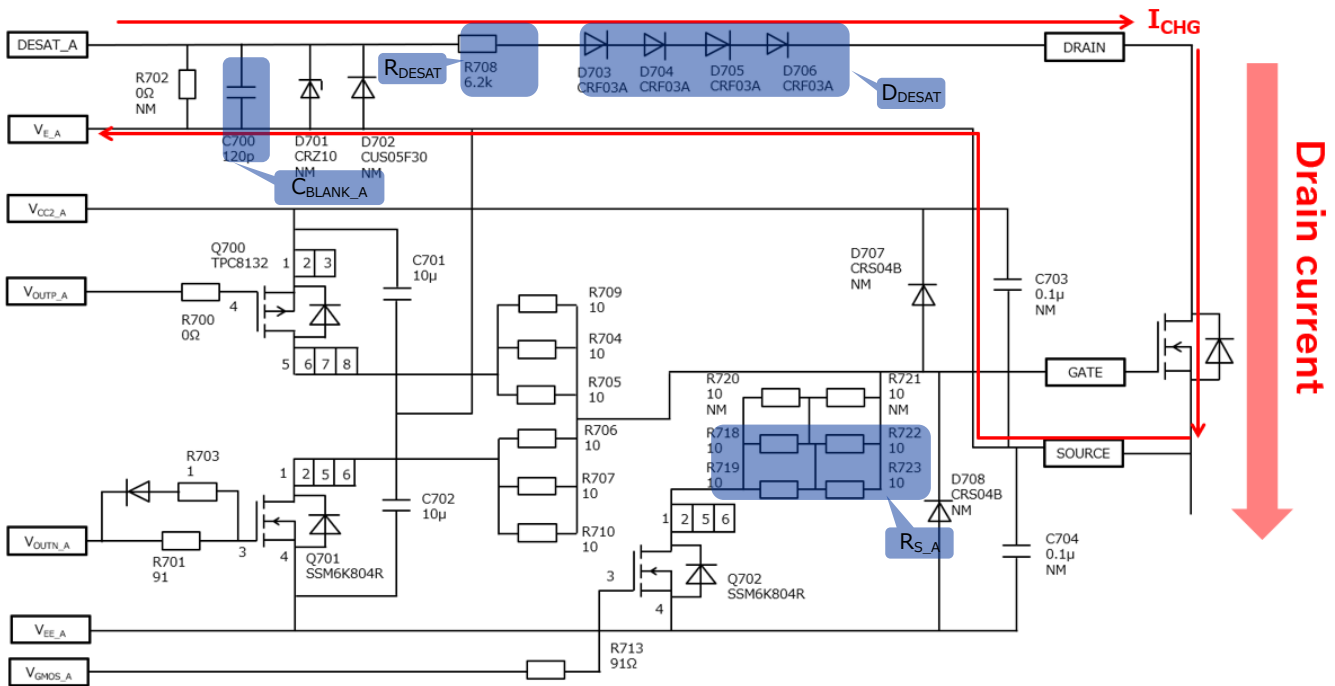


図 4.15 DESAT 検出動作

SiC MOSFET がオンしているとき DESAT_A 端子は定電流源として約 0.5mA のブランキング容量充電電流 I_{CHG} を出力し、DESAT_A 端子と V_{E_A} 端子に接続されたブランキング容量 C_{BLANK} (C700) を充電します。 C_{BLANK} に発生する電圧は I_{CHG} が抵抗 R_{DESAT} (R708) と高耐圧ダイオード D_{DESAT} (D703, D704, D705, D706) を経由して SiC MOSFET モジュールのドレイン・ソース間 V_{DS} に流れたときの電圧降下と等しくなります。その時の電圧 DESAT_A- V_{E_A} 間電圧 ($V_{DESAT_A(ON)}$) は、下式で表されます。

$$V_{DESAT_A(ON)} = V_{DS} + V_F(D_{DESAT}) + I_{CHG} \times R_{DESAT}$$

$$V_{DESAT_A(ON)} = V_{DS} + V_F(D703 + D704 + D705 + D706) + I_{CHG} \times R708$$

ここで SiC MOSFET モジュールはオン状態なので I_{CHG} はドレイン・ソース間を流れる数 10A 程度のドレイン電流 I_D に重畳されます。このため上式の V_{DS} は SiC MOSFET モジュールの $I_D - V_{DS}$ 静特性カーブに従って発生する電圧となり、微小電流 I_{CHG} の電圧降下は I_D の電圧降下に包含されて見えなくなります。

正常時オン状態の SiC MOSFET モジュールの V_{DS} は I_D に応じた電圧ですが、過電流が発生すると V_{DS} も上昇します。 V_{DS} の上昇により $V_{DESAT_A(ON)}$ が V_{DESAT} を超えると、異常状態と判断してソフトターンオフ用 MOSFET (Q702) がオンします。Q702 のドレインに接続されている抵抗 R_s によりゲート電荷を緩やかに引き抜きます。このためドレイン・ソース間に発生するスパイク電圧を抑制し、SiC MOSFET モジュールを破壊しないようにソフトシャットダウンします。DESAT 検出の条件は、 $V_{DESAT_A(ON)}$ が V_{DESAT} と等しくなるため、下式になります。

$$V_{DESAT} = V_{DESAT_A(ON)} = V_{DS} + V_F(D703 + D704 + D705 + D706) + I_{CHG} \times R708 \quad (4-2)$$

式 (4-2) を変形し、 $R708$ は式 (4-3) で表すことができます。

$$R708 = \frac{(V_{DESAT} - V_F(D703 + D704 + D705 + D706) - V_{DS})}{I_{CHG}} \quad (4-3)$$

DESAT 検出時の V_{DS} は、過電流値を決め、使用する SiC MOSFET モジュールのドレイン・ソース間電圧 (V_{DS}) - ドレイン電流 (I_D) 特性 (図 4.16) より求めます。本デザインでは、DESAT 検出時の過電流 I_{DESAT} を MG600Q2YMS3 の仕様をもとに $T_{CH} = 25^\circ\text{C}$ の $I_D \leq 300\text{A}$ に設定します。ここでは、 $I_{DESAT} = 300\text{A}$ とした場合、MG600Q2YMS3 の V_{DS} は図 4.16 から 0.5V と読み取ることができます。

本デザインでは以下の条件で、 $R708$ を計算します。

DESAT 検出時の過電流 $I_{DESAT}: 300\text{A}$

MG600Q2YMS3 のドレイン・ソース間電圧 $V_{DS}: 0.5\text{V}$

DESAT スレッショルド電圧 $V_{DESAT}: 7.5\text{V}$

ブランキング容量充電電流 $I_{CHG}: 0.82\text{mA}$

高耐圧ダイオード D_{DESAT} (D703~D706) 順方向電圧 $V_F: 1.96\text{V}$

式 (4-3) より $R708$ は、

$$R708 = \frac{(7.5\text{V} - 1.96\text{V} - 0.5\text{V})}{0.82\text{mA}} = 6146\Omega$$

となります。

$I_D \leq 300\text{A}$ にするために、 $R708$ を $6.2\text{k}\Omega$ に選択することで、 $I_D = 276\text{A}$ になります。その場合の DESAT 検出時の V_{DS} は、図 4.16 より約 0.46V と読み取ることができます。実際の仕様に応じて、適正な設計をし、実機上で十分な動作確認をしてください。

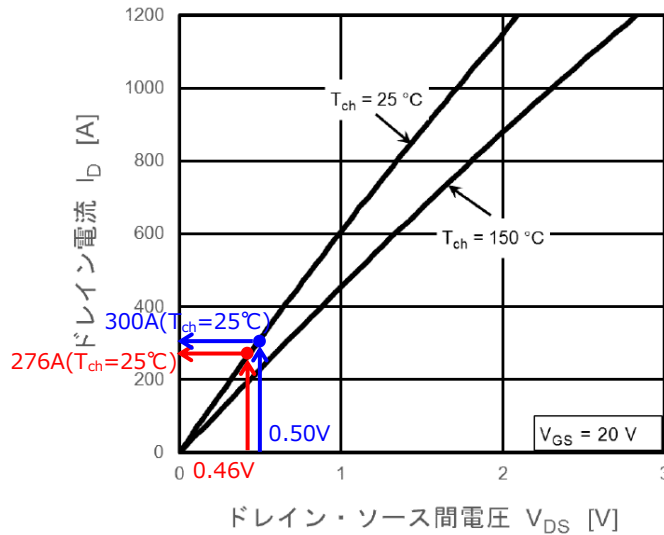


図 4.16 I_D - V_{DS} 特性

DESAT_A 端子は高耐圧のダイオード (D_{DESAT}) を通して SiC MOSFET モジュールのドレイン端子に接続されています。SiC MOSFET モジュールが ON している際に外来ノイズによって SiC MOSFET モジュールのドレイン電圧が変動すると、 D_{DESAT} の接合容量を介して DESAT_A 電圧が変動する場合があります。この DESAT_A 電圧変動が V_{DESAT} を超えてしまうと、保護動作を開始し SiC MOSFET モジュールをソフトシャットダウンさせてしまいます。高電圧インバーター回路で発生するノイズは大きいので、ブランキングコンデンサ C_{BLANK_A} (C700) を追加し、ローパスフィルタを形成します。

この C_{BLANK_A} (C700) の追加によるトレードオフとして、過電流発生時に $V_{DESAT_A(ON)}$ が V_{DESAT} まで達するブランキング時間 t_{BLANK} が発生します。

ブランキング時間 t_{BLANK} は、下式になります。

$$t_{BLANK} = \{C_{BLANK_A} \times (V_{DESAT} - V_{DESAT_A(ON)})\} / I_{CHG}$$

$$t_{BLANK} = \{C700 \times (V_{DESAT} - V_{DS} - V_F(D703 + D704 + D705 + D704) - I_{CHG} \times R708)\} / I_{CHG} \quad (4-4)$$

ブランキング時間 t_{BLANK} を経て、SiC MOSFET モジュールはソフトシャットダウンします。ソフトシャットダウン時のゲート電圧 V_G は、以下の式に示すように、時間とともに指数関数的に減少します。

$$V_G = (V_{CC2_A} + |V_{EE_A}|) \times \exp\left(\frac{-t}{C_{in} \times R_S}\right) - |V_{EE_A}|$$

$V_{G(OFF)}$ まで低下する時間をソフトターンオフ時間 t_{STO} とした場合、下式になります。

$$t_{STO} = -C_{in} \times R_S \times \ln\left(\frac{V_{G(OFF)} + |V_{EE_A}|}{V_{CC2_A} + |V_{EE_A}|}\right) \quad (4-5)$$

t_{STO} は抵抗 R_{S_A} (R718~R723) で調整することができます。

過電流発生時からソフトシャットダウンまでの時間 t_{DESAT_TOTAL} は t_{BLANK} と t_{STO} , $t_{DESAT(FILTER)}$ (TLP5231 の DESAT フィルター時間) の合計時間となります。

$$t_{DESAT_TOTAL} = t_{BLANK} + t_{STO} + t_{DESAT(FILTER)} \quad (4-6)$$

本デザインでは以下の条件で、最大ブランキング時間 $t_{DESAT_TOTAL(MAX)}$ を式 (4-6) を用いて計算します。

ブランキング容量 C_{BLANK} : 120pF

DESAT スレッシュホールド電圧 V_{DESAT} : 9.0V

ブランキング容量充電電流 I_{CHG} : 0.29mA

DESAT フィルター時間 $t_{DESAT(FILTER)}$: 0.29 μ s

SiC MOSFET モジュール (MG600Q2YMS3) の入力容量 C_{in} : 53nF

ソフトターンオフ用 MOSFET のドレイン抵抗 R_S : 10 Ω (R718, R719, R722, R723 の合成抵抗)

正電源電圧 V_{CC2_A} : 20V

負電源電圧 V_{EE_A} : -6.7V

SiC MOSFET モジュール (MG600Q2YMS3) のゲートしきい値電圧 $V_{G(OFF)}$: 2V (3.6V より小さい値に設定)

SiC MOSFET モジュール ドレイン-ソース間電圧 V_{DS} : 0.46V

最大 $t_{DESAT_TOTAL(MAX)}$ は、下式のとおり 2.86 μ s になります。

$$t_{DESAT_TOTAL(MAX)} = \{120 \text{ pF} \times (9.0\text{V} - 0.46\text{V} - 1.96\text{V} - 0.29\text{mA} \times 6.2\text{k}\Omega)\} / 0.29\text{mA} - 53 \text{ nF} \times 10\Omega \times \ln\left(\frac{2\text{V} + |-6.7\text{V}|}{20\text{V} + |-6.7\text{V}|}\right) + 0.29\mu\text{s} = 1.98\mu\text{s} + 0.594\mu\text{s} + 0.29\mu\text{s} = 2.86\mu\text{s}$$

C_{BLANK_A} (C700) と並列に保護ダイオードを接続した場合、保護ダイオードの端子間容量が t_{BLANK} に影響しますので注意が必要です。

C_{BLANK_A} (C700) と R_{DESAT_A} (R708) は、DESAT 検出時の SiC MOSFET モジュール V_{DS} や DESAT_A 端子ノイズ耐性 (CR フィルター定数) にも関係するため、注意して調整してください。実際の使用条件により、電気配線の寄生インダクタンス (L_s) が電流遮断時に大きなサージ電圧を発生させ、部品定格電圧を超える場合、破壊に至る可能性があります。 L_s によるサージ電圧を低減するために、SiC MOSFET モジュールの直近にスナバー回路の接続が有効です。実機上で DESAT 検出動作の十分な検証をしてください。

4.5.2. UVLO 機能 (Under Voltage Lock Out)

本デザインに搭載されている TLP5231 には UVLO 機能が内蔵されています。2 次側の正電源 ($V_{CC2_A}-V_{E_A}$)、負電源 ($V_{E_A}-V_{EE_A}$) それぞれのゲート電源の電圧をモニターし、正電圧では動作しきい値電圧 UVLO スレッシュホールド (V_{UVLOP_A}) を下回ると、負電圧では UVLO スレッシュホールド (V_{UVLON_A}) を上回ると動作を停止します。正電源電圧が V_{UVLOP+_A} を超え、かつ負電源電圧が V_{UVLON+_A} を下回ったときに正常動作に復帰します。これは SiC MOSFET モジュールが不十分なゲート電圧でドレイン・ソース間に電流を流すことを防止する機能で、過熱による破壊を防ぐ目的があります。正電源のみで良い場合でも必ず負電源を印加してください。

正電源電圧低電圧保護 (UVLO_P)

TLP5231 の 2 次側の正電源電圧 ($V_{CC2_A}-V_{E_A}$) がしきい値電圧 V_{UVLOP_A} まで低下するとゲート駆動出力を停止し、本デザインの A_FLT 端子 (CN1 の Pin12) 出力は H レベルから L レベルになります。2 次側の正電源電圧 ($V_{CC2_A}-V_{E_A}$) がしきい値電圧 V_{UVLOP+_A} まで上昇するとゲート駆動出力が可能になり、A_FLT 端子出力は L レベルから H レベルとなります (負電源電圧が UVLO スレッシュホールド以下の時)。

負電源電圧低電圧保護 (UVLO_N)

TLP5231 の 2 次側の負電源電圧 ($V_{E_A}-V_{EE_A}$) がしきい値電圧 V_{UVLON_A} まで上昇するとゲート駆動出力が停止し、本デザインの A_FLT 端子出力は H レベルから L レベルになります。2 次側の負電源電圧 ($V_{E_A}-V_{EE_A}$) がしきい値電圧 V_{UVLON+_A} まで低下するとゲート駆動出力が可能になり、A_FLT 端子出力は L レベルから H レベルとなります (正電源電圧が UVLO スレッシュホールド以上の時)。

表 4.4 に UVLO スレッシュホールド電圧を示します。

表 4.4 UVLO スレッシュホールド電圧

UVLO_Pスレッシュホールド	V_{UVLOP+_A}	13 V (標準)
	V_{UVLOP_A}	12 V (標準)
UVLO_Nスレッシュホールド	V_{UVLON+_A}	-5.3 V (標準)
	V_{UVLON_A}	-5.0 V (標準)

4.5.3. アクティブミラークランプ (AMC)

デバイスを上下に直列接続するブリッジ構成には、片方のデバイスのターンオン時に発生するドレイン・ソース間の高い dv/dt により、オフ状態のもう片方のドレイン・ゲート間容量に流れる変位電流でゲートが誤動作する不具合モードがあり、これをセルフターンオンと言います。アクティブミラークランプ (AMC) は、この誤動作を防ぐ機能です。

図 4.18 は本デザインの AMC 動作を示し、図 4.19 は動作波形を示します。A_INA (CN1 の Pin7) のゲート制御信号が L レベル (V_{OUTN_A} が H レベル) になると、SiC MOSFET モジュールのゲート電圧が低下し AMC 用 MOSFET がオンしゲート抵抗 $R_{G(OFF)}$ を介さずゲート電圧を負電圧 (V_{EE_A}) にクランプします。これにより、ゲート電圧の上昇を抑制しセルフターンオンを防いでいます。

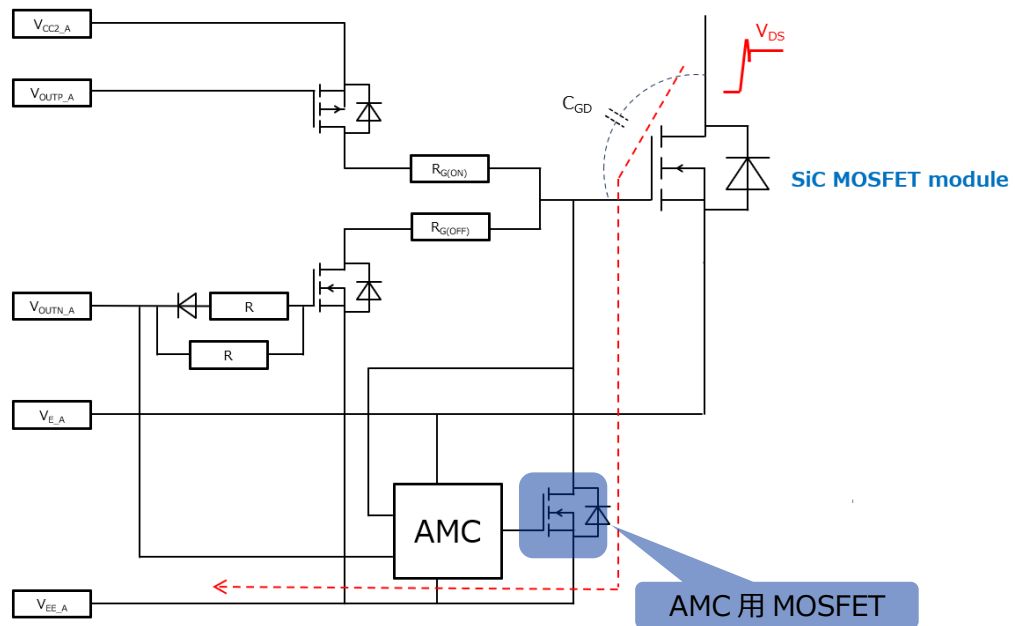


図 4.18 アクティブミラークランプ動作

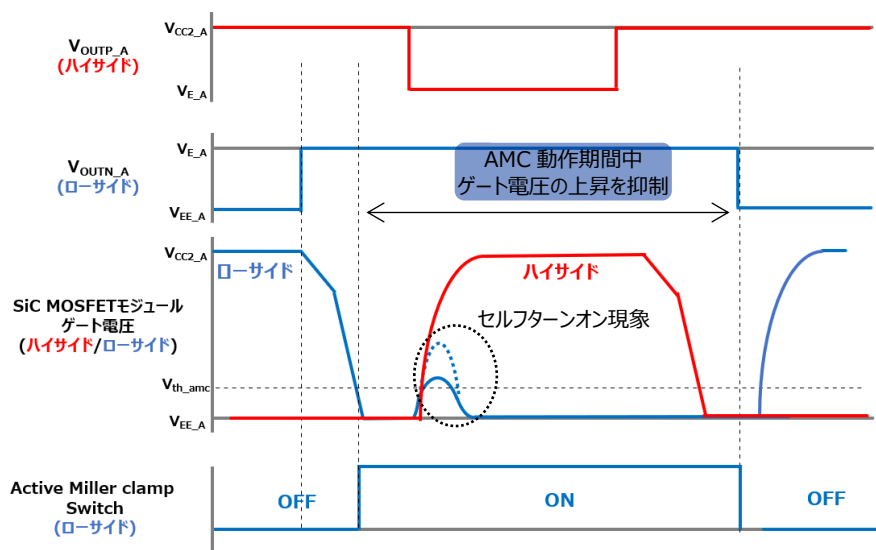


図4.19 アクティブミラークランプ動作波形イメージ

4.6. 温度検出出力

本デザインの CN1 には SiC MOSFET モジュールに内蔵されているサーミスター端子 (CN1 の Pin13, Pin14) が接続され、SiC MOSFET モジュールの温度をモニターすることができます。本デザインには温度検出回路が搭載されていないため、必要な場合は外部に検出回路を追加してください。SiC MOSFET モジュール:MG600Q2YMS3 のサーミスター定格抵抗・サーミスター-B 定数は、表 3.3 を参照してください。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。