

3相インバーター用絶縁ゲートドライバー

リファレンスガイド

RD238-RGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1.	はじめに	4
2.	仕様	5
2.1	回路ブロック図	5
2.2	外観と部品配置	6
3.	回路図、部品表、PCB パターン図	9
3.1.	回路図	9
3.2.	部品表	9
3.3.	PCB パターン図	9
4.	各部の名称と機能	12
4.1.	信号用コネクタ (CN11)	12
4.2.	制御電源用コネクタ (CN10)	13
4.3.	パワーモジュール用接続コネクタ	14
4.4.	外部 5V 電圧用ジャンパー抵抗 (R10, R11)	15
5.	動作説明	16
5.1.	動作確認	16
5.1.1.	基板単体動作確認	16
5.1.2.	パワーモジュール接続動作確認	19
5.1.3.	各保護機能	20
5.2.	各部の調整	21
5.2.1.	ゲート抵抗の調整	21
5.2.2.	DESAT 検出電圧の調整 (R34x,R35x,D32x,D33x,D34x,D35x,D37x)	22
5.2.3.	DESAT 検出時間の調整 (C38x,R31x)	22

5.2.4. 入力信号 RC フィルターの調整 (C20x/R21x)	23
5.3. 使用時の注意事項	24

1. はじめに

本リファレンスガイドでは3相インバーター用絶縁ゲートドライバー（以下、本デザイン）の仕様、動作手順について解説します。

3相インバーターは、産業用インバーターだけでなく、太陽光発電などの再生可能エネルギーに不可欠であり、今後ますます重要となる電力変換装置です。

本デザインは、3相インバーター回路に使用されるパワーモジュールの絶縁ゲート駆動が可能です。各種保護機能を内蔵し、複雑な外付け回路が不要なスマートゲートドライバーカプラー [TLP5222](#) を使用し、7チャンネル（U相、V相、W相のハイサイド・ローサイドとブレーキ回路用）のゲート駆動回路を小型基板上で実現しています。ゲート駆動電圧の低下を監視して保護するUVLO、DESAT（非飽和）検出による過電流保護機能、アクティブミラークランプによるセルフターンオン防止機能を搭載し、安全にパワーモジュールを駆動することができます。

実際の仕様に合わせて各部を調整することも可能です。各部の調整についてはデザインガイド及びTLP5222データシート、関連ドキュメントなど参照してください。

本デザインを実際のアプリケーションに応用する際は、TLP5222のデータシートを参照し、動作条件・環境が適用される安全規格などを満足するように設計してください。



図 1 本デザインの外観写真

2. 仕様

表 2.1 に本デザインの主な仕様を記載します。

表 2.1 3相インバーター用絶縁ゲートドライバーおよび基板仕様

項目	仕様
制御用電源電圧	DC 24V
駆動チャネル数	7ch : U相 (ローサイド、ハイサイド) V相 (ローサイド、ハイサイド) W相 (ローサイド、ハイサイド) ブレーキ回路
ゲート制御信号入力 イネーブル信号入力	5V CMOS
ゲート駆動周波数	20kHz
ゲート駆動出力	+16V / -8V
最大ゲート駆動ピーク電流	±2.5A
異常検出出力	オープンコレクター出力 (プルアップ抵抗付)
温度検出端子	外部パワーモジュール内蔵 NTC
パワーモジュール保護機能	DESAT 検出による過電流保護およびソフトシャットダウン アクティブミラークランプ (AMC) ゲート駆動電圧低下 (UVLO)
基板サイズ	100 x 100mm
基板層構成	FR-4 1.6mm 厚 4層 銅箔厚 外層 18μm, 内層 35μm 両面シルク、両面実装

2.1 回路ブロック図

図 2.1 に本デザインのブロック図を記載します。

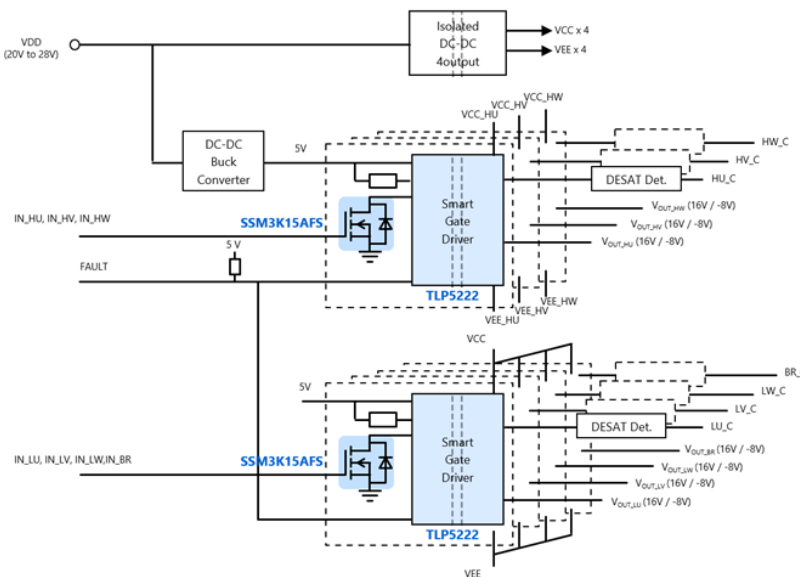


図 2.1 3相インバーター絶縁ゲートドライバーブロック図

2.2 外観と部品配置

本デザインの外観を図2.2から図2.4に、主要部品配置を図2.5から図2.6にそれぞれ示します。

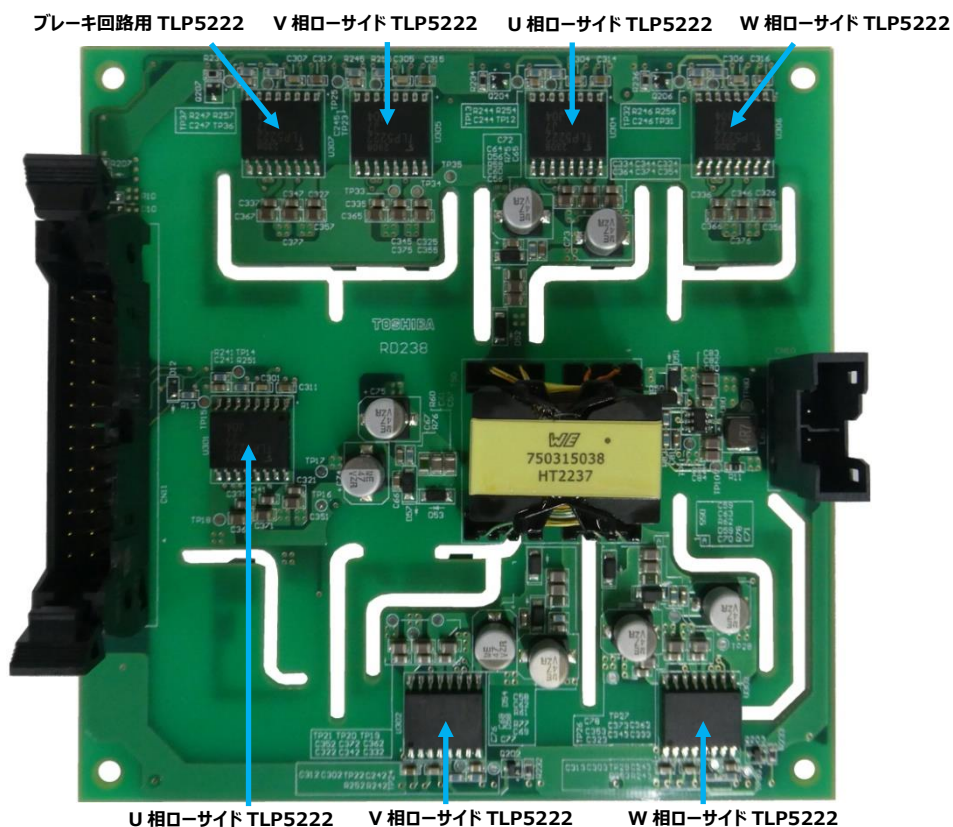


図 2.2 基板表面

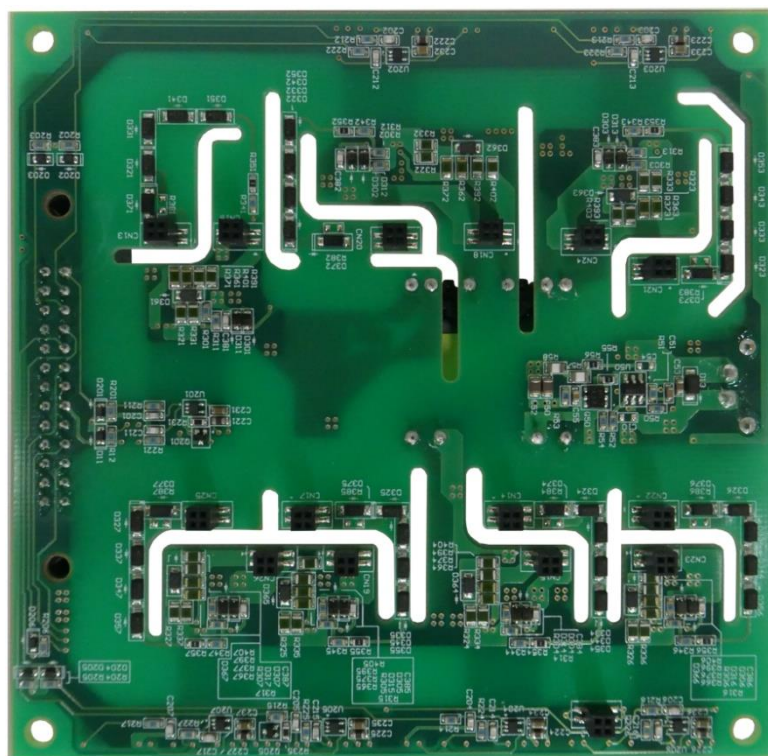


図 2.3 基板裏面

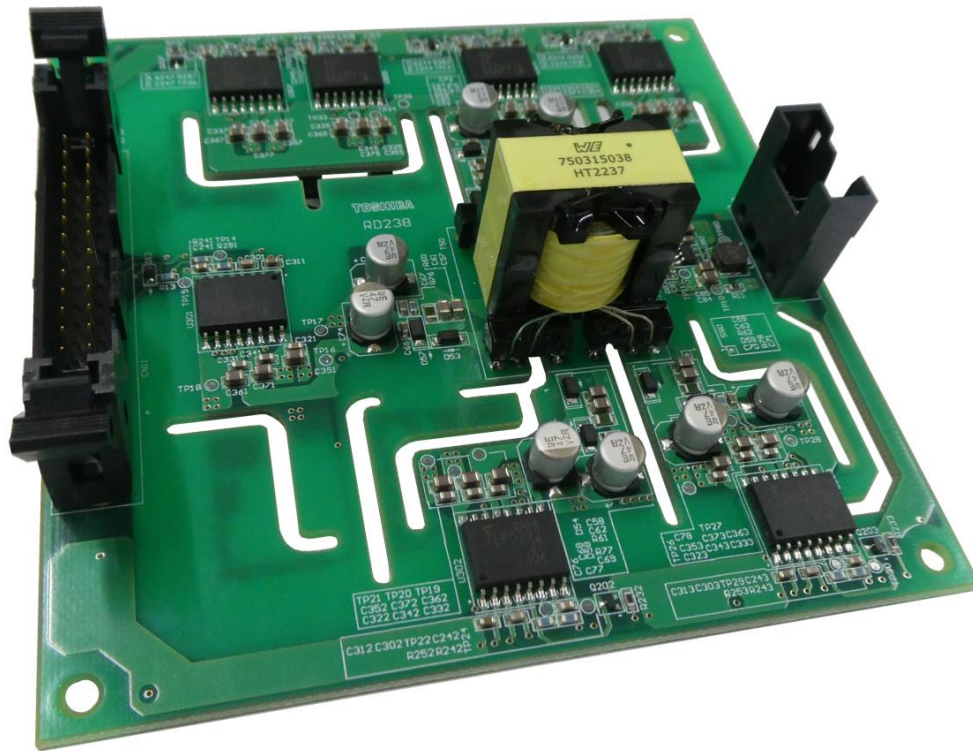


图 2.4 基板側面

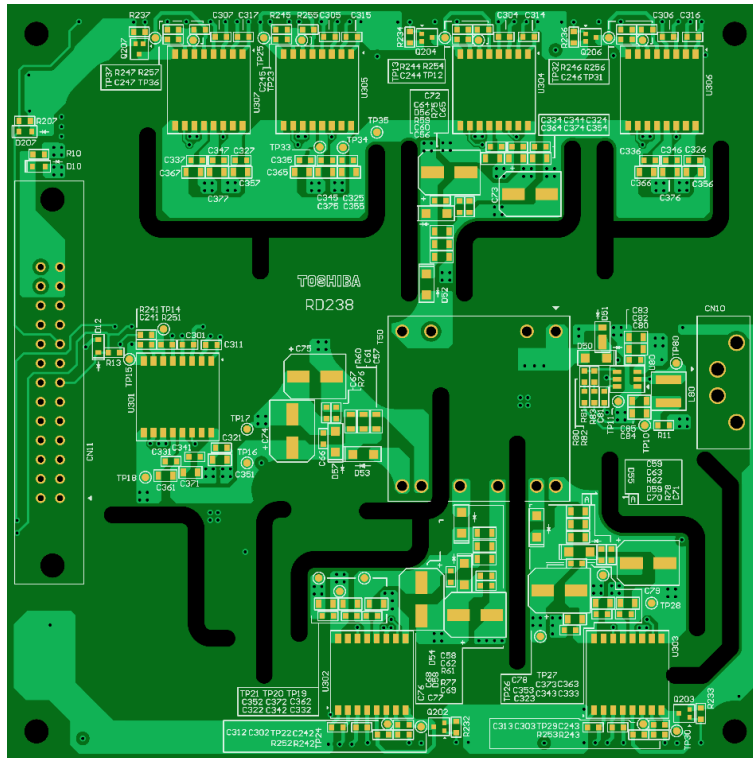


图 2.5 主要部品配置 (表面)

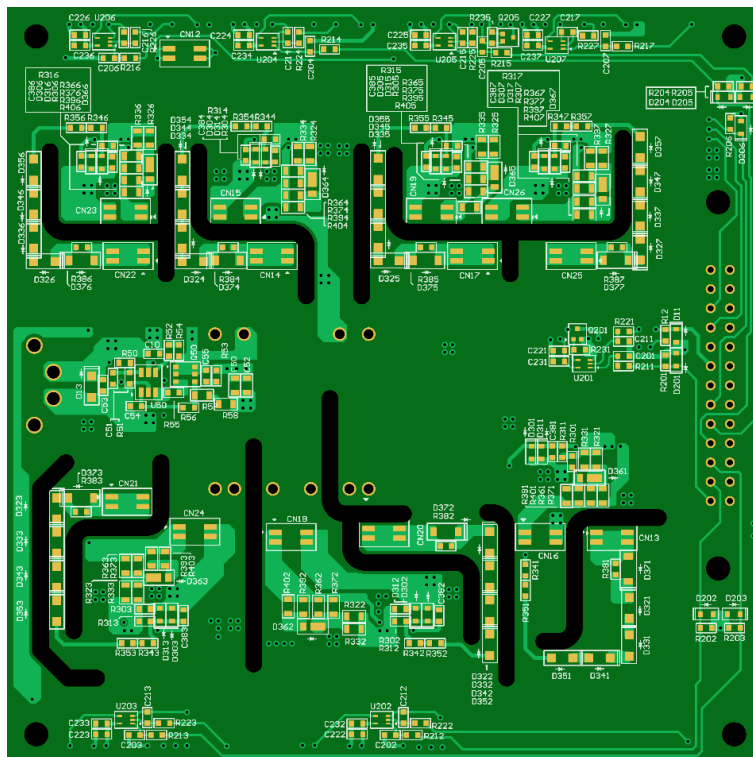


图 2.6 主要部品配置 (裏面)

3. 回路図、部品表、PCB パターン図

3.1. 回路図

以下のファイルを参照ください。

RD238-SCHEMATIC-xx.pdf

(xxはレビジョン番号)

3.2. 部品表

以下のファイルを参照ください。

RD238-BOM-xx.pdf

(xxはレビジョン番号)

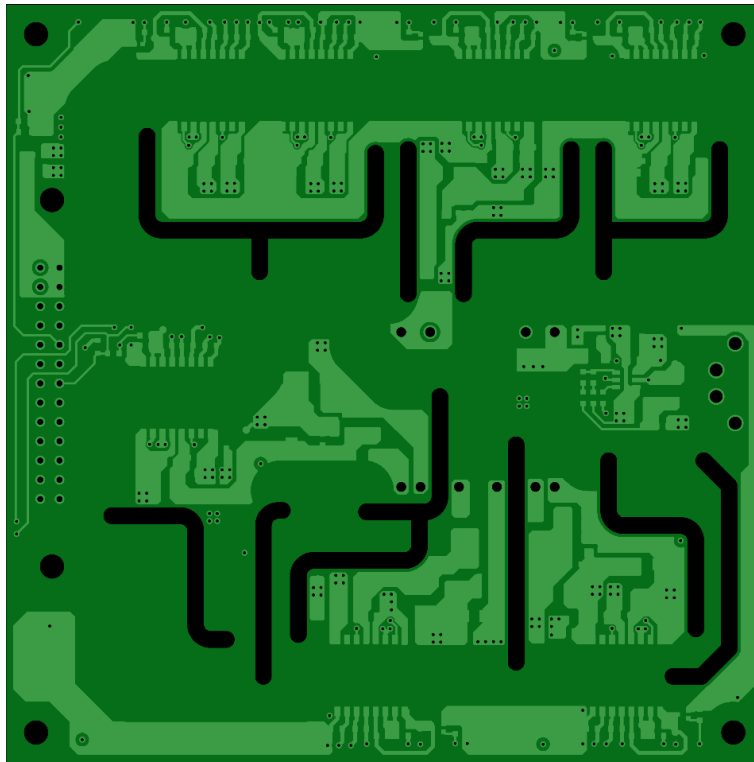
3.3. PCB パターン図

図3.1に本デザインのパターン図を示します。

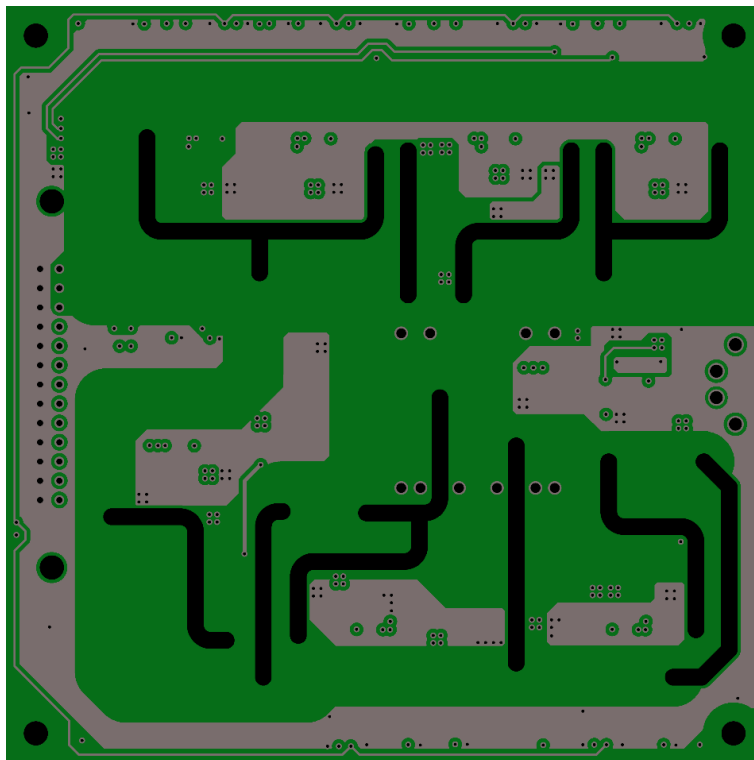
以下のファイルも参照ください。

RD238-LAYER-xx.pdf

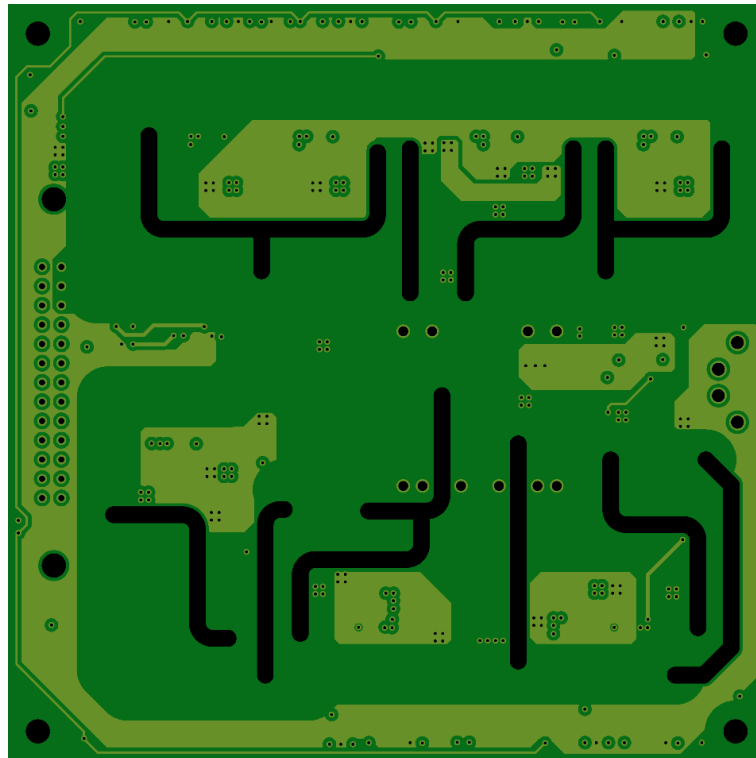
(xxはレビジョン番号)



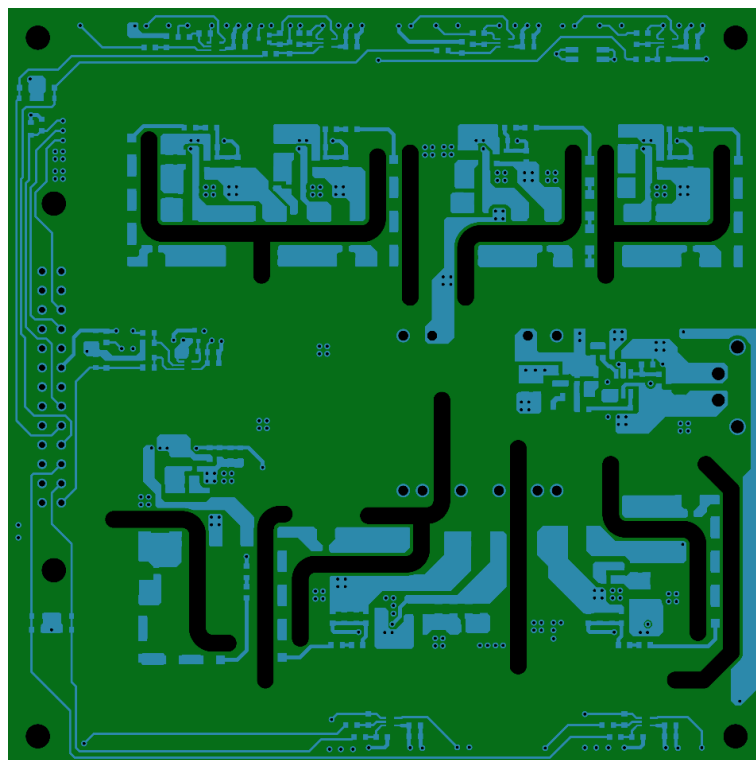
< Layer 1 Front側 >



< Layer 2 >



< Layer 3 >



< Layer 4 >

図 3.1 基板パターン図 (Front View)

4. 各部の名称と機能

4.1. 信号用コネクタ（CN11）

入出力信号用コネクタです。XG4A-2632（OMRON 製, 2.54mm ピッチ）を使用しています。

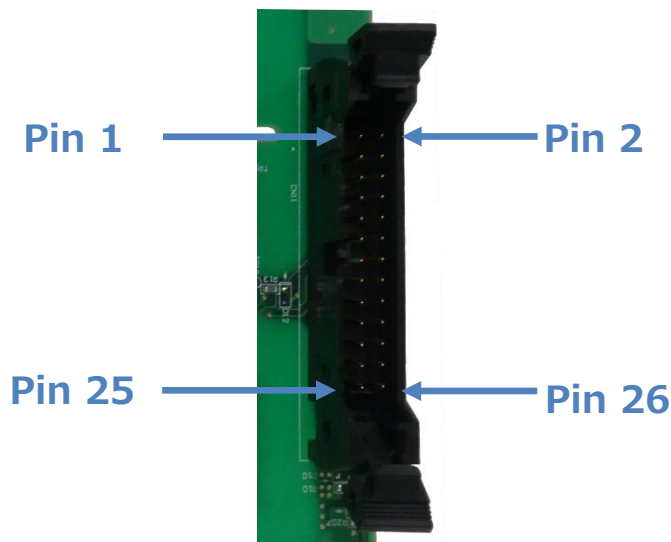


図 4.1 入出力信号用コネクタ（CN11）

表 4.1 入出力信号用コネクタ（CN11）の仕様

Pin#	信号名	I/O	説明	Pin#	信号名	I/O	説明
1	IN_HU	I	U 相ハイサイド信号入力	2	GND	-	GND
3	IN_HV	I	V 相ハイサイド信号入力	4			
5	IN_HW	I	W 相ハイサイド信号入力	6			
7	IN_LU	I	U 相ローサイド信号入力	8			
9	IN_LV	I	V 相ローサイド信号入力	10			
11	IN_LW	I	W 相ローサイド信号入力	12			
13	EN	I	イネーブル信号入力	14			
15	FAULT	O	異常検出出力 (プルアップ抵抗コレクター出力)	16			
17	IN_BR	I	ブレーキ用ゲート信号入力	18			
19	TH1	O	温度検出端子 1	20			
21	TH2	O	温度検出端子 2	22			
23	(5V)	-	外部 5V 電源印加用端子 (オプション)	24			
25				26			

4.2. 制御電源用コネクタ (CN10)

制御電源電圧を印加するコネクタです。XW4M-02D1-V1DS (OMRON 製, 3.5mm ピッチ) を使用しています。

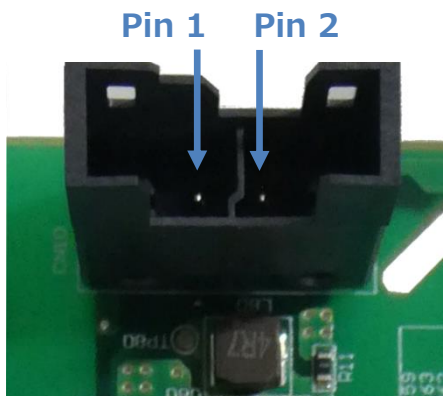


図 4.2 制御電源コネクタ

表 4.2 制御電源用コネクタ (CN10) の仕様

Pin#	信号名	説明	Pin#	信号名	説明
1	VDD	制御電源電圧	2	GND	GND

4.3. パワーモジュール用接続コネクタ

各相 (U相、V相、W相) のハイサイド・ローサイドとブレーキ回路用のゲート駆動出力コネクタ、および DESAT 検出用コネクタです。62300421021 (Würth Elektronik 製) を使用しています。

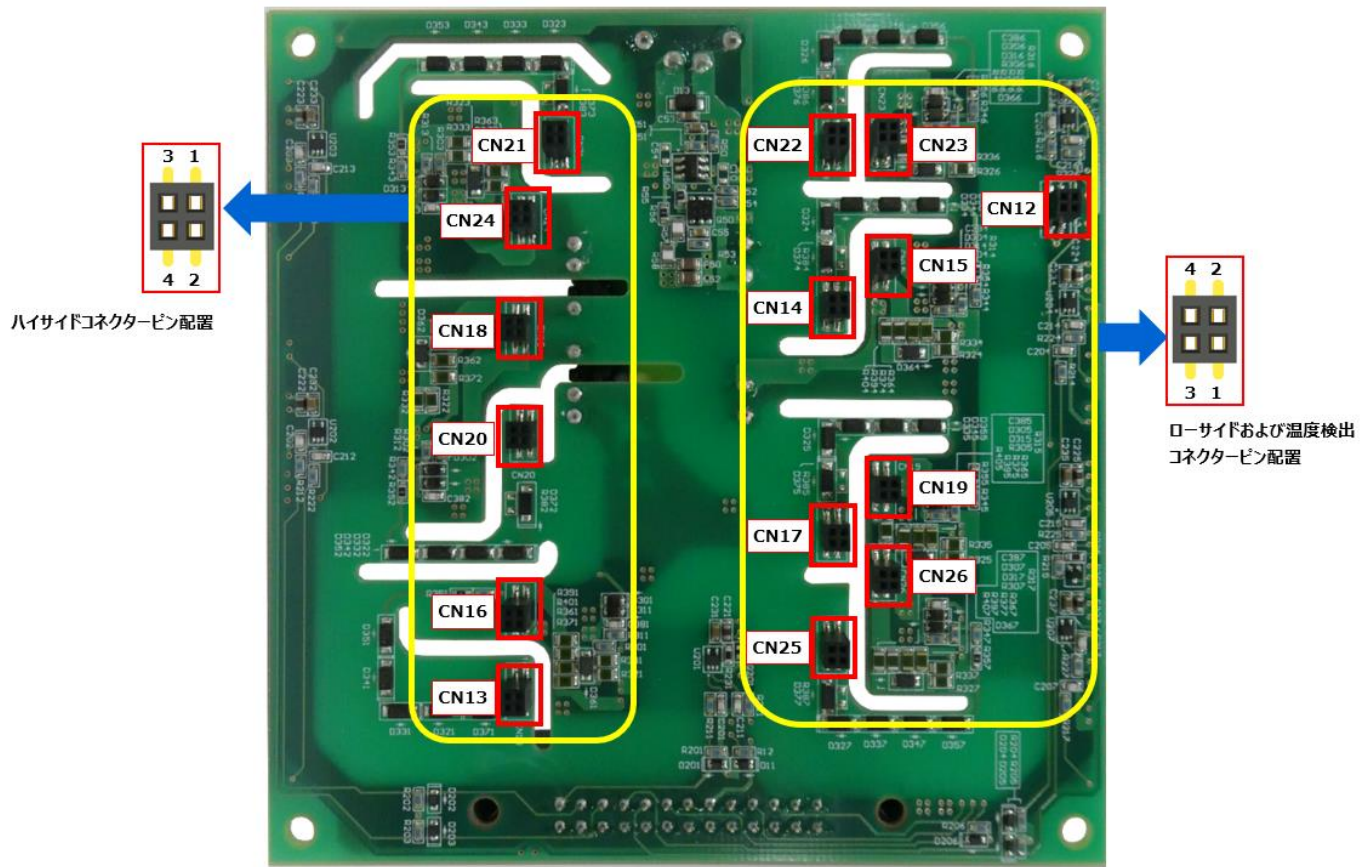


図 4.3 パワーモジュール用接続コネクタ配置 (基板裏面)

表 4.3 パワーモジュール用接続コネクタの仕様

	Pin#	説明		Pin#	説明
CN21	1,2,3,4	W相ハイサイドコレクター	CN22	1,2,3,4	W相ローサイドコレクター
CN24	1,3	W相ハイサイドゲート	CN23	1,3	W相ローサイドゲート
	2,4	W相ハイサイドエミッター		2,4	W相ローサイドエミッター
CN18	1,3	V相ハイサイドゲート	CN12	1,3	温度検出 1
	2,4	V相ハイサイドエミッター		2,4	温度検出 2
CN20	1,2,3,4	V相ハイサイドコレクター	CN15	1,3	U相ローサイドゲート
CN16	1,3	U相ハイサイドゲート		2,4	U相ローサイドエミッター
	2,4	U相ハイサイドエミッター	CN14	1,2,3,4	U相ローサイドコレクター
CN13	1,2,3,4	U相ハイサイドコレクター	CN19	1,3	V相ローサイドゲート
				2,4	V相ローサイドエミッター
			CN17	1,2,3,4	V相ローサイドコレクター
			CN26	1,3	ブレーキゲート
				2,4	ブレーキエミッター
			CN25	1,2,3,4	ブレーキコレクター

4.4. 外部 5V 電圧用ジャンパー抵抗 (R10, R11)

CN11 の Pin23, Pin25 に外部から 5V を印加し、内部 5V 電圧の代わりに使用することができます。その場合、抵抗 (R10、R11) は表 4.4 のとおりに実装します。

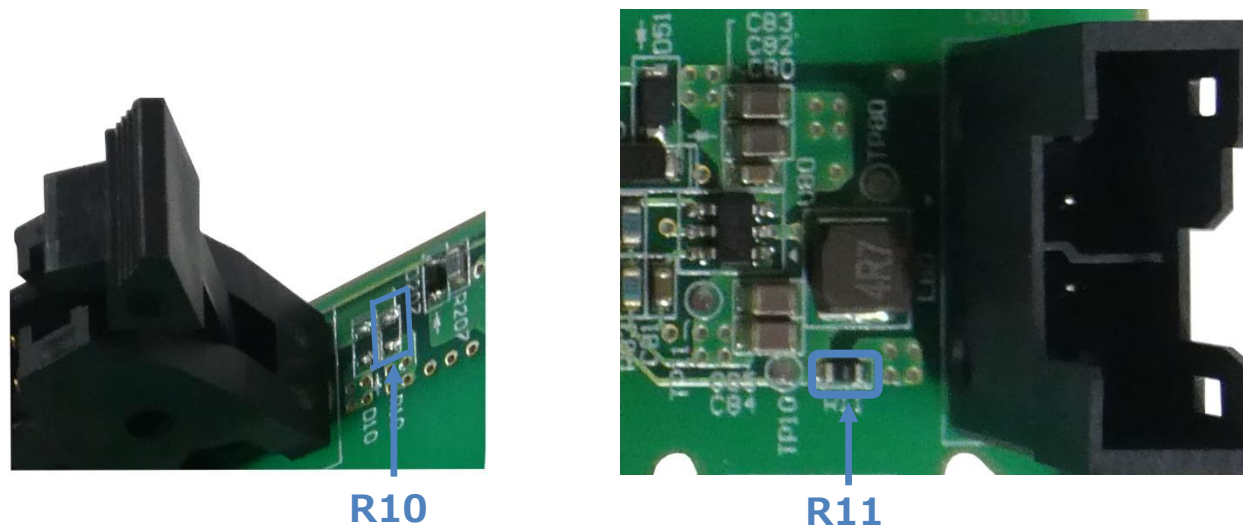


図 4.4 外部 5V 電圧用ジャンパー抵抗

表 4.4 外部 5V 電圧用ジャンパー抵抗実装仕様

部品番号	内部 5V 電圧使用	外部 5V 電圧印加
R10	未実装	実装 (0Ω抵抗)
R11	実装 (0Ω抵抗)	未実装

5. 動作説明

5.1. 動作確認

基板単体およびパワーモジュール接続状態の動作を説明します。

5.1.1. 基板単体動作確認

本動作確認ではパワーモジュールは接続しません。確認内容は、以下のとおりです。

- (1) 内部 5V 出力および絶縁電源出力
- (2) DESAT 検出有効時のゲート駆動出力および異常検出信号出力
- (3) DESAT 検出無効時のゲート駆動出力および異常検出信号出力

(1)内部 5V 出力および絶縁電源出力確認

CN10 にリード付ソケット、CN11 にフラットケーブル付ソケットを挿入し、CN10 の制御用電源電圧 24V を投入します。5Vレギュレーター出力、絶縁 DC-DC 電源出力が、表 5.1 のとおりになることを確認してください。

表 5.1 動作確認

項目	出力	測定箇所
内部 5V 出力	5V±5 %	TP10(+)-TP11(-):赤丸
U 相ゲート駆動用	正電源電圧	TP16(+)-TP17(-):橙丸
V 相ゲート駆動用		TP19(+)-TP20(-):青丸
W 相ゲート駆動用		TP26(+)-TP27(-):黒丸
ローサイドゲート駆動用		TP33(+)-TP34(-):紫丸
U 相ゲート駆動用	負電源電圧	TP18(+)-TP17(-):橙丸
V 相ゲート駆動用		TP21(+)-TP20(-):青丸
W 相ゲート駆動用		TP28(+)-TP27(-):黒丸
ローサイドゲート駆動用		TP35(+)-TP34(-):紫丸

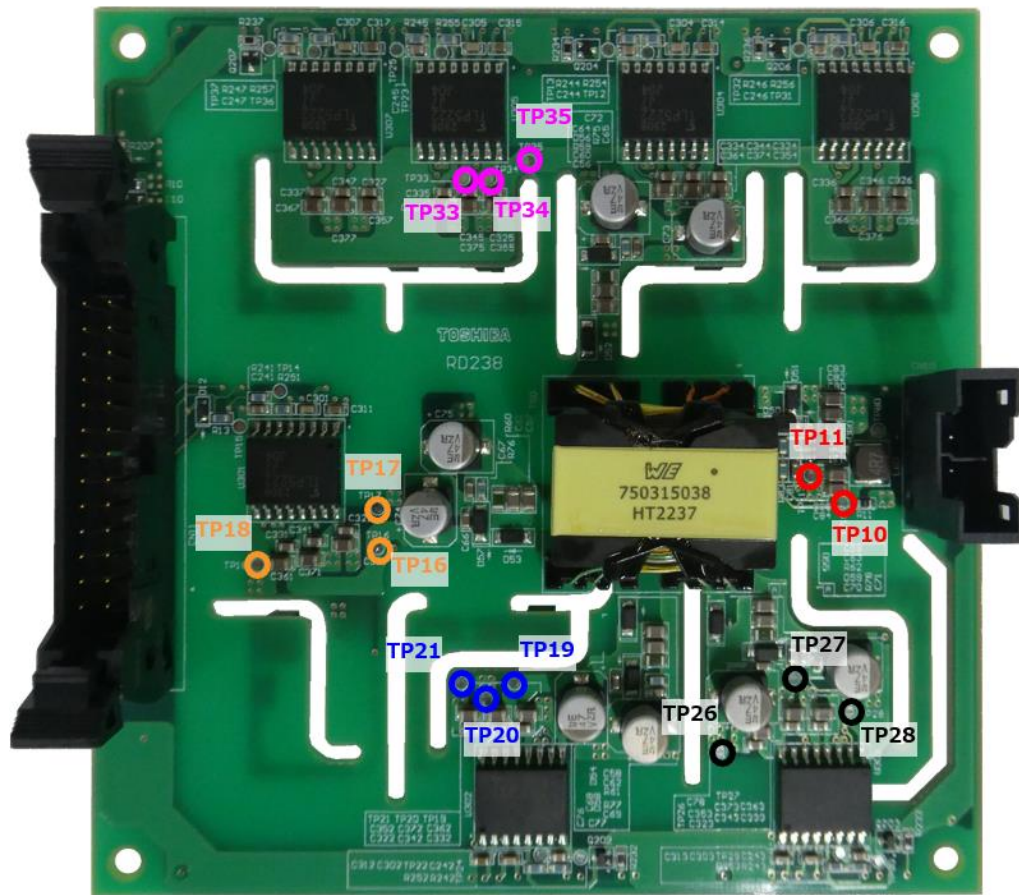


図 5.1 動作確認測定箇所

(2) DESAT 検出時のゲート駆動出力および異常検出信号出力確認

表 5.2 に従い、ゲート制御信号端子、イネーブル信号端子に電圧を印加し、ゲート駆動出力および異常検出出力を確認してください。

表 5.2 ハイサイドおよびローサイド動作確認

ゲート制御信号 入力電圧	イネーブル信号 入力電圧	ゲート駆動出力電圧	異常検出出力電圧
未入力 or 0V	未入力 or 5V	-8.0V±5%	5V
5V			0V
未入力 or 0V	0V		5V
5V			

ゲート制御信号入力端子にはプルダウン抵抗が搭載しているため、ゲート制御信号が未入力でもゲート駆動出力は-8.0V になります。イネーブル信号入力端子にはプルアップ抵抗を搭載していますので、信号未入力時はハイレベルです。ローレベルにする場合 0V を印加してください。

入力電圧印加端子については、表 4.1 を参照ください。

<ゲート駆動出力測定箇所>

- ・下記コネクタの Pin1 (3) -Pin2 (4) 間電圧
CN16 (U 相ハイサイド), CN18 (V 相ハイサイド), CN24 (W 相ハイサイド),
CN15 (U 相ローサイド), CN19 (V 相ローサイド), CN23 (W 相ローサイド), CN26 (ブレーキ)

<異常検出出力測定箇所>

- ・異常検出出力端子: CN11 の Pin15 (FAULT) - Pin2 間電圧

(3) DESAT 未検出時のゲート駆動出力および異常検出信号出力確認

制御用電源を OFF にしてから、表 5.3 のとおりにゲート駆動出力用および DESAT 検出用コネクタをリードクリップなどでショートしてください。再度、制御用電源電圧 24V を投入し、表 5.4 に従いゲート制御信号入力端子、イネーブル信号入力端子に電圧を印加し、ゲート駆動出力および異常検出出力を確認してください。

表 5.3 ショート箇所

相	ショートするコネクタ箇所	
U 相ハイサイド	CN16/2pin	CN13/1pin
U 相ローサイド	CN15/2pin	CN14/1pin
V 相ハイサイド	CN18/2pin	CN20/1pin
V 相ローサイド	CN19/2pin	CN17/1pin
W 相ハイサイド	CN24/2pin	CN21/1pin
W 相ローサイド	CN23/2pin	CN22/1pin
ブレーキ	CN26/2pin	CN25/1pin

ショートするコネクタ位置・端子配置は、図 4.3 を参照ください。

表 5.4 ハイサイドおよびローサイド動作確認

ゲート制御信号 入力電圧	イネーブル信号 入力電圧	ゲート駆動出力電圧	異常検出出力電圧
未入力 or 0V	未入力 or 5V	-8.0V±5%	5V
5V		16V±5%	
未入力 or 0V	0V	-8.0V±5%	
5V			

表 5.4 のゲート制御信号・イネーブル信号に入力する端子とゲート駆動出力・異常検出出力の測定箇所は、表 5.2 に関する記載と同じです。

上記で基板が正常であることが確認できたら、次にパワーモジュールを接続した動作確認を行います。

5.1.2. パワーモジュール接続動作確認

本デザインとパワーモジュール用接続基板、パワーモジュールを接続させ、CN10 に 24V を投入します。その後、パワーモジュールに高電圧を印加します。

外部コントローラからゲート制御信号（ローサイド、ハイサイド）を本デザインの CN11 に入力すると、接続されたパワーモジュールがゲート制御信号に基づきスイッチング動作します。

パワーモジュールをコンプリメンタリー動作させる場合、ハイサイド・ローサイドのゲート制御信号にはデッドタイムを設け、パワーモジュールのハイサイド・ローサイドを同時にオンさせる動作（アーム短絡）は絶対に避けてください。

本デザインにはデッドタイム生成機能はありません。

<参考例>

図 5.2 は、本デザインとパワーモジュール用接続基板、パワーモジュールの接続例です。

図 5.3 は、測定ブロック図です。

図 5.4 は、パワーモジュールを接続した場合のスイッチング波形例（U 相ローサイド代表）です。

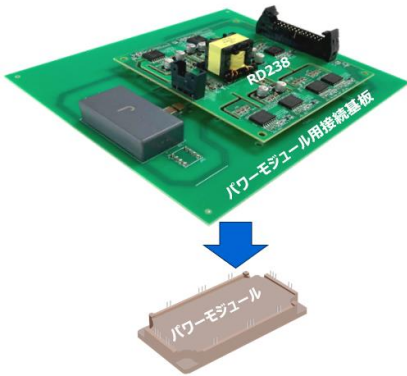


図 5.2 パワーモジュール用基板接続例

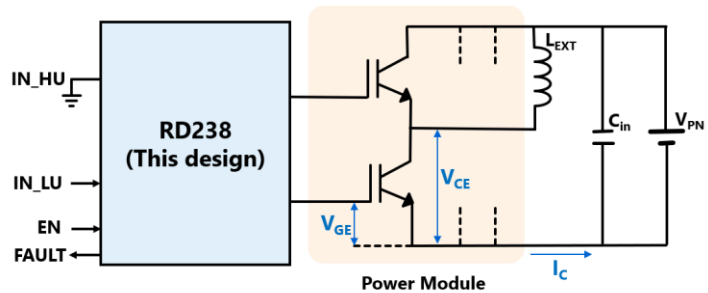


図 5.3 測定ブロック図

測定条件: $V_{PN} = 600V$, $I_D = 150A$, 誘導負荷 $L_{EXT} = 200\mu H$, $T_a = 25^\circ C$, U 相ローサイド, $C_{in} = 0.22\mu F$

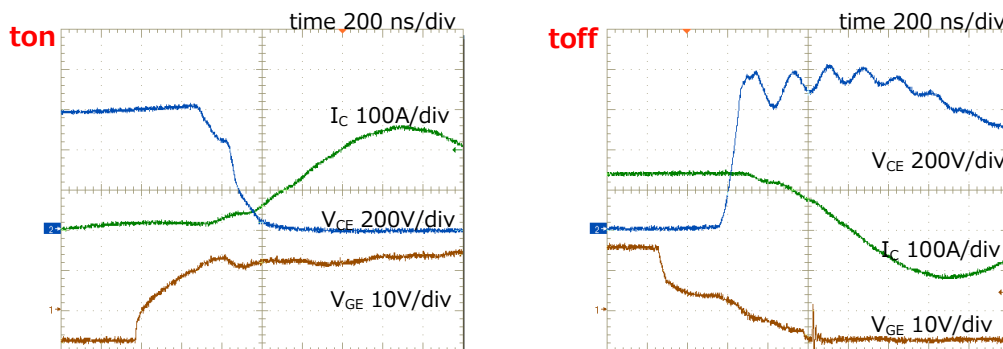


図 5.4 スwitching 波形例

表 4.3 に従い、パワーモジュールの端子が本デザインのコネクタに接続できるためのパワーモジュール用基板を別途作成してください。

5.1.3. 各保護機能

保護機能には DESAT 検出による過電流保護／短絡保護、ゲート電圧低下検出 (UVLO) によるパワーモジュールの過熱保護、アクティブミラーランプによるセルフターンオン防止があります。DESAT 検出が動作した場合にのみ、ゲート駆動電圧をソフトシャットダウンし、CN11 の Pin15 の FAULT 信号が L レベルとなります。その後 TLP5222 シーケンスにより FAULT 信号は H レベルに自動復帰します。それぞれの保護動作は以下になります。

(1) UVLO

前提条件を記載：ゲート入力信号 (5V 印加) とイネーブル入力信号 (オープンまたは 5V 印加) の場合、7 チャネルとも同じ動作します。

① V_{UVLO-} (ゲート正電源 UVLO 検出)

通常動作 ($V_{CC2-VE} = 16V$) から V_{CC2-VE} が減少する場合、 $V_{CC2-VE} < 10V$ (標準) で UVLO が動作し、ゲート駆動電圧が $VE-VEE = -8.0V$ になりパワーモジュールがオフします。

② V_{UVLO+} (ゲート正電源 UVLO 解除)

V_{CC2-VE} が増加する場合、 $V_{CC2-VE} > 11.4V$ (標準) で UVLO が解除になり、ゲート駆動電圧が $V_{CC2-VE} = 16V$ になりパワーモジュールがオンします。

(2) DESAT 検出による過電流保護 (UVLO は非アクティブ状態)

① CN11 の Pin 1 に 5V 入力し、ゲート駆動電圧が正常にオンします。(通常動作)

② DESAT 検出は、コレクター-エミッター間電圧に応じて変化する DESAT 端子電圧と DESAT スレッシュホールド電圧 6.6V (標準) を比較して、動作します。

③ パワーモジュールに過電流が発生すると、電流の上昇に従ってコレクター-エミッター間電圧が上昇し、DESAT 端子電圧が DESAT スレッシュホールド電圧 6.6V (標準) を超えると、保護動作を開始します。

④ ゲート駆動電圧をソフトシャットダウン (緩やかに OFF 状態へ遷移) し、パワーモジュールをオフ状態にします。

⑤ 異常検出出力 (FAULT 信号) が 5V から 0V になり、異常を知らせます。

(3) アクティブミラーランプによる誤動作防止

パワーモジュールのコレクター-ゲート間に存在する容量成分に外部からノイズが印加されると、意図しない電流が発生し、誤動作を引き起こします。アクティブミラーランプは、この誤動作を防止します。

5.2. 各部の調整

5.2.1. ゲート抵抗の調整

本デザインには、ターンオフ電流経路に順方向ダイオードが実装されています。実際の仕様に合わせてターンオン・ターンオフ時間を調整することができます。各部の動作・発熱などに注意しながら調整してください。表 5.5 は、本デザインに実装されている抵抗仕様です。

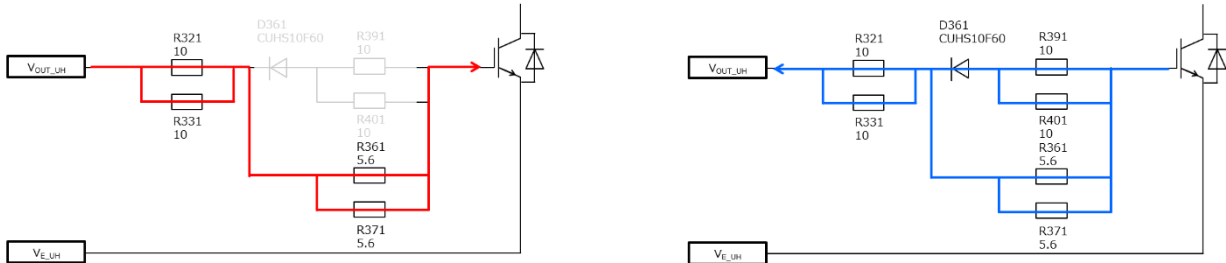


図 5.5 ターンオン・ターンオフのゲート抵抗構成図

表 5.5 ゲート抵抗仕様

部品番号	構成	ターンオン時抵抗	ターンオフ時抵抗	抵抗仕様
R32x	並列	○	○	角型チップ抵抗器 (0.5W,10Ω,2012mm)
R33x		○	○	
R36x	並列	○	○	角型チップ抵抗器 (0.5W,5.6Ω,2012mm)
R37x		○	○	
R39x	並列	-	○	角型チップ抵抗器 (0.5W,10Ω,2012mm)
R40x		-	○	

部品番号末尾 x は、以下のとおり各相の番号を表します。

U 相ハイサイド : 1, V 相ハイサイド : 2, W 相ハイサイド : 3

U 相ローサイド : 4, V 相ローサイド : 5, W 相ローサイド : 6, ブレーキ : 7

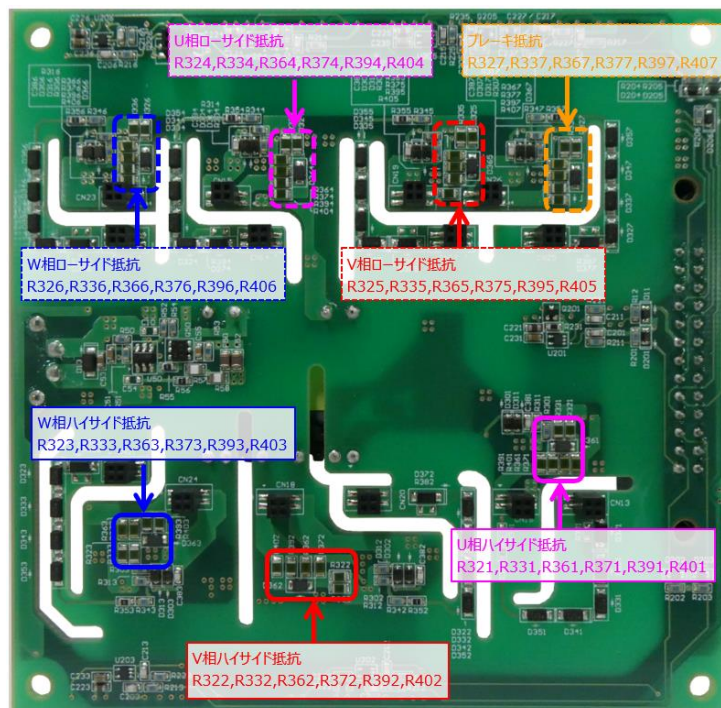


図 5.6 ゲート抵抗配置図

5.2.2. DESAT 検出電圧の調整 (R34x,R35x,D32x,D33x,D34x,D35x,D37x)

本デザインには、 $R34x = 820\Omega$ / $R35x = 0\Omega$ 、 $D32x/D33x/D34x/D35x$ に高耐圧ダイオード、 $D37x$ にツェナーダイオードが実装されています。実際の仕様に合わせて抵抗値、高耐圧ダイオードの直列数、ツェナー電圧を調整し DESAT 検出電圧を変更することができます。

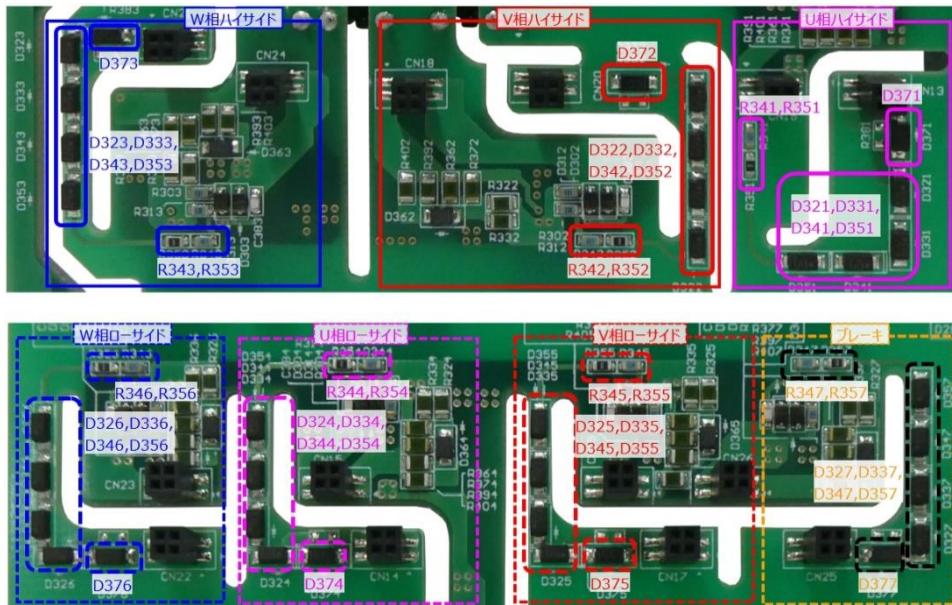


図 5.7 DESAT 検出抵抗配置図

5.2.3. DESAT 検出時間の調整 (C38x,R31x)

本デザインには、 100pF のブランキングコンデンサー (C38x) と $30\text{k}\Omega$ の $V_{\text{OUT}}\text{-DESAT}$ 間抵抗 (R31x) が実装されています。C38x と R31x でパワーモジュールの短絡耐量時間内に保護機能を設定してください。

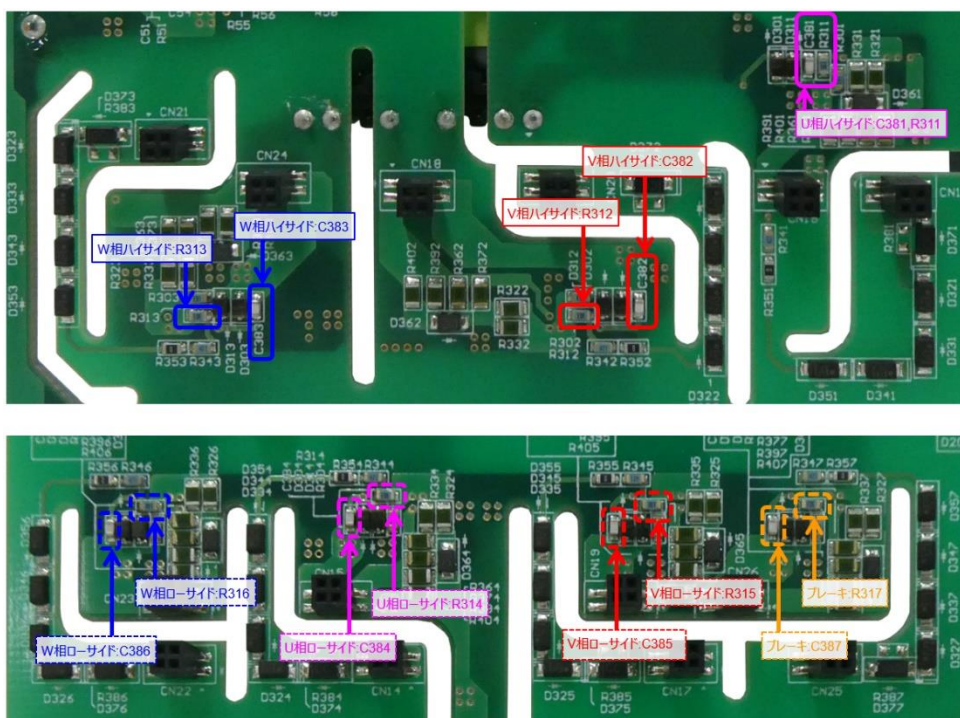


図 5.8 ブランキングコンデンサー配置図

5.2.4. 入力信号 RC フィルターの調整 (C20x/R21x)

本デザインには、ゲート制御信号入力に対して、外来ノイズによる誤動作を防止するために RC フィルター (C20x = 470pF, R21x = 1k Ω) が実装されています。

実際の環境に合わせて、ノイズ防止効果を上げるためにフィルター定数を調整してください。

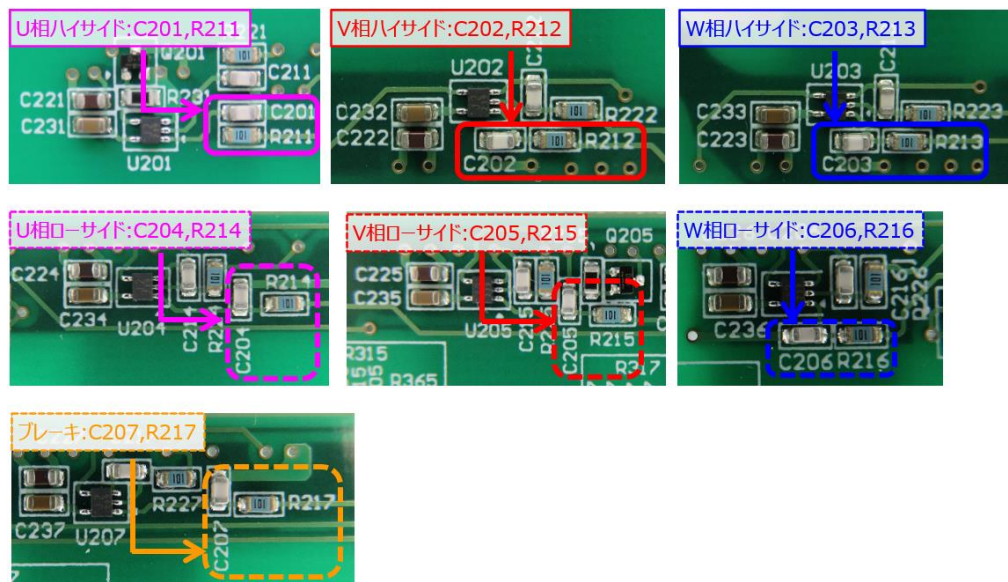


図 5.9 RC フィルター配置図

5.3. 使用時の注意事項

動作にあたっては特に以下に注意ください。

- ・通電前にコネクター、端子の極性が正しいことを確認してください。
- ・平滑コンデンサーは高電圧が印加されており、電源オフ後も完全に放電するまで時間がかかります。基板に手を触れる前にコンデンサーが十分に放電したことを確認してください。
- ・動作確認の際は、安全のため基板をアクリルケースで覆うなどして使用してください。
- ・MOSFET などは動作中に発熱します、取り扱いの際には、火傷などに注意してください。

・ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下のとおりです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。