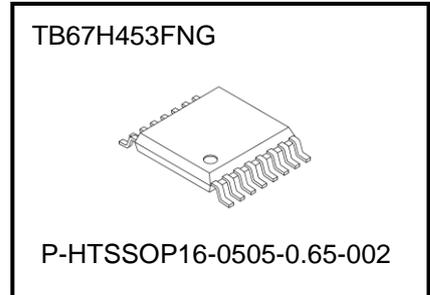


TB67H453FNG/FTG

電流モニタリング機能内蔵 1 チャンネル H-Bridge ドライバー

1. 概要

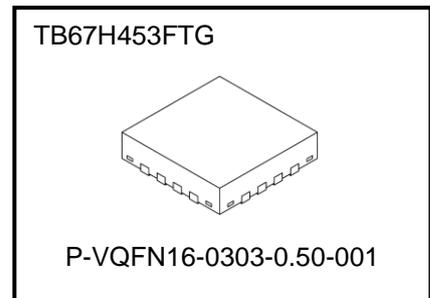
TB67H453FNG/FTG は負荷に流れる出力電流を端子から電圧レベルとして出力する電流モニタリング機能を内蔵した 1 チャンネル H-Bridge ドライバーです。絶対最大定格として 50V/3.5A に対応し、1 つのドライバーでブラシ DC モーターを 1 つ(双方向)または 2 つ(単方向)駆動することが出来ます。



質量: 0.06 g (標準)

2. 特長

- H-Bridge によるブラシ DC モーター駆動に対応
- 動作電源電圧範囲: 4.5 ~ 44 V
- 出力電流定格: 3.5 A(最大)
- 低オン抵抗 (上下和=0.6 Ω (標準))の出力 MOSFET を内蔵
- 電流モニタリング機能(ISENSE)
- 低消費スタンバイ電流に対応
- 各種エラー検出機能 (過熱検出 (TSD)、過電流検出 (ISD)、低電圧検出(UVLO))を内蔵
- エラー検出 (TSD/ISD/UVLO)フラグ出力機能を内蔵
- 外付部品不要のチャージポンプ回路を内蔵
- 裏面放熱パッド付 HTSSOP16/VQFN16pin パッケージを採用



質量: 0.02 g (標準)

注: 使用に当たっては熱的条件に十分注意してください。

製品量産開始時期
2024-11

3. ブロック図

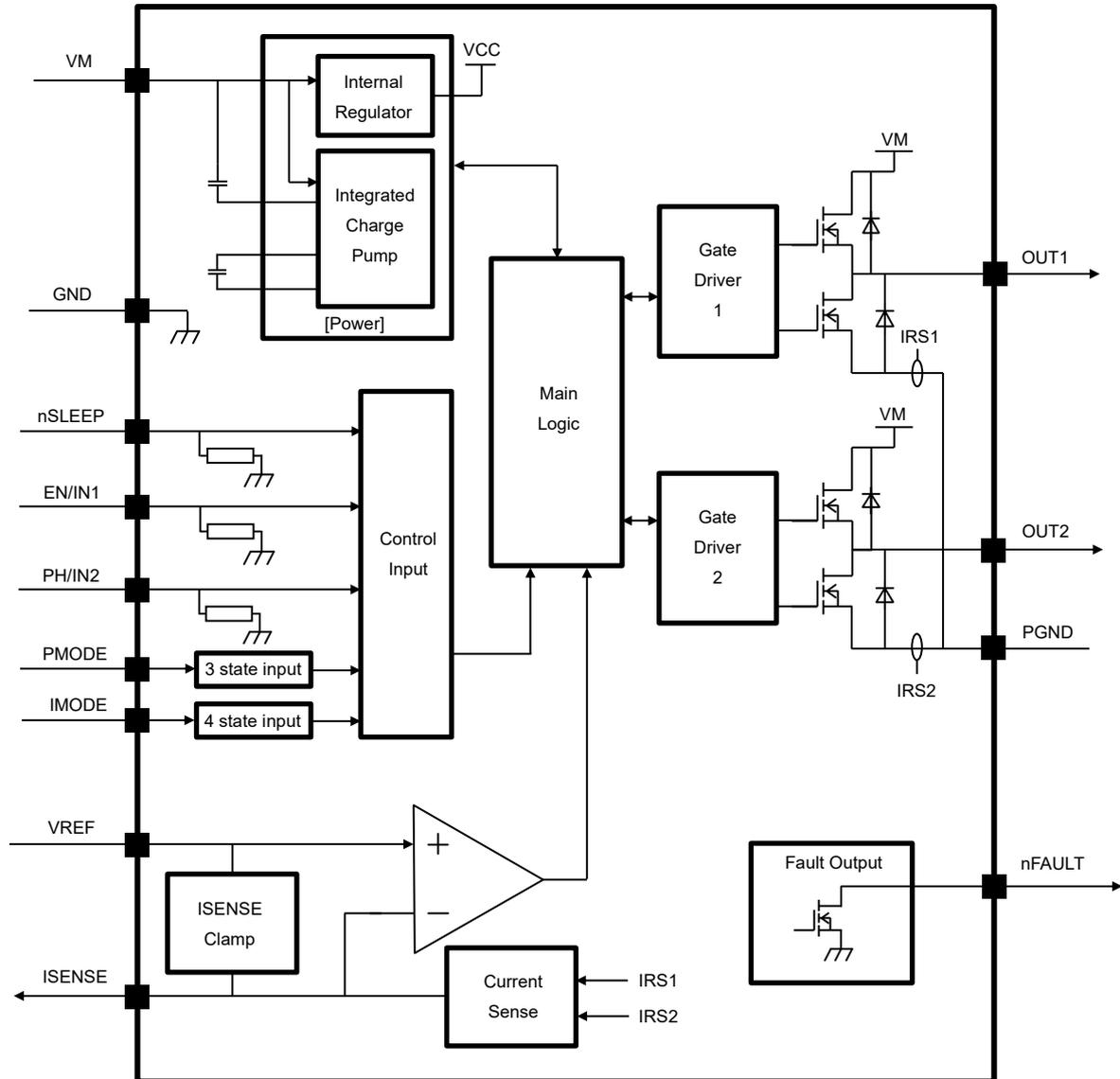


図 3.1 ブロック図

注：ブロック図内の機能ブロック/回路/定数などは、機能を説明するため一部省略・簡略化してあります。

注：TB67H453FNG/FTG では GND 配線はベタ配線とし、基板から取り出し部は 1 点接地であるとともに、放熱設計を考慮したパターンになるようなレイアウトにしてください。出力間のショートおよび出力の天絡、地絡時に IC の破壊の恐れがありますので、出力ライン、VM ライン、GND ラインの設計は十分注意してください。この IC では、特に大電流が流れる電源系の端子 (VM、OUT、GND、PGND) が正常に配線されていない場合、破壊も含む不具合が生じる可能性があります。また、ロジックの入力端子についても正常に配線が行われていない場合、異常動作が occurり IC が破壊することがあります。この場合、規定以上の大電流が流れるなどによって IC が破壊する可能性があります。IC のパターンの設計や実装については十分ご注意願います。

4. 端子配置図

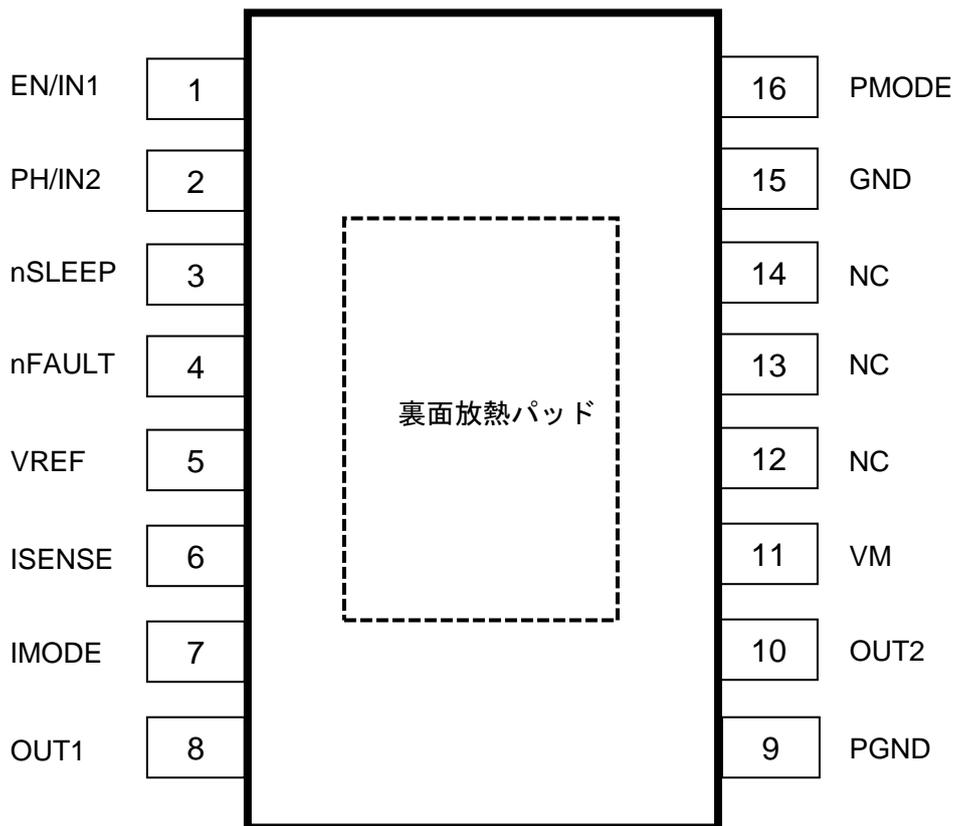


図 4.1 TB67H453FNG 端子配置図

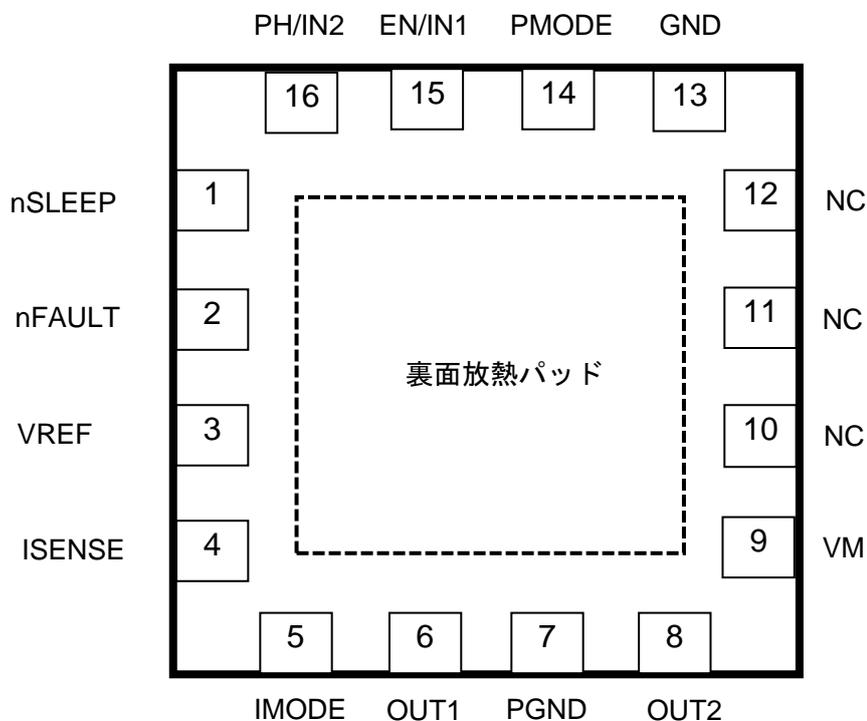


図 4.2 TB67H453FTG 端子配置図

注: 裏面放熱パッドは必ず基板の GND に接続しご使用ください。

5. 端子説明

表 5.1 端子説明

| ピン名 | パッケージ名 | | 端子説明 |
|--------|----------|--------|-------------------------------|
| | HTSSOP16 | VQFN16 | |
| NC | 13 | 11 | ノンコネクション(オープンのままご使用ください) |
| NC | 14 | 12 | ノンコネクション(オープンのままご使用ください) |
| EN/IN1 | 1 | 15 | H-Bridge 制御端子(ENABLE/IN1 入力) |
| GND | 15 | 13 | GND 端子 (基板 GND に接続してください) |
| IMODE | 7 | 5 | 電流制御モード設定端子 |
| ISENSE | 6 | 4 | モーター電流レベル出力端子 |
| nFAULT | 4 | 2 | 異常検出状態出力端子 |
| nSLEEP | 3 | 1 | スリープ(低消費電流モード)/通常動作設定端子 |
| OUT1 | 8 | 6 | H-Bridge 出力端子 1 |
| OUT2 | 10 | 8 | H-Bridge 出力端子 2 |
| PGND | 9 | 7 | パワー-GND 端子 (基板 GND に接続してください) |
| PH/IN2 | 2 | 16 | H-Bridge 制御端子(PHASE/IN2 入力) |
| PMODE | 16 | 14 | H-Bridge 制御モード設定端子 |
| NC | 12 | 10 | ノンコネクション (オープンのままご使用ください) |
| VM | 11 | 9 | VM 電源入力端子 |
| VREF | 5 | 3 | 出力電流設定端子 |
| (PAD) | - | - | 裏面放熱パッド (基板 GND に接続してください) |

注 : NC(ノンコネクション)ピンはオープンのままご使用ください。

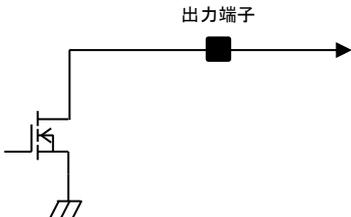
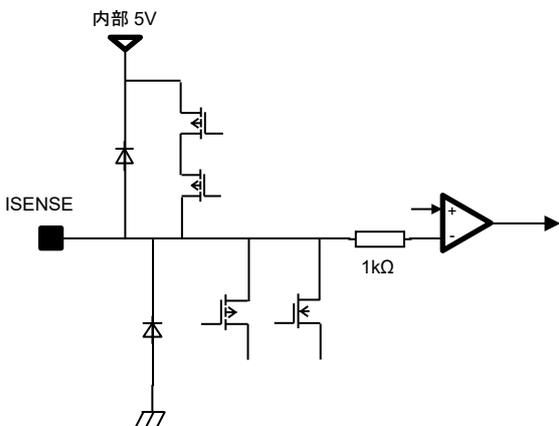
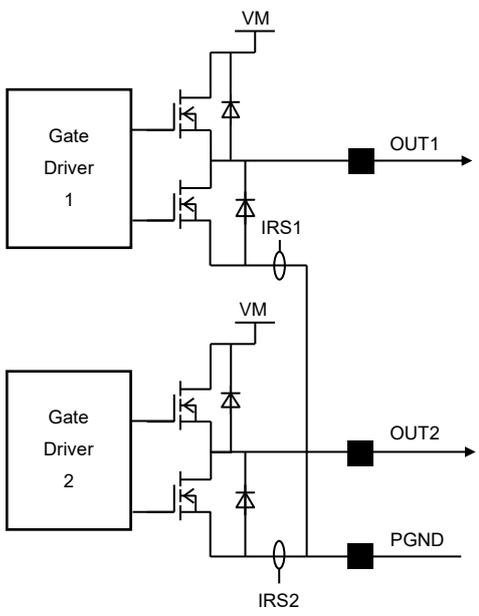
6. 入出力等価回路

表 6.1 入出力等価回路図 1

| 端子名称 | 入出力等価回路 |
|----------------------------|---|
| EN/IN1 PH/IN2 nSLEEP | <p>入力端子</p> <p>1kΩ</p> <p>100kΩ</p> |
| PMODE | <p>内部 5V</p> <p>156kΩ</p> <p>入力端子</p> <p>44kΩ</p> |
| IMODE | <p>内部 5V</p> <p>68kΩ</p> <p>入力端子</p> <p>136kΩ</p> |

注: 等価回路は回路を説明するため、一部省略・簡略化しています。

表 6.2 入出力等価回路図 2

| 端子名称 | 入出力等価回路 |
|----------------------|--|
| nFAULT |  <p>出力端子</p> |
| ISENSE |  <p>内部 5V</p> <p>ISENSE</p> <p>1kΩ</p> |
| OUT1 OUT2 PGND |  <p>VM</p> <p>Gate Driver 1</p> <p>OUT1</p> <p>IRS1</p> <p>VM</p> <p>Gate Driver 2</p> <p>OUT2</p> <p>PGND</p> <p>IRS2</p> |

注: 等価回路は回路を説明するため、一部省略・簡略化しています。

7. ファンクション説明

7.1. H-Bridge 制御モード設定 (PMODE)

TB67H453FNG/FTG は EN/IN1 ピンと PH/IN2 ピンで H-Bridge を駆動します。H-Bridge 制御モードについては PMODE 端子により設定されます。なお PMODE 端子レベルは nSLEEP 信号が解除された時点での設定を読み込み、以降動作中は端子入力を切り替えた場合でも内部の設定自体は固定されま
す。新たに設定し直す場合は一度 nSLEEP 端子を Low に設定いただき tSLEEP 経過後に PMODE 端子
の入力レベルを変更してください。変更後に改めて nSLEEP を解除することで新しい設定が反映されま
す。ハーフブリッジ独立制御モードに設定する場合端子はオープンのままご使用ください。

表 7.1 PMODE 設定

| PMODE | ファンクション |
|-------------|-----------------|
| Low | Phase/Enable 制御 |
| High | PWM 制御 |
| Hi-Z (Open) | ハーフブリッジ独立制御 |

■PMODE, IMODE の設定取り込みタイミングについて

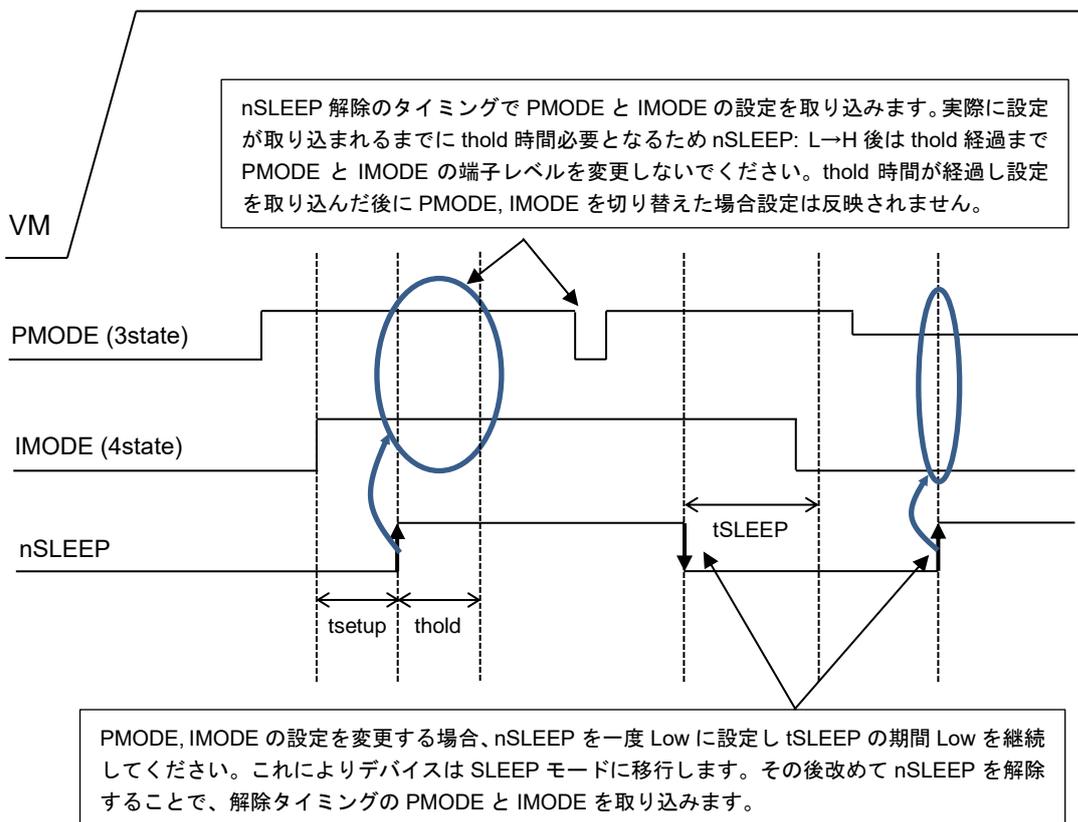


図 7.1 PMODE, IMODE 設定取り込みタイミングチャート

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

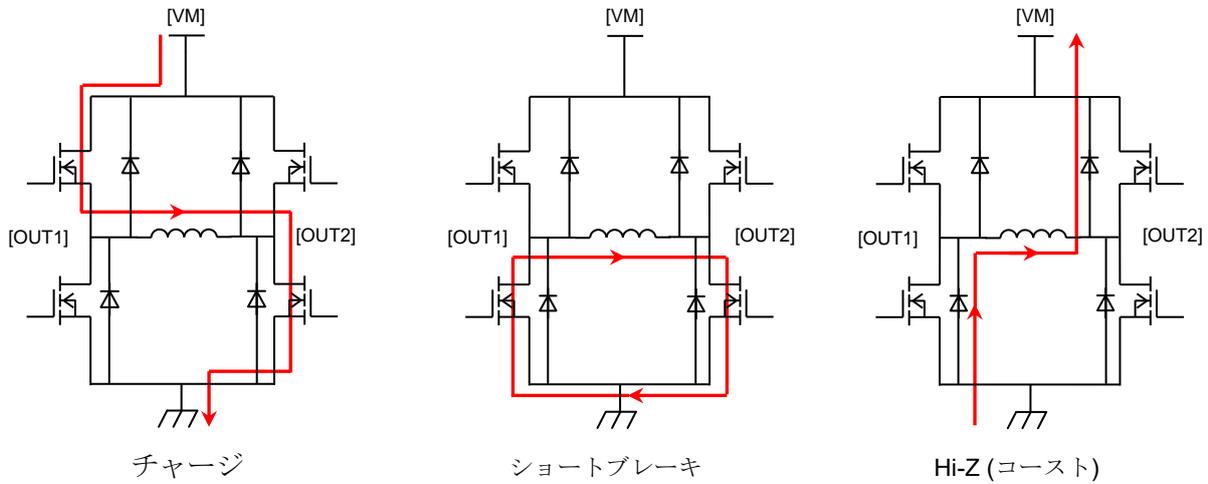
PMODE, IMODE と nSLEEP のセットアップ・ホールド時間について(設計目標値)

tsetup: 1 μ s(typ)

thold: 63 μ s(typ)

7.2. H-Bridge の動作モード

[正転] 設定時



[逆転] 設定時

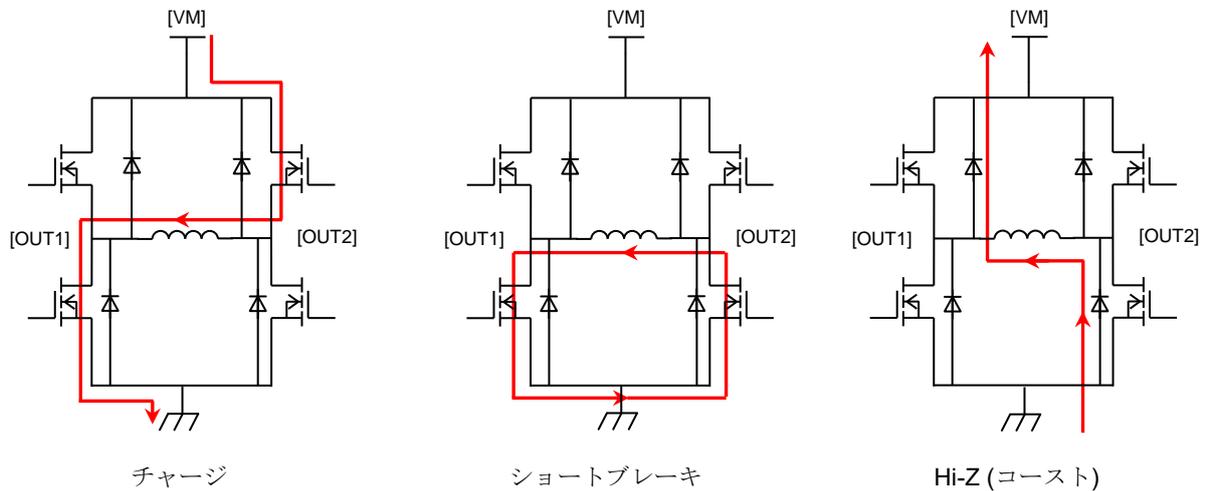


図 7.2 H-Bridge 動作モード

注: 等価回路は回路を説明するために一部省略・簡略化しています。

7.2.1. H-Bridge 制御 (Phase/Enable 制御モード設定時: PMODE = Low)

TB67H453FNG/FTG を EN(Enable)ピンと PH(Phase)ピンの組み合わせで H-Bridge を駆動します。端子設定と出力の関係は下表の通りとなります。

表 7.2.1 Phase/Enable 制御モード

| nSLEEP | EN | PH | OUT1 | OUT2 | ファンクション |
|--------|--------------|--------------|------|------|---------------|
| Low | (Don't care) | (Don't care) | Hi-Z | Hi-Z | スリープモード |
| High | Low | (Don't care) | Low | Low | ショートブレーキ |
| High | High | Low | Low | High | 逆転(OUT2→OUT1) |
| High | High | High | High | Low | 正転(OUT1→OUT2) |

7.2.2. H-Bridge 制御 (PWM 制御モード設定時: PMODE = High)

TB67H453FNG/FTG を IN1 ピンと IN2 ピンの組み合わせで H-Bridge を駆動します。端子設定と出力の関係は下表の通りとなります。

表 7.2.2 PWM 制御モード

| nSLEEP | IN1 | IN2 | OUT1 | OUT2 | ファンクション |
|--------|--------------|--------------|------|------|---------------|
| Low | (Don't care) | (Don't care) | Hi-Z | Hi-Z | スリープモード |
| High | Low | Low | Hi-Z | Hi-Z | 出力オフ(コースト)モード |
| High | Low | High | Low | High | 逆転(OUT2→OUT1) |
| High | High | Low | High | Low | 正転(OUT1→OUT2) |
| High | High | High | Low | Low | ショートブレーキ |

7.2.3. H-Bridge 制御 (ハーフブリッジ独立制御モード設定時: PMODE = Hi-Z (端子オープン))

TB67H453FNG/FTG を IN_x ピンでハーフブリッジ毎に駆動します。端子設定と出力の関係は下表の通りとなります。

表 7.2.3 ハーフブリッジ独立制御モード

| nSLEEP | IN _x | OUT _x | ファンクション |
|--------|-----------------|------------------|-------------------------------|
| Low | (Don't care) | Hi-Z | スリープモード |
| High | Low | Low | OUT _x Low side オン |
| High | High | High | OUT _x High side オン |

注: x=1 または 2

ハーフブリッジ独立制御モードでは電流モニタリング機能は有効ですが、ハーフブリッジ毎に独立して動作するため、定電流制御は無効となります。なお OUT1, OUT2 いずれも Low side がオンに設定された場合 ISENSE の出力は電流の合算値になります。

7.3. 電流モニタリング機能

ISENSE 端子は A(ISENSE) でスケーリングされる H-Bridge の Low side MOSFET に流れる電流に比例したアナログ電流を出力します。ISENSE の出力電流は下記計算式で求めることができます。

$$ISENSE [\mu A] = (I(LS1)+I(LS2)) [A] \times A(ISENSE) [\mu A/A]$$

電流検出はデバイス内部で行われるため外付けの電流検出抵抗は必要ありません。電流検出は MOSFET がオンしている期間、ドレイン・ソース間に流れる電流(下図 ILOAD)を見て実施します。これにより正転/逆転/ショートブレーキ状態において電流を検出することが可能となり、一般的なブラシ DC モーターを駆動する際に電流を常時監視することができます。出力オフ(コースト)状態ではいずれの MOSFET にも電流が流れないため電流検出することはできません。但し一時的に正転/逆転/ショートブレーキ状態に設定し電流モニタリングを行った後、再び出力オフコーストに戻すことは可能です。ハーフブリッジ独立制御モードで両出力(OUT1, OUT2)の Low side FET に電流が流れている場合、ISENSE の出力は 2 つの Low side FET の電流の合算となります。

ISENSE 端子から負荷電流に応じた比例電流が出力されるため、ISENSE 端子-GND 間に検出抵抗 (RISENSE) を接続することで比例電流を比例電圧(VISENSE)に変換することができます。この比例電圧 (VISENSE) を一般的なアナログ・デジタルコンバーター(ADC)に接続することで負荷電流を測定することができます。本製品は ISENSE 端子に電圧クランプ回路を内蔵しているため、過大な負荷電流が流れた場合にも端子電圧の上昇を抑制します。

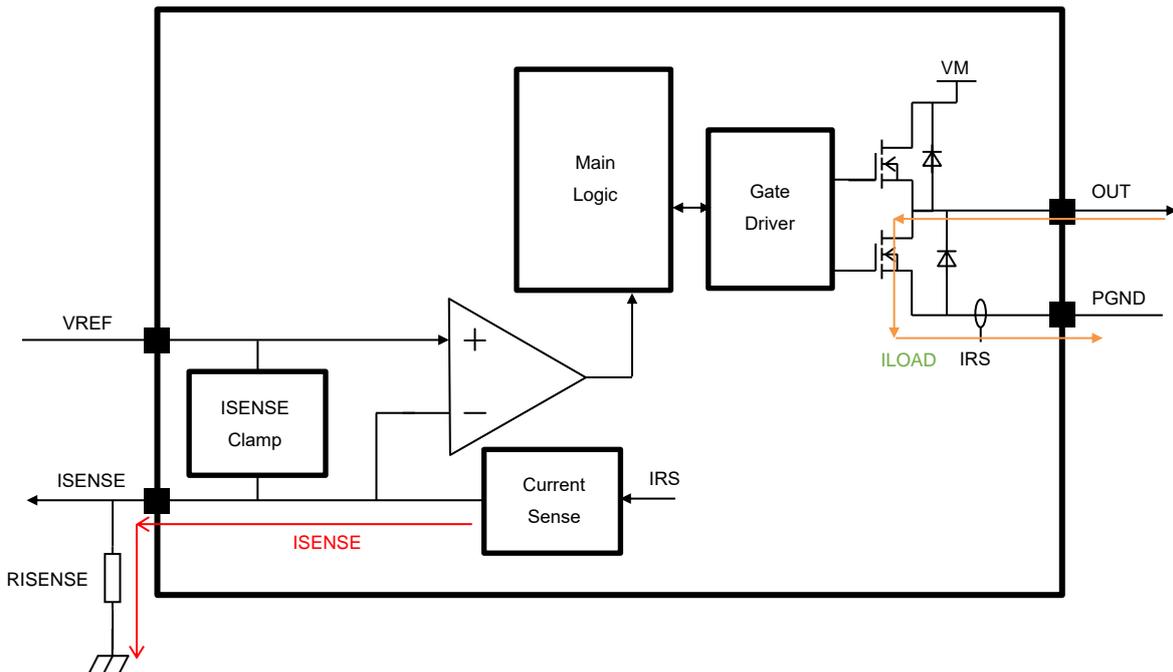


図 7.3 電流モニタリング機能 ブロック図

注: 等価回路は回路を説明するために一部省略・簡略化しています。

7.4. 電流制御

TB67H453FNG/FTG は定電流 PWM 制御方式か、出力電流が設定された電流値に到達した後に一定期間出力をオフさせる固定オフ制御のいずれかを IMODE 端子の設定により選択することができます。また本製品は出力に異常な電流が流れた場合にそれを検出し出力をオフさせる過電流(ISD)検出機能を内蔵していますが IMODE 端子処理により過電流検出後の制御も選択することができます。

なお IMODE 端子の設定は nSLEEP 解除のタイミングで読み込みが行われ固定されます。よって nSLEEP 解除以降に IMODE 端子を切り替えた場合、切り替え後の設定は反映されません。IMODE を新しく設定する場合は一度 nSLEEP 信号によりスリープ状態にし、一定時間経過後に IMODE を切り替えます。その後改めて nSLEEP を解除することで新たに設定された IMODE 端子の設定が読み込まれます。

表 7.4 IMODE 設定

| IMODE 端子設定 | ファンクション | | nFAULT |
|-------------|------------|-------------|---------------|
| | 定電流制御 | 過電流 | |
| GND | 固定オフ時間制御 | 自動復帰 | 過電流検出のみ |
| 20kΩプルダウン | 定電流 PWM 制御 | 自動復帰 | 定電流検出および過電流検出 |
| 62kΩプルダウン | 定電流 PWM 制御 | 出力オフ継続(ラッチ) | 定電流検出および過電流検出 |
| Hi-Z (Open) | 固定オフ時間制御 | 出力オフ継続(ラッチ) | 過電流検出のみ |

定電流しきい値(INF)は VREF 端子電圧と ISENSE 端子に接続する検出抵抗(RISENSE)の組み合わせにより決定されます。

$$INF = VREF / R(ISENSE) \times 1 / A(ISENSE)$$

例えば設定電流値を 2.0A にする場合 (R(RISENSE)=1.5kΩ、 A(ISENSE)=1000 μ A/A と仮定)

$$2.0 = VREF / 1.5k\Omega \times 1 / 0.001$$

となり、VREF=3V の印加が必要となります。

モーター電流が設定電流値に到達した場合 IMODE 端子の「定電流制御」方式に従って動作します。なお突入電流や外部からのノイズ等による電流の誤検出を防止するためデジタル不感帯時間(Dtblk)とアナログ不感帯時間(Atblk)を内部に設けております。

7.5. デジタル不感帯時間(Dtblk)とアナログ不感帯時間(Atblk)について

(例) 定電流制御：固定オフ時間制御の場合

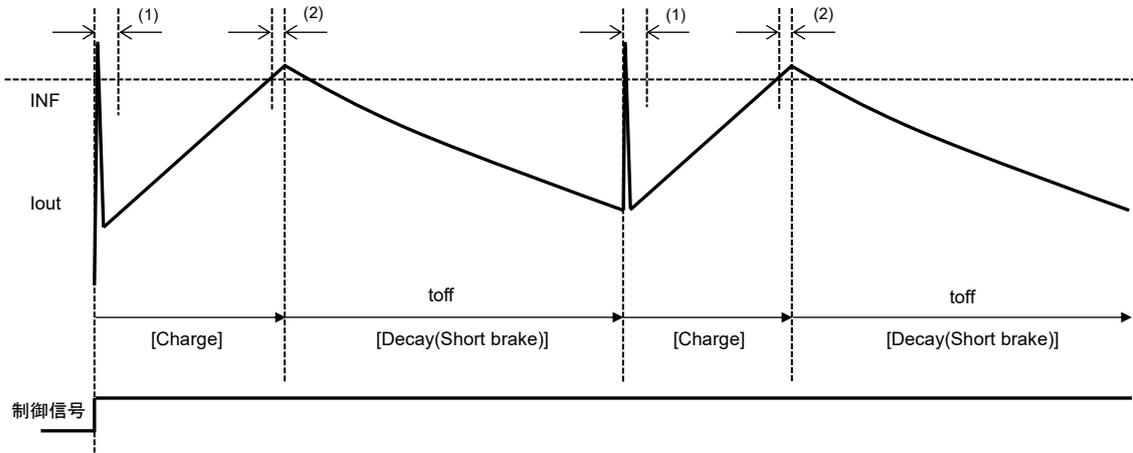


図 7.5.1 Dtblk, Atblk タイミングチャート

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

TB67H453FNG/FTG ではモーター動作中に発生するスパイク電流や外部からのノイズ飛び込み対策として上記の不感帯時間を設けています。Dtblk は各サイクルの開始タイミングから発生し Atblk は設定電流(INF)に到達した場合に発生します。

- (1) Digital tblank (Dtblk): Decay から Charge への切り替わりタイミングなどで発生するスパイク電流の誤検出防止用
- (2) Analog tblank (Atblk): 定電流設定値(INF)近傍での誤検出防止用
(各不感帯の時間幅については電気的特性を参照)

(例) 定電流制御：定電流 PWM 制御(IN 入力)の場合

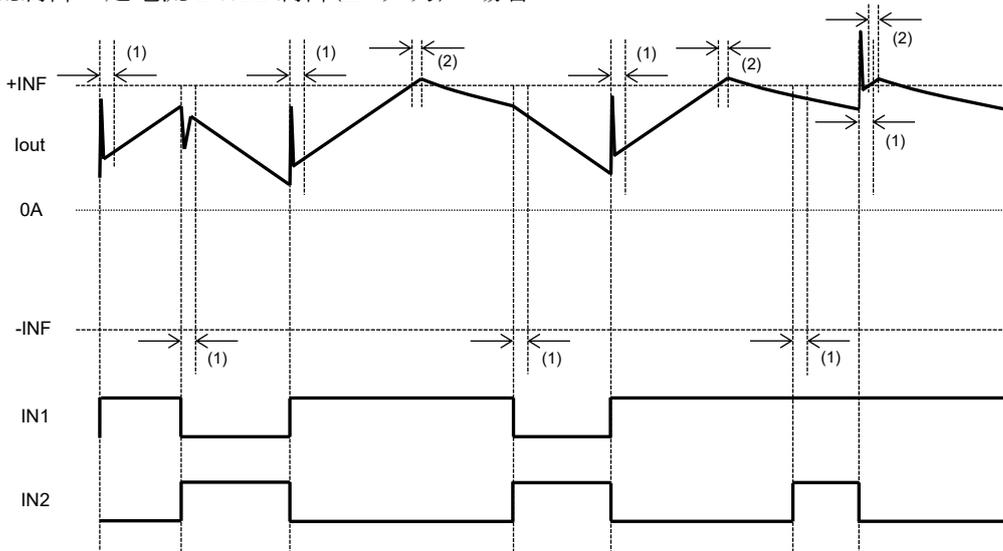


図 7.5.2 不感帯時間発生タイミング例

(上記タイミングチャートでは Charge 時に OUT1→OUT2 の向きに流れる電流を正(+)として記載しています。)

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

定電流 PWM 制御モードなど入力信号を切り替えながら電流制御を行う場合、入力信号の切り替わりタイミング(Low⇔High)を開始点として Dtblk が発生します。Dtblk は電流が Charge する方向を正(+)とした場合の設定電流(INF)に対して行われます。Dtblk, Atblk は独立しており重複する場合は各々のタイミングで発生/終了します。

7.6. 固定オフ時間制御について

固定オフ時間制御ではモーターの出力電流(Iout)が設定された定電流しきい値(INF)に到達した場合、固定時間(toff)の間 H-Bridge がショートブレーキ(両出力の Low side MOSFET が ON)に移行します。toff 経過後に Iout が INF を上回っている場合は再度 toff 期間ショートブレーキ状態となります。toff 経過後に Iout が INF を下回っていた場合、入力信号に従って出力が制御されます。

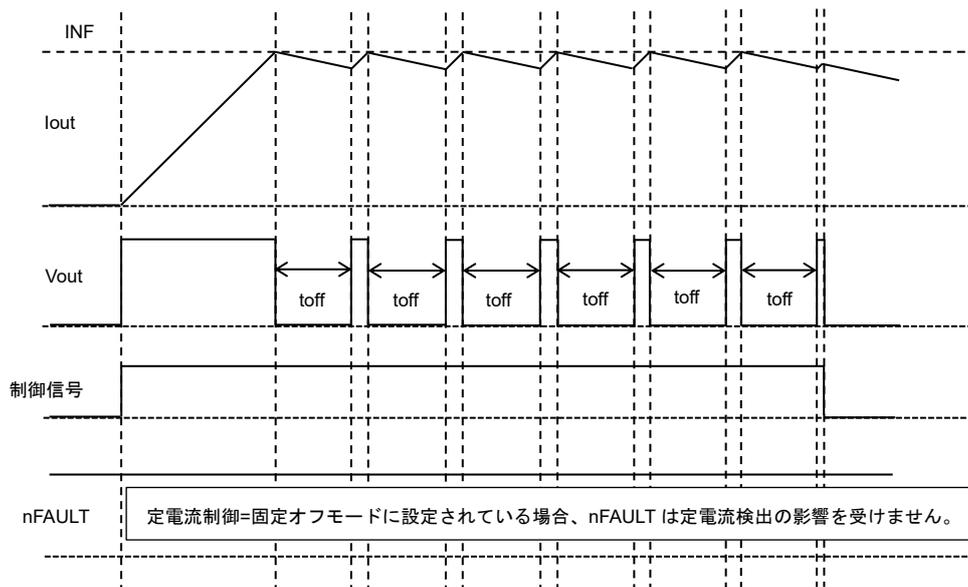
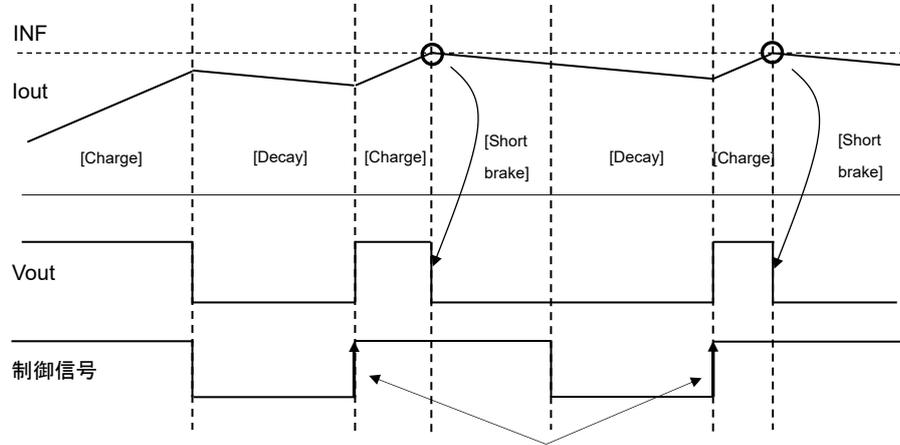


図 7.6 固定オフ時間制御タイミングチャート例

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

7.7. 定電流 PWM 制御について

定電流 PWM 制御ではモーターの出力電流(I_{out})が設定された定電流しきい値(INF)に到達した場合、H-Bridge がショートブレーキ(両出力の Low side MOSFET が ON)に移行します。定電流 PWM 制御では出力電流が定電流しきい値に到達し H-Bridge がショートブレーキ状態に移行した場合、新たに制御信号の入力が行われるまで(信号エッジが来るまで)その状態を維持します。EN/IN1, PH/IN2 の次の信号入力切り替わりのタイミングで設定に応じ出力が制御されます。



出力電流が定電流 PWM しきい値に到達後は制御信号の切り替わりまでショートブレーキ状態となります。よって再度チャージに設定する場合は上記の通り制御信号を再入力していただく必要があります。

図 7.7.1 定電流 PWM 制御タイミングチャート例 1

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

TB67H453FNG/FTG では H-Bridge が定電流 PWM 制御に移行すると常に nFAULT を Low として出力します。これを使用しデバイスの出力が制御入力と異なっていること、またモーター出力電流が定電流しきい値(INF)に到達したかを判別することができます。なお nFAULT は定電流検出後の次の信号入力切り替わりのタイミングでリセットされます。

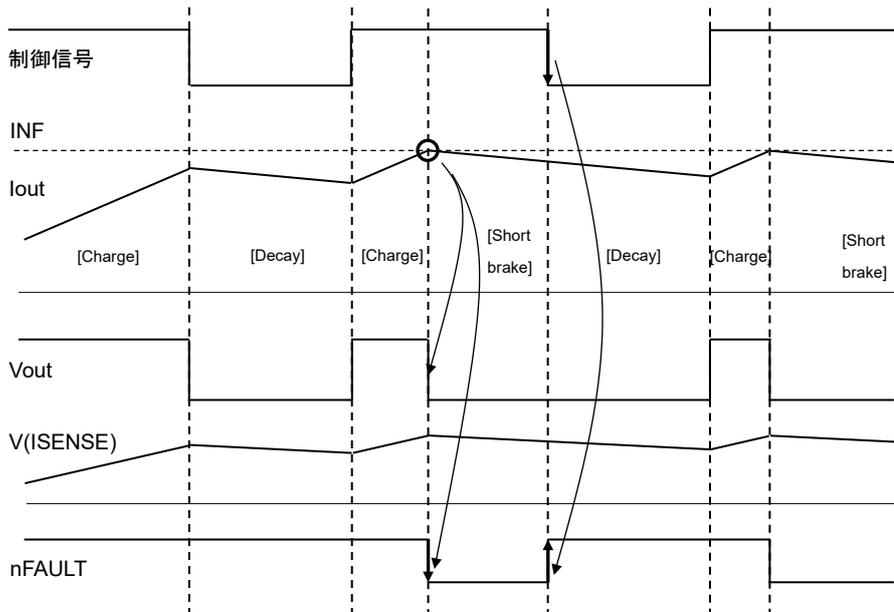


図 7.7.2 定電流 PWM 制御タイミングチャート例 2

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

nFAULT ピンが定電流 PWM 制御時に Low 出力に切り替わった場合でもデバイスそのものの動作には

影響を与えません。nFAULT ピンは外部にデバイスの状態を出力する機能でありデバイスそのものは通常の動作を継続します。

なお nFAULT 端子は IMODE 端子の設定により定電流検出／過電流検出の両方で Low を出力するため、nFAULT=Low が定電流検出によるものか過電流検出によるものかはその時の制御信号と比較することで切り分けることができます。

定電流検出は H-Bridge の制御信号が[正転]または[逆転](7.2. H-Bridge の動作モード真理値表を参照)に設定されている場合のみ行われるため、それ以外(Hi-Z やショートブレーキ)の設定で nFAULT=Low となった場合は過電流検出したこととなります。

定電流制御を行わない場合 ISENSE 端子を GND と接続し、VREF 端子には GND を上回る電圧を印加してください。

なお定電流制御は行わず電流モニタリング機能のみ使用する場合、モーターの出力電流(Iout)が VREF と RISENSE により設定される定電流しきい値(INF)に到達しない範囲でご使用ください。

ハーフブリッジ独立制御モード(PMODE=Hi-Z)で使用する場合、出力が独立して動作するため定電流制御機能は無効となります。

8. 異常検出機能について

TB67H453FNG/FTG は過電流検出、過熱検出、低電圧検出など各種異常検出機能を内蔵しています。

8.1. 過電流検出機能(ISD)

出力 MOSFET に過電流検出しきい値(ISDth)を超える電流が流れたことを検出し、その状態が tISD を超える期間継続した場合 H-Bridge の出力をオフにします。過電流検出後のファンクションについては IMODE 端子によって自動復帰／ラッチのいずれかに設定することができます。過電流を検出している間 nFAULT 端子は Low を出力します。

8.1.1. [PMODE = Low or High]に設定している場合：

自動復帰モードでは過電流を検出した後 tRETRY の期間 H-Bridge はオフとなります。また nFAULT 端子は tRETRY の期間中 Low を出力します。tRETRY 期間が経過後は EN/IN1, PH/IN2 の入力にそって H-Bridge が再度オンになります。なお tRETRY 期間が経過した後に過電流状態が解消されていない場合、再度過電流検出が行われ H-Bridge がオフします。(nFAULT 端子も同様に再度 Low を出力します。) tRETRY 期間が経過した後に過電流状態が解消されていた場合は通常動作に復帰します。

ラッチモードでは過電流を検出した後 H-Bridge はオフとなります。nSLEEP 端子または VM 電源の再投入によるリセットが行われるまで出力はオフ状態を継続します。nFAULT 端子も同様にリセットが行われるまで Low を出力します。

なお PMODE 端子によりハーフブリッジ独立制御モードを選択している場合過電流検出後の動作が異なります。ハーフブリッジ独立制御モード時に過電流を検出した場合「過電流を検出したハーフブリッジ」はオフしますが、過電流を検出していない側のハーフブリッジは通常動作を継続します。nFAULT 端子はいずれかのハーフブリッジが過電流検出した場合 Low を出力します。両方のハーフブリッジで過電流を検出した場合、両方のハーフブリッジがオフします。その際 nFAULT 端子は Low を出力します。

例: [PMode = Low or High]に設定している場合, IMode=自動復帰モード

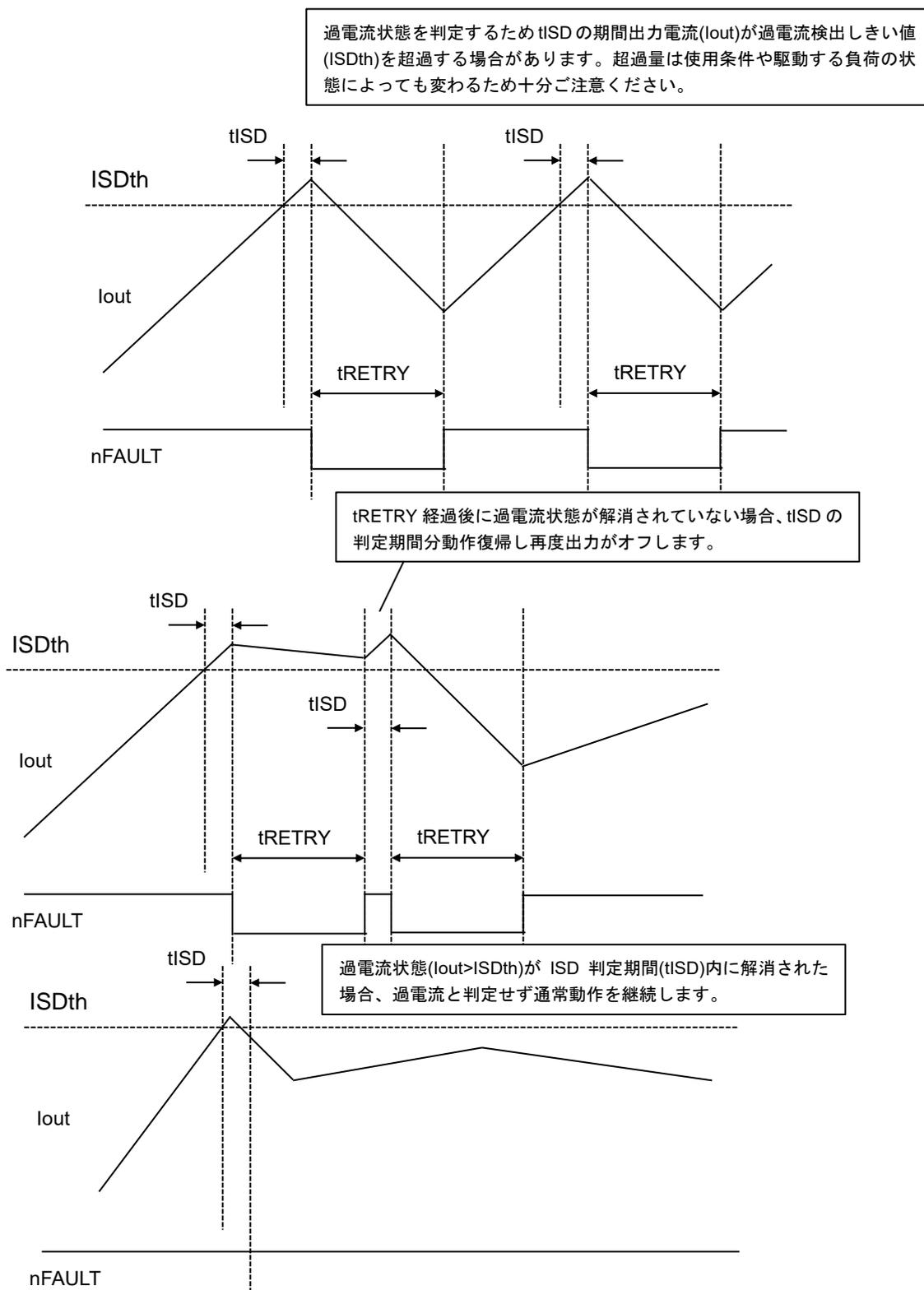


図 8.1.1 過電流検出機能タイミングチャート例 [PMode = Low or High]

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

8.1.2. [PMODE = Hi-Z (open)] に設定している場合 :

ハーフブリッジ独立制御モードを選択し過電流検出後の制御に自動復帰モードを選択していた場合、共通の内部 tRETRY タイマーをもとに制御が行われます。例えば一方のハーフブリッジで過電流を検出し出力オフ後、tRETRY 経過する前にもう一方のハーフブリッジも過電流検出した場合、内部の tRETRY タイマーがリセットされ再度カウントアップが行われます。よって後から過電流を検出したハーフブリッジの tRETRY が経過するまで両方のハーフブリッジがオフし、その後動作が再開されます。

例: [PMODE = Hi-Z (open)] に設定している場合, IMODE=自動復帰モード

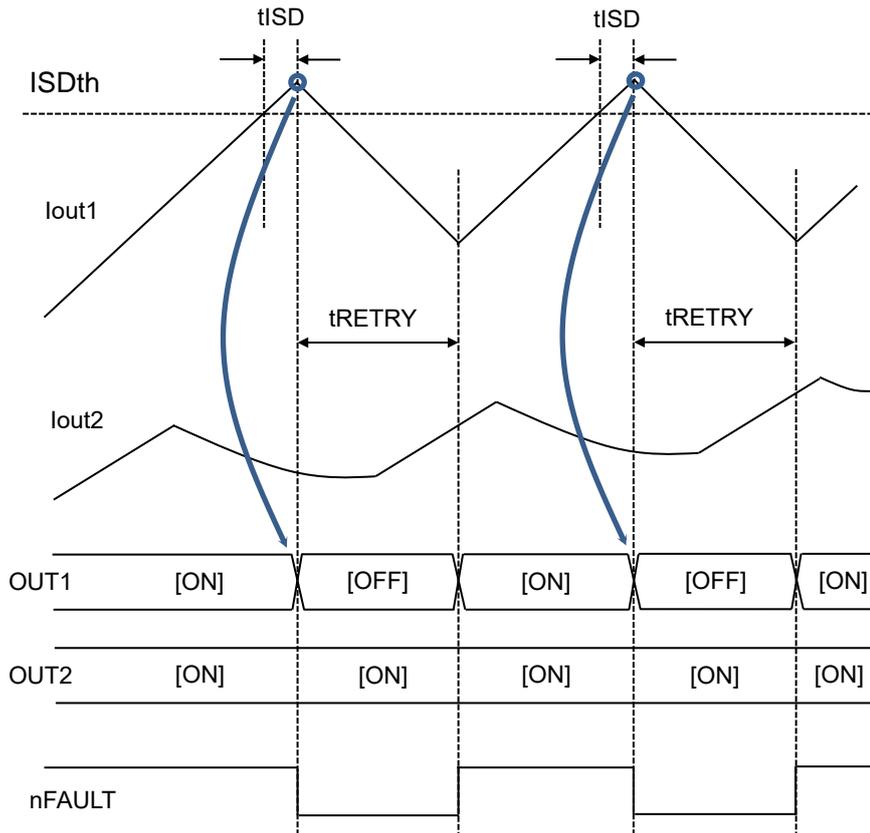


図 8.1.2 過電流検出機能タイミングチャート例 1 [PMODE = Hi-Z]

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

ハーフブリッジ独立制御モードで動作中に過電流を検出した場合「該当するハーフブリッジのみ」出力がオフします。

上記タイミングチャートを例とした場合、OUT1 側のハーフブリッジで過電流を検出した場合、OUT1 の出力はオフしますが OUT2 の出力は制御信号に従って通常動作を継続します。

なお nFAULT 端子は OUT1、OUT2 共通タイマーで動作するためいずれかのハーフブリッジが過電流検出した場合に Low を出力します。

例: [Pmode = Hi-Z]に設定している場合, IMode=自動復帰モード

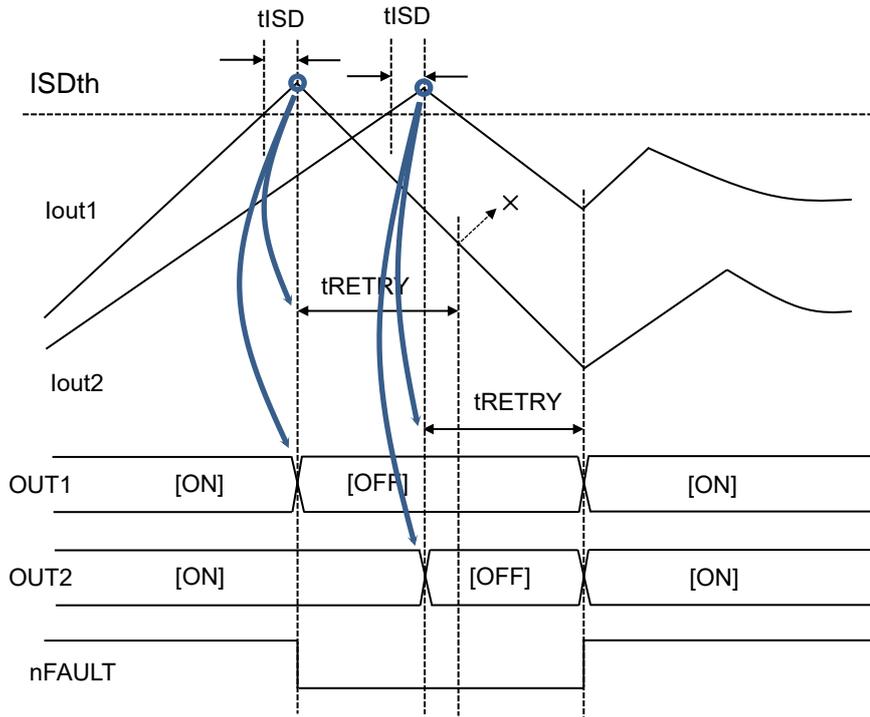


図 8.1.3 過電流検出機能タイミングチャート例 2 [Pmode = Hi-Z]

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

上記例では OUT1 側がまず過電流を検出し出力がオフします。過電流検出後は自動復帰に設定しているため tRETRY タイマーがカウントアップを開始します。なおハーフブリッジ独立制御モードに設定しているため OUT2 は通常動作を継続していますが OUT1 側の過電流検出から tRETRY の時間が経過する前に今度は OUT2 側が過電流を検出し出力がオフしています。

tRETRY タイマーは OUT1, OUT2 で共通となっているため OUT2 側が過電流検出した時点で tRETRY タイマーが初期化され改めてカウントアップが開始されます。そのため上記の例では、OUT1 の出力が復帰するのは OUT2 が過電流を検出しその時点から tRETRY 経過後となります。

nFAULT は OUT1 が過電流を検出した時点で Low を出力しますが、上述のように tRETRY 経過前に OUT2 が過電流検出した場合は Low 状態を継続します。

8.2. 過熱検出機能(TSD)

デバイスの温度が過熱検出しきい値を上回ると H-Bridge 出力をオフにします。その後デバイスの温度がしきい値を下回った時点で通常動作に復帰します。なお TSD を検出している間 nFAULT 端子は Low を出力します。

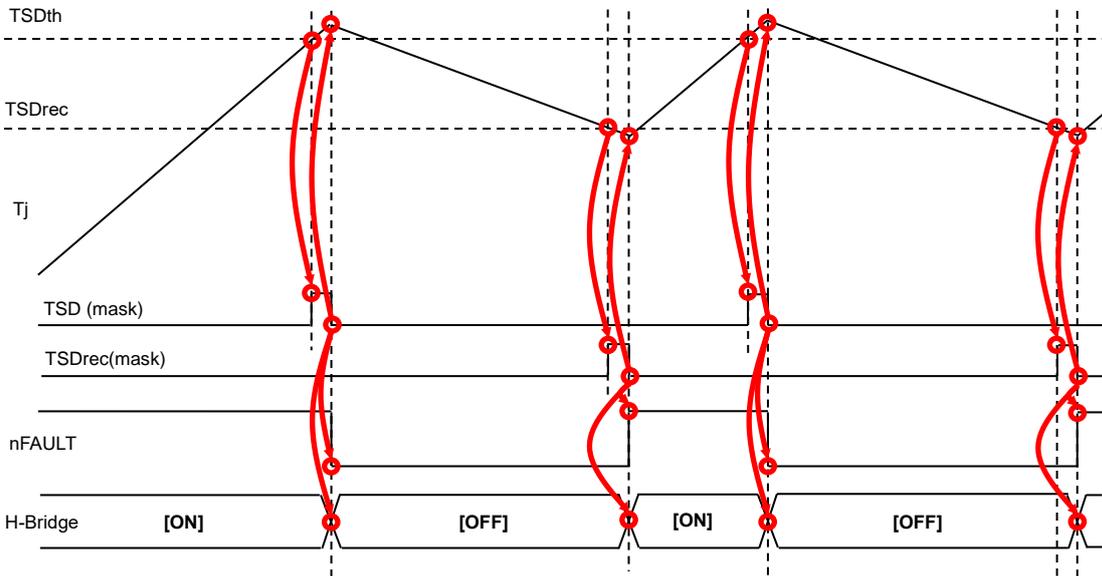


図 8.2 過熱検出機能タイミングチャート例

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

過熱検出機能におけるマスク時間(TSD(mask), TSDrec(mask))について

TSD 回路ではノイズや内部回路の切り替わりにおける誤検出を防止するために 2 つのマスク時間を設けています。

- ・ TSD(mask): ノイズの飛び込み等による誤検出防止として一定期間 TSD 検出状態をマスクします。(=5 μ s(typ.) (設計目標値)) TSD(mask)時間以上過熱状態が継続した場合に TSD 状態にあると判定します。
- ・ TSDrec(mask): 内部しきい値を判定する回路が切り替わる際の誤検出防止として一定期間 TSD 復帰検出状態をマスクします。(=5 μ s(typ.) (設計目標値)) TSDrec(mask)時間経過後、ジャンクション温度が復帰温度以下になった時点で通常動作に復帰します。

初期温度監視機能について

VM 電源が投入された直後は、初期温度監視機能が動作しデバイスが安全に起動できるかを判断します。ジャンクション温度が高温の場合(TSD 復帰しきい値(TSDrec)以上)、デバイスの起動シーケンスを開始せず、温度が低下するまでそのままの状態です。

なお初期温度監視機能についてはデバイスのバラつきによる影響があるためジャンクション温度が 120°C 以下になった時点から起動シーケンスが開始されます。

過電流検出(ISD)および過熱検出機能(TSD)について

これら検出機能は出力短絡などの異常状態を一時的に回避する機能であって、IC が破壊しないことを保証するものではありません。動作保証範囲外では、これら検出機能が動作せず、出力短絡をすると IC が破壊する恐れがあります。過電流検出機能は、一時的な短絡に対する検出を目的としたものです。長時間短絡が続きますとオーバーストレスとなり破壊する恐れがあります。過電流状態を速やかに解除するようにシステムを構成してください。

8.3. 低電圧検出機能(UVLO)

VM 端子に印加されている電圧が UVLO しきい値以下の場合に誤動作を防止するために H-Bridge 出力をオフにします。なお UVLO 検出状態では内部のチャージポンプは動作しません。VM に検出しきい値以上の電圧が印加された場合通常動作を開始します。なお UVLO を検出している間 nFAULT 端子は Low を出力します。

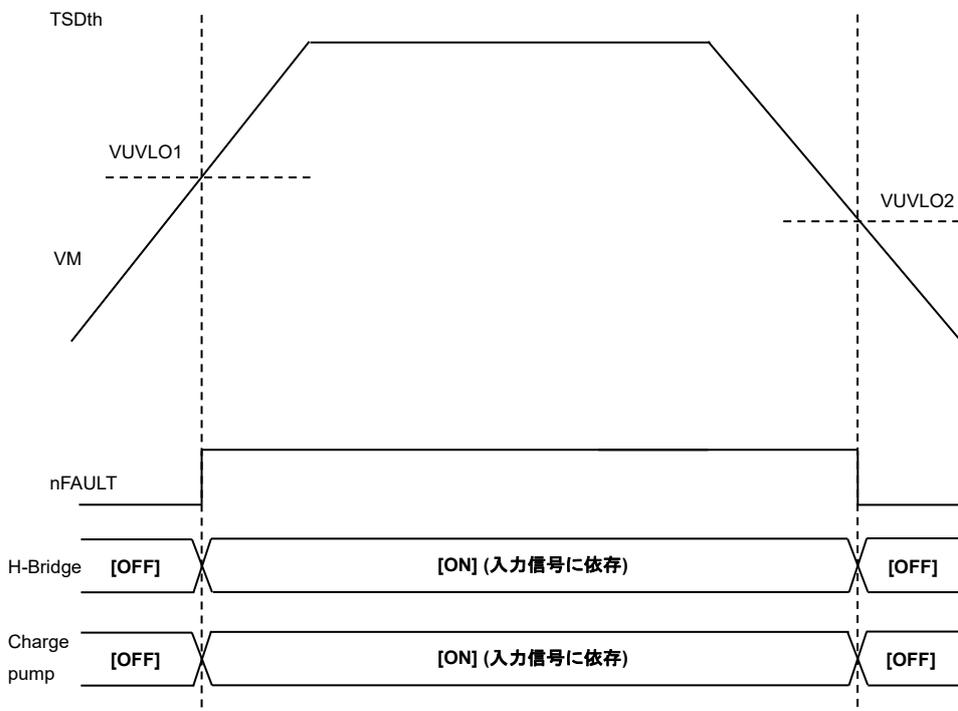


図 8.3 低電圧検出機能タイミングチャート例

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

8.4. 異常検出状態出力機能(nFAULT)について

TB67H453FNG/FTG では前述の異常検出機能が働いた場合、異常状態を外部に出力する機能を内蔵しています。

表 8.4.1 nFAULT ファンクション

| nFAULT | ファンクション |
|--------|---------|
| Low | 異常検出状態 |
| Hi-Z | 通常動作状態 |

nFAULT に関する各種条件は下表のとおりです。

表 8.4.2 nFAULT と異常検出機能

| 項目 | 検出条件 | 出力 | H-Bridge の状態 | 復帰条件 |
|-----------------|--|------------|-----------------|---|
| 定電流検出(INF) | IMODE が $20k\Omega$ または $62k\Omega$ でプルダウン時、かつ $I_{out} > INF$ | nFAULT=Low | 通常動作 (ショートブレーキ) | 制御入力信号の切り替わりエッジ |
| VM 低電圧検出 (UVLO) | $VM < VUVLO$ | nFAULT=Low | 出力オフ | $VM \geq VUVLO$ |
| 過電流検出(ISD) | $I_{out} > ISDth$ | nFAULT=Low | 出力オフ | tRETRY(自動復帰設定時)またはリセット(ラッチ設定時); IMODE 端子で設定 |
| 過熱検出(TSD) | $T_j \geq TSDth$ | nFAULT=Low | 出力オフ | $T_j < TSDrec$ |

9. スリープ(低消費モード)機能(nSLEEP)について

TB67H453FNG/FTG は nSLEEP 端子によりデバイスをスリープ(低消費モード)に設定することができます。

表 9 nSLEEP ファンクション

| nSLEEP | ファンクション |
|--------|--------------|
| Low | スリープ(低消費)モード |
| High | 通常動作モード |

nSLEEP=Low に設定後一定時間(tSLEEP)経過した場合にスリープ(低消費)モードに移行します。tSLEEP 経過する前に High に設定された場合は通常動作モードのままとなります。スリープモードでは H-Bridge、内蔵チャージポンプ、VCC レギュレーター、その他回路を可能な限り停止させ消費電流を削減します。なおこのスリープ(低消費)モード中は nSLEEP 以外の入力には反応しません。

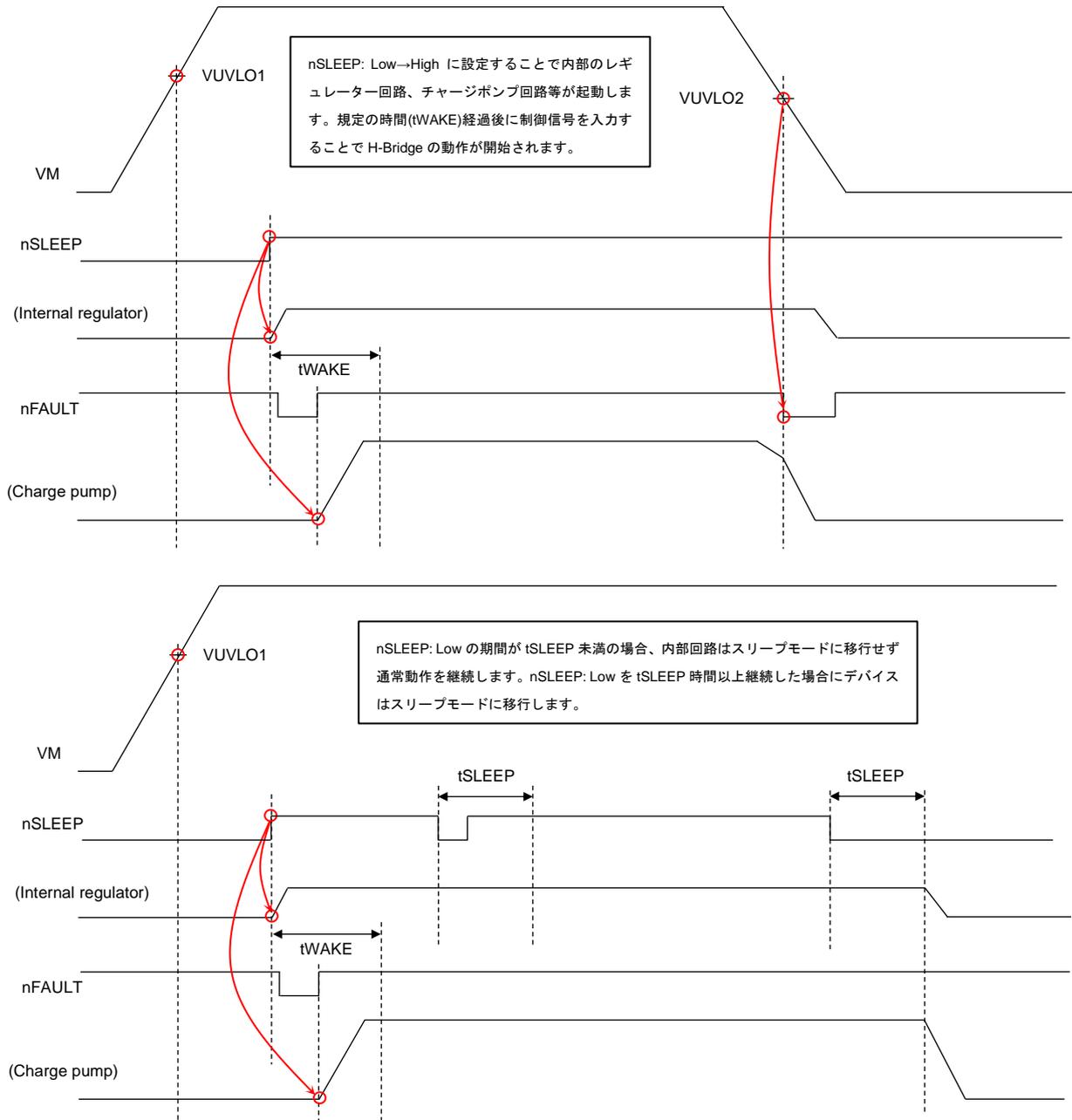


図 9 スリープ機能タイミングチャート例

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

10. 絶対最大定格(Ta = 25°C)

表 10 絶対最大定格

| 項目 | 記号 | 定格 | 単位 | 備考 |
|-------------------|------------|-----------|----|--------------------------------------|
| モーター電源電圧 | VM | 50 | V | - |
| モーター出力電圧 | Vout | 50 | V | OUT1, OUT2 |
| モーター出力電流 | Iout | 3.5 | A | OUT1, OUT2 (注 1) |
| ロジック入力電圧 | VIN | 6.0 | V | EN/IN1, PH/IN2, IMODE, PMODE, nSLEEP |
| ロジック出力端子電圧 | VLO | 6.0 | V | nFAULT |
| ロジック出力端子流入電流 | ILO | 6 | mA | nFAULT |
| ロジック出力端子流入電流(パルス) | ILO(pulse) | 15 | mA | nFAULT |
| 比例電流出力ピン電圧 | VISENSE | 6.0 | V | - |
| VREF 端子電圧 | VREF | 6.0 | V | - |
| 許容損失 | PD | 2.5 | W | HTSSOP16 (注 2) |
| | | 2.5 | W | VQFN16 (注 3) |
| 保存温度 | Tstg | -55 ~ 150 | °C | - |
| 接合部温度 | Tj(max) | 150 | °C | - |

注 1: 通常時の最大電流値は熱計算の上、絶対最大定格の 70%以下を目安にご使用ください。
周囲温度条件や基板条件により、電流がさらに制限されることがあります。

注 2, 注 3: 基板実装時 (JEDEC 4layer) (Ta = 25°C)
Ta が 25°C を超える場合は、20mW/°C でディレーティングする必要があります。

Ta: IC の周囲温度です。

Tj: 動作中の IC のチップ温度です。Tj 最大値は TSD (サーマルシャットダウン回路)の温度で制限されます。

Tj の最大値は、125°C 程度を目安に動作最大電流を考慮して設計することを推奨します。

重要) 絶対最大定格について

絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えると IC の破壊や劣化や損傷の原因となり、IC 以外にも破壊や損傷や劣化を与える恐れがあります。いかなる動作条件においても必ず絶対最大定格を超えないように設計を行ってください。また、この製品には、過電圧検出の回路は搭載しておりません。したがって、定格以上の過剰な電圧が印加された場合、IC が破壊します。電源電圧も含む各電圧範囲は、必ずスペックの範囲内でお使いいただけますようお願い致します。また、この注意事項に関しては、後ページの注意事項の項も合わせてご確認ください。

IC の取り扱いについて

回転差しを含めた誤装着はしないでください。IC や機器に破壊や損傷や劣化を招く恐れがあります。

11. 動作範囲(Ta = -40 ~ 125°C)

表 11 動作範囲

| 項目 | 記号 | 最小 | 標準 | 最大 | 単位 | 備考 |
|--------------|--------|-----|----|-----|-----|---|
| モーター電源電圧 | VM | 4.5 | - | 44 | V | - |
| モーター出力電流 | Iout | - | - | 3.5 | A | (注 1) |
| ロジック入力電圧 | VIN | - | - | 5.5 | V | EN/IN1, PH/IN2, IMODE, PMODE, nSLEEP |
| PWM 周波数 | fPWM | - | - | 100 | kHz | EN/IN1, PH/IN2 (注 2) |
| ロジック出力端子電圧 | VLO | - | - | 5.5 | V | nFAULT |
| ロジック出力端子流入電流 | ILO | - | - | 5 | mA | nFAULT |
| 電流センス出力電流 | ISENSE | - | - | 3 | mA | - |
| VREF 端子電圧 | VREF | 0 | - | 3.6 | V | - |

注 1: 動作環境 (電源電圧、負荷条件、周囲環境温度、基板条件など) から、実際に使用できる最大電流は制限されることがあります。動作環境下での熱計算の上、実際に使用できる最大電流値をご確認ください。

注 2: 動作環境(電源電圧、負荷条件、周囲環境温度、基板条件など)により実際に使用できる最大周波数は制限されることがあります。動作環境下で十分な評価を実施いただき実際に使用できる最大周波数をご確認ください

12. 電気的特性 1 (特に指定のない項目は、 $-40 \leq T_j \leq 150^\circ\text{C}$ 、 $4.5\text{V} \leq V_M \leq 44\text{V}$)

表 12 電気的特性 1

| 項目 | | 記号 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|-----------------|---------|----------|---|------|------|-----|---------------|
| ロジック入力電圧 | High | VIN(H) | EN/IN1, PH/IN2, nSLEEP | 1.5 | - | 5.5 | V |
| | Low | VIN(L) | EN/IN1, PH/IN2, nSLEEP, $V_M < 5\text{V}$ | 0 | - | 0.7 | V |
| | | | EN/IN1, PH/IN2, nSLEEP, $V_M \geq 5\text{V}$ | 0 | - | 0.8 | V |
| ロジック入力ヒステリシス | | VIN(HYS) | EN/IN1, PH/IN2 | - | 200 | - | mV |
| | | | nSLEEP | - | 50 | - | |
| ロジック入力端子電流 | HIGH | IIN(H) | VIN(H) = 5.0 V | - | 50 | 75 | μA |
| | LOW | IIN(L) | VIN(L) = 0 V | -5 | - | 5 | μA |
| ロジック入力端子プルダウン抵抗 | | RPD | EN/IN1, PH/IN2, nSLEEP, 対 GND | - | 100 | - | k Ω |
| PMODE 入力電圧 | High | VPMD(H) | PMODE | 1.5 | - | 5.5 | V |
| | Hi-Z | VPMD(M)1 | PMODE(外部印可) | 1.0 | 1.05 | 1.1 | V |
| | | VPMD(M)2 | PMODE(内部生成) | 0.95 | 1.1 | 1.2 | V |
| Low | VPMD(L) | PMODE | 0 | - | 0.65 | V | |
| PMODE 入力電流 | High | IPMD(H) | PMODE=5.0V | - | 113 | 150 | μA |
| | Hi-Z | IPMD(M) | PMODE=1.1V | -5 | - | 5 | μA |
| | Low | IPMD(L) | PMODE=0V | -50 | -32 | - | μA |
| PMODE 端子プルアップ抵抗 | | RPMD(PU) | 対内部 5V | - | 156 | - | k Ω |
| PMODE 端子プルダウン抵抗 | | RPMD(PD) | 対 GND | - | 44 | - | k Ω |

注: V_M 電圧が供給されていない状態で、ロジック入力信号が入力された場合でも、信号入力による起電力やリーク電流は発生しない回路設計となっておりますが、 V_M 電圧再供給の前には、再供給とともにモーターが動作しないよう、ロジック入力信号の制御を行ってください。

注: 測定端子に VIN を加えその電圧を 0 V から上昇させ、出力(OUT 端子)が変化したときの VIN 電圧を VIN(H)とします。また、測定端子に VIN を加えその電圧を 5 V から下降させ、出力(OUT1, OUT2 端子)が変化したときの VIN 電圧を VIN(L)とします。VIN(H)と VIN(L)の差を VIN(HYS)とします。

13. 電気的特性 2 (特に指定のない項目は、 $-40 \leq T_j \leq 150^\circ\text{C}$ 、 $4.5\text{V} \leq V_M \leq 44\text{V}$)

表 13 電気的特性 2

| 項目 | 記号 | 測定条件 | 最小 | 標準 | 最大 | 単位 | |
|---------------------------------|------------|--|---------------|------|-------|-----------------|------------|
| IMODE 入力設定範囲 | 設定 4 | VIMD(4) | IMODE 端子、電圧規定 | 2.5 | - | 5.5 | V |
| | 設定 3 | VIMD(3) | IMODE 端子、抵抗規定 | 57.6 | 62 | 66.4 | k Ω |
| | 設定 2 | VIMD(2) | IMODE 端子、抵抗規定 | 18.6 | 20 | 21.4 | k Ω |
| | 設定 1 | VIMD(1) | IMODE 端子、電圧規定 | 0 | - | 0.45 | V |
| IMODE 端子プルアップ抵抗 | RIMD(PU) | 対内部 5V | - | 68 | - | k Ω | |
| IMODE 端子プルダウン抵抗 | RIMD(PD) | 対 GND | - | 136 | - | k Ω | |
| ロジック出力端子電圧 | VLO | nFAULT 端子、 ILO=5.0mA | - | - | 0.3 | V | |
| ロジック出力端子流入電流 | ILO | nFAULT 端子、 VLO=5.0V | -2 | - | 2 | μA | |
| モーター出力端子 High side MOSFET オン抵抗 | Ron(H) | OUT1, OUT2 端子、 Iout=1A、 $T_j=25^\circ\text{C}$ | - | 0.3 | 0.375 | Ω | |
| モーター出力端子 Low side MOSFET オン抵抗 | Ron(L) | OUT1, OUT2 端子、 Iout=-1A、 $T_j=25^\circ\text{C}$ | - | 0.3 | 0.375 | Ω | |
| モーター出力端子 High side MOSFET リーク電流 | ILEAK(H) | VM=44V, OUT1, OUT2=0V | -1 | - | 1 | μA | |
| モーター出力端子 Low side MOSFET リーク電流 | ILEAK(L) | VM=44V, OUT1, OUT2=44V | -1 | - | 1 | μA | |
| 電流ミラースケーリング係数 | AISENSE | Iout = 1.0A | - | 1000 | - | $\mu\text{A/A}$ | |
| 電流ミラースケーリング誤差 | AERR1 | Iout < 0.15A, 5.5V \leq VM \leq 44V $-40^\circ\text{C} \leq T_j < 125^\circ\text{C}$ | -7.5 | - | 7.5 | mA | |
| | AERR2 | Iout < 0.15A, 5.5V \leq VM \leq 44V $125^\circ\text{C} \leq T_j < 150^\circ\text{C}$ | -10 | - | 10 | mA | |
| | AERR3 | 0.15A \leq Iout < 0.5A, 5.5V \leq VM \leq 44V $-40^\circ\text{C} \leq T_j < 125^\circ\text{C}$ | -5 | - | 5 | % | |
| | AERR4 | 0.15A \leq Iout < 0.5A, 5.5V \leq VM \leq 44V $125^\circ\text{C} \leq T_j < 150^\circ\text{C}$ | -6.5 | - | 6.5 | % | |
| | AERR5 | 0.5A \leq Iout \leq 2.0A, 5.5V \leq VM \leq 44V, $-40^\circ\text{C} \leq T_j < 125^\circ\text{C}$ | -4 | - | 4 | % | |
| | AERR6 | 0.5A \leq Iout \leq 2.0A, 5.5V \leq VM \leq 44V, $125^\circ\text{C} \leq T_j < 150^\circ\text{C}$ | -5 | - | 5 | % | |
| 出力電流検出精度誤差 | Iout(det)1 | Iout < 0.5A, RISENSE=1k Ω , 5.5V \leq VM \leq 44V | -25 | - | 25 | mA | |
| | Iout(det)2 | 0.5A \leq Iout \leq 2.0A, RISENSE=1k Ω , 5.5V \leq VM \leq 44V, $-40^\circ\text{C} \leq T_j < 125^\circ\text{C}$ | -5 | - | 5 | % | |
| | Iout(det)3 | 0.5A \leq Iout \leq 2.0A, RISENSE=1k Ω , 5.5V \leq VM \leq 44V, $125^\circ\text{C} \leq T_j < 150^\circ\text{C}$ | -6 | - | 6 | % | |

14. 電気的特性 3 (特に指定のない項目は、 $-40 \leq T_j \leq 150^\circ\text{C}$ 、 $4.5\text{V} \leq V_M \leq 44\text{V}$)

表 14 電気的特性 3

| 項目 | 記号 | 測定条件 | 最小 | 標準 | 最大 | 単位 | |
|---------------|----------------------|-----------------|--|-----|------|---------------|---------------|
| ボディダイオード順方向電圧 | VSD | ソース-ドレイン電流=1.0A | - | 0.9 | - | V | |
| 消費電流 | SLEEP | IM1 | VM=24V, nSLEEP=0V Tj=25°C | - | 0.75 | 1 | μA |
| | | IM2 | nSLEEP=0V | - | - | 5 | μA |
| | ACTIVE | IM3 | VM=24V, nSLEEP=5.0V, EN/IN1=PH/IN2=0V | - | 4 | 7 | mA |
| VREF 入力電流 | IREF | VREF=3.6V | - | - | 1 | μA | |
| UVLO しきい値電圧 | VUVLO1 | VM 立ち上がり | 3.8 | 4.0 | 4.2 | V | |
| | VUVLO2 | VM 立ち下がり | 3.6 | 3.8 | 4.0 | V | |
| UVLO ヒステリシス | VUVLOh _{ys} | - | - | 0.2 | - | V | |
| 過電流検出しきい値 | ISDth | - | 3.5 | 5.5 | - | A | |
| 過熱検出しきい値 | TSDth | - | 150 | 165 | 180 | °C | |
| 過熱復帰しきい値 | TSD(rec) | - | 125 | - | 150 | °C | |

逆起電力に関して

モーターを動作中に電力回生のタイミングが発生しますが、そのタイミングでモーターの逆起電力の影響で、モーター電流が電源へ回生されます。電源のシンク能力がない場合、ICの電源端子、出力端子が定格以上に上昇する場合があります。使用条件や、モーターの特性によってモーターの逆起電力が異なりますので、逆起電力によりICの破壊、動作に問題ないこと、また周辺回路などに誤動作や破壊がないことを十分ご確認ください。

15. AC 電気的特性 (特に指定のない項目は、 $-40 \leq T_j \leq 150^\circ\text{C}$ 、 $4.5\text{V} \leq V_M \leq 44\text{V}$)

表 15 AC 電気的特性

| 項目 | 記号 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|----------------|-----------|--|-----|-------|-----|---------------|
| 起動時間 | tWAKE | $V_M > V_{UVLO}$, $n\text{SLEEP} = 5\text{V}$ | - | - | 1.5 | ms |
| スリープモード設定時間 | tSLEEP | $V_M > V_{UVLO}$, $n\text{SLEEP} = 0\text{V}$ | - | 0.025 | 1.0 | ms |
| 出力立ち上がり時間 | tr | $V_M = 24\text{V}$, OUT_x が 10%から90%まで立ち 上がる時間 | 145 | 180 | 255 | ns |
| 出力立ち下がり時間 | tf | $V_M = 24\text{V}$, OUT_x が 90%から10%まで立ち 下がる時間 | 75 | 105 | 145 | ns |
| 入力-出力伝搬遅延時間 | tPD | EN/IN1, PH/IN2 入力 から OUT_x が応答する まで | 380 | 550 | 720 | ns |
| ロジック入力信号最小パルス幅 | tLOG(min) | EN/IN1, PH/IN2 | 500 | - | - | ns |
| 出力デッドタイム | tDEAD | ボディダイオード回生 | - | 300 | - | ns |
| 定電流固定オフ時間 | tOFF | - | - | 25 | - | μs |
| 電流検出遅延時間 | tDELAY | - | - | 1.6 | - | μs |
| アナログ不感帯時間 | At(BLK) | - | - | 0.6 | - | μs |
| デジタル不感帯時間 | Dt(BLK) | - | - | 0.938 | - | μs |
| UVLO 検出不感帯時間 | tUVLO | - | - | 10 | - | μs |
| 過電流検出不感帯時間 | tISD | - | - | 3 | - | μs |
| 過電流検出自動復帰時間 | tRETRY | - | - | 2 | - | ms |

注: x=1 or 2

AC 電気的特性タイミングチャート

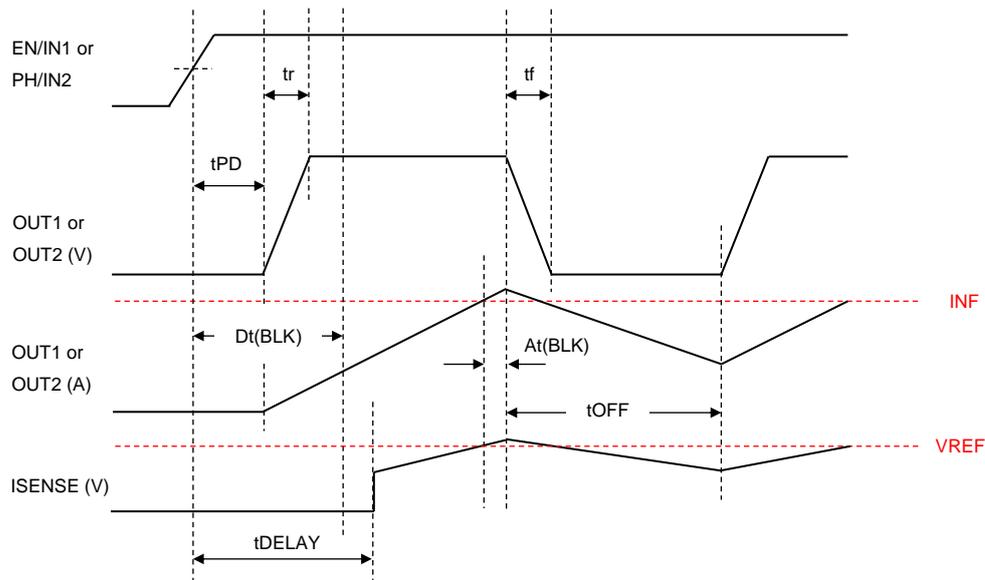


図 15 AC 電気的特性タイミングチャート

注: タイミングチャートは機能・動作を説明するため、単純化してあります。

16. PD-Ta 特性(参考値)

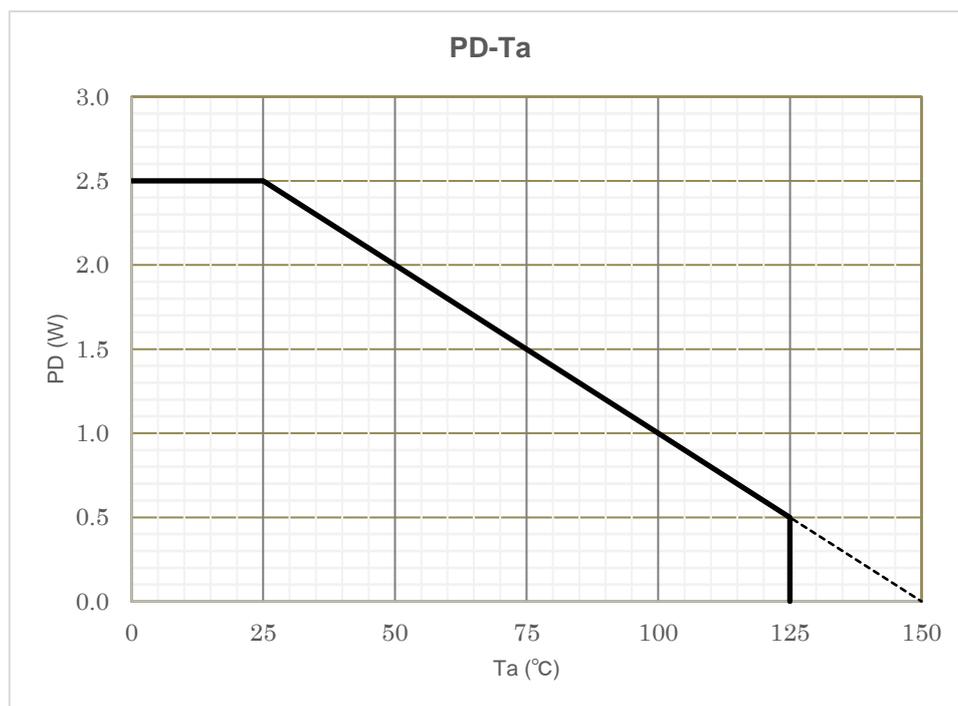


図 16 JEDEC 4 層基板実装時

注: 上記グラフは、参考値であり保証値ではありません。

17. 応用回路例

17.1. 1つのブラシモーター接続例

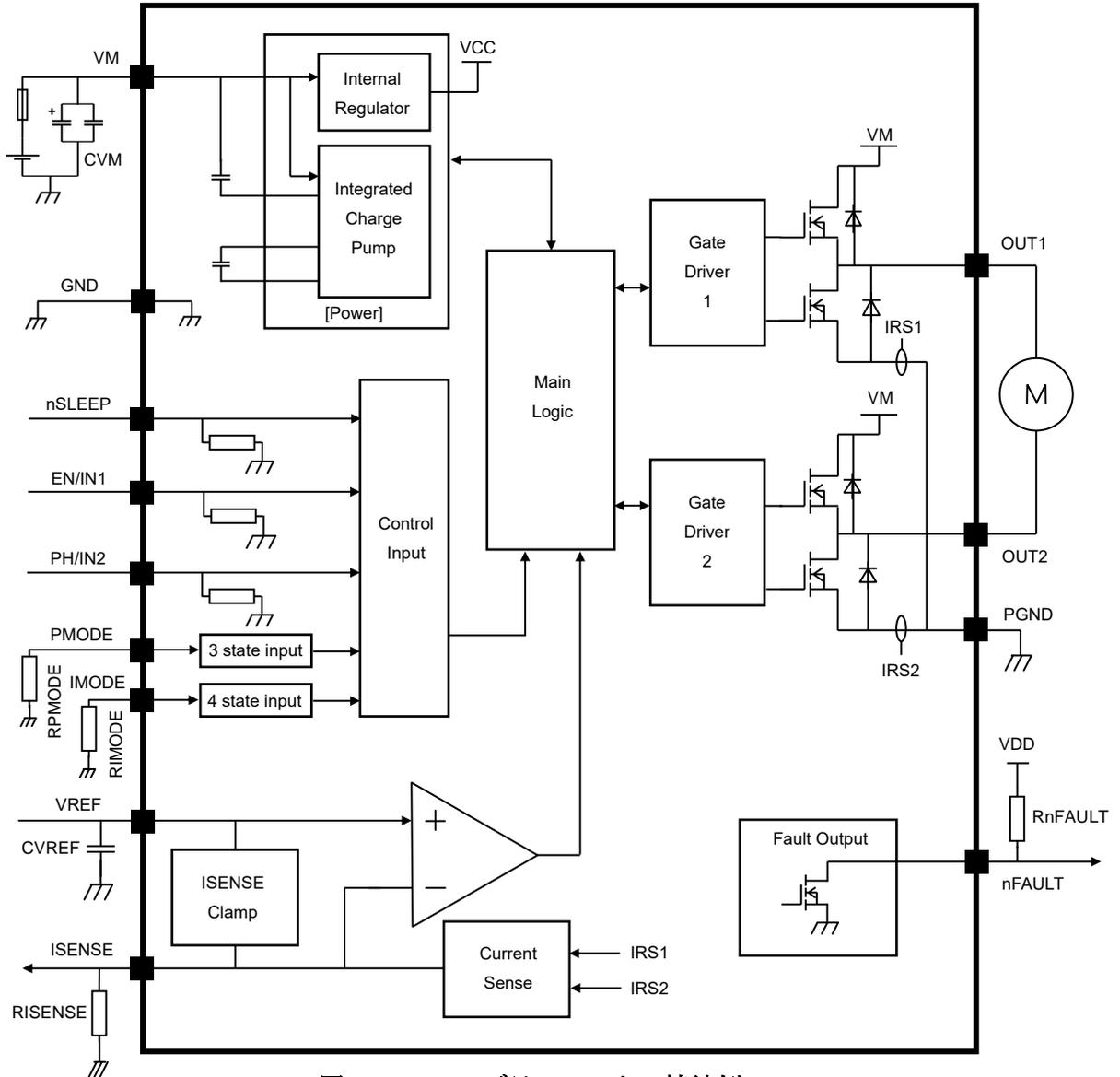


図 17.1 1つのブラシモーター接続例

注：応用回路例は参考例であり、量産設計を保証するものではありません。

表 17.1 部品定数参考例 (注)

| 部品記号 | 部品 | 定数 |
|---------|----------------------------|------------------------------|
| CVM | 電解コンデンサー+セラミックコンデンサー(並列接続) | 47 μ F+0.1 μ F |
| CVREF | セラミックコンデンサー | 0.1 μ F |
| RIMODE | 抵抗 | 「電流制御」項 IMODE 設定参照 |
| RPMODE | 抵抗 | 「H-Bridge 制御モード」項 PMODE 設定参照 |
| RnFAULT | 抵抗 | プルアップ抵抗、ILO \leq 5mA |
| RISENSE | 抵抗 | 「電流モニタリング機能」「電流制御」項参照 |

注：表中の定数は参考例であり、使用条件により上記値以外の部品の使用も可能です。

17.2. ハーフブリッジ独立制御モードによる 2 つのブラシモーター接続例

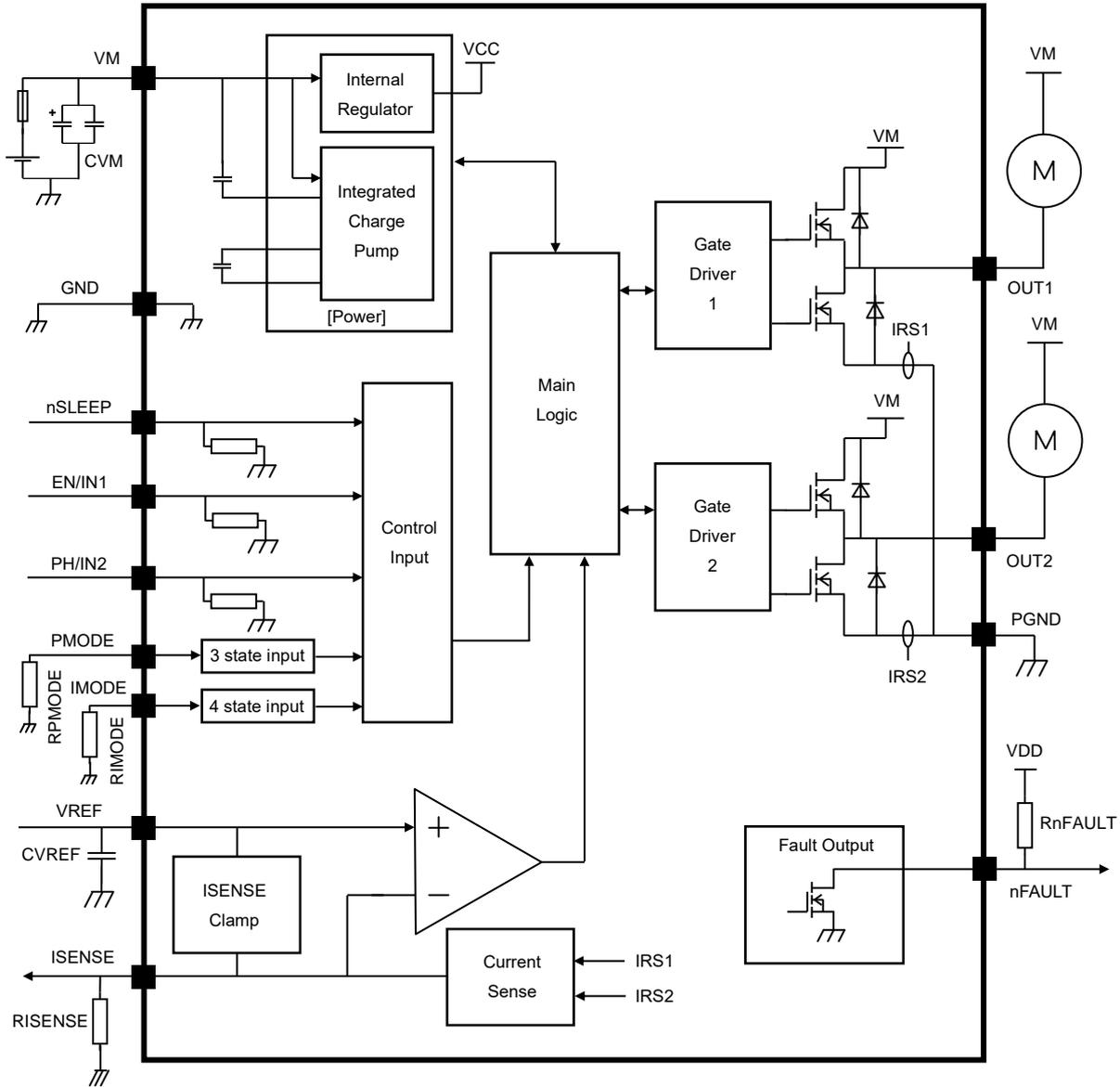


図 17.2 2 つのブラシモーター接続例

注：応用回路例は参考例であり、量産設計を保証するものではありません。

表 17.2 部品定数参考例 (注)

| 部品記号 | 部品 | 定数 |
|---------|----------------------------|------------------------------|
| CVM | 電解コンデンサー+セラミックコンデンサー(並列接続) | 47 μ F+0.1 μ F |
| CVREF | セラミックコンデンサー | 0.1 μ F |
| RIMODE | 抵抗 | 「電流制御」項 IMODE 設定参照 |
| RPMODE | 抵抗 | 「H-Bridge 制御モード」項 PMODE 設定参照 |
| RnFAULT | 抵抗 | プルアップ抵抗、ILO \leq 5mA |
| RISENSE | 抵抗 | 「電流モニタリング機能」「電流制御」項参照 |

注：表中の定数は参考例であり、使用条件により上記値以外の部品の使用も可能です。

18. 外形图

18.1. 外形寸法图 (P-VQFN16-0303-0.50-001)

单位: mm

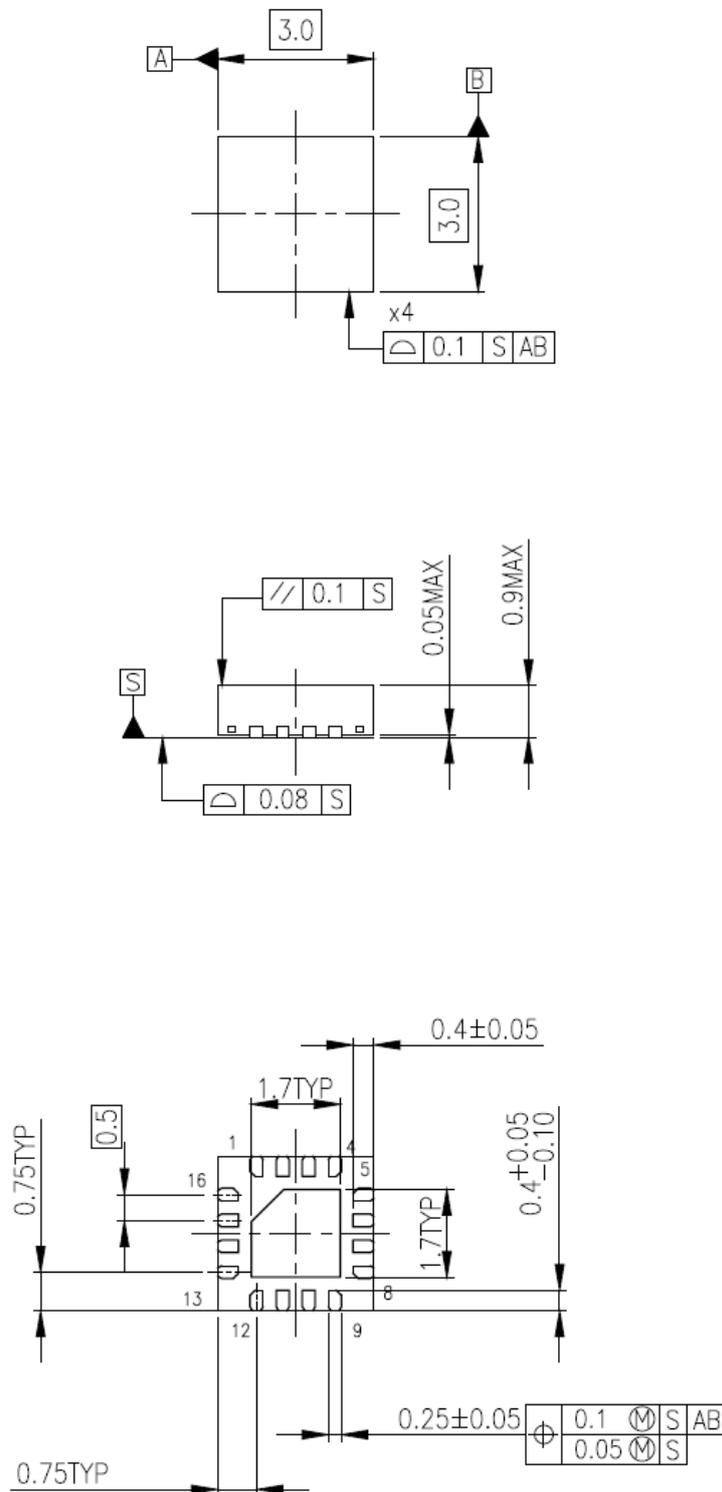


图 188.1 外形寸法图 (P-VQFN16-0303-0.50-001)

質量: 0.02 g (標準)

18.2. 外形寸法図 (P-HTSSOP16-0505-0.65-002)

単位: mm

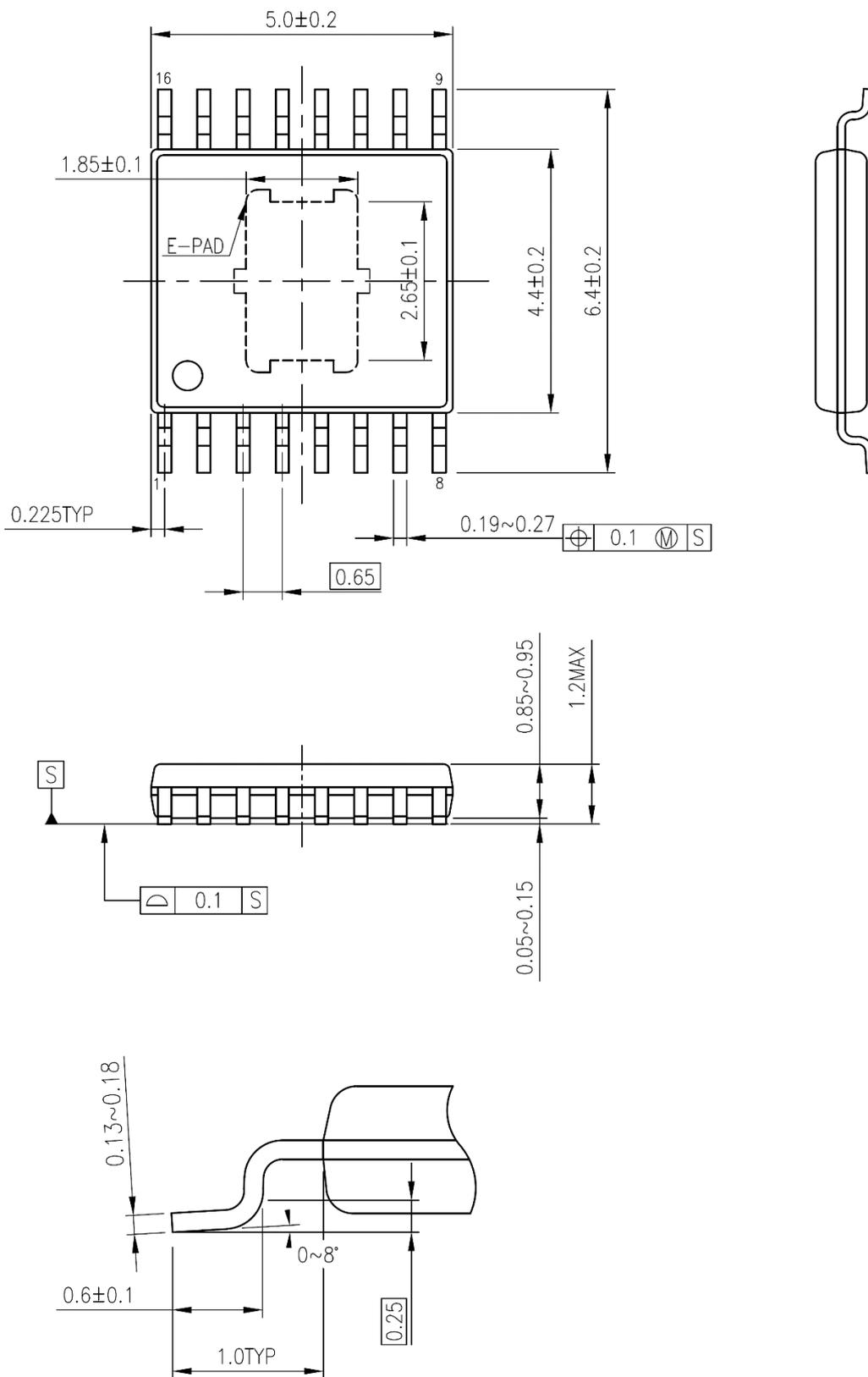


图 188.2 外形寸法図 ((P-HTSSOP16-0505-0.65-002)

質量: 0.06 g (標準)

19. 記載内容の留意点

19.1. ブロック図

ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

19.2. 等価回路

等価回路は、回路を説明するため、一部省略・簡略化している場合があります。

19.3. タイミングチャート

タイミングチャートは機能・動作を説明するため、単純化している場合があります。

19.4. 応用回路例

応用回路例は、参考例であり、量産設計に際しては、十分な評価を行ってください。
また、工業所有権の使用の許諾を行うものではありません。

20. 使用上のご注意およびお願い事項

20.1. 使用上の注意事項

- (1) 絶対最大定格は複数の定格の、どの1つの値も瞬時たりとも超えてはならない規格です。
複数の定格のいずれに対しても超えることができません。
絶対最大定格を超えると破壊、損傷および劣化の原因となり、破裂・燃焼による傷害を負うことがあります。
- (2) デバイスの逆差し、差し違い、または電源のプラスとマイナスの逆接続はしないでください。電流や消費電力が絶対最大定格を超え、破壊、損傷および劣化の原因になるだけでなく、破裂・燃焼により傷害を負うことがあります。なお、逆差しおよび差し違いのままでも通電したデバイスは使用しないでください。
- (3) 過電流の発生やICの故障の場合に大電流が流れ続けないように、適切な電源ヒューズを使用してください。ICは絶対最大定格を超えた使い方、誤った配線、および配線や負荷から誘起される異常パルスノイズなどが原因で破壊することがあり、この結果、ICに大電流が流れ続けることで、発煙・発火に至ることがあります。破壊における大電流の流出入を想定し、影響を最小限にするため、ヒューズの容量や溶断時間、挿入回路位置などの適切な設定が必要となります。
- (4) モーターの駆動など、コイルのような誘導性負荷がある場合、ON時の突入電流やOFF時の逆起電力による負極性の電流に起因するデバイスの誤動作あるいは破壊を防止するための保護回路を接続してください。ICが破壊した場合、傷害を負ったり発煙・発火に至ることがあります。
保護機能が内蔵されているICには、安定した電源を使用してください。電源が不安定な場合、保護機能が動作せず、ICが破壊することがあります。ICの破壊により、傷害を負ったり発煙・発火に至ることがあります。
- (5) パワーアンプおよびレギュレーターなどの外部部品（入力および負帰還コンデンサーなど）や負荷部品（スピーカーなど）の選定は十分に考慮してください。
入力および負帰還コンデンサーなどのリーク電流が大きい場合には、ICの出力DC電圧が大きくなります。この出力電圧を入力耐電圧が低いスピーカーに接続すると、過電流の発生やICの故障によりスピーカーの発煙・発火に至ることがあります。（IC自体も発煙・発火する場合があります。）特に出力DC電圧を直接スピーカーに入力するBTL (Bridge Tied Load) 接続方式のICを用いる際は留意が必要です。

20.2. 使用上の留意点

(1) 過電流検出回路

過電流制限回路（通常：カレントリミッター回路）はどのような場合でも IC を保護するわけではありません。動作後は、速やかに過電流状態を解除するようお願いします。

絶対最大定格を超えた場合など、ご使用方法や状況により、過電流制限回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。また、動作後、長時間過電流が流れ続けた場合、ご使用方法や状況によっては、IC が発熱などにより破壊することがあります。

(2) 過熱検出回路

過熱検出回路（通常：サーマルシャットダウン回路）は、どのような場合でも IC を保護するわけではありません。動作後は、速やかに発熱状態を解除するようお願いします。

絶対最大定格を超えて使用した場合など、ご使用法や状況により、過熱検出回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。

(3) 放熱設計

パワーアンプ、レギュレーター、ドライバーなどの、大電流が流出入する IC の使用に際しては、適切な放熱を行い、規定接合温度 (T_j) 以下になるように設計してください。これらの IC は通常使用時においても、自己発熱をします。IC 放熱設計が不十分な場合、IC の寿命の低下・特性劣化・破壊が発生することがあります。また、IC の発熱に伴い、周辺に使用されている部品への影響も考慮して設計してください。

(4) 逆起電力

モーターを逆転やストップ、急減速を行った場合に、モーターの逆起電力の影響でモーターから電源へ電流が流れ込みますので、電源の Sink 能力が小さい場合、IC の電源端子、出力端子が定格以上に上昇する恐れがあります。逆起電力により電源端子、出力端子が定格電圧を超えないように設計してください。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>