スタンダードデジタルアイソレーター

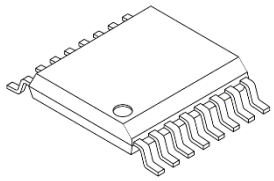
DCM341L01

車載向け 高速 Logic 4 チャネル 出力 Enable 制御 デフォルト Low 出力

1. 概要

DCM341L01 は、1 次側と 2 次側を磁気結合構造によって絶縁結合させた、16 pin SOIC Wide パッケージのデフォルト Low 出力、4 チャネル、ロジック向け高速デジタルアイソレーターです。

絶縁耐圧が 5000 Vrms と高く、車載関連の通信ライン絶縁等の制御応用アプリケーションに適しています。



16pin SOIC Wide body

質量: 0.426 g (標準)

2. 用途

- バッテリー制御応用
- 燃料電池制御応用
- 電気自動車搭載応用
- データコンバーター絶縁
  （シリアル・ペリフェラル・インターフェース（SPI）等）

3. 特長

- データ伝送速度 : 50 Mbps (最大)
- デフォルト出力 : Low
- 制御方式 : 出力 Enable 制御
- チャネル数 : 4 チャネル（Forward 3 : Reverse 1）
- 動作推奨電圧 : 3.3 V / 5 V
- 絶縁耐性 : 5000 Vrms
- CMTI ノイズ耐性 : ±100 kV/ μs (標準)
- 安全規格
  - AEC-Q100 （Grade 1 適合）
  - UL : UL1577 , File No. E519997
  - cUL : CSA Component Acceptance Service Notice No. E519997

注: 代表特性表の特記事項

測定条件 : 特に規定しない限り $V_{DD1} = V_{DD2} = 3.3$ V or 5 V , Ta = 25 °C

4. 構造パラメーター

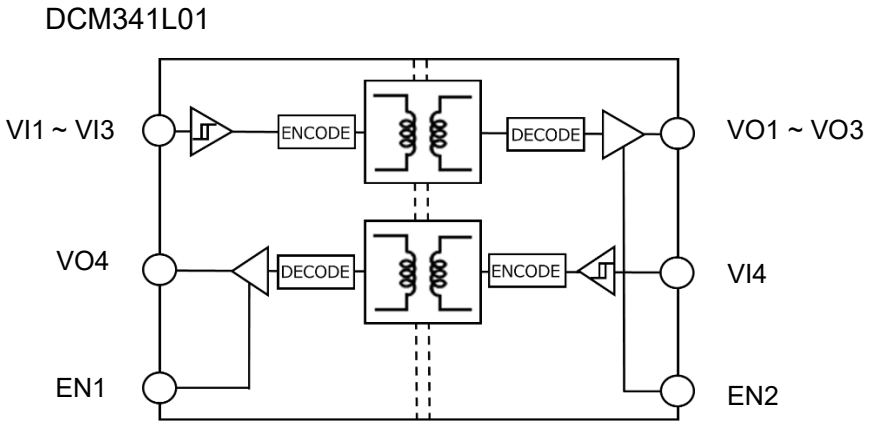
表 4.1 構造パラメーター

項目	記号	値	単位
沿面距離	CPG	7.6 (Min)	mm
空間距離	CLR	7.6 (Min)	mm
絶縁物厚	DTI	17	μm

製品量産開始時期
2024 年 10 月

© 2024-2026
Toshiba Electronic Devices & Storage Corporation

5. 内部回路構成



注: ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略･簡略化している場合があります。

図 5.1　内部ブロック図

6. 端子配置図

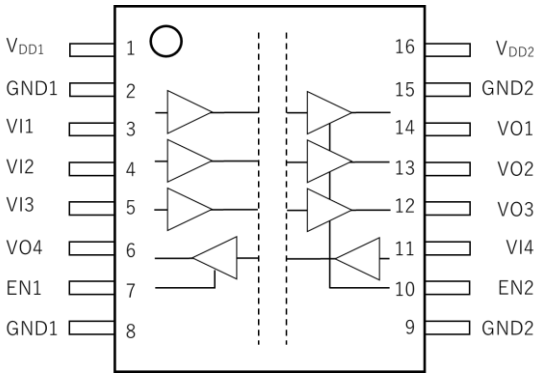


図 6.1　端子配置図　(top view)

7. 端子説明

表 7.1　端子説明

端子番号	名称	入出力	端子説明
1	V_{DD1}	—	1 次側　電源
2	GND1	—	1 次側　GND
3	VI1	IN	ロジック　入力チャネル 1
4	VI2	IN	ロジック　入力チャネル 2
5	VI3	IN	ロジック　入力チャネル 3
6	VO4	OUT	ロジック　出力チャネル 4
7	EN1	IN	1 次側出力　イネーブル端子
8	GND1	—	1 次側　GND
9	GND2	—	2 次側　GND
10	EN2	IN	2 次側出力　イネーブル端子
11	VI4	IN	ロジック　入力チャネル 4
12	VO3	OUT	ロジック　出力チャネル 3
13	VO2	OUT	ロジック　出力チャネル 2
14	VO1	OUT	ロジック　出力チャネル 1
15	GND2	—	2 次側　GND
16	V_{DD2}	—	2 次側　電源

© 2024-2026
Toshiba Electronic Devices & Storage Corporation

8. 動作説明

8.1 外付け部品仕様

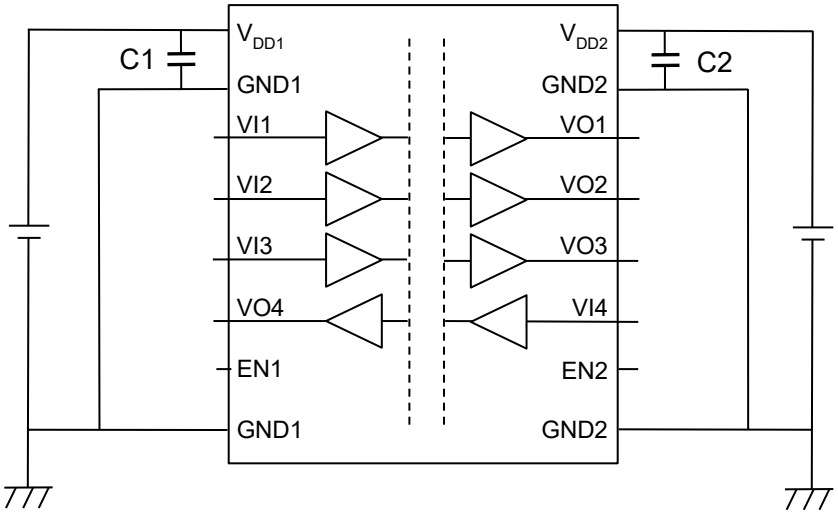


図 8.1　外付け部品回路図　(top view)

表 8.1　外付け部品一覧　(注)

部品番号	推奨値	接続端子	補足
C1	0.1 μF	V_{DD1}	—
C2	0.1 μF	V_{DD2}	—

注:　C1 , C2 には高周波特性の良いコンデンサーをご使用下さい。

注:　C1 , C2 は 1 次側の V_{DD1}, GND1 間と 2 次側の V_{DD2}, GND2 間にできる限り IC の端子そばに配置してください。(10 mm 以内)　接続しない場合には、スピードへの影響や、正常な ON / OFF 動作をしない場合があります。

8.2 機能説明

8.2.1 出力 Enable 機能

7 ピン（EN1 端子）及び 10 ピン(EN2 端子)を High もしくは Low に制御することにより、出力信号 Enable / Disable 制御が可能です。

出力 Enable 状態にする為には、7 ピン(EN1 端子)及び、10 ピン（EN2 端子）を High もしくは OPEN に設定してください。

尚、7 ピン（EN1 端子）を Low にすることにより、VO4 を Disable 状態に、10 ピン(EN2 端子)を Low にすることにより、VO1 ~ VO3 を Disable 状態にすることが可能です。

表 8.2　各端子の真理値表 (注)

<table>
<tr><th></th><th>V_{DDI}
入力側
V_{DD}</th><th>V_{DDO}
出力側
V_{DD}</th><th>EN 端子
(EN1, EN2)</th><th>入力
(VI1 ~ VI4)</th><th>出力
(VO1 ~ VO4)</th><th>状態説明</th></tr>
<tr><td>1</td><td rowspan="4">PU</td><td rowspan="4">PU</td><td rowspan="3">High
もしくは
OPEN</td><td>Low</td><td>Low</td><td rowspan="2">通常動作</td></tr>
<tr><td>2</td><td>High</td><td>High</td></tr>
<tr><td>3</td><td>OPEN</td><td>Low</td><td>デフォルトモード</td></tr>
<tr><td>4</td><td>Low</td><td>不定状態</td><td>Z</td><td>出力ディセーブルモード</td></tr>
<tr><td>5</td><td>PU</td><td>PD</td><td>不定状態</td><td>不定状態</td><td>不定状態</td><td>V_{DDO} に電源が供給されていない状態では出力は不定となります。</td></tr>
<tr><td>6</td><td rowspan="2">PD</td><td rowspan="2">PU</td><td>High
もしくは
OPEN</td><td rowspan="2">不定状態</td><td>Low</td><td>デフォルトモード</td></tr>
<tr><td>7</td><td>Low</td><td>Z</td><td>出力ディセーブルモード</td></tr>
<tr><td>8</td><td>PD</td><td>PD</td><td>不定状態</td><td>不定状態</td><td>不定状態</td><td>V_{DDO} に電源が供給されていない状態では出力は不定となります。</td></tr>
</table>

注:　PU = Powered Up (V_{DD} ≧ 2.25 V)，PD = Powered Down (V_{DD} ≦ 1.7 V)
　　Z = High Impedance

注:　V_{DDI} = 入力側 V_{DD}, V_{DDO} = 出力側 V_{DD}

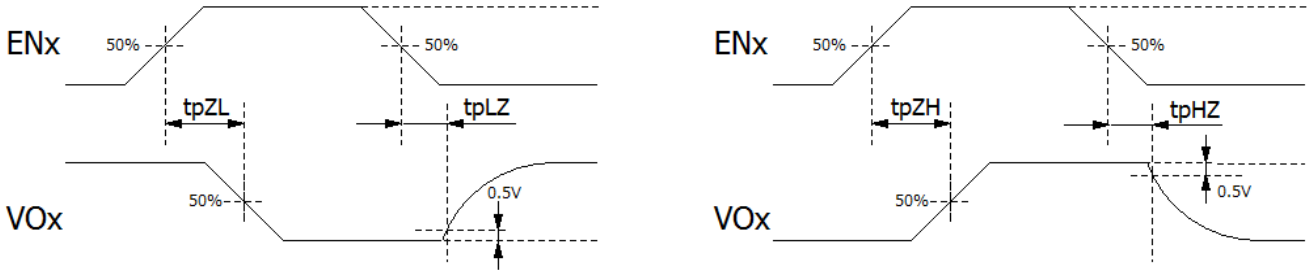


図 8.2 イネーブル伝搬遅延時間　波形図

9. 絶対最大定格

表 9.1 絶対最大定格（注）

(特に規定しない限り、Ta = 25°C)

項　目	条件	記　号	定　格	単位
接合温度	—	T_J	-40 ~ 150	°C
保存温度	—	T_{stg}	-65 ~ 150	°C
動作温度	—	T_{opr}	-40 ~ 125	°C
はんだ付け温度	10 s	T_{sol}	260	°C
入力端子電圧	—	V_{DD1}, V_{DD2}	-0.5 ~ 6.0	V
		VI (1 ~ 4)	-0.5 ~ V_{DDI} + 0.5 (注 1)	V
		VO (1 ~ 4)	-0.5 ~ V_{DDO} + 0.5 (注 1)	V
		EN1	-0.5 ~ V_{DDI} + 0.5 (注 1)	V
		EN2	-0.5 ~ V_{DDO} + 0.5 (注 1)	V
出力電流	—	I_O	±15	mA
絶縁耐圧	1 min	BV_S	5000	Vrms
最大電流	V_{DD1} = V_{DD2} = 5.5 V, Tj = 150 °C, Ta = 25 °C	I_{S1}	284	mA
	V_{DD1} = V_{DD2} = 3.6 V, Tj = 150 °C, Ta = 25 °C	I_{S2}	434	mA
最大電力損失	Tj = 150 °C, Ta = 25 °C	$P_{d\ Max}$	1562	mW

注：絶対最大定格について
絶対最大定格は瞬時たりとも超えてはならない規格です。
絶対最大定格を超えると IC の破壊や劣化や損傷の原因となり、IC 以外にも破壊や損傷や劣化を与える恐れがあります。
いかなる動作条件においても必ず絶対最大定格を超えないように設計を行ってください。
ご使用に際しては、記載された動作範囲内でご使用ください。

注 1:　最大電圧は 6 V を超えて使用しないでください。

9.1 許容電流特性

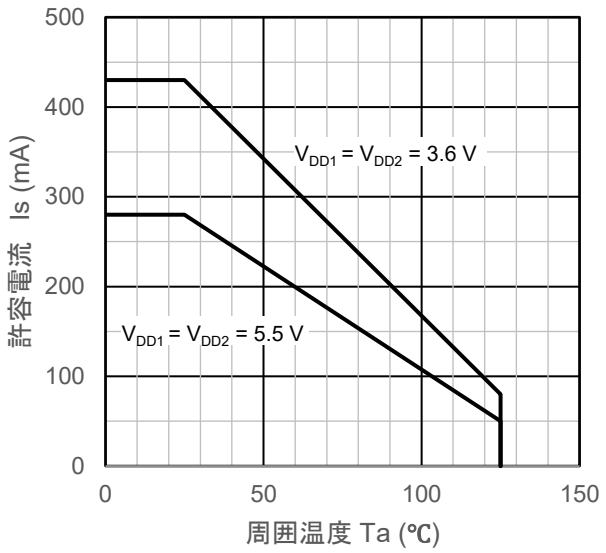


図 9.1　許容電流特性

10. 推奨動作条件

表 10.1　推奨動作条件（注）

項　　目	記　号	最小	最大	単位
電源電圧	V_{DD1}, V_{DD2}	3.0	5.5	V
接合温度	T_J	-40	150	°C
動作温度	T_{opr}	-40	125	°C

注:　推奨動作条件は，期待される性能を得るための設計指標です。
また，各項目はそれぞれ独立した指標となっておりますので、設計の際は電気的特性などで規定された値も合わせて確認してください。

11. 電気的特性

11.1 電気的特性（DC 特性 5 V 動作時）

表 11.1 電気的特性 DC 特性 5 V 動作時 (注)

(特に規定しない限り推奨動作条件において $V_{DD1} = V_{DD2} = 4.5\ V \sim 5.5\ V$)

項　目	記　号	測 定 条 件	最小	標準	最大	単位
低電圧ロックアウト電圧しきい値	VDD_{xUV+}	電源電圧立ち上がり時	—	2.1	2.25	V
	VDD_{xUV-}	電源電圧立ち下がり時	1.7	1.9	—	
	VDD_{xUVH}	立ち上がり，立下がり時 ロックアウト電圧ヒステリシス幅	0.1	0.2	—	
ロジック ハイレベル出力電圧	V_{OH}	VIX = High, I_{OH} = -20 μA	V_{DDO} - 0.1	V_{DDO}	—	V
		VIX = High, I_{OH} = -4 mA	V_{DDO} - 0.4	V_{DDO} - 0.2	—	
ロジック ローレベル出力電圧	V_{OL}	VIX = Low, I_{OL} = 20 μA	—	0	0.1	V
		VIX = Low, I_{OL} = 4 mA	—	0.2	0.4	
出力インピーダンス	Z_O	—	—	50	—	Ω
ロジック ハイレベル入力 しきい値電圧	V_{IH}	—	0.7 x V_{DDI}	—	—	V
ロジック ローレベル入力 しきい値電圧	V_{IL}	—	—	—	0.3 x V_{DDI}	V
ロジック 入力電圧しきい値 ヒステリシス幅	V_{HYS}	—	—	0.37	—	V
Enable 端子 ハイレベル入力 しきい値電圧	V_{ENIH}	—	0.7 x V_{DDI}	—	—	V
Enable 端子 ローレベル入力 しきい値電圧	V_{ENIL}	—	—	—	0.3 x V_{DDI}	V
Enable 端子 入力電圧しきい値 ヒステリシス幅	V_{ENHYS}	—	—	0.37	—	V
入力電流	I_I	$V_I = V_{DDI}$ or 0 V	—	—	±10	μA

注: V_{DDI} = 入力側 V_{DD}, V_{DDO} = 出力側 V_{DD}

11.2 電気的特性（スイッチング特性 5 V 動作時）

表 11.2 電気的特性スイッチング特性 5 V 動作時

(特に規定しない限り推奨動作条件において $V_{DD1} = V_{DD2} = 4.5\ V \sim 5.5\ V$)

項目		記号	測定条件	最小	標準	最大	単位
データ転送速度		t_{bps}	—	DC	—	50	Mbps
伝搬遅延		t_{PHL}, t_{PLH}	50 kHz, Duty = 50 %, C_L = 15 pF	—	10.9	18.4	ns
パルス幅歪		PWD	$\|t_{PHL} - t_{PLH}\|$	—	0.8	5.1	ns
伝搬遅延差		t_{PSK}	(注 1)	—	—	13.0	ns
チャネル間伝搬遅延差	同方向	t_{skCD}	—	—	—	4.4	ns
	逆方向	t_{skOD}	—	—	—	4.5	ns
出力立ち上がり時間		t_r	10 % to 90 %	—	0.9	—	ns
出力立ち下がり時間		t_f	90 % to 10 %	—	0.9	—	ns
Enable 伝搬遅延		t_{pZL}, t_{pZH}	50 kHz, Duty = 50 %, C_L = 15 pF	—	—	15.0	ns
		t_{pLZ}, t_{pHZ}		—	—	18.0	ns
コモンモード過渡耐性		CMTI	$V_I = V_{DDI}$ or 0 V, V_{CM} = 1500 V	—	100	—	kV/μs

注 1: 伝搬遅延差（部品間）は同一動作条件化(電源電圧、入力電流、温度条件等)で適用されます。

11.3 電気的特性（供給電流特性 5 V 動作時）

表 11.3 電気的特性供給電流特性 5 V 動作時

(特に規定しない限り推奨動作条件において $V_{DD1} = V_{DD2} = 4.5\ V \sim 5.5\ V$)

項目			記号	測定条件	最小	標準	最大	単位
DC 電流		1 次側	$I_{DDQ1(0)5}$	V_I = Low	—	3.0	4.3	mA
			$I_{DDQ1(1)5}$	V_I = High	—	16.6	22.5	
		2 次側	$I_{DDQ2(0)5}$	V_I = Low	—	4.5	6.6	mA
			$I_{DDQ2(1)5}$	V_I = High	—	10.2	14.1	
供給電流 (AC)	t_{bps}= 1 Mbps	1 次側	$I_{DD1(1)5}$	f_{CLK} = 500 kHz, Duty = 50 % 矩形波, C_L = 15 pF	—	10.0	15.5	mA
		2 次側	$I_{DD2(1)5}$		—	7.6	10.2	
	t_{bps}= 25 Mbps	1 次側	$I_{DD1(25)5}$	f_{CLK} = 12.5 MHz, Duty = 50 % 矩形波, C_L = 15 pF	—	12.1	18.2	mA
		2 次側	$I_{DD2(25)5}$		—	10.6	15.4	
	t_{bps}= 50 Mbps	1 次側	$I_{DD1(50)5}$	f_{CLK} = 25 MHz, Duty = 50 % 矩形波, C_L = 15 pF	—	13.9	20.3	mA
		2 次側	$I_{DD2(50)5}$		—	14.6	22.0	

© 2024-2026
Toshiba Electronic Devices & Storage Corporation

11.4 電気的特性（DC 特性 3.3 V 動作時）

表 11.4 電気的特性 DC 特性 3.3 V 動作時 (注)

(特に規定しない限り推奨動作条件において $V_{DD1} = V_{DD2} = 3.0\ V \sim 3.6\ V$)

項　目	記　号	測 定 条 件	最小	標準	最大	単位
低電圧ロックアウト電圧しきい値	VDD_{xUV+}	電源電圧立ち上がり時	—	2.1	2.25	V
	VDD_{xUV-}	電源電圧立ち下がり時	1.7	1.9	—	
	VDD_{xUVH}	立ち上がり，立下がり時 ロックアウト電圧ヒステリシス幅	0.1	0.2	—	
ロジック ハイレベル出力電圧	V_{OH}	VIX = High, I_{OH} = -20 μA	V_{DDO} - 0.1	V_{DDO}	—	V
		VIX = High, I_{OH} = -4 mA	V_{DDO} - 0.4	V_{DDO} - 0.2	—	
ロジック ローレベル出力電圧	V_{OL}	VIX = Low, I_{OL} = 20 μA	—	0	0.1	V
		VIX = Low, I_{OL} = 4 mA	—	0.2	0.4	
出力インピーダンス	Z_O	—	—	50	—	Ω
ロジック ハイレベル入力 しきい値電圧	V_{IH}	—	0.7 x V_{DDI}	—	—	V
ロジック ローレベル入力 しきい値電圧	V_{IL}	—	—	—	0.3 x V_{DDI}	V
ロジック 入力電圧しきい値 ヒステリシス幅	V_{HYS}	—	—	0.32	—	V
Enable 端子 ハイレベル入力 しきい値電圧	V_{ENIH}	—	0.7 x V_{DDI}	—	—	V
Enable 端子 ローレベル入力 しきい値電圧	V_{ENIL}	—	—	—	0.3 x V_{DDI}	V
Enable 端子 入力電圧しきい値 ヒステリシス幅	V_{ENHYS}	—	—	0.32	—	V
入力電流	I_I	$V_I = V_{DDI}$ or 0 V	—	—	±10	μA

注: V_{DDI} = 入力側 V_{DD}, V_{DDO} = 出力側 V_{DD}

11.5 電気的特性（スイッチング特性 3.3V 動作時）

表 11.5 電気的特性スイッチング特性 3.3 V 動作時

(特に規定しない限り推奨動作条件において $V_{DD1} = V_{DD2} = 3.0$ V ~ 3.6 V)

項目		記号	測定条件	最小	標準	最大	単位
データ転送速度		t_{bps}	—	DC	—	50	Mbps
伝搬遅延		t_{PHL}, t_{PLH}	50 kHz, Duty = 50 %, C_L = 15 pF	—	11.6	19.2	ns
パルス幅歪		PWD	$\|t_{PHL} - t_{PLH}\|$	—	0.8	5.1	ns
伝搬遅延差		t_{PSK}	(注 1)	—	—	13.0	ns
チャネル間伝搬遅延差	同方向	t_{skCD}	—	—	—	4.4	ns
	逆方向	t_{skOD}	—	—	—	4.5	ns
出力立ち上がり時間		t_r	10 % to 90 %	—	0.9	—	ns
出力立ち下がり時間		t_f	90 % to 10 %	—	0.9	—	ns
Enable 伝搬遅延		t_{pZL}, t_{pZH}	50 kHz, Duty = 50 %, C_L = 15 pF	—	—	15.0	ns
		t_{pLZ}, t_{pHZ}		—	—	18.0	ns
コモンモード過渡耐性		CMTI	$V_I = V_{DDI}$ or 0 V, V_{CM} = 1500 V	—	100	—	kV/μs

注 1: 伝搬遅延差（部品間）は同一動作条件化(電源電圧、入力電流、温度条件等)で適用されます。

11.6 電気的特性（供給電流特性 3.3 V 動作時）

表 11.6 電気的特性供給電流特性 3.3 V 動作時

(特に規定しない限り推奨動作条件において $V_{DD1} = V_{DD2} = 3.0$ V ~ 3.6 V)

項目			記号	測定条件	最小	標準	最大	単位
DC 電流		1 次側	$I_{DDQ1(0)3}$	V_I = Low	—	2.9	4.1	mA
			$I_{DDQ1(1)3}$	V_I = High	—	16.5	22.3	
		2 次側	$I_{DDQ2(0)3}$	V_I = Low	—	4.4	6.5	mA
			$I_{DDQ2(1)3}$	V_I = High	—	10.1	14.0	
供給電流 (AC)	t_{bps}= 1 Mbps	1 次側	$I_{DD1(1)3}$	f_{CLK} = 500 kHz, Duty = 50 % 矩形波, C_L = 15 pF	—	9.9	14.9	mA
		2 次側	$I_{DD2(1)3}$		—	7.5	9.5	
	t_{bps}= 25 Mbps	1 次側	$I_{DD1(25)3}$	f_{CLK} = 12.5 MHz, Duty = 50 % 矩形波, C_L = 15 pF	—	10.8	16.6	mA
		2 次側	$I_{DD2(25)3}$		—	9.7	12.8	
	t_{bps}= 50 Mbps	1 次側	$I_{DD1(50)3}$	f_{CLK} = 25 MHz, Duty = 50 % 矩形波, C_L = 15 pF	—	12.0	17.7	mA
		2 次側	$I_{DD2(50)3}$		—	12.0	17.2	

© 2024-2026
Toshiba Electronic Devices & Storage Corporation

12. 特性図 (注)

12.1 データレートに対する供給電流特性

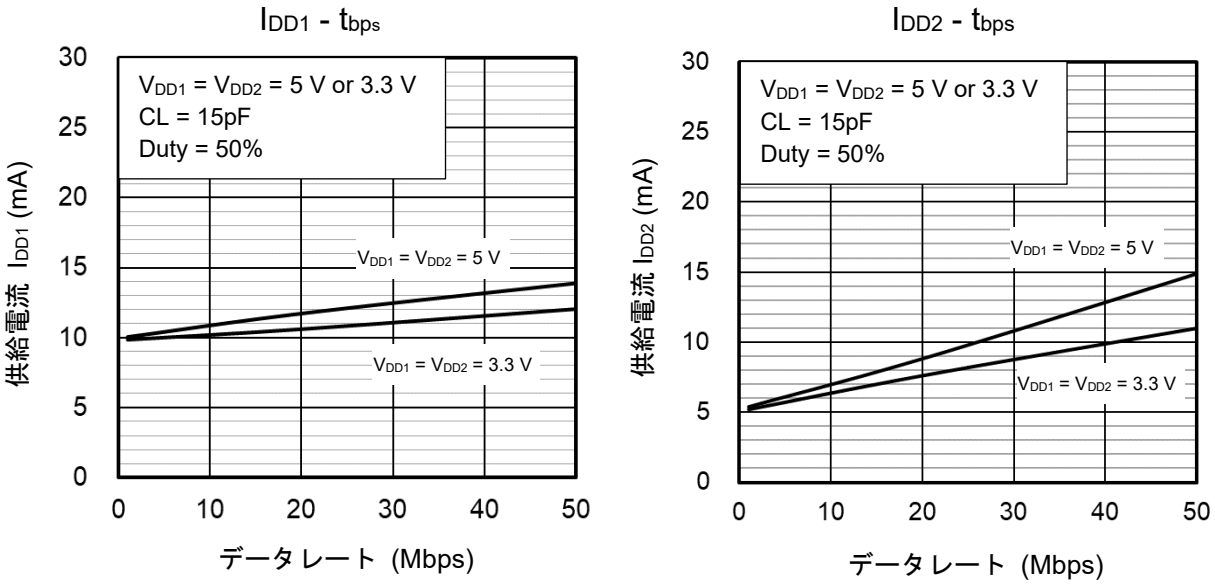


図 12.1　供給電流 – データレート

12.2 出力電流に対する出力電圧特性

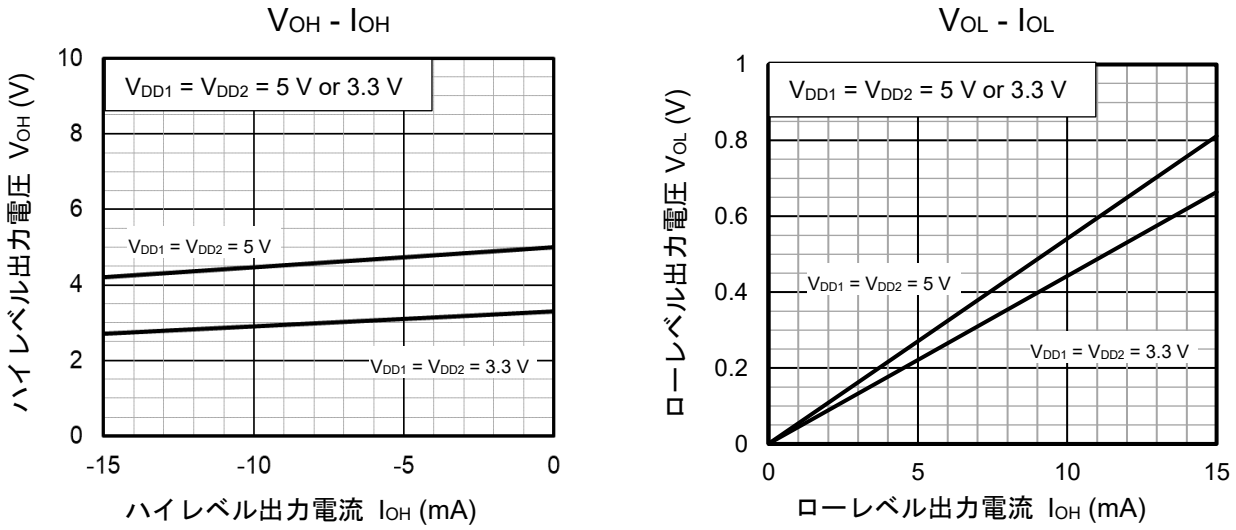


図 12.2　出力電圧 – 出力電流

注:　特性図の値は，特に指定のない限り保証値ではなく参考値です。

12.3 周囲温度に対する伝搬遅延特性

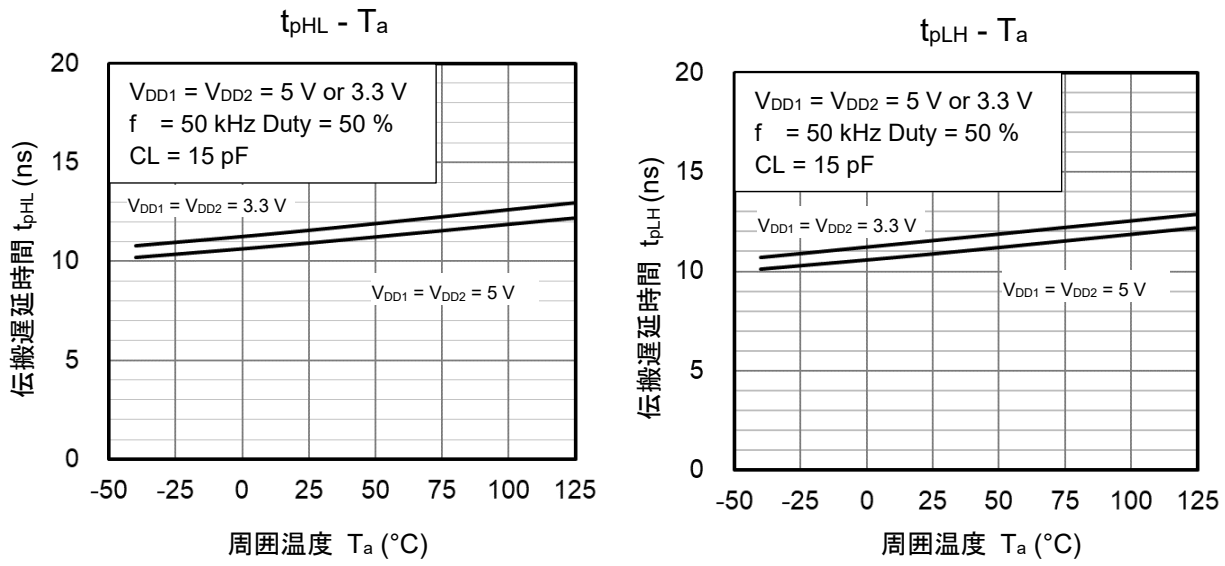


図 12.3　伝搬遅延時間 – 周囲温度

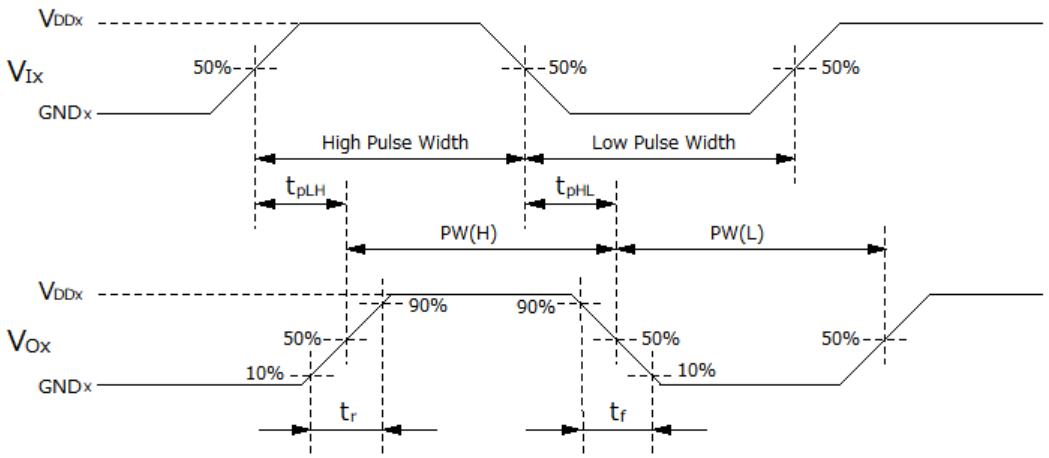


図 12.4　スイッチング波形特性図

注:　特性図の値は，特に指定のない限り保証値ではなく参考値です。

13. 絶縁仕様

表 13.1　絶縁構造パラメーター（注）

項　　目	記　号	DCM341L01	単位
最小空間距離	CLR	7.6	mm
最小沿面距離	CPG	7.6	mm
最小絶縁物厚	DTI	17	μm
トラッキング指数	CTI	550	V

注:　プリント基板に実装された場合には、沿面距離空間距離はこの値以下になることがあります。
(例えば、標準の 7.5 ㎜ランド間距離で実装される場合など)
これが許容されない場合には適切な処置を講じる必要があります。

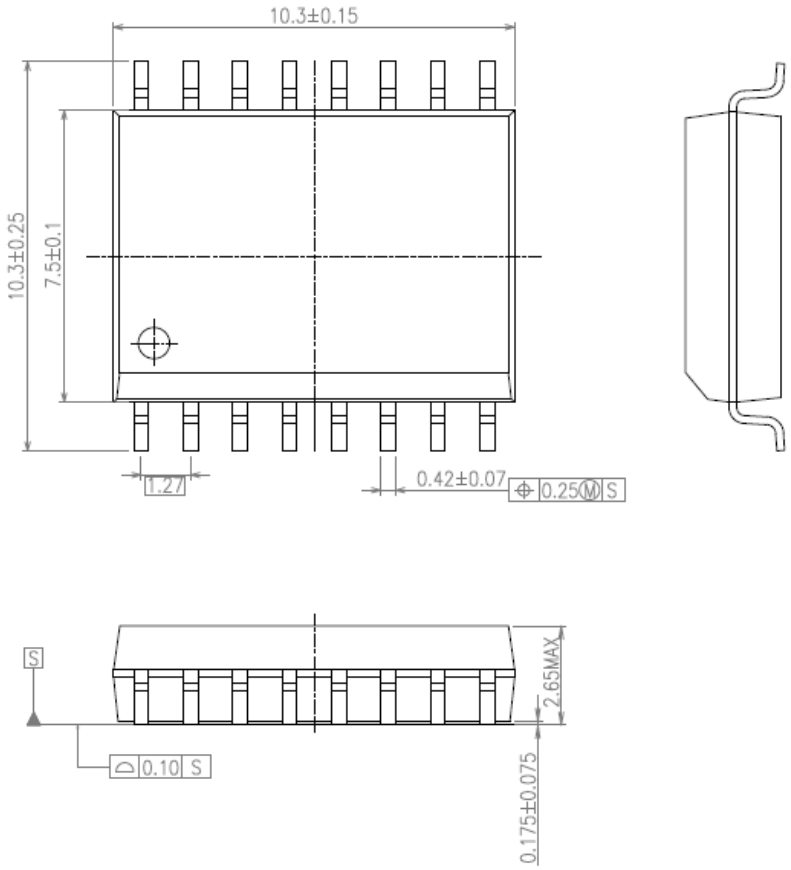
注：このデジタルアイソレーターは、安全最大定格の範囲内でのみ安全な電気絶縁に適用することができます。必要に応じ保護回路を設け、安全最大定格が確実に維持されるよう処置を講じる必要があります。

14. 外形図

14.1 外形寸法図

16pin SOIC Wide body
(P-SOP16-0811-1.27-002)

Unit : mm



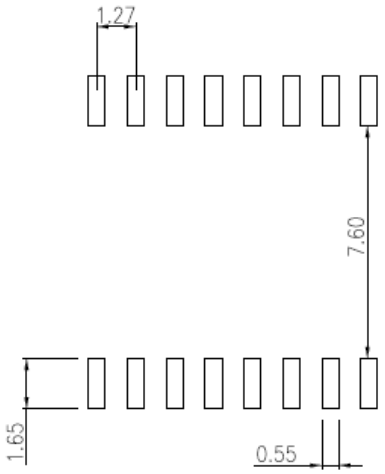
質量: 0.426 g (標準)

図 14.1 外形寸法図

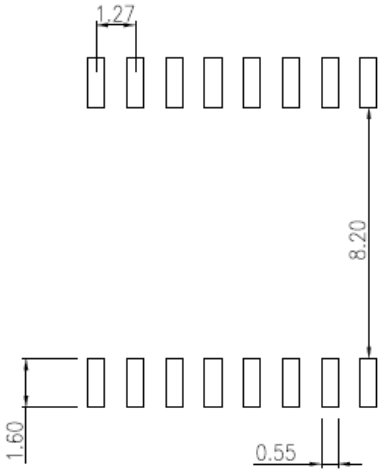
14.2　参考ランドパターン寸法

16pin SOIC Wide body
(P-SOP16-0811-1.27-002)

Unit : mm



JEITA ET-7501 Level3　準拠
沿面距離 : 7.6mm ノーマル



Isolation オプション
沿面距離 : 8mm 以上

図 14.2　参考ランドパターン寸法図

注意

- 特に表示がない限り、寸法数字の単位はミリメートルです。
- 本資料は JEITA ET-7501 Level3 に準じた参照用の図です。当社は、図および情報の正確性、完全性に関して一切の保証をいたしません。
- お客様にて各種条件(はんだ付け条件など)を十分評価し、お客様の責任において調整を行ってください。
- 本資料の図は実際の形状や寸法を正確に示すものではありません。図から採寸などで現品の寸法を見積もるなど、その値で設計しないでください。
- 設計および使用に際しては、本製品に関する最新の情報および本製品が使用される機器の取扱説明書などをご確認の上、これに従ってください。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

© 2024-2026
Toshiba Electronic Devices & Storage Corporation