

**車載用 3kW 48V-12V
双方向 DC-DC コンバーター**

デザインガイド

RD210-DGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. はじめに	4
2. 主な使用部品	5
2.1. パワーMOSFET XPW4R10ANB	5
2.2. パワーMOSFET XPQR3004PB	6
2.3. ハイサイド N チャンネル MOSFET ゲートドライバ-TPD7106F	7
3. 双方向 DC-DC コンバーターの基本方式	8
3.1. 降圧 DC-DC コンバーター動作	9
3.2. 昇圧 DC-DC コンバーター動作	10
4. 車載用 3kW 48-12V 双方向 DC-DC コンバーター	11
4.1. 仕様	12
4.2. 回路構成	13
4.3. 高電圧側入出力回路 (降圧時入力回路、昇圧時出力回路)	14
4.3.1. 過電流保護	15
4.3.2. 入力過電圧コンパレータ-	15
4.3.3. フォルト・タイマー	15
4.4. 双方向コンバーター回路	16
4.4.1. MOSFET ドライバ-	17
4.4.2. 電流検出回路	18
4.5. 低電圧側入出力回路 (降圧時入力回路、昇圧時出力回路)	21
4.5.1. スイッチ用 MOSFET 制御	22
4.5.2. パワーMOSFET ゲート駆動	23
4.5.3. 電源逆接保護	24
4.5.4. チャージポンプ電圧低下検出	24

4.6.	制御電源	25
4.6.1.	12V ラインから昇圧.....	26
4.6.2.	48V ライン、あるいは 16.4V から 12V へ降圧.....	27
4.6.3.	MCU 用 5V 電源生成	27
4.6.4.	MCU 用 1.2V、3.3V 電源生成	28

1. はじめに

本デザインガイドでは車載用 3kW 48V-12V 双方向 DC-DC コンバーター（以下、本デザイン）の各部回路の設計概要について解説します。

世界的な温室効果ガス排出削減の動きを受け、内燃機関のみを動力として使用する従来型の自動車に代わり、xEV と呼ばれるハイブリッド車やバッテリー式電気自動車の普及が進んでいます。これら xEV では電力損失低減を目的に、48V の Li イオンバッテリーを搭載する例が増えています。しかしながら既存の 12V 鉛バッテリーを電源とする一部システムを流用する際には 12V バッテリーの搭載も必須です。本デザインは、このように 48V バッテリーと 12V バッテリーが共存している応用で不可欠な、48V から 12V への降圧、12V から 48V への昇圧を実現する双方向 DC-DC コンバーターです。

低オン抵抗・高放熱性を実現した当社車載用 N チャネルパワー MOSFET 製品ラインアップから、40V 耐圧系 [XPQR3004PB](#) をスイッチング部のハイサイド MOSFET・ローサイド MOSFET と 12V ラインの入出力スイッチ部に、100V 耐圧系 [XPW4R10ANB](#) を 48V ラインの入出力スイッチ部に使用し、高効率動作を達成しています。

また、12V ラインの入出力回路部は逆接保護機能を持ったハイサイド用 N チャネルパワー MOSFET ゲートドライバー [TPD7106F](#) を使用し、バックトゥバック接続[※]された MOSFET を駆動することでバッテリーの極性を逆に接続した際の回路破壊から保護します。

※：2 個の MOSFET のドレイン端子あるいはソース端子を共通にして直列に接続する構成。オフ時に正負双方向の電流を遮断可能。

2. 主な使用部品

この章では本デザインに使用している主な部品について説明します。

2.1. パワーMOSFET XPW4R10ANB

48V ライン (高電圧側) の入出力スイッチ部、DC-DC コンバーター部に 100V 耐圧 N チャネル MOSFET [XPW4R10ANB](#) を使用しています。XPW4R10ANB の主な特長は以下のとおりです。

- AEC-Q101 適合
- 小型, 薄型で実装面積が小さい。
- オン抵抗が低い。: $R_{DS(ON)} = 3.4\text{m}\Omega$ (標準) ($V_{GS} = 10\text{V}$)
- 漏れ電流が低い。: $I_{DSS} = 10\mu\text{A}$ (最大) ($V_{DS} = 100\text{V}$)
- 取り扱いが簡単な, エンハンスメントタイプです。: $V_{th} = 2.5\sim 3.5\text{V}$ ($V_{DS} = 10\text{V}$, $I_D = 1.0\text{mA}$)

外観と端子配置

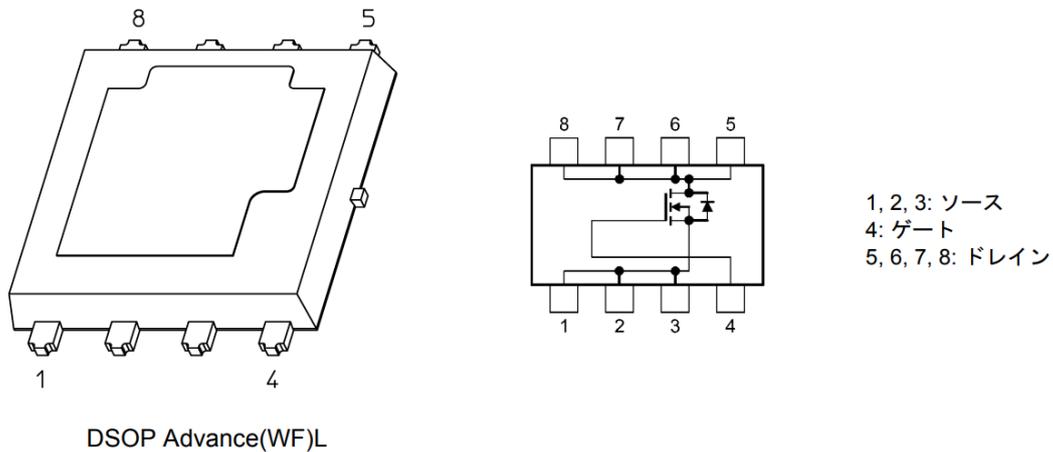


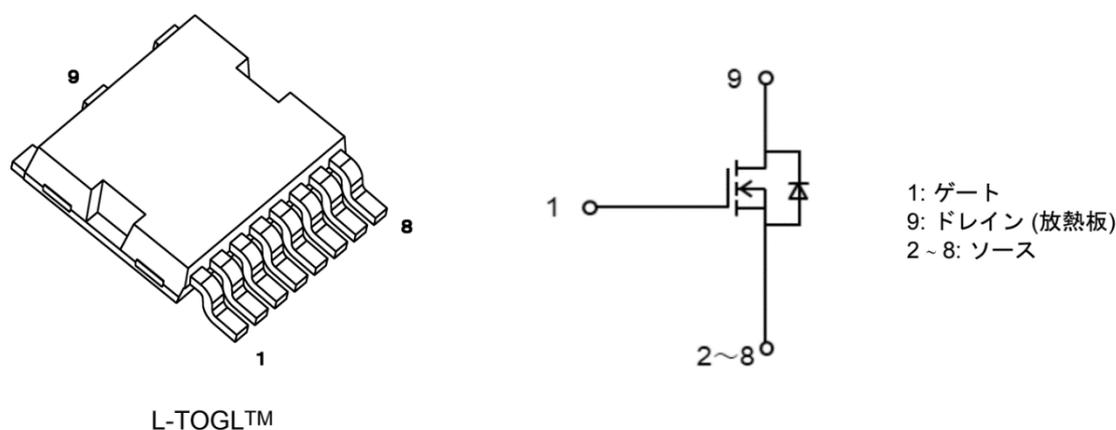
図 2.1 XPW4R10ANB の外観と端子配置図

2.2. パワー-MOSFET XPQR3004PB

12V ライン (低電圧側) の入出力スイッチ部に 40V 耐圧 N チャネル MOSFET [XPQR3004PB](#) を使用しています。XPQR3004PB の主な特長は以下のとおりです。

- AEC-Q101 適合
- オン抵抗が低い。: $R_{DS(ON)} = 0.23m\Omega$ (標準) ($V_{GS} = 10V$)
- 漏れ電流が低い。: $I_{DSS} = 10\mu A$ (最大) ($V_{DS} = 40V$)
- 取り扱いが簡単な、エンハンスメントタイプです。: $V_{th} = 2.0\sim 3.0V$ ($V_{DS} = 10V, I_D = 1.0mA$)

外観と端子配置



注: L-TOGL™ は東芝デバイス&ストレージ株式会社の商標です。

図 2.2 XPQR3004PB の外観と端子配置図

2.3. ハイサイド N チャンネル MOSFET ゲートドライバー-TPD7106F

本デザインでは 12V ライン (低電圧側) 入出力スイッチ部の MOSFET 駆動に 1 チャンネルハイサイド N チャンネル MOSFET ゲートドライバー-[TPD7106F](#) を使用しています。TPD7106F の主な特長は以下のとおりです。

- AEC-Q100 に適合しています。
- チャージポンプ回路を内蔵しています。(コンデンサー外付け)
- 出力電流は-10mA/+400mA としており、N チャンネルパワーMOSFET の並列使用でのゲート駆動が可能です。
- 電源逆接保護機能を内蔵しています。
- チャージポンプ電圧低下検出を内蔵しています。
- パッケージは面実装タイプの SSOP16 です。

外観と端子配置

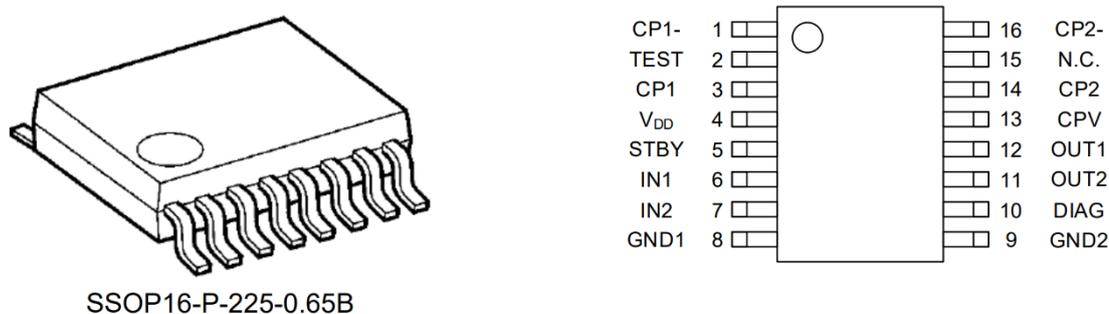


図 2.3 TPD7106F の外観と端子配置図

3. 双方向 DC-DC コンバーターの基本方式

この章では、双方向 DC-DC コンバーターの基本概念について説明します。図 3.1 (c)に本デザインで採用している非絶縁方式の一般的な双方向 DC-DC コンバーターの構成を示します。図 3.1 (a) に示す降圧 DC-DC コンバーターと図 3.1 (b) に示す昇圧 DC-DC コンバーターのインダクターを共有し組み合わせた回路方式です。図 3.1 (c) で電力の流れが $E_1 \rightarrow E_2$ のときは Q_1 をスイッチングさせて降圧 DC-DC コンバーターとして、 $E_2 \rightarrow E_1$ のときは Q_2 をスイッチングさせて昇圧 DC-DC コンバーターとして動作します。

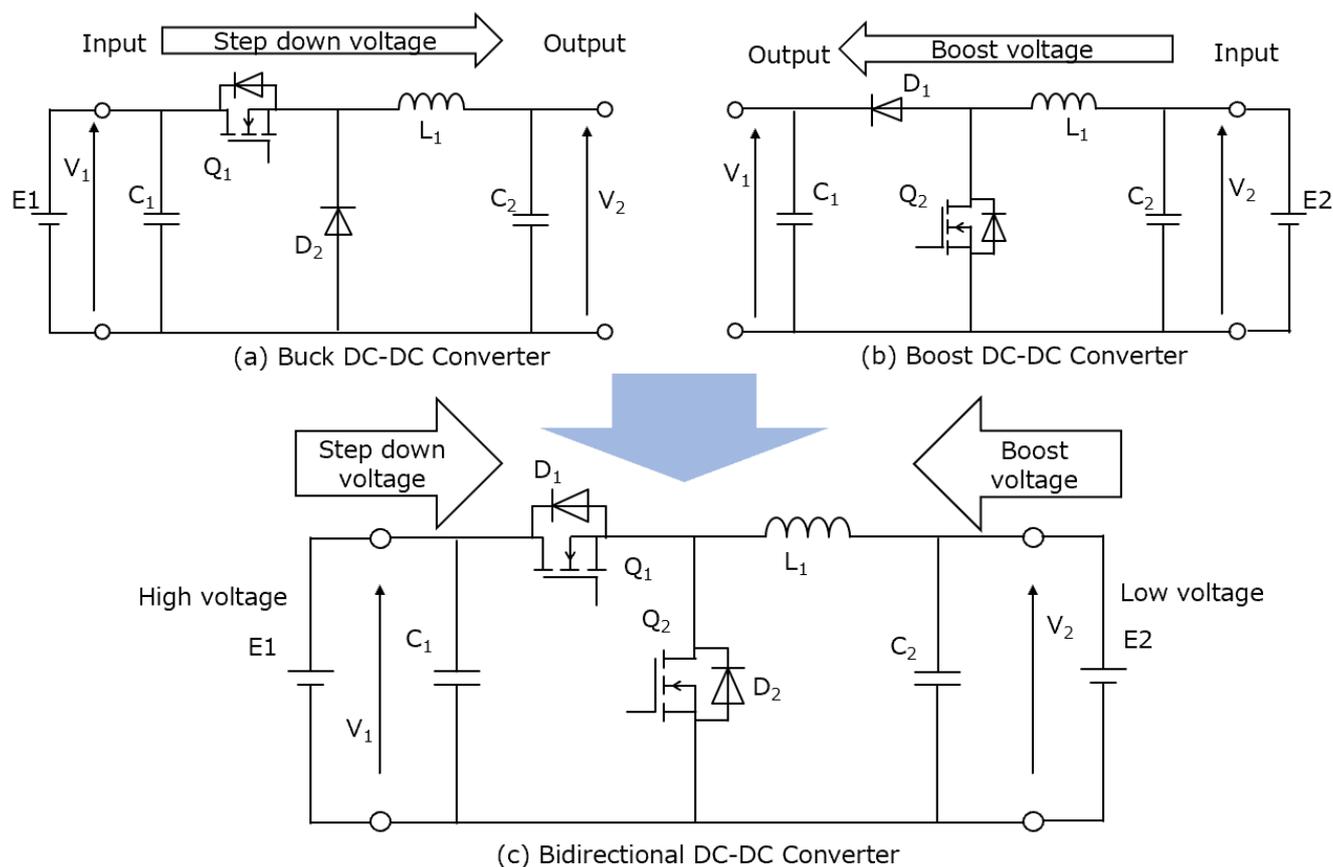


図 3.1 双方向 DC-DC コンバーター

3.1. 降圧 DC-DC コンバーター動作

図 3.2 に示す降圧 DC-DC コンバーター回路で MOSFET Q がオンしている期間 t_{ON} にコイル L の両端には $(V_{IN}-V_{OUT})$ の電圧が印加されます。出力電流 I_{OUT} を中心に以下のリップル電流が流れます。

$$\Delta I_L = \frac{(V_{IN} - V_{OUT})}{L} \times t_{ON}$$

Q がオフになる期間 t_{OFF} は、コイル L に流れていた電流を維持するためダイオード D を介して負荷へ電流を放出します。この期間のリップル電流は以下の式で表されます。

$$\Delta I_L = \frac{V_{OUT}}{L} \times t_{OFF}$$

定常状態では、Q がオンしているときの ΔI_L とオフしているときの ΔI_L が等しくなるため、スイッチング周期を T、Q がオンしている期間のデューティーを D とすると、以下の式が成り立ちます。

$$V_{OUT} = \frac{t_{ON}}{(t_{OFF} + t_{ON})} \times V_{IN} = \frac{t_{ON}}{T} \times V_{IN} = D \times V_{IN}$$

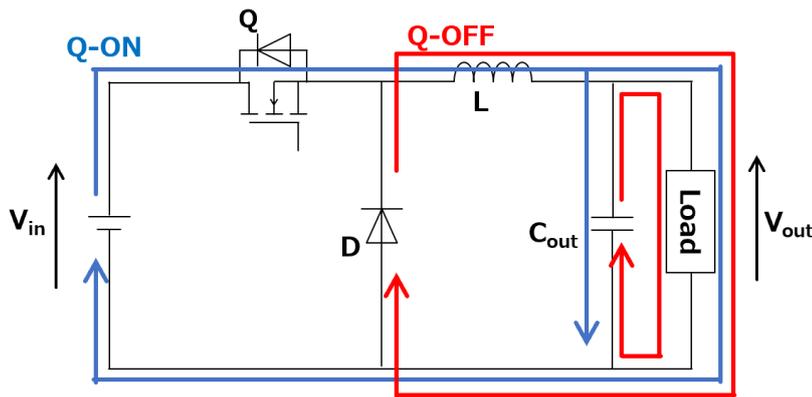


図 3.2 降圧 DC-DC コンバーター回路

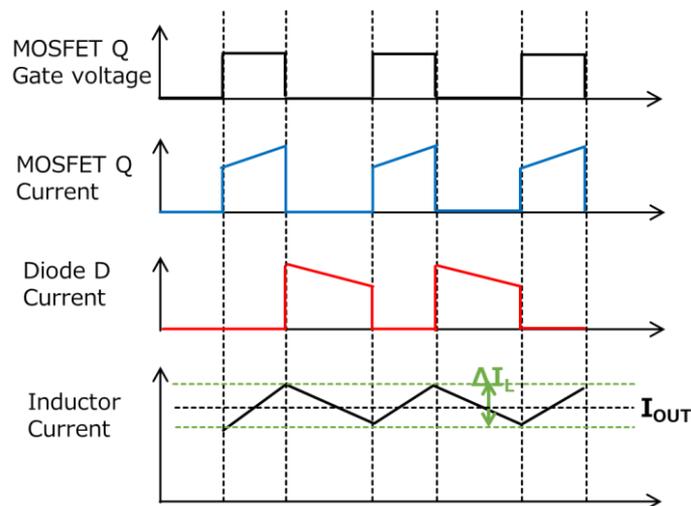


図 3.3 降圧 DC-DC コンバーター電流波形

3.2. 昇圧 DC-DC コンバーター動作

図 3.4 に示す昇圧 DC-DC コンバーター回路で MOSFET Q がオンする期間 t_{ON} にコイル L に入力電圧 V_{IN} が印加され、入力電流 I_{IN} を中心に以下のリップル電流が流れます。

$$\Delta I_L = \frac{V_{IN}}{L} \times t_{ON}$$

Q がオフになると、オン期間にコイルに貯められたエネルギーを放出し入力電圧より高い電圧が発生します。期間 t_{OFF} では、コイル L に流れていた電流を維持するためダイオード D を介して負荷へ電流を放出します。この期間のリップル電流は以下の式で表されます。

$$\Delta I_L = \frac{(V_{OUT} - V_{IN})}{L} \times t_{OFF}$$

定常状態では、Q がオンしているときの ΔI_L とオフしているときの ΔI_L が等しくなるため、スイッチング周期を T、Q がオンしている期間のデューティーを D とすると、以下の式が成り立ちます。

$$V_{OUT} = \frac{(t_{ON} + t_{OFF})}{t_{OFF}} \times V_{IN} = \frac{T}{T - t_{ON}} \times V_{IN} = \frac{1}{1 - \frac{t_{ON}}{T}} \times V_{IN} = \frac{1}{1 - D} \times V_{IN}$$

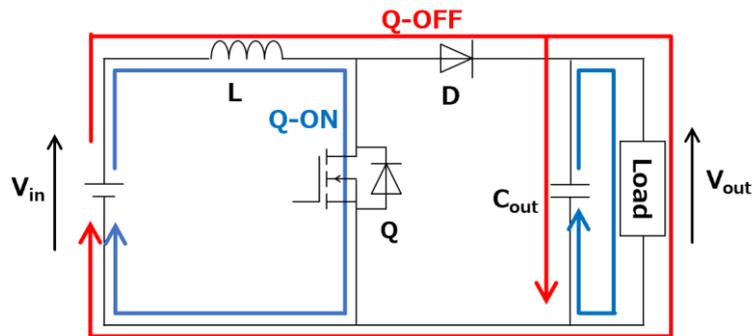


図 3.4 昇圧 DC-DC コンバーター回路

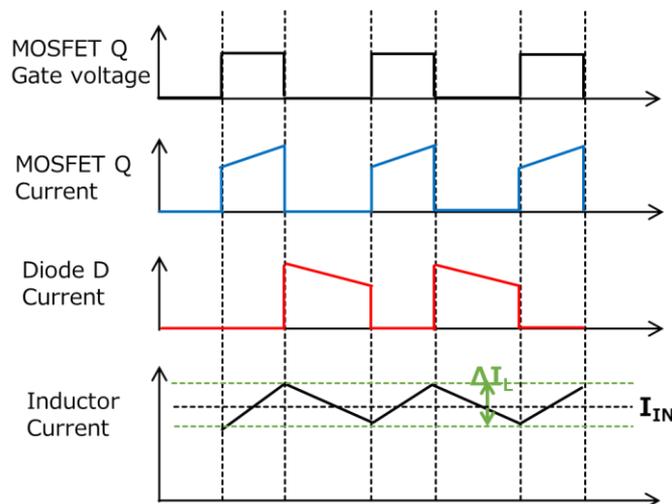


図 3.5 昇圧 DC-DC コンバーター電流波形

4. 車載用 3kW 48-12V 双方向 DC-DC コンバーター

この章では、本デザインの構成、各部の回路設計の概要を説明します。図 4.1 に本デザインの構成図を示します。非絶縁型の双方向 DC-DC コンバーター回路を 4 ブロック並列した回路構成です。

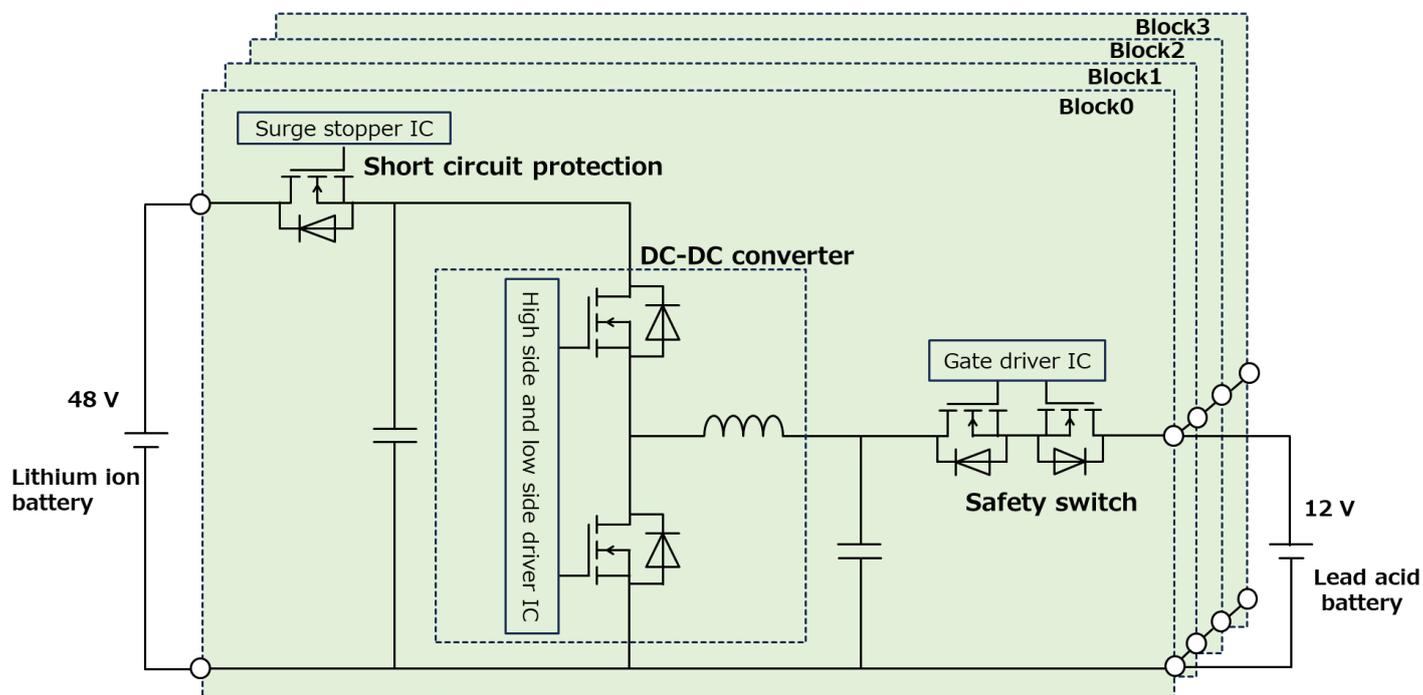


図 4.1 本デザインの構成図

4.1. 仕様

表 4.1 に本デザインの主な仕様を示します。

表 4.1 本デザインの仕様

項目	条件	Min.	Typ.	Max.	単位
降圧動作時					
入力電圧		24	48	54	V
出力電圧		11.85	12	12.15	V
最大出力電力	4 相動作			3	kW
スイッチング周波数			200		kHz
昇圧動作時					
入力電圧		5	12	16	V
出力電圧		47.4	48	48.6	V
最大出力電力	Vin = 12V 以上、4 相動作			3	kW
スイッチング周波数			200		kHz
共通項目					
保護機能	入力減電圧保護、入力過電流保護、入力過電力保護、 出力過電圧保護、出力過電流保護、出力短絡保護 過熱保護				
基板層構成	メイン基板：FR-4 6 層構成、銅箔厚 105 μ m (表層)、210 μ m (内層) 制御基板：FR-4 4 層構成、銅箔厚 35 μ m				

4.2. 回路構成

図 4.2 に本デザインの回路ブロック構成を示します。4 ブロックで構成される双方向 DC-DC コンバーターのブロックごとに入出力回路 (ロードスイッチ) を配置しています。4 ブロックの双方向 DC-DC コンバーターのうち 1 ブロックのコンバーターに故障や異常が発生しても、残りの 3 ブロックでシステムが安全に動作するように設計しています。

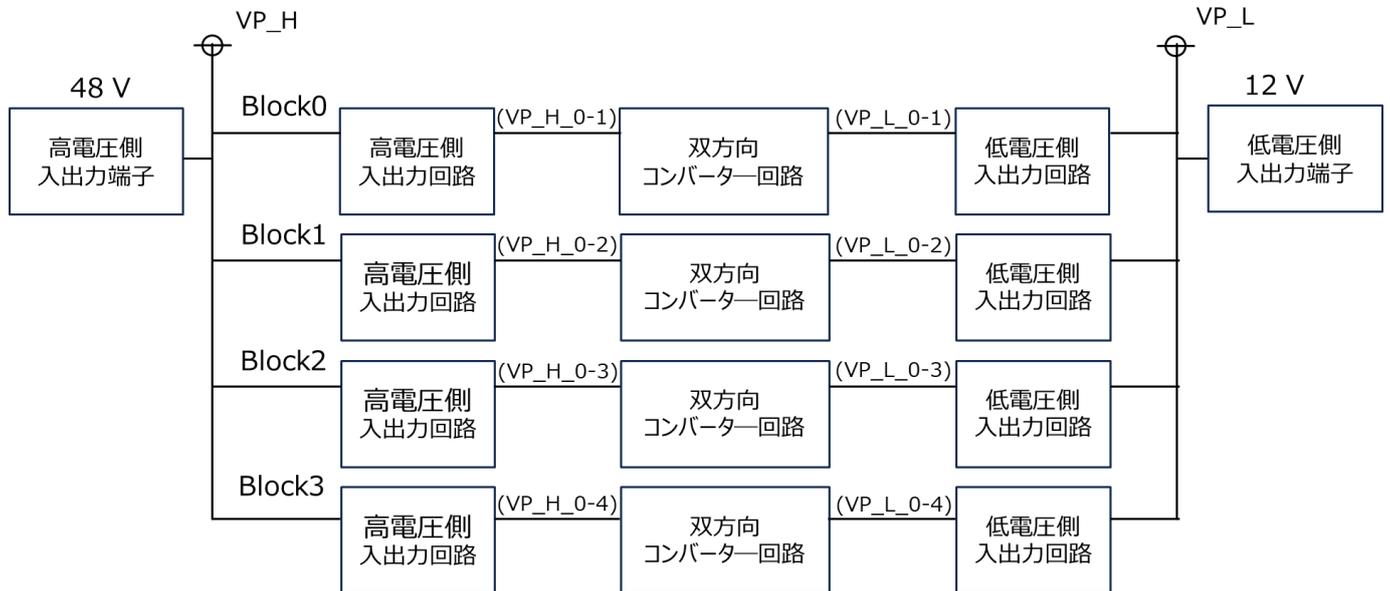


図 4.2 本デザインの回路ブロック構成

4.3. 高電圧側入出力回路 (降圧時入力回路、昇圧時出力回路)

図 4.3 に本デザインの高電圧側入出力の 1 ブロック分を示します。電源ラインコンデンサ (C1~C12) は Block0~3 のうち、Block0 の回路のみに挿入されています。フェールセーフの観点から 2 個のコンデンサを直列に配置し、1 個がショートしても問題がないように設計しています。48V ラインに MOSFET XPW4R10ANB が並列で 2 個挿入され、コントロール IC LTC4364-2 (Analog Devices 製、以下コントロール IC) で駆動されます。ここでは、本ブロックの回路概要を説明します。コントロール IC の詳細は、LTC4364-2 のデータシート、関連ドキュメントを参照願います。

このコントロール IC の標準的応用回路例を図 4.4 に示します。HGATE ピンで N チャネル MOSFET (M1) を駆動し、電源トランジェントまたは過電流事象の間、負荷回路に対する電圧および電流を制限します。また、DGATE ピンで第 2 の N チャネル MOSFET (M2) を理想ダイオードとして駆動して、逆極性の入力状態の間に負荷が損傷しないよう保護し、入力電圧による逆電流の発生を防止します。本デザインでは高電圧側入出力端子は外部から触れたり、操作したりすることが無い想定のため M2 は挿入していません。

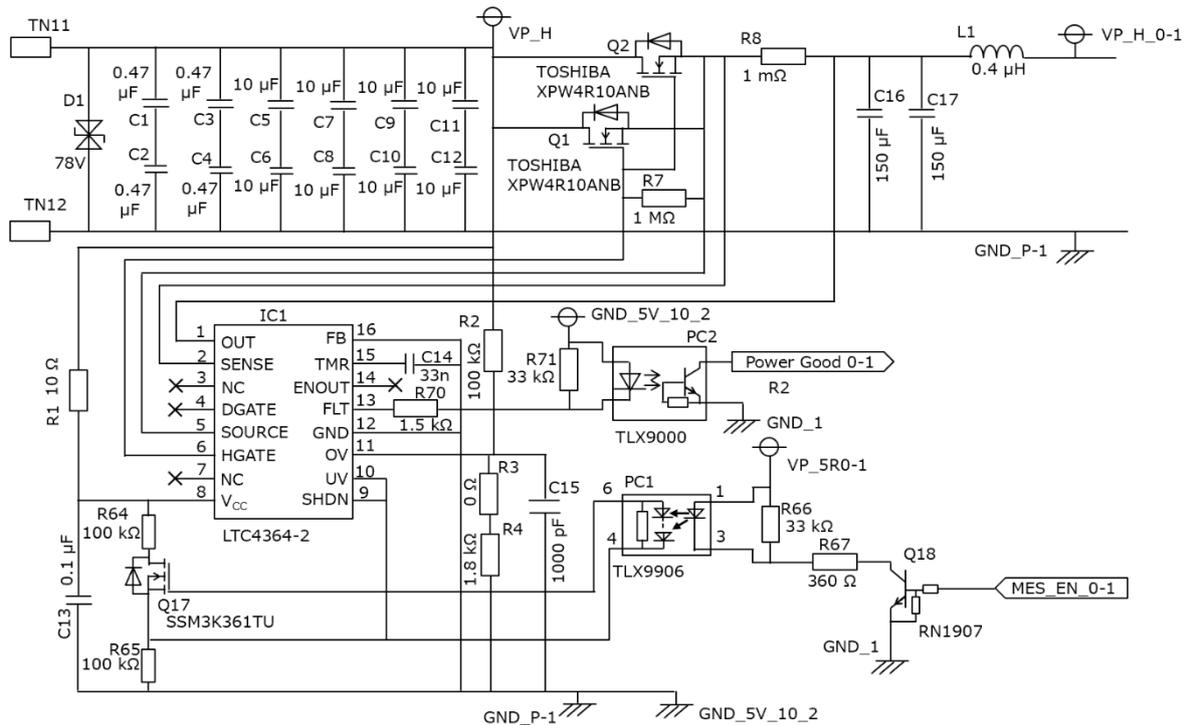


図 4.3 高電圧側入出力回路

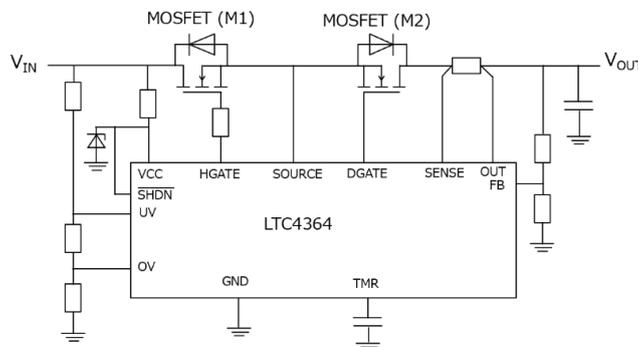


図 4.4 コントロール IC 標準回路

4.3.1. 過電流保護

コントロール IC は、短絡や過大な負荷電流から保護する調整可能な電流制限回路を備えています。OUT ピンの電圧が 2.5V より高い場合は、過電流事象の間 HGATE ピンが制御され、SENSE ピンと OUT ピン間の電流検出電圧 (ΔV_{SNS}) が 50mV に制限されます。OUT ピンの電圧が 1.5V より低い場合は、出力短絡時の保護を追加するために、電流制限検出電圧は 25mV に減少します。電流検出抵抗は SENSE ピンと OUT ピンの間に配置し、その値 (R_{SNS}) は次式で求められます。

$$R_{SNS} = \frac{\Delta V_{SNS}}{I_{LIM}}$$

本デザインで OUT ピンの電圧が 2.5V より高い場合は R_{SNS} (図 4.3 R8) は $1\text{m}\Omega$ で、 ΔV_{SNS} は 50mV に制限されるため 1 回路あたりの I_{LIM} は 50A となります。OUT ピンの電圧が 1.5V より低い場合 I_{LIM} は 25 A となります。

4.3.2. 入力過電圧コンパレータ

過電圧は、OV ピンとライン電圧に接続された外付けの抵抗分割器 (図 4.3 R2、R3+R4) を使用して検出します。電源投入時、100 μs の内部パワーオンリセット期限に達する前か、UV ピンでの低電圧状態が解消される前に、OV ピンの電圧がそのしきい値 (1.25V) より高い場合は、OV ピンの電圧がそのしきい値より低くなるまで、HGATE ピンは“L”に保持されます。本デザインでは R2 が 100 k Ω 、R3+R4 が 1.8 k Ω 、OV ピンの電圧が 1.25V のときライン電圧は 71V となります。よって入力電圧が 71V を超えると HGATE ピンは“L”になります。

4.3.3. フォルト・タイマー

コントロール IC には、調節可能なフォルト・タイマーが組み込まれています。TMR ピンと GND の間にコンデンサー C14 を接続すると、過電圧フォルト状態または過電流フォルト状態時に MOSFET (図 4.3 Q1、Q2) がオフになるまでの遅延時間が設定されます。フォルト状態が解消された後に MOSFET を再度オンにできるようにするための冷却期間も、同じコンデンサーによって設定されます。

4.4. 双方向コンバーター回路

図 4.5 に本デザインの双方向コンバーターの 1 ブロック分の回路を示します。MCU TMS320F28377S (Texas Instruments 製、以下 MCU) からの制御信号が、アイソレーター-ISO6720 (Texas Instruments 製、以下アイソレーター)とバッファ-IC TC7PZ17FU を経由し、ゲートドライバー-IC UCC27211A (Texas Instruments 製、以下ドライバー-IC) に入力され、ハイサイドおよびローサイド MOSFET XPW4R10ANB を駆動します。MOSFET は導通ロスを低減するためにハイサイド、ローサイド側とも 3 個並列で使用しています。高電圧側と低電圧側の電源ラインにセンス抵抗 (R29、R38) が挿入されており、その両端電圧を電流センス回路に入力しています。また、インダクター L2 のインダクター電流も電流センス回路で検知しています。

ここでは、双方向 DC-DC コンバーター各部の回路概要を説明します。使用している各素子の詳細は、その素子のデータシートや関連ドキュメントを参照願います。

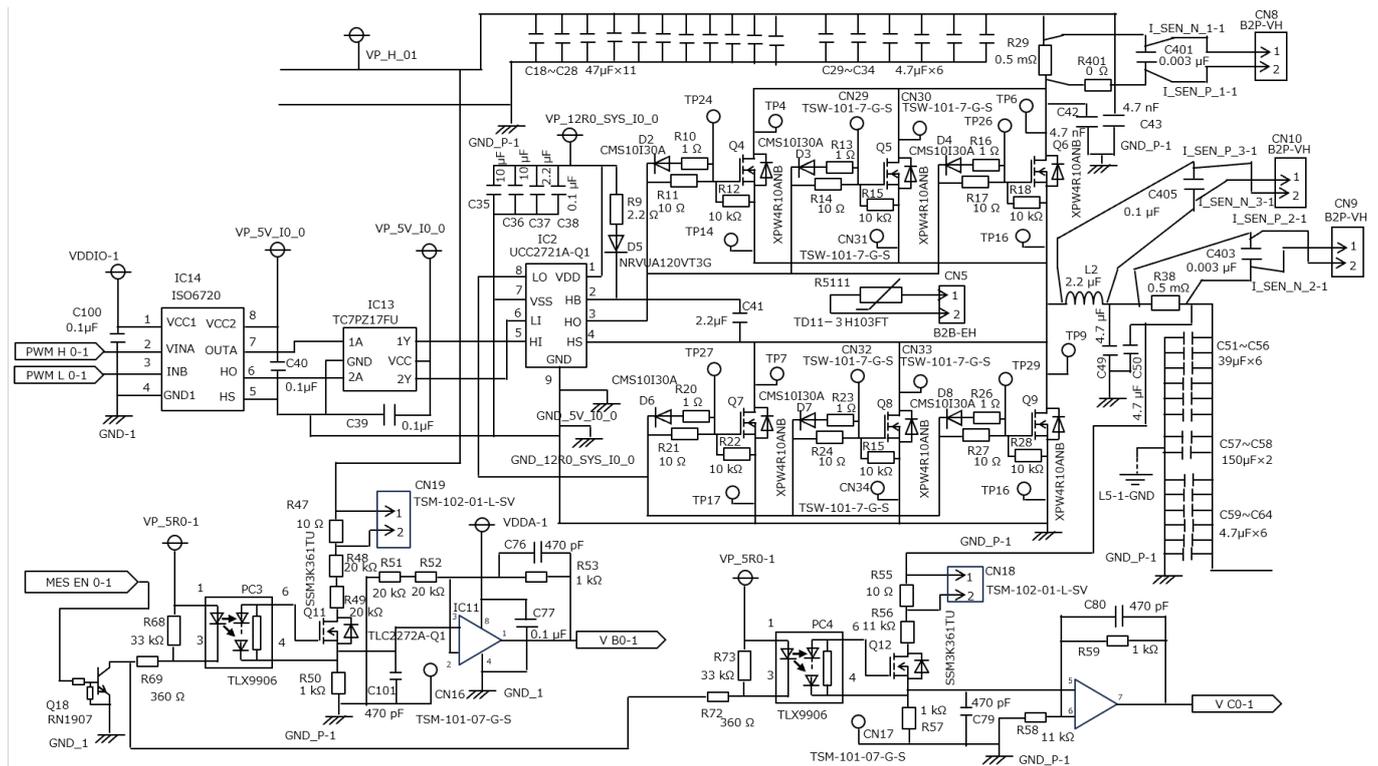


図 4.5 双方向 DC-DC コンバーター回路

4.4.1. MOSFET ドライバー

ハイサイド・ローサイド MOSFET はドライバー IC で駆動しています。図 4.6 にドライバー IC の内部回路と外部接続例を示します。本ドライバー IC にはハイサイド・ローサイドの独立した PWM 信号が入力されます。ハイサイド信号はレベルシフト回路によってスイッチノード (HS) を基準とする信号にすることで、HO 出力の制御を可能にしています。

ハイサイドドライバーの電源はブートストラップ回路で供給されます。ブートストラップダイオードは内蔵されており、ブートストラップコンデンサーは HB と HS 端子間に外付けされ、ローサイド MOSFET がオン時に V_{DD} から充電されます。ハイサイドドライバーは、ハイサイド MOSFET のソースとローサイド MOSFET のドレインが接続されるスイッチノード (HS) が基準になり、ローサイドドライバーは、通常グランドである V_{SS} を基準としています。

本ドライバー IC は、ハイサイドおよびローサイドドライバーの駆動電源に対し UVLO 機能を持っていて、 V_{DD} と、 $V_{HB} - V_{HS}$ を監視しています。 V_{DD} UVLO は、 V_{DD} が指定されたしきい値を下回ると、両方のドライバーを無効にします。 V_{DD} しきい値は 7.0V で、ヒステリシスは 0.5V です。 V_{HB} UVLO は、 $V_{HB} - V_{HS}$ が指定されたしきい値を下回ると、ハイサイドドライバーのみを無効にします。 V_{HB} UVLO 上昇しきい値は 6.7V で、ヒステリシスは 1.1V です。

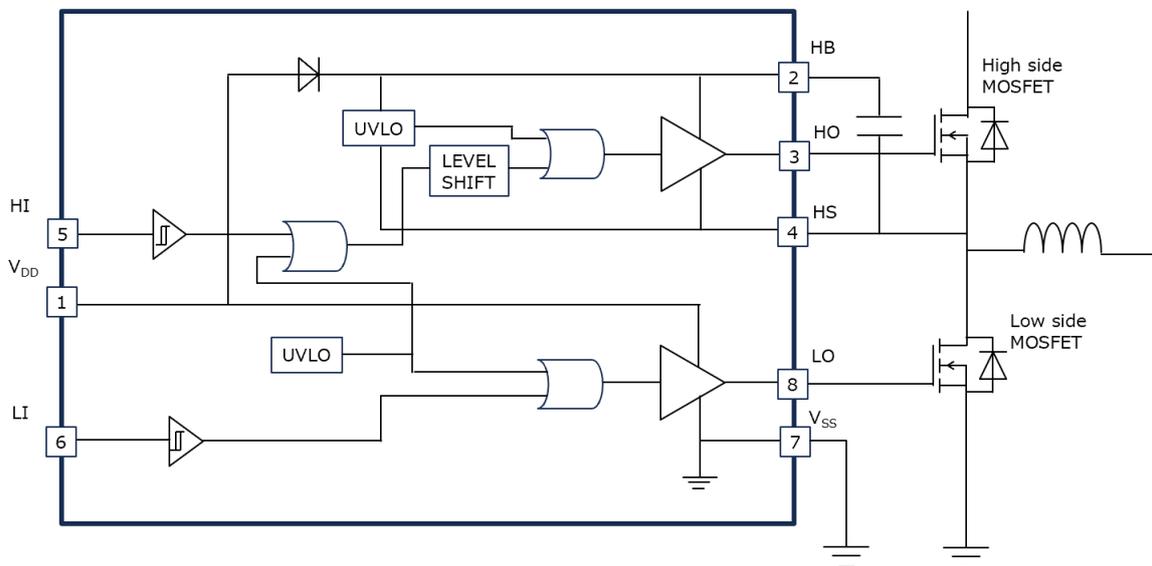


図 4.6 ゲートドライバー IC 接続例

4.4.2. 電流検出回路

双方向 DC-DC コンバーター回路の高電圧側および低電圧側に挿入されているセンス抵抗で電流検出をしています。また、回路のインダクター電流も検出しています。図 4.7 に高電圧側の電流センス回路、図 4.8 に低電圧側の電流センス回路、図 4.9 にインダクターの電流センス回路をそれぞれ示します。

Current sense circuit

(High voltage side)

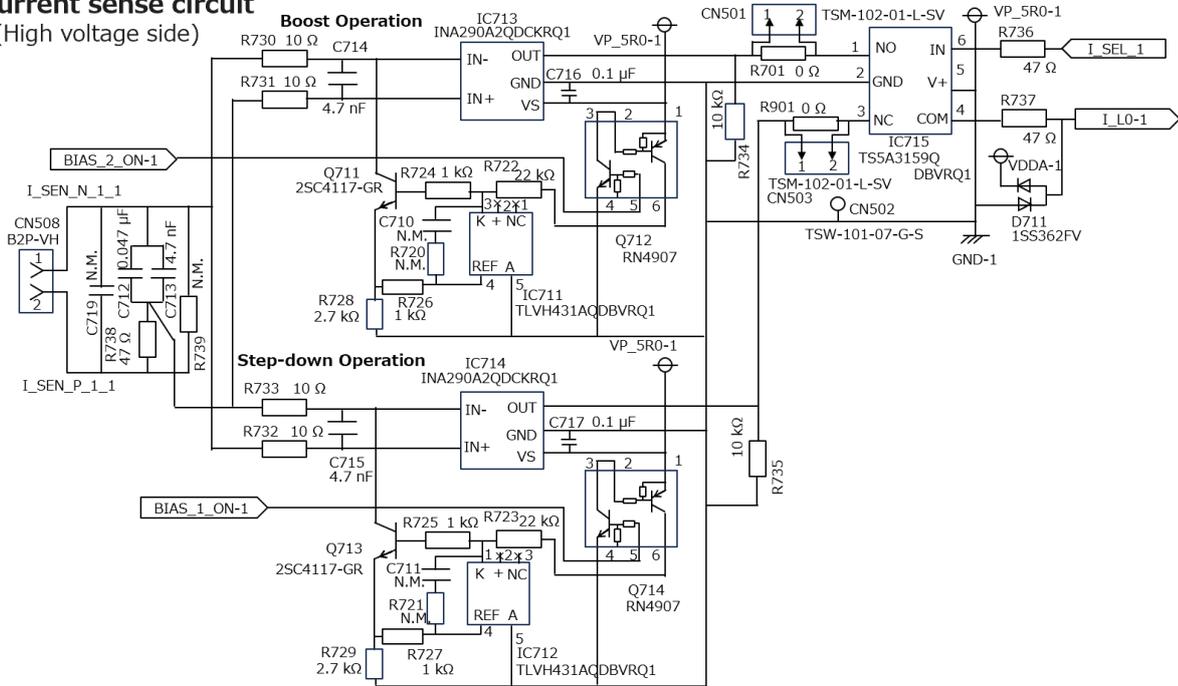


図 4.7 高電圧側電流検出回路

Current sense circuit

(Low voltage side)

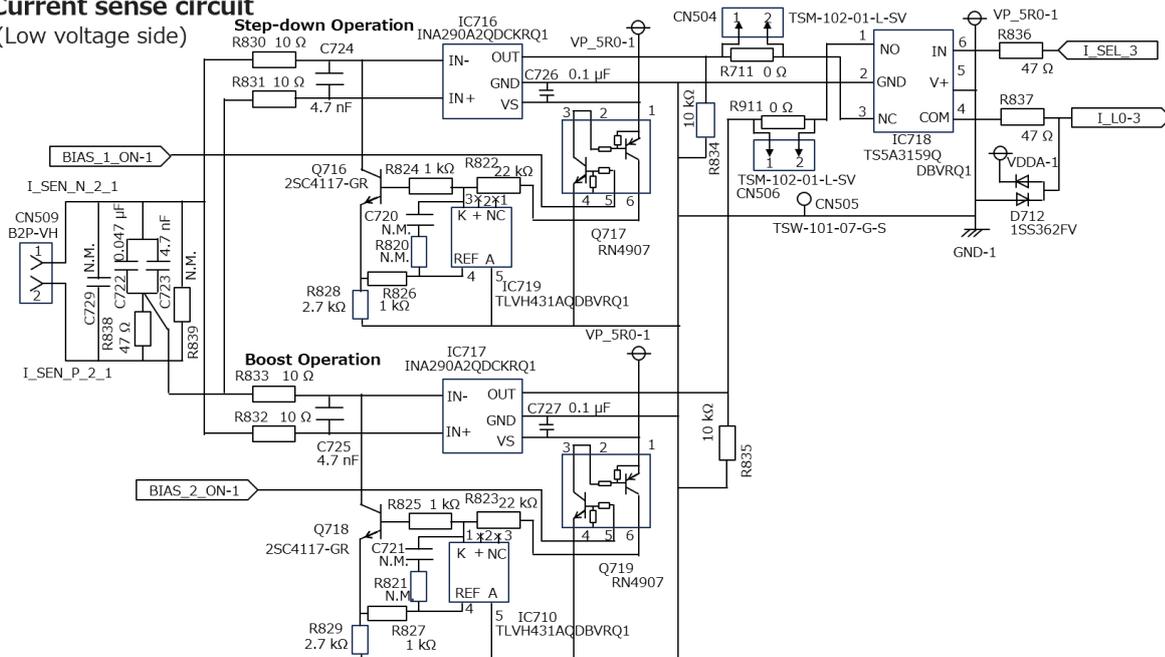


図 4.8 低電圧側電流検出回路

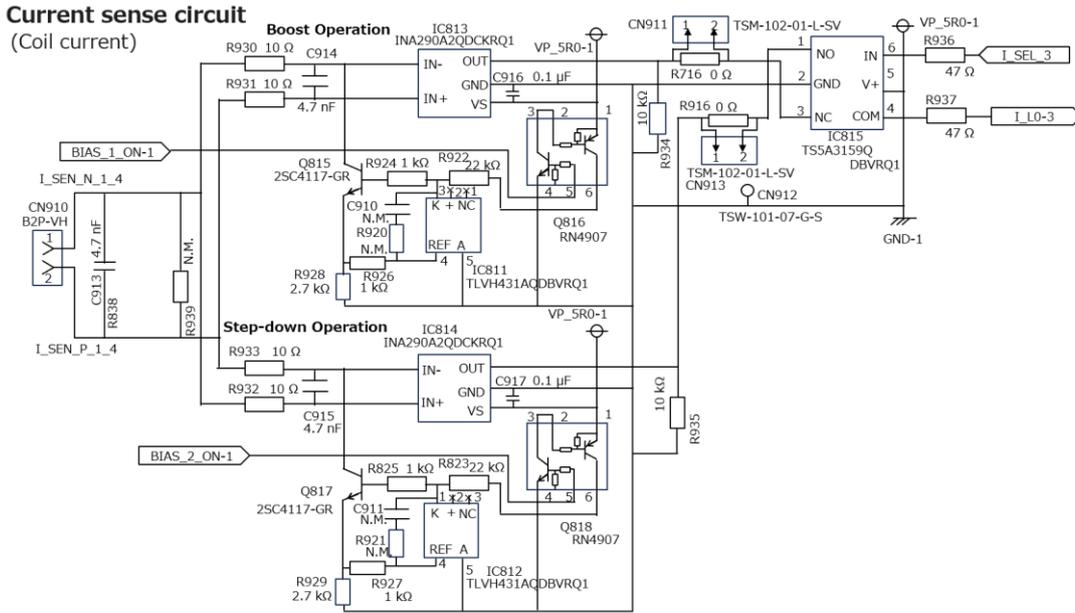


図 4.9 インダクター電流検出回路

電流センス抵抗およびインダクターの電流は電流センスアンプ (Texas Instruments 製、以下電流センスアンプ) で検知します。電流センスアンプは、電流センス抵抗などの電流検出部を流れる電流によって発生する電圧降下を測定します。電流センスアンプは単方向モードのみのため電源からシステム負荷に供給される電流のみを検出します。電流センスアンプのゲイン G は $50V/V$ であり、電流センスアンプの出力電圧 V_{OUT} はセンス抵抗 R_{SENSE} に流れる電流を I とすると以下のようになります。

$$V_{OUT} = I \times R_{SENSE} \times G$$

本デザインでは、単方向の電流センスアンプを 2 個使うことで、双方向の電流を測定しています。また、入力部にフィルターを配置しています。図 4.10 に電流センスアンプの内部ブロック図および入力フィルター回路を示します。フィルター抵抗など詳細については INA290 のデータシート、関連ドキュメントを参照願います。

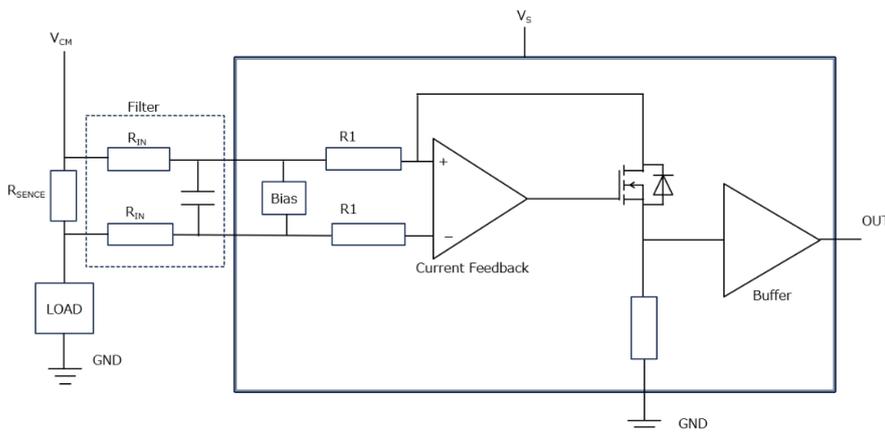


図 4.10 電流センスアンプ回路

電流センスアンプの出力はアナログスイッチ TSA3159 (Texas Instruments 製、以下アナログスイッチ) に接続されます。アナログスイッチは、1.65V~5.5V で動作するように設計された SPDT (Single Pole Double Throw) スイッチです。SPDT は、2つの入力端子と1つの出力端子を持つ電気スイッチの一種で、入出力の接続を切り替えることができます。図 4.11 にスイッチの内部構成を示します。

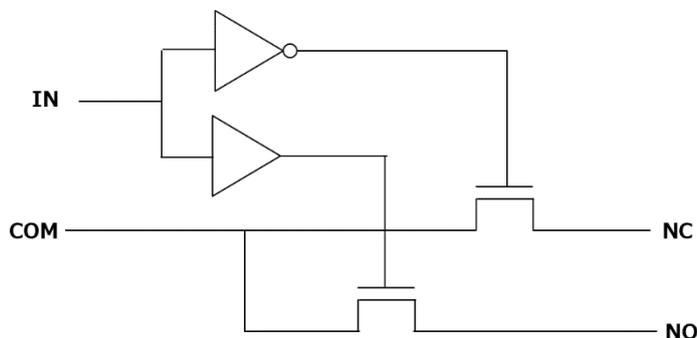


図 4.11 アナログスイッチ内部構成

電源が投入されると、COMピンはNCピンに接続されます。ここでNCはノーマルクローズを表し、NOはノーマルオープンを表します。INがローの場合、COMはNCに接続されます。INがハイの場合、COMはNOに接続されます。本デザインではINに現状況(降圧動作あるいは昇圧動作)を入力し降圧時にはNCピンの降圧入出力電流情報をCOMピンに出力し、昇圧時にはNOピンの昇圧入出力電流情報をCOMピンに出力します。

4.5. 低電圧側入出力回路（降圧時入力回路、昇圧時出力回路）

図 4.12 に本デザインの低電圧側の入出力回路の 1 ブロック分を示します。電源ラインコンデンサー（C85～C96）は Bolck0 の回路のみに挿入されています。フェールセーフの観点から 2 個のコンデンサーを直列に配置して、1 個がショートしても問題がないように設計しています。12 V ライン上に保護用スイッチとして 2 個の MOSFET をドレイン端子が接続されるように挿入しています（バックトゥバック接続）。この MOSFET の制御はハイサイドゲートドライバー TPD7106F で行っています。損失を低減するためにスイッチ用 MOSFET は XPQR3004PB を 2 個並列で使用しています。

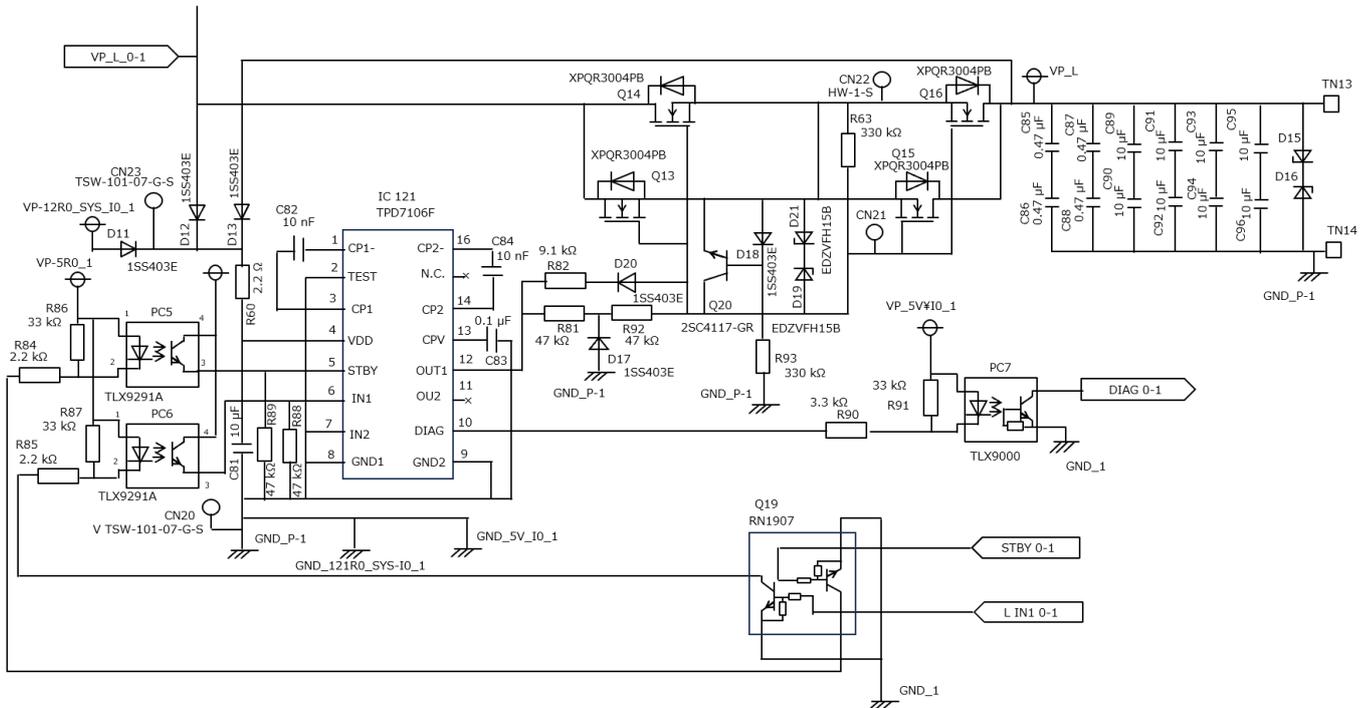


図 4.12 低電圧側入出力回路

図 4.13 に示すバックトゥバック接続では MOSFET のボディダイオードが逆向きとなるため、バッテリーの逆接続時などにボディダイオードを介して電流が逆流するのを防ぐことが可能です。

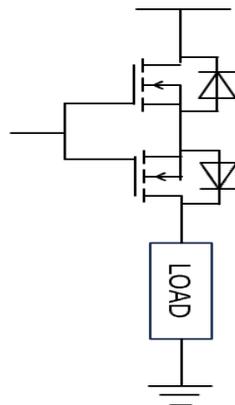


図 4.13 バックトゥバック接続

4.5.1. スイッチ用 MOSFET 制御

保護用および逆流防止用スイッチ (XPQR3004PB) は 1 チャンネルのハイサイドスイッチ用 N チャンネルパワー-MOSFET ゲートドライバー-TPD7106F で制御します。

TPD7106F の機能には、入力信号による外付け MOSFET のオン/オフ制御、急速オフ制御があります。また、チャージポンプ電圧低下検出や電源逆接保護機能も内蔵しています。図 4.14 に TPD7106F の内部ブロック図を示します。

以下、TPD7106F を使用した動作概要を説明します。

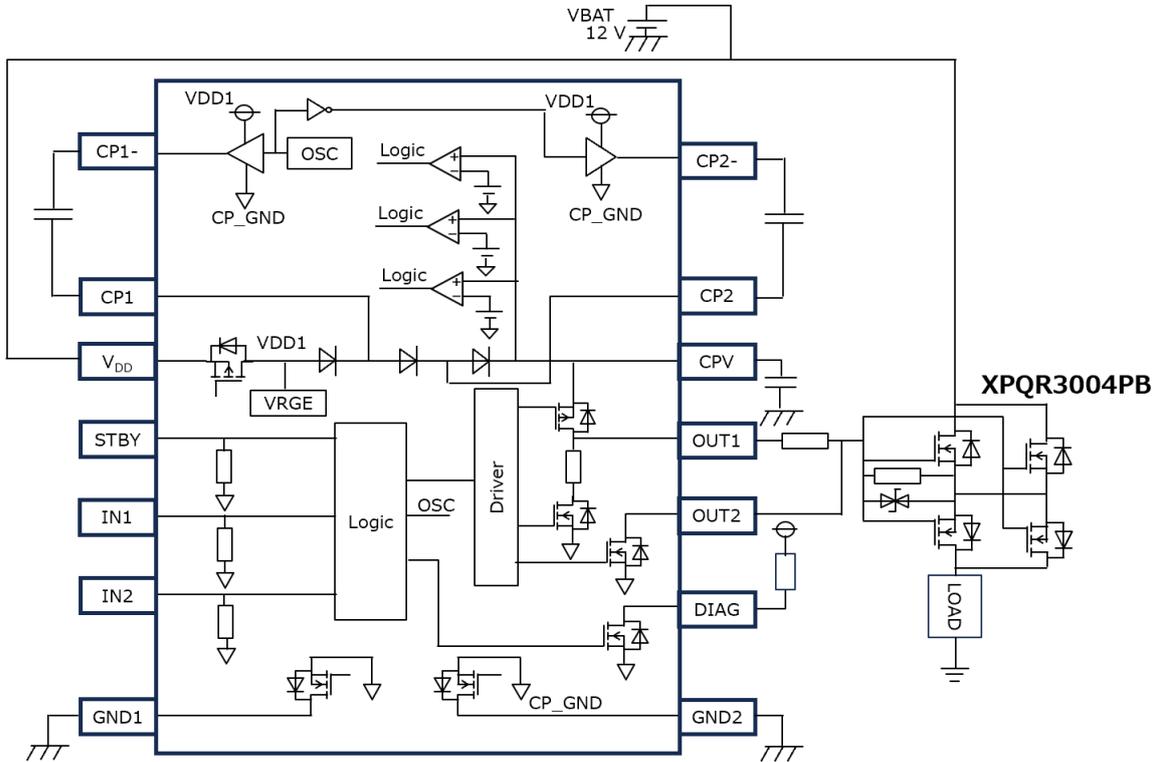


図 4.14 TPD7106F 内部ブロック図

4.5.2. パワーMOSFET ゲート駆動

オンドライバー部

TPD7106F は、入力端子 IN1 (通常オン/オフ制御用) から MOSFET ターンオン指令 ($V_{IN1} = V_{IH}$) を受けてチャージポンプとドライブ回路が動作し、チャージポンプで昇圧された十分な電圧で MOSFET を駆動します。 ($V_{OUT1} = V_{DD} + 12V$ (typ.))

※ : V_{IN1} : IN1 端子入力電圧 V_{IH} : ハイレベル入力電圧 V_{OUT1} : OUT1 端子出力電圧

オフドライバー部 (通常オフ)

通常動作におけるオフ動作は、入力端子 IN1 から MOSFET ターンオフ指令 ($V_{IN1} = V_{IL}$) を受けて図 4.15 の M2 によって外付け MOSFET をオフします (ドライバーオン抵抗 = 630Ω (typ.))。

※ : V_{IL} : ローレベル入力電圧

オフドライバー部 (急速オフ)

外付け MOSFET や、負荷周辺に発生した短絡などの異常を検出し、MOSFET を短時間でオフさせることが必要な場合、入力端子 IN2 から MOSFET 急速オフ指令 ($V_{IN2} = V_{IH}$) を受けて、図 4.15 の M3 が動作し、急速に外付け MOSFET をオフします。 (ドライバーオン抵抗 $R_{ONL2} = 5\Omega$ (typ.))。なお、急速オフドライバー動作時間 (t_{O2ON}) は最大 $200\mu s$ です。

※ : V_{IN2} : IN2 端子入力電圧

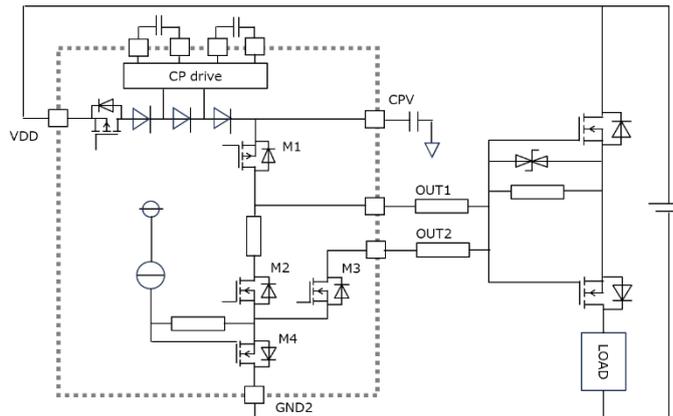


図 4.15 TPD7106F 出力部構成

動作真理値表

表 4.1 に動作の真理値表を示します。

表 4.1 真理値表

IN1	IN2	STBY	OUT1	OUT2	state
X	X	L	Hiz	Hiz	スタンバイモード
L	L	H	L	Hiz	通常動作
H	L	H	H	Hiz	
L	H	H	L	L	急速オフモード
H	H	H	L	L	

4.5.3. 電源逆接保護

電源が逆極性で接続された場合、GND 端子からの電流を M4、M5 で遮断、外付け MOSFET をオフします。

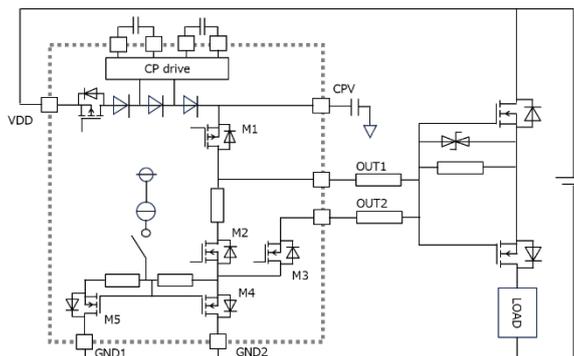


図 4.16 電源逆接保護

4.5.4. チャージポンプ電圧低下検出

図 4.17 にチャージポンプ電圧低下検出動作のタイミングチャートを示します。この製品は、CPV (チャージポンプ電圧出力端子) 電圧を監視し、チャージポンプ電圧低下を検出します。チャージポンプ低下判定電圧 VCPL 以下になると、DIAG 端子は L ステートとなります。出力端子 OUT1、OUT2 は動作を維持します。なお、STBY を L ステートとした場合、チャージポンプ回路は停止します。

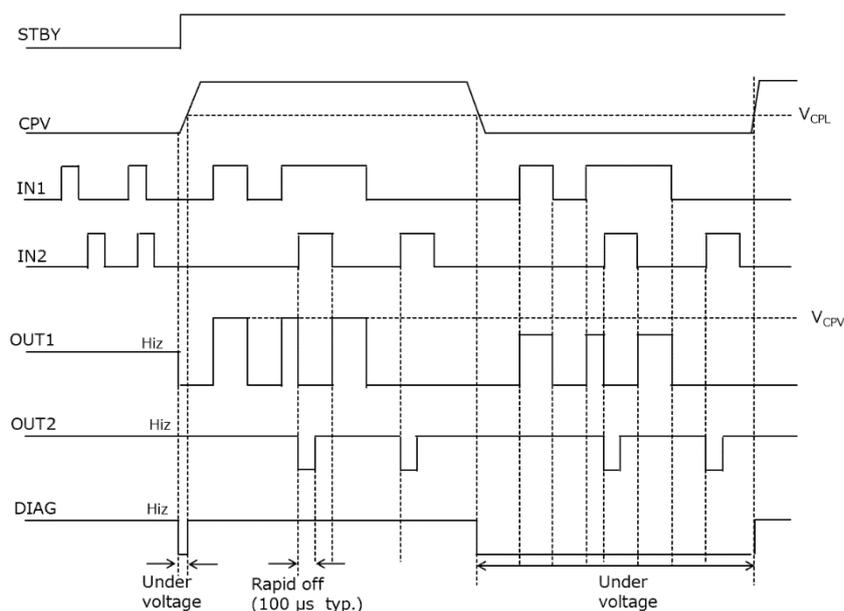


図 4.17 タイミングチャート

4.6. 制御電源

本デザインの制御電源生成の基本ブロック図を図 4.18 に示します。また、制御電源回路部を図 4.19、図 4.20 に示します。制御用電源は双方向 DC-DC コンバーターの両入出力電圧 (12V、48V) から生成されます。図 4.18 に示すように、48V ラインから、または、48V ラインが供給されないときは 12V ラインから昇圧した 16.4V から 12V 電圧が生成されます。この 12V は MOSFET 駆動用電源として使われ、この電圧から各パワー基板制御用 5V、MCU 用 5V が生成されます。また、MCU 用 5V から MCU 用 1.2V および 3.3V が生成されます。

ここでは、各電源回路の概要を説明します。電源生成用 IC の詳細は、それぞれのデータシート、関連ドキュメントを参照願います。

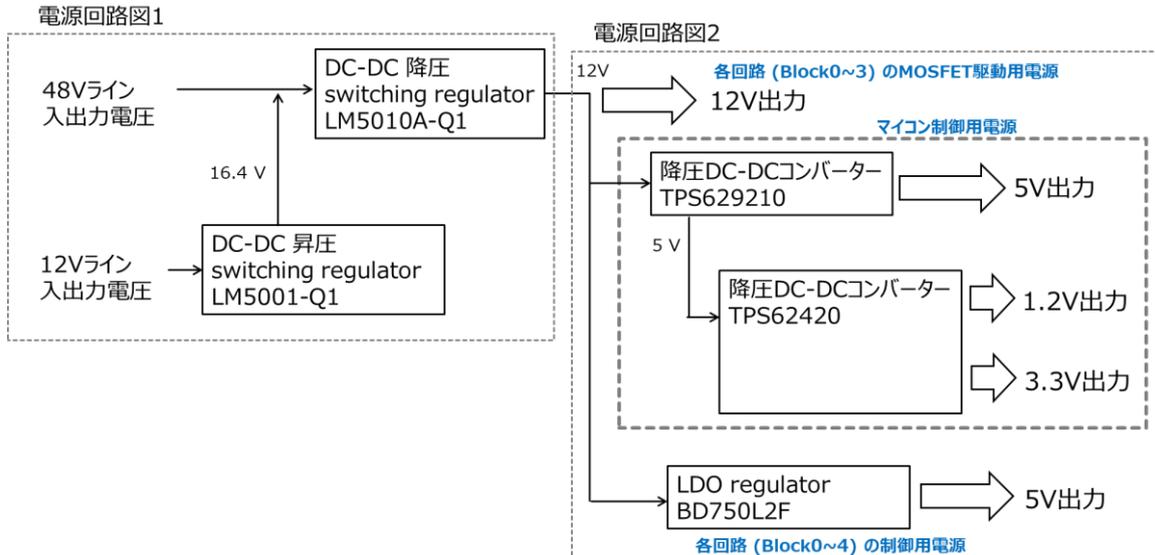


図 4.18 制御電源構成図

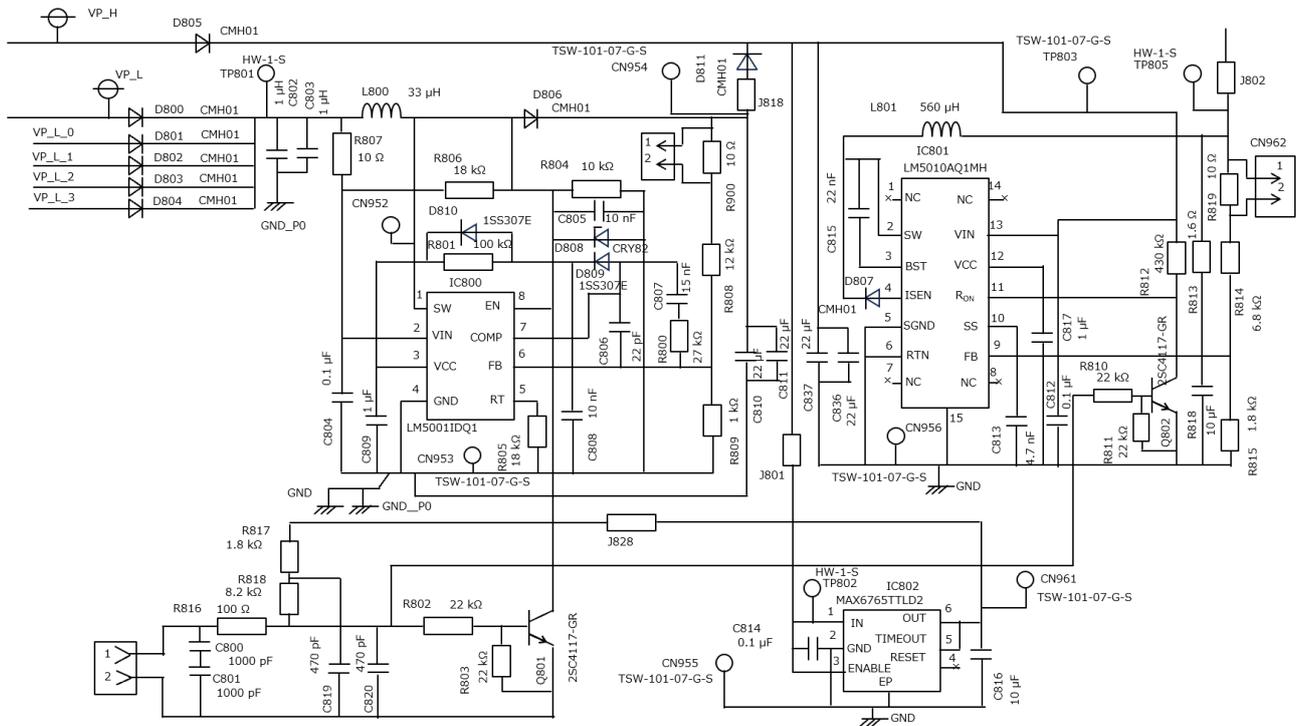


図 4.19 制御電源回路図 1

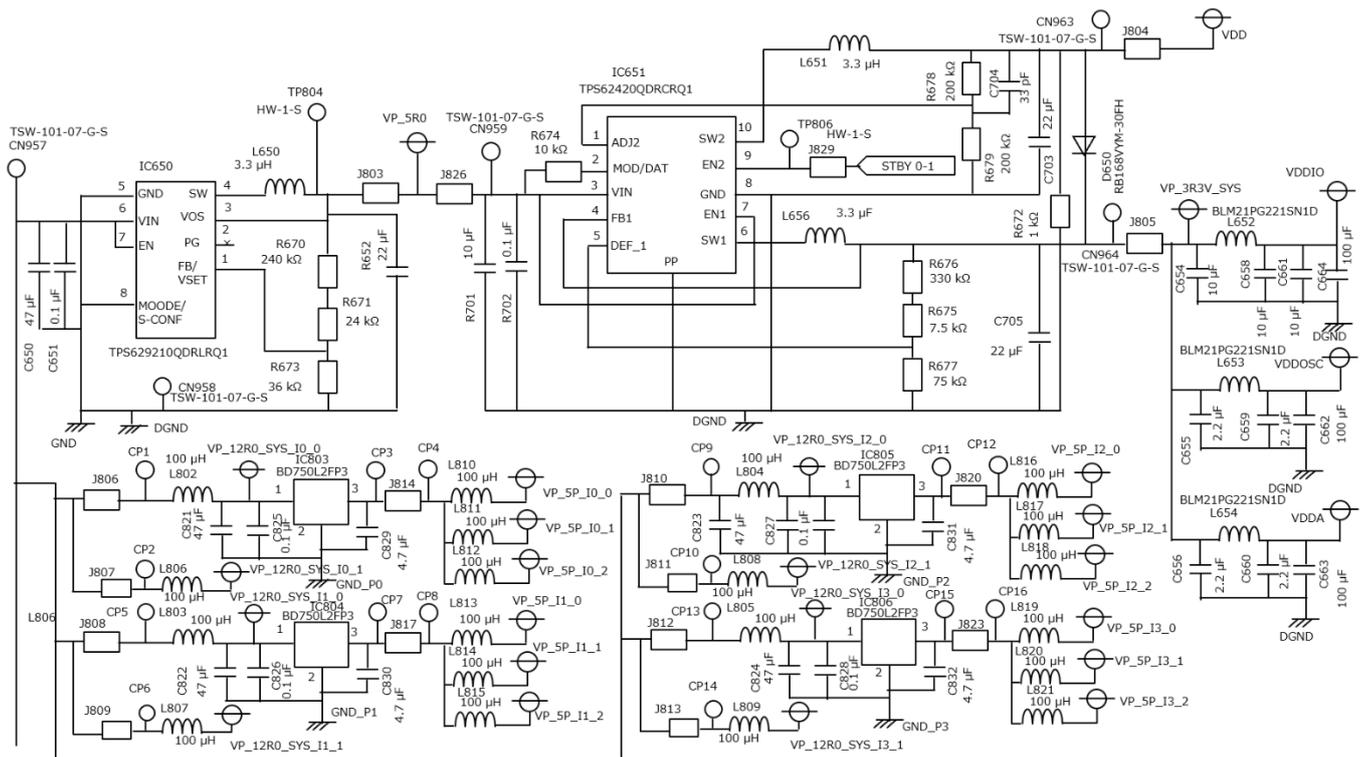


図 4.20 制御電源回路図 2

4.6.1. 12V ラインから昇圧

昇圧コンバーターIC LM5001-Q1 (Texas Instruments 製、以下昇圧コンバーターIC) を使用して 12V から昇圧しています。昇圧コンバーターIC を使用した一般的な基本回路構成を図 4.21 に示します。回路定数詳細設定については LM5001 のデータシート、関連ドキュメントを参照願います。

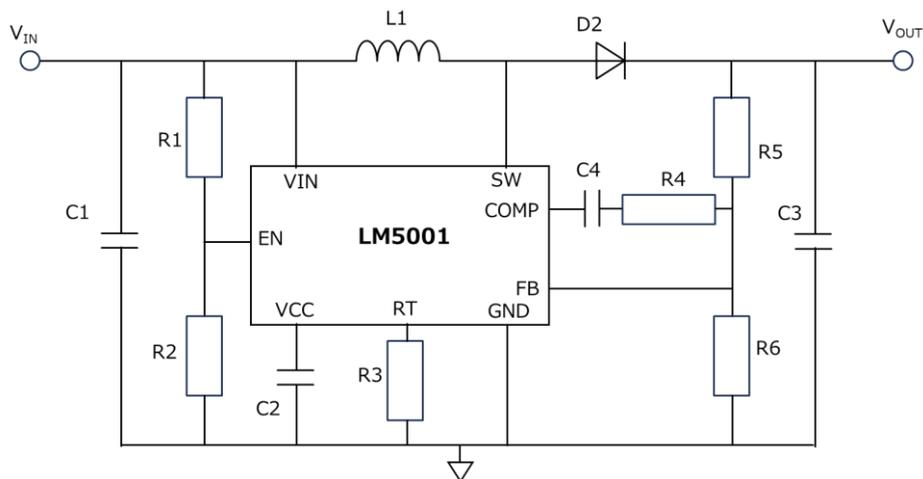


図 4.21 昇圧コンバーター

FB ピンは出力電圧のフィードバック端子です。このピンは内部誤差アンプの反転入力に接続されます。1.26V リファレンスはエラーアンプの非反転入力に内部接続されています。出力電圧 V_{OUT} は以下の式で算出されます。

$$V_{OUT} = 1.26V \times (R5 + R6)/R6$$

図 4.21 の R5 は図 4.19 の本デザインでは R900 + R808 に相当し 12.01k Ω 、R6 は R809 に相当し 1k Ω となり、 V_{OUT} は 16.4 になります。

4.6.2. 48V ライン、あるいは 16.4V から 12V へ降圧

48V ライン、あるいは上記 16.4V からの 12V 電源作成は、降圧スイッチングレギュレーター IC LM5010A-Q1 (Texas Instruments 製、以下 12V 生成 IC) を使用しています。図 4.22 に 12V 生成 IC を使用した基本回路を示します。12V 生成 IC の詳細は、LM5010A のデータシート、関連ドキュメントを参照願います。

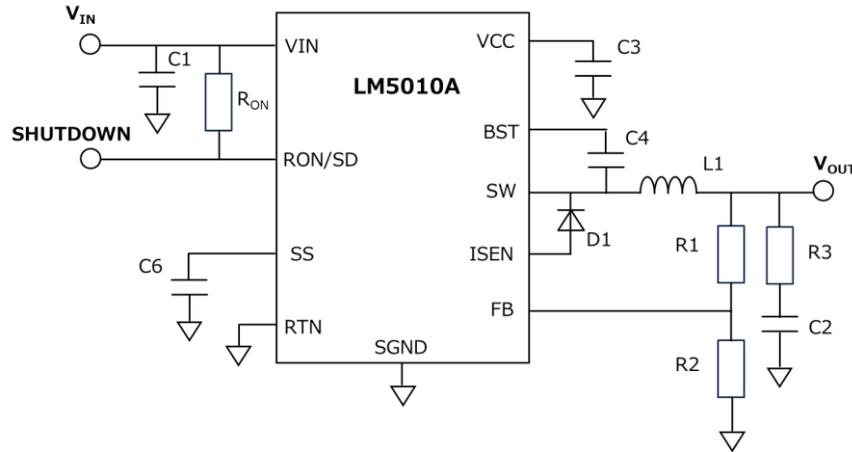


図 4.22 12V 生成 IC 基本回路

出力電圧 V_{OUT} は図 4.22 の R1 と R2 によって以下の式で算出されます。

$$V_{OUT} = 2.5V \times (R1 + R2)/R2$$

図 4.23 の R1 は本デザイン (図 4.19) では R814+R819 に相当し 6.81k Ω 、R2 は R815 に相当し 1.8k Ω であり、 V_{OUT} は 11.96V となります。

4.6.3. MCU 用 5V 電源生成

上記 12V より、降圧コンバーター IC TPS629210 (Texas Instruments 製、以下 5V 生成 IC) を使用して、MCU 用の 5V 電源を生成します。図 4.23 に 5V 生成 IC を使用した基本回路を示します。5V 生成 IC の詳細は TPS629210 のデータシート、関連ドキュメントを参照願います。

FB ピンの電圧は 600mV に調整され、出力電圧 V_{OUT} は以下の式で算出されます。

$$V_{OUT} = 0.6V \times (R1 + R2)/R2$$

図 4.23 の R1 は、本デザイン(図 4.20) では R670+R671 に相当し 264k Ω 、R2 は R673 に相当し 36k Ω であり、 V_{OUT} は 5V となります。

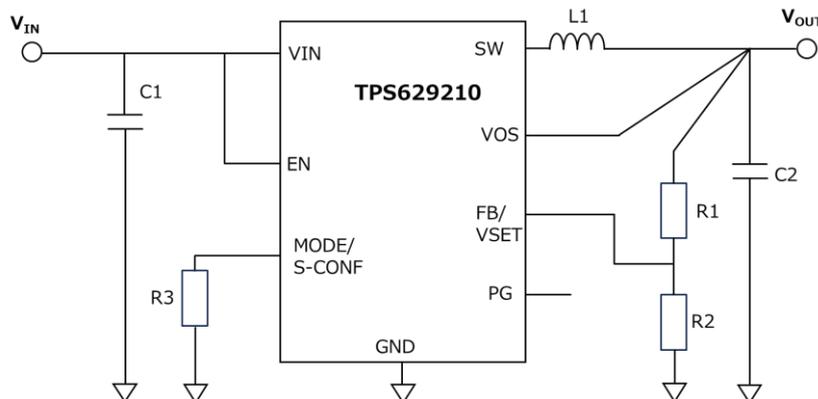


図 4.23 5V 生成 IC 基本回路

4.6.4. MCU 用 1.2V、3.3V 電源生成

2つの同期式降圧型コンバーターが内蔵されたコンバーターIC TPS62420 (Texas Instruments 製、以下 1.2V/3.3V 生成 IC) を使用し、上記 5V から MCU 用 1.2V、3.3V 電源を生成しています。図 4.24 に 1.2V/3.3V 生成 IC を使用した基本回路を示します。1.2V/3.3V 生成 IC の詳細は TPS62420 のデータシート、関連ドキュメントを参照願います。

コンバーター1 の出力電圧 V_{OUT1} は以下の式で算出されます。

$$V_{OUT1} = 0.6V \times (R11 + R12)/R12$$

コンバーター2 の出力電圧 V_{OUT2} は以下の式で算出されます。

$$V_{OUT2} = 0.6V \times (R21 + R22)/R22$$

図 4.24 の R11 は、本デザイン (図 4.20) では R675 + R676 に相当し 337.5k Ω 、R12 は R677 に相当し 75k Ω であり、 V_{OUT1} は 3.3V、R21 は R678 に相当し 200k Ω 、R22 は R679 に相当し 200k Ω であり、 V_{OUT2} は 1.2V となります。

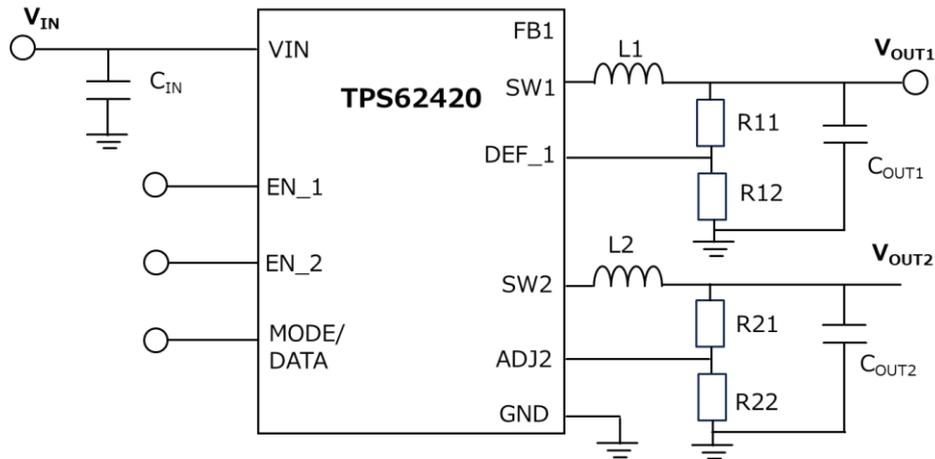


図 4.24 1.2V/3.3V 生成 IC 基本回路

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。