サーバー用 1.6kW
LLC 方式 AC-DC コンバーター

デザインガイド

RD212-DGUIDE-02

東芝デバイス&ストレージ株式会社

© 2025
Toshiba Electronic Devices & Storage Corporation

目次

1. はじめに 3

2. 主な使用部品 4

2.1. パワーMOSFET TK024N60Z1 4

2.2. パワーMOSFET TK080N60Z1 5

2.3. パワーMOSFET TK125A60Z1 6

2.4. パワーMOSFET TPH2R408QM 7

2.5. SiC ショットキーバリアダイオード TRS8E65H 8

2.6. マイクロコントローラーTMPM372FWUG 9

3. インターリーブ PFC 回路、3 相 LLC DC-DC コンバーター概要.....10

3.1. インターリーブ PFC 回路 10

3.2. 3 相 LLC DC-DC コンバーター回路 12

4. サーバー用 1.6kW LLC 方式 AC-DC コンバーター 14

4.1. 仕様 15

4.2. AC ライン回路 16

4.3. アクティブブリッジ回路 18

4.4. パワーファクターコレクション (PFC) 回路設計 19

4.5. LLC 回路設計 24

4.6. オアリング (ORing) 回路 43

© 2025
Toshiba Electronic Devices & Storage Corporation

1. はじめに

本デザインガイドでは、サーバー用 1.6kW LLC 方式 AC-DC コンバーター（以下、本デザイン）の各部回路の設計概要について解説します。

日々扱う情報量の増大に伴い、データセンター数の増加、データセンターの大型化が進み、データセンターの消費電力抑制が世界的な課題となっています。データセンターの消費電力抑制には様々な方策が検討されていますが、データセンターで使用されるサーバーのバス電圧 48V 化もその一つであり、近年 48V サーバーの普及が進んでいます。本デザインは、100V 系/200V 系 AC 入力から、48V サーバーに対応した DC 54.5V を出力する AC-DC コンバーターです。

電源効率向上を目指し、ダイオードブリッジに代わり MOSFET を使用したアクティブブリッジ回路、インターリーブ PFC 回路、3 相 LLC DC-DC コンバーターのトポロジーを採用し、230V 入力条件で 80 PLUS※の Titanium 規格を上回る効率を実現しました。

アクティブブリッジ部に搭載した TK024N60Z1、インターリーブ PFC 部に搭載した TK080N60Z1、3 相 LLC DC-DC コンバーター1 次側に搭載した TK125A60Z1、3 相 LLC DC-DC コンバーター2 次側と ORing 部に搭載した TPH2R408QM の当社最新のパワーMOSFET と、インターリーブ PFC 部に搭載した当社最新世代の 650V 系 SiC ショットキーバリアダイオード TRS8E65H は、損失低減、高効率動作に貢献しています。

LLC DC-DC コンバーターの 3 相制御信号生成に当社マイクロコントローラーTMPM372FWUG を使用しています。

※80 PLUS：サーバーなどコンピューター用電源ユニットの効率規格、Titanium は最上位規格の名称

© 2025
Toshiba Electronic Devices & Storage Corporation

2. 主な使用部品

この章では本デザインに使用している主な部品について説明します。

2.1. パワーMOSFET TK024N60Z1

ダイオードブリッジ回路に代わるアクティブブリッジ回路のスイッチング素子に 600V 耐圧 N チャネル MOSFET TK024N60Z1 を使用しています。TK024N60Z1 の主な特長は以下のとおりです。

- スーパージャンクション構造 DTMOS の採用によりオン抵抗が低い。: $R_{DS(ON)}$ = 0.02Ω (標準)
- 低容量によるスイッチングスピードの高速化。
- 取り扱いが簡単なエンハンスメントタイプです。: V_{th} = 3～4V (V_{DS} = 10V、I_D = 3.84mA)

外観と端子配置

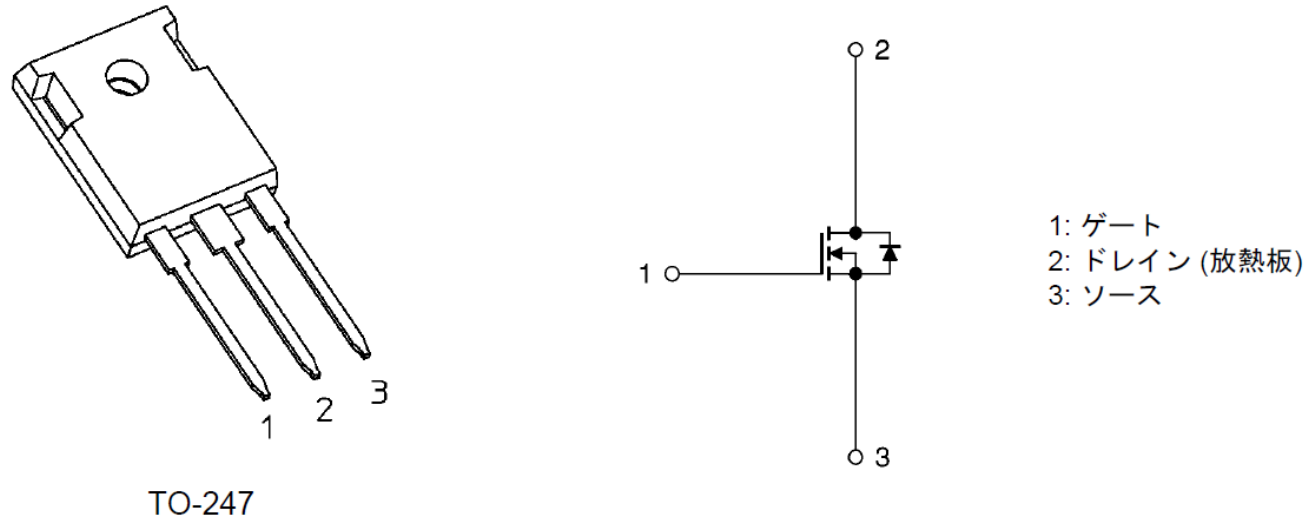


図 2.1　TK024N60Z1 の外観と端子配置図

2.2. パワーMOSFET TK080N60Z1

PFC 回路 のスイッチング素子に 600V 耐圧 N チャネル MOSFET TK080N60Z1 を使用しています。TK080N60Z1 の主な特長は以下のとおりです。

- スーパージャンクション構造 DTMOS の採用によりオン抵抗が低い。: $R_{DS(ON)}$ = 0.067Ω (標準)
- 低容量によるスイッチングスピードの高速化。
- 取り扱いが簡単なエンハンスメントタイプです。: V_{th} = 3～4V (V_{DS} = 10V, I_D = 1.17mA)

外観と端子配置

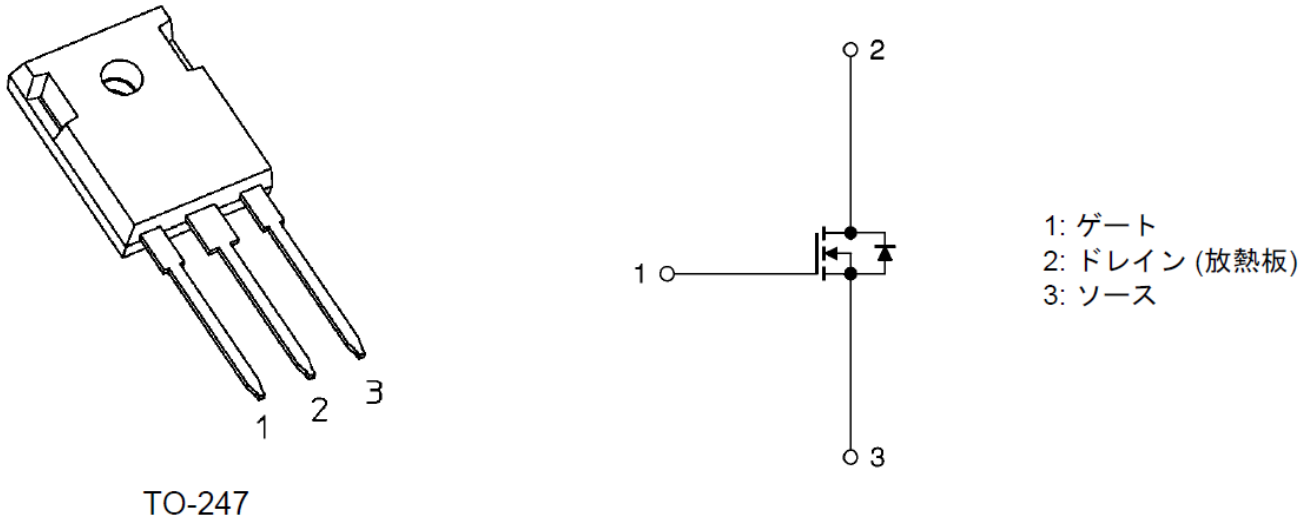


図 2.2 TK080N60Z1 の外観と端子配置図

© 2025
Toshiba Electronic Devices & Storage Corporation

2.3. パワーMOSFET TK125A60Z1

LLC DC-DC コンバーター回路 の一次側スイッチング素子に 600V 耐圧 N チャネル MOSFET TK125A60Z1 を使用しています。TK125AN60Z1 の主な特長は以下のとおりです。

- スーパージャンクション構造 DTMOS の採用によりオン抵抗が低い。: $R_{DS(ON)}$ = 0.105Ω (標準)
- 低容量によるスイッチングスピードの高速化。
- 取り扱いが簡単なエンハンスメントタイプです。: V_{th} = 3～4V (V_{DS} = 10V, I_D = 0.73mA)

外観と端子配置

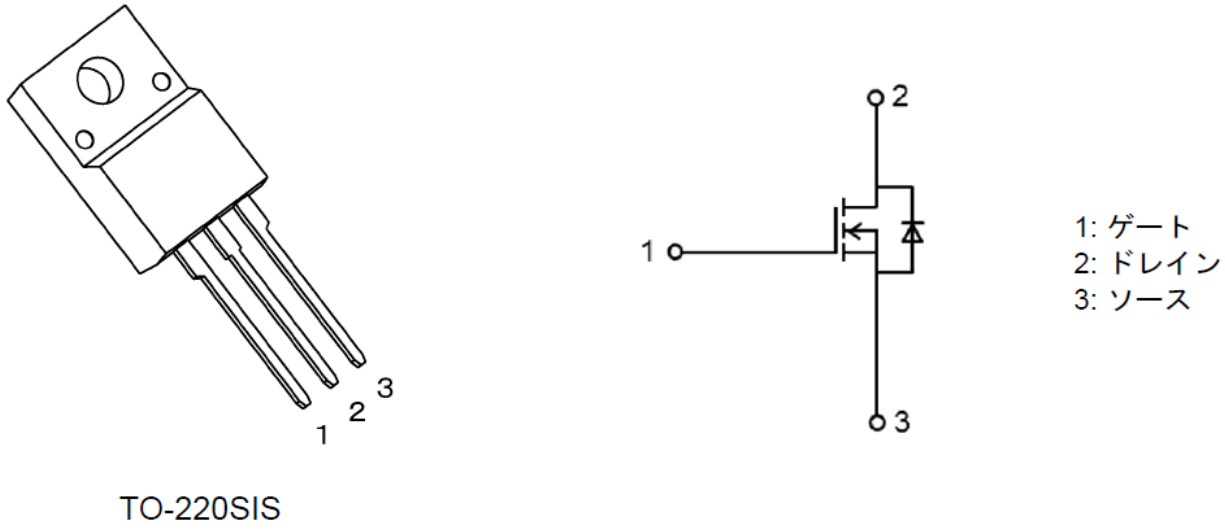


図 2.3 TK125A60Z1 の外観と端子配置図

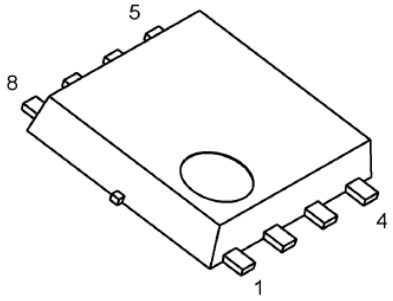
© 2025
Toshiba Electronic Devices & Storage Corporation

2.4. パワーMOSFET TPH2R408QM

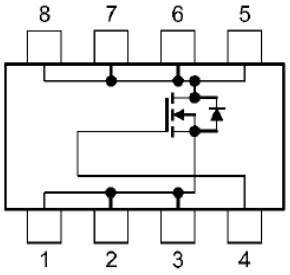
LLC DC-DC コンバーター回路の二次側スイッチング素子、出力 ORing 回路のスイッチング素子に 80V 耐圧 N チャネル MOSFET TPH2R408QM を使用しています。TPH2R408QM の主な特長は以下のとおりです。

- スイッチングスピードが速い。
- ゲート入力電荷量が小さい。：Q_{SW} = 28nC (標準)
- 出力電荷量が小さい。：Q_{oss} = 90nC (標準)
- オン抵抗が低い。：$R_{DS(ON)}$ = 1.9mΩ (標準) (V_{GS} = 10V)
- 漏れ電流が低い。：I_{DSS} = 10μA (最大) (V_{DS} = 80V)
- 取り扱いが簡単なエンハンスメントタイプです。：V_{th} = 2.5～3.5V (V_{DS} = 10V, I_D = 1.0mA)

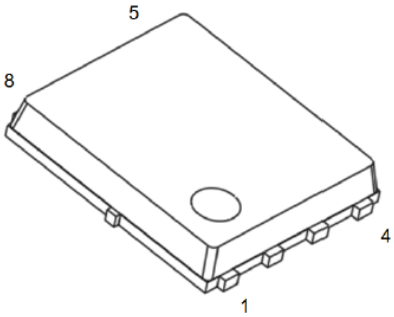
外観と端子配置



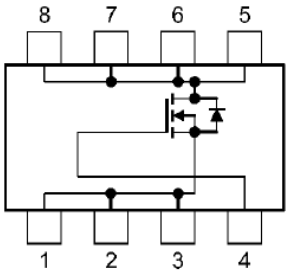
SOP Advance



1, 2, 3: ソース
4: ゲート
5, 6, 7, 8: ドレイン



SOP Advance(N)



1, 2, 3: ソース
4: ゲート
5, 6, 7, 8: ドレイン

図 2.4 TPH2R408QM の外観と端子配置図

© 2025
Toshiba Electronic Devices & Storage Corporation

2.5. SiC ショットキーバリアダイオード TRS8E65H

PFC 回路の整流素子に 650V 系ダイオード TRS8E65H を使用しています。TRS8E65H の主な特長は以下のとおりです。

- 第 3 世代チップデザイン
- 順電圧が小さい：V_F = 1.2V (標準)
- 総電荷量が小さい：Q_c = 22nC (標準)
- 逆電流が小さい：I_R = 1.5μA (標準)

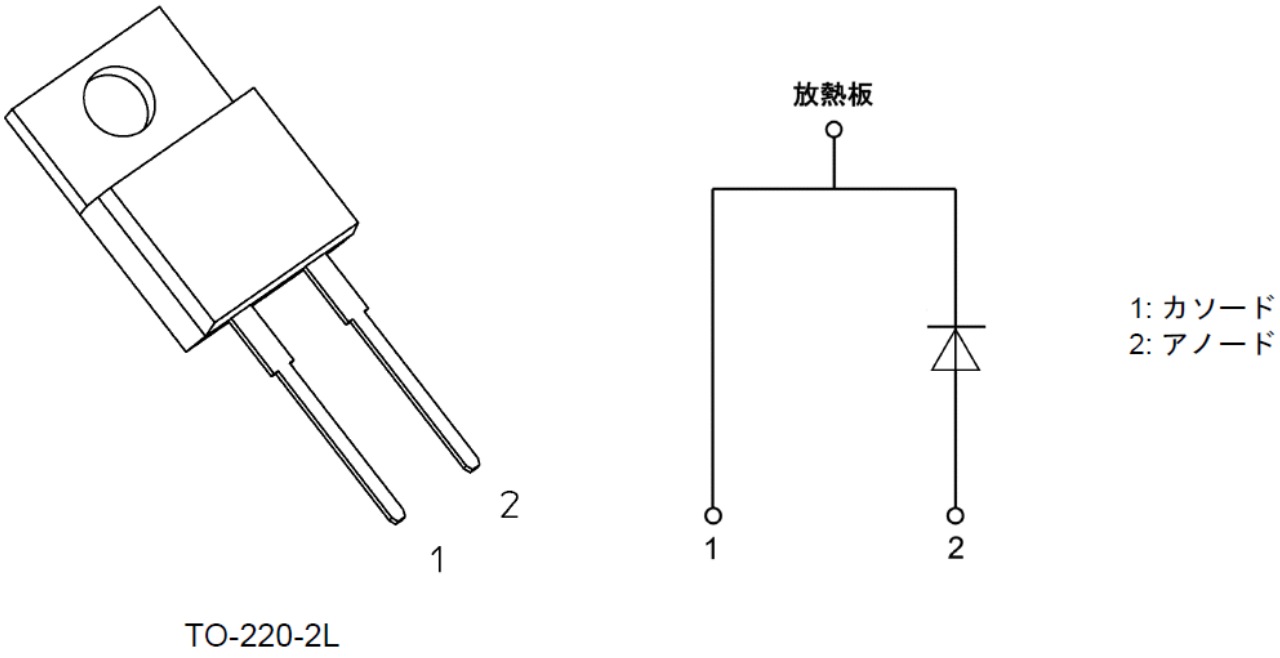


図 2.5 TRS8E65H の外観と端子配置図

2.6. マイクロコントローラーTMPM372FWUG

3 相 LLC DC-DC コンバーターの 3 相制御信号生成部にマイクロコントローラーTMPM372FWUG を使用しています。TMPM372FWUG の主な特長は以下の通りです。

- Arm Coretex-M3 コア搭載、最大動作周波数：80MHz (動作温度範囲：-40 ～ 85℃)
- 16 ビットタイマー/イベントカウンター：8 チャネル
- 5V 電圧動作
- 小型パッケージ：LQFP64

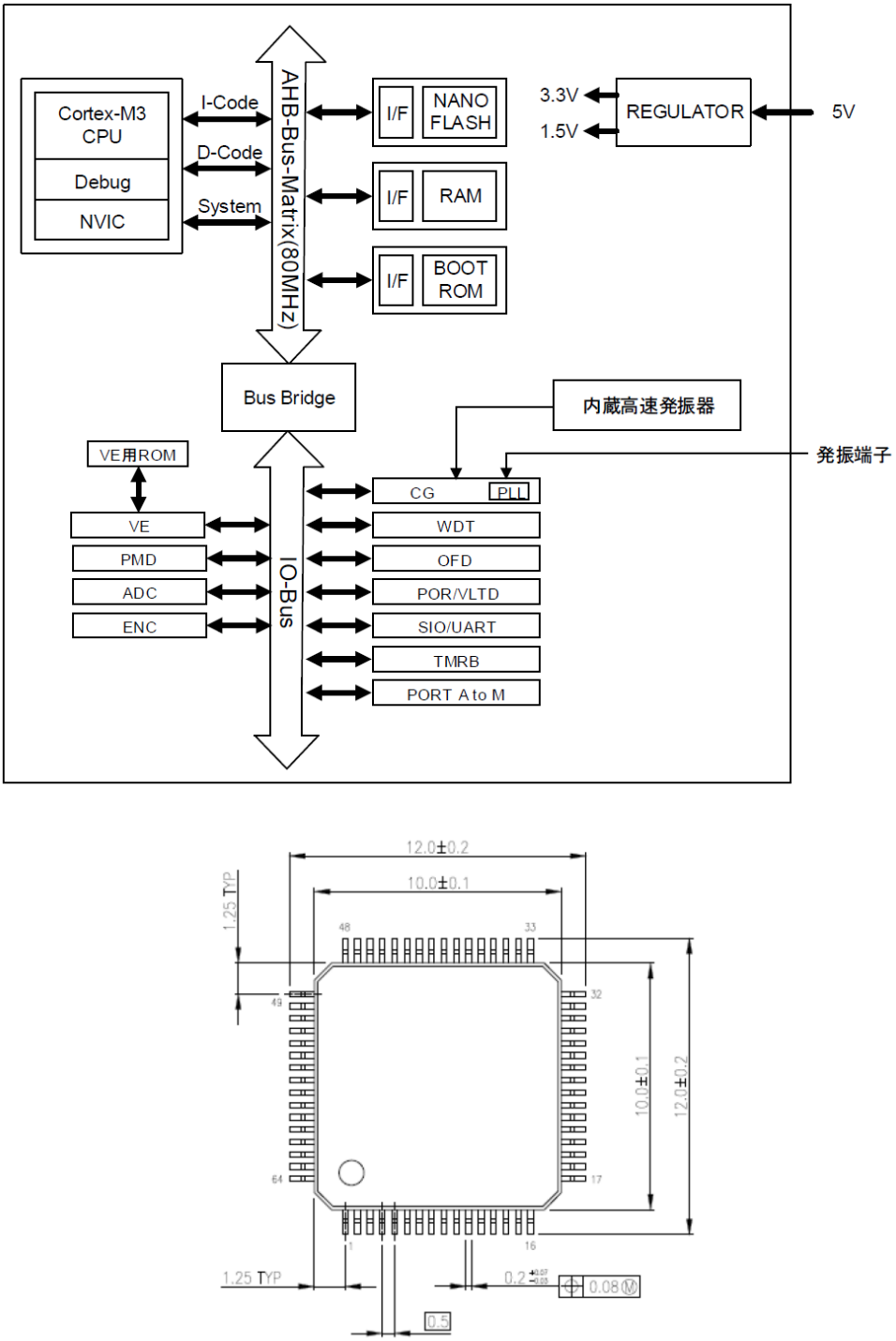


図 2.6　TMPM372FWUG のブロック図と外観

© 2025
Toshiba Electronic Devices & Storage Corporation

3. インターリーブ PFC 回路、3 相 LLC DC-DC コンバーター概要

この章では、本デザインで採用している、インターリーブ PFC 回路、3 相 LLC DC-DC コンバーターの基本概念について説明します。

3.1. インターリーブ PFC 回路

昇圧コンバーター回路を複数並列に配置したインターリーブ PFC 回路は、出力 500W を超える中～大型電源で普及が進んでいる構成です。原理的には 3 相以上も可能ですが、図 3.1 のような 2 相方式が一般的です。図 3.1 上で L_1、Q_1、D_5 で構成される回路を PFC 回路 1、L_2、Q_2、D_6 で構成される回路を PFC 回路 2 とします。180 度ずつ位相をずらして各相をスイッチングするので、合成されたインダクター電流の周波数は見かけ上スイッチング素子の周波数の倍になります。

入力の交流電圧が、正期間の電流経路を図 3.1 (a) および (b) に、負期間の電流経路を (c) および (d) に、そのときの電流波形を図 3.2 に示します。入力電流は常に 2 つのインダクターL_1、L_2の電流の和になり、位相が 180 度ずれているため入力リップル電流は小さくなります。インターリーブ方式は損失を 2 素子に分散することができるので熱設計が容易になります。

インターリーブ PFC 回路の動作概要を以下で説明します。ここでは単純化のため、各相のオンデューティーが 50%未満 (ある相のスイッチング素子がオンしているとき、もう一方の相のスイッチング素子はオフしている) のときを考えます。

AC 入力が正の期間

PFC 回路 1 は Q_1 のオン (Q2 オフ) 期間で L_1 にエネルギーを蓄積します。このとき PFC 回路 2 は L_2 に蓄積されていたエネルギーによる電流を流します (図 3.1 (a))。PFC 回路 2 は Q_2 のオン (Q_1 オフ) 期間で L_2 にエネルギーを蓄積します。このとき PFC 回路 1 は L_1 に蓄積されていたエネルギーによる電流が流れています (図 3.1 (b))。

AC 入力が負の期間

AC 入力の整流後の動作は AC 入力が正の動作と同じです。Q_1 のオン (Q_2 オフ) 期間の動作を図 3.1 (c) に、Q_2 のオン (Q_1 オフ) 期間の動作を図 3.1 (d) に示します。

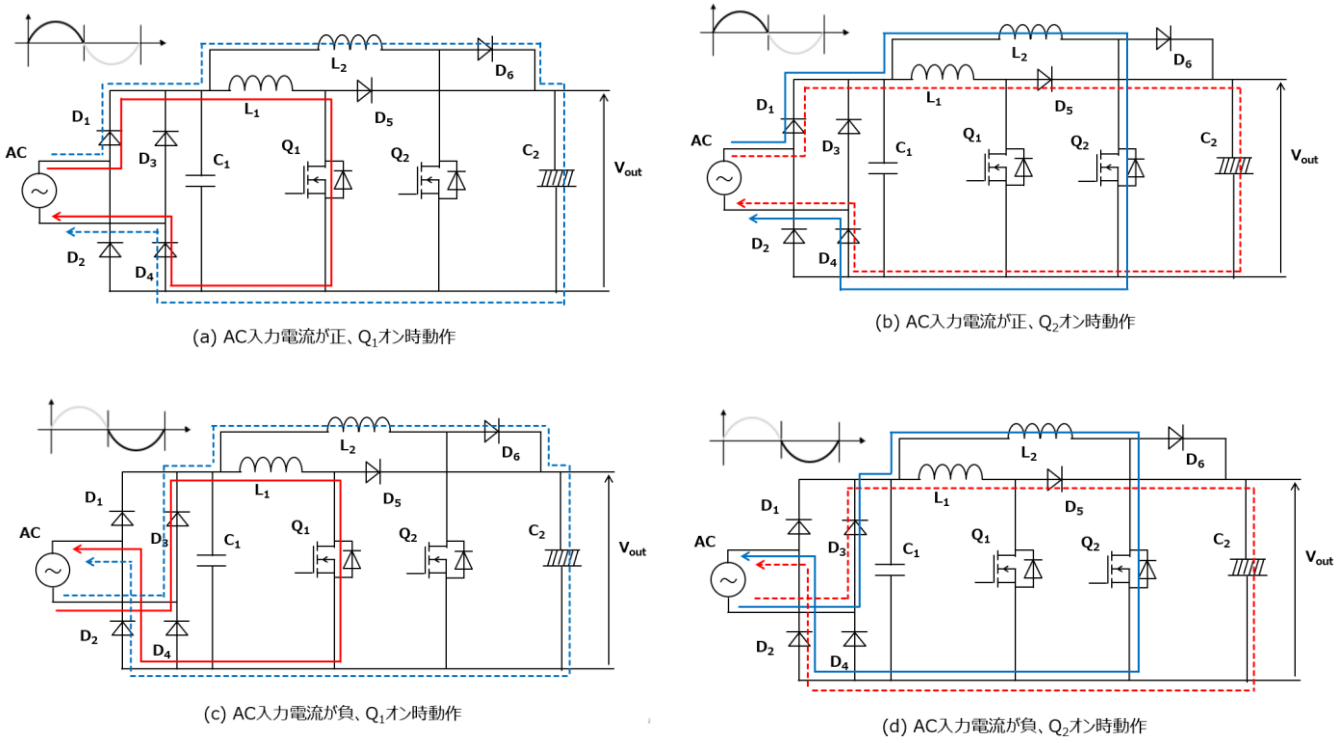


図 3.1 インターリーブ PFC 回路動作

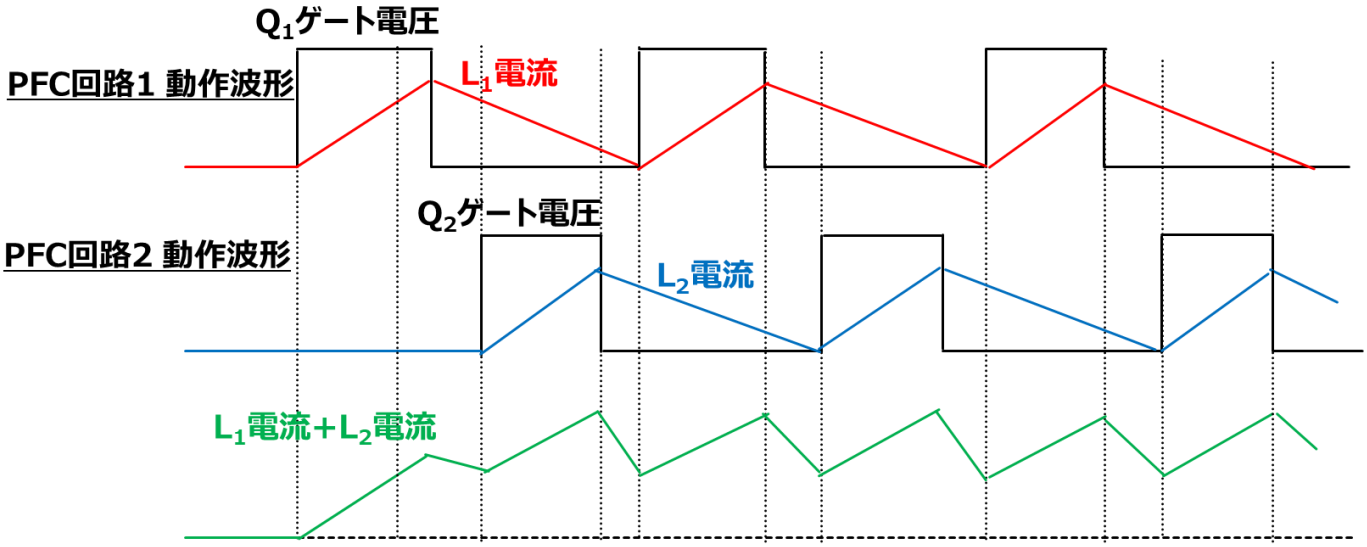


図 3.2 インターリーブ PFC 回路電流波形

3.2. 3 相 LLC DC-DC コンバーター回路

図 3.3 に本デザインで採用した 3 相 LLC DC-DC コンバーターの構成を示します。1 次側がハーフブリッジの LLC コンバーターを 3 個並列に配置し、トランスの 2 次側端子を Y 結線しています。この構成を採用することで、汎用トランスを使用した 1U サイズで 1.6kW 出力を実現しました。

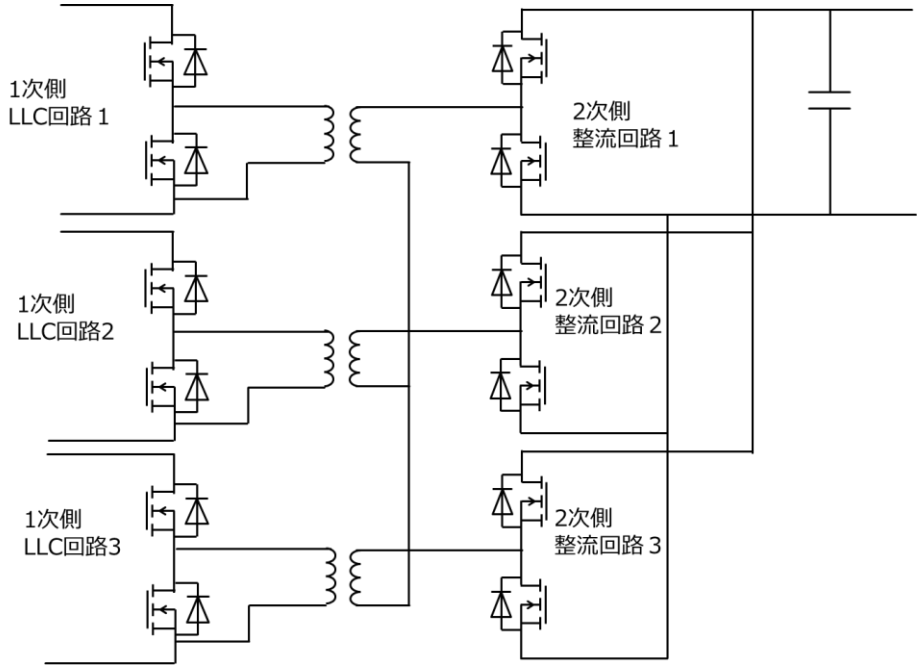
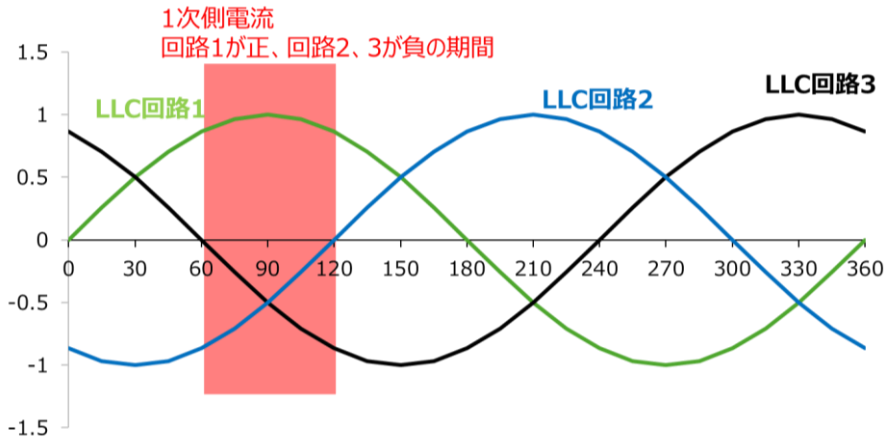


図 3.3 3 相 LLC DC-DC コンバーター

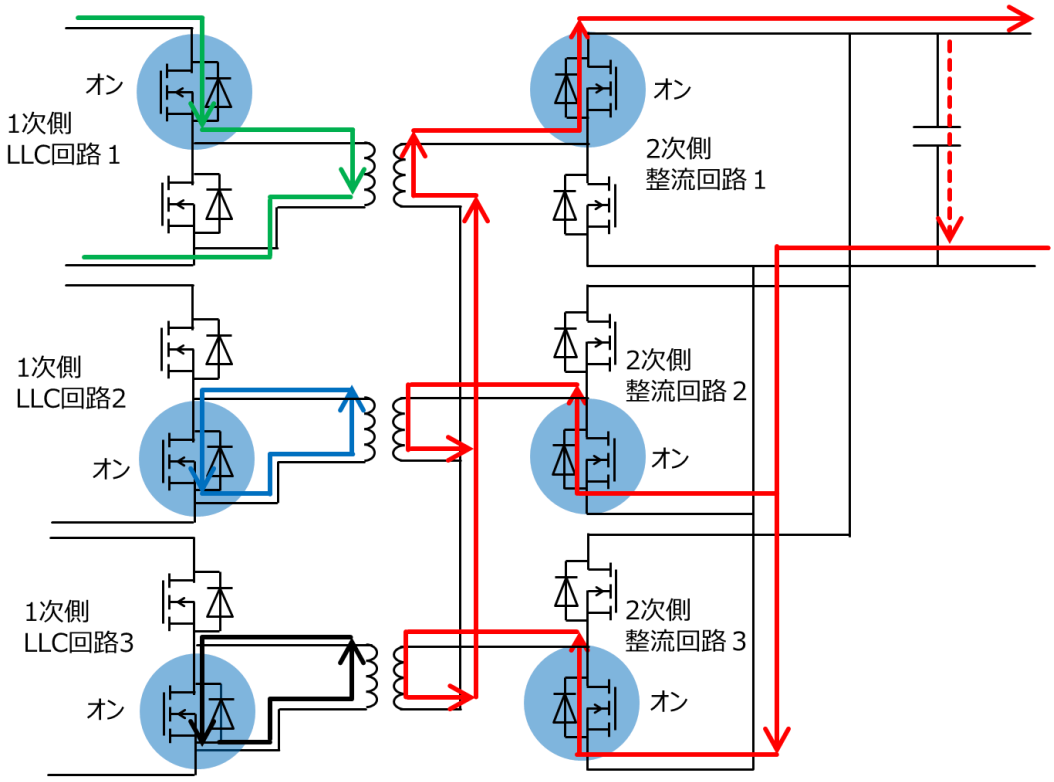
© 2025
Toshiba Electronic Devices & Storage Corporation

3 相 LLC DC-DC コンバーターの動作概要を説明します。各相はそれぞれ 120 度の位相差で動作し、トランス 1 次側の電流は 3 相交流相当の波形となります。図 3.4 (a) にトランス 1 次側電流のイメージを示します。実際の電流波形は正弦波ではありませんが、3 相交流をイメージして説明します。ここに示す電流の正負はトランス 1 次側に流れる電流の向きを表しています (1 次側のハイサイド MOSFET がオンし、電流が 1 次側トランス巻き線の上から下に流れる向きを正としています)。図 3.4 (a) に示す電流が、LLC 回路 1 が正、回路 2、3 が負の期間における 2 次側整流回路 1、2、3 の電流経路を図 3.4 (b) に示します。1 次側と 2 次側のハイサイド/ローサイド MOSFET は連動してオン/オフし、2 次側の整流回路 1、2、3 は連携して整流動作をします。

トランス 2 次側巻き線間電圧の 2 倍が出力電圧です。2 次側 MOSFET に印加される電圧は出力電圧の 1/2 であり、一般的な LLC DC-DC コンバーターに比べ、耐圧の低い素子が使用可能です。



(a) 1 次側電流イメージ



(b) 2 次側整流回路電流経路

図 3.4 3 相 LLC 動作概要

© 2025
Toshiba Electronic Devices & Storage Corporation

4. サーバー用 1.6kW LLC 方式 AC-DC コンバーター

この章では、本デザインの構成、各部の回路設計の概要を説明します。図 4.1 に本デザインの機能構成図、図 4.2 に回路ブロック図を示します。

100V 系、200V 系の交流電源から、MOSFET を使用したアクティブブリッジ回路を経由し、2 相構成のインターリーブ PFC 回路で直流 390V を生成します。その電圧を 3 相 LLC DC-DC コンバーターにて 54.5V に変換し、ORing 回路を介し出力する AC-DC コンバーターです。3 相 LLC DC-DC コンバーターの制御は通常の 1 相用 LLC コントローラーを使用し、その出力信号から MCU を使用して位相が 120 度ずつ異なる MOSFET 駆動信号を生成しています。

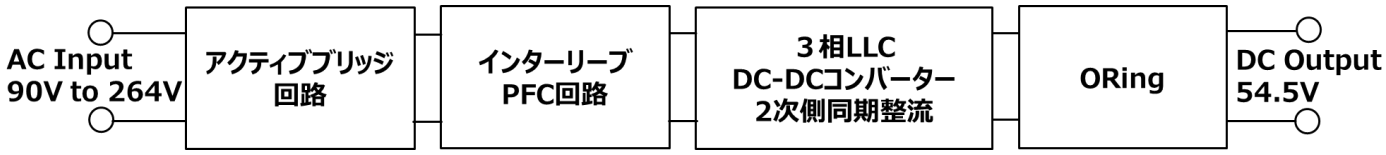


図 4.1 機能構成図

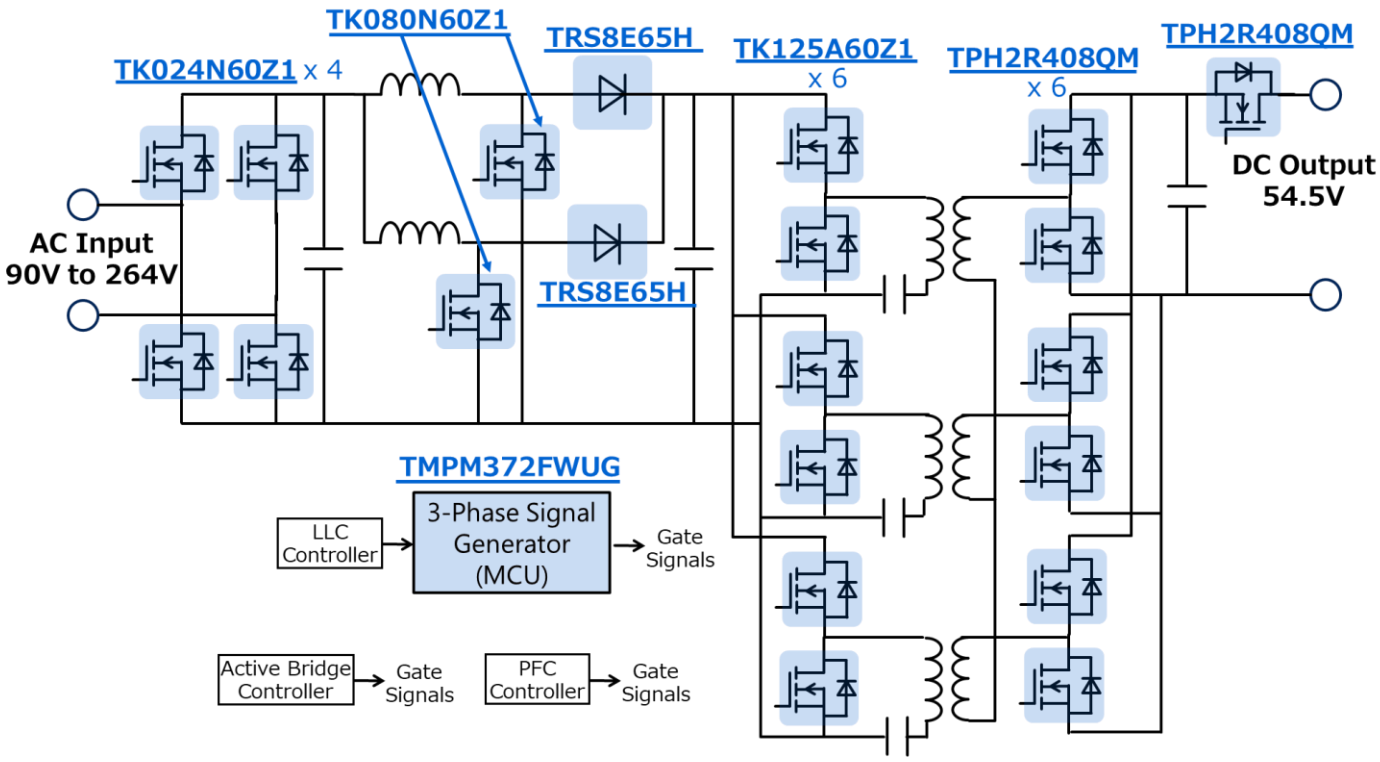


図 4.2 回路ブロック図

© 2025
Toshiba Electronic Devices & Storage Corporation

4.1. 仕様

表 4.1 に本デザインの主な仕様を示します。

表 4.1 本デザインの仕様

項目	条件	Min.	Typ.	Max.	単位
入力特性					
AC 入力電圧 (rms)		90		264	V
AC 入力電流 (rms)	Vin = AC 90V, Iout = 20A			12	A
入力周波数		47		63	Hz
内部特性 (インターリーブ PFC 回路)					
出力電圧			390		V
最大出力電力	Vin = AC 230V			1.77	kW
	Vin = AC 115V			0.89	kW
スイッチング周波数			62.5		kHz
出力特性 (3 相 LLC DC-DC コンバーター回路)					
出力電圧		51.7	54.5	57.3	V
出力電流	Vin = AC 230V			29.4	A
	Vin = AC 115V			14.7	A
最大出力電力	Vin = AC 230V			1.6	kW
	Vin = AC 115V			0.8	kW
出力リップル電圧	Ta = 25℃			2180	mV
その他					
保護機能	出力過電圧保護、出力過電流保護、出力短絡保護、過熱保護				
基板層構成	メイン基板：FR-4 4 層構成、銅箔厚 70μm (全層) アクティブブリッジ回路基板：FR-4 2 層構成、銅箔厚 70μm PFC 制御基板、LLC 制御基板：FR-4 2 層構成、銅箔厚 35μm				

© 2025
Toshiba Electronic Devices & Storage Corporation

4.2. AC ライン回路

ここでは、AC ライン回路の設計に関し説明します。図 4.3 に AC ライン回路を示します。

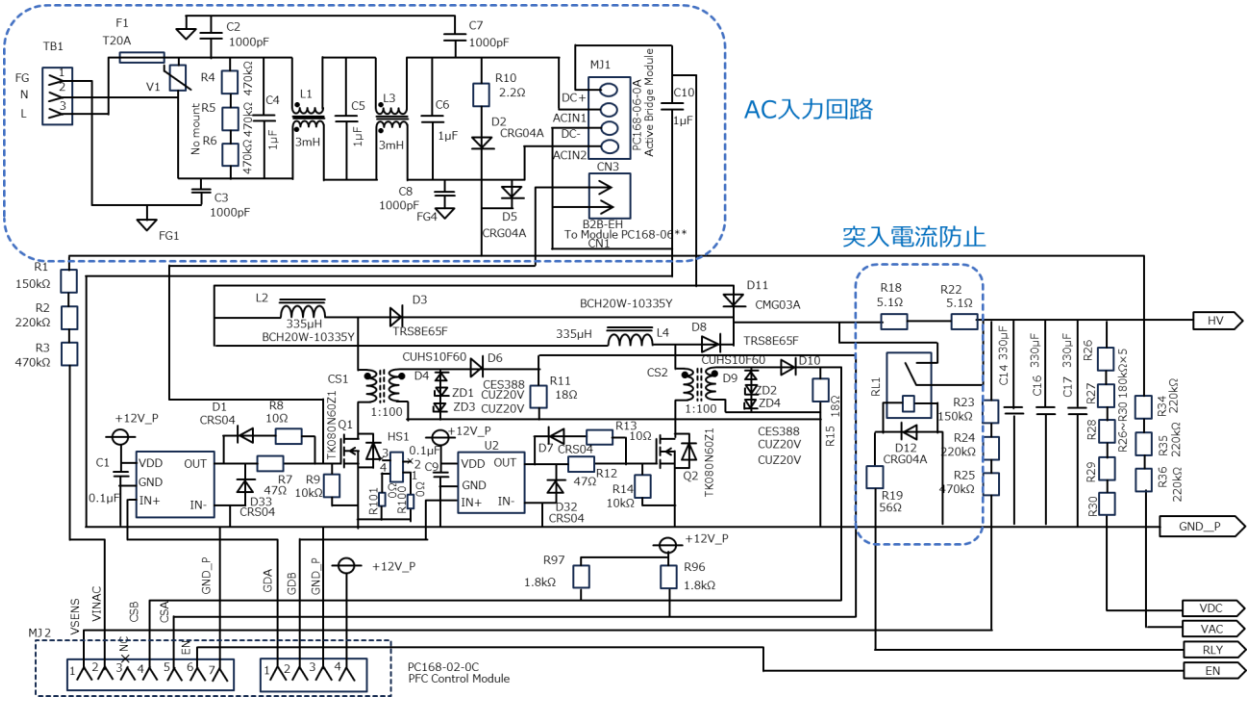


図 4.3 AC ライン回路

ヒューズ

AC ラインに過大電流が流れたときに AC ラインを遮断するため、ヒューズ (F1) を実装しています。AC ラインの電流実効値の最大値 $ACin_{peakrms}$ からヒューズを選定します。最大電力 Pout、トータル電源効率η、力率 PF、AC ライン電圧実効値の最小値 $VinAC_{min}$ を用いて以下の式で AC ラインの電流実効値の最大値 $ACin_{peakrms}$ を算出します。

$$ACin_{peakrms} = \frac{Pout}{\eta \times PF \times VinAC_{min}}$$

$VinAC_{min}$ = 90V、Pout = 800W、η = 90%、PF = 99%とすると、$ACin_{peakrms}$ = 10A となります。
本デザインでは、マージンを考慮し 20A のヒューズを選定しました。

ヒューズ選定時は、上記最大電流に加え、AC 電源投入時の突入電流、対応すべき安全規格を取得した製品であるかなども考慮する必要があります。

バリスター

AC ラインに誘導雷などによるサージ電圧が印加されたときに回路を保護するため、酸化金属バリスター (V1) を用いています。AC ラインの電圧値でバリスターを選定します。本デザインの AC ライン電圧最大値は実効値で 264V、ピーク値で 373V のため、マージンを考慮し最大許容回路電圧 420V (AC 実効値)、バリスター電圧 680V のバリスターを選定しました。

バリスター選定時は、最大許容回路電圧やバリスター電圧だけでなく、サージ電流耐量、エネルギー耐量などを考慮する必要があります。また、バリスターの故障モードはショートモードが多いため、バリスターの前段 (AC ラインの入力側) へヒューズを挿入します。

© 2025
Toshiba Electronic Devices & Storage Corporation

EMI 対策部品

コモンモードノイズ対策で Y コンデンサー (C2、C3、C7、C8)、コモンモードチョーク (L1、L3) を、ディファレンシャルノイズ対策で X コンデンサー (C4、C5、C6) を実装しています。各ノイズレベルは PCB レイアウト、筐体構造の影響を受けるため、必要に応じ前記部品を変更、削除、追加してください。なお、本デザインは筐体がないため十分な Y コンデンサーを設置していません。筐体があるシステムを設計する際はコモンモードノイズ対策として十分な Y コンデンサーを設置してください。なお、Y コンデンサーの容量を大きくすると漏洩電流が増加するため、システムで要求される安全規格を満足するか確認が必要です。

突入電流対策部品

AC 電源投入時の突入電流を抑制するため、ヒューズ内蔵抵抗 (R18、R22) とリレー (RL1) を実装しています。AC 電源投入時、RL1 は開放状態となり AC ライン電流が R18、R22 に流れるため、突入電流が抑制されます。AC 電源投入後、特定の条件が成立したら RL1 が導通します。RL1 が導通すると AC ラインの電流を抑制していた R18、R22 が短絡され、動作時の電力損失を低減できます。ヒューズ内蔵抵抗は突入電流に耐えうる仕様のものを選定する必要があります。また、リレーを開放・導通する条件とタイミングが要求仕様を満足するか確認してください。

© 2025
Toshiba Electronic Devices & Storage Corporation

4.3. アクティブブリッジ回路

PFC 回路前段の全波整流は、電源効率向上を目指し、パワーMOSFET TK024N60Z1 を 4 個使用したアクティブブリッジ回路を採用しました。図 4.4 にアクティブブリッジ回路を示します。

MOSFET は TEA2209T (NXP 製、以下、アクティブブリッジコントローラー) で制御します。アクティブブリッジコントローラーの詳細は、TEA2209T のデータシート、関連ドキュメントを参照してください。アクティブブリッジコントローラーは、端子 L と R 間の AC 電源の極性を感知し、極性に応じて、対角ペアの MOSFET をオン/オフします。

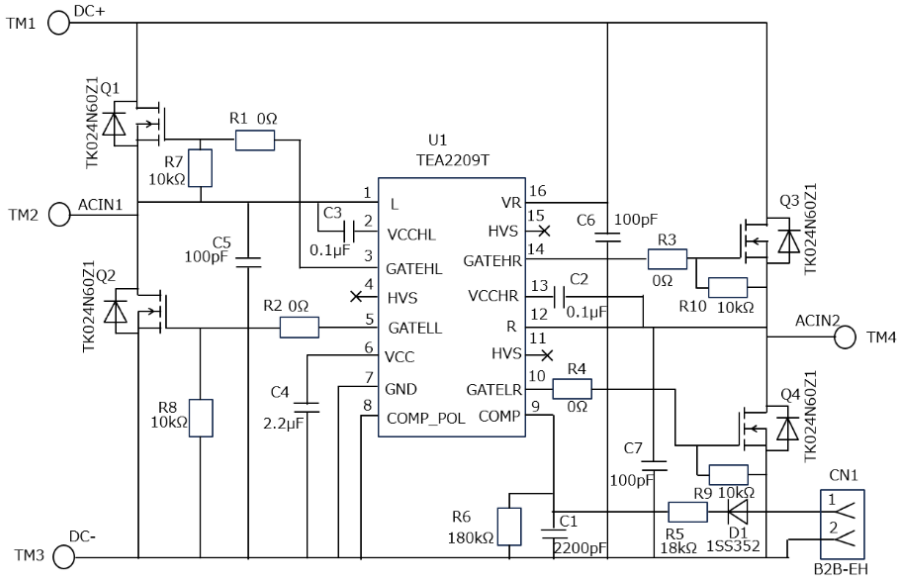


図 4.4 アクティブブリッジ回路

X コンデンサー放電

図 4.3 に示す X コンデンサーCx (C4、C5、C6) の放電用抵抗 Rdis (R4、R5、R6) は実装していません。X コンデンサーCx の放電は上記アクティブブリッジコントローラーで行います。電源コンデンサーC_{VCC} (図 4.3 C4) が V_{reg} に充電された状態から主電源電圧が切断されると、内部バイアス電流 I_{bias} (23μA) で C_{VCC} が放電されます。VCC 端子の電圧が V_{dis} (disable voltage 9.7V) 以下に下がると、2mA の電流で X コンデンサーの放電を開始します。X コンデンサーの放電が始まるまでの待機時間 t_d は、次のとおりです。

$$t_d = \frac{C_{VCC}(V_{reg} - V_{dis})}{23\ \mu A} = 0.11E6 \times C_{VCC}$$

本デザインでは C_{VCC} は標準値 2.2μF を使用していますので、td は約 0.24 秒になります。

4.4. インターリーブ PFC 回路

本デザインでは、UCC28070 (Texas Instruments 製、以下、PFC コントローラー) を使用してインターリーブ PFC 回路を構成しています。以下に基本的な設計項目に関し説明します。PFC コントローラー周辺の詳細設計は UCC28070 のデータシート、関連ドキュメントを参照してください。

図 4.5 にメイン基板上のインターリーブ PFC 回路、図 4.6 に PFC 制御基板上の PFC コントローラー周辺回路を示します。

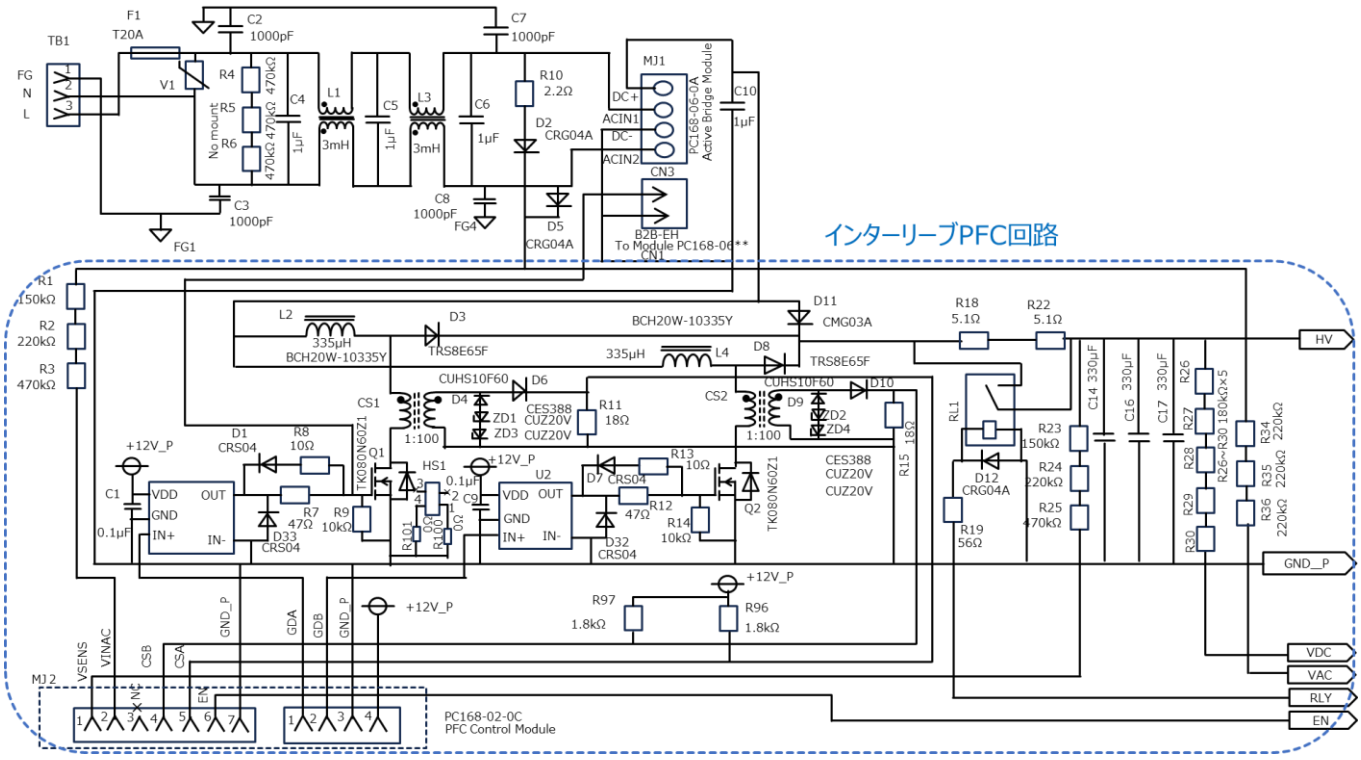


図 4.5 インターリーブ PFC 回路

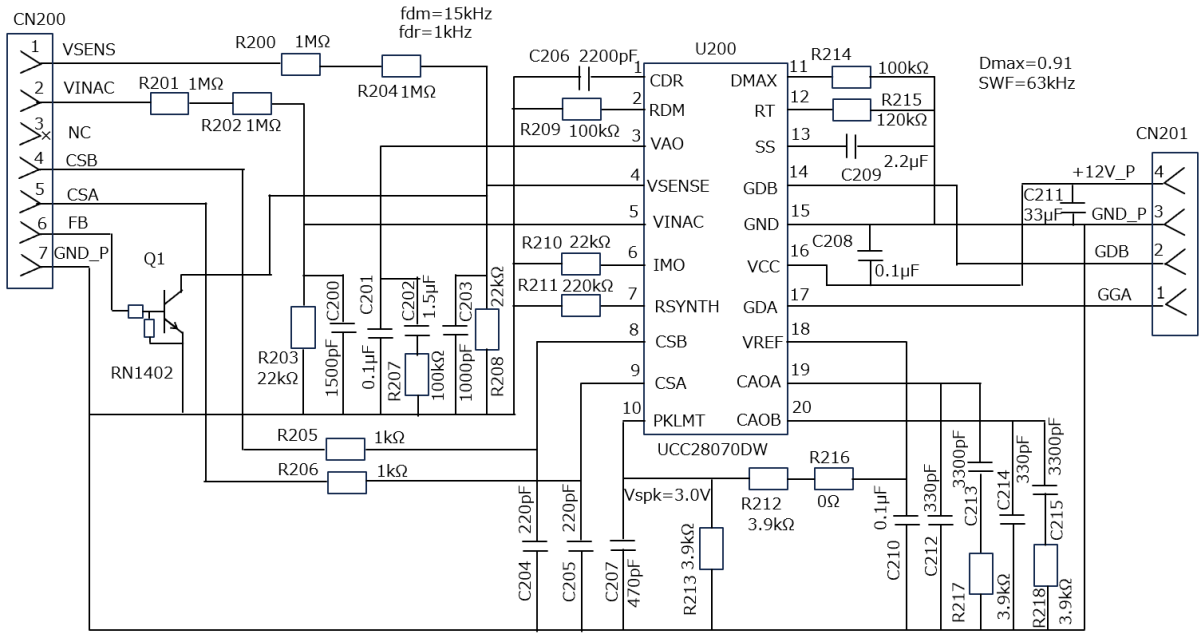


図 4.6 PFC コントローラー周辺回路

出力電圧設定

出力電圧設定回路を図 4.7 に示します。出力電圧 (Vout_PFC) を、メイン基板、PFC 制御基板に配置した抵抗 (R23、R24、R25、R200、R204、R208) で設定します。PFC コントローラーは、これらの抵抗で分割された出力センス電圧 (V_{VSENSE}) と PFC コントローラーの VSENSE voltage (3V) が一致するように制御します。VSENSE 端子電圧へのバイアス電流 Ibias_PFC (250nA) を使用し、以下の式で Ta = 25℃ における出力電圧 (Vout_PFC) を算出します。

$$Vout_PFC = \frac{VSENSE\ voltage \times (R23+R24+R25+R200+R204+R208)}{R208} + Ibias_PFC \times (R23+R24+R25+R200+R204)$$

本デザインでは、R23-R25 に 840kΩ、R200 に 1MΩ、R204 に 1MΩ、R208 に 22kΩを採用し、Vout_PFC を 390V としています。必要に応じて上記抵抗値を変更し、所望の出力電圧に設定することが出来ます。

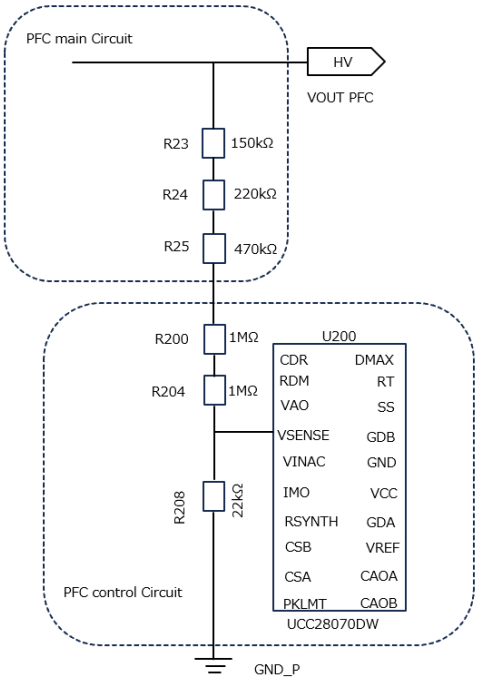


図 4.7 出力電圧設定回路

スイッチング周波数、最大デューティー設定

スイッチング周波数と PWM の最大デューティーは、図 4.8 に示す RT ピンと DMAX ピンに接続された抵抗によって設定されます。RT 抵抗 R_{RT} (R215) によって、PWM 周波数 (f_{PWM}) は設定され、以下の式により算出されます。

$$R_{RT}(k\Omega) = \frac{7500}{f_{PWM}(kHz)}$$

$$f_{PWM}(kHz) = \frac{7500}{R_{RT}(k\Omega)}$$

本デザインでは R215 に 120kΩを採用し、f_{PWM} = 62.5kHz に設定しています。

PWM の最大デューティーD_{MAX} は、R_{RT} と D_{MAX} 抵抗 R_{DMX} (R214) から以下の式により算出されます。

$$R_{DMX} = R_{RT} \times (2 \times D_{MAX} - 1)$$

本デザインでは R214 に 100kΩを採用し、D_{MAX} = 0.916 に設定しています。

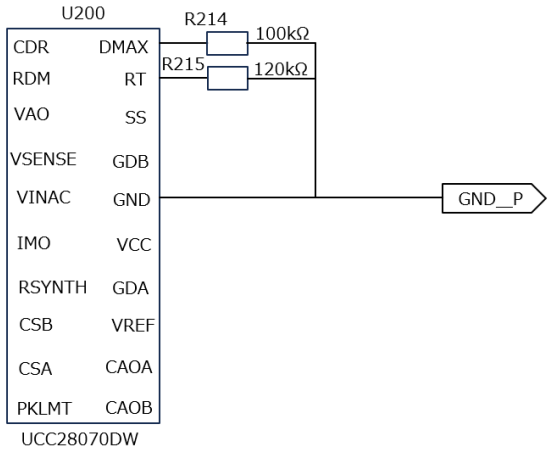


図 4.8 スイッチング周波数、最大デューティー設定回路

ゲート駆動回路

図 4.9 にゲート駆動回路を示します。ゲート駆動回路の設計が電源効率と EMI (ノイズ) に影響を与えます。一般に電源効率と EMI はトレードオフの関係にあり、両者のバランスを取った設計が必要です。EMI の調整はゲート直列抵抗 (R7、R8) の抵抗値を調整し、確認してください。MOSFET のターンオンスピードは R7 の値によって決まります。ターンオン時には D1 によって R8 の値は関与しません。ターンオフスピードは R7 と R8 の並列抵抗値で決まります。ターンオンスピードだけを変えたいときは R7 だけでなく、R8 の値の調整が必要です。ターンオフスピードだけを変更したい場合、R8 のみの調整で可能であれば、ターンオンスピードが変更されることはありません。なお、ゲート抵抗の値を大きくすると MOSFET のスイッチングスピードが低下するため、電源効率も低下する場合があります。電源効率仕様や放熱仕様が要求仕様を満足するか確認してください。

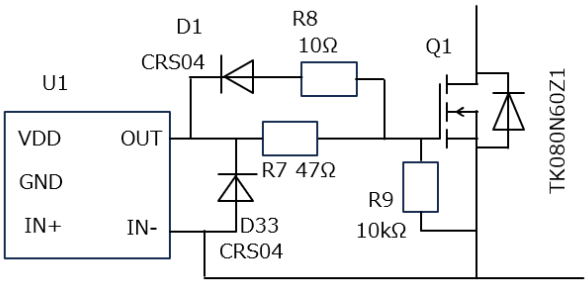


図 4.9 ゲート駆動回路

© 2025
Toshiba Electronic Devices & Storage Corporation

インダクター

図 4.5 のインターリーブ PFC 回路で、インダクターL2 のインダクタンス 値 L を入力 100V 系の条件で以下の項目を使用し設定します。インダクターL4 も同様です。

1. 最大出力電力 (Pout) ：800W
2. 最小入力 AC 電圧実効値 ($VinAC_{min}$) ：90V
3. 本デザインのトータル電力変換効率：90%
4. 本デザインの力率 (PF)：99%
5. PFC 出力電圧 (Vout_PFC) ：390V
6. スイッチング周波数 (f_{PWM})：63kHz

入力 AC のピーク入力電流値 $ACin_{peak}$ は、以下の式で算出されます。

$$ACin_{peak} = \frac{Pout \times \sqrt{2}}{\eta \times PF \times VinAC_{min}}$$

$$= \frac{800 \times \sqrt{2}}{0.9 \times 0.99 \times 90} = 14.11$$

各相のインダクターの許容電流リップルΔIL とすると、L は以下で算出されます。

$$L = \frac{\sqrt{2} \times VinAC_{min} - \frac{2 \times VinAC_{min}{}^2}{Vout_PFC}}{f_{PWM} \times \Delta IL}$$

ここで、ΔIL をピーク電流の 60%である 7.06A とすると、L は上記計算式 193μH と算出されます。本デザインでは 335μH のインダクターを選択しました。

また、インダクターに流れるピーク電流 IL_{peak} は、AC ラインピーク入力電流 $ACin_{peak}$ を用いて下式で算出します。

$$\mathrm{IL_{peak}} = \frac{\mathrm{ACin_{peak}}}{2} + \frac{\Delta \mathrm{I}}{2}$$

$ACin_{peak}$ ＝ 14.11A、ΔI は 4.01A なので、IL_{peak} ＝ 9.06A となるので、本デザインでは 10A 定格のインダクターを選定しました。

© 2025
Toshiba Electronic Devices & Storage Corporation

出力コンデンサー

図 4.10 に出力コンデンサーの位置を示します。出力コンデンサーの静電容量 (C14、C16、C17、以下 Cout_PFC) はホールドアップタイム要件に基づいて算出します。

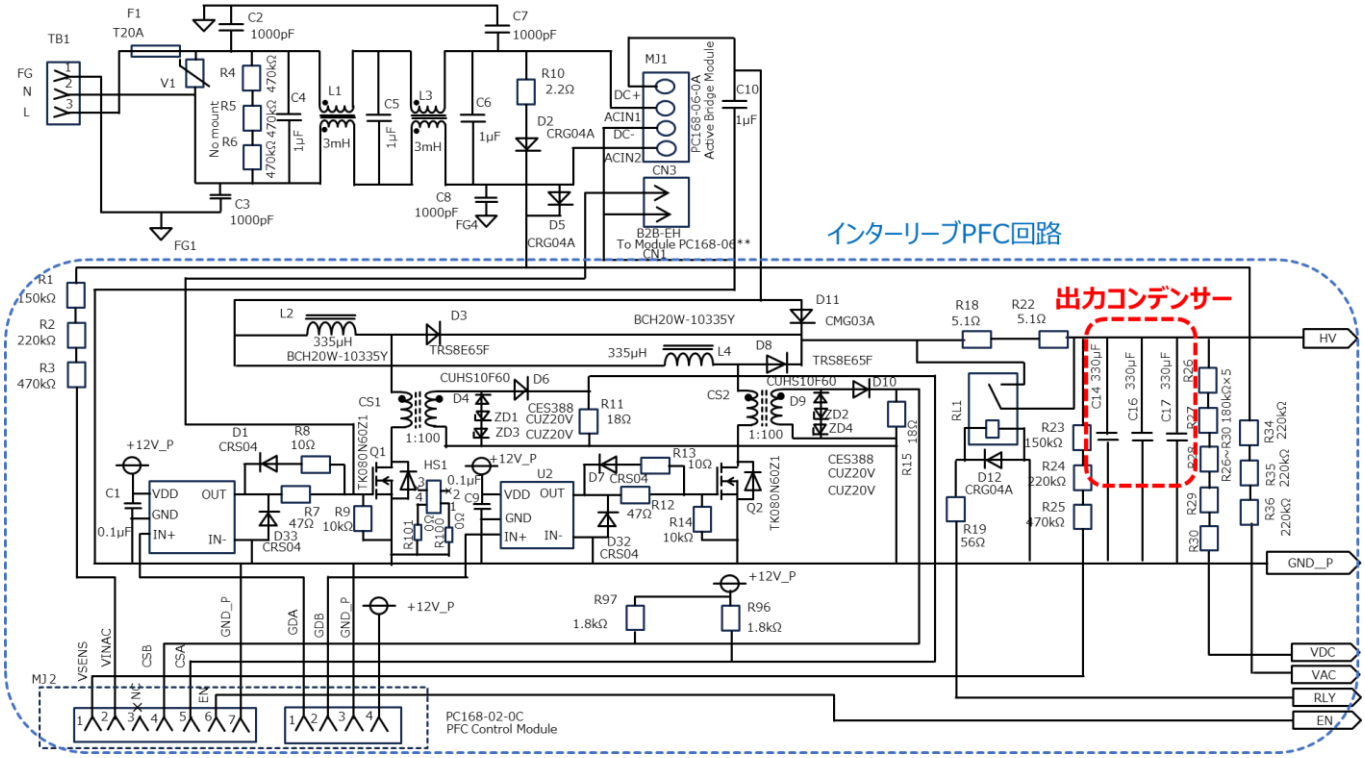


図 4.10 出力コンデンサー

ホールドアップタイム Thold は Cout_PFC、出力電圧 Vout_PFC、出力下限電圧 Vout_PFC_min、最大出力電力 Pout_max、と LLC 電源効率η2 を使用し、以下の式で算出します。

$$Thold = Cout_PFC \times \frac{(Vout_PFC^2 - Vout_PFC_hold^2) \times \eta 2}{2 \times Pout_max}$$

Vout_PFC = 390V、Vout_PFC_min = 300V、η2 = 94%、Pout_max = 1600W のとき、Thold を AC 50Hz の半周期である 10ms とすると、Cout_PFC = 549μF となります。本デザインでは、330μF のコンダンサーを 3 個並列に配置し 990μF としています。

また、出力リップルに要求仕様がある場合は、以下の方法で設定してください。

1. 出力リップル仕様を満たす出力コンデンサー (Cout_PFC) の静電容量値を求める
2. ホールドアップタイムを満足する出力コンデンサー (Cout_PFC) の静電容量値を求める
3. 両者の静電容量値を比較し、大きな値を用いる

なお、出力コンデンサー (Cout_PFC) の選定時に公差や経年劣化を考慮してください。

© 2025
Toshiba Electronic Devices & Storage Corporation

4.5. 3 相 LLC DC-DC コンバーター回路設計

図 4.11 に本デザインの 3 相 LLC DC-DC コンバーター部の回路図を示します。3 相構成であり、各相は 120 度の位相差で動作します。

本デザインではコントローラーとして NCP1397 (onsemi 製、以下、LLC コントローラー) を用い、電源制御を行っています。LLC コントローラーで生成した制御信号は、レベルシフターを経由し MCU TMPM372FWUG に入力されます。MCU は、制御信号から、120 度の位相差を持った制御信号 (MOSFET 駆動信号) を生成し、各相のゲートドライバーへ出力します。図 4.12 に 3 相 LLC DC-DC コンバーター制御回路部の回路図を示します。

以下に、3 相 LLC DC-DC コンバーターの基本設計を説明します。LLC コントローラー周辺の詳細設計は NCP1397 のデータシート、関連ドキュメントを参照してください。

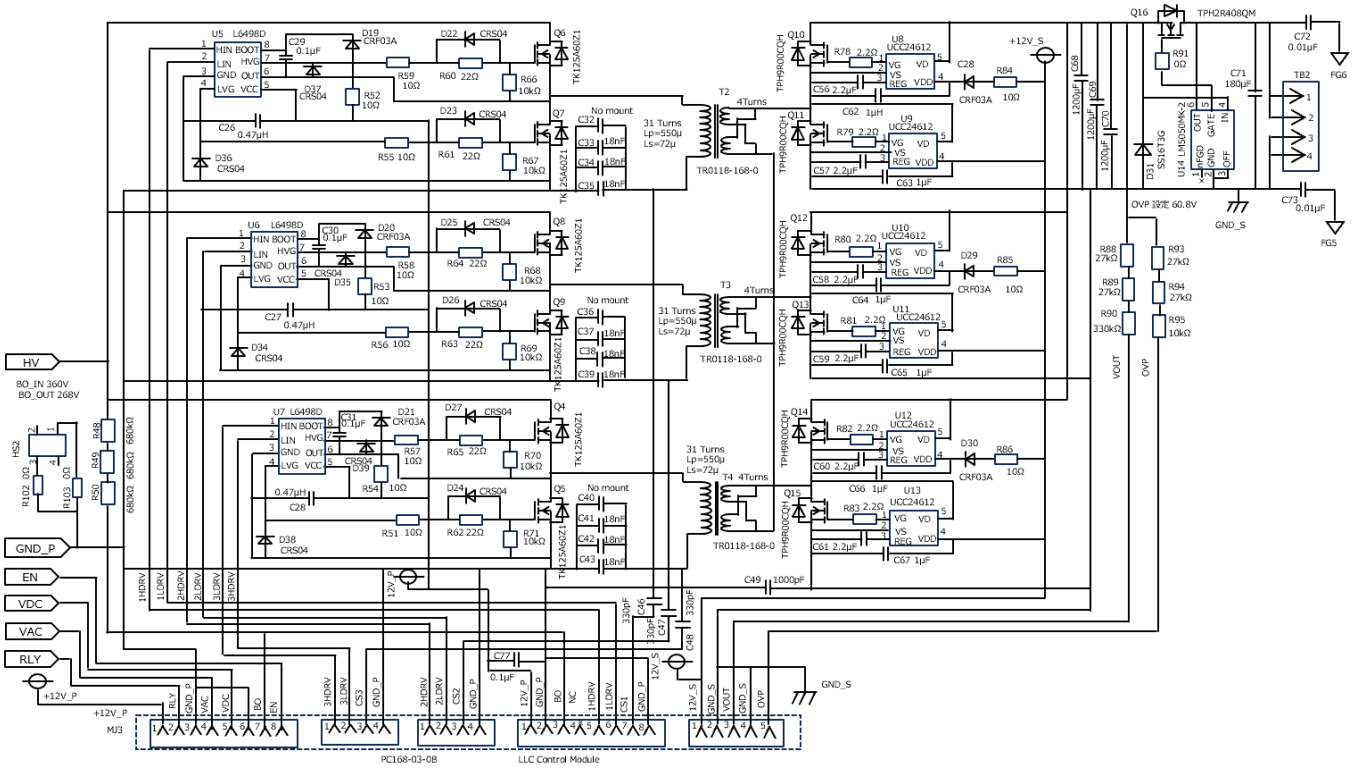


図 4.11 3 相 LLC DC-DC コンバーター

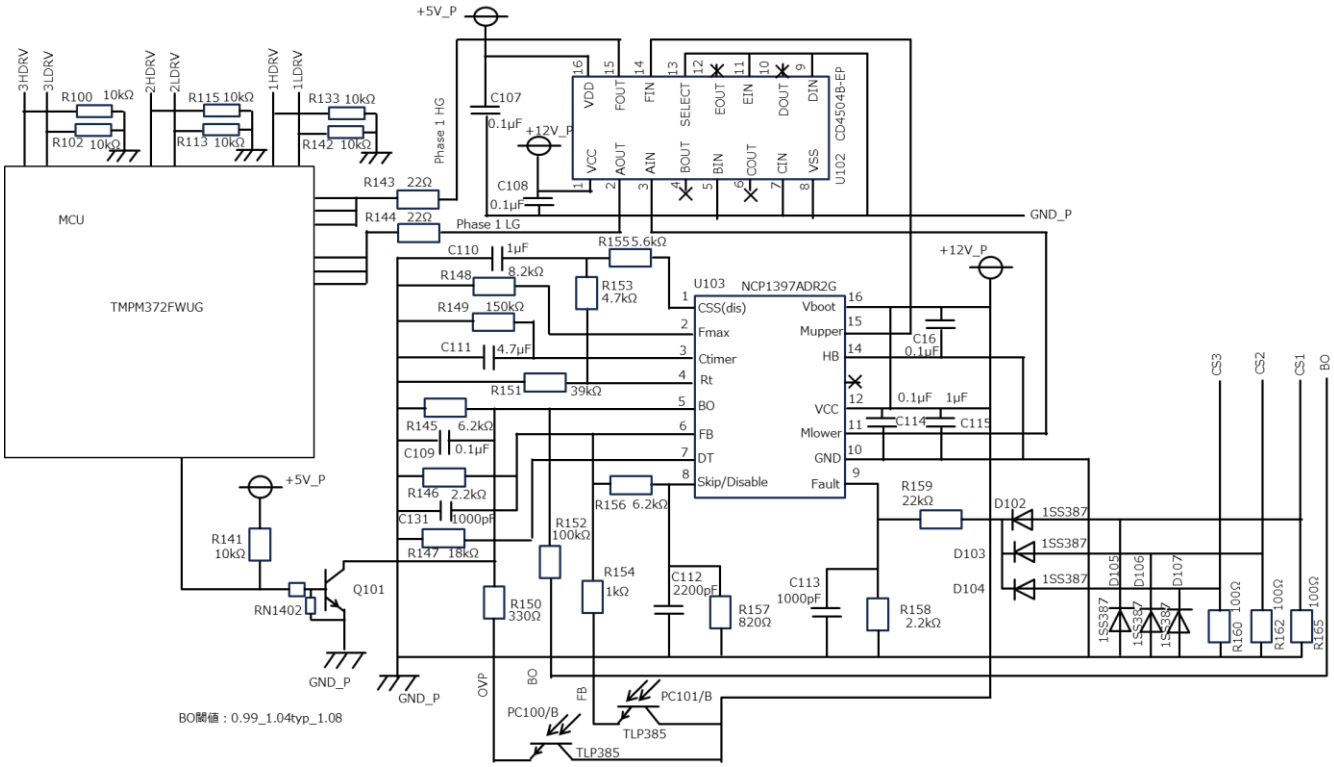


図 4.12 3 相 LLC DC-DC コンバーター制御回路部

入力電圧低下保護回路

入力電圧低下保護は、DC-DC コンバーター部の入力電圧が低い際に、DC-DC コンバーターを保護するための機能です。入力電圧が設定したレベルより低い場合、LLC コントローラーは出力パルスを停止します。BO ピンに入力された、R_{upper} と R_{lower} で構成された抵抗分割器で分圧した入力電圧で、LLC コントローラーは動作を制御します。

図 4.13 に抵抗分圧器 (保護電圧設定部) を示します。本デザインでは、保護電圧を 356V、入力電圧低下時のヒステリシスを 60V とし、R_{upper} = 2.21MΩ、R_{lower} = 6.2kΩを選択しました。

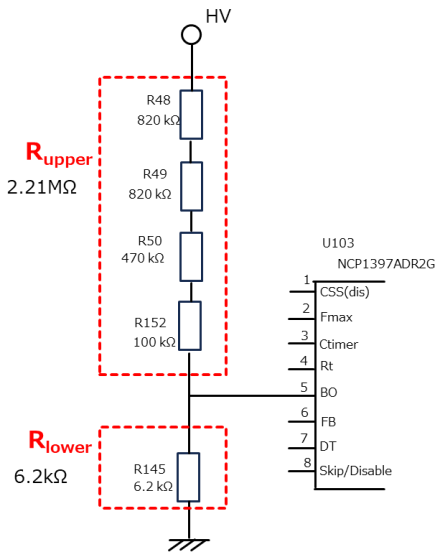


図 4.13 入力電圧低下保護設定回路

© 2025
Toshiba Electronic Devices & Storage Corporation

出力電圧の設定

図 4.14 に出力電圧設定回路を示します。本デザインの出力電圧 Vout_LLC は外付け抵抗 (R88、R89、R90、R167 および R166) の抵抗値、シャントレギュレーター (U104) で設定します。シャントレギュレーターは、Vout_LLC を上記抵抗で分割した電圧がリファレンス電圧 Vref_LLC (2.5V) と一致するようにフォトカプラー (PC101) の電流を制御します。LLC コントローラーは PC101 から FB 端子にフィードバックされる電流量に応じて Vout_LLC を一定に保つように動作します。

シャントレギュレーターの REF 端子電圧へのバイアス電流を Ibias_LLC (30nA) として、以下の式で Vout_LLC を算出します。

$$Vout_LLC = \frac{Vref_LLC \times (R88 + R89 + R90 + R167 + R166)}{R166} + Ibias_LLC \times (R88 + R89 + R90 + R166)$$

本デザインでは、出力部での電圧降下を考慮し Vout_LLC = 54.6V に設定し、R88 = 27kΩ、R89 = 27kΩ、R90 = 330Ω、R167 = 330Ω、R166 = 3.9kΩを選択しています。

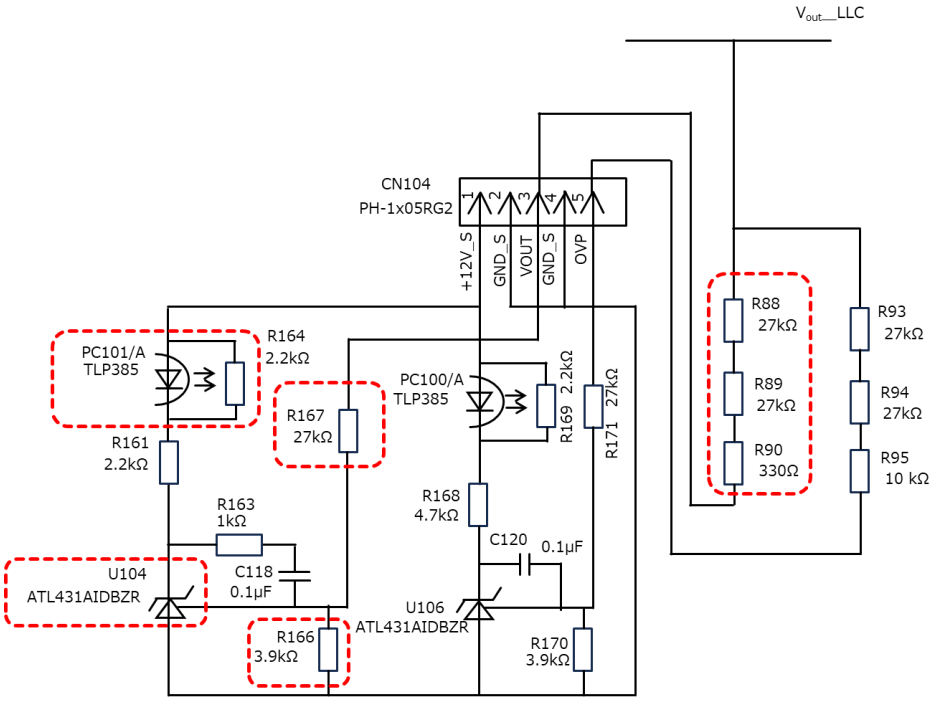


図 4.14 出力電圧設定回路

過電圧保護

図 4.15 に過電圧保護設定回路を示します。過電圧保護電圧 Vovp_LLC を外付け抵抗 (R93、R94、R95、R171 および R170) の抵抗値、シャントレギュレーター (U106) で設定します。

シャントレギュレーターの REF 端子電圧へのバイアス電流を Ibias_LLC (30nA) として、以下の式で Vovp_LLC を算出します。

$$Vovp_LLC = \frac{Vref_LLC \times (R93 + R94 + R95 + R171 + R170)}{R170} + Ibias_LLC \times (R93 + R94 + R95 + R171)$$

本デザインでは、R93 = 27kΩ、R94 = 27kΩ、R95 = 10kΩ、R171 = 27kΩ、R170 = 3.9kΩを選択し、Vovp_LLC = 64V に設定しています。

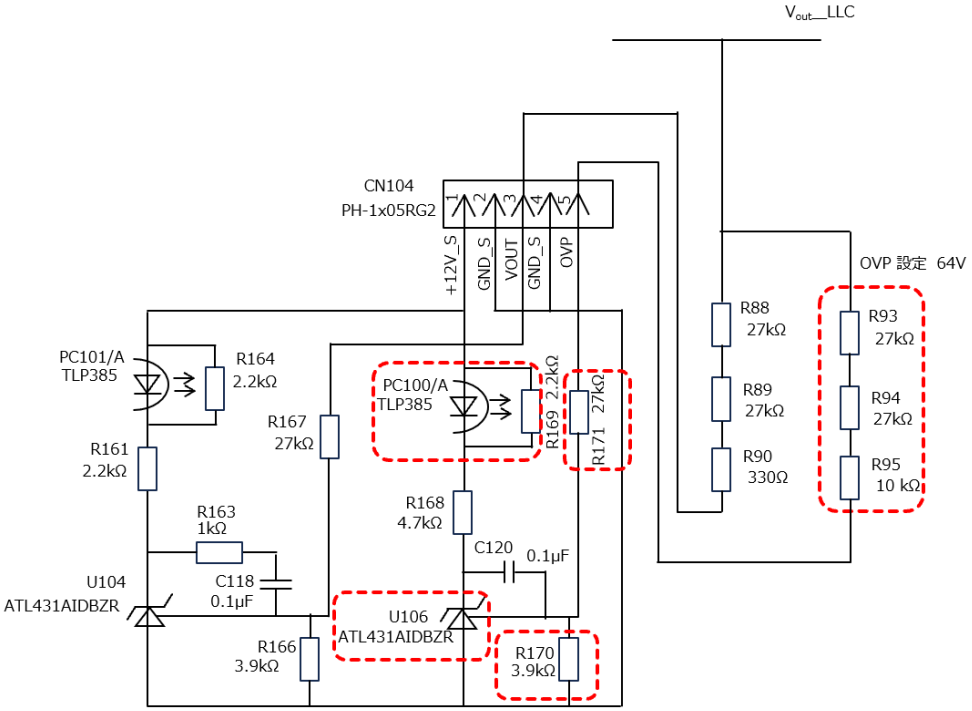


図 4.15 過電圧保護設定回路

ソフトスタート

起動時に、大電流が流れないようソフトスタート機能が必要になります。LLC コントローラーのソフトスタートディスチャージピン CSS(dis) に接続されたソフトスタートコンデンサーCSS (C110) でソフトスタート期間を設定します。コントローラーが動作を開始すると、ソフトスタート コンデンサーCSS が完全に放電され、Rt ピンから充電が開始されます。CSS の充電が完了するまでの間スイッチング周波数が増加する、ソフトスタート動作となります。

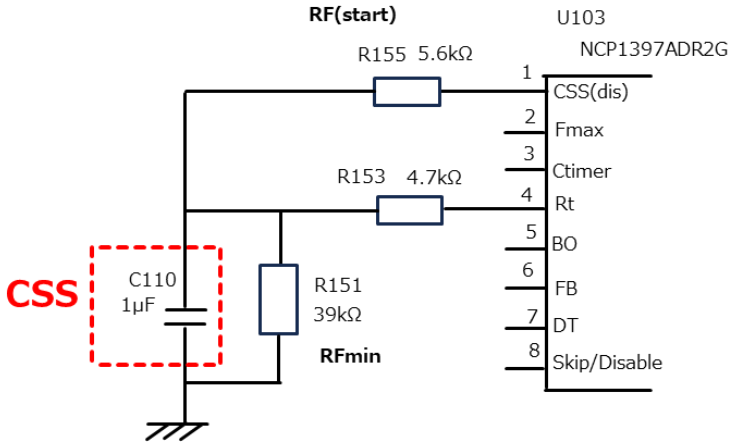


図 4.16 ソフトスタート設定回路

ゲート駆動回路

図 4.17 にゲート駆動回路を示します。ゲート直列抵抗 (R59、R60 および R55、R61) の値で、MOSFET のターンオンスピードとターンオフスピードの個別調整が可能です。

まず、ハイサイド MOSFET (Q6) に関する調整について説明します。R59 の値を大きくすることで、ターンオンスピードとターンオフスピードを同時に下げることができます。R60 の値を大きくすることで、ターンオンスピードのみを下げることができます。ローサイド MOSFET (Q7) に関しても、同様に R55、R61 の値を調整します。

なお、抵抗の値を大きくすると MOSFET のスイッチングスピードが低下するため、電源効率も低下する場合があります。電源効率仕様や放熱仕様が要求仕様を満足するか確認してください。

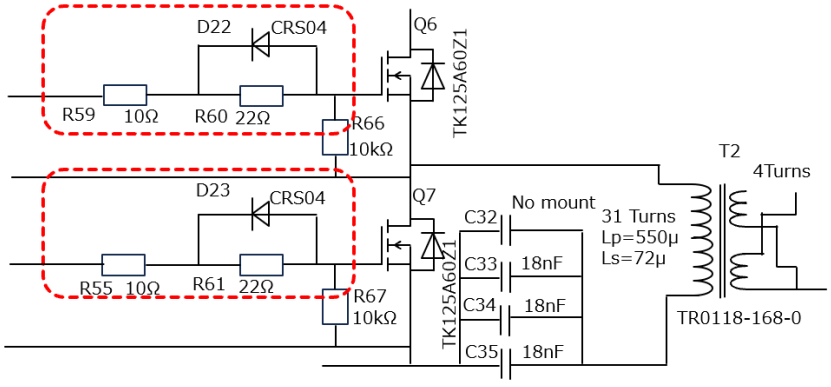


図 4.17 ゲート駆動回路

© 2025
Toshiba Electronic Devices & Storage Corporation

周波数設定

LLC コントローラーは、50 kHz から 500 kHz までのスイッチング周波数での動作が可能です。Rt ピン-GND 間に抵抗 R_{Fmin} を配置すると最小周波数が設定され、Fmax ピン-GND 間に抵抗 R_{Fmax} を配置すると最大周波数が設定されます。

本デザインでは、R_{Fmin} に R151 = 39kΩ、R_{Fmax} に R148 = 8.2kΩを選択し、最小周波数設定は 50kHz、最大周波数は 200kHz に設定しています。

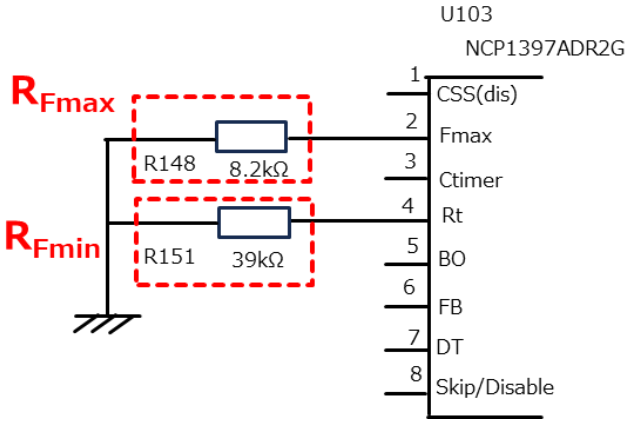


図 4.18 周波数設定回路

デッドタイム設定

デッドタイムは DT ピン-GND 間の抵抗 R_{DT} によって設定します。本デザインでは R_{DT} をに R147 = 18kΩを選択し、デットタイムを約 444ns に設定しています。

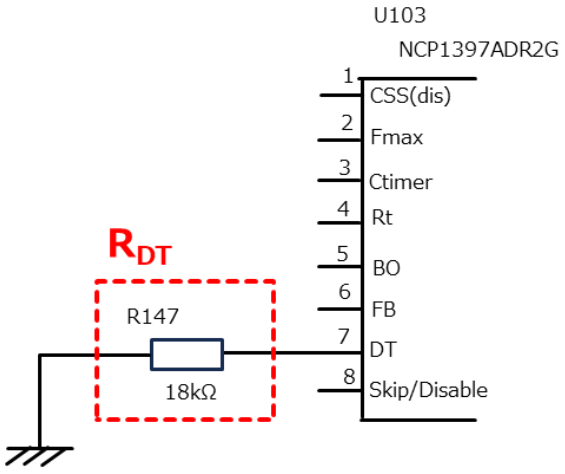


図 4.19 デットタイム設定回路

© 2025
Toshiba Electronic Devices & Storage Corporation

出力コンデンサー

図 4.20 に出力コンデンサー周辺回路を示します。出力コンデンサーの値 C_{out} は、出力電圧リップル V_{ripple} が要求仕様を満たすように設定します。V_{ripple} を 2180mV、最大出力電流を I_{max} とすると、出力コンデンサーに要求される ESR は以下の式で計算されます。

$$ESR = \frac{V_{ripple}}{\frac{2 \times \pi}{4} \times I_{max}}$$

I_{max} が 29.4A なので、ESR は 44.2mΩとなります。

本デザインでは、容量が 1200μF、ESR が 20mΩのコンデンサーを 3 個並列で配置し (C68、C69、C70)、合計の ESR は約 7mΩとしています。

また、以下についても確認してください。

1. 負荷急変時に発生する出力端アンダーシュート・オーバーシュートが規定電圧範囲に入っていること
2. 出力コンデンサーの許容リップル電流が確保できていること
3. 出力コンデンサーの公差や経年劣化を考慮すること

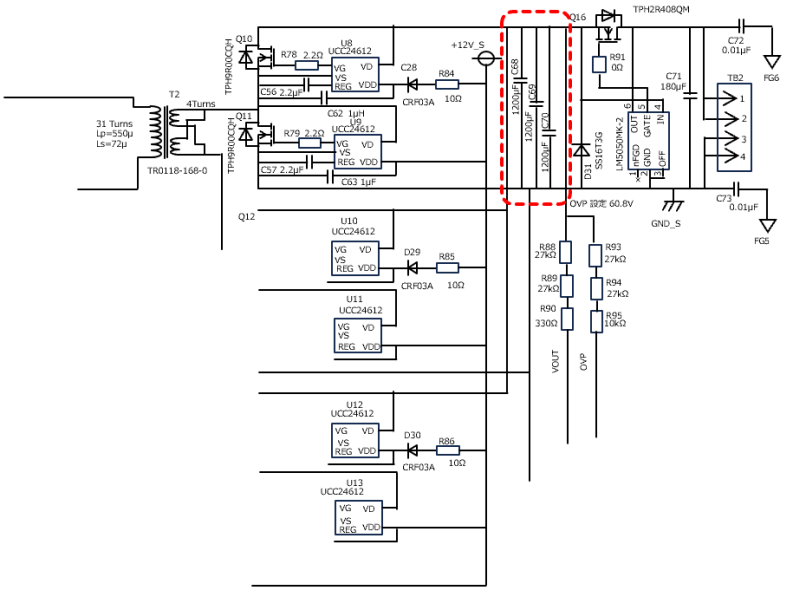


図 4.20 出力コンデンサー

4.6. 3 相 LLC DC-DC コンバーター共振設計

ここでは、3 相 LLC DC-DC コンバーター部の設計 (共振設計、トランス設計等) に関し説明します。

4.6.1. トランス個体での出力電圧、出力電力算出

図 4.21 に本デザインの 3 相 LLC DC-DC コンバーター部の概略を示します。1 次側は位相 120 度シフトさせたハーフブリッジスイッチング、2 次側はトランス端を Y 結線した電源構成です。

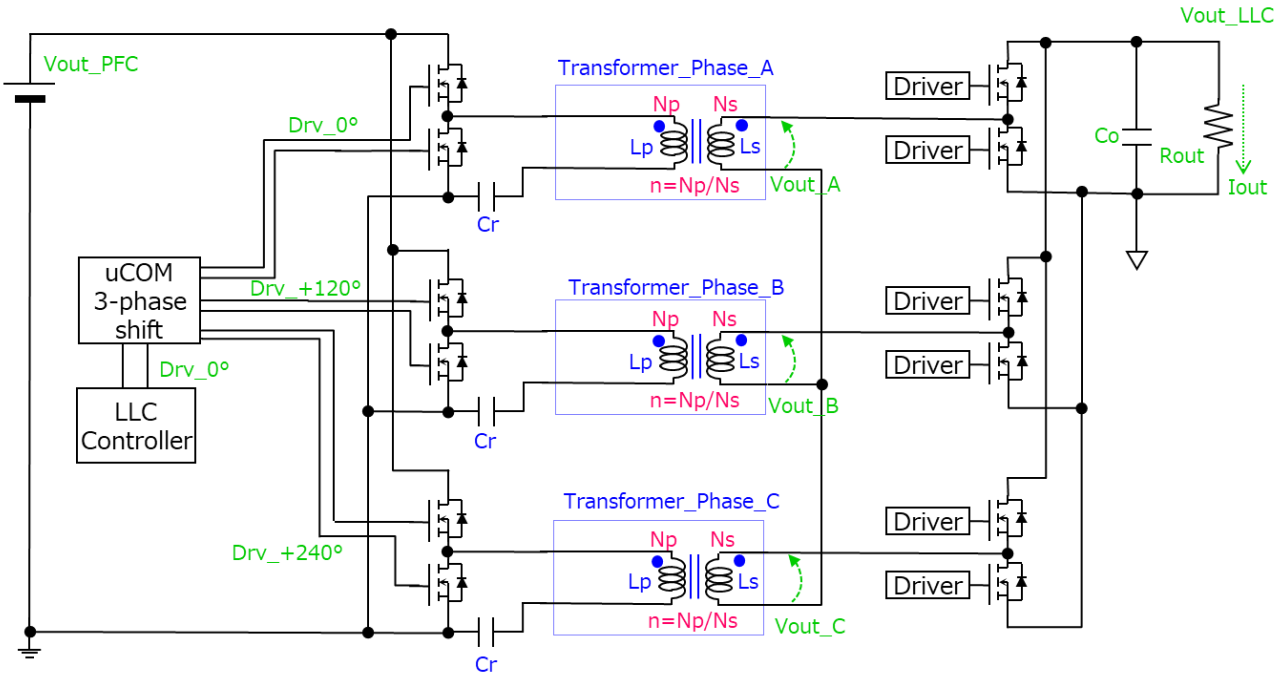


図 4.21 3 相 LLC DC-DC コンバーター概略

トランス設計を基本波近似法 (FHA：First Harmonic Approximation) にて行います。基本波近似法 (FHA) での設計は単一トランスでの共振回路を前提に行うので、本デザインでのトランス単体での出力電力、出力電圧を算出します。

本デザインの仕様は、出力電圧 54.5V、最大出力電力 1600W です。3.2 で述べたように、3 相 Y 結線では常に 2 相のトランスが直列接続となり 54.5V を出力するので、トランス単体の 2 次側出力は 54.5V の半分の 27.25V です。最大出力電力 1600W なので、最大出力電流は 1600W/54.5V = 29.4A です。29.4A を 3 相で分割しているので、トランス単体の平均出力電流は 29.4A/3 = 9.79A です。

上記より、トランス単体の出力電圧 27.25V、出力電力 266.67W (= 27.25 x 9.79) を使用し、FHA で共振トランス設計を進めます。設計にあたり、図 4.21 の Phase_A を例に設計します。Phase_B、Phase_C も同様の設計値となります。

© 2025
Toshiba Electronic Devices & Storage Corporation

4.6.2. トランス設計 (共振設計)

巻数比決定

巻数比 n を決定します。巻き数比 n は PFC の出力電圧 Vout_PFC と LLC の出力電圧 Vout_LLC (= 2 x Vout_A) を用いて以下の式で算出します。

$$n = \frac{Vout_PFC}{2 \times Vout_A}$$

Vout_PFC = 390 V、Vout_A = 27.25V を代入すると n = 7.16 となり、本デザインでは、n = 7.75 を選択します。

共振回路電圧ゲイン決定

基本波近似法 (FHA) では LLC 回路の入出力間の電圧ゲインを基に設計を展開します。LLC 共振回路に必要とされる電圧ゲインを算出します。通常時に LLC 共振回路で必要とされる電圧ゲイン最大値 Mg_nom_max を以下の式で算出します。

$$Mg_\mathrm{nom_max} = \frac{n \times Vout_A_max}{Vout_PFC_min\ /2}$$

出力電圧 Vout_LLC = 54.5V の出力精度を±5%とすると、トランス単体の出力電圧 Vout_A = 27.25V の出力精度も±5%となり、Vout_A_max = 28.61V です。Vout_PFC = 390V の出力精度を±5%とすると最低電圧値 370.5V ですが、マージンを考慮し Vout_PFC_min = 360V とします。n が 7.75 であるため、Mg_nom_max = 1.23 となります。最大負荷にマージンを含めた 105 %負荷で電圧ゲインが Mg_nom_max = 1.23 を確保できるようにします。

次に AC 入力瞬停時に LLC 共振回路で必要とされる電圧ゲイン最大値 Mg_hold_max を算出します。瞬停時は、最大負荷で LLC 出力電圧が仕様下減値を満足確保できる電圧ゲインが確保できていれば問題ないものとし、以下の式で算出します。

$$Mg_\mathrm{hold_max} = \frac{n \times Vout_A_min}{Vout_PFC_hold\ /2}$$

n が 7.75、本電源の出力電圧下限 (定格出力-5%) のトランス単体の出力電圧 Vout_A_min = 25.89V、瞬停時の PFC 出力電圧下限値を Vout_PFC_hold = 300V とします。これより、Mg_hold_max = 1.34 となります。

以上から LLC 共振回路に必要とされる電圧ゲインは、105%負荷時は Mg_nom_max = 1.23、100%負荷時は Mg_hold_max=1.34 となります。以降の計算では LLC 共振回路に必要とされる電圧ゲインは、105%負荷時の Mg_nom_max = 1.23 として共振回路の設計を進め、設計の最終段階で 105 %負荷時の電圧ゲインが Mg_nom_max= 1.23 を確保できていることを確認します。

次に LLC 共振回路で必要とされる電圧ゲイン最小値 Mg_min を以下の式で算出します。

$$Mg_min = \frac{n \times Vout_A_min}{Vout_PFC_max\ /2}$$

n が 7.75、Vout_A_min = 25.89V、Vout_PFC の最大電圧値 Vout_PFC_max = 420 V とすると、Mg_min = 0.96 となります。

© 2025
Toshiba Electronic Devices & Storage Corporation

等価負荷抵抗算出

基本波近似法 (FHA) では LLC 共振回路を簡単な等価回路に変形し検討します。まず本デザインの 3 相 Y 結線回路内の単一トランスの動作を表現した LLC 共振回路を図 4.22 に示します。

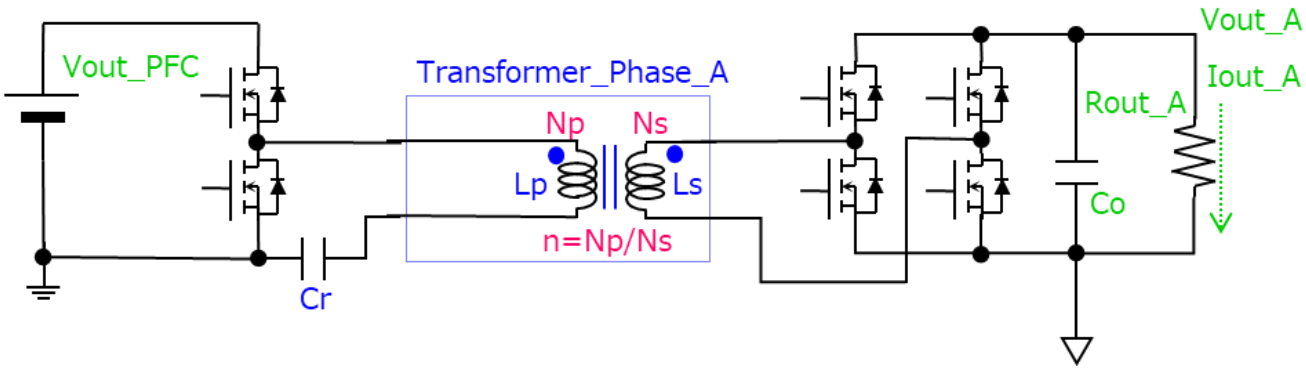


図 4.22　3 相 Y 結線回路の単一 LLC 共振回路

ここで Np は共振トランスの 1 次巻線の巻数、Ns は 2 次巻線の巻数、n は巻数比、Lp は 1 次インダクタンス (オープンインダクタンス)、Ls は 2 次インダクタンス、Cr は共振コンデンサー、Co は出力コンデンサー、Rout_A は単一トランスの負荷抵抗、Vout_A は出力電圧、Iout_A は出力電流です。

トランスの励磁インダクタンスと漏れインダクタンスを考慮した等価回路を図 4.23 に示します。

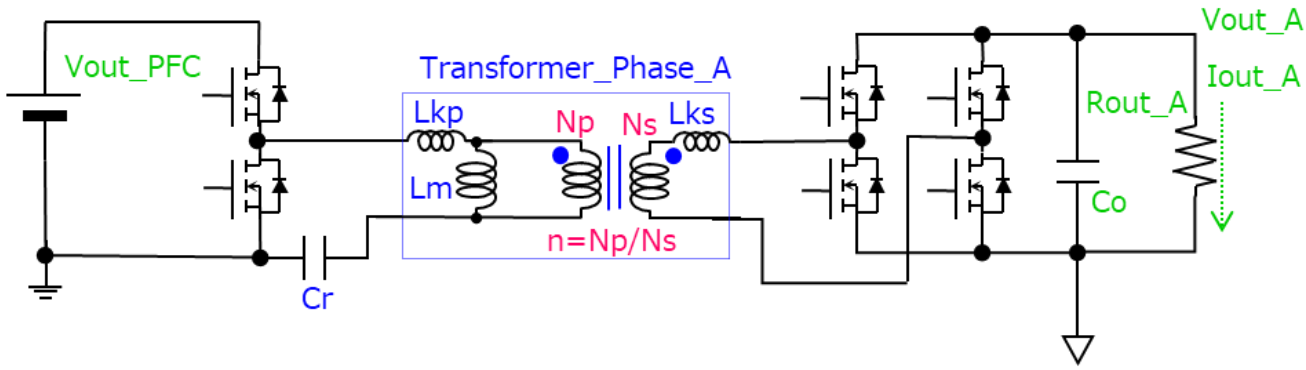


図 4.23　トランスの励磁インダクタンスと漏れインダクタンスを考慮した LLC 共振回路

トランス結合率は 1 次側と 2 次側で同一のため、1 次側漏れインダクタンス Lkp と 2 次側漏れインダクタンス Lks の関係は以下の式で表されます。

$$Lkp = n^2 Lks$$

ここで励磁インダクタンスを Lm、共振トランス 2 次側をショートして測定するショートインダクタンスを Lx とすると、これらとオープンインダクタンス Lp、1 次側漏れインダクタンス Lkp は以下の式が成り立ちます。

$$Lp = Lm + Lkp$$

$$Lx = Lkp + \frac{Lkp * Lm}{Lkp + Lm}$$

© 2025
Toshiba Electronic Devices & Storage Corporation

LLC 共振回路ではオープンインダクタンス Lp と共振コンデンサーCr の共振周波数 fp と、ショートインダクタンス Lx と共振コンデンサーCr の共振周波数 f0 の 2 つの共振周波数があります。それぞれの関係式は以下のとおりです。

$$fp = \frac{1}{2\pi\sqrt{Lp * Cr}}$$

$$f0 = \frac{1}{2\pi\sqrt{Lx * Cr}}$$

LLC 共振回路ではスイッチング周波数 fsw が f0 を基準に動作します。またスイッチング周波数 fsw が fp 以下となると LLC 共振から逸脱しハードスイッチングとなるため、電力変換効率の低下やデバイスの破損につながります。したがって、fp 以上のスイッチング周波数で動作させる必要があります。

2 次側漏れインダクタンス Lks を 1 次側に換算した場合の等価回路を図 4.24 に、そこから LLC 共振簡易等価回路化したものを図 4.25 に示します。

LLC 共振回路の負荷 Rout_A と LLC 共振簡易等価回路における等価負荷抵抗 RLe の関係式を示します。

$$RLe = \frac{8n^2}{\pi^2} Rout_A$$

単一トランスでの LLC 共振回路の出力電圧 Vout_A = 27.25V、出力電力 Pout_A = 266.67W より LLC 共振簡易等価回路での等価負荷抵抗 RLe は下記となります。

$$RLe = \frac{8n^2}{\pi^2} Rout_A = \frac{8n^2}{\pi^2} * \frac{(Vout_A)^2}{Pout_A} = 135.57\Omega$$

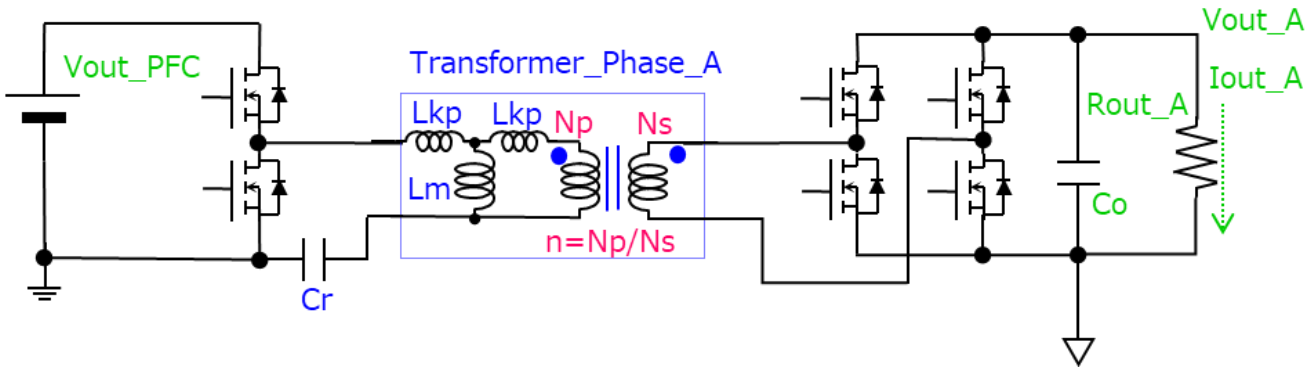


図 4.24　共振トランスの 2 次側漏れインダクタンスを 1 次側換算した LLC 共振回路

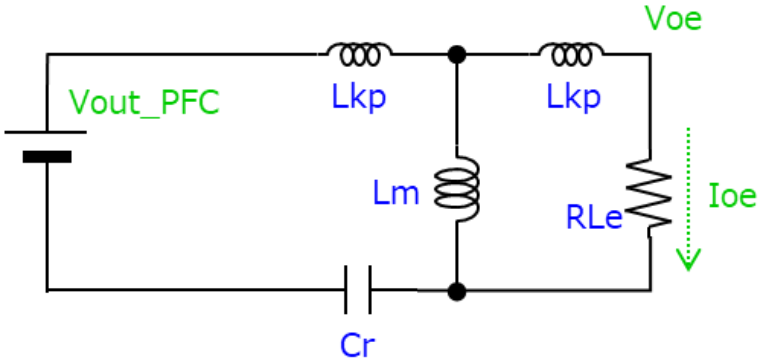


図 4.25　LLC 共振簡易等価回路

共振回路クオリティーファクター導出

図 4.26 に基本波近似法 (FHA) における LLC 共振回路のゲイン最大値 Mg_max と共振回路のクオリティーファクター Qe の関係を表すグラフを示します。同図における Ln は共振トランスの励磁インダクタンス Lm と漏れインダクタンス Lk の比を表します (Ln = Lm/Lk)。ここで Ln = 12 とすると、Mg_max = 1.23 の時のクオリティーファクターQe は 0.28 となります。

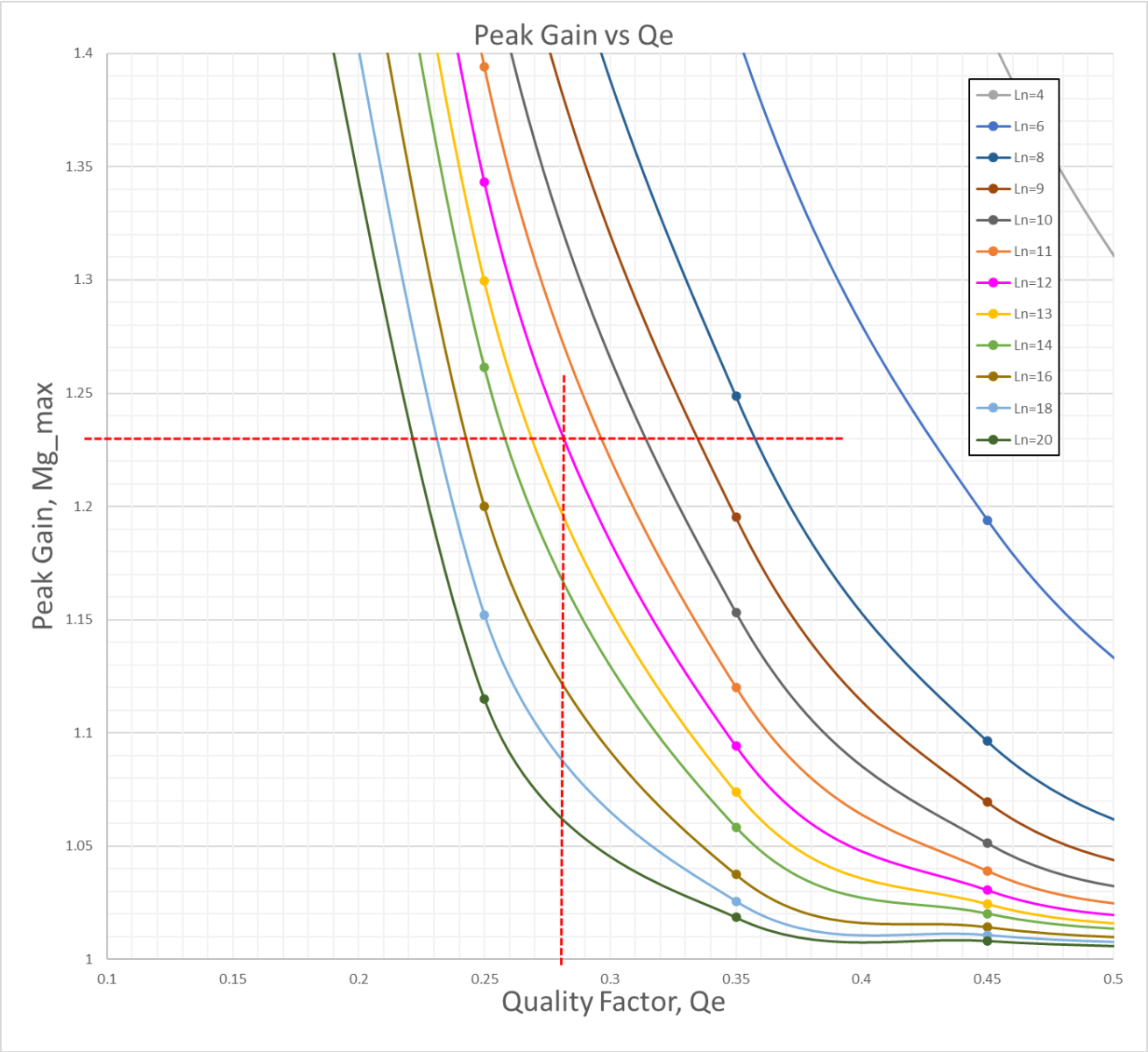


図 4.26　LLC 共振回路　電圧ゲイン最大値とクオリティーファクター関係図

上記より、最大負荷にマージンを含めた 105%負荷で Mg_nom_max = 1.23 を確保するために、クオリティーファクター Qe = 0.28 付近に設定する必要があります。なお、基本波近似法 (FHA) では共振トランスを理想トランスとして定義していますので、漏れインダクタンス Lk はショートインダクタンス Lx と同値の前提となります。しかし、共振トランスの漏れインダクタンスを用いて LLC 共振回路を構成する場合、1 次側漏れインダクタンス Lkp とショートインダクタンス Lx は同値にならず、先に示した下記式の関係にあります。ここで Lm は励磁インダクタンスです。

$$Lx = Lkp + \frac{Lkp * Lm}{Lkp + Lm}$$

© 2025
Toshiba Electronic Devices & Storage Corporation

LLC 共振回路の基準動作スイッチング周波数 f0 はショートインダクタンス Lx と共振コンデンサーCr の共振周波数です。よって基本波近似法 (FHA) における Mg_max とクオリティーファクターQe の関係図（図 4.26）で定義する、共振トランスの励磁インダクタンス Lm と漏れインダクタンス Lk の比 (Ln = Lm/Lk) は実際の励磁インダクタンス Lm とショートインダクタンス Lx の比とは異なります。しかし、励磁インダクタンス Lm の概算値の算出には有効な値です。

なお、クオリティーファクターQe は以下式となります。RLe は LLC 共振回路の簡易等価回路の等価負荷抵抗値です。

$$Qe = \frac{\sqrt{Lx/Cr}}{RLe}$$

Cr、Lx、Lm、Lkp の算出

共振コンデンサーCr とショートインダクタンス Lx の共振周波数 f0、等価負荷抵抗 RLe、クオリティーファクターQe の関係式を示します。

$$Cr = \frac{1}{2 * \pi * f0 * RLe * Qe}$$

ここで、f0 を 80kHz とすると、RLe = 135.57Ω、Qe = 0.28 より、Cr = 52.41nF と算出されます。今回は、18 nF を 3 個並列に使用して Cr = 54nF とします。

ショートインダクタンス Lx、Cr、f0 の関係式と算出値を示します。

$$Lx = \frac{1}{(2 * \pi * f0)^2 * Cr} = 73.29(\mu H)$$

また、Lx と Lkp の関係式

$$Lx = Lkp + \frac{Lkp * Lm}{Lkp + Lm} = 73.29(uH)$$

共振回路クオリティーファクター導出で設定した励磁インダクタンス Lm と 1 次側漏れインダクタンス Lkp の比 Ln

$$Ln = \frac{Lm}{Lkp} = 12$$

オープンインダクタンス Lp と励磁インダクタンス Lm、1 次側漏れインダクタンス Lkp との関係式

$$Lp = Lm + Lkp$$

より励磁インダクタンス Lm、1 次側漏れインダクタンス Lkp、オープンインダクタンス Lp は下記のように算出されます。

Lkp = 38.11μH、Lm = 457.33μH、Lp = 495.44μH

n、Lp、Lx、Cr の決定、Lm、Lkp、Lks、k、fp、f0 の算出

上記算出結果に基づいて作成した共振トランスと共振コンデンサーの仕様を以下に決定します。

共振トランス巻数比 n = 7.75 (Np:Ns = 31:4)

共振トランスオープンインダクタンス Lp = 480μH

共振トランスショートインダクタンス Lx = 70μH

共振コンデンサーCr = 54nF

これより、共振トランスの励磁インダクタンス、漏れインダクタンス、トランス結合係数、共振周波数の算出結果を示します。

共振トランス励磁インダクタンス Lm = 443.62μH

共振トランス 1 次側漏れインダクタンス Lkp = 36.38μH

共振トランス 2 次側漏れインダクタンス Lks = Lkp/n^2 = 605.7nH

共振トランス結合係数 a = Lm/Lp = 0.92

共振トランスオープンインダクタンス Lp と共振コンデンサーCr の共振周波数 fp = 30.22kHz

共振トランスショートインダクタンス L0 と共振コンデンサーCr の共振周波数 f0 = 81.86kHz

© 2025
Toshiba Electronic Devices & Storage Corporation

4.6.3. 共振回路電圧ゲイン確認

設計した共振トランス、共振コンデンサーを用いた共振回路でスイッチング周波数が想定した範囲内で適正に遷移することを確認します。共振回路のスイッチング周波数と電圧ゲインの関係を表す、LLC コンバーター伝達関数グラフを使用します。

LLC コンバーター伝達関数 M の算出

LLC コンバーター伝達関数 M は下記の式で算出します。M の値は負荷に応じた共振回路のスイッチング周波数と電圧ゲインの関係を示します。

$$M = \frac{2n * Voe}{Vout_PFC} = \frac{1}{\sqrt{(\frac{1}{a}(1-\frac{1-a^2}{fsw^2} * f0^2))^2 + (\frac{Qe}{a}(\frac{fsw}{f0} - \frac{f0}{fsw}))^2}}$$

上記式の Qe は負荷量による変数クオリティーファクターです。Qe とトランス単体の 2 次側負荷 Pout_A の関係式を示します。

$$Qe = \frac{\sqrt{Lx/Cr}}{RLe} = \sqrt{Lx/Cr} * \frac{\pi^2}{8n^2 * Rout_A} = \sqrt{Lx/Cr} * \frac{\pi^2}{8n^2} * \frac{Pout_A}{(Vout_A)^2}$$

ここで、無負荷時 Pout_A_min = 0W、最大負荷時 Pout_A_max = 266.67W、
最大負荷負荷+5%時 Pout_A_max+5% = 280W より各負荷時の Qe の算出結果を示します。

無負荷時 Qe_min = 0

最大負荷時 Qe_max = 0.27

最大負荷負荷+5%時 Qe_max+5% = 0.28

上記計算結果より、Qe は 0.00 から 0.28 の間で遷移します。また、共振回路クオリティーファクター導出の項で、最大負荷時に概算値で算出した Qe = 0.28 と近似しており、LLC 共振設計として適切であることが確認できます。

次項で Qe ごとの LLC コンバーター伝達関数 M とスイッチング周波数 fsw の関係グラフを用いてスイッチング周波数遷移範囲が適正か確認します。

© 2025
Toshiba Electronic Devices & Storage Corporation

共振回路電圧ゲイン確認とスイッチング周波数遷移範囲確認

図 4.27 に上記仕様のトランス、共振コンデンサーを用いた共振回路のスイッチング周波数 fsw と電圧ゲインの関係グラフを示します。

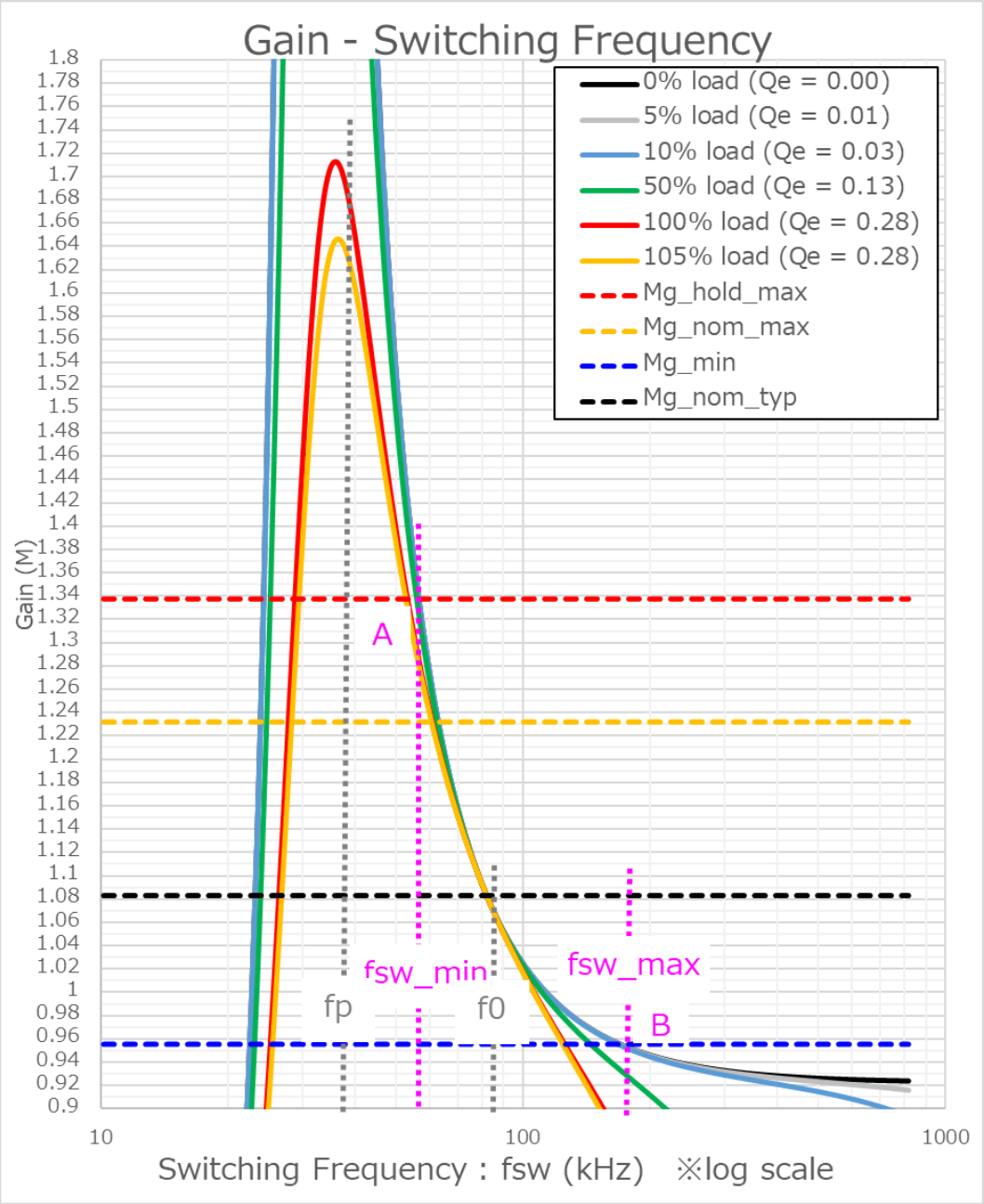


図 4.27 LLC 共振回路 電圧ゲインとスイッチング周波数関係図

最大負荷にマージンを含めた 105%負荷時の Qe = 0.28 のゲインカーブが必要電圧ゲインの最大値 Mg_nom_max = 1.23 に達しているため、最大負荷+5%時の必要ゲイン確保が確認できます。また、最大負荷時のゲインカーブ Qe = 0.27 が瞬停時の必要ゲイン Mg_hold_max = 1.34 に達しているため、最大負荷状態での瞬停時の必要電圧ゲイン確保も確認できます。この最大負荷時ゲインカーブと Mg_hold_max の交点 (図中 A 点) で得られるスイッチング周波数が今回の LLC 電源の最小スイッチング周波数 fsw_min となります。fsw_min が共振トランスオープンインダクタンス Lp と共振コンデンサーCr の共振周波数 fp より小さいため、本 LLC 電源が最大負荷時、瞬間停止時のいずれも共振によるソフトスイッチング動作領域から逸脱しないことを確認できます。

最小負荷時のゲインカーブ Qe = 0.00 と必要ゲインの最小値 Mg_min = 0.96 の交点 (図中 B 点) で得られるスイッチング周波数が今回の LLC 電源の最大スイッチング周波数 fsw_max となります。

© 2025
Toshiba Electronic Devices & Storage Corporation

次に必要最大電圧ゲイン付近のスイッチング周波数 (fsw) と電圧ゲインの関係グラフを図 4.28 に示します。

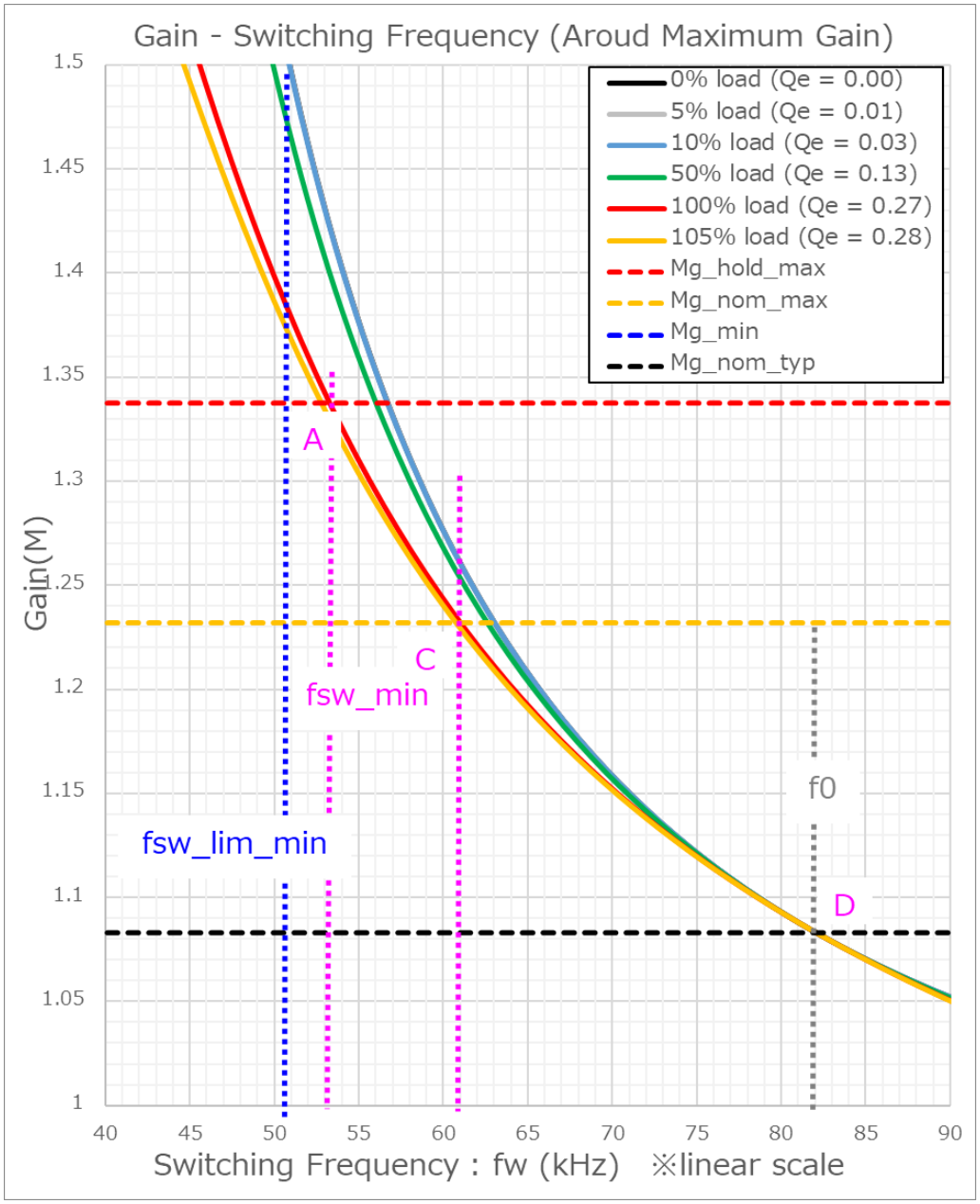


図 4.28 LLC 共振回路 電圧ゲインとスイッチング周波数関係図
(必要最大ゲイン付近拡大_周波数軸線形目盛)

定常動作状態の最大負荷+5%時に必要な最大電圧ゲイン Mg_nom_max = 1.23 と最大負荷+5%負荷時 Qe = 0.28 のゲインカーブの交点（図中 C 点）より、定常状態における最小スイッチング周波数は 60.5kHz となります。また、Mg_nom_max よりも瞬停時の必要電圧ゲイン Mg_hold_max = 1.34 が大きいため、最大負荷時のゲインカーブ Qe = 0.27 と Mg_hold_max = の交点（図中 A 点）より、今回の LLC 電源の最小スイッチング周波数 fsw_min は 53.0kHz となります。LLC コントローラー周辺回路設計で設定した本デザインの LLC 部スイッチング周波数下限値 50.0kHz を上回っており、制限範囲内での正常動作が確認できます。

入力電圧、出力電圧共にセンター値 Vout_PFC_typ = 390V、Vout_A_typ = 27.25V の場合の電圧ゲイン Mg_nom_typ = 1.08 と最大負荷時のゲインカーブ Qe = 0.27 の交点 (図中 D 点) がほぼ共振トランスショートインダクタンス L0 と共振コンデンサーCr の共振周波数 f0 と一致しています。LLC 共振回路ではスイッチング周波数 fsw が f0 のとき最も安定した動作となるため、入出力電圧センター値で今回の LLC 電源動作が最も安定するように設定していることが確認できます。

© 2025
Toshiba Electronic Devices & Storage Corporation

次に必要最小電圧ゲイン付近のスイッチング周波数 (fsw) と電圧ゲインの関係グラフを図 4.29 に示します。

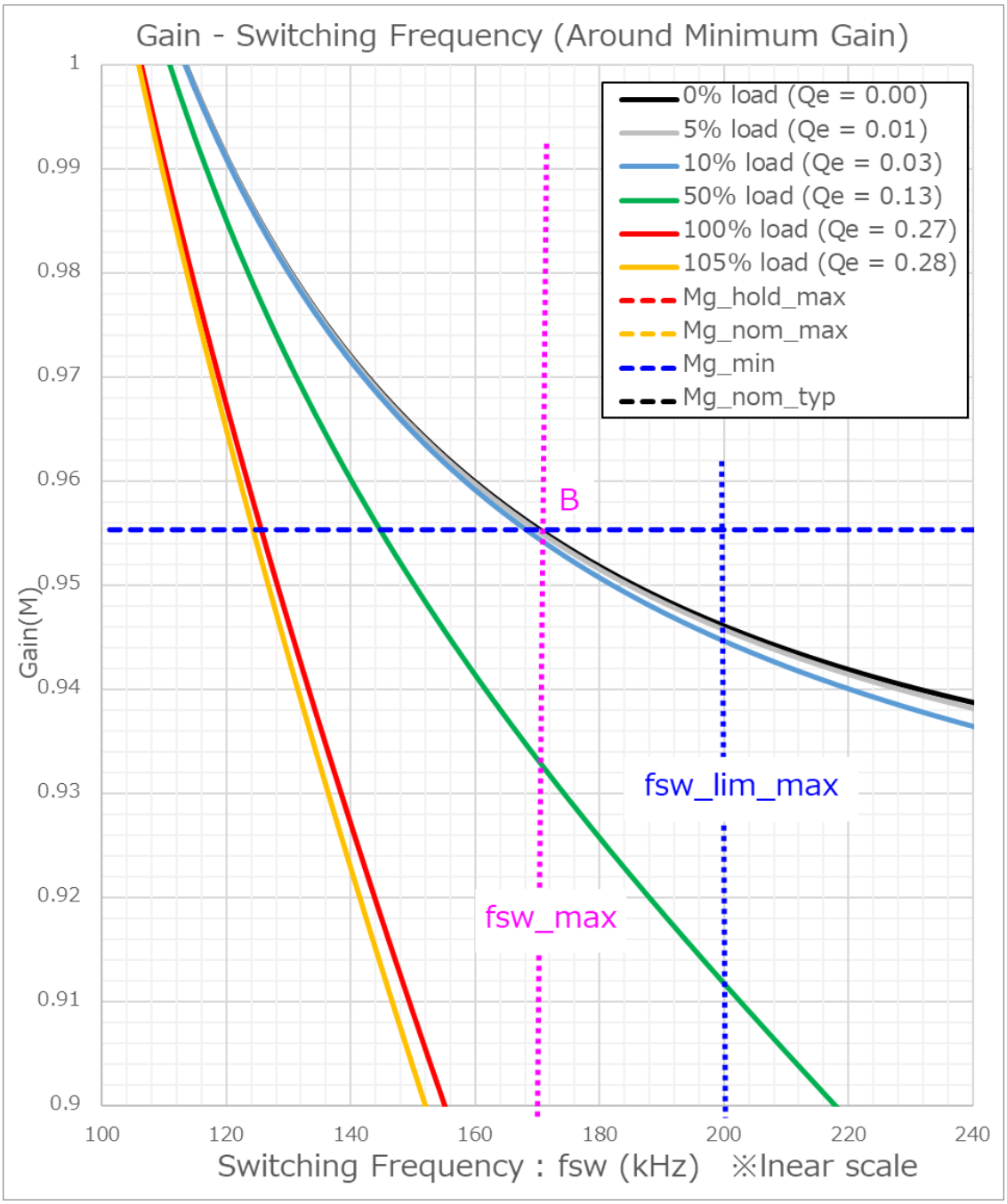


図 4.29 LLC 共振回路 電圧ゲインとスイッチング周波数関係図
(必要最小ゲイン付近拡大_周波数軸線形目盛)

定常動作状態の最小負荷に必要な最小電圧ゲイン Mg_min = 0.96 と最小負荷時 Qe = 0.00 のゲインカーブの交点（図中 B 点）より、今回の LLC 電源の最大スイッチング周波数 fsw_max は 170.0kHz となります。LLC コントローラー周辺回路設計で設定した本デザインの LLC 部スイッチング周波数上限値 fsw_lim_max の 200.0kHz を下回っており、制限範囲内での正常動作が確認できます。

以上の確認より、今回の LLC 共振電源のスイッチング周波数遷移範囲は下記になり、LLC コントローラー周辺設計で設定したスイッチング周波数制限範囲内に収まっていることが確認できます。

最小スイッチング周波数 fsw_min = 53kHz

最大スイッチング周波数 fsw_max = 170kHz

© 2025
Toshiba Electronic Devices & Storage Corporation

4.6.4. 共振トランス電流算出と ZVS (Zero Volt Switching) 確認

設計した共振トランスの電流値を算出し、ソフトスイッチングの ZVS 成立条件を確認します。

共振トランスの電流算出

図 4.24 の最大電流 Iout_A_max を算出します。このとき、出力電圧精度±5%より最小出力電圧 Vout_A_min = 25.89V、最大負荷時に+5%マージンを含め最大電力 Pout_A_max = 266.67 x 1.05 = 280W とします。

$$Iout_A_max = \frac{Pout_A_max}{Vout_A_min} = 10.81(A)$$

2 次巻線に正弦波の電流が流れると仮定して、2 次側巻線に流れるピーク負荷電流値 Is_A_peak_max、1 次側巻線流れるピーク負荷電流値 Ip_A_peak_max を算出します。

$$Is_A_peak_max = \frac{\pi}{2} * Iout_A_max = 16.98(Apeak)$$

$$Ip_A_peak_max = \frac{\pi}{2n} * Iout_A_max = 2.19(Apeak)$$

2 次側巻線に流れる負荷電流実効値 Is_A_rms_max、1 次側巻線流れる負荷電流実効値 Ip_A_rms_max を算出します。

$$Is_A_rms_max = \frac{1}{\sqrt{2}}\, Is_A_peak_max = \frac{\pi}{2\sqrt{2}} * Iout_A_max = 12.01(Arms)$$

$$Ip_A_rms_max = \frac{1}{\sqrt{2}}\, Ip_A_peak_max = \frac{\pi}{2n\sqrt{2}} * Iout_A_max = 1.55(Arms)$$

1 次側には上記に加え、励磁インダクターに流れる励磁電流があります。励磁電流のピーク値 Im_A_peak_max、実効値 Im_A_rms_max を下記式で算出します。このとき、励磁インダクタンス Lm = 443.62μH、最小スイッチング周波数 fsw_min = 53.00kHz、出力電圧精度±5%より最大出力電圧 Vout_A_max = 28.61V とします。

$$Im_A_peak_max = \frac{n}{4 * Lm * fsw_min} * Vout_A_max = 2.36(Apeak)$$

$$Im_A_rms_max = \frac{1}{\sqrt{2}}\, Im_A_peak_max = \frac{n}{4\sqrt{2} * Lm * fsw_min} * Vout_A_max = 1.67(Arms)$$

1 次側の合計 peak 電流 Itotal_A_peak_max、合計電流実効値 Itotal_A_rms_max を下記で算出します。

$$Itotal_A_peak_max = \sqrt{(Ip_A_peak_max)^2 + (Im_A_peak_max)^2} = 3.22(Apeak)$$

$$Itotal_A_rms_max = \sqrt{(Ip_A_rms_max)^2 + (Im_A_rms_max)^2} = 2.28(Arms)$$

Itotal_A_peak_max、Itotal_A_rms_max は共振コンデンサーに流れる最大電流値とも同値です。

© 2025
Toshiba Electronic Devices & Storage Corporation

Zero Volt Switching 確認

LLC 共振電源はトランスの励磁電流で蓄えたエネルギーでスイッチング MOSFET の出力容量を充放電することによって ZVS を行い、高効率化を実現しています。広範囲な負荷条件で ZVS を実現するには、励磁電流 Im_A_rms が最小の条件においても ZVS の条件が成立する必要があります。ZVS が成立する条件は、トランスの励磁電流で蓄えたエネルギーが、MOSFET の出力容量を充放電するのに必要なエネルギーを上回っていることです。励磁電流が最小時の条件はスイッチング周波数最大の fsw_max = 170.00kHz、最小出力電圧 Vout_A_min = 25.89V です。励磁電流最小値 Im_A_rms_min は下記の通り算出されます。

$$Im_A_rms_min = \frac{1}{\sqrt{2}}\ Im_A_peak_min = \frac{n}{4\sqrt{2} * Lm * fsw_max} * Vout_A_min = 0.47(Arms)$$

このとき、1 次側のトランスに蓄えられるエネルギー最小値 Ep_min は以下の通り算出されます。

$$Ep_min = \frac{1}{2} Lp * (Im_A_rms_min)^2 = 53.09(\mu J)$$

算出した上記エネルギーでスイッチング MOSFET の出力容量を充放電することができれば ZVS が実現します。スイッチング MOSFET TK125A60Z1 1 個の充放電に必要なエネルギー最大値 Ezvs_max は出力容量エネルギー換算実効容量値 Co_er = 70pF、入力最大電圧 Vout_PFC_max = 420V の条件で下記の通り算出されます。

$$Ezvs_max = \frac{1}{2} Co_er * (Vout_PFC_max)^2 = 6.17(\mu J)$$

スイッチング MOS FET はハイサイド、ローサイドの 2 個あります。よって、本 LLC 共振電源で ZVS 実現するためには充放電に必要なエネルギー最大値 Ezvs_max の 2 倍必要です。1 次側トランスに蓄えられるエネルギー最小値 Ep_min = 53.09μJ がスイッチング MOSFET TK125A60Z1 の充放電に必要なエネルギー最大値の 2 倍 Ezvs_max x 2 = 12.34μJ を上回っているので、励磁電流最小、ZVS 必要エネルギー最大のワースト状況下でも ZVS が成立することが確認できます。

© 2025
Toshiba Electronic Devices & Storage Corporation

4.7. オアリング (ORing) 回路

図 4.30 に ORing 回路を示します。ORing コントローラーLM5050-1 (Texas Instruments 製) は、電源と直列に接続すると、外部 MOSFET と連動して理想的なダイオード整流器として動作します。V_{IN}＞V_{OUT} で GATE はオフします。また、OFF 端子をハイにすると MOSFET をオフすることができます。

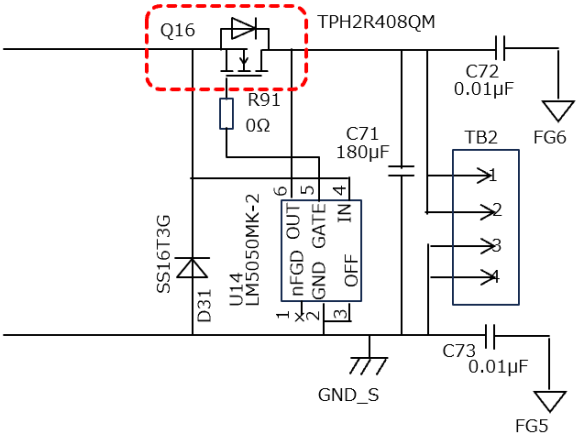


図 4.30 ORing 回路

※ Arm, Cortex は、米国および／あるいはその他の国における Arm Limited (またはその子会社) の登録商標です。
※ その他の社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

© 2025
Toshiba Electronic Devices & Storage Corporation

ご利用規約

本規約は、お客様と東芝デバイス＆ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第１条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高低温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第２条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任は負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第３条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第４条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第５条 準拠法

本規約の準拠法は日本法とします。

第６条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。

© 2025
Toshiba Electronic Devices & Storage Corporation