サーバー用
1.6kW LLC 方式 AC-DC コンバーター
リファレンスガイド

RD212-RGUIDE-02

東芝デバイス&ストレージ株式会社

© 2025
Toshiba Electronic Devices & Storage Corporation

目次

1. はじめに 3

2. 外観と仕様 4

2.1. 仕様 4

2.2. ブロック図 5

2.3. 外観 6

2.4. 部品配置 10

3. 回路図、部品表、PCB パターン図 14

3.1. 回路図 14

3.2. 部品表 14

3.3. PCB パターン図 14

4. 動作手順 20

4.1. 外部機器との接続 20

4.2. 起動手順と停止手順 21

4.3. 評価上の注意事項 (感電/高温火傷など) 21

5. 電源特性 22

5.1. 効率 22

© 2025
Toshiba Electronic Devices & Storage Corporation

1. はじめに

本リファレンスガイドではサーバー用 1.6kW LLC 方式 AC-DC コンバーター（以下、本デザイン）の仕様、動作手順について解説します。

日々扱う情報量の増大に伴い、データセンター数の増加、データセンターの大型化が進み、データセンターの消費電力抑制が世界的な課題となっています。データセンターの消費電力抑制には様々な方策が検討されていますが、データセンターで使用されるサーバーのバス電圧 48V 化もその一つであり、近年 48V サーバーの普及が進んでいます。本デザインは、100V 系/200V 系 AC 入力から、48V サーバーに対応した DC 54.5V を出力する AC-DC コンバーターです。

電源効率向上を目指し、ダイオードブリッジに代わり MOSFET を使用したアクティブブリッジ回路、インターリーブ PFC 回路、3 相 LLC DC-DC コンバーターのトポロジーを採用し、230V 入力条件で 80 PLUS※の Titanium 規格を上回る効率を実現しました。

アクティブブリッジ部に搭載した TK024N60Z1、インターリーブ PFC 部に搭載した TK080N60Z1、3 相 LLC DC-DC コンバーター1 次側に搭載した TK125A60Z1、3 相 LLC DC-DC コンバーター2 次側と ORing 部に搭載した TPH2R408QM の当社最新のパワーMOSFET と、インターリーブ PFC 部に搭載した当社最新世代の 650V 系 SiC ショットキーバリアダイオード TRS8E65H は、損失低減、高効率動作に貢献しています。

LLC DC-DC コンバーターの 3 相制御信号生成に当社マイクロコントローラーTMPM372FWUG を使用しています。

※80 PLUS：サーバーなどコンピューター用電源ユニットの効率規格、Titanium は最上位規格の名称

© 2025
Toshiba Electronic Devices & Storage Corporation

2. 外観と仕様

2.1. 仕様

表 2.1 に本デザインの主な仕様を示します。

表 2.1 本デザインの仕様

項目	条件	Min.	Typ.	Max.	単位
入力特性					
AC 入力電圧 (rms)		90		264	V
AC 入力電流 (rms)	Vin = AC 90V, Iout = 20A			12	A
入力周波数		47		63	Hz
内部特性 (インターリーブ PFC 回路)					
出力電圧			390		V
最大出力電力	Vin = AC 230V			1.77	kW
	Vin = AC 115V			0.89	kW
スイッチング周波数			62.5		kHz
出力特性 (3 相 LLC DC-DC コンバーター回路)					
出力電圧		51.7	54.5	57.3	V
出力電流	Vin = AC 230V			29.4	A
	Vin = AC 115V			14.7	A
最大出力電力	Vin = AC 230V			1.6	kW
	Vin = AC 115V			0.8	kW
出力リップル電圧	Ta = 25℃			2180	mV
その他					
保護機能	出力過電圧保護、出力過電流保護、出力短絡保護、過熱保護				
基板層構成	メイン基板：FR-4 4 層構成、銅箔厚 70μm (全層) アクティブブリッジ回路基板：FR-4 2 層構成、銅箔厚 70μm PFC 制御基板、LLC 制御基板：FR-4 2 層構成、銅箔厚 35μm				

© 2025
Toshiba Electronic Devices & Storage Corporation

2.2. ブロック図

本デザインのブロック図を図 2.1 に示します。

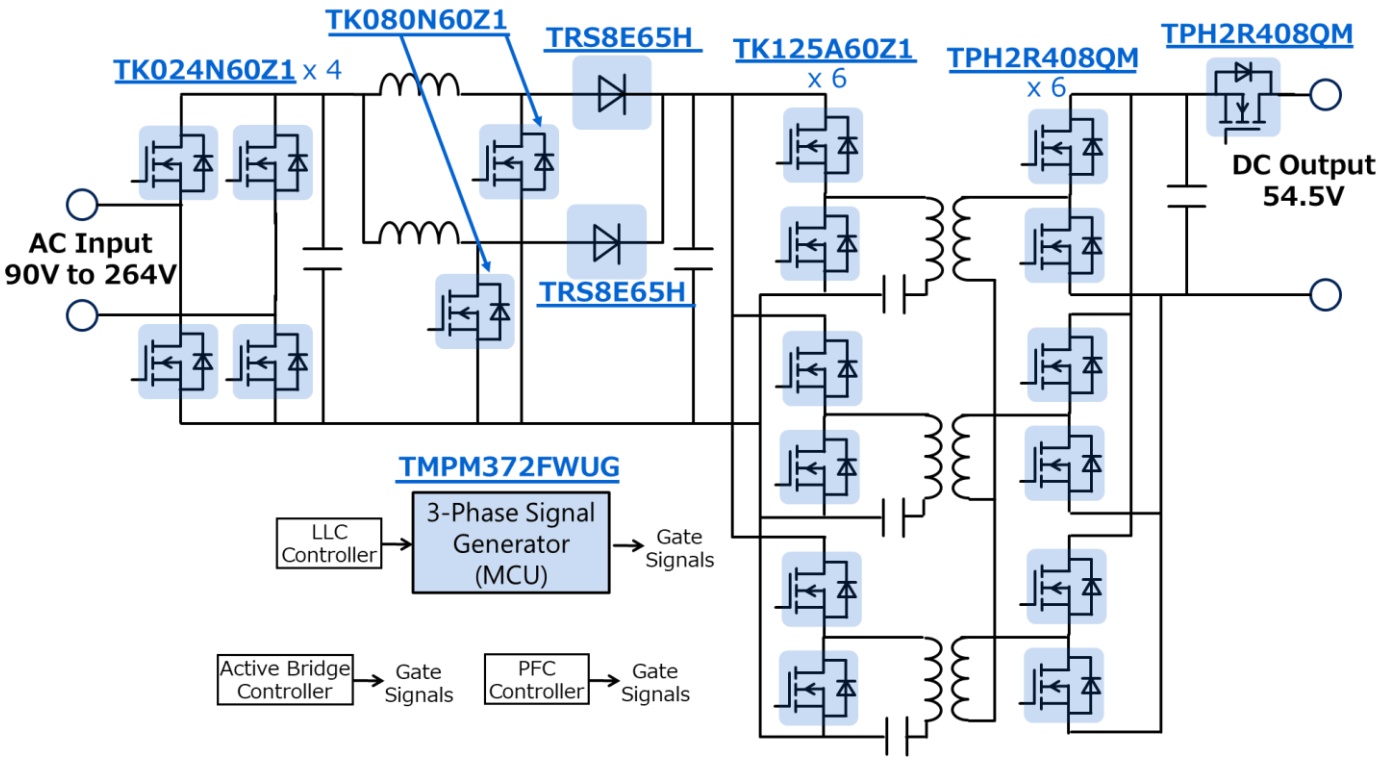


図 2.1 ブロック図

AC 入力から、MOSFET によるアクティブブリッジ回路による全波整流、インターリーブ PFC、3 相 LLC 構成の DC-DC コンバーター、ORing 回路を介し、DC 54.5V を出力します。

© 2025
Toshiba Electronic Devices & Storage Corporation

2.3. 外観

本デザインの外観を図 2.2、図 2.3 に示します。本デザインは、メイン基板の上に、アクティブブリッジ回路基板、PFC 制御基板、LLC 制御基板、3 枚の別基板を実装した構成です。PFC 制御基板の外観を図 2.4、図 2.5 に、LLC 制御基板の外観を図 2.6、図 2.7 に、アクティブブリッジ回路基板の外観を図 2.8、図 2.9 に示します。



図 2.2 本デザイン外観 (側面)

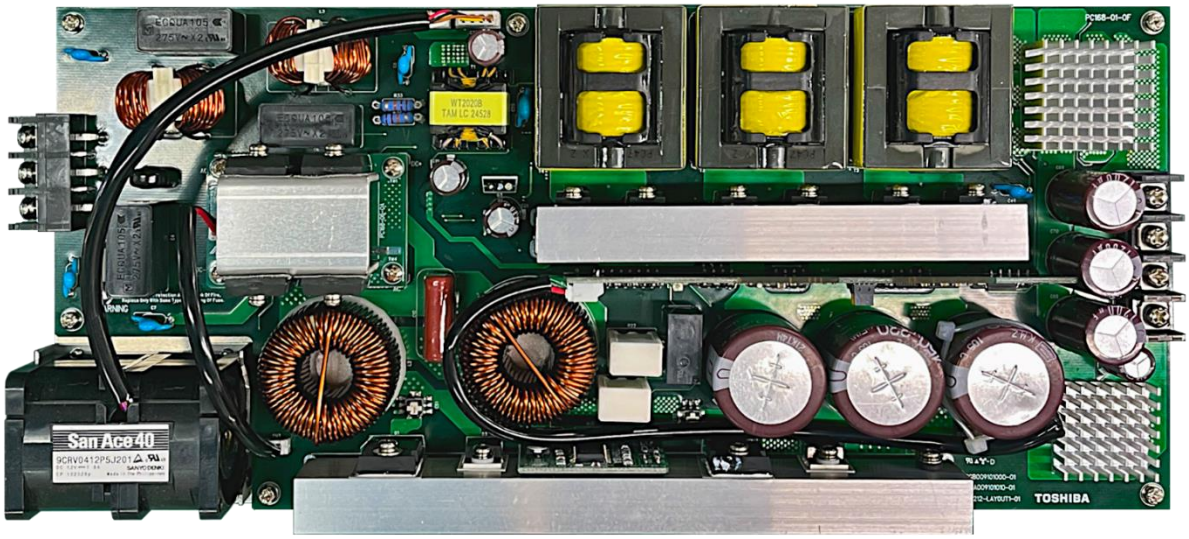


図 2.3 本デザイン外観 (表面)

© 2025
Toshiba Electronic Devices & Storage Corporation

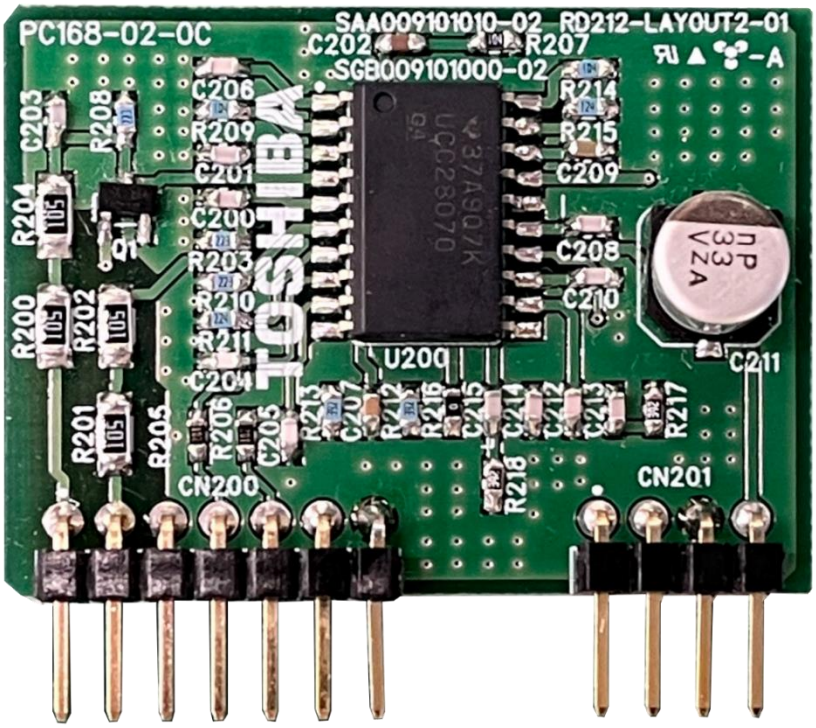


図 2.4 PFC 制御基板表面

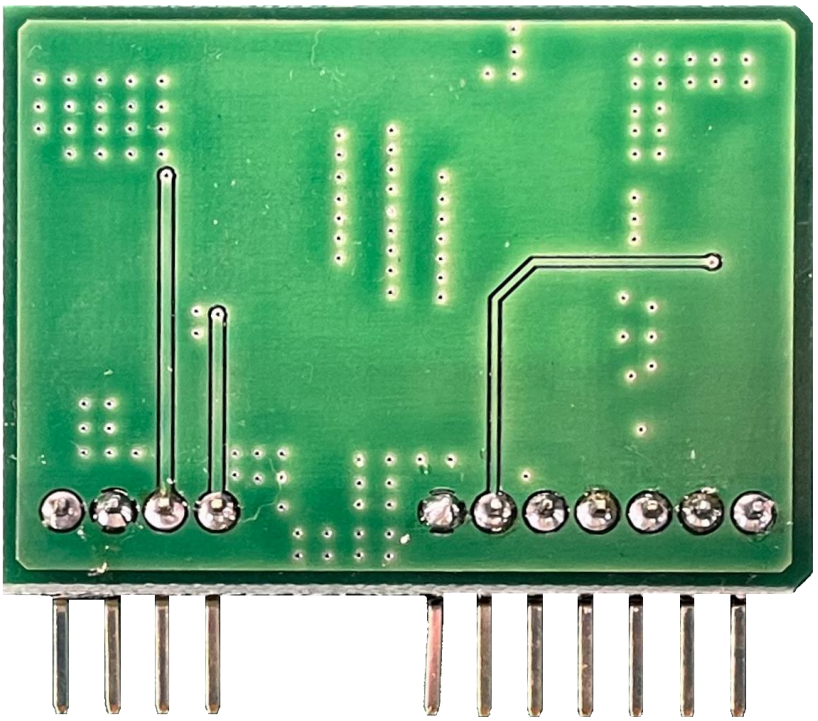


図 2.5 PFC 制御基板裏面

© 2025
Toshiba Electronic Devices & Storage Corporation

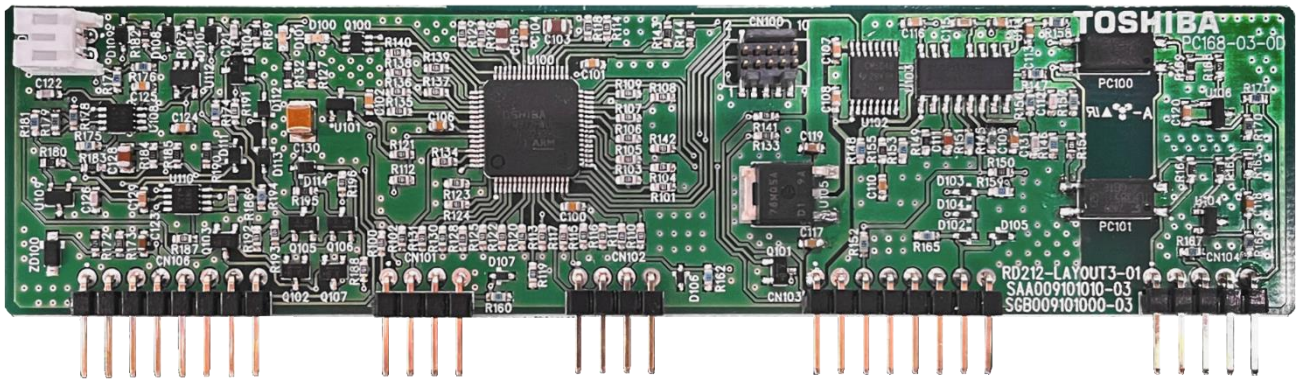


図 2.6 LLC 制御基板表面

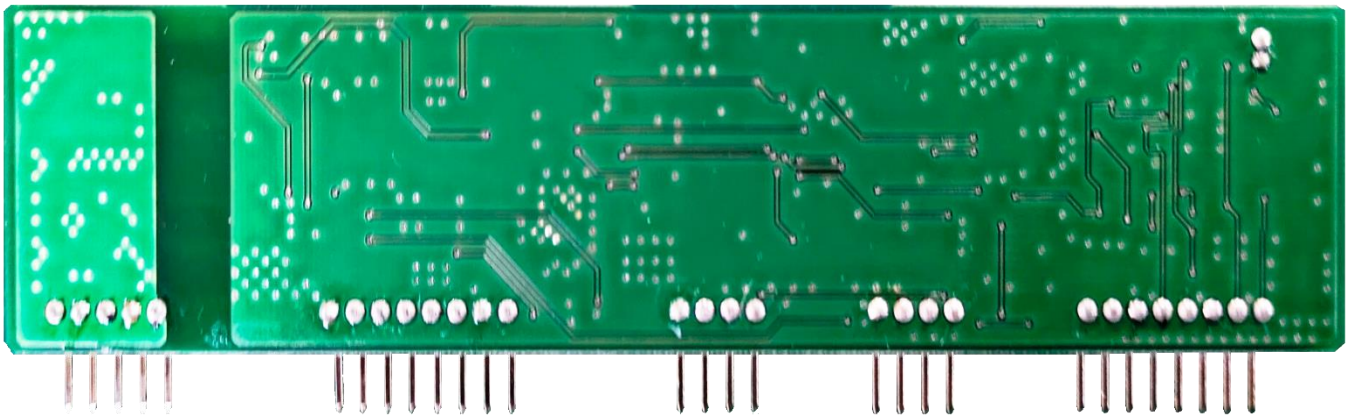


図 2.7 LLC 制御基板裏面

© 2025
Toshiba Electronic Devices & Storage Corporation

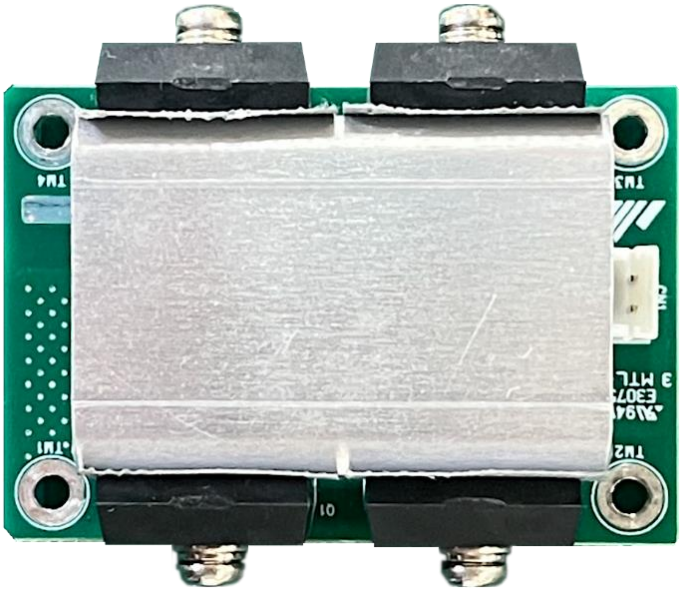


図 2.8 アクティブブリッジ回路基板表面

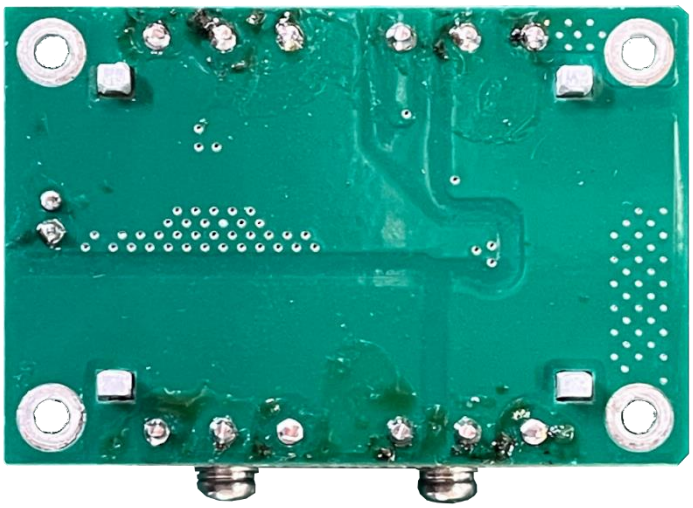
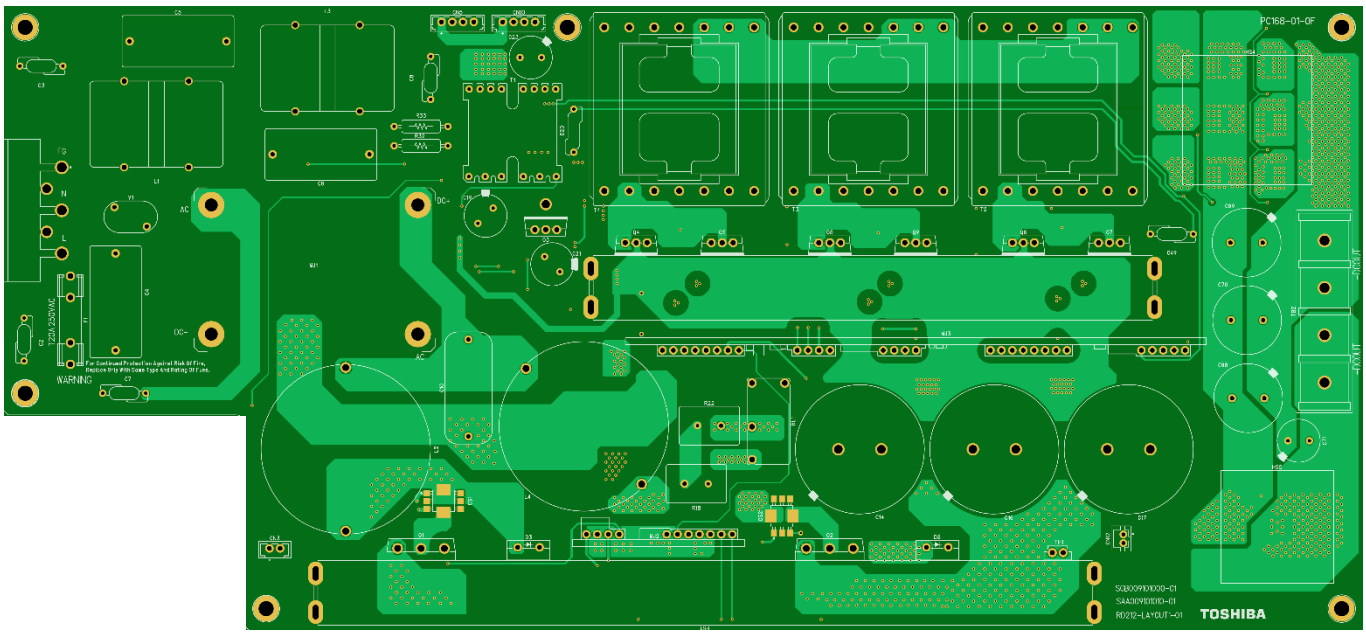


図 2.9 アクティブブリッジ回路基板裏面

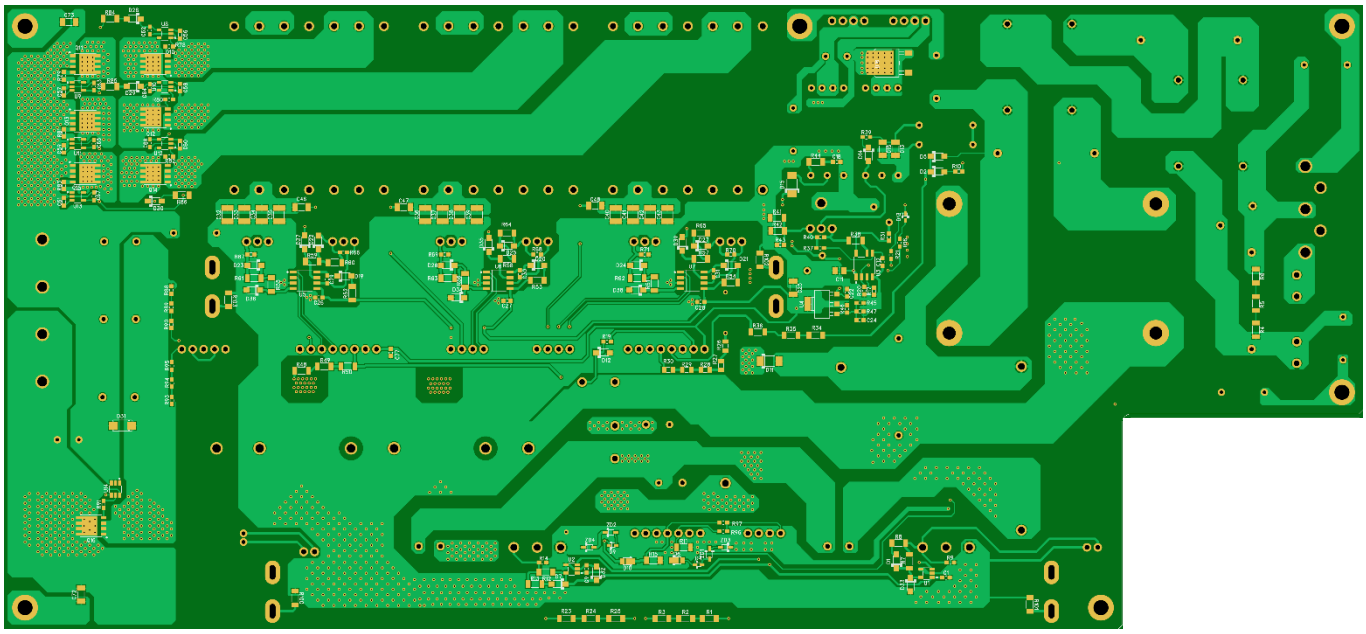
© 2025
Toshiba Electronic Devices & Storage Corporation

2.4. 部品配置

図 2.10 にメイン基板の部品配置を、図 2.11 に PFC 制御基板の部品配置を、図 2.12 に LLC 制御基板の部品配置を、図 2.13 にアクティブブリッジ回路基板の部品配置を示します。

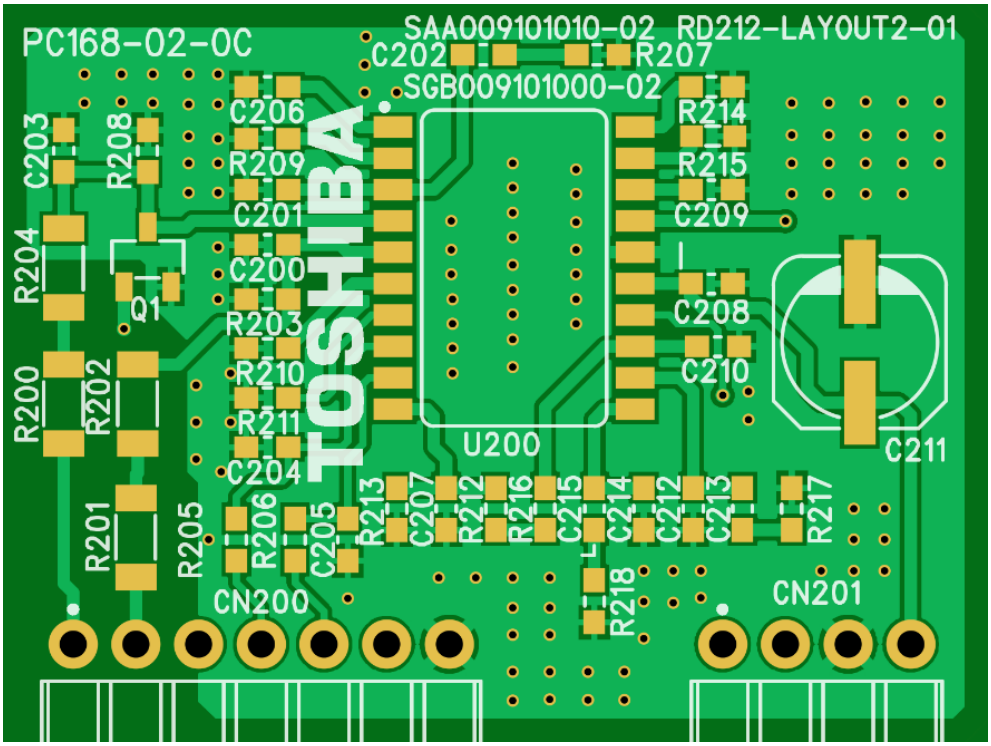


<Front 側>

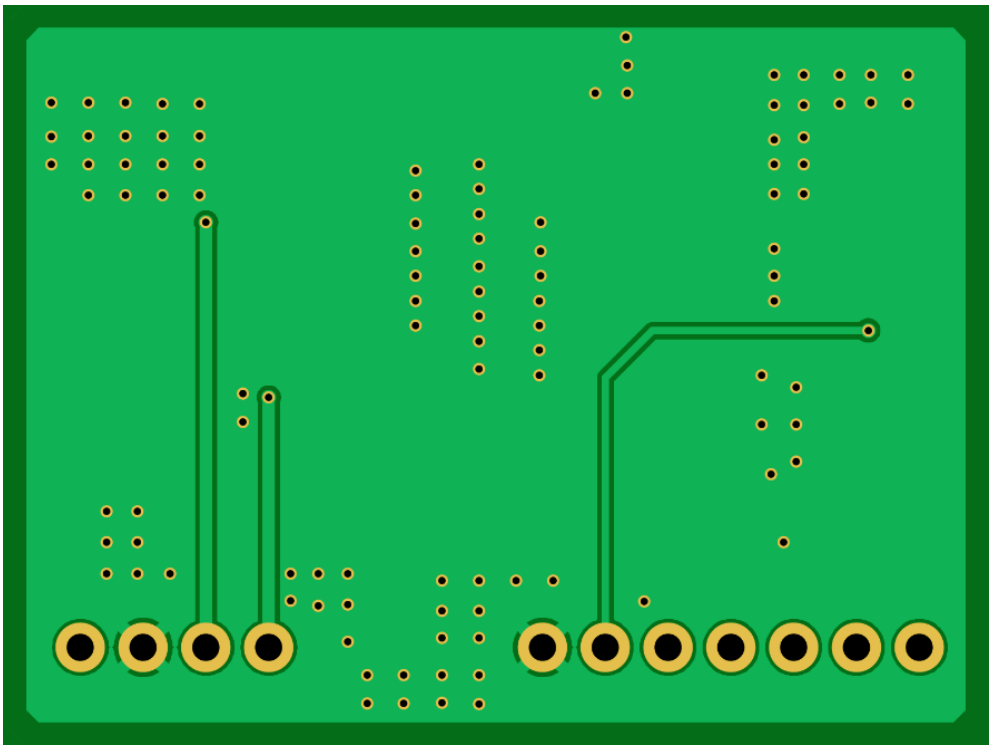


<Back 側>

図 2.10 メイン基板部品配置



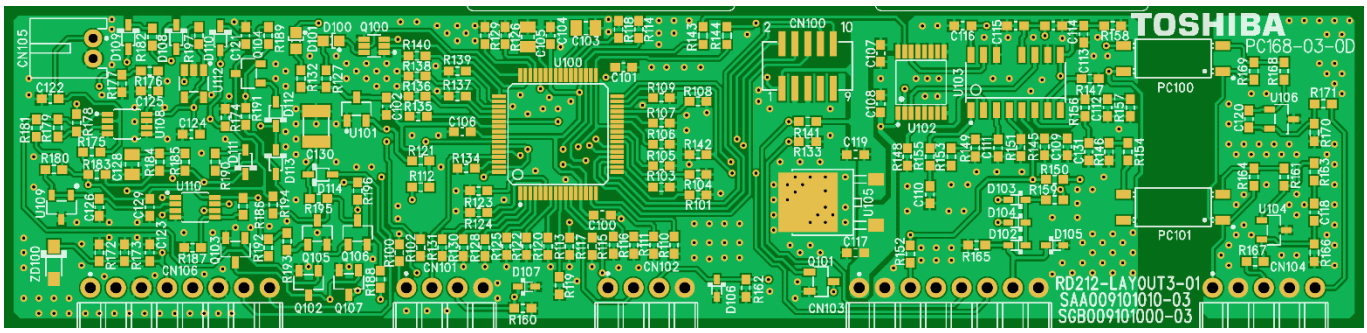
<Front 側>



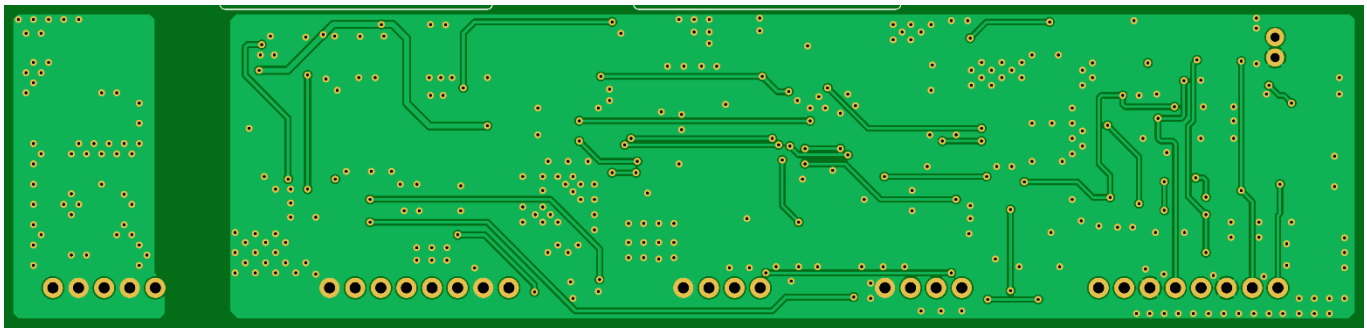
<Back 側>

図 2.11 PFC 制御基板部品配置

© 2025
Toshiba Electronic Devices & Storage Corporation



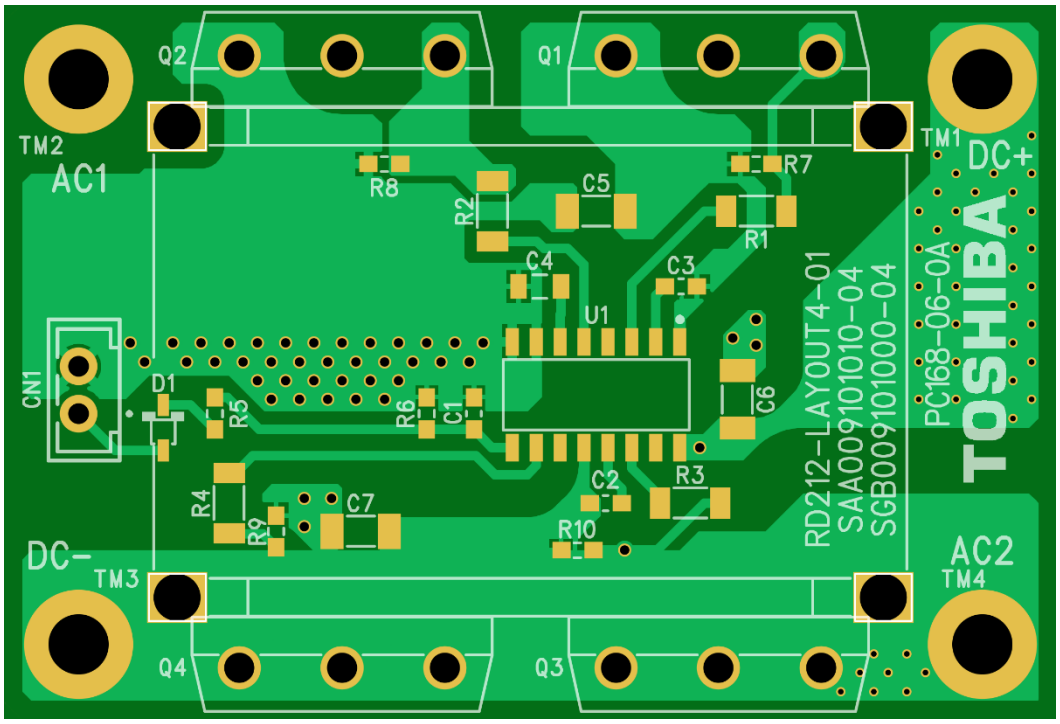
<Front 側>



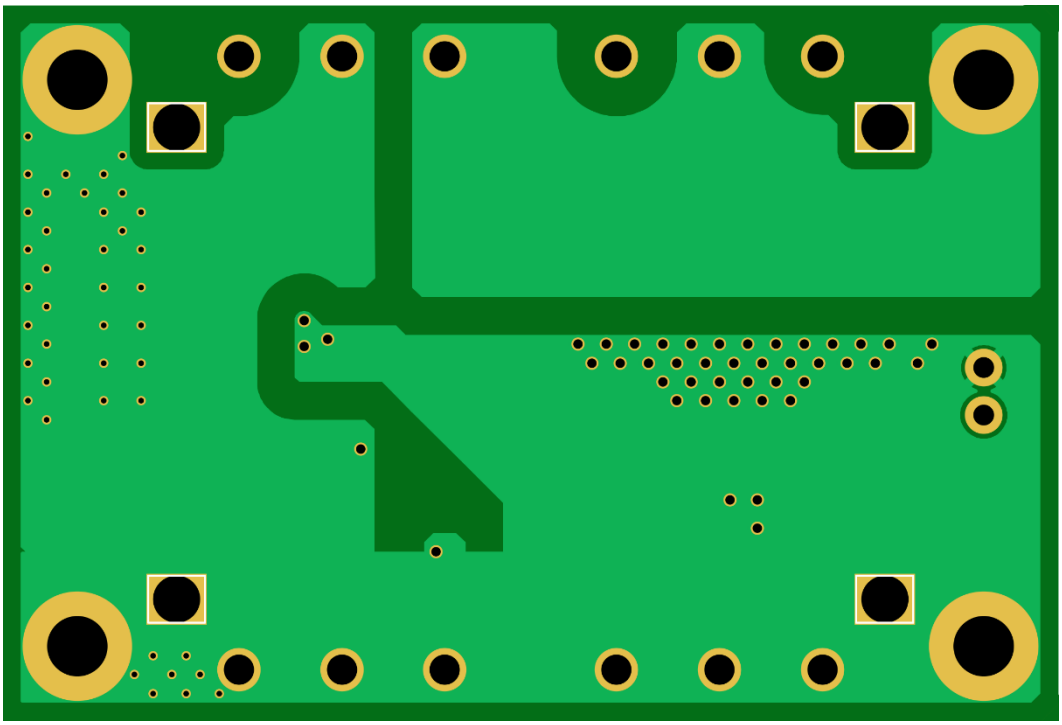
<Back 側>

図 2.12 LLC 制御基板部品配置

© 2025
Toshiba Electronic Devices & Storage Corporation



<Front 側>



<Back 側>

図 2.13 アクティブブリッジ回路基板部品配置

© 2025
Toshiba Electronic Devices & Storage Corporation

3. 回路図、部品表、PCB パターン図

3.1. 回路図

以下のファイルを参照ください。

メイン基板：RD212-SCHEMATIC1-xx.pdf

PFC 制御基板：RD212-SCHEMATIC2-xx.pdf

LLC 制御基板：RD212-SCHEMATIC3-xx.pdf

アクティブブリッジ回路基板：RD212-SCHEMATIC4-xx.pdf

(xx はレビジョン番号)

3.2. 部品表

以下のファイルを参照ください。

メイン基板：RD212-BOM1-xx.pdf

PFC 制御基板：RD212-BOM2-xx.pdf

LLC 制御基板：RD212-BOM3-xx.pdf

アクティブブリッジ回路基板：RD212-BOM4-xx.pdf

(xx はレビジョン番号)

3.3. PCB パターン図

メイン基板の PCB パターン図を図 3.1 に、PFC 制御基板の PCB パターン図を図 3.2 に、LLC 制御基板の PCB パターン図を図 3.3 に、アクティブブリッジ回路基板の PCB パターン図を図 3.4 に示します。

以下のファイルも参照ください。

メイン基板：RD212-LAYER1-xx.pdf

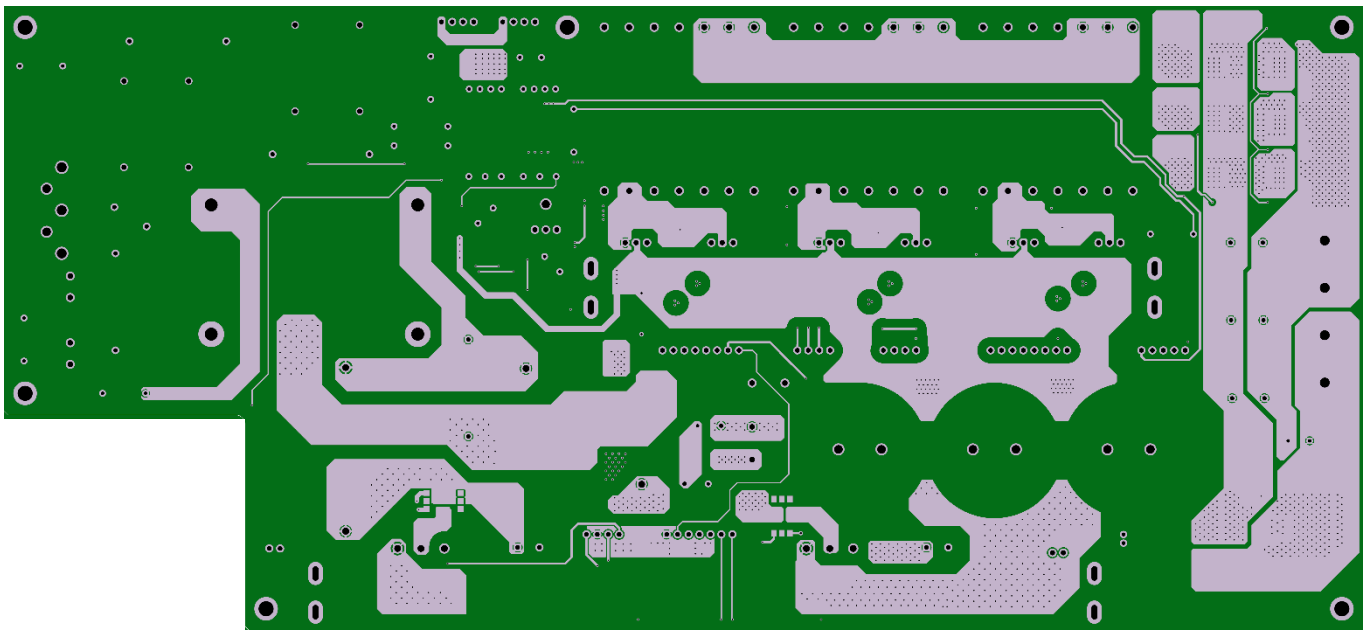
PFC 制御基板：RD212-LAYER2-xx.pdf

LLC 制御基板：RD212-LAYER3-xx.pdf

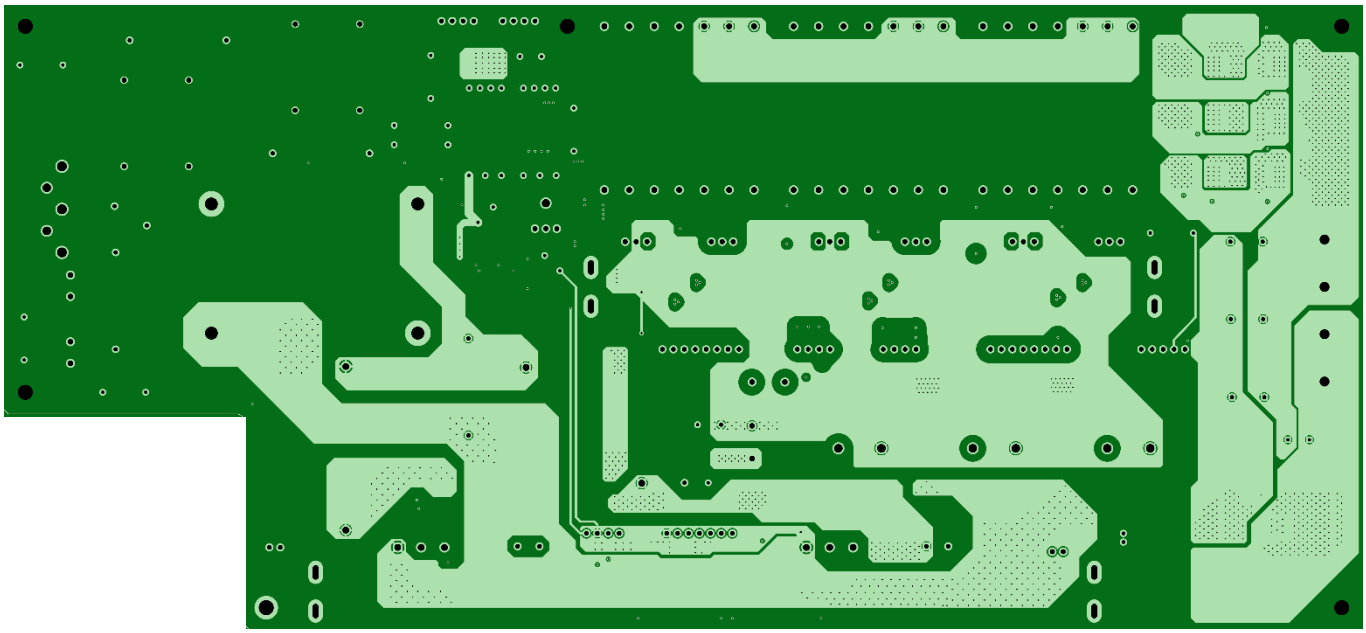
アクティブブリッジ回路基板：RD212-LAYER4-xx.pdf

(xx はレビジョン番号)

© 2025
Toshiba Electronic Devices & Storage Corporation

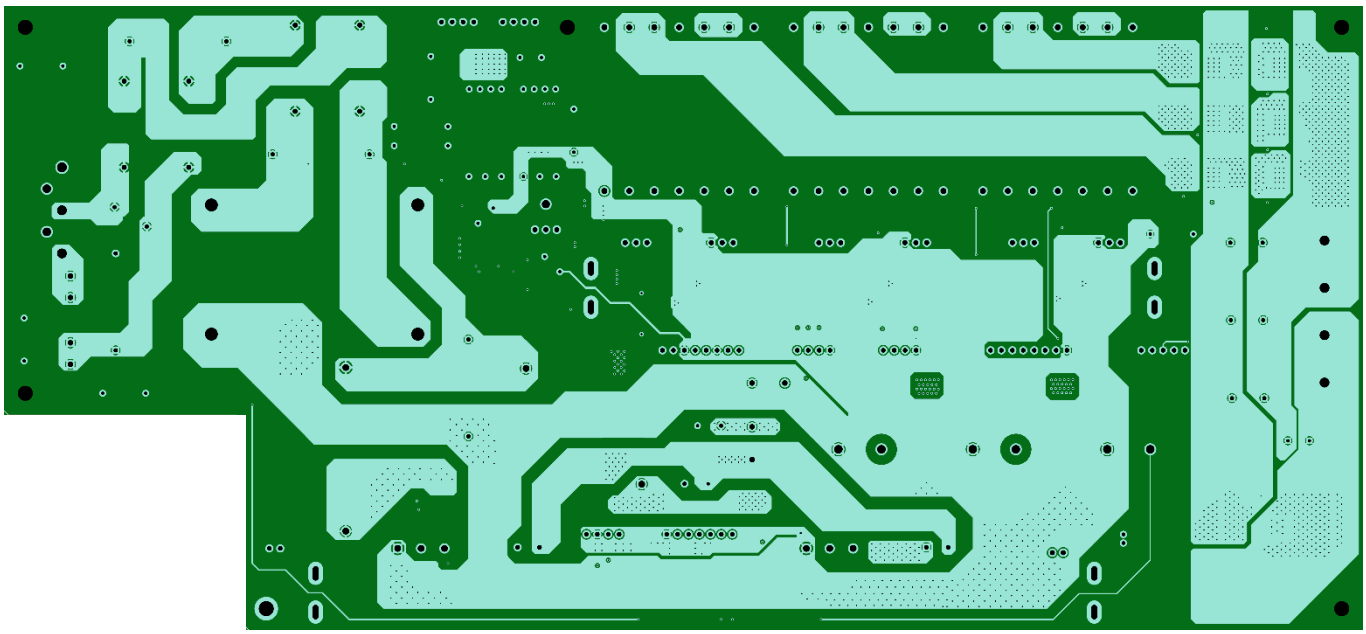


<Layer1、Front 側>

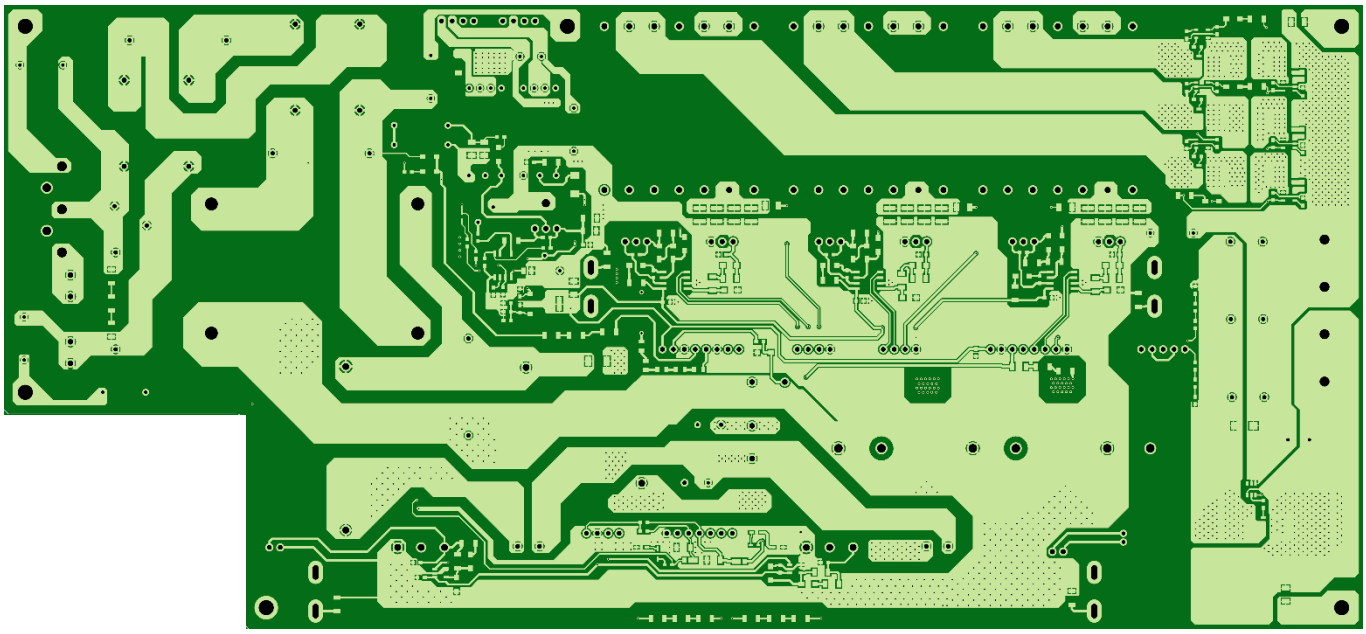


<Layer2>

© 2025
Toshiba Electronic Devices & Storage Corporation



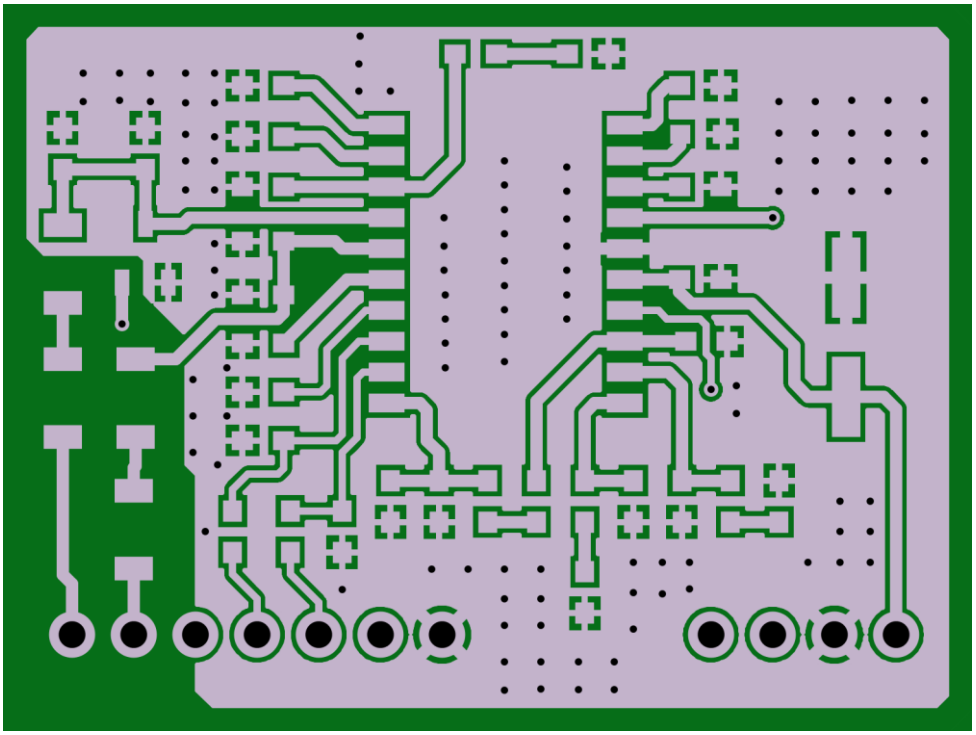
<Layer3>



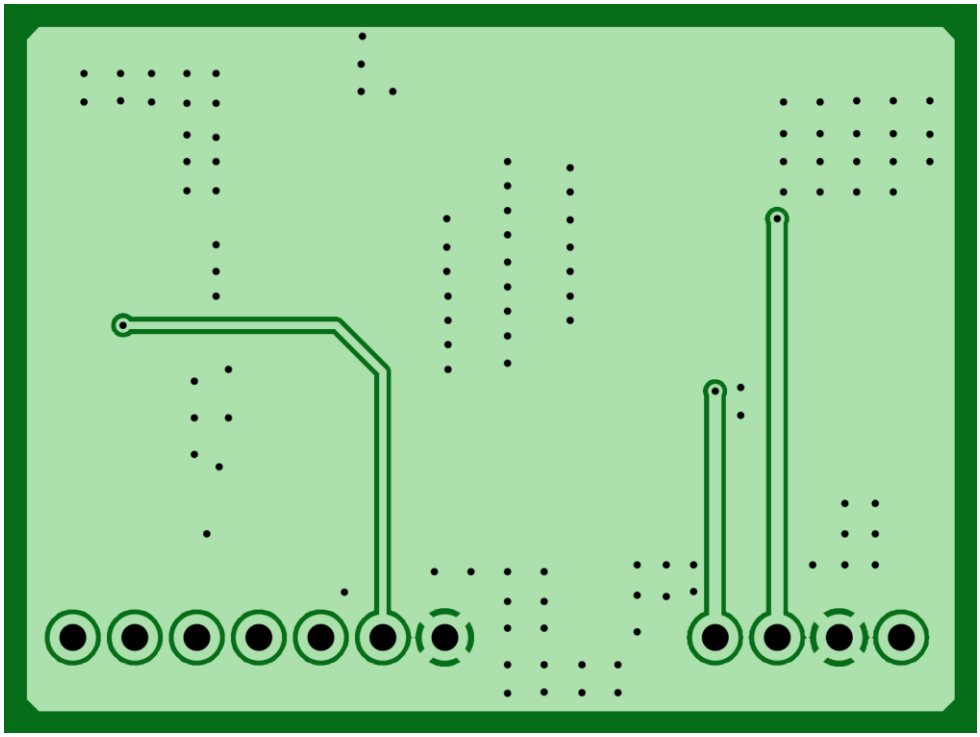
<Layer4、Back 側>

図 3.1 メイン基板パターン図 (Front View)

© 2025
Toshiba Electronic Devices & Storage Corporation



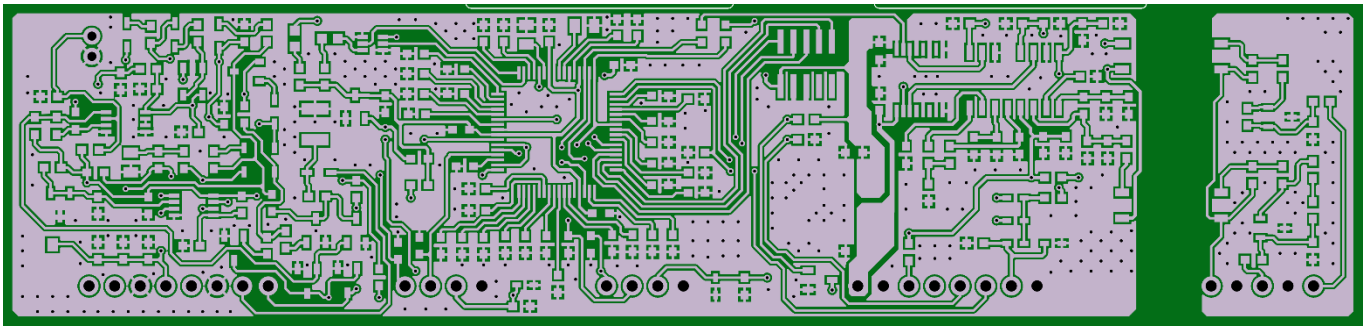
<Layer1、Front 側>



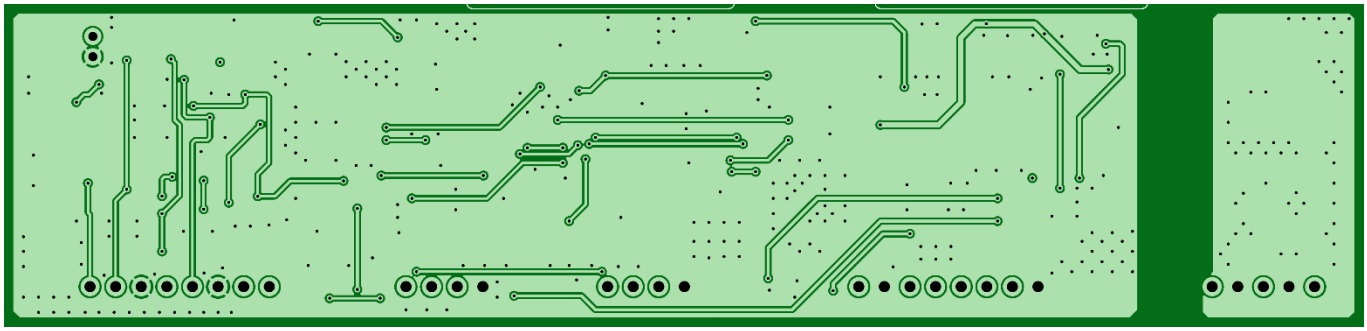
<Layer2、Back 側>

図 3.2 PFC 制御基板パターン図 (Front View)

© 2025
Toshiba Electronic Devices & Storage Corporation



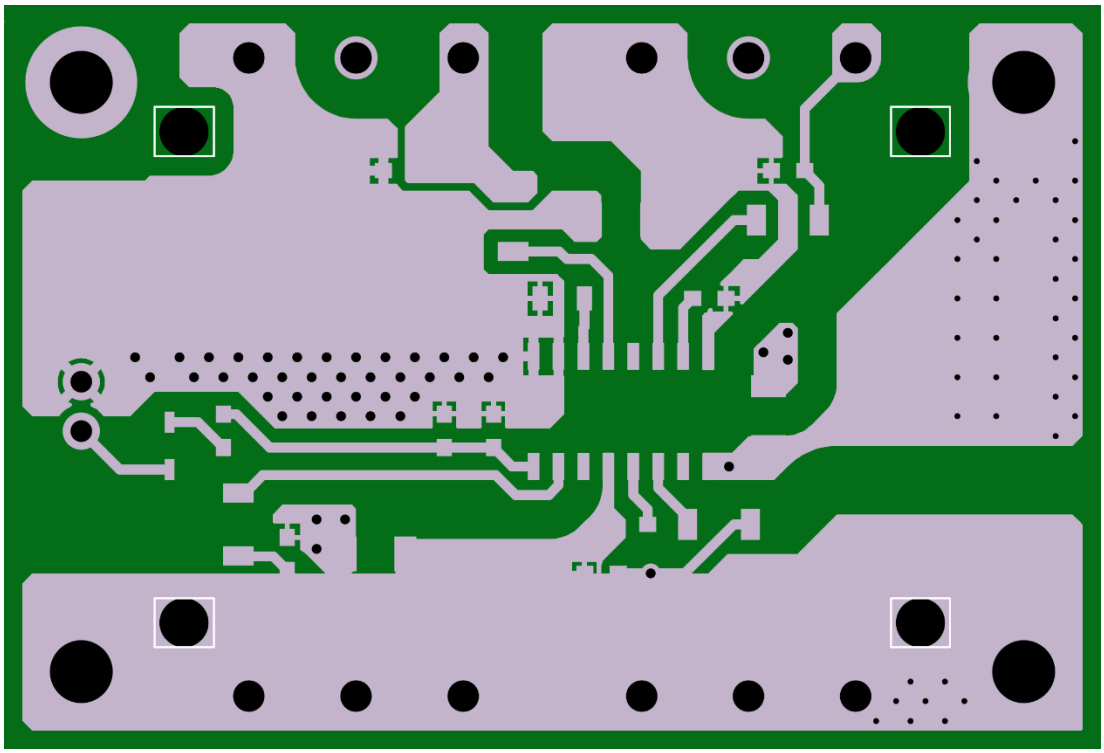
<Layer1、Front 側>



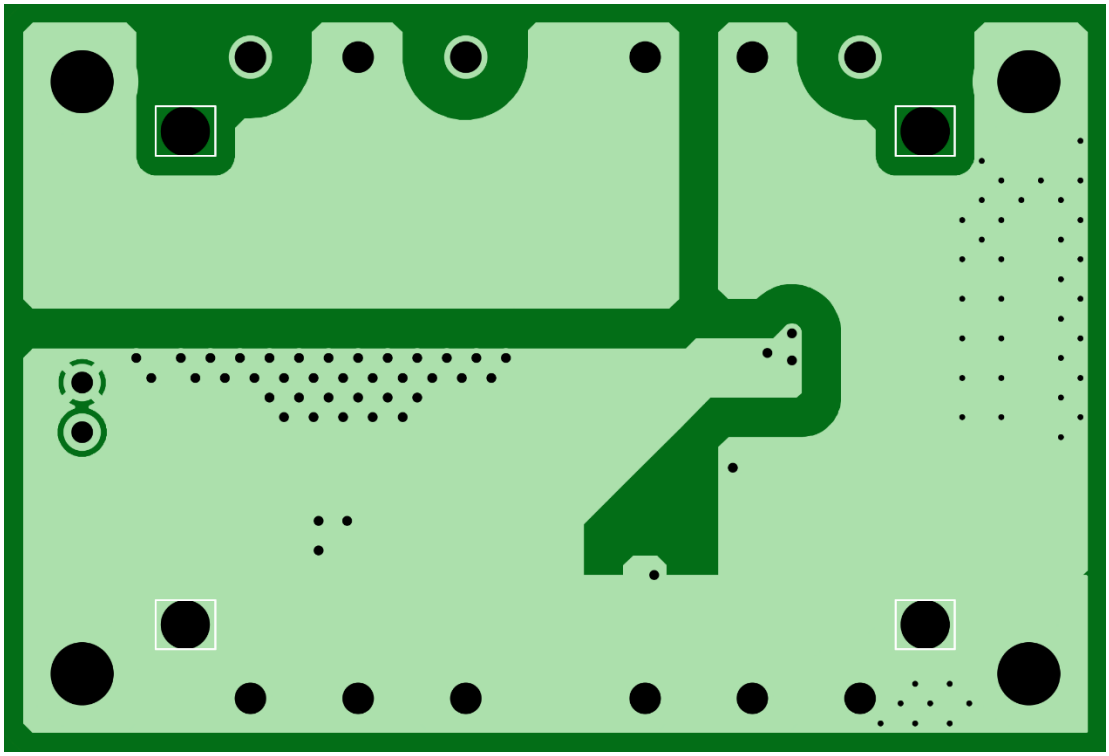
<Layer2、Back 側>

図 3.3 LLC 制御基板パターン図 (Front View)

© 2025
Toshiba Electronic Devices & Storage Corporation



<Layer1、Front 側>



<Layer2、Back 側>

図 3.4 アクティブブリッジ回路基板パターン図 (Front View)

© 2025
Toshiba Electronic Devices & Storage Corporation

4. 動作手順

4.1. 外部機器との接続

図 4.1 に本デザインの外部接続端子を示します。赤色で囲んだ部分が AC 入力端子 (TB1)、青色で囲んだ部分が DC 出力端子 (TB2) です。

TB1 の 2 番端子に交流安定化電源の N (Neutral) 側を、3 番端子に交流安定化電源の L (Live) 側を、また必要に応じて 1 番端子にアース (フレームグランド) を接続してください。TB2 の 1、2 番端子に直流負荷の+側を、3、4 番端子に直流負荷の-側を接続してください。接続する電源、負荷装置、使用するケーブル類は、電源仕様を満足した物を使用ください。

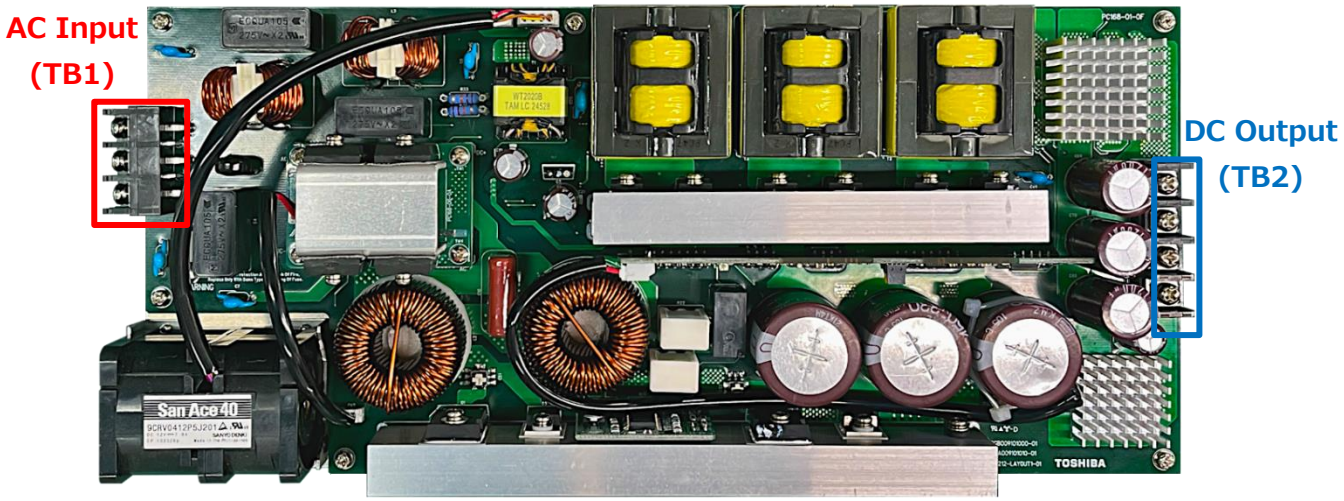


図 4.1 外部接続端子

© 2025
Toshiba Electronic Devices & Storage Corporation

4.2. 起動手順と停止手順

起動前に入力端子、出力端子が全て 0V であることを確認します。

[起動手順]

1. 入力となる交流安定化電源を投入します。

[停止手順]

1. 入力となる交流安定化電源を遮断します。

4.3. 評価上の注意事項 (感電/高温火傷など)

電源接続時の感電にご注意ください。通電中は、電源各部に直接触れないでください。波形観測時には十分ご注意ください。本電源の停止後も、各種コンデンサーの残留電荷で感電の恐れがあります。各部の電圧が十分に低下したことを確認してから、基板に触れてください。

また、負荷電流に応じて本電源の半導体やインダクターなどが発熱します。本電源は強制空冷を想定しています。高負荷時に発熱部品が定格温度範囲となるような空冷装置を使用してください。本電源の動作中は火傷の恐れがありますので、電源各部に触れないでください。

© 2025
Toshiba Electronic Devices & Storage Corporation

5. 電源特性

本デザインの電源効率測定結果を説明します。

5.1. 効率

図 5.1 に本デザインの電源効率測定結果を示します。入力 (Vin) を 115V と 230V に設定し測定しています。Vin = 115V 設定時の最大出力電力は 0.8kW、Vin = 230V 設定時の最大出力電力は 1.6kW です。負荷 100%時の効率は、Vin = 115V 時：96.1%、Vin = 230V 時：96.7%の高効率を実現しています。

なお、効率測定は冷却 FAN を外部電源で駆動した状態で実施しています。冷却 FAN を内部電源で駆動する場合は測定結果が変化します。また、本デザインは出力に ORing 回路を備えています。ORing 回路の削除時は効率が向上すると考えられます。

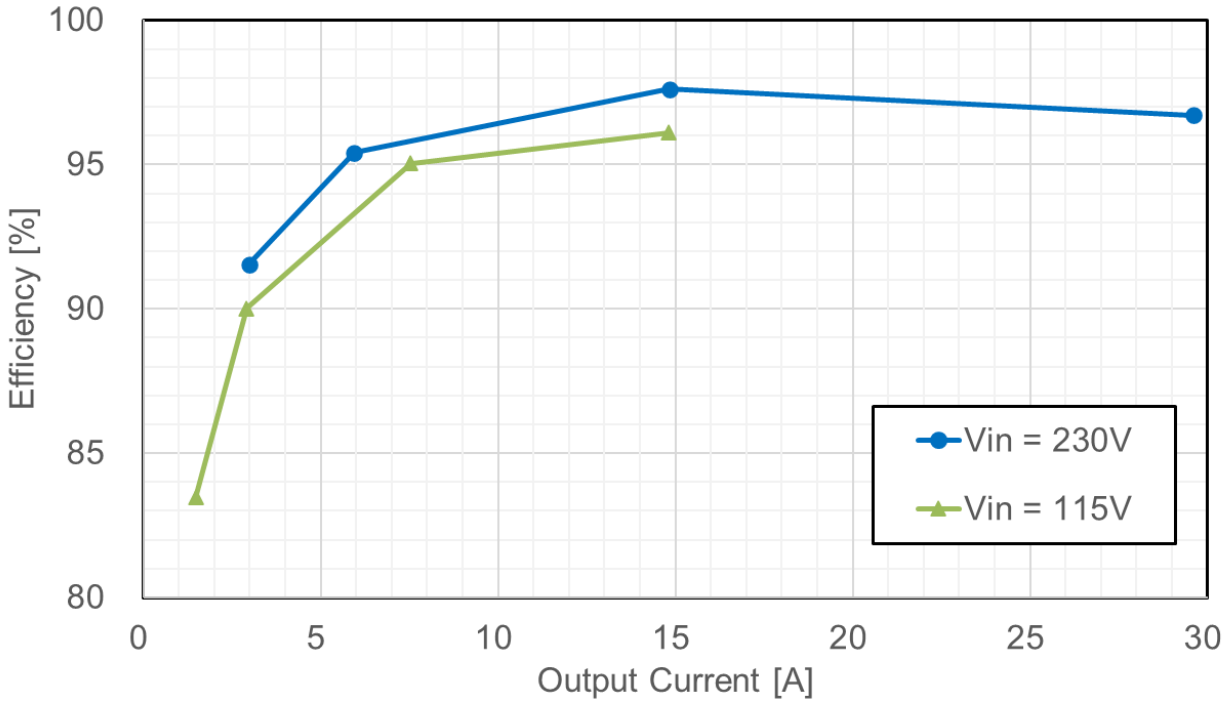


図 5.1 効率測定結果 (Vin = 115V、Vin = 230V)

参考として、図 5.2 から図 5.5 に本デザインの電源効率測定結果と 80 PLUS の規格値を示します。Vin = 230V 時に、最上位の Titanium 規格を満足することが確認できました (Vin = 115V 時は、Platinum 相当)。

図中の 80 PLUS 規格値は、2025 年 3 月時点のものです。規格値は更新される場合があるため、都度ご確認ください。

なお、本デザインは 80 PLUS の認証を取得していません。最終製品となる機器を用いて電源効率を測定し、認証を取得する必要があります。

© 2025
Toshiba Electronic Devices & Storage Corporation

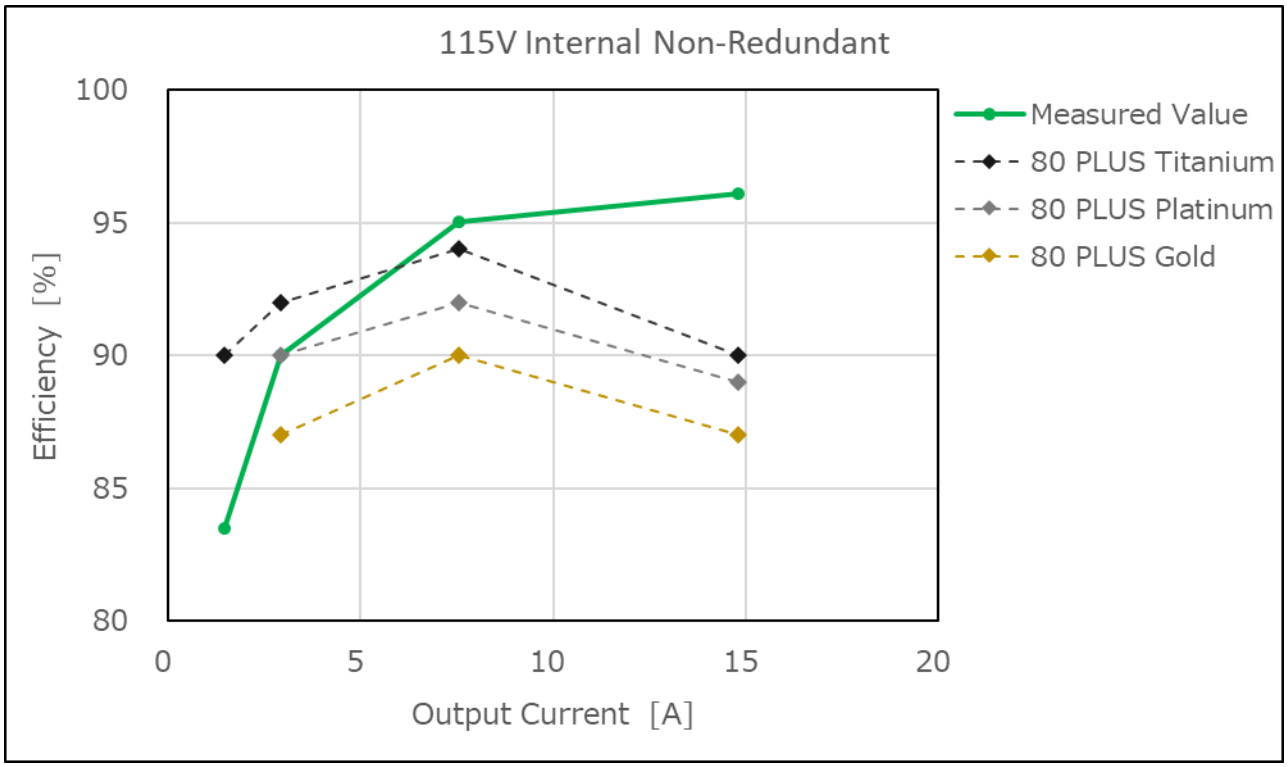


図 5.2 効率測定結果 (80 PLUS 115V Internal Non-Redundant)

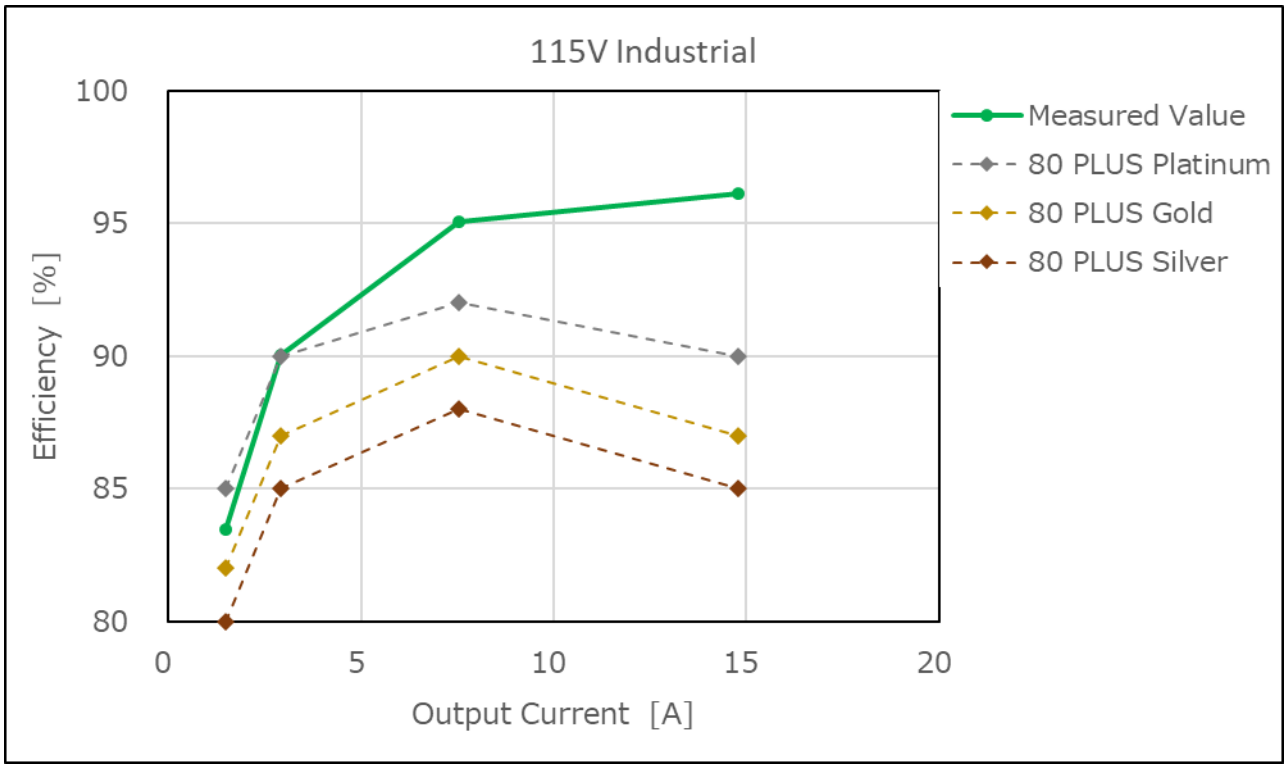


図 5.3 効率測定結果 (80 PLUS 115V Industrial)

© 2025
Toshiba Electronic Devices & Storage Corporation

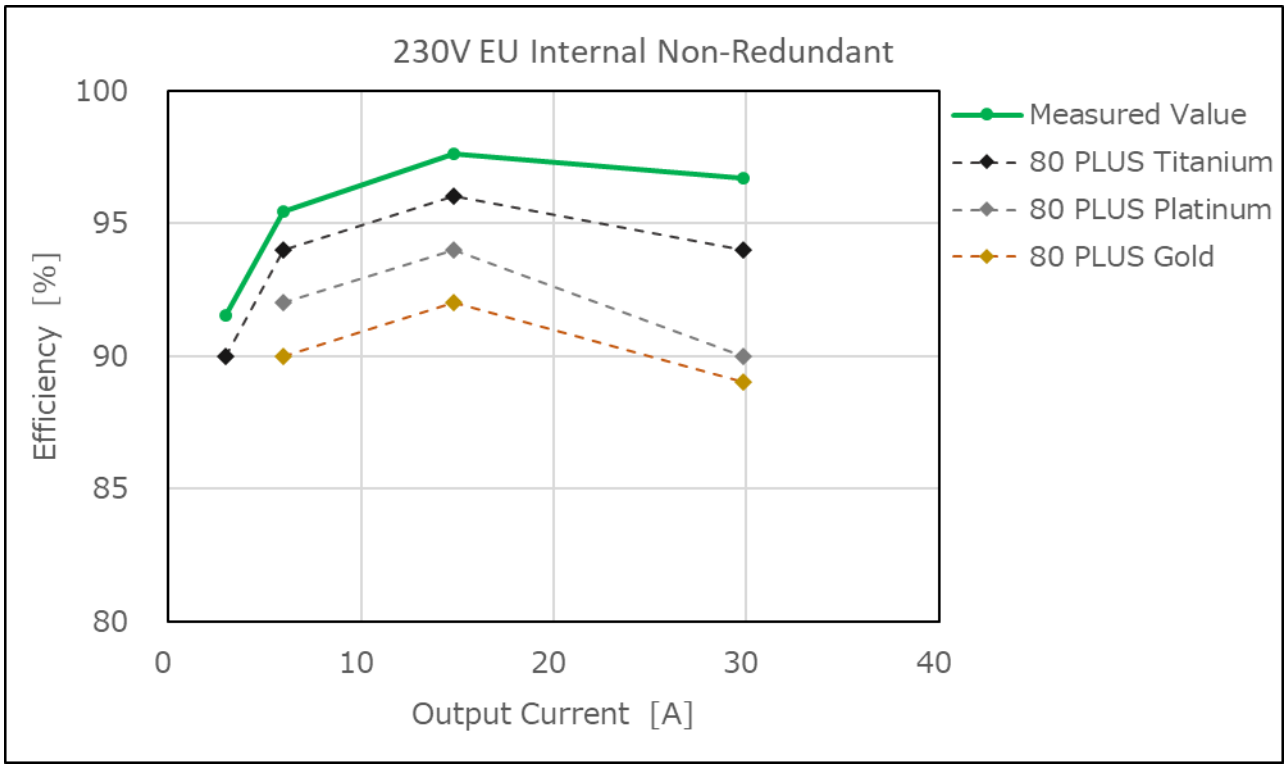


図 5.4 効率測定結果 (80 PLUS 230V EU Internal Non-Redundant)

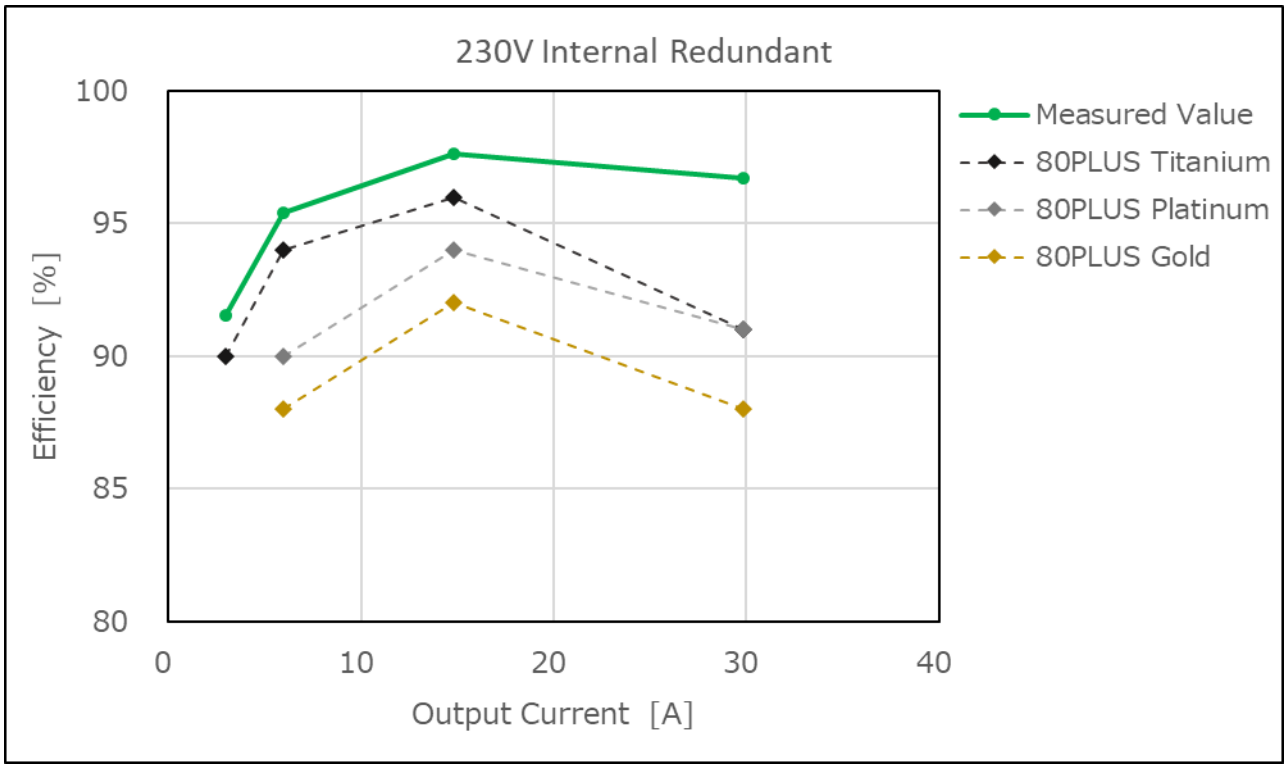


図 5.5 効率測定結果 (80 PLUS 230V Internal Redundant)

※ Arm, Cortex は、米国および／あるいはその他の国における Arm Limited (またはその子会社) の登録商標です。
※ その他の社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

ご利用規約

本規約は、お客様と東芝デバイス＆ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第１条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高低温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第２条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任は負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第３条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第４条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第５条 準拠法

本規約の準拠法は日本法とします。

第６条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。

© 2025
Toshiba Electronic Devices & Storage Corporation