

32 ビット RISC マイクロコントローラー リファレンスマニュアル

32 ビットタイマーイベントカウンター (T32A-B)

Revision 3.4

2025-06

東芝デバイス&ストレージ株式会社

目次

序章	5
関連するドキュメント	5
表記規約	6
用語・略語	8
1. 概要	9
2. 構成	11
2.1. 16 ビットタイマー	11
2.2. 32 ビットタイマー	13
3. 機能説明・動作説明	15
3.1. クロック供給	15
3.2. プリスケラー	15
3.3. カウンター (16 ビットカウンターA/B、32 ビットカウンターC)	16
3.3.1. カウントクロック選択	16
3.3.2. 動作開始	16
3.3.3. 動作停止	17
3.3.4. カウント動作	19
3.3.5. イベントカウント動作	20
3.3.6. パルスカウント	20
3.3.7. カウンターリロード	23
3.4. 同期動作	24
3.5. コンパレータ	25
3.6. タイマーレジスター([T32AxRGA0/B0/C0], [T32AxRGA1/B1/C1])	25
3.7. キャプチャー制御	26
3.8. プログラマブル矩形波(PPG)出力モード (T32AxOUTA/T32AxOUTB/T32AxOUTC)	27
3.9. 割り込み	28
3.9.1. タイマー割り込み	28
3.9.2. キャプチャー割り込み	29
3.9.3. 毎カウント割り込み	29
3.10. DMA 要求	30
4. レジスター説明	31
4.1. レジスター一覧	31
4.2. 共通レジスター詳細	34
4.2.1. [T32AxMOD] (モードレジスター)	34
4.3. タイマーA レジスター詳細	35
4.3.1. [T32AxRUNA] (RUN レジスターA)	35
4.3.2. [T32AxCRA] (カウンター制御レジスターA)	36
4.3.3. [T32AxOUTCRA0] (出力制御レジスターA0)	37
4.3.4. [T32AxOUTCRA1] (出力制御レジスターA1)	37

4.3.5. [T32AxRGA0] (タイマーレジスターA0)	38
4.3.6. [T32AxRGA1] (タイマーレジスターA1)	38
4.3.7. [T32AxTMRA] (カウンターキャプチャーレジスターA)	38
4.3.8. [T32AxRELDA] (カウンターリロードレジスターA)	39
4.3.9. [T32AxCAPCRA] (キャプチャー制御レジスターA)	39
4.3.10. [T32AxCAPA0] (キャプチャーレジスターA0)	39
4.3.11. [T32AxCAPA1] (キャプチャーレジスターA1)	39
4.3.12. [T32AxIMA] (割り込みマスクレジスターA)	40
4.3.13. [T32AxSTA] (ステータスレジスターA)	41
4.3.14. [T32AxDMAA] (DMA 要求許可レジスターA)	41
4.4. タイマーB レジスター詳細	42
4.4.1. [T32AxRUNB] (RUN レジスターB)	42
4.4.2. [T32AxCRB] (カウンター制御レジスターB)	43
4.4.3. [T32AxOUTCRB0] (出力制御レジスターB0)	44
4.4.4. [T32AxOUTCRB1] (出力制御レジスターB1)	44
4.4.5. [T32AxRGB0] (タイマーレジスターB0)	45
4.4.6. [T32AxRGB1] (タイマーレジスターB1)	45
4.4.7. [T32AxTMRB] (カウンターキャプチャーレジスターB)	45
4.4.8. [T32AxRELDB] (カウンターリロードレジスターB)	45
4.4.9. [T32AxCAPCRB] (キャプチャー制御レジスターB)	46
4.4.10. [T32AxCAPB0] (キャプチャーレジスターB0)	46
4.4.11. [T32AxCAPB1] (キャプチャーレジスターB1)	46
4.4.12. [T32AxIMB] (割り込みマスクレジスターB)	47
4.4.13. [T32AxSTB] (ステータスレジスターB)	48
4.4.14. [T32AxDMAB] (DMA 要求許可レジスターB)	48
4.5. タイマーC レジスター詳細	49
4.5.1. [T32AxRUNC] (RUN レジスターC)	49
4.5.2. [T32AxCRC] (カウンター制御レジスターC)	50
4.5.3. [T32AxOUTCRC0] (出力制御レジスターC0)	51
4.5.4. [T32AxOUTCRC1] (出力制御レジスターC1)	51
4.5.5. [T32AxRGC0] (タイマーレジスターC0)	52
4.5.6. [T32AxRGC1] (タイマーレジスターC1)	52
4.5.7. [T32AxTMRC] (カウンターキャプチャーレジスターC)	52
4.5.8. [T32AxRELDC] (カウンターリロードレジスターC)	52
4.5.9. [T32AxCAPCRC] (キャプチャー制御レジスターC)	53
4.5.10. [T32AxCAPC0] (キャプチャーレジスターC0)	53
4.5.11. [T32AxCAPC1] (キャプチャーレジスターC1)	53
4.5.12. [T32AxIMC] (割り込みマスクレジスターC)	54
4.5.13. [T32AxSTC] (ステータスレジスターC)	55
4.5.14. [T32AxDMAC] (DMA 要求許可レジスターC)	56
4.5.15. [T32AxPLSCR] (パルスカウント制御レジスター)	56

5. 使用方法の例.....	58
5.1. インターバルタイマー	58
5.2. イベントカウンタ	60
5.3. プログラマブル矩形波(PPG)出力	61
5.4. 外部トリガーによるプログラマブル矩形波(PPG)出力	63
5.5. 同期動作による PPG 出力	64
5.6. PPG 出力によるステッピングモーター制御	66
5.7. キャプチャーを利用した周波数測定	68
5.8. キャプチャーを利用したパルス幅測定	70
5.9. キャプチャーを利用した時間差測定	71
6. 改訂履歴	72
製品取り扱い上のお願い	74

図目次

図 2.1 16 ビットタイマー ブロック図	11
図 2.2 32 ビットタイマー ブロック図	13
図 3.1 状態遷移	21
図 3.2 正位相(<PDIR>=0)時のカウンタ動作例	22
図 3.3 逆位相(<PDIR>=1)時のカウンタ動作例	22
図 3.4 同期動作例	24
図 3.5 16 ビットタイマーA を使用したプログラマブル矩形波出力例	27
図 5.1 インターバルタイマー例(アップカウント)	58
図 5.2 インターバルタイマー例(ダウンカウント)	59
図 5.3 イベントカウンタ例	60
図 5.4 PPG 出力例 (Low アクティブ)	62
図 5.5 PPG 出力(期間 A,B の場合の動作例)	62
図 5.6 外部トリガーによる PPG 出力例	63
図 5.7 同期動作による PPG 出力例 (Low アクティブ)	65
図 5.8 同期動作による PPG 出力(ステッピングモーター制御例)	67
図 5.9 キャプチャーを利用した周波数測定例	69
図 5.10 キャプチャーを利用したパルス幅測定例	70
図 5.11 キャプチャーを利用した時間差測定例	71

表目次

表 2.1 16 ビットタイマー信号一覧表	12
表 2.2 32 ビットタイマー信号一覧表	14
表 3.1 PPG 出力時のタイマーレジスターの注意	19
表 3.2 2 相パルスカウントモード	21
表 3.3 状態遷移	22
表 3.4 タイマー割り込み要因一覧	28
表 3.5 キャプチャー割り込みとキャプチャーレジスターとの関連表	29
表 3.6 DMA 要求一覧	30
表 4.1 ノイズ除去<NF[1:0]>	57
表 6.1 改訂履歴	72

序章

関連するドキュメント

文書名
例外
クロック制御と動作モード
製品個別情報

表記規約

- 数値表記は以下の規則に従います。
16 進数表記: 0xABC
10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は[m: n]とまとめて表記する場合があります。
例: S[3:0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[]で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A、B、C、...を表します。
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]
チャンネルの場合、「x」は 0、1、2、...を表します。
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m: n]と表記します。
例: [3:0]はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
バイト: 8 ビット
ハーフワード: 16 ビット
ワード: 32 ビット
ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
R: リードオンリー
W: ライトオンリー
R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

DMA	Direct Memory Access
PPG	Programable Pulse Generator
T32A	32-bit Timer Event Counter

1. 概要

T32A は 1UNIT 回路単位で、2ch の 16 ビットタイマー(タイマーA、タイマーB)、または、1ch の 32 ビットタイマー(タイマーC)として動作することができます。以下に、機能の一覧を示します。

機能分類		機能		動作説明または範囲
16bit タイマー A	時間管理	インターバルタイマー		一定周期で CPU に対して割り込みを発生させる機能です。
	測定制御	イベントカウンター		アップカウント、ダウンカウント、アップ／ダウンカウントを選択でき、カウンター値との一致時にタイマー割り込みを発生させることができます。
		キャプチャー	周波数測定	入力されるパルスの立ち上がり立ち下がり値でカウンター値をキャプチャーします。このキャプチャー値の差分から周波数を算出できます。
			パルス幅測定	入力されるパルスの立ち上がり立ち下がり値でカウンター値をキャプチャーします。このキャプチャー値の差分からパルス幅を算出できます。
			時間差測定	入力される 2 つのパルスの立ち上がりまたは立ち下がりのエッジでカウンター値をキャプチャーします。このキャプチャー値の差分から時間差を算出します。
	矩形波出力	PPG		任意周波数、任意デューティの矩形波を出力することができます。
	同期動作	カウント開始 カウント停止 カウンターリロード		複数のタイマーのカウント開始、カウント停止、カウンターリロードを同期させることができます。
16bit タイマー B	時間管理	インターバルタイマー		一定周期で CPU に対して割り込みを発生させる機能です。
	測定制御	イベントカウンター		アップカウント、ダウンカウント、アップ／ダウンカウントを選択でき、カウンター値との一致時にタイマー割り込みを発生させることができます。
		キャプチャー	周波数測定	入力されるパルスの立ち上がり立ち下がり値でカウンター値をキャプチャーします。このキャプチャー値の差分から周波数を算出できます。
			パルス幅測定	入力されるパルスの立ち上がり立ち下がり値でカウンター値をキャプチャーします。このキャプチャー値の差分からパルス幅を算出できます。
			時間差測定	入力される 2 つのパルスの立ち上がりまたは立ち下がりのエッジでカウンター値をキャプチャーします。このキャプチャー値の差分から時間差を算出します。
	矩形波出力	PPG		任意周波数、任意デューティの矩形波を出力することができます。
	同期動作	カウント開始 カウント停止 カウンターリロード		複数のタイマーのカウント開始、カウント停止、カウンターリロードを同期させることができます。

機能分類		機能		動作説明または範囲
32bit タイマー C	時間管理	インターバルタイマー		一定周期で CPU に対して割り込みを発生させる機能です。
	測定制御	イベントカウンター		アップカウント、ダウンカウント、アップ／ダウンカウントを選択でき、カウンター値との一致時にタイマー割り込みを発生させることができます。
		パルスカウント	1 相パルスカウント	T32AxINC0 または T32AxINC1 の入力の変化をカウントします。設定によりカウンターのインクリメントまたはデクリメントを選びます。
			2 相パルスカウント	T32AxINC0 および T32AxINC1 の入力の組み合わせの変化により、カウンターをインクリメントまたはデクリメントします。
		キャプチャー	周波数測定	入力されるパルスの立ち上がりと立ち下がりでカウンター値をキャプチャーします。このキャプチャー値の差分から周波数を算出できます。
			パルス幅測定	入力されるパルスの立ち上がりと立ち下がりでカウンター値をキャプチャーします。このキャプチャー値の差分からパルス幅を算出できます。
			時間差測定	入力される 2 つのパルスの立ち上がりまたは立ち下がりのエッジでカウンター値をキャプチャーします。このキャプチャー値の差分から時間差を算出します。
	矩形波出力	PPG		任意周波数、任意デューティの矩形波を出力することができます。
	同期動作	カウント開始 カウント停止 カウンターリロード		複数のタイマーのカウント開始、カウント停止、カウンターリロードを同期させることができます。

T32Aは、2つの16ビットタイマーで構成され、それぞれタイマーAとタイマーBとして動作します。またタイマーAとタイマーBを接続し、32ビットタイマーCとして動作します。

16 ビットタイマーは、独立したタイマーAとタイマーBがあります。

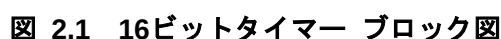


表 2.1 16ビットタイマー信号一覧表

No.	信号名	信号名称	I/O	参照リファレンスマニュアル
1	ΦT0	プリスケラー用クロック	入力	クロック制御と動作モード
2	T32AxINA0	タイマーA 外部トリガー入力 0	入力	製品個別情報
3	T32AxINA1	タイマーA 外部トリガー入力 1	入力	製品個別情報
4	T32AxTRGINAPHCK	タイマーA 他タイマー出力	入力	製品個別情報
5	T32AxTRGINAPCK	タイマーA 内部トリガー入力	入力	製品個別情報
6	T32AxSYNCSTARTA	タイマーA 同期スタート トリガー入力	入力	製品個別情報
7	T32AxSYNCSTARTOUTA	タイマーA 同期スタート トリガー出力	出力	製品個別情報
8	T32AxSYNCSTOPA	タイマーA 同期停止 トリガー入力	入力	製品個別情報
9	T32AxSYNCSTOPOUTA	タイマーA 同期停止 トリガー出力	出力	製品個別情報
10	T32AxSYNCRELOADA	タイマーA 同期リロード トリガー入力	入力	製品個別情報
11	T32AxSYNCRELOADOUTA	タイマーA 同期リロード トリガー出力	出力	製品個別情報
12	T32AxDMAREQCPA1	DMA 要求 レジスターA1 一致	出力	製品個別情報
13	T32AxDMAREQCAPA0	DMA 要求 キャプチャーA0	出力	製品個別情報
14	T32AxDMAREQCAPA1	DMA 要求 キャプチャーA1	出力	製品個別情報
15	T32AxTRGOUTUFA	タイマーA アンダーフロートリガー	出力	製品個別情報
16	T32AxTRGOUTOFA	タイマーA オーバーフロートリガー	出力	製品個別情報
17	T32AxTRGOUTCMPA0	タイマーレジスターA0 一致トリガー	出力	製品個別情報
18	T32AxTRGOUTCMPA1	タイマーレジスターA1 一致トリガー	出力	製品個別情報
19	T32AxOUTA	タイマー出力 A	出力	製品個別情報
20	INTT32AxACAP0	タイマーA キャプチャー0 割り込み	出力	例外
21	INTT32AxACAP1	タイマーA キャプチャー1 割り込み	出力	例外
22	INTT32AxA	タイマーA 一致、オーバーフロー、アンダーフロー割り込み	出力	例外
23	T32AxINB0	タイマーB 外部トリガー入力 0	入力	製品個別情報
24	T32AxINB1	タイマーB 外部トリガー入力 0	入力	製品個別情報
25	T32AxTRGINBPHCK	タイマーB 他タイマー出力	入力	製品個別情報
26	T32AxTRGINBPCK	タイマーB 内部トリガー入力	入力	製品個別情報
27	T32AxSYNCSTARTB	タイマーB 同期スタート トリガー入力	入力	製品個別情報
28	T32AxSYNCSTOPB	タイマーB 同期停止 トリガー入力	入力	製品個別情報
29	T32AxSYNCRELOADB	タイマーB 同期リロード トリガー入力	入力	製品個別情報
30	T32AxDMAREQCMPB1	DMA 要求 レジスターB1 一致	出力	製品個別情報
31	T32AxDMAREQCAPB0	DMA 要求 キャプチャーB0	出力	製品個別情報
32	T32AxDMAREQCAPB1	DMA 要求 キャプチャーB1	出力	製品個別情報
33	T32AxTRGOUTUFB	タイマーB アンダーフロートリガー	出力	製品個別情報
34	T32AxTRGOUTOFB	タイマーB オーバーフロートリガー	出力	製品個別情報
35	T32AxTRGOUTCMPB0	タイマーレジスターB0 一致トリガー	出力	製品個別情報
36	T32AxTRGOUTCMPB1	タイマーレジスターB1 一致トリガー	出力	製品個別情報
37	T32AxOUTB	タイマー出力 B	出力	製品個別情報
38	INTT32AxBCAP0	タイマーB キャプチャー0 割り込み	出力	例外
39	INTT32AxBCAP1	タイマーB キャプチャー1 割り込み	出力	例外
40	INTT32AxB	タイマーB 一致、オーバーフロー、アンダーフロー割り込み	出力	例外

2.2. 32 ビットタイマー

32 ビットタイマーは、タイマーCとして動作します。

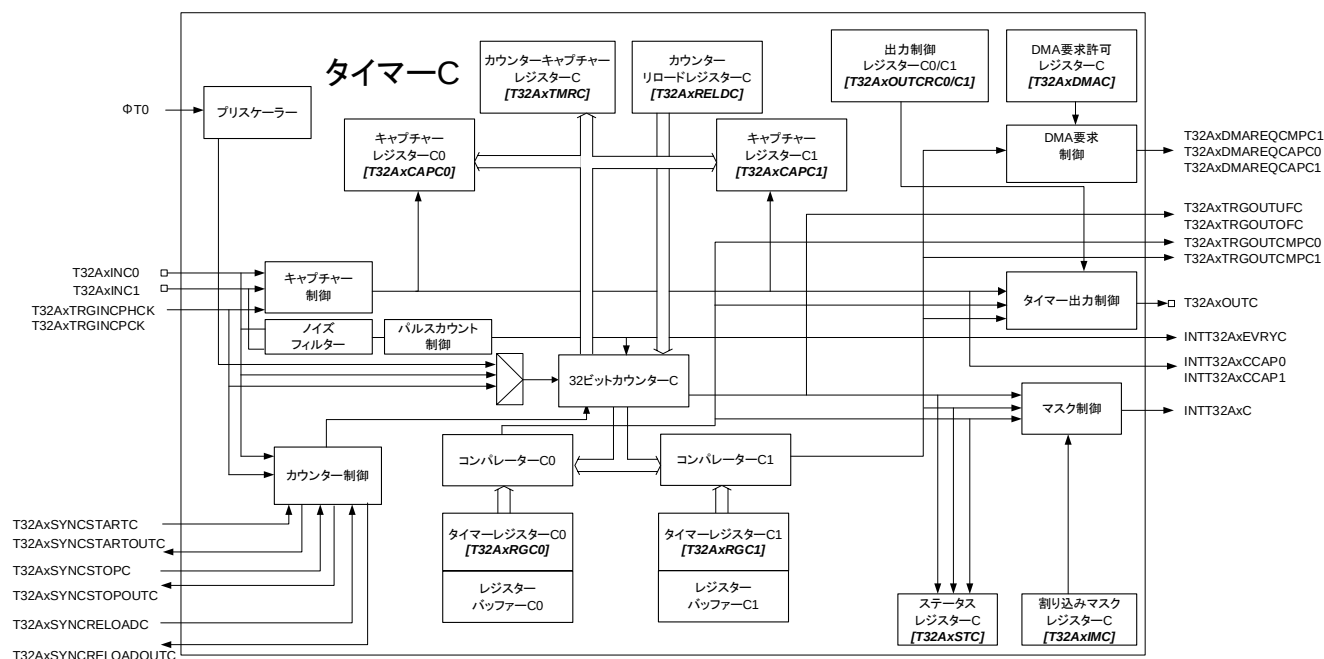


図 2.2 32ビットタイマー ブロック図

表 2.2 32ビットタイマー信号一覧表

No.	信号名	信号名称	I/O	参照リファレンスマニュアル
1	ΦT0	プリスケラー用クロック	入力	クロック制御と動作モード
2	T32AxINC0	タイマーC 外部トリガー入力 0	入力	製品個別情報
3	T32AxINC1	タイマーC 外部トリガー入力 1	入力	製品個別情報
4	T32AxTRGINCPHCK	タイマーC 他タイマー出力	入力	製品個別情報
5	T32AxTRGINCPCK	タイマーC 内部トリガー入力	入力	製品個別情報
6	T32AxSYNCSTARTC	タイマーC 同期スタート トリガー入力	入力	製品個別情報
7	T32AxSYNCSTARTOUTC	タイマーC 同期スタート トリガー出力	出力	製品個別情報
8	T32AxSYNCSTOPC	タイマーC 同期停止 トリガー入力	入力	製品個別情報
9	T32AxSYNCSTOPOUTC	タイマーC 同期停止 トリガー出力	出力	製品個別情報
10	T32AxSYNCRELOADC	タイマーC 同期リロード トリガー入力	入力	製品個別情報
11	T32AxSYNCRELOADOUTC	タイマーC 同期リロード トリガー出力	出力	製品個別情報
12	T32AxDMAREQCMPC1	DMA 要求 レジスターC1 一致	出力	製品個別情報
13	T32AxDMAREQCAPC0	DMA 要求 キャプチャーC0	出力	製品個別情報
14	T32AxDMAREQCAPC1	DMA 要求 キャプチャーC1	出力	製品個別情報
15	T32AxTRGOUTUFC	タイマーC アンダーフロートリガー	出力	製品個別情報
16	T32AxTRGOUTOFC	タイマーC オーバーフロートリガー	出力	製品個別情報
17	T32AxTRGOUTCMPC0	タイマーレジスターC0 一致トリガー	出力	製品個別情報
18	T32AxTRGOUTCMPC1	タイマーレジスターC1 一致トリガー	出力	製品個別情報
19	T32AxOUTC	タイマー出力 C	出力	製品個別情報
20	INTT32AxCCAP0	タイマーC キャプチャー0 割り込み	出力	例外
21	INTT32AxCCAP1	タイマーC キャプチャー1 割り込み	出力	例外
22	INTT32AxC	タイマーC 一致、オーバーフロー、アンダーフロー割り込み	出力	例外
23	INTT32AxEVRYC	毎カウント割り込み	出力	例外

3. 機能説明・動作説明

T32A は、2 つの 16 ビットタイマーで構成され、それぞれタイマーA とタイマーB として使用できます。またタイマーA とタイマーB を接続し、32 ビットタイマーC として使用できます。タイマーC を使用する場合はタイマーA、タイマーB は使用できません。16 ビットタイマー、32 ビットタイマーの変更は下表の動作モードビットで行います。

動作モード
[T32AxMOD]<MODE32>

3.1. クロック供給

T32A を使用する場合は、fsys 供給停止レジスタA ([CGFSYSENA]、[CGFSYSMENA])、fsys 供給停止レジスタB ([CGFSYSENB]、[CGFSYSMENB])、fsys 供給停止レジスタC ([CGFSYSMENC])、fc 供給停止レジスタ ([CGFCEN]) で該当するクロックイネーブルビットを"1" (クロック供給) に設定してください。

該当レジスタ、ビット位置は製品によって異なります。そのため、製品によってレジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

3.2. プリスケaler

プリスケalerクロック($\Phi T0$)を分周し、カウンタのソースクロックを生成します。

分周値は、16 ビットタイマーではタイマーA、タイマーB それぞれで選択可能です。32 ビットタイマーはタイマーC で生成します。分周値は下表のプリスケaler分周選択で行います。

プリスケaler分周選択	
タイマーA	[T32AxCRA]<PRSCLA[2:0]>
タイマーB	[T32AxCRB]<PRSCLB[2:0]>
タイマーC	[T32AxCRC]<PRSCLC[2:0]>

$\Phi T0$ については、リファレンスマニュアル「クロック制御と動作モード」を参照してください。

3.3. カウンター (16 ビットカウンターA/B、32 ビットカウンターC)

16 ビットタイマー使用時は、それぞれ 16 ビットのカウンターA/B として動作し、32 ビットタイマー使用時は 32 ビットのカウンターC として動作します。

3.3.1. カウントクロック選択

カウントクロックは、タイマーA/タイマーB/タイマーC でそれぞれプリスケイラー出力、他タイマー出力、外部トリガー(T32AxINA0/T32AxINB0/T32AxINC0)、内部トリガーから選択できます。カウントクロックの選択は下表のビットで行います。

カウントクロック選択	
タイマーA	[T32AxCRA]<CLKA[2:0]>
タイマーB	[T32AxCRB]<CLKB[2:0]>
タイマーC(注)	[T32AxCRC]<CLKC[2:0]>

注) 32 ビットタイマーのパルスカウントを選択([T32AxCRC] <UPDNC[1:0]>=11)した場合、カウントクロックの設定は無視されます。

3.3.2. 動作開始

各タイマー動作制御ビットに"1"を設定すると、カウンターリロードレジスターの値をリロード(初期リロード)し、スタート条件が成立することにより動作を開始します。

カウンターリロードレジスター	
タイマーA	[T32AxRELDA]
タイマーB	[T32AxRELDB]
タイマーC	[T32AxRELDC]

タイマー動作制御	
タイマーA	[T32AxRUNA]<RUNA>
タイマーB	[T32AxRUNB]<RUNB>
タイマーC	[T32AxRUNC]<RUNC>

各タイマー制御ビットに"1"を設定する場合、各タイマーが停止している状態で行ってください。停止については「3.3.3 動作停止」を参照してください。

カウンターの動作開始要因として、ソフトウェアによるレジスター設定、内部トリガー、外部トリガー、他タイマー出力、他チャネルとの同期があります。

ただし、32 ビットタイマーのパルスカウントモードを使用する場合、外部トリガーによる要因は選択できません。

動作開始要因は、下表のカウンター動作開始条件ビットにより選択可能です。

カウンター動作開始条件	
タイマーA	[T32AxCRA]<STARTA[2:0]>
タイマーB	[T32AxCRB]<STARTB[2:0]>
タイマーC	[T32AxCRC]<STARTC[2:0]>

ソフトウェアによる動作開始の場合、各タイマーのカウンター動作開始条件ビットで"000"を設定してください。

以下にカウンタの動作開始要因の説明をします。

(1) ソフトウェアによるタイマー動作制御

下表の各タイマーのソフトウェアによる動作開始ビットに"1"を設定するとカウントを開始します。

ソフトウェアによる動作開始	
タイマーA	[T32AxRUNA]<SFTSTAA>
タイマーB	[T32AxRUNB]<SFTSTAB>
タイマーC	[T32AxRUNC]<SFTSTAC>

(2) 内部トリガー

他の周辺機能からの内部トリガーの発生でカウントを開始します。開始と停止で同じ内部トリガーを選択しないでください。

(3) 外部トリガー

外部信号(T32AxINA0、T32AxINB0、T32AxINC0)の立ち上がりエッジまたは立ち下がりエッジでカウントを開始します。開始と停止に同じエッジを設定しないでください。

(4) 他タイマー出力

他のタイマーからの出力信号の立ち上がりエッジまたは立ち下がりエッジでカウントを開始します。開始と停止に同じエッジを設定しないでください。

(5) 他チャネルとの同期

他のタイマーのスタートに同期させることができます。設定は、同期スタートの信号が入力されるタイマーに対して行います。詳細は、「3.4. 同期動作」を参照ください。

3.3.3. 動作停止

各タイマーの動作/停止状態は、下表のタイマー動作フラグで確認できます。

タイマー動作フラグ	
タイマーA	[T32AxRUNA]<RUNFLGA>
タイマーB	[T32AxRUNB]<RUNFLGB>
タイマーC	[T32AxRUNC]<RUNFLGC>

カウンタの動作停止要因として、ソフトウェアによるレジスター設定、内部トリガー、外部トリガー、他タイマー出力、他チャネルとの同期および下表の各タイマーのタイマーレジスター1 との一致があります。

タイマーレジスター1	
タイマーA	[T32AxRGA1]
タイマーB	[T32AxRGB1]
タイマーC	[T32AxRGC1]

ただし、タイマーCのパルスカウントを使用する([T32AxCRC] <UPDNC[1:0]>=11)場合、外部トリガーによる要因は選択できません。

動作停止要因は下表のカウンター動作停止条件設定ビットにより選択可能です。

カウンター動作停止条件	
タイマーA	[T32AxCRA]<STOPA[2:0]>
タイマーB	[T32AxCRB]<STOPB[2:0]>
タイマーC	[T32AxCRC]<STOPC[2:0]>

ソフトウェアによる動作停止の場合、各タイマーのカウンター動作停止条件設定ビットで"000"を設定してください。

以下にカウンターの動作停止要因の説明をします。

(1) ソフトウェアによるタイマー動作制御

下表の各タイマーのソフトウェアによる動作停止ビットに"1"を設定するとカウントを停止します。

ソフトウェアによる動作停止	
タイマーA	[T32AxRUNA]<SFTSTPA>
タイマーB	[T32AxRUNB]<SFTSTPB>
タイマーC	[T32AxRUNC]<SFTSTPC>

(2) 内部トリガー

他の周辺機能からの内部トリガーの発生でカウントを停止します。開始と停止で同じ内部トリガーを選択しないでください。

(3) 外部トリガー

外部信号(T32AxINA0、T32AxINB0、T32AxINC0)の立ち上がりエッジまたは立ち下がりエッジでカウントを停止します。開始と停止に同じエッジを設定しないでください。

(4) 他タイマー出力

他のタイマーからの出力信号の立ち上がりエッジまたは立ち下がりエッジでカウントを停止します。開始と停止に同じエッジを設定しないでください。

(5) 他チャネルとの同期

他のタイマーの停止に同期させることができます。設定は、同期停止の信号が入力されるタイマーに対して行います。詳細は、「3.4. 同期動作」を参照ください。

(6) タイマーレジスター1 とカウンターの一致

各タイマーのタイマーレジスター1とカウンターの一致が検出されるとカウントを停止します。

タイマーレジスター1	
タイマーA	[T32AxRGA1]
タイマーB	[T32AxRGB1]
タイマーC	[T32AxRGC1]

3.3.4. カウント動作

カウント動作は、アップカウント、ダウンカウント、アップ/ダウンカウントを選択できます。カウント動作の選択は下表のビットで行います。

カウンター動作	
タイマーA	[T32AxCRA] <UPDNA[1:0]>
タイマーB	[T32AxCRB] <UPDNB[1:0]>
タイマーC	[T32AxCRC] <UPDNC[1:0]>

アップまたはダウン設定の場合、カウント開始後、リロード条件成立でリロード、再びアップまたはダウンの動作を停止条件が成立するまで繰り返します。リロード条件は「0 カウンターリロード」を参照ください。

アップ/ダウンの設定の場合、カウントアップを開始し、各タイマーのタイマーレジスター1 とカウンターとの一致によりカウンター動作はダウンに変わり、カウント値が"0"になると再びカウントアップの動作を停止条件が成立するまで繰り返します。

タイマーレジスターは、下表となります。

タイマーレジスター1	
タイマーA	[T32AxRGA1]
タイマーB	[T32AxRGB1]
タイマーC	[T32AxRGC1]

カウンターが動作しているか、停止しているかは、下表のタイマー動作フラグで確認することができます。

タイマー動作フラグ	
タイマーA	[T32AxRUNA]<RUNFLGA>
タイマーB	[T32AxRUNB]<RUNFLGB>
タイマーC	[T32AxRUNC]<RUNFLGC>

PPG 出力時のカウント動作の条件で、タイマーレジスター0([T32AxRGA0]/[T32AxRGB0]/[T32AxRGC0])、タイマーレジスター1([T32AxRGA1]/[T32AxRGB1]/[T32AxRGC1])、カウンターリロードレジスター([T32AxRELDA]/[T32AxRELDB]/[T32AxRELDC]) の設定値は、以下の関係が成立するようにしてください。

表 3.1 PPG出力時のタイマーレジスターの注意

カウント動作	設定条件
アップ	$[T32AxRGx1]$ の設定範囲: $[T32AxRGx1] \geq [T32AxRELDx] + 2$ $[T32AxRGx0]$ の設定範囲: $[T32AxRELDx] \leq [T32AxRGx0] \leq [T32AxRGx1]$ 出力制御レジスター : セットまたはクリア
ダウン	$[T32AxRGx1]$ の設定範囲: $[T32AxRGx1] \leq [T32AxRELDx] - 2$ $[T32AxRGx0]$ の設定範囲: $[T32AxRELDx] \geq [T32AxRGx0] \geq [T32AxRGx1]$ 出力制御レジスター : セットまたはクリア
アップ/ダウン	$[T32AxRGx1]$ の設定範囲: $[T32AxRGx1] \geq 2$ かつ $[T32xRGx1] = [T32xRELDx]$ $[T32AxRGx0]$ の設定範囲: $0 < [T32AxRGx0] < [T32AxRGx1]$ 出力制御レジスター : 反転 タイマーレジスター1 をタイマーレジスター0 より先に設定してください。

3.3.5. イベントカウント動作

イベントカウントは、タイマーA、タイマーB、タイマーCそれぞれで動作します。

カウントクロックとして外部トリガー、内部トリガー、他タイマー出力を選択することでイベントカウンタにすることができます。

カウンタはアップカウントを選択します。外部トリガー(立ち上がりまたは立ち下がり)、他タイマー出力(立ち上がりまたは立ち下がり)または内部トリガー発生でカウントアップします。

下表のレジスタをリードすることでイベントの発生した回数をカウント値として読むことができます。

カウンタキャプチャレジスタ	
タイマーA	[T32AxTMRA]
タイマーB	[T32AxTMRB]
タイマーC	[T32AxTMRC]

3.3.6. パルスカウント

パルスカウントは、タイマーC で動作します。

下表のカウンタ動作ビットが"11"の場合、パルスカウントになります。

カウンタ動作	
タイマーC	[T32AxCRC] <UPDNC[1:0]>

上記設定後、2 相または 1 相パルスの選択は、下表のパルスカウントモードビットで行います。

パルスカウントモード	
タイマーC	[T32AxPLSCR] <PMODE>

1 相パルスカウントモードは T32AxINC0 または T32AxINC1 の 1 相の入力の状態の変化により、カウンタをインクリメントまたはデクリメントします。

2 相パルスカウントモードは T32AxINC0 および T32AxINC1 の 2 相の入力の組み合わせの変化により、カウンタをインクリメントまたはデクリメントします。

カウンタがオーバーフローした場合は"0x00000000"、アンダーフローした場合は"0xFFFFFFFF"になり、カウントを継続しタイマー割り込みを出力します。

タイマーレジスタC とのコンペアー一致でタイマー割り込みを出力します。タイマー割り込みの詳細は「3.9.1. タイマー割り込み」を参照ください。

T32AxINC0/T32AxINC1 にノイズフィルタを挿入することが可能で、下表の T32AxINC0/T32AxINC1 のノイズ除去時間ビットで設定します。

T32AxINC0/T32AxINC1 のノイズ除去時間	
タイマーC	[T32AxPLSCR] <NF[1:0]>

(1) 1 相パルスカウントモード

T32AxINC0 または T32AxINC1 に入力される入力パルスの状態の変化によりカウンタをアップカウントまたはダウンカウントするモードです。

アップカウント時、ダウンカウント時の条件指定は、下表の 1 相パルスカウントモード時カウントアップ条件/1 相パルスカウントモード時カウントダウン条件ビットにより選択可能です。

1 相パルスカウントモード時のカウントアップ条件/カウントダウン条件	
アップカウント	[T32AxPLSCR]<PUP[2:0]>
ダウンカウント	[T32AxPLSCR]<PDN[2:0]>

<PUP[2:0]>と<PDN[2:0]>に同一の状態変化を設定しないでください。

(2) 2 相パルスカウントモード

T32AxINC0/T32AxINC1 に入力される信号レベルの変化によりカウンタをアップカウントまたはダウンカウントするモードです。

入力信号レベルの組み合わせにより、以下の4つの状態(STATE)があります。この4つの状態は、T32AxINC0/T32AxINC1 に入力される信号を 16 進数で表した状態です。

表 3.2 2相パルスカウントモード

T32AxINC1	T32AxINC0	STATE
0	0	0
0	1	1
1	0	2
1	1	3

以下に下表、2 相パルスカウント方向ビットの設定ごとにアップカウント/ダウンカウントする状態遷移を示します。

2 相パルスカウント方向	
タイマーC	[T32AxPLSCR] <PDIR>

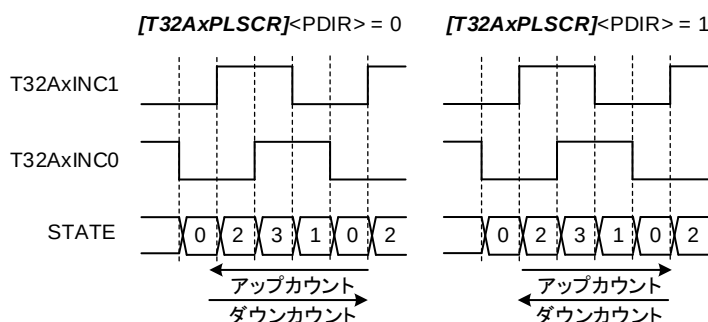


図 3.1 状態遷移

[T32AxPLSCR]<PDIR>=0 で T32AxINC1 の入力に比べ T32AxINC0 入力の立ち上がりエッジが先に変化する場合カウンタをアップカウント、後から変化する場合カウンタをダウンカウントします。
[T32AxPLSCR]<PDIR>=1 で T32AxINC1 の入力に比べ T32AxINC0 入力の立ち上がりエッジが先に変化する場合カウンタをダウンカウント、後から変化する場合カウンタをアップカウントします。

STATE が 0→3、3→0、1→2、2→1 の状態遷移は、状態遷移エラーとして割り込み要因(INTT32AxC)になります。

表 3.3 状態遷移

	アップカウント		ダウンカウント	
	遷移前	遷移後	遷移前	遷移後
正位相 <PDIR> = 0	0	1	0	2
	1	3	2	3
	3	2	3	1
	2	0	1	0
逆位相 <PDIR> = 1	0	2	0	1
	2	3	1	3
	3	1	3	2
	1	0	2	0

(a) 正位相(<PDIR>=0)時のカウンタ動作例

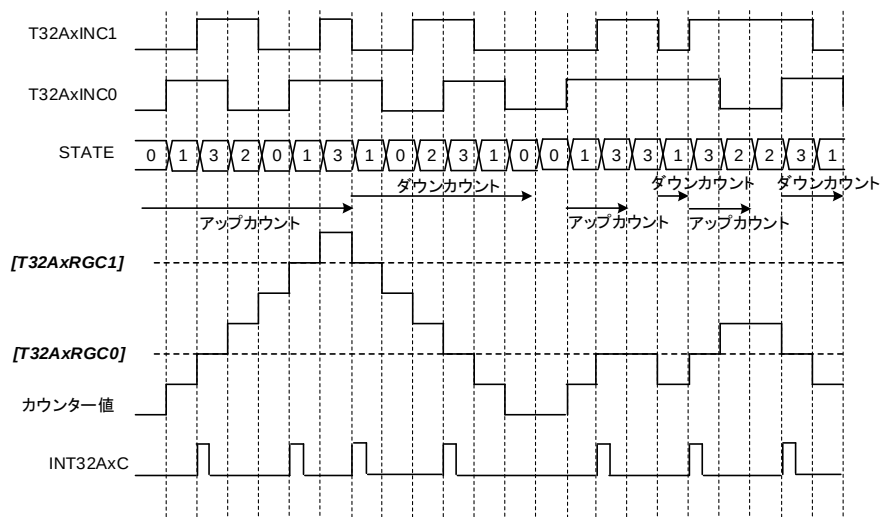


図 3.2 正位相(<PDIR>=0)時のカウンタ動作例

(b) 逆位相(<PDIR>=1)時のカウンタ動作例

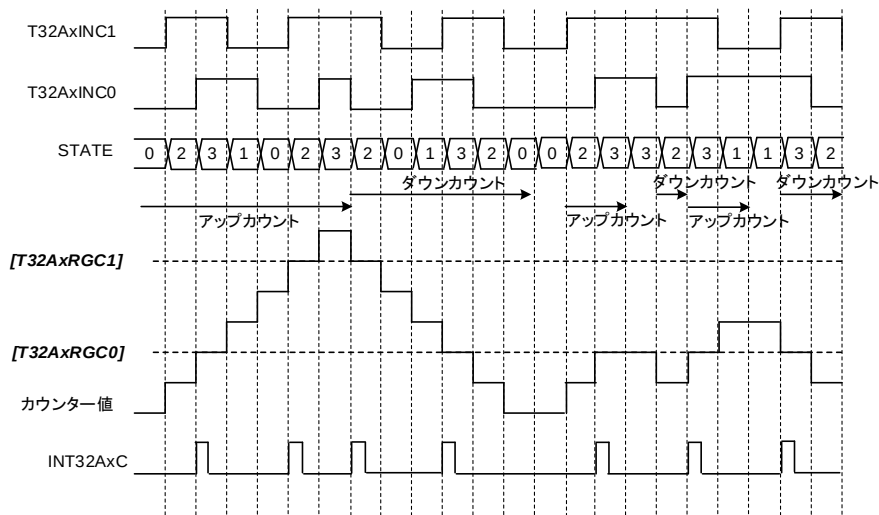


図 3.3 逆位相(<PDIR>=1)時のカウンタ動作例

3.3.7. カウンターリロード

任意のタイミングでカウンタにカウンタ値を再設定することができます。カウンタのリロード条件として、内部トリガー、外部トリガー、他タイマー出力、他チャネルとの同期、各タイマーのタイマーレジスタ1とカウンタの一致があります。

リロード条件は、下表のカウンタリロード条件ビットにより設定可能です。

カウンタリロード条件	
タイマーA	[T32AxCRA]<RELDA[2:0]>
タイマーB	[T32AxCRB]<RELDB[2:0]>
タイマーC	[T32AxCRC]<RELDC[2:0]>

リロード値は、下表のカウンタリロードレジスタにより設定可能です。

カウンタリロードレジスタ	
タイマーA	[T32AxRELDA]
タイマーB	[T32AxRELDB]
タイマーC	[T32AxRELDC]

リロード値を"0"とすることで、カウンタのクリア機能として使用することができます。

各タイマーとタイマーレジスタ1は下表となります。

タイマーレジスタ1	
タイマーA	[T32AxRGA1]
タイマーB	[T32AxRGB1]
タイマーC(注)	[T32AxRGC1]

注) タイマーCのパルスカウントモードを使用する場合、外部トリガーは選択できません。

カウンタリロード条件として下記があります。

(1) タイマーレジスタ1とカウンタの一致

各タイマーのタイマーレジスタ1とカウンタの一致が検出されるとカウンタをリロードします。

(2) 外部トリガー

外部信号(T32AxINA0/T32AxINB0/T32AxINC0)の立ち上がりエッジまたは立ち下がりエッジでカウンタをクリア/リロードします。

(3) 他タイマー出力

他のタイマーからの出力信号の立ち上がりエッジまたは立ち下がりエッジでカウンタをクリア/リロードします。

(4) 内部トリガー

他の周辺機能からの内部トリガーの発生でカウンタをリロードします。

(5) 他チャネルとの同期

他のタイマーのリロードに同期させることができます。設定は、同期リロードの信号が入力されるタイマーに対して行います。

- (6) リロードなし
- リロード値を再設定しないでフリーランします。

3.4. 同期動作

複数のタイマーのスタート、停止、リロードを同期させることができます。

16 ビットタイマーの場合、1 つのタイマーA と他のタイマーA またはタイマーB が同期して動作します。

32 ビットタイマーの場合、1 つのタイマーC と他のタイマーC が同期して動作します。

同期動作は、同期スタート/同期停止/同期リロードの信号が接続されているタイマーが対象です。

同期動作の設定は、同期スタート/同期停止/同期リロードの信号が入力されるタイマーに対して行います。

同期動作	
タイマーA	[T32AxCRA]<STARTA[2:0]><STOPA[2:0]><RELDA[2:0]>
タイマーB	[T32AxCRB]<STARTA[2:0]><STOPA[2:0]><RELDA[2:0]>
タイマーC	[T32AxCRC]<STARTA[2:0]><STOPA[2:0]><RELDA[2:0]>

信号の接続については、リファレンスマニュアルの「製品個別情報」を参照ください。

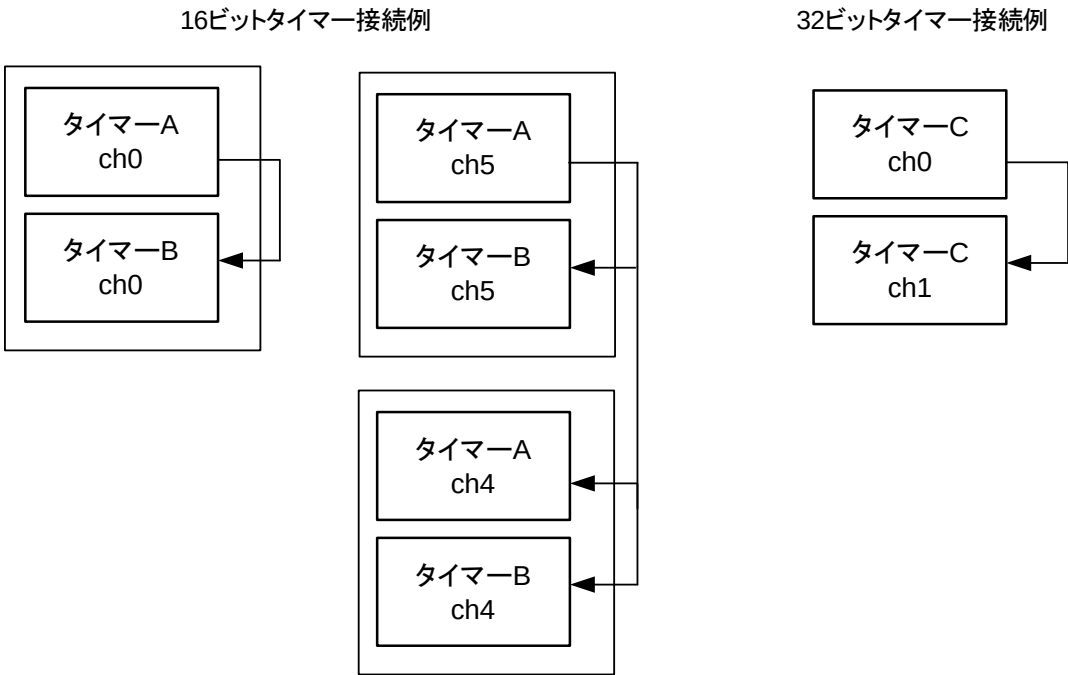


図 3.4 同期動作例

3.5. コンパレータ

カウンターと、タイマーレジスタの設定値を比較します。一致を検出すると一致検出信号を出力します。一致検出信号は、割り込み要因やタイマー出力を反転する要因となります。また、T32A の他のチャンネルや、他の周辺機能への内部トリガーとして出力されます。

3.6. タイマーレジスタ([T32AxRGA0/B0/C0], [T32AxRGA1/B1/C1])

カウンターと比較する値を設定するレジスタで、タイマーA/タイマーB/タイマーC それぞれにタイマーレジスタ0、タイマーレジスタ1の2本が用意されています。

タイマーレジスタはダブルバッファ構成になっており、バッファと対になっています。初期状態では、ダブルバッファはディセーブルです。

ダブルバッファがディセーブルの時は、シングルバッファとして動作し、カウンターと比較する値が直接タイマーレジスタ0/1へ書き込まれます。

ダブルバッファがイネーブルの時は、カウンターとタイマーレジスタ1との一致時にレジスタバッファからタイマーレジスタ1へ比較する値の転送が行われます。同時にタイマーレジスタ0も更新されます。

ダブルバッファにより、タイマーレジスタの更新タイミングを意識しないでカウンターと比較する値の更新が行えます。

タイマーレジスタ1	
タイマーA	[T32AxRGA1]
タイマーB	[T32AxRGB1]
タイマーC	[T32AxRGC1]

タイマーレジスタ0	
タイマーA	[T32AxRGA0]
タイマーB	[T32AxRGB0]
タイマーC	[T32AxRGC0]

ダブルバッファのイネーブル/ディセーブルは下表の各タイマーのダブルバッファ制御ビットにより選択可能です。

ダブルバッファ制御	
タイマーA	[T32AxCRA]<WBFA>
タイマーB	[T32AxCRB]<WBFB>
タイマーC	[T32AxCRC]<WBFC>

また、ダブルバッファがイネーブルでもカウンターが停止している場合はシングルバッファ動作となり、タイマーレジスタに直接値が書き込まれます。

3.7. キャプチャー制御

カウンターの値を任意のタイミングでキャプチャーすることができます。以下の2種類の方法があります。

(1) 外部トリガー、他タイマー出力または内部トリガー

外部トリガーまたは他タイマー出力のレベル変化および、内部トリガーのタイミングで下表のキャプチャーレジスター0 およびキャプチャーレジスター1 にキャプチャーします。

キャプチャーレジスター0	
タイマーA	[T32AxCAPA0]
タイマーB	[T32AxCAPB0]
タイマーC	[T32AxCAPC0]

キャプチャーレジスター1	
タイマーA	[T32AxCAPA1]
タイマーB	[T32AxCAPB1]
タイマーC	[T32AxCAPC1]

キャプチャータイミングは下表のキャプチャータイミングビットにより選択可能です。

T32AxINA0/T32AxINB0/T32AxINC0 の立ち上がり と 立ち下がり、
T32AxINA1/T32AxINB1/T32AxINC1 の立ち上がり と 立ち下がり、他タイマー出力の立ち上がり と 立ち下がり、内部トリガーの7種類のキャプチャータイミングを選択できます。

キャプチャーレジスター0 のキャプチャータイミング	
タイマーA	[T32AxCAPCRA]<CAPMA0[2:0]>
タイマーB	[T32AxCAPCRB]<CAPMB0[2:0]>
タイマーC	[T32AxCAPCRC]<CAPMC0[2:0]>

キャプチャーレジスター1 のキャプチャータイミング	
タイマーA	[T32AxCAPCRA]<CAPMA1[2:0]>
タイマーB	[T32AxCAPCRB]<CAPMB1[2:0]>
タイマーC	[T32AxCAPCRC]<CAPMC1[2:0]>

(2) カウンターの読み出し

カウンター動作中に下表のカウンターキャプチャーレジスターをリードすると、カウンターの現在のカウント値がキャプチャーされその値が読み出されます。カウント停止中は最後にキャプチャーした値が保持されます。

カウンターキャプチャーレジスター	
タイマーA	[T32AxTMRA]
タイマーB	[T32AxTMRB]
タイマーC	[T32AxTMRC]

3.8. プログラマブル矩形波(PPG)出力モード (T32AxOUTA/T32AxOUTB/T32AxOUTC)

任意周波数、任意デューティの矩形波をタイマー出力 A/B/C 端子へ出力することができます。出力は、カウンタとタイマーレジスタの設定値との一致時、およびカウンタのキャプチャー時に変化します。出力パルスの初期値は、「Low」または「High」を選択できます。

PPG 出力を使用する場合、あらかじめ該当するポートの設定を行ってください。

初期状態は「Low」を出力します。

セット、クリア、反転の複数の要因が同時に発生した場合、PPG 出力は変化しません。

ただし、以下の条件がすべて成立する場合、タイマーレジスタ0 による変化が優先されます。

- ・ タイマーレジスタ0 の一致とほかの条件が同時に成立
- ・ タイマーレジスタ0 の一致による制御の設定がセットまたはクリア
- ・ タイマーレジスタ0 とリロードレジスタが同じ値

(1) 出力初期値制御

下表の出力制御レジスタ0 の T32AxOUTA/ T32AxOUTB/ T32AxOUTC の制御ビットで選択することにより PPG 出力をセット (High)、クリア (Low)、反転させることができます。

このビットへの書き込みは常に有効で、タイマー動作時/停止時共に反映されます。

T32AxOUTA/T32AxOUTB/T32AxOUTC の制御	
タイマー-A	[T32AxOUTCRA0]<OCRA[1:0]>
タイマー-B	[T32AxOUTCRB0]<OCRB[1:0]>
タイマー-C	[T32AxOUTCRC0]<OCRC[1:0]>

(2) コンペアー一致時の PPG 出力制御

カウンタとタイマーレジスタのコンペアー一致が検出されたときに、PPG 出力をセット、クリアまたは反転させることができます。

下表、コンパレータによる T32AxOUTA/ T32AxOUTB/ T32AxOUTC の制御ビットで選択可能です。

コンパレータによる T32AxOUTA/T32AxOUTB/T32AxOUTC の制御			
対象タイマー	出力制御対象	出力制御要因	制御レジスタ/シンボル
タイマー-A	T32AxOUTA	[T32AxRGA0] との一致	[T32AxOUTCRA1]<OCRCMPA0[1:0]>
		[T32AxRGA1] との一致	[T32AxOUTCRA1]<OCRCMPA1[1:0]>
タイマー-B	T32AxOUTB	[T32AxRGB0] との一致	[T32AxOUTCRB1]<OCRCMPB0[1:0]>
		[T32AxRGB1] との一致	[T32AxOUTCRB1]<OCRCMPB1[1:0]>
タイマー-C	T32AxOUTC	[T32AxRGC0] との一致	[T32AxOUTCRC1]<OCRCMPC0[1:0]>
		[T32AxRGC1] との一致	[T32AxOUTCRC1]<OCRCMPC1[1:0]>

[T32AxRGA0]との一致
(INTT32AxA割り込み)

[T32AxRGA1]との一致
(INTT32AxA割り込み)

T32AxOUTA端子

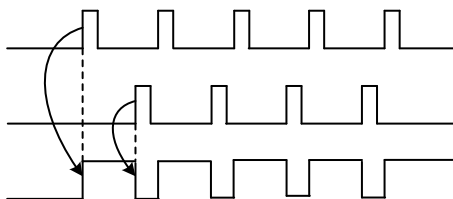


図 3.5 16 ビットタイマーA を使用したプログラマブル矩形波出力例

(3) キャプチャー

カウンターを[T32AxCAPA0]/[T32AxCAPA1]、[T32AxCAPB0]/[T32AxCAPB1]および[T32AxCAPC0]/[T32AxCAPC1]へのキャプチャー時にPPG出力をセット、クリアまたは反転させることができます。

下表のキャプチャーレジスター0,1 による T32AxOUTA/ T32AxOUTB/ T32AxOUTC の制御ビットで選択可能です。

キャプチャーレジスターによる T32AxOUTA/T32AxOUTB/T32AxOUTC 制御			
対象タイマー	出力制御対象	出力制御要因	制御レジスター/シンボル
タイマーA	T32AxOUTA	[T32AxCAPA0] へのキャプチャー	[T32AxOUTCRA1]<OCRCAPA0[1:0]>
		[T32AxCAPA1] へのキャプチャー	[T32AxOUTCRA1]<OCRCAPA1[1:0]>
タイマーB	T32AxOUTB	[T32AxCAPB0] へのキャプチャー	[T32AxOUTCRB1]<OCRCAPB0[1:0]>
		[T32AxCAPB1] へのキャプチャー	[T32AxOUTCRB1]<OCRCAPB1[1:0]>
タイマーC	T32AxOUTC	[T32AxCAPC0] へのキャプチャー	[T32AxOUTCRC1]<OCRCAPC0[1:0]>
		[T32AxCAPC1] へのキャプチャー	[T32AxOUTCRC1]<OCRCAPC1[1:0]>

3.9. 割り込み

T32A は、以下の 3 種類の割り込み要求を出力します。

- タイマー割り込み

INTT32AxA,INTT32AxB,INTT32AxC

- キャプチャー割り込み

INTT32AxACAP0/1,INTT32AxBCAP0/1,INTT32AxCCAP0/1

- 毎カウント割り込み

INTT32AxEVRYC

3.9.1. タイマー割り込み

タイマー割り込みは、タイマーごとに INTT32AxA、INTT32AxB、INTT32AxC の 3 種類あります。タイマー割り込みは、下表の要因で発生します。

表 3.4 タイマー割り込み要因一覧

タイマー	割り込み名	要因
タイマーA	INTT32AxA	[T32AxRGA0], [T32AxRGA1]とカウンターのコンペアー一致
		カウンターのオーバーフロー
		カウンターのアンダーフロー
タイマーB	INTT32AxB	[T32AxRGB0], [T32AxRGB1]とカウンターのコンペアー一致
		カウンターのオーバーフロー
		カウンターのアンダーフロー
タイマーC	INTT32AxC	[T32AxRGC0], [T32AxRGC1]とカウンターのコンペアー一致
		カウンターのオーバーフロー
		カウンターのアンダーフロー

また、タイマーCを2相パルスカウントで使用している場合は、アップカウント/ダウンカウントしない状態遷移が発生すると状態遷移エラーとして INTT32AxC を発生します。

それぞれの要因は、下表の割り込みマスクレジスターでマスクすることができます。

割り込みマスクレジスター	
タイマーA	[T32AxIMA]
タイマーB	[T32AxIMB]
タイマーC	[T32AxIMC]

マスク設定に関わらず、要因が発生すると下表のステータスレジスターにセットされます。フラグをクリアするためには、ステータスレジスターの該当ビットに"1"を書いてください。

ステータスレジスター	
タイマーA	[T32AxSTA]
タイマーB	[T32AxSTB]
タイマーC	[T32AxSTC]

3.9.2. キャプチャー割り込み

キャプチャー割り込みは、キャプチャーレジスターにカウンターの値をキャプチャーするタイミングで発生します。

キャプチャー割り込みと各タイマーのキャプチャーレジスターは下表となります。

表 3.5 キャプチャー割り込みとキャプチャーレジスターとの関連表

キャプチャー割り込みとキャプチャーレジスターとの関連		
タイマー	割り込み名	キャプチャーレジスター
タイマーA	INTT32AxACAP0	[T32AxCAPA0]
	INTT32AxACAP1	[T32AxCAPA1]
タイマーB	INTT32AxBCAP0	[T32AxCAPB0]
	INTT32AxBCAP1	[T32AxCAPB1]
タイマーC	INTT32AxCCAP0	[T32AxCAPC0]
	INTT32AxCCAP1	[T32AxCAPC1]

3.9.3. 毎カウント割り込み

毎カウント割り込み INTT32AxEVRYC は、32 ビットタイマーのパルスカウント動作[T32AxCRC] <UPDNC[1:0]>=11 時のみ発生する割り込みです。全てのアップカウント/ダウンカウントごとに割り込み要求が発生します。

3.10. DMA 要求

タイマーレジスター1 とのコンペア一致またはキャプチャーのタイミングで DMA コントローラーに対して DMA 要求を発生します。DMA 転送を行う場合は下表の DMA 要求許可レジスターの該当ビットで許可の設定を行ってください。

DMA 要求許可レジスター	
タイマーA	[T32AxDMAA]
タイマーB	[T32AxDMAB]
タイマーC	[T32AxDMAC]

表 3.6 DMA要求一覧

タイマー	DMA 要求	要因	対象レジスター
タイマーA	T32AxDMAREQCPA1	タイマーレジスターA1([T32AxRGA1])との一致検出	[T32AxDMAA] <DMAENA2>
	T32AxDMAREQCAPA0	キャプチャーレジスターA0([T32AxCAPA0])へのキャプチャー	[T32AxDMAA] <DMAENA0>
	T32AxDMAREQCAPA1	キャプチャーレジスターA1([T32AxCAPA1])へのキャプチャー	[T32AxDMAA] <DMAENA1>
タイマーB	T32AxDMAREQCMPB1	タイマーレジスターB1([T32AxRGB1])との一致検出	[T32AxDMAB] <DMAENB2>
	T32AxDMAREQCAPB0	キャプチャーレジスターB0([T32AxCAPB0])へのキャプチャー	[T32AxDMAB] <DMAENB0>
	T32AxDMAREQCAPB1	キャプチャーレジスターB1([T32AxCAPB1])へのキャプチャー	[T32AxDMAB] <DMAENB1>
タイマーC	T32AxDMAREQCMPC1	タイマーレジスターC1([T32AxRGC1])との一致検出	[T32AxDMAC] <DMAENC2>
	T32AxDMAREQCAPC0	キャプチャーレジスターC0([T32AxCAPC0])へのキャプチャー	[T32AxDMAC] <DMAENC0>
	T32AxDMAREQCAPC1	キャプチャーレジスターC1([T32AxCAPC1])へのキャプチャー	[T32AxDMAC] <DMAENC1>

4. レジスター説明

4.1. レジスター一覧

制御レジスターとアドレスは以下のとおりです。

モードにかかわらず共通で使用するレジスターと、16 ビットタイマーで使用するタイマーA レジスターおよびタイマーB レジスター、32 ビットタイマーで使用するタイマーC レジスターがあります。

(1) ベースアドレス

周辺機能		チャンネル/ユニット	ベースアドレス		
			TYPE1	TYPE2	TYPE3
32 ビットタイマー イベントカウンタ	T32A	ch0	0x400BA000	0x400C1000	0x40061000
		ch1	0x400BA100	0x400C1400	0x40061400
		ch2	0x400BA200	0x400C1800	0x40061800
		ch3	0x400BA300	0x400C1C00	0x40061C00
		ch4	0x400BA400	0x400C2000	0x40062000
		ch5	0x400BA500	0x400C2400	0x40062400
		ch6	0x400BA600	0x400C2800	0x40062800
		ch7	0x400BA700	0x400C2C00	0x40062C00
		ch8	0x400BA800	0x400C3000	0x40063000
		ch9	0x400BA900	0x400C3400	0x40063400
		ch10	0x400BAA00	0x400C3800	0x40063800
		ch11	0x400BAB00	0x400C3C00	0x40063C00
		ch12	0x400BAC00	0x400C4000	0x40064000
		ch13	-	0x400C4400	0x40064400
		ch14	-	0x400C4800	-
		ch15	-	0x400C4C00	-

注) 製品によって搭載されるチャンネル/ユニットおよびベースアドレスタイプは異なります。詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

(2) 共通レジスター

レジスター名		アドレス (Base+)
モードレジスター	[T32AxMOD]	0x0000

(3) タイマーA レジスタ (16 ビットタイマー)

レジスタ名		アドレス (Base+)
RUN レジスタA	[T32AxRUNA]	0x0040
カウンタ制御レジスタA	[T32AxCRA]	0x0044
キャプチャ制御レジスタA	[T32AxCAPCRA]	0x0048
出力制御レジスタA0	[T32AxOUTCRA0]	0x004C
出力制御レジスタA1	[T32AxOUTCRA1]	0x0050
ステータスレジスタA	[T32AxSTA]	0x0054
割り込みマスクレジスタA	[T32AxIMA]	0x0058
カウンタキャプチャレジスタA	[T32AxTMRA]	0x005C
カウンタリロードレジスタA	[T32AxRELDA]	0x0060
タイマーレジスタA0	[T32AxRGA0]	0x0064
タイマーレジスタA1	[T32AxRGA1]	0x0068
キャプチャレジスタA0	[T32AxCAPA0]	0x006C
キャプチャレジスタA1	[T32AxCAPA1]	0x0070
DMA 要求許可レジスタA	[T32AxDMAA]	0x0074

(4) タイマーB レジスタ (16 ビットタイマー)

レジスタ名		アドレス (Base+)
RUN レジスタB	[T32AxRUNB]	0x0080
カウンタ制御レジスタB	[T32AxCRB]	0x0084
キャプチャ制御レジスタB	[T32AxCAPCRB]	0x0088
出力制御レジスタB0	[T32AxOUTCRB0]	0x008C
出力制御レジスタB1	[T32AxOUTCRB1]	0x0090
ステータスレジスタB	[T32AxSTB]	0x0094
割り込みマスクレジスタB	[T32AxIMB]	0x0098
カウンタキャプチャレジスタB	[T32AxTMRB]	0x009C
カウンタリロードレジスタB	[T32AxRELDB]	0x00A0
タイマーレジスタB0	[T32AxRGB0]	0x00A4
タイマーレジスタB1	[T32AxRGB1]	0x00A8
キャプチャレジスタB0	[T32AxCAPB0]	0x00AC
キャプチャレジスタB1	[T32AxCAPB1]	0x00B0
DMA 要求許可レジスタB	[T32AxDMAB]	0x00B4

(5) タイマーC レジスター (32 ビットタイマー)

レジスター名		アドレス (Base+)
RUN レジスターC	[T32AxRUNC]	0x00C0
カウンター制御レジスターC	[T32AxCRC]	0x00C4
キャプチャー制御レジスターC	[T32AxCAPCRC]	0x00C8
出力制御レジスターC0	[T32AxOUTCRC0]	0x00CC
出力制御レジスターC1	[T32AxOUTCRC1]	0x00D0
ステータスレジスターC	[T32AxSTC]	0x00D4
割り込みマスクレジスターC	[T32AxIMC]	0x00D8
カウンターキャプチャーレジスターC	[T32AxTMRC]	0x00DC
カウンターリロードレジスターC	[T32AxRELDC]	0x00E0
タイマーレジスターC0	[T32AxRGC0]	0x00E4
タイマーレジスターC1	[T32AxRGC1]	0x00E8
キャプチャーレジスターC0	[T32AxCAPC0]	0x00EC
キャプチャーレジスターC1	[T32AxCAPC1]	0x00F0
DMA 要求許可レジスターC	[T32AxDMAC]	0x00F4
パルスカウント制御レジスター	[T32AxPLSCR]	0x00F8

4.2. 共通レジスター詳細

4.2.1. [T32AxMOD] (モードレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1	HALT	0	R/W	デバッグ HALT 中の動作 0: 動作 1: 停止 デバッグツール使用時に HALT モードに遷移した場合、カウント動作の動作/停止の設定を行ないます。
0	MODE32	0	R/W	動作モード 0: 16 ビットタイマー 1: 32 ビットタイマー "0"の場合 16 ビットタイマーとなり、タイマーA/タイマーB が有効、タイマーC は無効となります。"1"の場合 32 ビットタイマーとなり、タイマーC が有効、タイマーA/タイマーB は無効になります。 動作モードを変更すると、[T32AxMOD]を除くタイマーA/タイマーB/タイマーC の全てのレジスターが初期化されます。 動作モードを変更する際は、 [T32AxRUNA]<RUNFLGA>/[T32AxRUNB]<RUNFLGB>(16 ビットタイマー時)または[T32AxRUNC]<RUNFLGC>(32 ビットタイマー時)でタイマーが停止していることを確認してください。

注) レジスターの設定は[T32AxRUNA]<RUNA>=0、[T32AxRUNB]<RUNB>=0、[T32AxRUNC]<RUNC>=0 の状態で行ってください。

4.3. タイマーA レジスター詳細

4.3.1. [T32AxRUNA] (RUN レジスターA)

Bit	Bit symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4	RUNFLGA	0	R	タイマーA 動作フラグ 0: 停止 1: 動作
3	-	0	R	リードすると"0"が読めます。
2	SFTSTPA	0	W	ソフトウェアによる動作停止 1: カウンター動作停止 カウンタが動作中に"1"を設定するとカウンタが動作を停止します。 "0"の書き込みは意味を持ちません。 リードすると"0"が読めます。
1	SFTSTAA	0	W	ソフトウェアによる動作開始 1: カウンター動作開始 <RUNA>が"1"で<SFTSTAA>に"1"を設定するとカウンタが動作を開始します。 "0"の書き込みは意味を持ちません。 リードすると"0"が読めます。
0	RUNA	0	R/W	タイマーA 動作制御 0: 禁止 1: 許可 <RUNA>に"1"を設定すると起動要因待ち状態となり起動要因が発生するとカウントを開始します。 <RUNFLGA>が"0"の状態で<RUNA>に"1"を設定してください。

4.3.2. [T32AxCRA] (カウンタ制御レジスターA)

Bit	Bit symbol	リセット後	Type	機能
31	-	0	R	リードすると"0"が読めます。
30:28	PRSCLA [2:0]	000	R/W	プリスケラー分周選択 000: 1/1 001: 1/2 010: 1/8 011: 1/32 100: 1/128 101: 1/256 110: 1/512 111: 1/1024
27	-	0	R	リードすると"0"が読めます。
26:24	CLKA[2:0]	000	R/W	カウントクロック選択 000: プリスケラー出力 001: 内部トリガー(注 1) 010: 他タイマー出力(T32AxTRGINAPHCK)立ち上がり(注 1) 011: 他タイマー出力(T32AxTRGINAPHCK)立ち下がり(注 1) 100: 外部トリガー(T32AxINA0)立ち上がり 101: 外部トリガー(T32AxINA0)立ち下がり 110—111: Reserved
23:21	-	0	R	リードすると"0"が読めます。
20	WBFA	0	R/W	ダブルバッファ制御 0: 禁止 1: 許可
19:18	-	0	R	リードすると"0"が読めます。
17:16	UPDNA[1:0]	00	R/W	カウンタ動作 00: アップ 01: ダウン 10: アップ/ダウン 11: Reserved アップ/ダウンは、カウンタ動作開始でカウントアップ、タイマーレジスタ—A1 との一致でカウントダウン、"0x0000"との一致でカウントアップを繰り返します。
15:11	-	0	R	リードすると"0"が読めます。
10:8	RELDA[2:0]	000	R/W	カウンタリロード条件 000: リロードなし(フリーラン) 001: 内部トリガー(注 1) 010: 外部トリガー(T32AxINA0)立ち上がりエッジ 011: 外部トリガー(T32AxINA0)立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINAPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINAPHCK)立ち下がりエッジ(注 1) 110: 同期動作(同期リロードの信号が入力されるタイマーに対して設定) 111: タイマーレジスタ—A1 との一致
7	-	0	R	リードすると"0"が読めます。
6:4	STOPA[2:0]	000	R/W	カウンタ動作停止条件 000: トリガーを使用しない 001: 内部トリガー(注 1) 010: 外部トリガー(T32AxINA0)立ち上がりエッジ 011: 外部トリガー(T32AxINA0)立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINAPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINAPHCK)立ち下がりエッジ(注 1) 110: 同期動作(同期停止の信号が入力されるタイマーに対して設定) 111: タイマーレジスタ—A1 との一致
3	-	0	R	リードすると"0"が読めます。

2:0	STARTA [2:0]	000	R/W	カウンタ動作開始条件 000: トリガーを使用しない 001: 内部トリガー(注 1) 010: 外部トリガー(T32AxINA0)立ち上がりエッジ 011: 外部トリガー(T32AxINA0)立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINAPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINAPHCK)立ち下がりエッジ(注 1) 110: 同期動作(同期スタートの信号が入力されるタイマーに対して 設定) 111: Reserved
-----	-----------------	-----	-----	--

注1) 内部トリガー/他タイマーの出力は、リファレンスマニュアル「製品個別情報」を参照ください。

注2) レジスタの設定は[T32AxRUNA]<RUNA>=0 の状態で行ってください。

4.3.3. [T32AxOUTCRA0] (出力制御レジスタ-A0)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1:0	OCRA[1:0]	00	W	T32AxOUTA の制御 00: 変化なし 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転 リードすると"00"が読めます。

4.3.4. [T32AxOUTCRA1] (出力制御レジスタ-A1)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:6	OCRCAPA1[1:0]	00	R/W	キャプチャレジスタ-A1 による T32AxOUTA 制御 [T32AxCAPA1]へのカウンタ値取り込み時の T32AxOUTA を制御 します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
5:4	OCRCAPA0[1:0]	00	R/W	キャプチャレジスタ-A0 による T32AxOUTA 制御 [T32AxCAPA0]へのカウンタ値取り込み時の T32AxOUTA を制御し ます。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
3:2	OCRCMPA1[1:0]	00	R/W	コンパレータ-A1 による T32AxOUTA 制御 カウンタと[T32AxRGA1]との一致時の T32AxOUTA を制御します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
1:0	OCRCMPA0[1:0]	00	R/W	コンパレータ-A0 による T32AxOUTA 制御 カウンタと[T32AxRGA0]との一致時の T32AxOUTA を制御します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転

注) レジスタの設定は、[T32AxRUNA]<RUNA>=0 の状態で行ってください。

4.3.5. [T32AxRGA0] (タイマーレジスターA0)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	RGA0[15:0]	0x0000	R/W	カウンタと比較する値を設定します。

注1) PPG 出力時のカウンタ値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

注2) このレジスターにライトする際は以下に注意してください。

- ・シングルバッファの場合:

同一のタイマーレジスターへの連続書き込みの際は、1 回目と 2 回目のライトは 2 クロック($\Phi T0$)以上の間を空けてください。3 回目以降も同様です。

- ・ダブルバッファの場合:

周期割り込みによる割り込みサービスルーチン(ISR)内でタイマーレジスターに 1 回だけライトしてください。同一の周期内(*)で同一のタイマーレジスターに 2 回以上ライトすることは禁止です。

(*:タイマー割り込み発生から次のタイマー割り込み発生までの期間。)

4.3.6. [T32AxRGA1] (タイマーレジスターA1)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	RGA1[15:0]	0x0000	R/W	カウンタと比較する値を設定します。

注1) PPG 出力時のカウンタ値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

注2) このレジスターにライトする際は以下に注意してください。

- ・シングルバッファの場合:

同一のタイマーレジスターへの連続書き込みの際は、1 回目と 2 回目のライトは 2 クロック($\Phi T0$)以上の間を空けてください。3 回目以降も同様です。

- ・ダブルバッファの場合:

周期割り込みによる割り込みサービスルーチン(ISR)内でタイマーレジスターに 1 回だけライトしてください。同一の周期内(*)で同一のタイマーレジスターに 2 回以上ライトすることは禁止です。

(*:タイマー割り込み発生から次のタイマー割り込み発生までの期間。)

4.3.7. [T32AxTMRA] (カウンタキャプチャーレジスターA)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TMRA[15:0]	0x0000	R	このレジスターをリードすることでカウンタ値がキャプチャーされ、その値が読めます。 カウンタ停止時は、最後にキャプチャーした値が読めます。

4.3.8. [T32AxRELDA] (カウンタリロードレジスタA)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	RELDA[15:0]	0x0000	R/W	カウンタにリロードする値を設定します。

注) PPG 出力時のカウント値の設定は、「表 3.1 PPG 出力時のタイマーレジスタの注意」を参照してください。

4.3.9. [T32AxCAPCRA] (キャプチャー制御レジスタA)

Bit	Bit symbol	リセット後	Type	機能
31:7	-	0	R	リードすると"0"が読めます。
6:4	CAPMA1[2:0]	000	R/W	[T32AxCAPA1]のキャプチャータイミング 000: ディセーブル 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー(T32AxINA0)立ち上がり 011: 外部トリガー(T32AxINA0)立ち下がり 100: 外部トリガー(T32AxINA1)立ち上がり 101: 外部トリガー(T32AxINA1)立ち下がり 110: 他タイマー出力(T32AxTRGINAPHCK)立ち上がり(注 1) 111: 他タイマー出力(T32AxTRGINAPHCK)立ち下がり(注 1)
3	-	0	R	リードすると"0"が読めます。
2:0	CAPMA0[2:0]	000	R/W	[T32AxCAPA0]のキャプチャータイミング 000: ディセーブル 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー(T32AxINA0)立ち上がり 011: 外部トリガー(T32AxINA0)立ち下がり 100: 外部トリガー(T32AxINA1)立ち上がり 101: 外部トリガー(T32AxINA1)立ち下がり 110: 他タイマー出力(T32AxTRGINAPHCK)立ち上がり(注 1) 111: 他タイマー出力(T32AxTRGINAPHCK)立ち下がり(注 1)

注1) 内部トリガー/他タイマーの出力は、リファレンスマニュアル「製品個別情報」を参照ください。

注2) レジスタの設定は、[T32AxRUNA]<RUNA>=0 の状態で行ってください。

4.3.10. [T32AxCAPA0] (キャプチャーレジスタA0)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CAPA0 [15:0]	0x0000	R	カウンタをキャプチャーした値が読めます。

4.3.11. [T32AxCAPA1] (キャプチャーレジスタA1)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CAPA1 [15:0]	0x0000	R	カウンタをキャプチャーした値が読めます。

4.3.12. [T32AxIMA] (割り込みマスクレジスターA)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3	IMUFA	0	R/W	アンダーフロー割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする カウンターのアンダーフロー割り込み要求をマスクする／しないを設定します。
2	IMOFA	0	R/W	オーバーフロー割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする カウンターのオーバーフロー割り込み要求をマスクする／しないを設定します。
1	IMA1	0	R/W	一致([T32AxRGA1])割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする [T32AxRGA1]との一致割り込み要求をマスクする／しないを設定します。
0	IMA0	0	R/W	一致([T32AxRGA0])割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする [T32AxRGA0]との一致割り込み要求をマスクする／しないを設定します。

注1) [T32AxIMA]レジスターのマスク設定に関わらず、[T32AxSTA]レジスターへ状態がセットされます。

注2) レジスターの設定は、[T32AxRUNA]<RUNA>=0 の状態で行ってください。

4.3.13. [T32AxSTA] (ステータスレジスターA)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3	INTUFA	0	R	アンダーフローフラグ 0: アンダーフローは発生していない 1: アンダーフローが発生 カウンターのアンダーフローが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
2	INTOFA	0	R	オーバーフローフラグ 0: オーバーフローは発生していない 1: オーバーフローが発生 カウンターのオーバーフローが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
1	INTA1	0	R	一致フラグ 0: 一致検出していない 1: [T32AxRGA1]との一致を検出した タイマーレジスターA1([T32AxRGA1])との一致を検出すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
0	INTA0	0	R	一致フラグ 0: 一致検出していない 1: [T32AxRGA0]との一致を検出した タイマーレジスターA0([T32AxRGA0])との一致を検出すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。

注1) [T32AxIMA] レジスタのマスク設定に関わらず、[T32AxSTA]レジスタへ状態がセットされます。

注2) [T32AxIMA]でマスク設定されていない要因のみ、CPU に対し割り込み要求が出力されます。

注3) 内部信号によるフラグのセットとソフトウェアによるフラグのクリアが同時に行われた場合は、フラグのクリアが優先されます。

4.3.14. [T32AxDMAA] (DMA 要求許可レジスターA)

Bit	Bit symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2	DMAENA2	0	R/W	DMA 要求選択: タイマーレジスターA1([T32AxRGA1])との一致検出 0: 禁止 1: 許可
1	DMAENA1	0	R/W	DMA 要求選択: キャプチャーレジスターA1([T32AxCAPA1])へのキャプチャー 0: 禁止 1: 許可
0	DMAENA0	0	R/W	DMA 要求選択: キャプチャーレジスターA0([T32AxCAPA0])へのキャプチャー 0: 禁止 1: 許可

注) レジスタの設定は、[T32AxRUNA]<RUNA>=0 の状態で行ってください。

4.4. タイマーB レジスター詳細

4.4.1. [T32AxRUNB] (RUN レジスターB)

Bit	Bit symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4	RUNFLGB	0	R	タイマーB 動作フラグ 0: 停止 1: 動作
3	-	0	R	リードすると"0"が読めます。
2	SFTSTPB	0	W	ソフトウェアによる動作停止 1: カウンター動作停止 カウンタが動作中に"1"を設定するとカウンタが動作を停止します。"0"の書き込みは意味を持ちません。 リードすると"0"が読めます。
1	SFTSTAB	0	W	ソフトウェアによる動作開始 1: カウンター動作開始 <RUNB>が"1"で<SFTSTAB>に"1"を設定するとカウンタが動作を開始します。"0"の書き込みは意味を持ちません。 リードすると"0"が読めます。
0	RUNB	0	R/W	タイマーB 動作制御 0: 禁止 1: 許可 <RUNB>に"1"を設定すると起動要因待ち状態となり起動要因が発生するとカウントを開始します。 <RUNFLGB>が"0"の状態<RUNB>に"1"を設定してください。

4.4.2. [T32AxCRB] (カウンタ制御レジスタB)

Bit	Bit symbol	リセット後	Type	機能
31	-	0	R	リードすると"0"が読めます。
30:28	PRSCLB [2:0]	000	R/W	プリスケラー分周選択 000: 1/1 001: 1/2 010: 1/8 011: 1/32 100: 1/128 101: 1/256 110: 1/512 111: 1/1024
27	-	0	R	リードすると"0"が読めます。
26:24	CLKB[2:0]	000	R/W	カウントクロック選択 000: プリスケラー出力 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 他タイマー出力(T32AxTRGINBPHCK)立ち上がり(注 1) 011: 他タイマー出力(T32AxTRGINBPHCK)立ち下がり(注 1) 100: 外部トリガー(T32AxINB0)立ち上がり 101: 外部トリガー(T32AxINB0)立ち下がり 110—111: Reserved
23:21	-	0	R	リードすると"0"が読めます。
20	WBFB	0	R/W	ダブルバッファ制御 0: 禁止 1: 許可
19:18	-	0	R	リードすると"0"が読めます。
17:16	UPDNB[1:0]	00	R/W	カウンタ動作 00: アップ 01: ダウン 10: アップ/ダウン 11: Reserved アップ/ダウンは、カウンタ動作開始でカウントアップ、タイマーレジスタB1 との一致でカウントダウン、"0x0000"との一致でカウントアップを繰り返します。
15:11	-	0	R	リードすると"0"が読めます。
10:8	RELD[2:0]	000	R/W	カウンタリロード条件 000: リロードなし(フリーラン) 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガーT32AxINB0 立ち上がりエッジ 011: 外部トリガーT32AxINB0 立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINBPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINBPHCK)立ち下がりエッジ(注 1) 110: 同期動作(同期リロードの信号が入力されるタイマーに対して設定) 111: タイマーレジスタB1 との一致
7	-	0	R	リードすると"0"が読めます。
6:4	STOPB[2:0]	000	R/W	カウンタ動作停止条件 000: トリガーを使用しない 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガーT32AxINB0 立ち上がりエッジ 011: 外部トリガーT32AxINB0 立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINBPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINBPHCK)立ち下がりエッジ(注 1) 110: 同期動作(同期停止の信号が入力されるタイマーに対して設定) 111: タイマーレジスタB1 との一致

3	-	0	R	リードすると"0"が読めます。
2:0	STARTB[2:0]	000	R/W	カウンタ動作開始条件 000: トリガーを使用しない 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガーT32AxINB0 立ち上がりエッジ 011: 外部トリガーT32AxINB0 立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINBPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINBPHCK)立ち下がりエッジ(注 1) 110: 同期動作(同期スタートの信号が入力されるタイマーに対して設定) 111: Reserved

注1) 内部トリガー/他タイマーの出力は、リファレンスマニュアル「製品個別情報」を参照ください。

注2) レジスタの設定は、[T32AxRUNB]<RUNB>=0 の状態で行ってください。

4.4.3. [T32AxOUTCRB0] (出力制御レジスタB0)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1:0	OCRB[1:0]	00	W	T32AxOUTB の制御 00: 変化なし 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転 リードすると"00"が読めます。

4.4.4. [T32AxOUTCRB1] (出力制御レジスタB1)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:6	OCRCAPB1[1:0]	00	R/W	キャプチャーレジスタB1 による T32AxOUTB 制御 [T32AxCAPB1]へのカウンタ値取り込み時の T32AxOUTB を制御します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
5:4	OCRCAPB0[1:0]	00	R/W	キャプチャーレジスタB0 による T32AxOUTB 制御 [T32AxCAPB0]へのカウンタ値取り込み時の T32AxOUTB を制御します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
3:2	OCRCMPB1[1:0]	00	R/W	コンパレータB1 による T32AxOUTB 制御 カウンタと[T32AxRGB1]との一致時の T32AxOUTB を制御します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
1:0	OCRCMPB0[1:0]	00	R/W	コンパレータB0 による T32AxOUTB 制御 カウンタと[T32AxRGB0]との一致時の T32AxOUTB を制御します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転

注) レジスタの設定は、[T32AxRUNB]<RUNB>=0 の状態で行ってください。

4.4.5. [T32AxRGB0] (タイマーレジスターB0)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	RGB0[15:0]	0x0000	R/W	カウンタと比較する値を設定します。

注1) PPG 出力時のカウンタ値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

注2) このレジスターにライトする際は以下に注意してください。

・シングルバッファの場合:

同一のタイマーレジスターへの連続書き込みの際は、1 回目と 2 回目のライトは 2 クロック($\Phi T0$)以上の間を空けてください。3 回目以降も同様です。

・ダブルバッファの場合:

周期割り込みによる割り込みサービスルーチン(ISR)内でタイマーレジスターに 1 回だけライトしてください。同一の周期内(*)で同一のタイマーレジスターに 2 回以上ライトすることは禁止です。

(*:タイマー割り込み発生から次のタイマー割り込み発生までの期間。)

4.4.6. [T32AxRGB1] (タイマーレジスターB1)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	RGB1[15:0]	0x0000	R/W	カウンタと比較する値を設定します。

注1) PPG 出力時のカウンタ値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

注2) このレジスターにライトする際は以下に注意してください。

・シングルバッファの場合:

同一のタイマーレジスターへの連続書き込みの際は、1 回目と 2 回目のライトは 2 クロック($\Phi T0$)以上の間を空けてください。3 回目以降も同様です。

・ダブルバッファの場合:

周期割り込みによる割り込みサービスルーチン(ISR)内でタイマーレジスターに 1 回だけライトしてください。同一の周期内(*)で同一のタイマーレジスターに 2 回以上ライトすることは禁止です。

(*:タイマー割り込み発生から次のタイマー割り込み発生までの期間。)

4.4.7. [T32AxTMRB] (カウンタキャプチャーレジスターB)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TMRB[15:0]	0x0000	R	このレジスターをリードすることでカウンタ値がキャプチャーされ、その値が読めます。 カウンタ停止時は、最後にキャプチャーした値が読めます。

4.4.8. [T32AxRELD] (カウンタリロードレジスターB)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	RELD[15:0]	0x0000	R/W	リロード値を設定します。

注) PPG 出力時のカウンタ値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

4.4.9. [T32AxCAPCRB] (キャプチャー制御レジスターB)

Bit	Bit symbol	リセット後	Type	機能
31:7	-	0	R	リードすると"0"が読めます。
6:4	CAPMB1[2:0]	000	R/W	[T32AxCAPB1]のキャプチャータイミング 000: ディセーブル 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー(T32AxINB0)立ち上がり 011: 外部トリガー(T32AxINB0)立ち下がり 100: 外部トリガー(T32AxINB1)立ち上がり 101: 外部トリガー(T32AxINB1)立ち下がり 110: 他タイマー出力(T32AxTRGINBPHCK)立ち上がり(注 1) 111: 他タイマー出力(T32AxTRGINBPHCK)立ち下がり(注 1)
3	-	0	R	リードすると"0"が読めます。
2:0	CAPMB0[2:0]	000	R/W	[T32AxCAPB0]のキャプチャータイミング 000: ディセーブル 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー(T32AxINB0)立ち上がり 011: 外部トリガー(T32AxINB0)立ち下がり 100: 外部トリガー(T32AxINB1)立ち上がり 101: 外部トリガー(T32AxINB1)立ち下がり 110: 他タイマー出力(T32AxTRGINBPHCK)立ち上がり(注 1) 111: 他タイマー出力(T32AxTRGINBPHCK)立ち下がり(注 1)

注1) 内部トリガー/他タイマーの出力は、リファレンスマニュアル「製品個別情報」を参照ください。

注2) レジスターの設定は、[T32AxRUNB]<RUNB>=0 の状態で行ってください。

4.4.10. [T32AxCAPB0] (キャプチャーレジスターB0)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CAPB0[15:0]	0x0000	R	カウンターをキャプチャーした値が読めます。

4.4.11. [T32AxCAPB1] (キャプチャーレジスターB1)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CAPB1[15:0]	0x0000	R	カウンターをキャプチャーした値が読めます。

4.4.12. [T32AxIMB] (割り込みマスクレジスターB)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3	IMUFB	0	R/W	アンダーフロー割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする カウンターのアンダーフロー割り込み要求をマスクする／しないを設定します。
2	IMOFB	0	R/W	オーバーフロー割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする カウンターのオーバーフロー割り込み要求をマスクする／しないを設定します。
1	IMB1	0	R/W	一致([T32AxRGB1])割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする [T32AxRGB1]との一致割り込み要求をマスクする／しないを設定します。
0	IMB0	0	R/W	一致([T32AxRGB0])割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする [T32AxRGB0]との一致割り込み要求をマスクする／しないを設定します。

注1) [T32AxIMB]レジスターのマスクが有効な場合でも[T32AxSTB]レジスターへ状態がセットされます。

注2) レジスターの設定は、[T32AxRUNB]<RUNB>=0 の状態で行ってください。

4.4.13. [T32AxSTB] (ステータスレジスター-B)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3	INTUFB	0	R	アンダーフローフラグ 0: アンダーフローは発生していない 1: アンダーフローが発生 カウンターのアンダーフローが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
2	INTOFB	0	R	オーバーフローフラグ 0: オーバーフローは発生していない 1: オーバーフローが発生 カウンターのオーバーフローが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
1	INTB1	0	R	一致フラグ 0: 一致検出していない 1: [T32AxRGB1]との一致を検出した タイマーレジスターB1([T32AxRGB1])との一致を検出すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
0	INTB0	0	R	一致フラグ 0: 一致検出していない 1: [T32AxRGB0]との一致を検出した タイマーレジスターB0([T32AxRGB0])との一致を検出すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。

注1) [T32AxIMB]レジスタのマスクが有効な場合でも[T32AxSTB]レジスタへ状態がセットされます。

注2) [T32AxIMB]でマスク設定されていない要因のみ、CPU に対し割り込み要求が出力されます。

注3) 内部信号によるフラグのセットとソフトウェアによるフラグのクリアが同時に行われた場合は、フラグのクリアが優先されます。

4.4.14. [T32AxDMAB] (DMA 要求許可レジスター-B)

Bit	Bit symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2	DMAENB2	0	R/W	DMA 要求選択: タイマーレジスターB1([T32AxRGB1])との一致検出 0: 禁止 1: 許可
1	DMAENB1	0	R/W	DMA 要求選択: キャプチャーレジスターB1([T32AxCAPB1])へのキャプチャー 0: 禁止 1: 許可
0	DMAENB0	0	R/W	DMA 要求選択: キャプチャーレジスターB0([T32AxCAPB0])へのキャプチャー 0: 禁止 1: 許可

注) レジスタの設定は、[T32AxRUNB]<RUNB>=0 の状態で行ってください。

4.5. タイマーC レジスター詳細

4.5.1. [T32AxRUNC] (RUN レジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4	RUNFLGC	0	R	タイマーC 動作フラグ 0: 停止 1: 動作
3	-	0	R	リードすると"0"が読めます。
2	SFTSTPC	0	W	ソフトウェアによる動作停止 1: カウンター動作停止 カウンタが動作中に"1"を設定するとカウンタが動作を停止します。"0"の書き込みは意味を持ちません。 リードすると"0"が読めます。
1	SFTSTAC	0	W	ソフトウェアによる動作開始 1: カウンター動作開始 <RUNC>が"1"で<SFTSTAC>に"1"を設定するとカウンタが動作を開始します。"0"の書き込みは意味を持ちません。 リードすると"0" が読めます。
0	RUNC	0	R/W	タイマーC 動作制御 0: 禁止 1: 許可 <RUNC>に"1"を設定すると起動要因待ち状態となり起動要因が発生するとカウントを開始します。 <RUNFLGC>が"0"の状態<RUNC>に"1"を設定してください。

4.5.2. [T32AxCRC] (カウンタ制御レジスターC)

Bit	Bit symbol	リセット後	Type	機能
31	-	0	R	リードすると"0"が読めます。
30:28	PRSCLC[2:0]	000	R/W	プリスケラー分周選択 000: 1/1 001: 1/2 010: 1/8 011: 1/32 100: 1/128 101: 1/256 110: 1/512 111: 1/1024
27	-	0	R	リードすると"0"が読めます。
26:24	CLKC[2:0]	000	R/W	カウントクロック選択 000: プリスケラー出力 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 他タイマー出力(T32AxTRGINCPHCK)立ち上がり(注 1) 011: 他タイマー出力(T32AxTRGINCPHCK)立ち下がり(注 1) 100: 外部トリガー(T32AxINC0)立ち上がり 101: 外部トリガー(T32AxINC0)立ち下がり 110-111: Reserved
23:21	-	0	R	リードすると"0"が読めます。
20	WBFC	0	R/W	ダブルバッファ制御 0: 禁止 1: 許可
19:18	-	0	R	リードすると"0"が読めます。
17:16	UPDNC[1:0]	00	R/W	カウンタ動作 00: アップ 01: ダウン 10: アップ/ダウン 11: パルスカウント [T32AxPLSCR]レジスターで詳細設定 アップ/ダウンは、カウンタ動作開始でカウントアップ、タイマーレジスターC1との一致でカウントダウン、"0x0000"との一致でカウントアップを繰り返します。
15:11	-	0	R	リードすると"0"が読めます。
10:8	RELDC[2:0]	000	R/W	カウンタリロード条件 000: リロードなし(フリーラン) 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガーT32AxINC0 立ち上がりエッジ 011: 外部トリガーT32AxINC0 立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINCPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINCPHCK)立ち下がりエッジ(注 1) 110: チャンネル間同期(同期リロードの信号が入力されるタイマーに対して設定) 111: タイマーレジスターC1 との一致
7	-	0	R	リードすると"0"が読めます。
6:4	STOPC[2:0]	000	R/W	カウンタ動作停止条件 000: トリガーを使用しない 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガーT32AxINC0 立ち上がりエッジ 011: 外部トリガーT32AxINC0 立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINCPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINCPHCK)立ち下がりエッジ(注 1) 110: チャンネル間同期(同期停止の信号が入力されるタイマーに対して設定) 111: タイマーレジスターC1 との一致

3	-	0	R	リードすると"0"が読めます。
2:0	STARTC[2:0]	000	R/W	カウンター動作開始条件 000: トリガーを使用しない 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー-T32AxINC0 立ち上がりエッジ 011: 外部トリガー-T32AxINC0 立ち下がりエッジ 100: 他タイマー出力(T32AxTRGINCPHCK)立ち上がりエッジ(注 1) 101: 他タイマー出力(T32AxTRGINCPHCK)立ち下がりエッジ(注 1) 110: チャンネル間同期(同期スタートの信号が入力されるタイマーに 対して設定) 111: Reserved

注1) 内部トリガー/他タイマーの出力は、リファレンスマニュアル「製品個別情報」を参照ください。

注2) レジスタの設定は、[T32AxRUNC]<RUNC>=0 の状態で行ってください。

4.5.3. [T32AxOUTCRC0] (出力制御レジスターC0)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1:0	OCRC[1:0]	00	W	T32AxOUTC の制御 00: 変化なし 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転 リードすると"00"が読めます。

4.5.4. [T32AxOUTCRC1] (出力制御レジスターC1)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:6	OCRCAPC1 [1:0]	00	R/W	キャプチャーレジスターC1 による T32AxOUTC 制御 [T32AxCAPC1]へのカウンター値取り込み時の T32AxOUTC を制御 します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
5:4	OCRCAPC0 [1:0]	00	R/W	キャプチャーレジスターC0 による T32AxOUTC 制御 [T32AxCAPC0]へのカウンター値取り込み時の T32AxOUTC を制御 します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
3:2	OCRCMPC1 [1:0]	00	R/W	コンパレーターC1 による T32AxOUTC 制御 カウンターと[T32AxRGC1]との一致時の T32AxOUTC を制御 します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転
1:0	OCRCMPC0 [1:0]	00	R/W	コンパレーターC0 による T32AxOUTC 制御 カウンターと[T32AxRGC0]との一致時の T32AxOUTC を制御 します。 00: 無効 01: セット(「High」にする) 10: クリア(「Low」にする) 11: 反転

注) レジスタの設定は、[T32AxRUNC]<RUNC>=0 の状態で行ってください。

4.5.5. [T32AxRGC0] (タイマーレジスターC0)

Bit	Bit symbol	リセット後	Type	機能
31:0	RGC0[31:0]	0x00000000	R/W	カウンターと比較する値を設定します。

注1) PPG 出力時のカウント値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

注2) このレジスターにライトする際は以下に注意してください。

- ・シングルバッファの場合:

同一のタイマーレジスターへの連続書き込みの際は、1 回目と 2 回目のライトは 2 クロック($\Phi T0$)以上の間を空けてください。3 回目以降も同様です。

- ・ダブルバッファの場合:

周期割り込みによる割り込みサービスルーチン(ISR)内でタイマーレジスターに 1 回だけライトしてください。同一の周期内(*)で同一のタイマーレジスターに 2 回以上ライトすることは禁止です。

(*:タイマー割り込み発生から次のタイマー割り込み発生までの期間。)

4.5.6. [T32AxRGC1] (タイマーレジスターC1)

Bit	Bit symbol	リセット後	Type	機能
31:0	RGC1[31:0]	0x00000000	R/W	カウンターと比較する値を設定します。

注1) PPG 出力時のカウント値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

注2) このレジスターにライトする際は以下に注意してください。

- ・シングルバッファの場合:

同一のタイマーレジスターへの連続書き込みの際は、1 回目と 2 回目のライトは 2 クロック($\Phi T0$)以上の間を空けてください。3 回目以降も同様です。

- ・ダブルバッファの場合:

周期割り込みによる割り込みサービスルーチン(ISR)内でタイマーレジスターに 1 回だけライトしてください。同一の周期内(*)で同一のタイマーレジスターに 2 回以上ライトすることは禁止です。

(*:タイマー割り込み発生から次のタイマー割り込み発生までの期間。)

4.5.7. [T32AxTMRC] (カウンターキャプチャーレジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:0	TMRC[31:0]	0x00000000	R	このレジスターをリードすることでカウンター値がキャプチャーされ、その値が読めます。 カウンター停止時は、最後にキャプチャーした値が読めます。

4.5.8. [T32AxRELDC] (カウンターリロードレジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:0	RELDC[31:0]	0x00000000	R/W	リロード値を設定します。

注) PPG 出力時のカウント値の設定は、「表 3.1 PPG 出力時のタイマーレジスターの注意」を参照してください。

4.5.9. [T32AxCAPCRC] (キャプチャー制御レジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:7	-	0	R	リードすると"0"が読めます。
6:4	CAPMC1 [2:0]	000	R/W	[T32AxCAPC1]のキャプチャータイミング 000: ディセーブル 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー(T32AxINC0)立ち上がり 011: 外部トリガー(T32AxINC0)立ち下がり 100: 外部トリガー(T32AxINC1)立ち上がり 101: 外部トリガー(T32AxINC1)立ち下がり 110: 他タイマー出力(T32AxTRGINCPHCK)立ち上がり(注 1) 111: 他タイマー出力(T32AxTRGINCPHCK)立ち下がり(注 1)
3	-	0	R	リードすると"0"が読めます。
2:0	CAPMC0 [2:0]	000	R/W	[T32AxCAPC0]のキャプチャータイミング 000: ディセーブル 001: 内部トリガー(T32AxTRGINAPCK)(注 1) 010: 外部トリガー(T32AxINC0)立ち上がり 011: 外部トリガー(T32AxINC0)立ち下がり 100: 外部トリガー(T32AxINC1)立ち上がり 101: 外部トリガー(T32AxINC1)立ち下がり 110: 他タイマー出力(T32AxTRGINCPHCK)立ち上がり(注 1) 111: 他タイマー出力(T32AxTRGINCPHCK)立ち下がり(注 1)

注1) 内部トリガー/他タイマーの出力先は、リファレンスマニュアル「製品個別情報」を参照ください。

注2) レジスターの設定は、[T32AxRUNC]<RUNC>=0 の状態で行ってください。

4.5.10. [T32AxCAPC0] (キャプチャーレジスターC0)

Bit	Bit symbol	リセット後	Type	機能
31:0	CAPC0[31:0]	0x00000000	R	カウンタをキャプチャーした値が読めます。

4.5.11. [T32AxCAPC1] (キャプチャーレジスターC1)

Bit	Bit symbol	リセット後	Type	機能
31:0	CAPC1[31:0]	0x00000000	R	カウンタをキャプチャーした値が読めます。

4.5.12. [T32AxIMC] (割り込みマスクレジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4	IMSTERR	0	R/W	状態遷移エラー割り込み要求マスク(2 相パルスカウント時のみ) 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする 2 相パルスカウント時の状態エラー割り込み要求をマスクする／しないを設定します。
3	IMUFC	0	R/W	アンダーフロー割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする カウンターのアンダーフロー割り込み要求をマスクする／しないを設定します。
2	IMOFC	0	R/W	オーバーフロー割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする カウンターのオーバーフロー割り込み要求をマスクする／しないを設定します。
1	IMC1	0	R/W	一致([T32AxRGC1])割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする [T32AxRGC1]との一致割り込み要求をマスクする／しないを設定します。
0	IMC0	0	R/W	一致([T32AxRGC0])割り込み要求マスク 0: 割り込み要求をマスクしない 1: 割り込み要求をマスクする [T32AxRGC0]との一致割り込み要求をマスクする／しないを設定します。

注1) [T32AxIMC] レジスターのマスクが有効な場合でも [T32AxSTC] レジスターへ状態がセットされます。

注2) レジスターの設定は、[T32AxRUNC]<RUNC>=0 の状態で行ってください。

4.5.13. [T32AxSTC] (ステータスレジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4	INTSTERR	0	R	状態遷移エラーフラグ(2 相パルスカウント時のみ) 0: 状態遷移エラーは発生していない 1: 状態遷移エラーが発生 2 相パルスカウント時に状態遷移エラーが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
3	INTUFC	0	R	アンダーフローフラグ 0: アンダーフローは発生していない 1: アンダーフローが発生 カウンターのアンダーフローが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
2	INTOFC	0	R	オーバーフローフラグ 0: オーバーフローは発生していない 1: オーバーフローが発生 カウンターのオーバーフローが発生すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
1	INTC1	0	R	一致フラグ 0: 一致検出していない 1: [T32AxRGC1]との一致を検出した タイマーレジスターC1([T32AxRGC1])との一致を検出すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。
0	INTC0	0	R	一致フラグ 0: 一致検出していない 1: [T32AxRGC0]との一致を検出した タイマーレジスターC0([T32AxRGC0])との一致を検出すると"1"がセットされます。
			W	0: Don't care 1: "0"にクリアされます。

注1) [T32AxIMC]レジスターのマスクが有効な場合でも[T32AxSTC]レジスターへ状態がセットされます。

注2) [T32AxIMC]でマスク設定されていない要因のみ、CPU に対し割り込み要求が出力されます。

注3) 内部信号によるフラグのセットとソフトウェアによるフラグのクリアが同時に行われた場合は、フラグのクリアが優先されます。

4.5.14. [T32AxDMAC] (DMA 要求許可レジスターC)

Bit	Bit symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2	DMAENC2	0	R/W	DMA 要求選択: タイマーレジスターC1([T32AxRGC1])との一致検出 0: 禁止 1: 許可
1	DMAENC1	0	R/W	DMA 要求選択: キャプチャーレジスターC1([T32AxCAPC1])へのキャプチャー 0: 禁止 1: 許可
0	DMAENC0	0	R/W	DMA 要求選択: キャプチャーレジスターC0([T32AxCAPC0])へのキャプチャー 0: 禁止 1: 許可

注) レジスターの設定は、[T32AxRUNC]<RUNC>=0 の状態で行ってください。

4.5.15. [T32AxPLSCR] (パルスカウント制御レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:15	-	0	R	リードすると"0"が読めます。
14:12	PDN[2:0]	000	R/W	1 相パルスカウントモード時カウントダウン条件 000: カウントダウンしない 001: カウントダウンしない 010: T32AxINC0 の立ち上がり 011: T32AxINC0 の立ち下がり 100: T32AxINC1 の立ち上がり 101: T32AxINC1 の立ち下がり 110: T32AxINC0 の立ち上がり/立ち下がり 111: T32AxINC1 の立ち上がり/立ち下がり
11	-	0	R	リードすると"0"が読めます。
10:8	PUP[2:0]	000	R/W	1 相パルスカウントモード時カウントアップ条件 000: カウントアップしない 001: カウントアップしない 010: T32AxINC0 の立ち上がり 011: T32AxINC0 の立ち下がり 100: T32AxINC1 の立ち上がり 101: T32AxINC1 の立ち下がり 110: T32AxINC0 の立ち上がり/立ち下がり 111: T32AxINC1 の立ち上がり/立ち下がり
7:6	-	0	R	リードすると"0"が読めます。
5:4	NF[1:0]	00	R/W	T32AxINC0/T32AxINC1 のノイズ除去時間 詳細は、表 4.1 を参照してください。 00: なし 01: 2/φT0 未満の信号をノイズとして削除する 10: 4/φT0 未満の信号をノイズとして削除する 11: 8/φT0 未満の信号をノイズとして削除する
3:2	-	0	R	リードすると"0"が読めます。
1	PDIR	0	R/W	2 相パルスカウント方向 0: 正方向 1: 逆方向
0	PMODE	0	R/W	パルスカウントモード 0: 2 相パルスカウントモード 1: 1 相パルスカウントモード

ノイズ除去<NF[1:0]>の詳細は以下のとおり。

表 4.1 ノイズ除去<NF[1:0]>

<NF>	確実に除去	確実に信号として認識	確実に除去(時間) [CGSYSCR]<PRCKST[3:0]> = 0000 fc = 40MHz
01	2/ΦT0 未満	3/ΦT0 以上	50ns
10	4/ΦT0 未満	5/ΦT0 以上	100ns
11	8/ΦT0 未満	9/ΦT0 以上	200ns

5. 使用方法の例

5.1. インターバルタイマー

一定周期で CPU に対して割り込みを発生させることができます。

説明内で使用される周期の定義を示します。

	周期の計算式
アップカウント	$[T32AxRGA1] - [T32AxRELDA]$
ダウンカウント	$[T32AxRELDA] - [T32AxRGA1]$

タイマーA をアップカウントで動作させて一定周期の割り込みを発生させる場合、リロードレジスタ $[T32AxRELDA]$ に "0x0000"、タイマーレジスタ $[T32AxRGA1]$ にインターバル時間を設定し、カウンターのリロード条件を $[T32AxRGA1]$ との一致とします。動作を開始すると、インターバル時間経過後に INTT32AxA 割り込みを発生、カウンターをリロードしカウントアップを続けます。

カウンター制御レジスタA ($[T32AxCRA]$)

クロック選択 <CLKA[2:0]>	任意
カウント動作 <UPDNA[1:0]>	アップ
動作開始 <STARTA[2:0]>	任意
動作停止 <STOPA[2:0]>	任意
リロード条件 <RELDA[2:0]>	$[T32AxRGA1]$ との一致

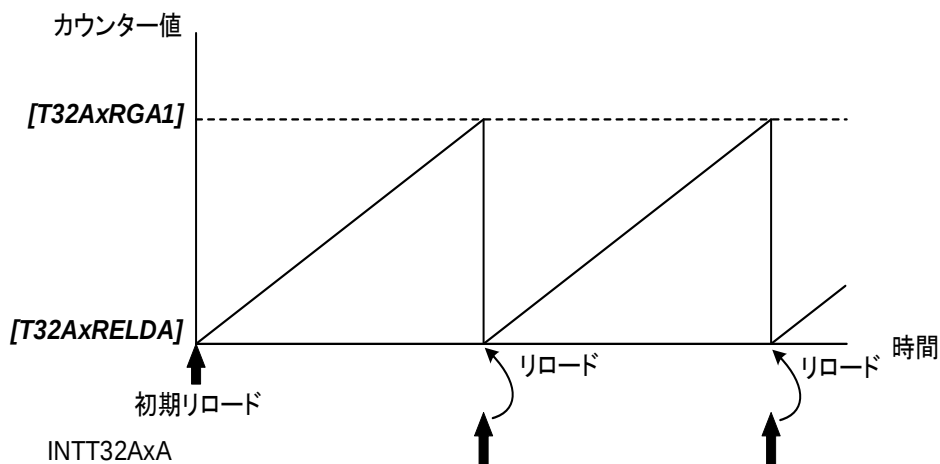


図 5.1 インターバルタイマー例(アップカウント)

タイマーA をダウンカウントで動作させて一定周期の割り込みを発生させる場合、リロードレジスタ $[T32AxRELDA]$ にインターバル時間を設定し、タイマーレジスタ $[T32AxRGA1]$ を "0x0000"、リロード条件を $[T32AxRGA1]$ との一致とします。動作を開始すると、リロード値からカウントダウンし、カウンターが "0x0000" までカウントダウンすると INTT32AxA 割り込みを発生し、リロードしてカウントダウンを続けます。

カウンタ制御レジスタA([T32AxCRA])

クロック選択<CLKA[2:0]> 任意

カウント動作<UPDNA[1:0]> ダウン

動作開始<STARTA[2:0]> 任意

動作停止<STOPA[2:0]> 任意

リロード条件<RELDA[2:0]> [T32AxRGA1]との一致

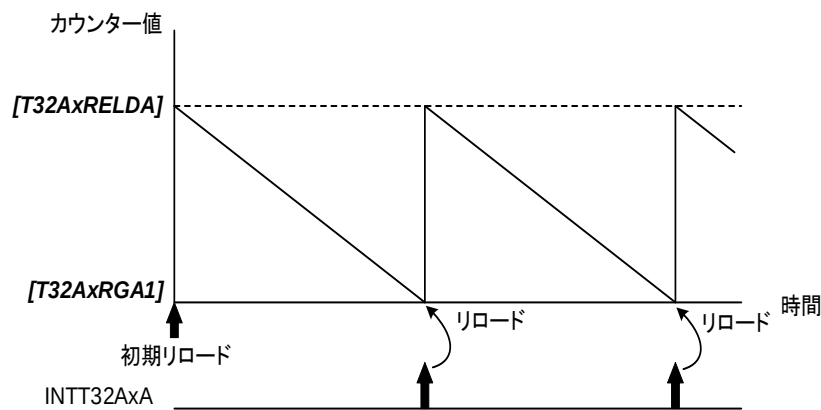


図 5.2 インターバルタイマー例(ダウンカウント)

5.2. イベントカウンター

カウントクロックとして外部トリガー、内部トリガー、他タイマー出力を選択することでイベントカウンターにすることができます。

カウンターはアップカウントを選択します。外部トリガー(立ち上がりまたは立ち下がり)、他タイマー出力(立ち上がりまたは立ち下がり)または内部トリガー発生でカウントアップします。**[T32AxTMRA]**をリードすることでイベントの発生した回数をカウント値として読むことができます。

カウンター制御レジスタA(**[T32AxCRA]**)

クロック選択<CLKA[2:0]>	外部トリガー/内部トリガー/他タイマー出力
カウント動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	任意
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	任意

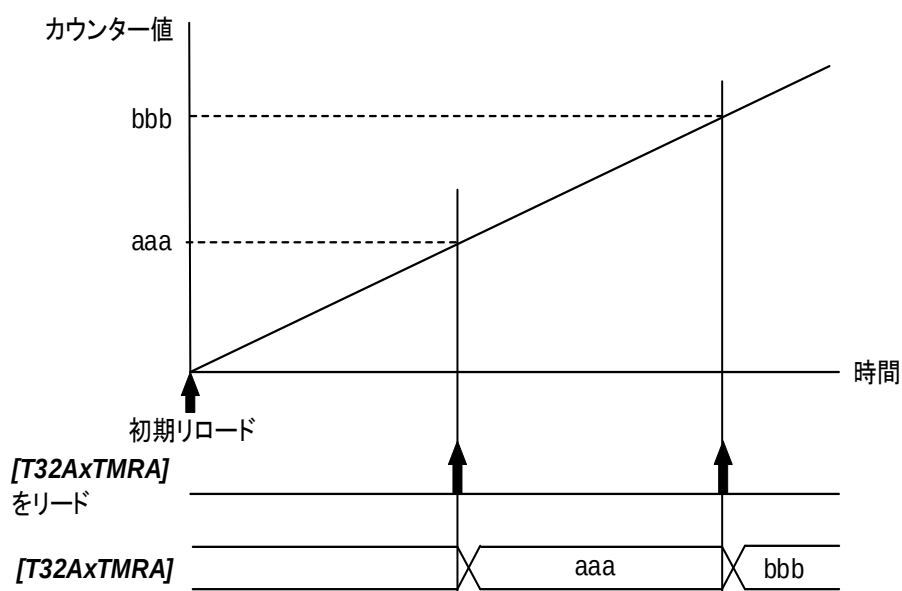


図 5.3 イベントカウンター例

5.3. プログラマブル矩形波(PPG)出力

任意周波数、任意デューティの矩形波を出力することができます。

説明内で使用される周期・Low 期間の定義を示します。

	周期の計算式	Low期間の計算式
アップカウント	$[T32AxRGA1] - [T32AxRELDA]$	$[T32AxRGA0] - [T32AxRELDA]$

タイマーA 出力 T32AxOUTA は、初期状態は「Low」となっています。信号のレベルは、 $[T32AxOUTCRA0] <OCRA>$ で変更することができます。

タイマーA カウンターとタイマーレジスター($[T32AxRGA0]$ 、 $[T32AxRGA1]$)の一致時にタイマー出力をセット/クリア/反転させることができます。これにより任意の矩形波を T32AxOUTA 端子より出力することができます。

ダブルバッファをイネーブルにすることにより、カウンターと $[T32AxRGA1]$ との一致で、レジスターバッファA0/A1の値が $[T32AxRGA0/A1]$ へ転送されます。これにより、タイマーレジスターの更新タイミングを意識しないで周波数、デューティを変更することができます。

カウンター制御レジスターA ($[T32AxCRA]$)

クロック選択<CLKA[2:0]>	任意
カウント動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	任意
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	タイマーレジスターA1 ($[TX32AxRGA1]$) との一致 (0x0000 をリロード)
ダブルバッファ制御<WBFA>	許可

出力制御レジスターを、以下のように設定した場合の波形を示します。

出力制御レジスターA0 ($[T32AxOUTCRA0]$)

T32AxOUTA の制御<OCRA[1:0]>	変化なし
--------------------------	------

出力制御レジスターA1 ($[T32AxOUTCRA1]$)

カウンターと $[T32AxRGA0]$ との一致時の制御 <OCRCMPA0[1:0]>	セット(「High」にする)
カウンターと $[T32AxRGA1]$ との一致時の制御 <OCRCMPA1[1:0]>	クリア(「Low」にする)

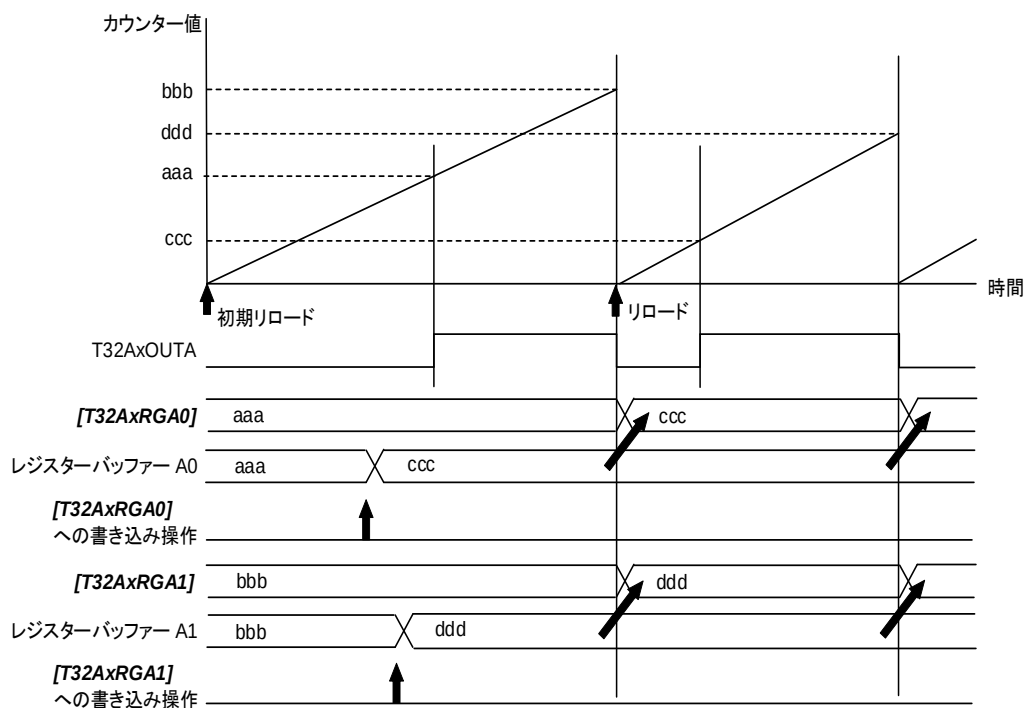


図 5.4 PPG出力例 (Lowアクティブ)

周期一定でデューティを変化させながら T32AxOUTA の制御を行っている際に、パルスの Low 期間の設定値が何らかの理由で周期の設定値以上または"0"となった場合は以下のような動作になります。

「Low 期間」=「周期」の場合(A 期間)、セットとクリアの条件が同時に成立しますが、複数要因が同時に成立した場合は出力は変化しません。

「Low 期間」= 0 の場合(B 期間)、クリアとセットの条件が同時に成立しますが、[T32AxRGA0] がリロード値と同じ値であるため優先的にセットされます。

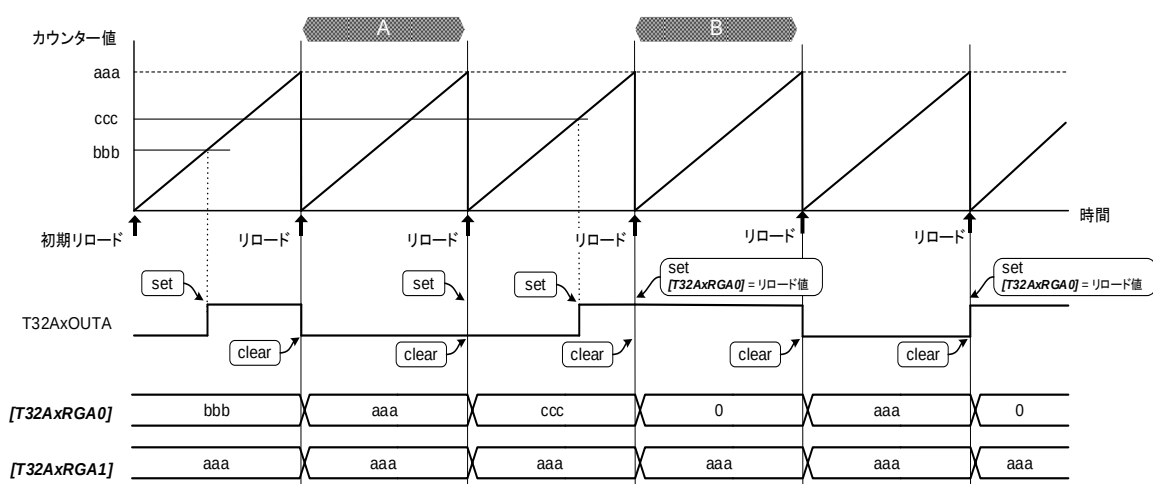


図 5.5 PPG出力(期間A,Bの場合の動作例)

5.4. 外部トリガーによるプログラマブル矩形波(PPG)出力

外部トリガーによるカウントスタートで動作させることで、ソフトウェアでは処理が間に合わない短いディレイタイムの PPG 波形を出力することができます。

カウンター制御レジスタA ($[T32AxCRA]$)

クロック選択<CLKA[2:0]>	任意
カウント動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	外部トリガー立ち上がり
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	タイマーレジスタA1 との一致(0x0000 をリロード)

出力制御レジスタを、以下のように設定した場合の動作を示します。

出力制御レジスタA0 ($[T32AxOUTCRA0]$)

T32AxOUTA の制御<OCRA[1:0]> 変化なし

出力制御レジスタA1 ($[T32AxOUTCRA1]$)

カウンターと $[T32AxRGA0]$ との一致時の制御
<OCRCMPA0[1:0]> セット(「High」にする)

カウンターと $[T32AxRGA1]$ との一致時の制御
<OCRCMPA1[1:0]> クリア(「Low」にする)

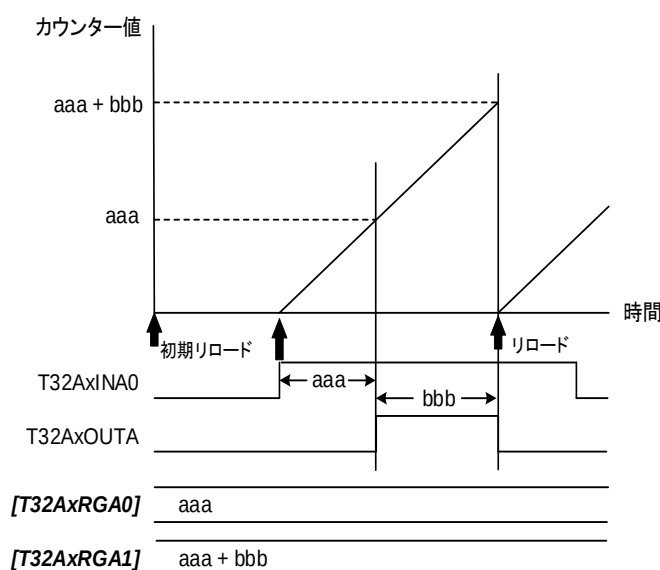


図 5.6 外部トリガーによるPPG出力例

$[T32AxRGA0]$ には、外部トリガーからのディレイタイム(aaa)を設定します。 $[T32AxRGA1]$ にはディレイタイム(aaa)とワンショットパルスの幅(bbb)を加算した値(aaa)+(bbb)を設定します。

この状態で、T32AxINA0に外部トリガーパルスが入力されると、外部トリガーの立ち上がりで、カウントスタートします。カウンターの値が(aaa)になると $[T32AxRGA0]$ と一致し、T32AxOUTA がセットされ「High」レベルになります。アップカウンターの値が(aaa)+(bbb)になると $[T32AxRGA1]$ と一致し、T32AxOUTA がクリアされ「Low」レベルになります。

5.5. 同期動作による PPG 出力

タイマーを複数組み合わせ、周期が同じでデューティが異なるプログラマブル矩形波を出力する方法です。ここでは、タイマーA とタイマーB を同期動作で使します。

説明内で使用される周期・Low 期間の定義を示します。

	周期	タイマーA出力:Low期間の計算式	タイマーB出力:Low期間の計算式
アップカウント	$[T32AxRGA1] - [T32AxRELDA]$	$[T32AxRGA0] - [T32AxRELDA]$	$[T32AxRGB0] - [T32AxRELDB] + [T32AxRGA1] - [T32AxRGB1]$

タイマーA はプログラマブル矩形波を出力するよう設定します。タイマーA のカウント値が(aaa) になると $[T32AxRGA0]$ と一致し、T32AxOUTA が反転します。カウント値が(bbb) になると $[T32AxRGA1]$ と一致し、カウントをリロードしカウントアップを継続します。

タイマーB は動作開始/停止、リロードの条件を同期動作設定にし、タイマーレジスターB0/B1 ($[T32AxRGB0/1]$)に任意の矩形波を出力するための値($[T32AxRGB0]$ に"ccc"、 $[T32AxRGB1]$ に"ddd")を設定します。リロード値はタイマーA のリロード値と同じ値を設定します。

カウンター制御レジスターA ($[T32AxCRA]$)

クロック選択<CLKA[2:0]>	任意
カウント動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	任意
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	タイマーレジスターA1 ($[T32AxRGA1]$) との一致(0x0000 をリロード)

タイマーレジスターA0/A1

タイマーレジスターA0 ($[T32AxRGA0]$) 「aaa」

タイマーレジスターA1 ($[T32AxRGA1]$) 「bbb」

出力制御レジスターA1 ($[T32AxOUTCRA1]$)

カウンターと $[T32AxRGA0]$ との一致時の制御 <OCRCMPA0[1:0]>	セット(「High」にする)
カウンターと $[T32AxRGA1]$ との一致時の制御 <OCRCMPA1[1:0]>	クリア(「Low」にする)

カウンター制御レジスターB ($[T32AxCRB]$)

クロック選択<CLKB[2:0]>	タイマー制御レジスターA と同様
カウント動作<UPDNB[1:0]>	アップ
動作開始<STARTB[2:0]>	同期動作
動作停止<STOPB[2:0]>	同期動作
リロード条件<RELDB[2:0]>	同期動作

タイマーレジスターB0/B1

タイマーレジスターB0 ($[T32AxRGB0]$) 「ccc」

タイマーレジスターB1 ($[T32AxRGB1]$) 「ddd」

出力制御レジスタB1([T32AxOUTCRB1])

カウンターと[T32AxRGB0]との一致時の制御

<OCRCMPB0[1:0]>

セット(「High」にする)

カウンターと[T32AxRGB1]との一致時の制御

<OCRCMPB1[1:0]>

クリア(「Low」にする)

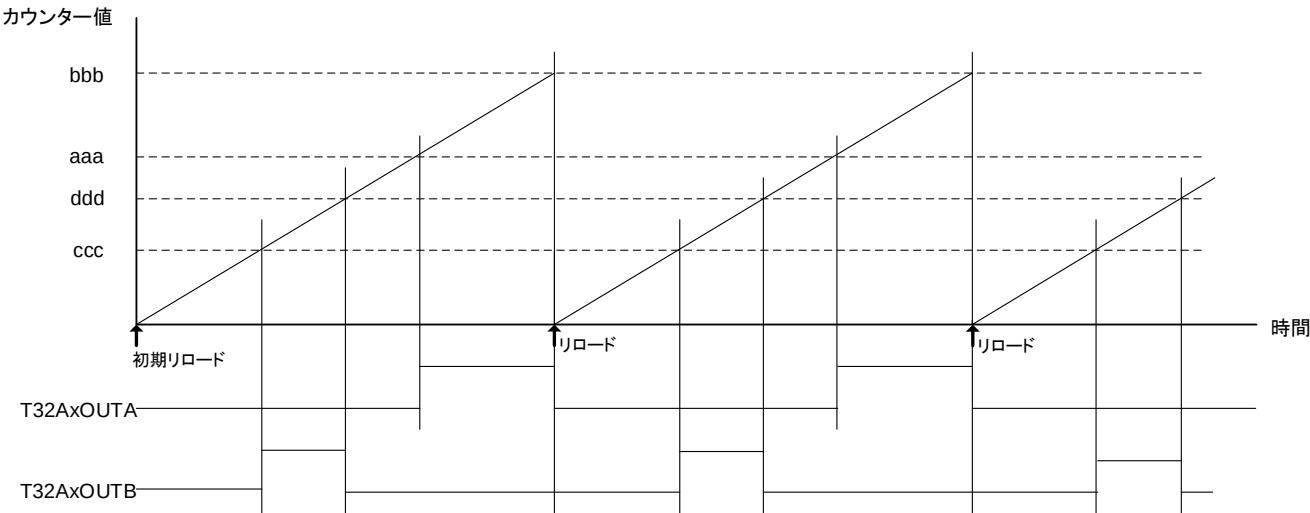


図 5.7 同期動作によるPPG出力例 (Lowアクティブ)

5.6. PPG 出力によるステッピングモーター制御

タイマーを2つ組み合わせてステッピングモーターの制御を行う方法です。ここでは、32 ビットタイマーで使用しています。タイマー動作の停止条件に内部トリガーを使用します。製品によって内部トリガーは使用できません。詳細は、リファレンスマニュアル「製品個別情報」を参照ください。

1 つのタイマー(ch1)を矩形波出力用として使用します。もう 1 つのタイマー(ch0) を ch1 の制御用に使用します。ch0 のカウンタ値は、具体的な位置情報を示します。

ch0 は ch1 の矩形波出力をカウントクロックとして使用し、立ち下がりでカウントするようにします。リロード値(bbb)と一致検出の値(aaa)を設定しソフトスタートします。

ch1 は任意の条件で動作を開始し、ch1 の内部トリガーに ch0 の一致検出を接続し、この条件で停止するようにします。

ch1 の矩形波が出力されると ch0 がリロード値からカウントダウンを開始しカウンタが aaa までカウントすると割り込みを出力します。ch1 は一致検出を内部トリガーとして検出して停止します。矩形波が出力されなくなるため ch0 の動作も停止します。

ch0 の設定を変更します。カウント動作をアップとし、一致検出の値(ccc)を設定します。

ch1 が再びスタートされ矩形波が出力されると、ch0 がアップカウントし、ccc までカウントアップすると割り込みを出力します。

カウンタ制御レジスタC([T32AxCRC]) (ch0)

クロック選択<CLKC[2:0]>	他タイマー出力(T32AxTRGINCPHCK)立ち下がりエッジ(ch1 の矩形波出力)
カウント動作<UPDNC[1:0]>	ダウン(途中でアップに切り替え)
動作開始<STARTC[2:0]>	トリガーを使用しない
動作停止<STOPC[2:0]>	任意
リロード条件<RELDC[2:0]>	なし(フリーラン)

RUN レジスタC([T32AxRUNC]) (ch0)

動作開始<SFTSTAC>	ソフトウェアカウンタ動作開始
---------------	----------------

カウンタ制御レジスタC([T32AxCRC]) (ch1)

クロック選択<CLKC[2:0]>	任意
カウント動作<UPDNC[1:0]>	任意
動作開始<STARTC[2:0]>	任意
動作停止<STOPC[2:0]>	内部トリガー(ch0 の一致検出)
リロード条件<RELDC[2:0]>	任意

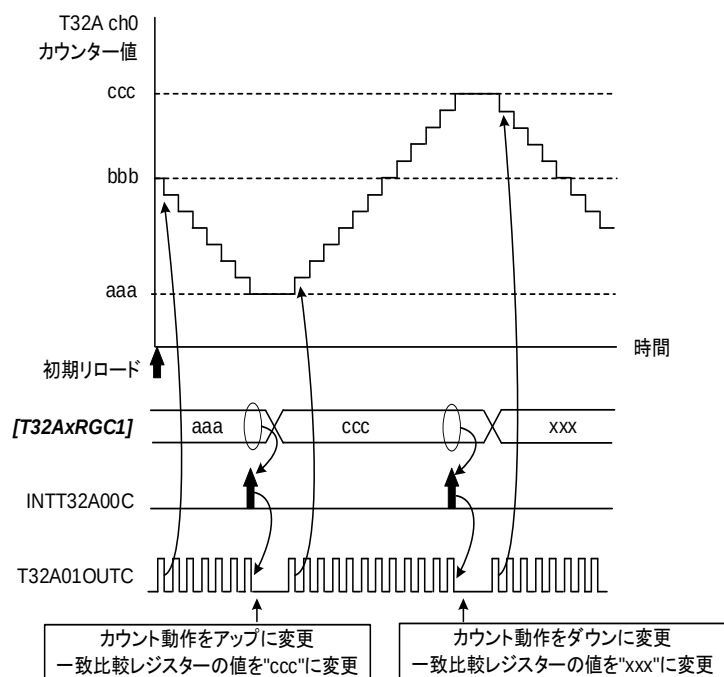


図 5.8 同期動作によるPPG出力(ステッピングモーター制御例)

5.7. キャプチャーを利用した周波数測定

外部から入力されるクロックの周波数測定を行う例を示します。

ここではタイマーB をインターバルタイマーで、タイマーA をプログラマブル矩形波出力で使します。

外部トリガーT32AxINB0をタイマーBのカウンタクロックとしてフリーランでカウンタアップさせます。

タイマーA は、計測時間分の T32AxOUTA パルスが生成されるよう設定し、タイマーB の他タイマー出力(T32AxTRGINBPHCK)へ接続します。

タイマーB のキャプチャー制御レジスタ[T32AxCAPCRB]で、他タイマー出力(T32AxTRGINBPHCK)立ち上がりで[T32AxCAPB0]に、立ち下がりで[T32AxCAPB1]にカウンタ値がキャプチャーされるよう設定します。

タイマーA のカウンタが[T32AxRGA0]と一致すると T32AxOUTA が立ち上がり、[T32AxCAPB0]にタイマーB のカウンタの値が取り込まれます。また、タイマーA のカウンタが[T32AxRGA1]と一致すると T32AxOUTA が立ち下がり、[T32AxCAPB1]にタイマーB のカウンタの値が取り込まれます。

周波数は、([T32AxCAPB1] - [T32AxCAPB0])を T32AxOUTA のパルス幅の時間で割ることで求めます。

カウンタ制御レジスタB ([T32AxCRB])

クロック選択<CLKB[2:0]>	外部トリガー
カウンタ動作<UPDNB[1:0]>	アップ
動作開始<STARTB[2:0]>	任意
動作停止<STOPB[2:0]>	任意
リロード条件<RELDB[2:0]>	なし(フリーラン)

キャプチャー制御レジスタB ([T32AxCAPCRB])

[T32AxCAPB0]のキャプチャータイミング <CAPMB0[2:0]>	他タイマー出力(T32AxTRGINBPHCK)立ち上がり
[T32AxCAPB1]のキャプチャータイミング <CAPMB1[2:0]>	他タイマー出力(T32AxTRGINBPHCK)立ち下がり

カウンタ制御レジスタA ([T32AxCRA])

クロック選択<CLKA[2:0]>	任意
カウンタ動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	任意
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	タイマーレジスタA1 との一致(0x0000 をリロード)

タイマーレジスタA0/A1

タイマーレジスタA0 ([T32AxRGA0])	計測時間分のパルスが生成されるよう値を設定する。
タイマーレジスタA1 ([T32AxRGA1])	

出力制御レジスタA1 ([T32AxOUTCRA1])

T32AxOUTA の制御<OCRA[1:0]>	変化なし
カウンタと[T32AxRGA0]との一致時の制御 <OCRCMPA0[1:0]>	セット(「High」にする)
カウンタと[T32AxRGA1]との一致時の制御 <OCRCMPA1[1:0]>	クリア(「Low」にする)

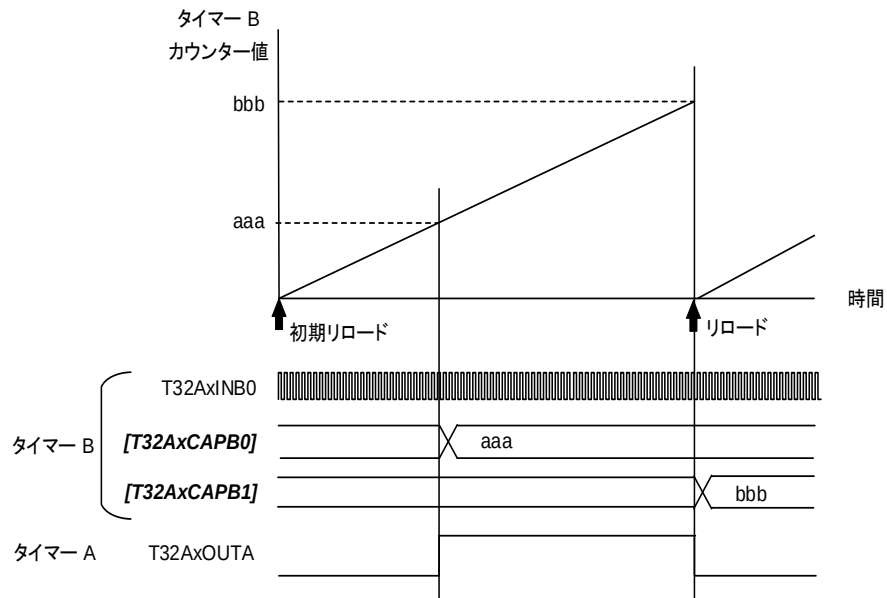


図 5.9 キャプチャーを利用した周波数測定例

5.8. キャプチャーを利用したパルス幅測定

外部から入力されるパルスの「High」レベル幅測定を行う例を示します。

T32AxINA0端子の立ち上がりでカウンターの値を[T32AxCAPA0]に、立ち下がりで[T32AxCAPA1]に取り込むように[T32AxCAPCRA]に設定します。

T32AxINA0 端子に外部パルスの立ち上がりが入力されると、[T32AxCAPA0]にカウンターの値が取り込まれます。T32AxINA0 端子に外部パルスの立ち下がりが入力されると[T32AxCAPA1]にカウンターの値が取り込まれます。

[T32AxCAPA1]と[T32AxCAPA0]の差を求め、プリスケaler出力クロックの周期をかけることで、外部パルスの「High」レベル幅を求めることができます。

カウンター制御レジスターA([T32AxCRA])

クロック選択<CLKA[2:0]>	プリスケaler出力
カウント動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	任意
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	任意

キャプチャー制御レジスターA([T32AxCAPCRA])

[T32AxCAPA0]のキャプチャータイミング <CAPMA0[2:0]>	T32AxINA0 立ち上がり
[T32AxCAPA1]のキャプチャータイミング <CAPMA1[2:0]>	T32AxINA0 立ち下がり

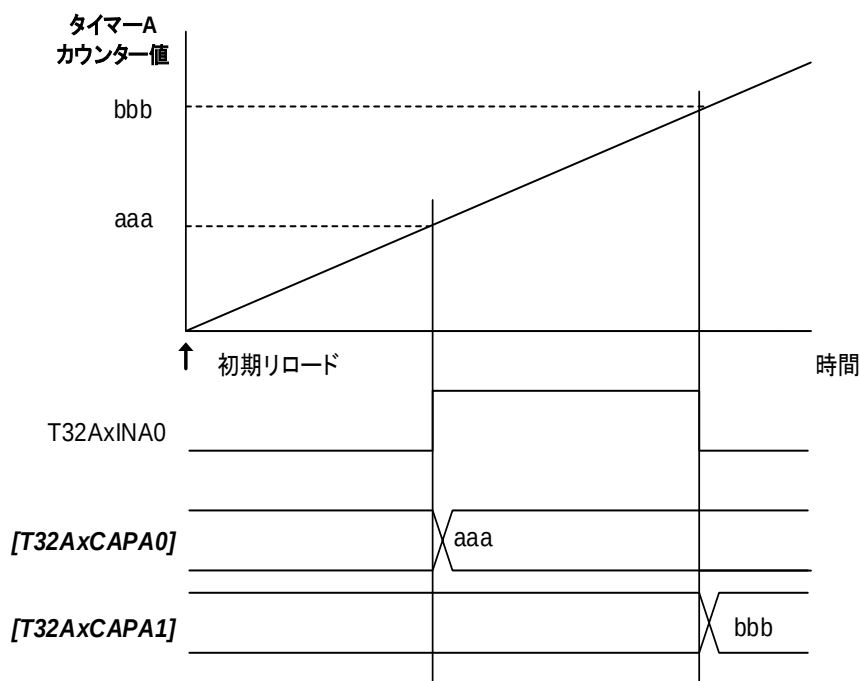


図 5.10 キャプチャーを利用したパルス幅測定例

5.9. キャプチャーを利用した時間差測定

外部から入力される 2 つのパルスの時間差を測定する例を示します。

T32AxINA0 端子の立ち上がりでカウンターの値を[T32AxCAPA0]に取り込み、T32AxINA1 の端子の立ち上がりでカウンターの値を[T32AxCAPA1]に取り込むように、[T32AxCAPCRA]を設定します。

時間差は、[T32AxCAPA1]から[T32AxCAPA0]を引いた値に、プリスケラー出力クロックの周期をかけて求めることができます。

カウンター制御レジスタA([T32AxCRA])

クロック選択<CLKA[2:0]>	プリスケラー出力
カウント動作<UPDNA[1:0]>	アップ
動作開始<STARTA[2:0]>	任意
動作停止<STOPA[2:0]>	任意
リロード条件<RELDA[2:0]>	任意

キャプチャー制御レジスタA([T32AxCAPCRA])

[T32AxCAPA0]のキャプチャータイミング <CAPMA0[2:0]>	T32AxINA0 立ち上がり
[T32AxCAPA1]のキャプチャータイミング <CAPMA1[2:0]>	T32AxINA1 立ち上がり

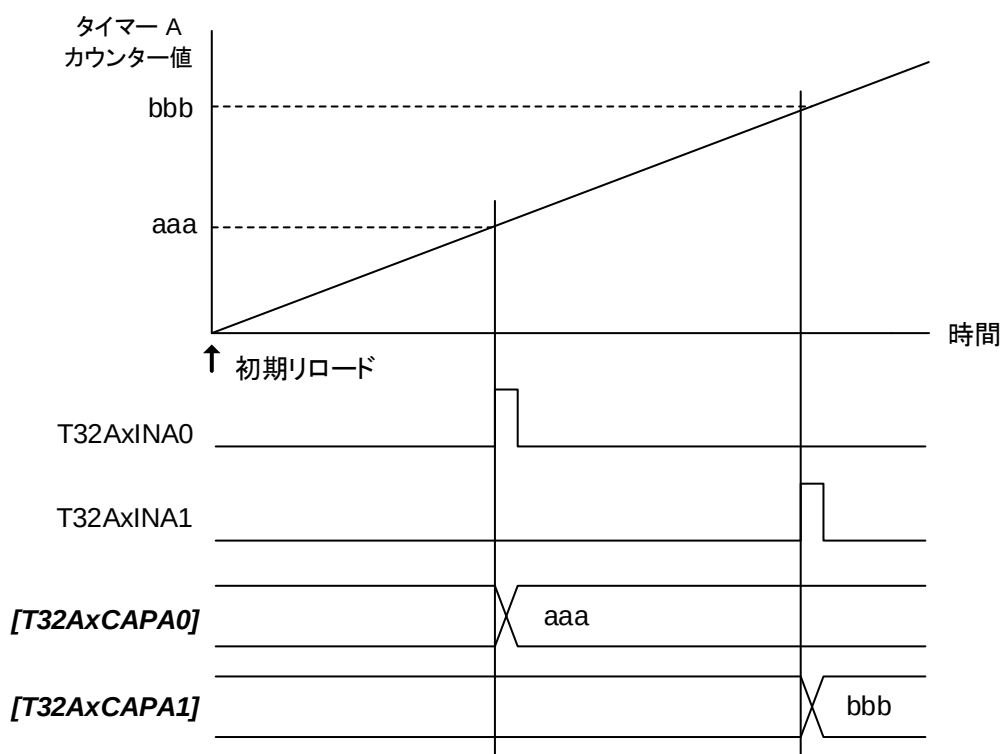


図 5.11 キャプチャーを利用した時間差測定例

6. 改訂履歴

表 6.1 改訂履歴

Revision	Date	Description
1.0	2017-06-01	注1) 新規
2.0	2017-08-03	・社名変更による変更 表紙 商標の見直し 製品取り扱い上のお願いの差し替え ・3.1 クロック供給 修正 : クロック供給レジスターの説明見直し ・4.1 レジスター一覧 ベースアドレスに TYPE1/TYPE2 を記述とチャネルの拡張 注の追加
2.1	2017-08-25	・Arm ロゴ変更
3.0	2018-04-23	・関連するリファレンスマニュアル→関連するドキュメント ・用語略語 PPG 追加、T32A 修正 ・図 2.1 フォント修正、タイマーBトリガー名修正 ・表 2.1 信号名修正 ・図 2.2 フォント修正、タイマーCトリガー名修正 ・表 2.2 信号名修正 ・図 3.4 32ビットタイマー接続例を修正 ・4.1 ベースアドレス Type3 を追加、注を修正 ・4.3.8 Bit Symbol 修正 ・4.4.8 Bit Symbol 修正 ・5.3 [T32AxOUTCRA1] <OCRA>→[T32AxOUTCRA0] <OCRA>修正 ・図 5.10 [T32AxRGA0] → [T32AxCAPA0], [T32AxRGA1] → [T32AxCAPA1]へ修正 ・図 5.11 [T32AxRGA0] → [T32AxCAPA0], [T32AxRGA1] → [T32AxCAPA1]へ修正
3.1	2019-07-23	・図 2.1 信号名修正 INTT32AxCAPA0→ INTT32AxACAP0, INTT32AxCAPA1→ INTT32AxACAP1, INTT32AxCAPB0→ INTT32AxBCAP0, INTT32AxCAPB1→ INTT32AxBCAP1 ・表 2.1 信号名修正 INTT32AxCAPA0→ INTT32AxACAP0, INTT32AxCAPA1→ INTT32AxACAP1, INTT32AxCAPB0→ INTT32AxBCAP0, INTT32AxCAPB1→ INTT32AxBCAP1 ・図 2.2 信号名修正 INTT32AxCAPC0→ INTT32AxCCAP0, INTT32AxCAPC1→ INTT32AxCCAP1 ・表 2.2 信号名修正 INTT32AxCAPC0→ INTT32AxCCAP0, INTT32AxCAPC1→ INTT32AxCCAP1 ・3.9 信号名修正 INTT32AxCAPA0/1→ INTT32AxACAP0/1, INTT32AxCAPB0/1→ INTT32AxBCAP0/1, INTT32AxCAPC0/1→ INTT32AxCCAP0/1 ・3.9.2 信号名修正 INTT32AxCAPA0→ INTT32AxACAP0, INTT32AxCAPA1→ INTT32AxACAP1, INTT32AxCAPB0→ INTT32AxBCAP0, INTT32AxCAPB1→ INTT32AxBCAP1, INTT32AxCAPC0→ INTT32AxCCAP0, INTT32AxCAPC1→ INTT32AxCCAP1 ・4.3.9 信号名 T32AxTRGINAPCK を追記 ・4.4.2 信号名 T32AxTRGINAPCK を追記 ・4.4.9 信号名 T32AxTRGINAPCK を追記 ・4.5.2 信号名 T32AxTRGINAPCK を追記 ・4.5.9 信号名 T32AxTRGINAPCK を追記
3.2	2020-04-17	・TXZ+ファミリーを追加 ・商標の削除 ・3.1 「fsys 供給停止レジスターC」を追記 ・4.1 (1)ベースアドレスの TYPE 2 へ ch14,ch15 を追記 ・4.3.5 / 4.3.6 / 4.4.5 / 4.4.6 / 4.5.5 / 4.5.6 注 2)を追記

3.3	2020-08-13	・2.1. 16 ビットタイマー 図 2.1 のタイマーB: 「割り込みマスクレジスター」→「割り込みマスクレジスターB」へ修正。 用語修正。 ・2.2. 32 ビットタイマー 図 2.2 のタイマーC: 「割り込みマスクレジスター」→「割り込みマスクレジスターC」へ修正。 ・3.3.6. パルスカウント 図 3.2: 文字欠け修正。 ・4.1. レジスター一覧 「ステータスレジスター」→「ステータスレジスター」へ修正。(計 3 か所) ・4.3.2. [T32AxCRA] (カウンタ制御レジスターA) 注 1): 「章」を削除。 ※4.3.9 / 4.4.2 / 4.4.9 / 4.5.2 / 4.5.9 も同様修正。 ・4.3.5. / 4.3.6 / 4.4.5 / 4.4.6 / 4.5.5 / 4.5.6 の注 2) 「注」→「*」へ修正。 ・4.3.13. / 4.4.13 / 4.5.13 の章題を修正。 「ステータスレジスターA」→「ステータスレジスターA」へ修正。 「ステータスレジスターB」→「ステータスレジスターB」へ修正。 「ステータスレジスターC」→「ステータスレジスターC」へ修正。 ・4.3.13. [T32AxSTA] (ステータスレジスターA) Bit Symbol: INTA1 「タイマーレジスター1」→「タイマーレジスターA1」へ修正。 Bit Symbol: INTA0 「タイマーレジスター0」→「タイマーレジスターA0」へ修正。 ・4.4.13. [T32AxSTB] (ステータスレジスターB) Bit Symbol: INTB1 「タイマーレジスター1」→「タイマーレジスターB1」へ修正。 Bit Symbol: INTB0 「タイマーレジスター0」→「タイマーレジスターB0」へ修正。 ・4.5.13. [T32AxSTC] (ステータスレジスターC) Bit Symbol: INTC1 「タイマーレジスター1」→「タイマーレジスターC1」へ修正。 Bit Symbol: INTC0 「タイマーレジスター0」→「タイマーレジスターC0」へ修正。 ・5.5. 同期動作による PPG 出力 「タイマーレジスター0/1」→「タイマーレジスターB0/B1」へ修正。 ・その他 用語修正。
3.4	2025-06-09	・体裁の更新 ・1. 概要 表を変更 ・3.3.2. 動作開始 説明文を変更 ・3.3.3. 動作停止 説明文を変更 ・3.3.7. カウンタリロード 説明文を変更 ・3.4. 同期動作 説明文と図 3.4 を変更、表を追加 ・3.8. プログラマブル矩形波(PPG)出力モード (T32AxOUTA/T32AxOUTB/T32AxOUTC) 説明文を変更 ・4.3.2. [T32AxCRA] (カウンタ制御レジスターA) 表を変更 ・4.4.2. [T32AxCRB] (カウンタ制御レジスターB) 表を変更 ・4.5.2. [T32AxCRC] (カウンタ制御レジスターC) 表を変更 ・5.3. プログラマブル矩形波(PPG)出力 説明文と図 5.5 を変更 5.5. 同期動作による PPG 出力 説明文を変更

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下"特定用途"という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。