

DTMOS VI(HSD)

特長と使用上の注意

概要

DTMOS VI(HSD) (ディーティーマスシックスエイチエスディー) は、高速ボディーダイオードタイプのスーパージャンクション MOSFET です。本資料では、DTMOS VI(HSD) の技術的な特長を示し、自社従来品や競合他社品との特性比較や電源実機搭載時の性能比較を説明します。

東芝デバイス&ストレージ株式会社

目次

概要	1
目次	2
1. 製品概要	5
2. アプリケーションにおける製品位置づけと特長	5
2.1. アプリケーションにおける製品位置づけ	5
2.2. 逆回復動作	6
2.3. 逆回復特性の改善	7
2.4. 製品特長	8
3. 特性比較	9
3.1. 逆回復(trr)特性	9
3.2. V_{DSF} 特性	10
3.3. I_{DSS} 特性	11
3.4. Qg 特性	11
3.5. L 負荷スイッチング特性	12
3.6. $R_{DS(on)}$ 特性	14
4. 実機効率 (競合比較)	15
4.1. LLC コンバーター搭載時の比較	15
4.2. PSFB 搭載時の比較	17
5. DTMOS VI(HSD) ラインアップ	18
6. まとめ	19
製品取り扱い上のお願い	20

目次

図 1.1	$R_{DS(ON)} \times Q_{rr}$	5
図 1.2	$R_{DS(ON)} \times Q_{gd}$	5
図 2.1	LLC コンバーター1 次側回路図	6
図 2.2	LLC コンバーター1 次側の MOSFET 動作	6
図 2.3	LLC での共振外れ時の MOSFET 動作	6
図 2.4	LLC での電源起動時の MOSFET 動作	6
図 2.5	ボディダイオード中のキャリアの移動	6
図 2.6	逆回復動作	7
図 2.7	逆回復動作改善	7
図 2.8	DTMOS VI HSD タイプと STD タイプの t_{rr} , Q_{rr} 比較	8
図 2.9	DTMOS IV(HSD) と DTMOS VI(HSD) の I_{DSS} ($T_a=150^\circ\text{C}$) 比較	8
図 2.10	$R_{DS(ON)} \times Q_{gd}$ 比較	9
図 3.1	t_{rr} 波形比較	9
図 3.2	t_{rr} 耐量比較	10
図 3.3	$I_{DR}-V_{DSF}@V_{GS}=5V$ 比較	10
図 3.4	高温 $I_{DSS}-T_a$ 比較	11
図 3.5	Q_g 波形比較	11
図 3.6	L 負荷スイッチ測定回路	12
図 3.7	L 負荷スイッチ波形と dV/dt 測定箇所	12
図 3.8	L 負荷スイッチ波形と E_{on} , E_{off} 測定箇所	13
図 3.9	各 R_g 条件の L 負荷スイッチ dV/dt 比較	13
図 3.10	各 I_D 条件の $E_{on}+E_{off}$ 比較	14
図 3.11	各 R_g 条件の $E_{on}+E_{off}$ 比較	14
図 3.12	正規化 $R_{DS(ON)}-I_D$ 比較	15
図 3.13	正規化 $R_{DS(ON)}-T_a$ 比較	15
図 4.1	1.5kW LLC コンバーター1 次側回路図	15
図 4.2	効率比較	16
図 4.3	スイッチング損失 E_{on} , E_{off} , $E_{on}+E_{off}$ 比較	16
図 4.4	1.6kW AC-DC 電源 PSFB 部 1 次側回路図	17
図 4.5	効率比較	17
図 4.6	$V_{DSF}-I_D$ 比較	18
図 4.7	$R_{DS(ON)}-I_D$ 比較	18
図 4.8	$E_{on}+E_{off}$ 比較	18

表目次

表 3.1	競合他社製品特性一覧	9
表 4.1	実機評価に使用した製品の実測特性比較	15
表 4.2	LLC コンバーターでの評価条件.....	16
表 4.3	実機評価に使用した製品の実測特性比較	17
表 4.4	1.6kW AC-DC 電源での評価条件	17
表 5.1	ラインアップ表	18

1. 製品概要

DTMOS VI(HSD) (High Speed Diode) は、DTMOS VI スタンダード品にライフタイム制御プロセスを適用したスーパージャンクション MOSFET です。従来世代の DTMOS IV(HSD) の後継製品群となります。HSD タイプの特長である低逆回復電荷量の特性を有し、性能指数の「ドレイン・ソース間オン抵抗×逆回復電荷量」($R_{DS(ON)} \times Q_{rr}$) を低減しました。また同性能指数の「ドレイン・ソース間オン抵抗×ゲート・ドレイン間電荷量」($R_{DS(ON)} \times Q_{gd}$) は、DTMOS IV(HSD) よりも大きく改善しています。産業電源、通信・サーバー電源 1 次側の LLC 共振型 DC-DC コンバーター(LLC) や位相シフトフルブリッジ回路(PSFB)に最適な製品であり、電源の電力変換効率改善に貢献します。

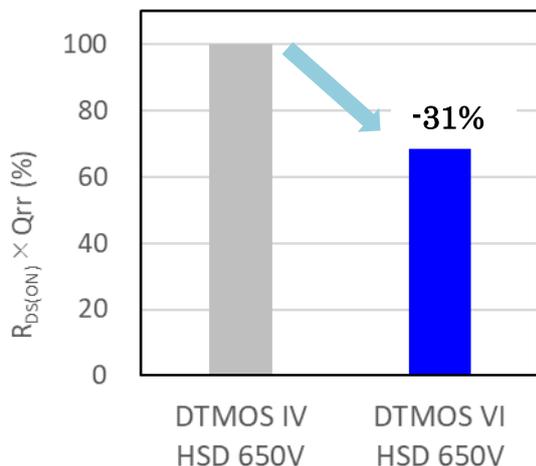


図 1.1 $R_{DS(ON)} \times Q_{rr}$

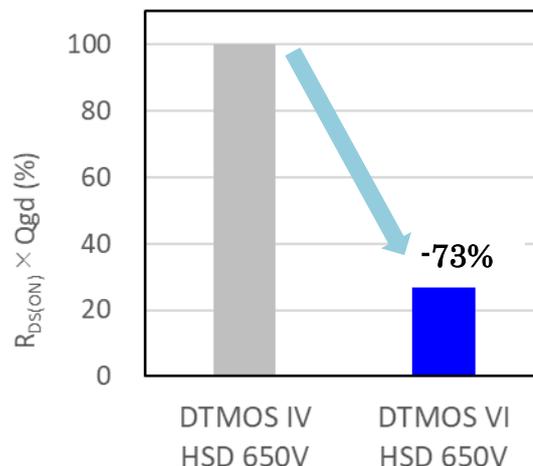


図 1.2 $R_{DS(ON)} \times Q_{gd}$

2. アプリケーションにおける製品位置づけと特長

2.1. アプリケーションにおける製品位置づけ

産業電源業界の中で、5G・ビッグデータ・AI・IoT・ロボティクス・DX などのデジタル化の中核となるサーバー・データセンター・通信基地局向けの電源については、需要拡大に伴い消費電力量が飛躍的に増加しているため、高効率・低損失化の必要性が高まっています。高効率化実現に向けたスイッチング損失低減のために電源の回路トポロジーのソフトスイッチング化が進んでおり、主なソフトスイッチング回路である LLC 回路や PSFB 回路が採用されています。これらの回路では、使用される MOSFET のボディダイオードの逆回復(リバースリカバリー)特性が重要となっています。例として LLC 回路では、過負荷時などで MOSFET のスイッチング周波数が低下し共振周波数から外れる場合(図 2.3)、片方の MOSFET のボディダイオードに電流が流れているタイミングで、もう片方の MOSFET がオンするためリカバリーモードに突入し、貫通電流が流れ大きな損失や破壊に繋がる可能性があります。また電源起動時などで MOSFET の導通電流が逆方向(ソースからドレイン)から順方向(ドレインからソース)に反転する前に、もう片方の MOSFET がオンするような場合も同様に(図 2.4)、リカバリーモードに突入し、この場合も貫通電流により大きな損失や破壊に繋がる可能性があります。この逆回復動作を短くすることで損失や破壊を抑制することが可能であり、逆回復特性を向上させた製品が HSD タイプの MOSFET となります。

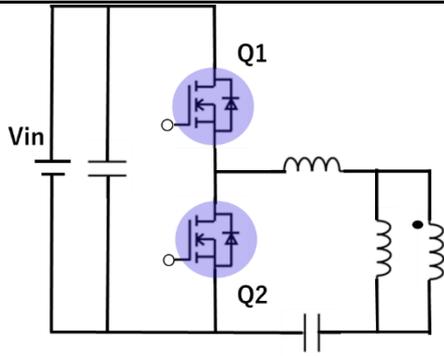


図 2.1 LLC コンバーター1 次側回路図

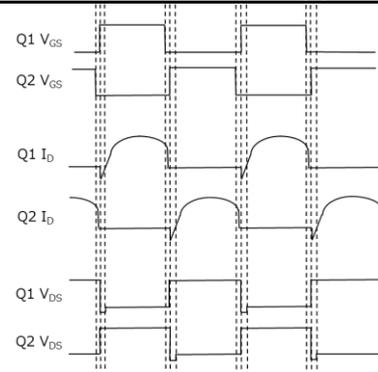
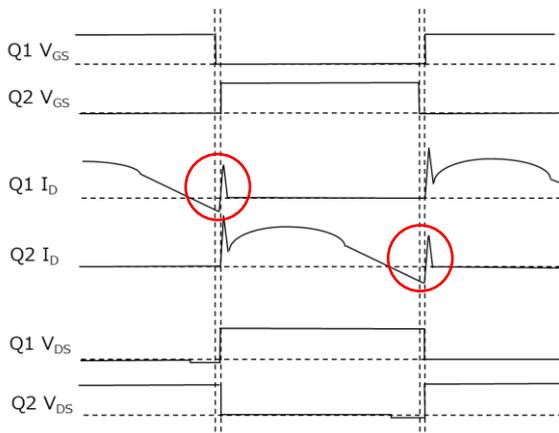
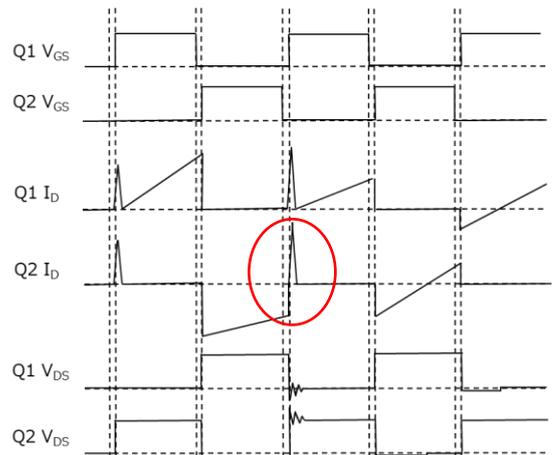


図 2.2 LLC コンバーター1 次側の MOSFET 動作



○ : 逆回復損失が大きい領域

図 2.3 LLC での共振外れ時の MOSFET 動作



○ : 逆回復損失が大きい領域

図 2.4 LLC での電源起動時の MOSFET 動作

2.2. 逆回復動作

MOSFET のボディダイオードに順方向バイアスが印加されると、MOSFET に多数キャリアが注入されます。その後逆方向にバイアスが印加されると、注入されたホールはソース電極側、電子がドレイン電極側に移動します。そのキャリア移動が完了するまでの時間を逆回復時間(trr) といいます。この trr 動作では、電圧印加中にショート電流が流れる状態となり、損失が発生します。

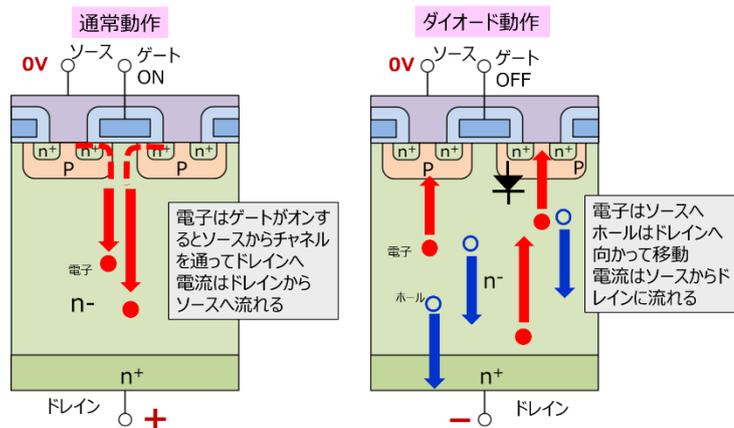


図 2.5 ボディダイオード中のキャリアの移動

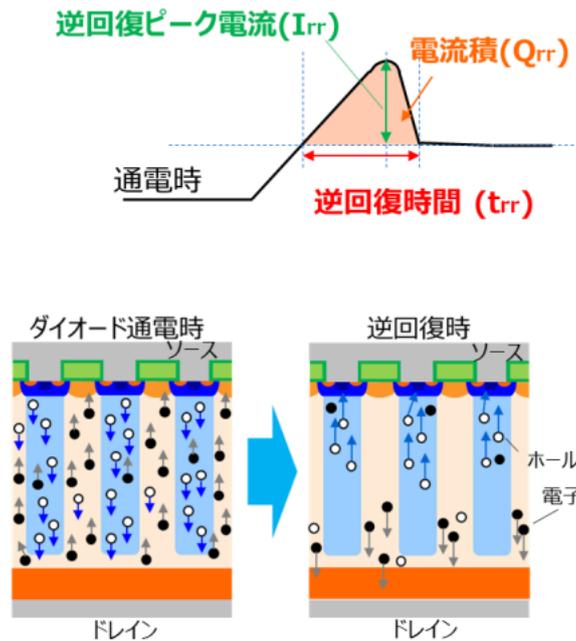
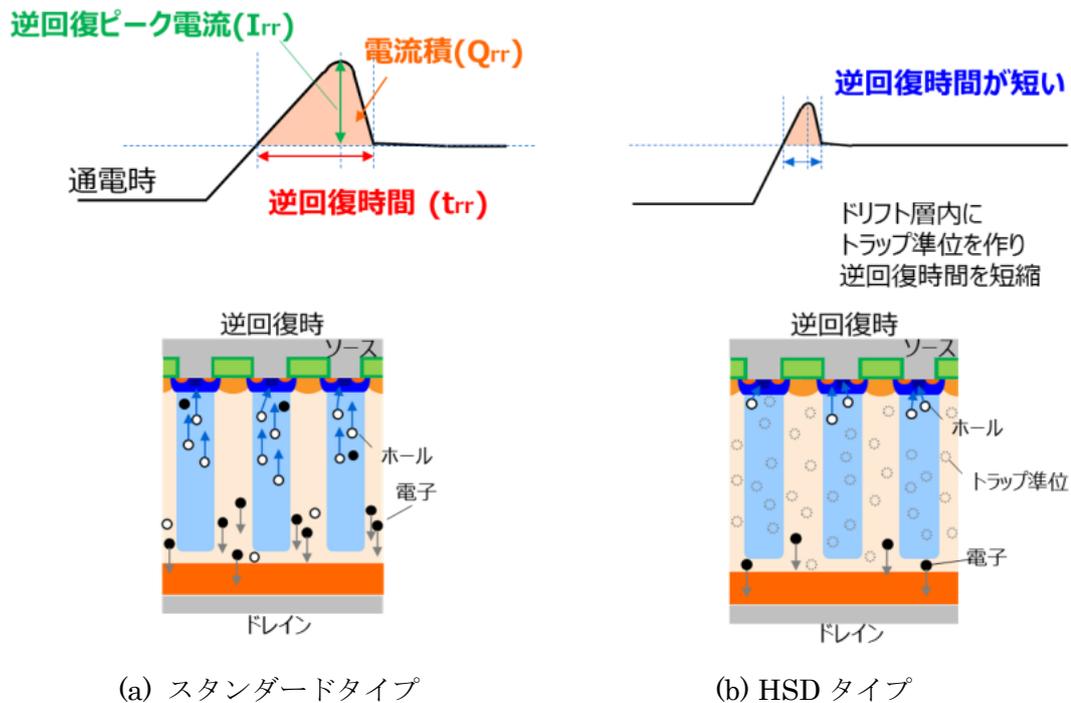


図 2.6 逆回復動作

2.3. 逆回復特性の改善

逆回復動作における損失の改善には、ダイオードの逆回復時間を短くする必要があります。DTMOS VI(HSD) ではその方法としてドリフト層内に不純物を注入しトラップ準位をつくる方法(ライフタイム制御プロセス)を適用して、電子とホールを再結合させてキャリアの消失を促進させる方法を導入しました。これによりダイオード通電時に注入されたキャリアがトラップされ減少し、 t_{rr} が短くなります。



(a) スタンダードタイプ

(b) HSD タイプ

図 2.7 逆回復動作の改善

2.4. 製品特長

DTMOS VI(HSD) は最新世代の DTMOS VI にライフタイム制御プロセスを導入しており、DTMOS VI のスタンダードタイプや従来世代の DTMOS IV(HSD) に対して各特性を改善しております。DTMOS VI のスタンダードタイプと比較して、逆回復時間(t_{rr})で 65%低減、逆回復電荷量(Q_{rr})で 88%低減 (測定条件: $-dI_{DR}/dt=100A/\mu s$) を達成しています。DTMOS IV(HSD) に対しては、高温 I_{DSS} 特性が改善しております。また $R_{DS(ON)} \times Q_{gd}$ は DTMOS VI のスタンダードタイプと同等の特性を維持しており、DTMOS IV(HSD) 品 よりも 70%低減しております。

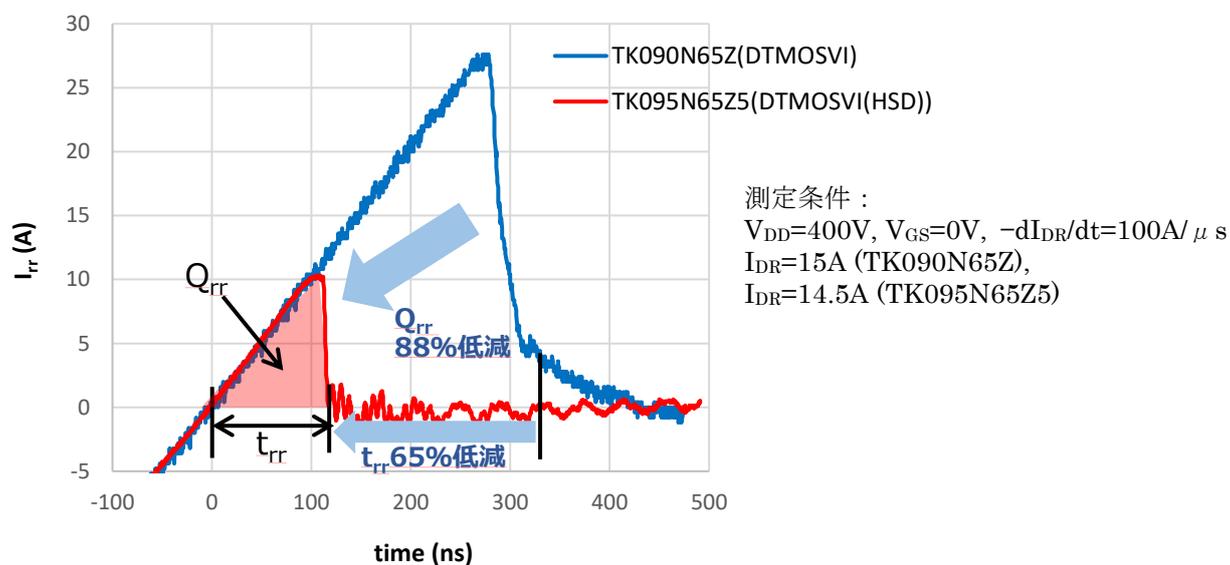


図 2.8 DTMOS VI HSD タイプと STD タイプの t_{rr} , Q_{rr} 比較

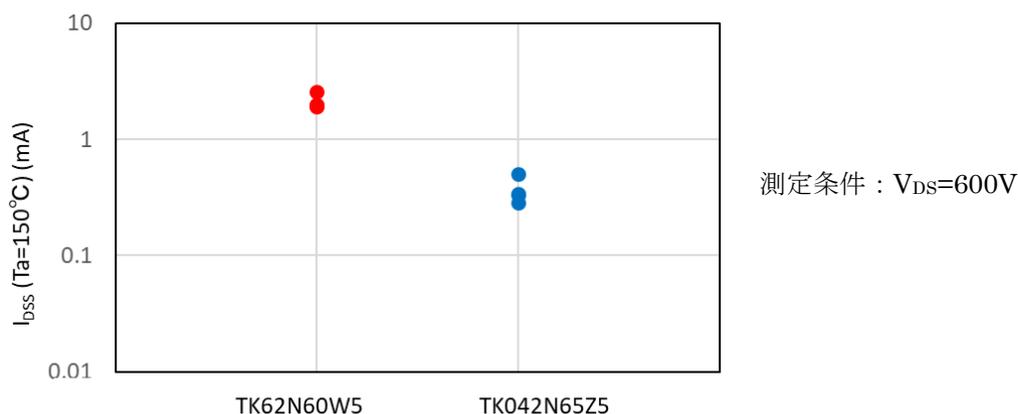


図 2.9 DTMOS IV(HSD) と DTMOS VI(HSD) の I_{DSS} ($T_a=150^\circ C$) 比較

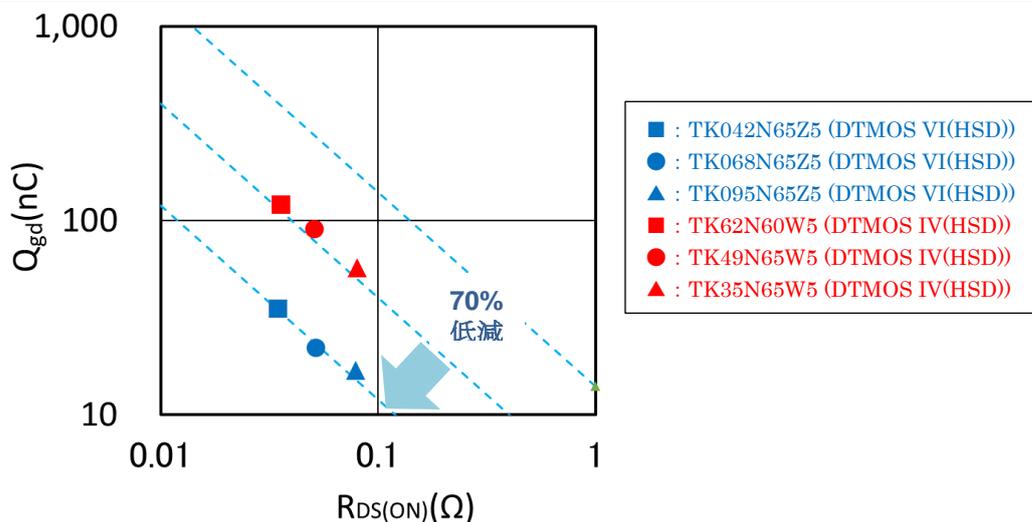


図 2.10 R_{DS(ON)} × Q_{gd} 比較

3. 特性比較

DTMOS VI(HSD) の位置づけの確認として、製品特性の主要項目について、旧世代製品および競合他社製品を含めて比較した結果を示します。DTMOS VI(HSD) の TK042N65Z5 と同等の R_{DS(ON)} 特性を持つ旧世代品(TK62N60W5,TK49N65W5) および競合品(Competitor A,B,C,D) と比較しました。

表 3.1 競合他社製品特性一覧

Competitor	V _{DSS}	R _{DS(ON)} max
Competitor A	600V	40mΩ
Competitor B	650V	41mΩ
Competitor C	600V	40mΩ
Competitor D	600V	43mΩ

3.1. 逆回復(trr)特性

MOSFET のボディダイオードの特性として、図 3.1 に trr 波形比較を示します。DTMOS VI(HSD) である TK042N65Z5 は、同 650V 耐圧の競合品 Competitor B に対して同等レベルの trr 特性となっています。TK042N65Z5 を電源実機に搭載した際にも、逆回復動作における損失は Competitor B と同等となることが想定されます。

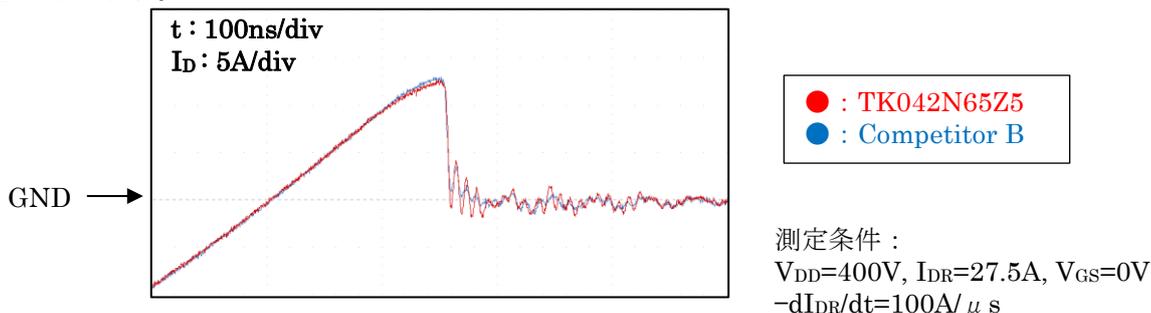


図 3.1 trr 波形比較

また、trr 動作で、高 $-dI_{DR}/dt$ 条件とした場合の破壊耐量を比較しました。その結果を図 3.2 に示します。DTMOS VI(HSD) は競合他社品に対して耐量が高い傾向にあります。この特性により DTMOS VI(HSD) は高 $-dI_{DR}/dt$ 条件での実使用に対して、耐量が高いため、さまざまな回路基板で使いやすい製品となっています。

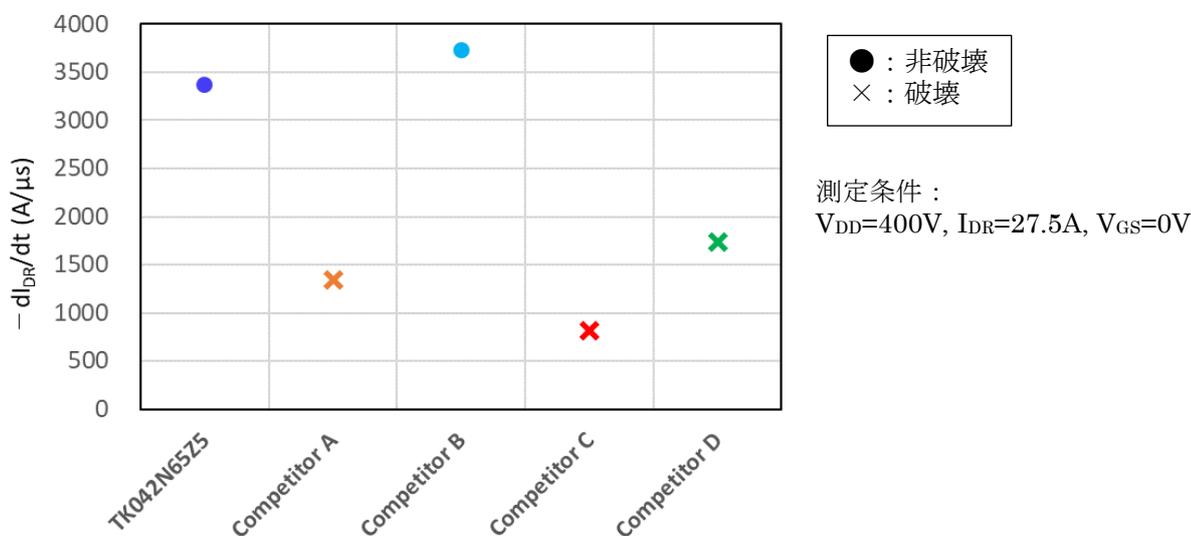


図 3.2 trr 耐量比較

3.2. V_{DSF} 特性

ボディードायオードの特性として、 $I_{DR}-V_{DSF}$ 特性比較を図 3.3 に示します。 $V_{GS}=5V$ 条件での比較となりますが、 $V_{GS}=5V$ 以上ではチャネルが開き FET が導通するため低オン抵抗特性の TK042N65Z5 は V_{DSF} の値が低くなっております。この特性は LLC 回路におけるボディードायオード導通時やその状態でゲート電圧が印加された際には効果を発揮し、LLC 回路などで DTMOS VI(HSD) 製品を使用することで、電源全体での損失低減に貢献します。

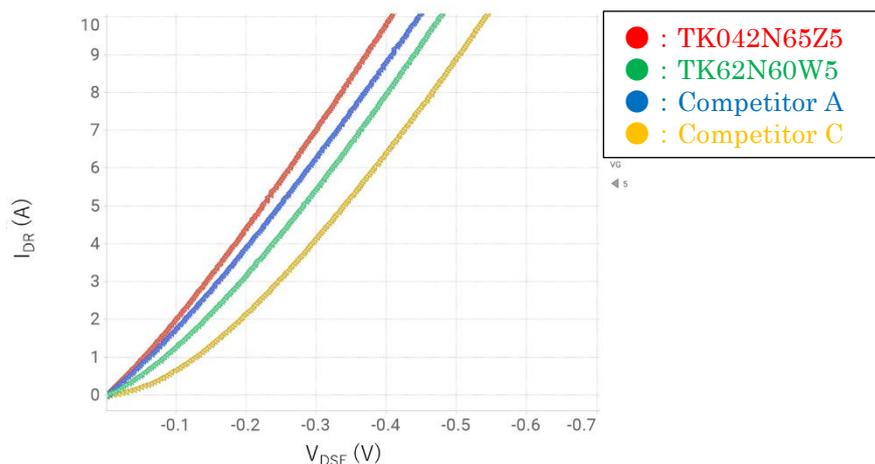


図 3.3 $I_{DR}-V_{DSF}$ ($V_{GS}=5V$) 比較

3.3. I_{DSS} 特性

スタンダードタイプに対して HSD タイプの I_{DSS} は値が大きく注意すべき項目となります。 I_{DSS} の高温特性比較 ($T_a=100\sim 150^\circ\text{C}$) を図 3.4 に示します。DTMOS VI(HSD) は常温では DTMOS IV(HSD) と同規格であり $100\ \mu\text{A}$ を上限としておりますが、高温では実力が大幅に改善されております。また I_{DSS} @ $T_a=150^\circ\text{C}$ の競合比較では、Competitor C に対して TK042N65Z5 の場合は約半分以下の I_{DSS} 値であり、DTMOS VI(HSD) が優位となります。

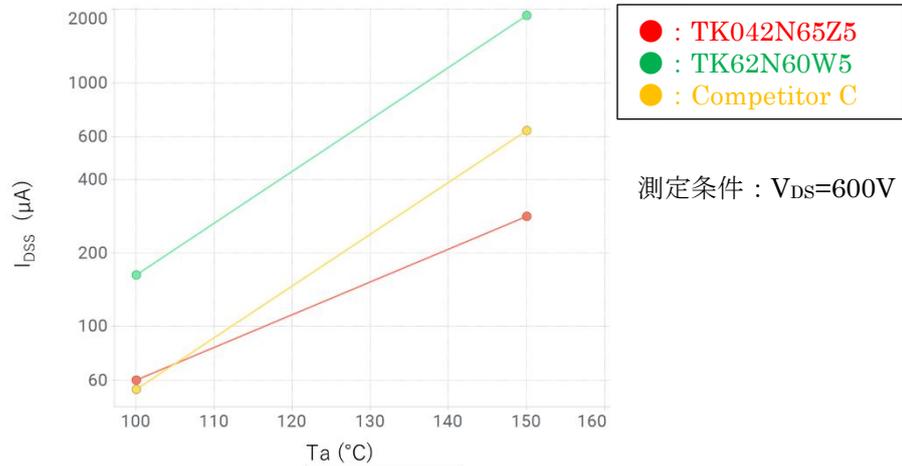
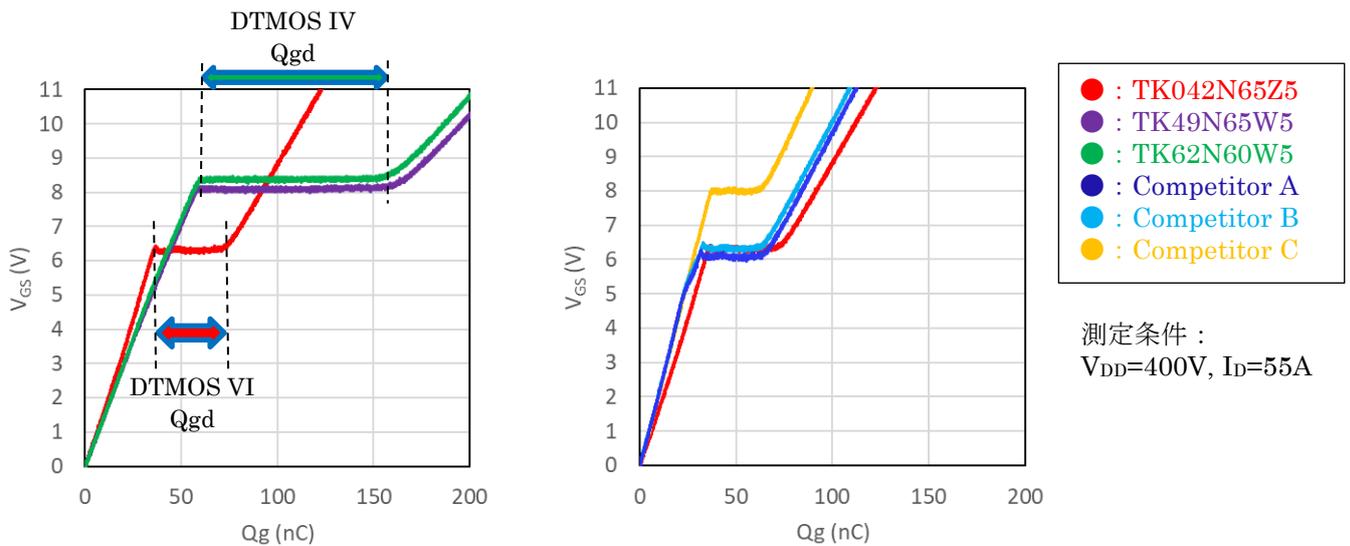


図 3.4 高温 I_{DSS} - T_a 比較

3.4. Q_g 特性

Q_g 波形比較を図 3.5 に示します。DTMOS VI(HSD) は DTMOS IV(HSD) に対して、MOSFET 構造の最適化によってゲート・ソース間およびゲート・ドレイン間の容量を低減したため、 Q_g および Q_{gd} を大幅に改善しております (Q_g :40%削減、 Q_{gd} :65%削減)。これにより DTMOS IV よりも MOSFET のスイッチングスピードを向上し、スイッチング損失が低減されます。またゲートドライブ損失も低減され、ドライバーの負荷電流も低減します。競合他社品との比較では、Competitor C に次いで DTMOS VI (HSD) の Q_{gd} が低く、Competitor A,B と同等の特性となっております。



(a) Q_g 自社比較

(b) Q_g 競合他社比較

図 3.5 Q_g 波形比較

3.5. L 負荷スイッチング特性

L 負荷を使用して MOSFET をスイッチング動作させた場合の波形および損失の比較を行いました。図 3.6 に測定回路図、図 3.7 および図 3.8 にスイッチング波形と測定箇所のイメージを示します。測定箇所は、ターンオフ時の V_{DS} 上昇波形の dV/dt とし、外付けの R_g を可変し測定比較しています。またスイッチング時の E_{on}, E_{off} についても R_g を可変し測定比較しています。 dV/dt 比較結果を図 3.9 に示します。DTMOS VI(HSD) TK042N65Z5 は他製品に対して dV/dt 値が低い傾向にあります。また外付け R_g の値を大きくすると、 dV/dt 値がさらに減少することを確認しました。実際にご使用される基板によっては dV/dt 値が大きくなることが考えられますが、外付け R_g により調整することが可能です。

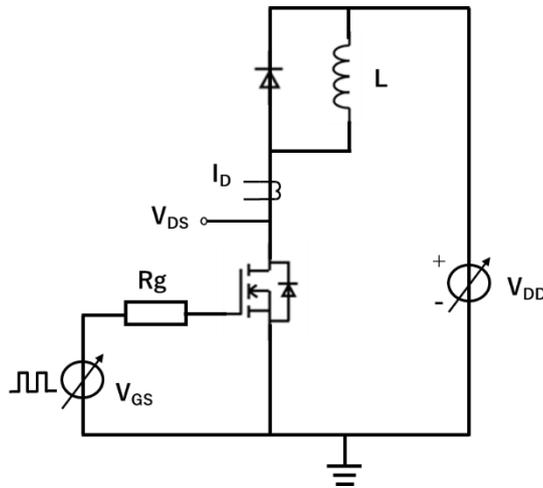
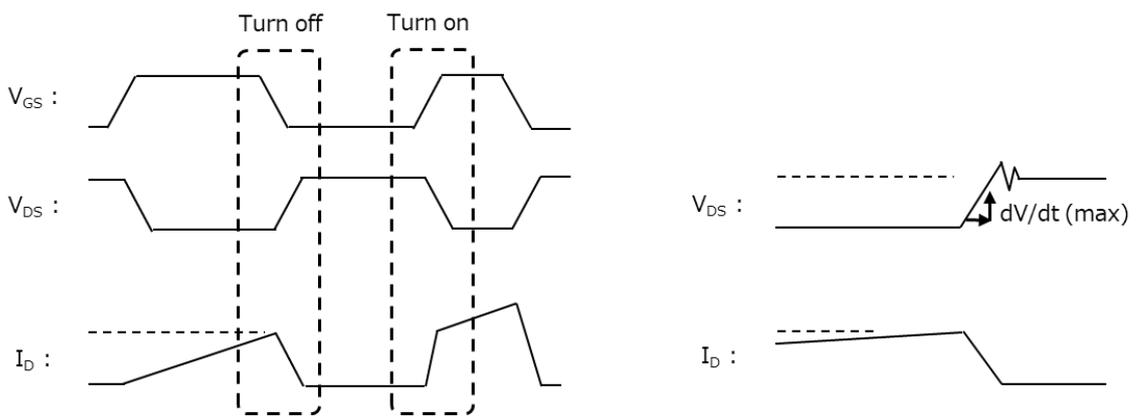


図 3.6 L 負荷スイッチ測定回路



(a) 全体波形イメージ

(b) 拡大波形イメージ(Turn off)

図 3.7 L 負荷スイッチ波形と dV/dt 測定箇所

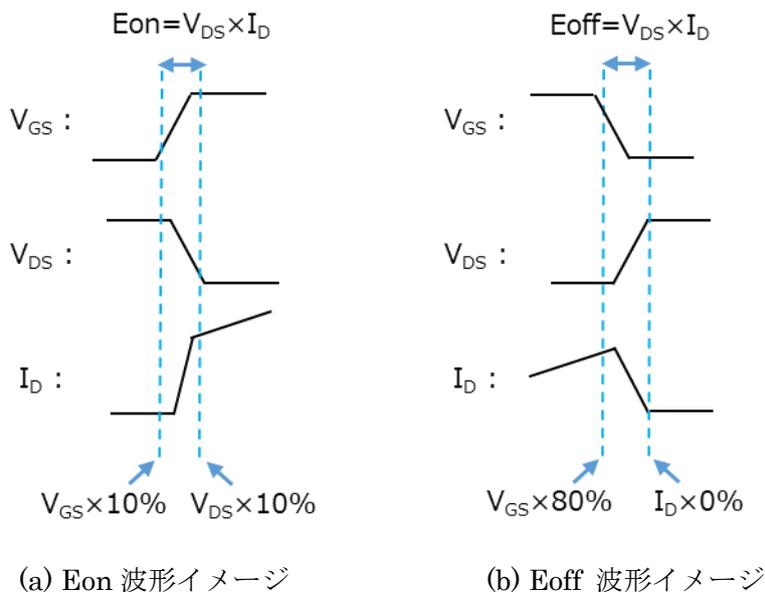


図 3.8 L 負荷スイッチ波形と Eon, Eoff 測定箇所

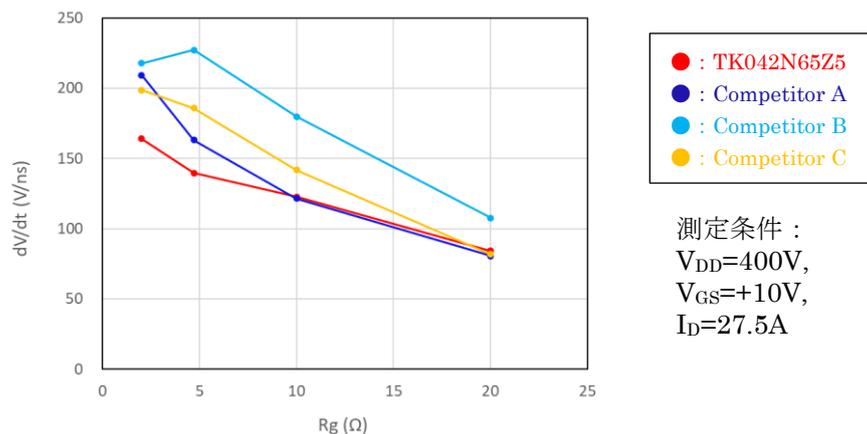


図 3.9 各 Rg 条件の L 負荷スイッチ dV/dt 比較

図 3.6 回路における L 負荷スイッチングでのトータル損失 Eon+off を比較しました。図 3.10 に各 I_D 電流条件での Eon+off を競合比較していますが、DTMOS VI(HSD) TK042N65Z5 は電流全領域で最も低い値となります。特に大電流時に Competitor C との差が大きく広がるように、競合他社品に対して優位です。DTMOS VI(HSD) が低損失であることが分かり、電源実機搭載の場合でも重負荷条件でのスイッチング損失が低くなり、重負荷条件での効率向上に貢献できると考えられます。また、図 3.11 では、 I_D 電流条件を 27.5A に固定して、外付け Rg 条件を変化させた場合の Eon+off を比較しています。全 Rg 領域で、TK042N65Z5 の Eon+off の値が競合他社品よりも小さく安定して低損失となっております。dV/dt を調整するため、外付け Rg により波形をコントロールすることが可能でありながら、Rg を増加させても損失の大幅な増加を抑えることが可能です。

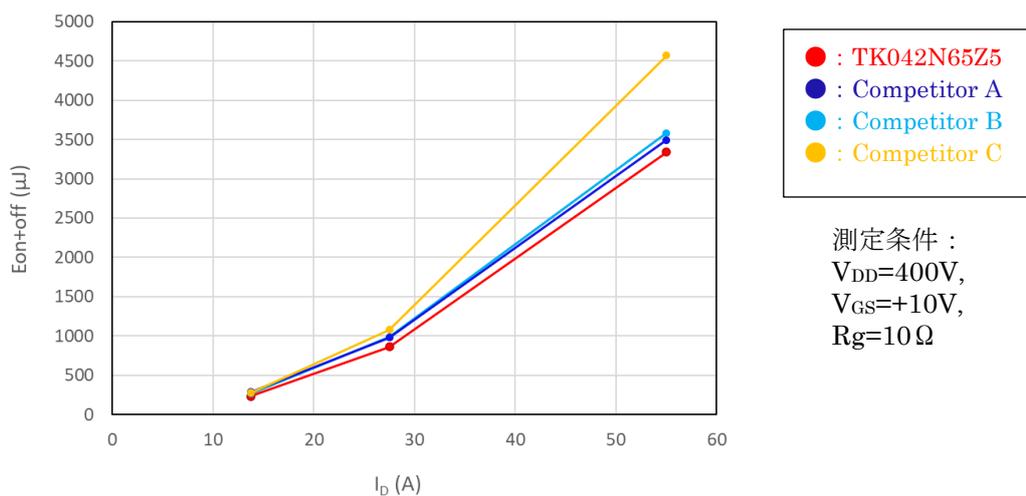


図 3.10 各 Id 条件の Eon+Eoff 比較

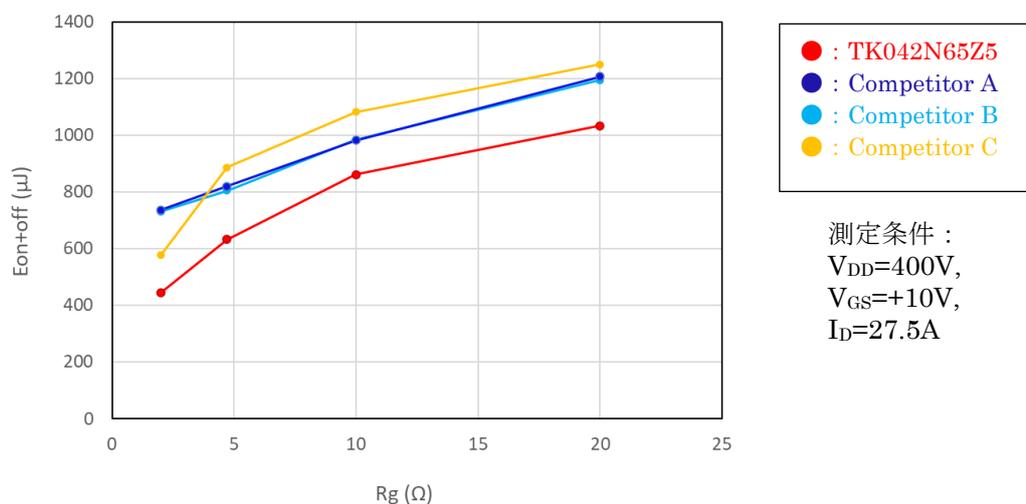
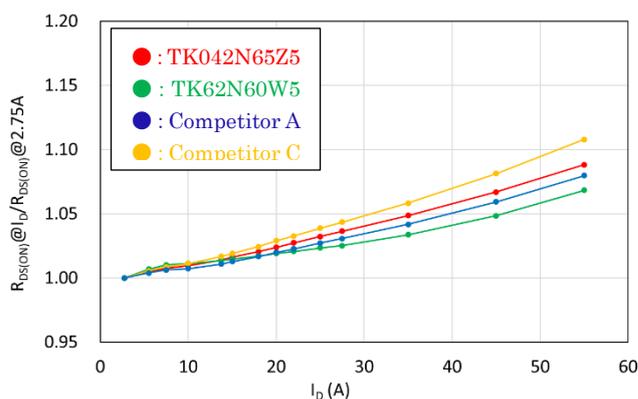


図 3.11 各 Rg 条件の Eon+Eoff 比較

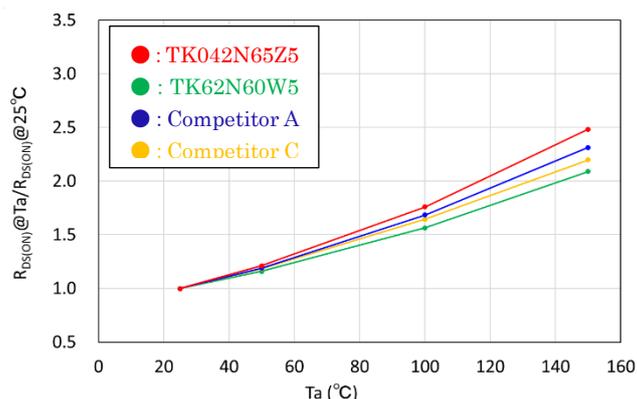
3.6. R_{DS(on)}特性

競合他社製品との R_{DS(on)}特性の比較を以下に示します。I_D 増加とともに R_{DS(on)} が増加しますが、DTMOS VI(HSD) は競合他社製品とほぼ同等の上昇率を示しております。R_{DS(on)}・T_a 特性については、高温時に R_{DS(on)} が増加する傾向にあります。DTMOS VI(HSD) は競合他社製品よりも上昇率がやや高くなりますが、基本的に大きな差はないと考えられます。実際のご使用時の温度環境や動作温度に注意いただき、温度ディレーティングによるご使用を推奨致します。



測定条件 : $V_{GS}=10V, T_a=25^{\circ}C$

図 3.12 正規化 $R_{DS(ON)} \cdot I_D$ 比較



測定条件 : $V_{GS}=10V, I_D=27.5A$

図 3.13 正規化 $R_{DS(ON)} \cdot T_a$ 比較

4. 実機効率 (競合比較)

4.1. LLC コンバーター搭載時の比較

電源実機を使用して MOSFET を載せ替えた場合の電力変換効率の比較評価を行いました。評価には 1.5kW 出力の LLC 共振型 DC-DC コンバーター基板を使用し、図 4.1 に示す 1 次側の MOSFET Q1,Q2 を載せ替えた場合の電力変換効率を測定した結果を図 4.2 に示します。

DTMOS VI(HSD) TK042N65Z5 搭載時の効率は、DTMOS IV(HSD) TK62N60W5 搭載時に対して、全負荷領域で改善しています。MOSFET 特性比較(表 4.1)で確認できるように $R_{DS(ON)}$ は低減されており、導通損失が改善していることと、スイッチング時における損失 $E_{on}+E_{off}$ の改善(図 4.3)が、実機効率でも反映されていることが確認できます。また競合他社品との比較では、DTMOS VI(HSD) 搭載時の効率は、Competitor A 搭載時と同等レベルとなります。MOSFET 主要特性の $R_{DS(ON)}$ の値が近いため、実機効率では大きな差は見られません。 $E_{on}+E_{off}$ は DTMOS VI(HSD) が優位となっており、実機の重負荷側の高効率化に寄与していると考えられます。

表 4.1 実機評価に使用した製品の実測特性比較

Product	$R_{DS(ON)}$ ($I_D=27.5A, V_{GS}=10V$)	V_{DSF} ($I_D=-55A, V_{GS}=0V$)	Q_{rr} ($V_{DD}=400V, I_{DR}=27.5A, -dI_{DR}/dt=100A/\mu s$)
TK042N65Z5 (DTMOSVI)	32.2 m Ω	1.04 V	1009 nC
TK62N60W5 (DTMOSIV)	36.6 m Ω	1.12 V	660 nC
Competitor A	33.8 m Ω	1.16 V	825 nC

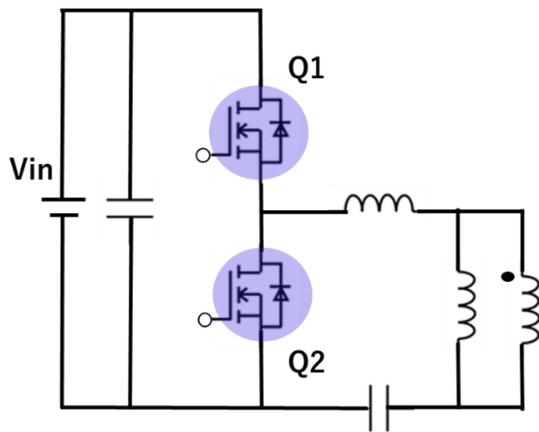
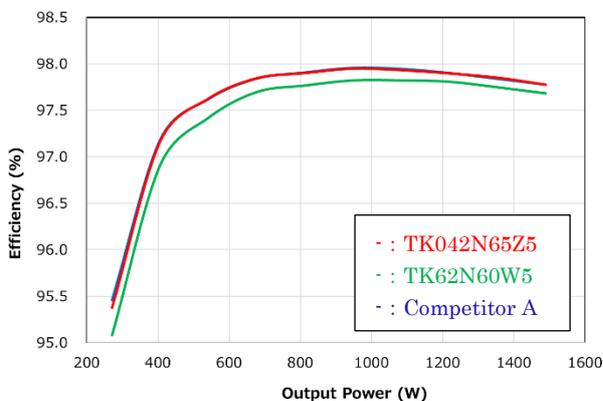


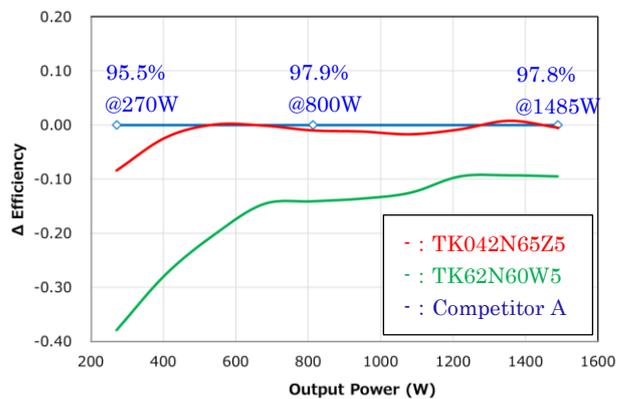
図 4.1 1.5kW LLC コンバーター1次側回路図

表 4.2 LLC コンバーターでの評価条件

入力電圧	380V
出力電圧	54V
出力電力	~1485W
ゲート駆動条件	$V_{GS}=14V$ on 側外付け $R_g=47\Omega$ off 側外付け $R_g=1.0\Omega$

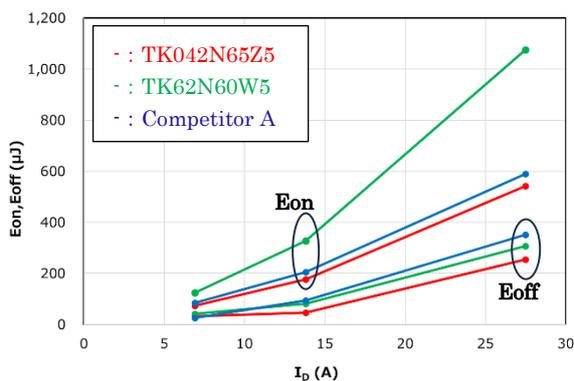


(a) 効率カーブ絶対値比較



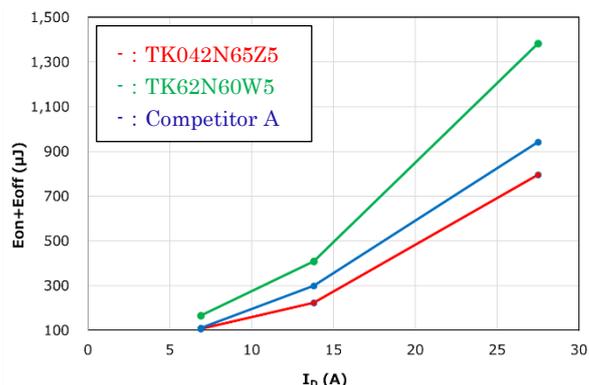
(b) 効率カーブ基準値比較

図 4.2 効率比較



測定条件 : $V_{DD}=400V$, $V_{GS}=+10V$,
 $R_g=10\Omega$

(a) E_{on}, E_{off} 比較



測定条件 : $V_{DD}=400V$, $V_{GS}=+10V$,
 $R_g=10\Omega$

(b) $E_{on} + E_{off}$ 比較

図 4.3 スイッチング損失 E_{on} , E_{off} , $E_{on}+E_{off}$ 比較

4.2. PSFB 搭載時の比較

1.6kW AC-DC 電源基板のメイン Sw 1 次側(位相シフトフルブリッジ(PSFB) 回路) を使用して、MOSFET を載せ替えた場合の電力変換効率比較評価を実施しました。その結果を図 4.5 に示します。DTMOS IV(HSD) 品である TK095N65Z5 (650V, 95mΩ Max, TO-247 パッケージ) とほぼ同スペックである Competitor E (600V, 90mΩ Max, TO-247 パッケージ) 製品を搭載した場合を比較すると TK095N65Z5 搭載時の効率は、全負荷領域で Competitor E に対して高効率となっています。製品特性として、TK095N65Z5 は Competitor E に対して、 $R_{DS(ON)}$ は高い(図 4.7 参照)ものの、低 V_{DSF} 特性(図 4.6 参照), 低スイッチング損失($E_{on}+E_{off}$) 特性(図 4.8 参照)であることが高効率化に影響していると考えられます。

表 4.3 実機評価に使用した製品の実測特性比較

Product	$R_{DS(ON)}$ ($I_D=14.5A, V_{GS}=10V$)	V_{DSF} ($I_D=-25A, V_{GS}=0V$)	Q_{rr} ($V_{DD}=400V, I_{DR}=14.5A, -di_{DR}/dt=100A/\mu s$)
TK095N65Z5 (DTMOSVI)	74.7 mΩ	0.98 V	630 nC
Competitor E	71.9 mΩ	1.09 V	449 nC

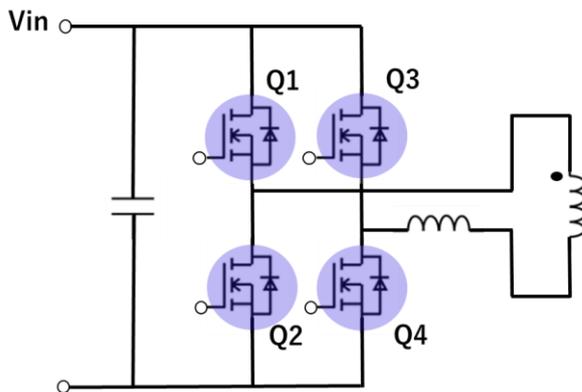


表 4.4 1.6kW AC-DC 電源での評価条件

入力電圧	230V AC
PSFB入力電圧	400V DC
PSFB出力電圧	48V DC
スイッチング周波数	100kHz
出力電力	~1600W
ゲート駆動条件	$V_{GS} = \pm 12V$ on 側外付け $R_g=3.3\Omega$ off 側外付け $R_g=3.3\Omega$

図 4.4 1.6kW AC-DC 電源 PSFB 部 1 次側回路図

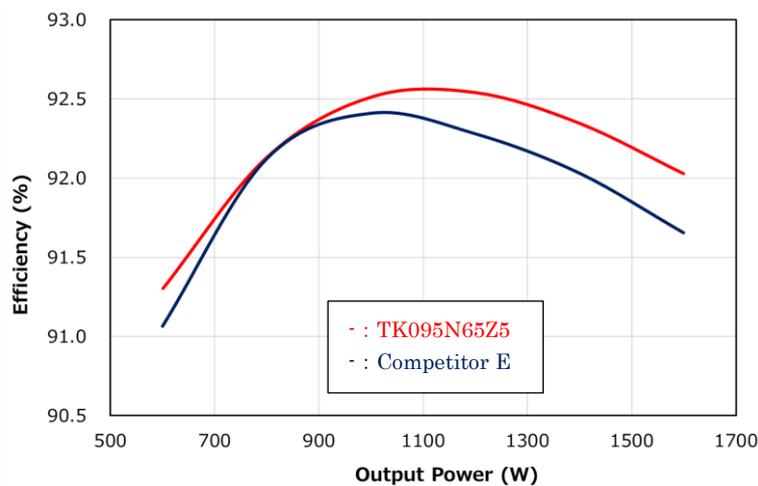
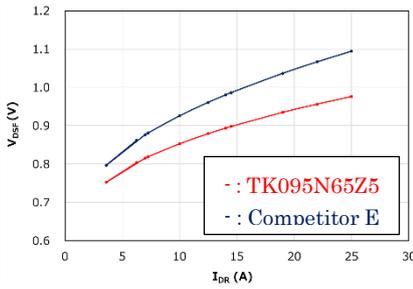
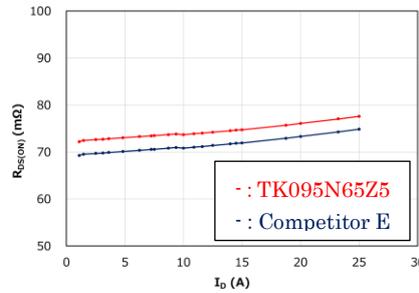


図 4.5 効率比較



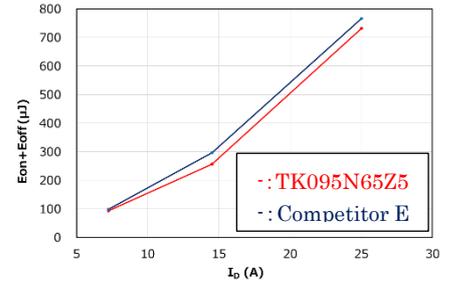
測定条件 : $V_{GS}=0V$

図 4.6 V_{DSF} - I_{DR} 比較



測定条件 : $V_{GS}=10V$

図 4.7 $R_{DS(ON)}$ - I_D 比較



測定条件 : $V_{DD}=400V$, $V_{GS}=+10V$, $R_g=10\Omega$

図 4.8 $E_{on}+E_{off}$ 比較

5. DTMOS VI(HSD) ラインアップ

DTMOS VI(HSD) シリーズについては、下表のように 650V および 600V の定格品のラインアップ展開を進めております。

表 5.1 ラインアップ表

2025 年 9 月時点

V_{DSS} (V)	$R_{DS(ON)}$ Max (Ω)	DFN8x8	TO-220	TO-220SIS	TO-247	TO-247-4L(X)	TOLL
650	0.200	TK200V65Z5	TK200E65Z5	TK200A65Z5			TK200U65Z5
	0.165	TK165V65Z5	TK165E65Z5	TK165A65Z5			TK165U65Z5
	0.115	TK115V65Z5	TK115E65Z5	TK115A65Z5	TK115N65Z5	TK115Z65Z5	TK115U65Z5
	0.095	TK095V65Z5	TK095E65Z5	TK095A65Z5	TK095N65Z5	TK095Z65Z5	TK095U65Z5
	0.068				TK068N65Z5	TK068Z65Z5	TK068U65Z5
0.042				TK042N65Z5	TK042Z65Z5		
600	(0.155)/(0.165)	TK(165)V60Z5	TK(155)E60Z5	TK(155)A60Z5			TK(155)U60Z5
	(0.125)/(0.13)	TK(130)V60Z5	TK(125)E60Z5	TK(125)A60Z5			TK(125)U60Z5
	(0.090)/(0.095)	TK(095)V60Z5	TK(090)E60Z5	TK(090)A60Z5	TK(090)N60Z5	TK(090)Z60Z5	TK(090)U60Z5
	(0.073)/(0.077)	TK(077)V60Z5	TK(073)E60Z5	TK(073)A60Z5	TK(073)N60Z5	TK(073)Z60Z5	TK(073)U60Z5
	(0.055)/(0.058)	TK(058)V60Z5			TK(055)N60Z5	TK(055)Z60Z5	TK(055)U60Z5
	(0.040)				TK(040)N60Z5	TK(040)Z60Z5	
	(0.034)				TK(034)N60Z5	TK(034)Z60Z5	

量産中
 開発中

6. まとめ

データセンターや通信基地局および AI サーバー向けなどの高出力・高効率電源に使用される、高速ボディダイオードタイプのスーパージャンクション MOSFET として、DTMOS VI(HSD) を開発しました。本製品群は、DTMOS VI スタンダード製品に対して、ボディダイオードの t_{rr} 特性を改善し、また従来の DTMOS IV(HSD) 製品と比較して、高温 I_{DSS} 特性を低減、性能指数である $R_{DS(ON)} \times Q_{gd}$ を 73% 低減しています。これにより電源の損失を改善し高効率化に貢献します。電源実機を使用した当社実測では、DTMOS VI(HSD) を使用することで既存製品に対する効率改善を確認しました。

今後、本シリーズのラインアップを拡充し製品を提供していくことで、電源など産業機器の損失低減、省エネルギー化に貢献していきます。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍사용途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>