TB67Z83xxFTG/Z85xxFTG
使用上の注意点

概要

TB67Z83xxFTG/TB67Z85xxFTG シリーズは、3 相分のハイサイドとローサイド MOSFET が駆動できる回路を内蔵しています。外付け MOSFET のゲート駆動電流は、ソース電流を 10 mA から 1 A (peak)、シンク電流を 20 mA から 2 A (peak)に設定可能です。また、VM 電源電圧の動作範囲は 8 V から 75 V、VDRAIN 電圧の動作範囲は 6 V から 75 V と広く使用できます。

TB67Z833xFTG/TB67Z853xFTG は、ゲイン調整可能なアンプを 3 つ内蔵し、シャント電流のセンシングに使用できます。

東芝デバイス&ストレージ株式会社

アプリケーションノートに記載されている内容は製品評価を行う上で参考としていただくためのものです。 そのため、記載している内容については保証をするものではありません。詳細資料につきましてはデータシートをご確認ください。

目次

概要 1
目次 2
1. 製品比較（TB67Z83xxFTG, TB67Z85XXFTG） 5
2. 電源電圧 6
2.1. 電源電圧の動作範囲 6
2.2. 電源投入/遮断方法 6
3. 出力電流 8
4. 制御入力 13
4.1. ENABLE 信号入力 13
4.2. INHx/INLx 入力 13
4.2.1. 6-PWM 入力モード 13
4.2.2. 3-PWM 入力モード 14
4.2.3. Hall 入力モード 14
4.2.4. 独立 PWM モード 15
4.3. 制御 I/F (Hardware) 16
4.4. 制御 I/F (SPI) 16
5. DVDD 端子 17
6. チャージポンプ 17
7. 応用回路例 18
8. 許容損失 19
8.1. 放熱設計 20
9. 参考ランドパターン 21
10. 基板レイアウト例 22
10.1. TB67Z833xFTG / Z853xFTG 22
10.2. TB67Z830xFTG / Z850xFTG 22
記載内容の留意点 23
使用上のご注意およびお願い事項 23
使用上の注意事項 23
使用上の留意点 24
製品取り扱い上のお願い 25

© 2025
Toshiba Electronic Devices & Storage Corporation

図目次

図 2.1 電源投入シーケンス (nFAULT は DVDD に Pull-up) 6
図 2.2 電源構成例 7
図 2.3 抵抗を介して VM に電源供給する構成例 7
図 3.1 Isource = 1 A, H-side 駆動，プラス電流方向 9
図 3.2 Isource = 1 A, H-side 駆動，マイナス電流方向 9
図 3.3 Isource = 120 mA, H-side 駆動，プラス電流方向 9
図 3.4 Isource = 120 mA, H-side 駆動，マイナス電流方向 9
図 3.5 Isource = 30 mA, H-side 駆動，プラス電流方向 9
図 3.6 Isource = 30 mA, H-side 駆動，マイナス電流方向 9
図 3.7 Isource = 1 A, L-side 駆動，プラス電流方向 10
図 3.8 Isource = 1 A, L-side 駆動，マイナス電流方向 10
図 3.9 Isource = 120 mA, L-side 駆動，プラス電流方向 10
図 3.10 Isource = 120 mA, L-side 駆動，マイナス電流方向 10
図 3.11 Isource = 30 mA, L-side 駆動，プラス電流方向 10
図 3.12 Isource = 30 mA, L-side 駆動，マイナス電流方向 10
図 3.13 Isink = 2 A, H-side 駆動，プラス電流方向 11
図 3.14 Isink = 2 A, ,H-side 駆動 マイナス電流方向 11
図 3.15 Isink = 240 mA, H-side 駆動，プラス電流方向 11
図 3.16 Isink = 240 mA, H-side 駆動，マイナス電流方向 11
図 3.17 Isink = 60 mA, H-side 駆動，プラス電流方向 11
図 3.18 Isink = 60 mA H-side 駆動 マイナス電流方向 11
図 3.19 Isink = 2 A, L-side 駆動，プラス電流方向 12
図 3.20 Isink = 2 A, L-side 駆動，マイナス電流方向 12
図 3.21 Isink = 240 mA, L-side 駆動，プラス電流方向 12
図 3.22 Isink = 240 mA, L-side 駆動，マイナス電流方向 12
図 3.23 Isink = 60 mA, L-side 駆動，プラス電流方向 12
図 3.24 Isink = 60 mA, L-side 駆動，マイナス電流方向 12
図 4.1 6-PWM 入力モード波形例 13
図 4.2 3-PWM 入力モード波形例 14
図 4.3 Pull-up 回路例 14
図 4.5 SPI 読み出し波形例 (read address 0101b) 16
図 4.6 SPI 書き込み波形例 (write address 0101b) 16
図 6.1 チャージポンプ回路 17
図 6.2 チャージポンプ動作波形例 17
図 6.3 VCP と VM の関係 (参考データ) 17

© 2025
Toshiba Electronic Devices & Storage Corporation

図 7.1 応用回路例 18
図 8.1 許容損失 20
図 9.1 参考ランドパターン 21
図 10.1 基板レイアウト例 (WQFN40) 22
図 10.2 基板レイアウト例 (VQFN32) 22

表目次

表 1.1 製品比較表 5
表 2.1 電源電圧の動作範囲 6
表 3.1 SPI I/F 版 ゲート駆動電流設定用レジスター 8
表 3.2 ゲート駆動 電流能力設定 8
表 4.1 6-PWM 入力モード 13
表 4.2 3-PWM 入力モード 14
表 4.3 独立 PWM モード 15

© 2025
Toshiba Electronic Devices & Storage Corporation

1. 製品比較（TB67Z83xxFTG, TB67Z85XXFTG）

各製品の主な違いを以下の表に示します。

表 1.1 製品比較表

製品名	レギュレーター電圧	電流センスアンプ	インターフェース	パッケージ
TB67Z830HFTG	3.3 V	0 ch	Hardware	P-VQFN32-0505-0.50-007
TB67Z830SFTG			SPI	
TB67Z833HFTG		3 ch	Hardware	P-WQFN40-0606-0.50-003
TB67Z833SFTG			SPI	
TB67Z850HFTG	5 V	0 ch	Hardware	P-VQFN32-0505-0.50-007
TB67Z850SFTG			SPI	
TB67Z853HFTG		3 ch	Hardware	P-WQFN40-0606-0.50-003
TB67Z853SFTG			SPI	

© 2025
Toshiba Electronic Devices & Storage Corporation

2. 電源電圧

2.1. 電源電圧の動作範囲

表 2.1 電源電圧の動作範囲

項目	記号	動作電源電圧範	絶対最大定格	単位
VM 電源電圧	V_{VM}	8 ~ 75	80	V
VDRAIN 電圧	V_{VDR}	6 ~ 75	80	V

絶対最大定格は瞬時たりとも超えてはならない規格です。

2.2. 電源投入/遮断方法

本 IC は単一電源駆動に対応しています。また、電源電圧低い時の誤動作を防止するため、低電圧誤動作防止回路(UVLO)を内蔵しています。

なお、電源電圧が不安定な電源の立ち上げ/立ち下げ(過渡領域)時には、モーター動作を OFF 状態にすることを推奨します。電源電圧が安定した後に、入力信号を切り替えてモーターを動作させてください。また、同様にモーターが停止してから電源を遮断することを推奨します。

電源投入シーケンスの例を以下に示します。

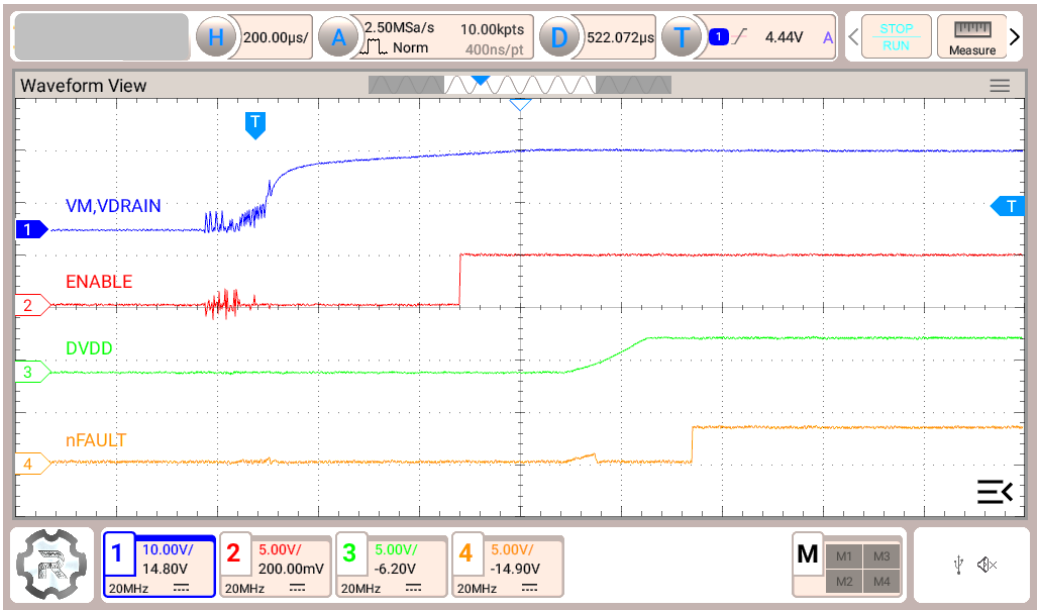
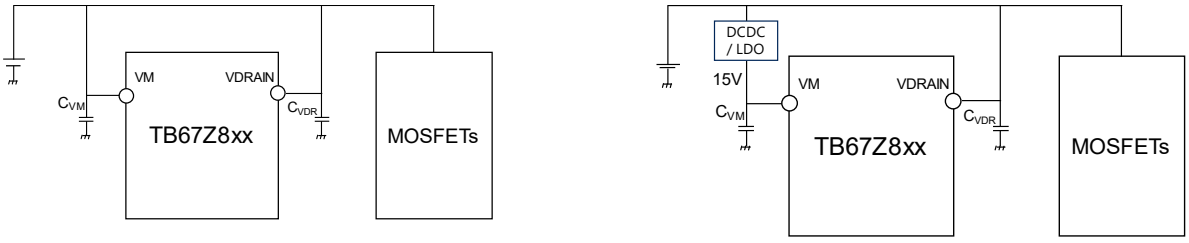


図 2.1 電源投入シーケンス (nFAULT は DVDD に Pull-up)

モーター動作制御信号は、nFUALT が High になってから入力してください。

VM と VDRAIN に別々の電源を印加することも可能です。この場合、IC は VM から電源供給され、チャージポンプの基準電圧は VDRAIN となります。システムの電源電圧が高い場合、二電源構成により IC の消費電力や発熱を低減できます。



単一電源構成の例　　二電源構成の例

図 2.2　電源構成例

二電源構成の場合、外付け MOSFET のゲート駆動電圧を確保するには、VM 電圧は 15V 程度を推奨します。VM 電圧は DCDC コンバーターやリニアレギュレーターから供給する構成や、VDRAIN から抵抗を介して供給する構成などが可能です。

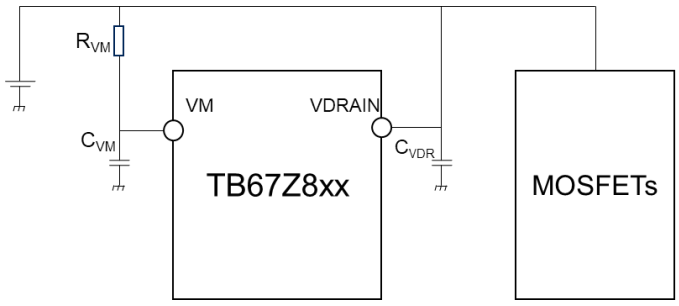


図 2.3　抵抗を介して VM に電源供給する構成例

IC の VM 消費電流と電源ラインの電圧変動を考慮し、VM 端子が 15 V 程度の電圧になるように抵抗を選定してください。

例えば、電源ラインの電圧が 48 V の場合、VM 消費電流が 15 ~ 20 mA のため、1.5 kΩ の抵抗を入れると VM の電圧が 18 ~ 22.5 V になります（電源ラインの電圧変動含まず）。なお、このとき、抵抗の消費電力は $(20\ \text{mA})^2 \times 1.5\ \text{k}\Omega = 0.6\text{W}$ のため、定格 1W 以上の抵抗を推奨します。

© 2025
Toshiba Electronic Devices & Storage Corporation

3. 出力電流

外付け MOSFET の ON と OFF のスピードを制御するため、ゲート駆動電流（ソース電流とシンク電流）能力の調整機能が内蔵されています。ソース電流能力は 10 mA から 1 A まで設定できます。シンク電流能力は 20 mA から 2 A まで設定できます。

SPI I/F 版ではレジスター経由でゲート駆動電流能力を設定できます。Hardware I/F 版では IDRIVE 端子からゲート駆動電流能力を設定できます。

表 3.1 SPI I/F 版 ゲート駆動電流設定用レジスター

レジスター	設定内容
IDRIVEP_HS	High side ゲート駆動ソース電流能力
IDRIVEN_HS	High side ゲート駆動シンク電流能力
IDRIVEP_LS	Low side ゲート駆動ソース電流能力
IDRIVEN_LS	Low side ゲート駆動シンク電流能力

表 3.2 ゲート駆動 電流能力設定

ソース電流能力 (mA)	シンク電流能力 (mA)	SPI I/F 版 レジスター設定値	Hardware I/F 版 IDRIVE
10	20	0000b	Mode 1
30	60	0001b	Mode 2
60	120	0010b	Mode 3
80	160	0011b	—
120	240	0100b	Mode 4
140	280	0101b	—
170	340	0110b	—
190	380	0111b	—
260	520	1000b	Mode 5
330	660	1001b	—
370	740	1010b	—
440	880	1011b	—
570	1140	1100b	Mode 6
680	1360	1101b	—
820	1640	1110b	—
1000	2000	1111b	Mode 7

ゲートの駆動電流は外付け MOSFET の特性に合わせて設定してください。まず、駆動時間内に外付け MOSFET を確実に ON/OFF するために必要なソース・シンク電流能力は以下の式で概算できます。

$$I_{Dirve}(min) = Qg / (t_{DRIVE} - t_{PD}) \quad \cdots (式\ 3.1)$$

Qg: 外付け MOSFET のゲート入力電荷量
t_{DRIVE}: 駆動時間
t_{PD}: 入力伝搬時間

例： TPH1R204PB を駆動する場合、MOSFET の Qg は 44 nC (typ.)のため、
・駆動時間を最長の 4000 ns に設定すると、$I_{Drive}(min)$ = 11.5mA
・駆動時間を最短の 600 ns に設定すると、$I_{Drive}(min)$ = 103.5mA

ただし、MOSFET を ON させる際は、ゲート電圧の上昇に伴ってソース電流能力は低下し、MOSFET を OFF させる際は、ゲート電圧の降下に伴ってシンク電流能力は低下します。さらに、駆動時間、入力伝搬時間、および MOSFET のゲート入力電荷量のバラツキを考慮し、十分なマージンをもって駆動電流を

© 2025
Toshiba Electronic Devices & Storage Corporation

設定してください。

駆動電流が小さすぎると、駆動時間内に MOSFET を確実に ON/OFF できず、ゲート駆動電圧異常が検出される可能性があります。一方、駆動電流が大きすぎると、リンギングや発振、EMI ノイズ特性悪化のリスクがあります。実機で十分に評価のうえ、適切な駆動電流能力に設定してください。

図 3.1 Isource = 1 A, H-side 駆動，プラス電流方向

図 3.2 Isource = 1 A, H-side 駆動，マイナス電流方向

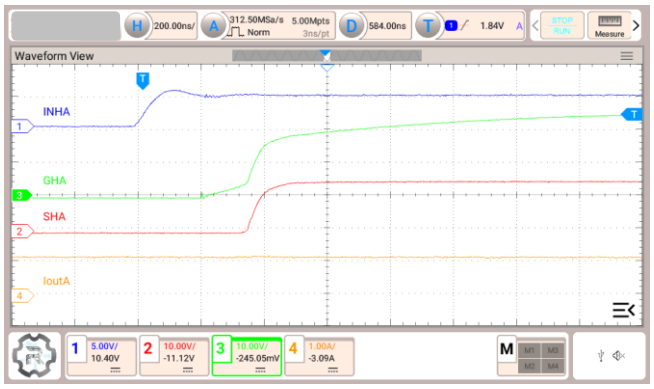


図 3.3 Isource = 120 mA, H-side 駆動，プラス電流方向

図 3.4 Isource = 120 mA, H-side 駆動，マイナス電流方向

図 3.5 Isource = 30 mA, H-side 駆動，プラス電流方向

図 3.6 Isource = 30 mA, H-side 駆動，マイナス電流方向

© 2025
Toshiba Electronic Devices & Storage Corporation

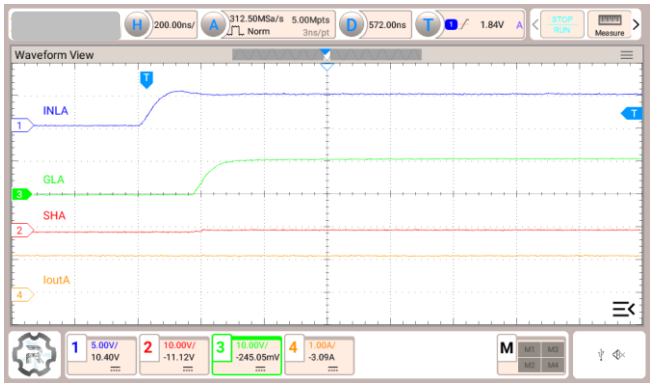


図 3.7 Isource = 1 A, L-side 駆動，プラス電流方向

図 3.8 Isource = 1 A, L-side 駆動，マイナス電流方向

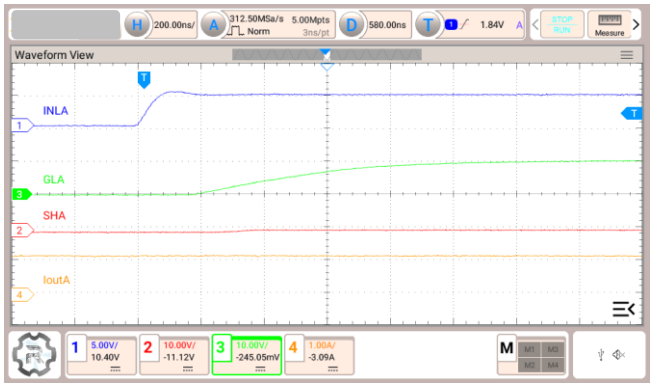


図 3.9 Isource = 120 mA, L-side 駆動，プラス電流方向

図 3.10 Isource = 120 mA, L-side 駆動，マイナス電流方向

図 3.11 Isource = 30 mA, L-side 駆動，プラス電流方向

図 3.12 Isource = 30 mA, L-side 駆動，マイナス電流方向

© 2025
Toshiba Electronic Devices & Storage Corporation

図 3.13 Isink = 2 A, H-side 駆動, プラス電流方向

図 3.14 Isink = 2 A, ,H-side 駆動 マイナス電流方向

図 3.15 Isink = 240 mA, H-side 駆動, プラス電流方向

図 3.16 Isink = 240 mA, H-side 駆動, マイナス電流方向

図 3.17 Isink = 60 mA, H-side 駆動, プラス電流方向

図 3.18 Isink = 60 mA H-side 駆動 マイナス電流方向

© 2025
Toshiba Electronic Devices & Storage Corporation

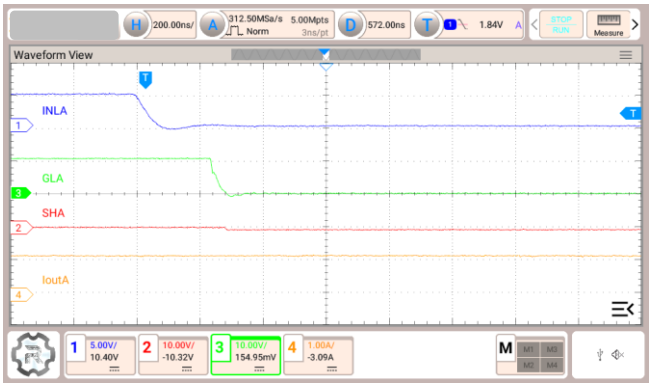


図 3.19 Isink = 2 A, L-side 駆動，プラス電流方向

図 3.20 Isink = 2 A, L-side 駆動，マイナス電流方向

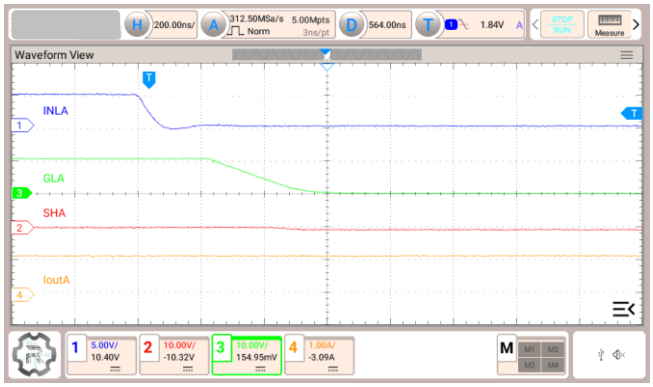


図 3.21 Isink = 240 mA, L-side 駆動，プラス電流方向

図 3.22 Isink = 240 mA, L-side 駆動，マイナス電流方向

図 3.23 Isink = 60 mA, L-side 駆動，プラス電流方向

図 3.24 Isink = 60 mA, L-side 駆動，マイナス電流方向

© 2025
Toshiba Electronic Devices & Storage Corporation

4. 制御入力

4.1. ENABLE 信号入力

ENABLE 端子が 40 µs 以上 Low 状態を維持すると、IC はスタンバイモードに移行します。ENABLE 端子が Low の期間が 5 ~ 40 µs の場合は、エラーリセットパルスとして認識し、異常状態のフラグを解除しますが、スタンバイモードには移行しません。

なお、上記の時間は内部発振器の周波数(fosc)に依存します。fosc が 20 MHz の場合、エラーリセットパルスとして認識される時間は 5 ~ 40 µs です。fosc が高い場合、この時間が短くなります。fosc のバラツキ範囲を考慮し、ENABLE 信号を制御してください。

4.2. INHx/INLx 入力

INHx と INLx 端子で各ゲート駆動出力端子(GHx / GLx)の状態を制御できます。本 IC では 4 つのモードに対応しています。

4.2.1. 6-PWM 入力モード

6-PWM 入力モードはよく使われるモードです。INHx と INLx 端子の入力により、3 つのハーフ ブリッジをそれぞれ Low、High とハイインピーダンス(Hi-Z)の 3 つの状態に制御できます。INHx/INLx と GHx/GLx の関係は以下に示します。

表 4.1 6-PWM 入力モード

INLx	INHx	GLx	GHx	SHx
L	L	L	L	Hi-Z
L	H	L	H	H
H	L	H	L	L
H	H	L	L	Hi-Z

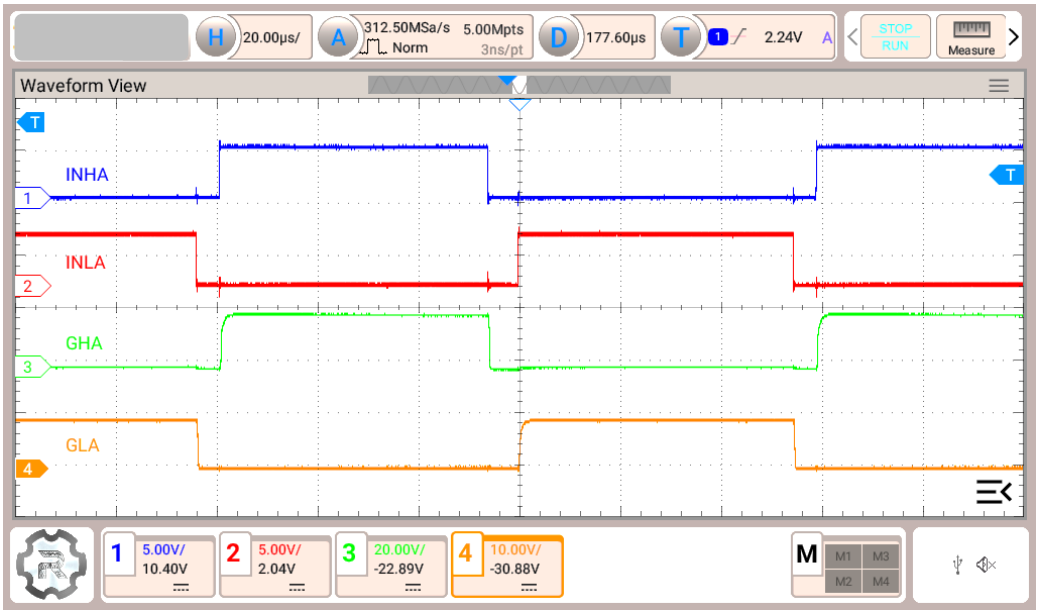


図 4.1 6-PWM 入力モード波形例

INHx/INLx 端子のノイズ対策として、端子と GND 間にコンデンサー(1000 pF 程度)の追加を検討してください。

4.2.2. 3-PWM 入力モード

3-PWM 入力モードでは、INHx 端子により各ハーフブリッジを Low と High の 2 つの状態に制御できます。INLx 端子によりハーフブリッジをハイインピーダンス(Hi-Z)の状態に制御できます。

表 4.2 3-PWM 入力モード

INLx (Enable)	INHx (PWM)	GLx	GHx	SHx
L	X	L	L	Hi-Z
H	L	H	L	L
H	H	L	H	H

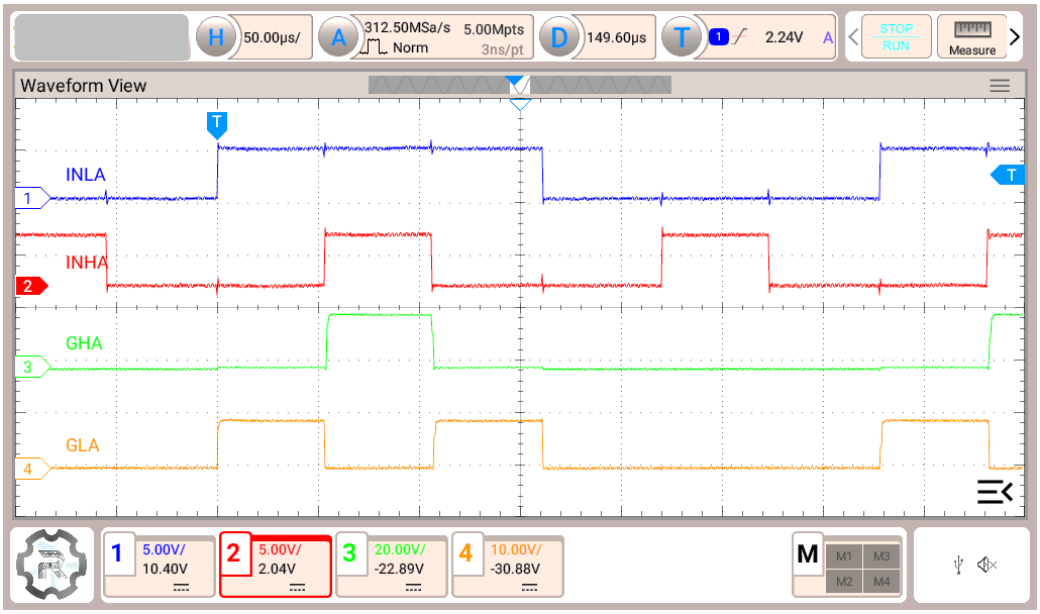


図 4.2 3-PWM 入力モード波形例

INHx/INLx 端子のノイズ対策として、端子と GND 間にコンデンサー(1000 pF 程度)の追加を検討してください。

4.2.3. Hall 入力モード

Hall 入力モードでは、INLA、INHB と INLB 端子に 3 相の Hall 信号を入力するほか、INHA 端子に PWM の周波数と PWM Duty、INHC 端子に回転方向信号を入力することで、矩形波駆動(120 度通電)を簡単に実現できます。また、INLC 端子により BRAKE の制御もできます。

詳細はデータシート「11.1.1.3. Hall 入力モード」を参照してください。

オープンコレクタ出力の Hall IC からの Hall 信号を使用する場合、Pull up 回路が必要です、またノイズ対策として、端子と GND 間にコンデンサー(100 ~1000 pF)の追加を検討してください。

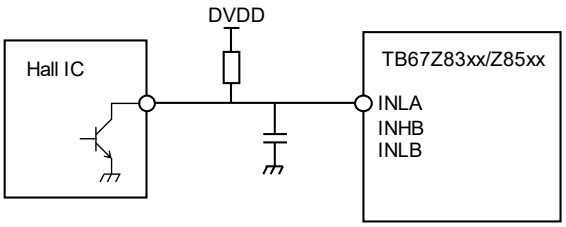


図 4.3 Pull-up 回路例

4.2.4. 独立 PWM モード

独立 PWM モードでは、ハイサイドとローサイドのゲートドライバーを個別に制御できます。

表 4.3 独立 PWM モード

INLx	INHx	GLx	GHx
L	L	L	L
L	H	L	H
H	L	H	L
H	H	H	H

独立 PWM モードでは、同じハーフブリッジのハイサイドとローサイドを同時に使用する場合、誤検出を避けるために VDS 監視機能を無効にしてください。

INHx/INLx 端子のノイズ対策として、端子と GND 間にコンデンサー(1000 pF 程度)の追加を検討してください。

© 2025
Toshiba Electronic Devices & Storage Corporation

4.3. 制御 I/F (Hardware)

Hardware I/F 版では、GAIN、IDRIVE、MODE、および VDS の 4 つの端子を使用して IC の機能を制御します。また、IC の DVDD や AGND とショート、または抵抗を介して接続することで機能を設定できますので、外部電圧を直接印加する必要はありません。

端子のノイズ対策として、端子と GND 間にコンデンサー(1000 pF 程度)の追加を検討してください。

4.4. 制御 I/F (SPI)

SPI I/F 版では、nCS、SCLK、SDI および SDO の 4 つの端子を使用して IC と通信し、IC の機能を制御します。

nCS はチップセレクト端子で、Low の時に通信が有効になります。SCLK はクロック信号の入力端子、SDI はデータの入力端子、SDO はデータの出力端子です。

nCS が High の間は、SCLK と SDI の入力が無視されます。また、この間 SDO 端子が Hi-Z となります。nCS が High から Low、または Low から High への状態遷移中には、SCLK は Low を維持してください。さらに、2 回の通信の間には、nCS を 400 ns 以上 High にしてください。

SDI からの入力データは、1 ビットの指令、4 ビットのアドレス、そして 11 ビットのデータで構成されています。最初の 1 ビット(RW)は書き込み・読み出し指令で、RW = 0b は書き込み、RW = b1 は読み出しとなります。次の 4 ビットは目標レジスターのアドレスです。最後の 11 ビットはデータの内容です。

SDO からの出力データは、最初の 5 ビットは Don't care ビット、残り 11 ビットはレジスターの内容となります。

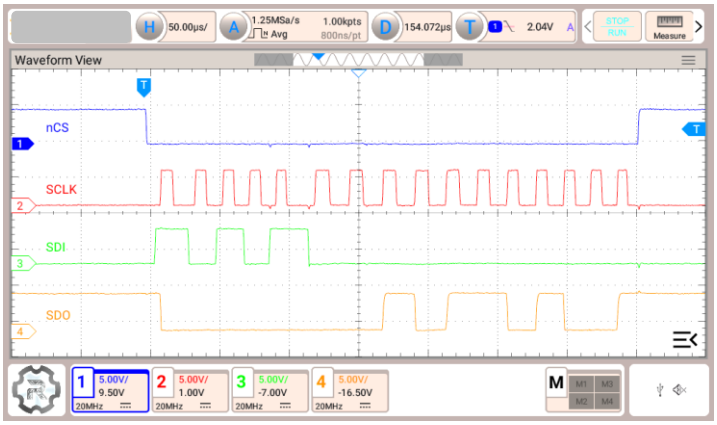


図 4.4 SPI 読み出し波形例 (read address 0101b)

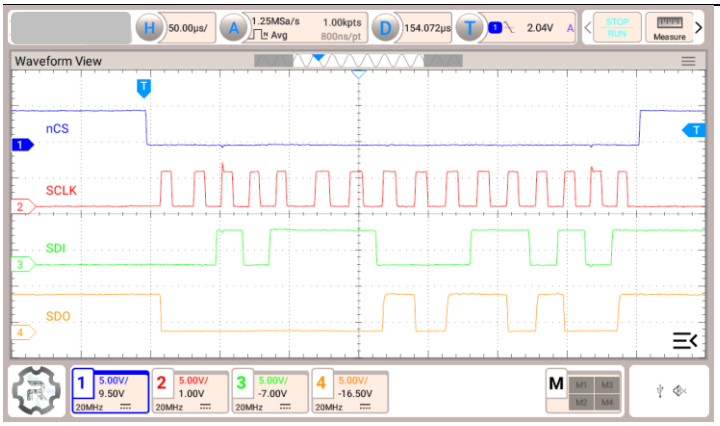


図 4.5 SPI 書き込み波形例 (write address 0101b)

5. DVDD 端子

DVDD 端子は内蔵レギュレーターの出力端子です。TB67Z83xxFTG の場合、出力電圧は 3.3 V (typ.)、TB67Z85xxFTG の場合、出力電圧は 5 V (typ.)となります。

内蔵レギュレーターを安定化させるため、DVDD と AGND の間に 1 µF、耐圧 6.3 V 以上、X5R または X7R 温特のセラミックコンデンサーを追加し、IC の近くに配置してください。

レギュレーターを外部回路の電源として使用する場合、出力電流は 30 mA 以内にしてください。また、レギュレーターの消費電力により IC が発熱することがありますので、温度の絶対最大定格にも注意してください。

6. チャージポンプ

ハイサイド外付け MOSFET の駆動用電源を生成するため、チャージポンプ回路を内蔵しています。チャージポンプの動作は次のとおりです。

まずは図中青の矢印で示した経路で、VDRAIN から供給される電荷を C1 (フライングキャパシター) にチャージします。次に、赤の矢印で示した経路で、C1 の下端 CPL を VM の電圧まで持ち上げます。C1 の両端はすでにチャージされた電位差を保持するため、上端の CPH も CPL と同じだけ昇圧され、その電圧を C2 にチャージします。VCP 端子の電圧が VDRAIN+11 V 以上になると、チャージポンプの動作が停止します。

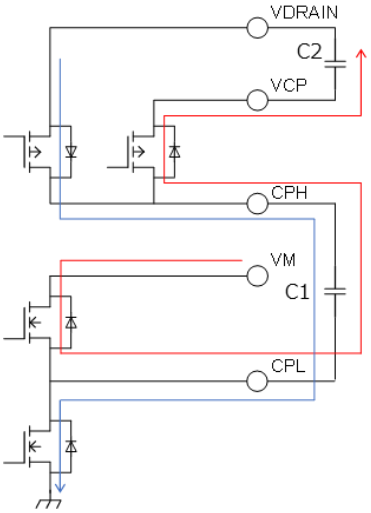


図 6.1 チャージポンプ回路

図 6.2 チャージポンプ動作波形例

チャージポンプの電圧は VM に依存します。VM 電圧が 12 V 未満の場合、チャージポンプ電圧は VM 電圧に応じて低下します。

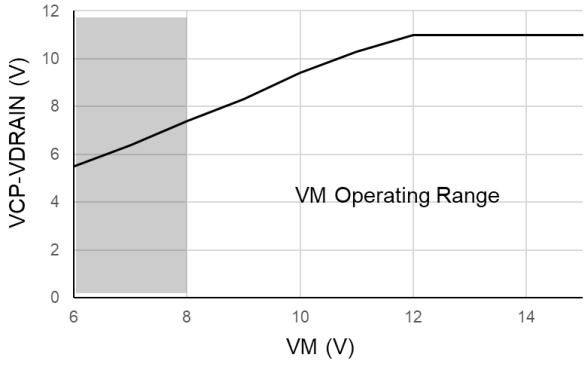
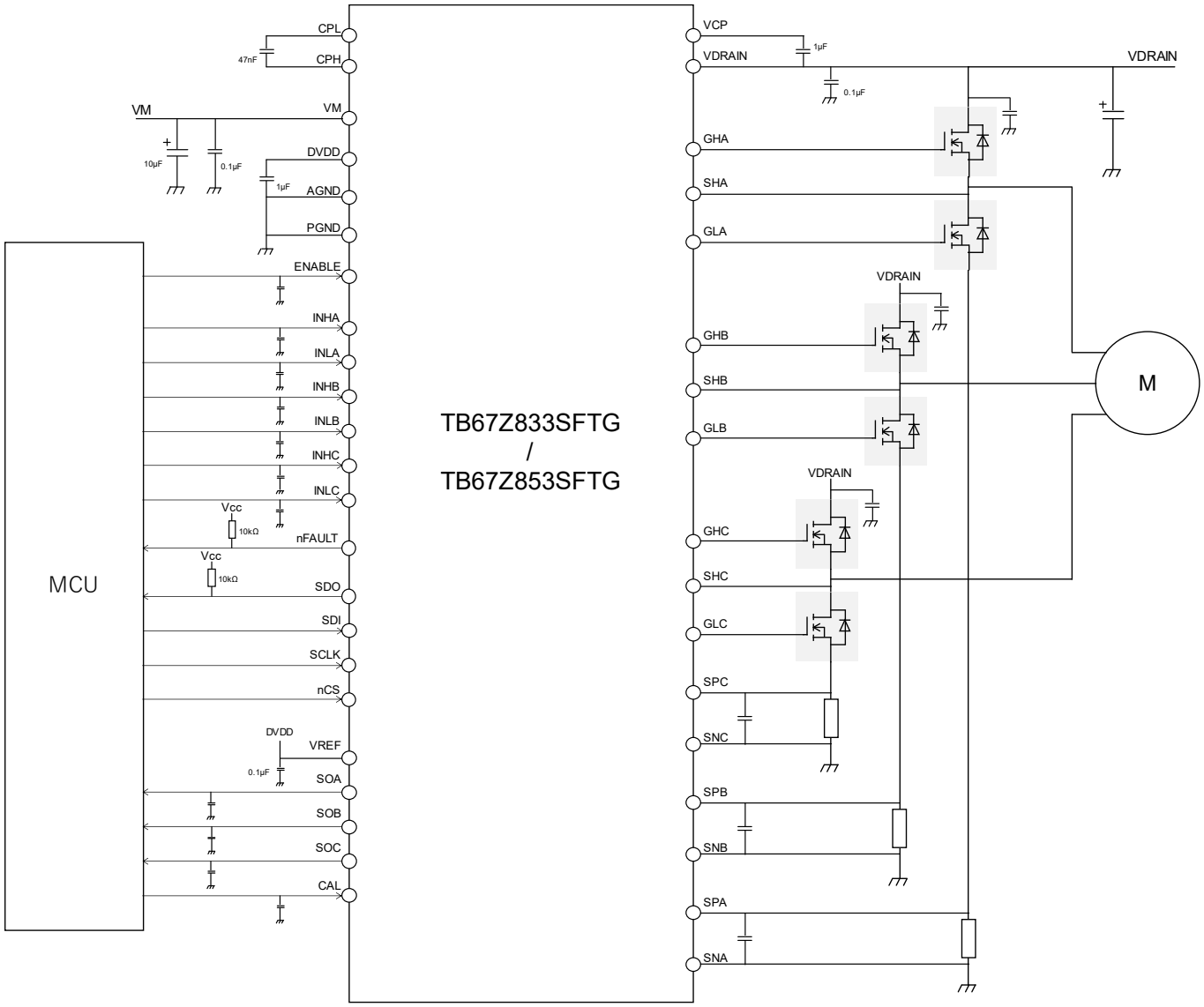


図 6.3 VCP と VM の関係 (参考データ)

7. 応用回路例



注: 必要に応じて各入力端子にノイズ除去用のコンデンサーを追加してください。

注: 端子間ショートおよび出力の天絡、地絡時に IC の破壊、発火および周辺部品に過電圧、過電流が加わる恐れがありますので、特に、出力ライン、VM、VDRAIN、GND ラインの設計は十分注意してください。また、IC を回転差し（逆差し）した場合にも、同様に破壊、発火の恐れがありますので注意してください。

注: 応用回路例は量産設計を保証するものではありません。量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものではありません。

図 7.1 応用回路例

8. 許容損失

IC が消費する電力については、大枠、「IC 内部ロジックおよびアナログ回路の消費電力」、「ゲート駆動部の消費電力」と「レギュレーターの消費電力」の 3 つの部分に分けることができます。

$P_{(Total)} = P_{(Inter)} + P_{(Gate)} + P_{(DVDD)}$

・IC 内部ロジックおよびアナログ回路の消費電力は、下記の式で概算できます。

$P_{(Inter)} = P_{(VM)} + P_{(VDRAIN)}$
$= V_{VM} \times I_{VM} + V_{VDRAIN} \times I_{VDRAIN}$ ・・・(式 8.1)

・ゲート駆動部の消費電力は、下記の式で概算できます。

$P_{(Gate)} = P_{(HS)} + P_{(LS)}$
$= V_{VCP} \times I_{GATE_HS} + V_{VM} \times I_{GATE_LS}$ ・・・(式 8.2)

ゲート駆動部の平均駆動電流 I_{GATE_xx} は、MOSFET のゲート入力電荷量(Qg)、PWM 周波数、および駆動方式に依存します。

同期整流の矩形波駆動(120 度通電)の場合、$I_{GATE_xx} = Qg \times f_{PWM}$ 。

2 相変調の正弦波駆動(180 度通電)の場合、$I_{GATE_xx} = 2 \times Qg \times f_{PWM}$ 。

なお、I_{GATE_xx} は動作範囲の 25 mA 以内で使用してください。PWM 周波数が 20kHz の場合、矩形波駆動(120 度通電)の場合、Qg が 1250 nC 未満の MOSFET、2 相変調の正弦波駆動(180 度通電)の場合、Qg が 625 nC 未満の MOSFET を使用してください。

・レギュレーターの消費電力は、下記の式で概算できます。

$P_{(DVDD)} = (V_{VM} - V_{DVDD}) \times I_{DVDD}$ ・・・(式 8.3)

TB67Z83xxFTG の場合、VM = VDRAIN = 24V、外付け MOSFET は TPH1R204PB (Qg = 44 nC)、20 kHz の 2 相変調正弦波駆動、さらに DVDD から 5 mA の電流を外部供給する条件において、IC の消費電力は以下のように概算できます。

$P_{(Inter)} = 24\ V \times 15\ mA + 24\ V \times 4\ mA = 0.45\ W$
$P_{(Gate)} = (24\ V + 11\ V) \times (2 \times 44\ nC \times 20\ kHz) + 24\ V \times (2 \times 44\ nC \times 20\ kHz) = 0.10\ W$
$P_{(DVDD)} = (24\ V - 3.3\ V) \times 5\ mA = 0.10\ W$
$P_{(Total)} = P_{(Inter)} + P_{(Gate)} + P_{(DVDD)} = 0.66\ W$

© 2025
Toshiba Electronic Devices & Storage Corporation

8.1. 放熱設計

IC を使用する際には、いかなる場合でも規定された接合温度（T_j）を超えることのないように、適切に放熱設計を行ってください。

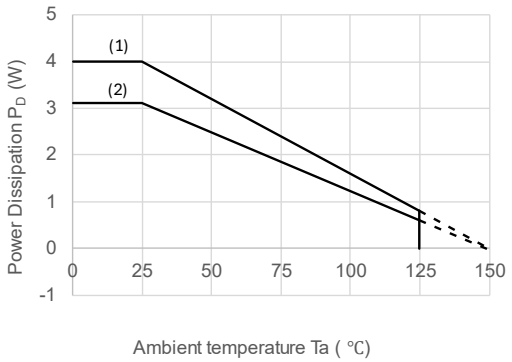
$T_j = P_{(Total)} \times R_{th\ (j\text{-}a)} + Ta$

$R_{th\ (j\text{-}a)}$:　接合部から周囲までの熱抵抗

Ta:　周囲温度

また、$R_{th\ (j\text{-}a)}$はデバイス周辺の状況に影響を受けます。

上記計算値を参考に、基板などにおける熱設計に関して十分実装評価を行った上、マージンを持って設計していただきますようお願いします。



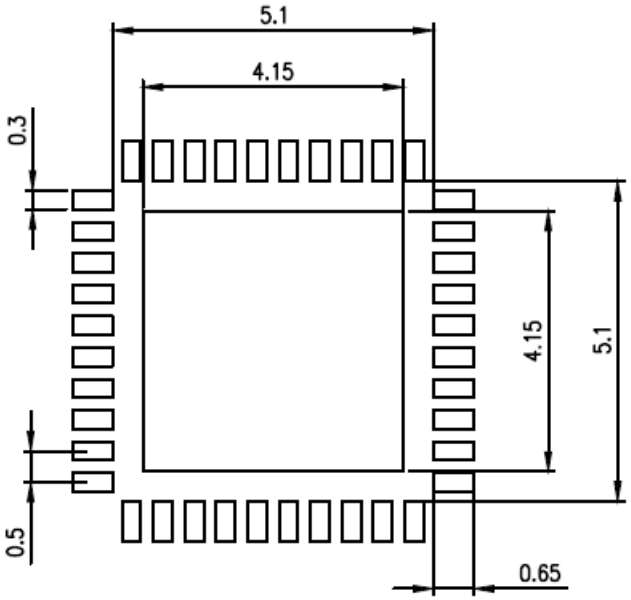
(1) WQFN40　JEDEC 準拠 4 層基板実装時(Ta = 25 °C)　$R_{th\ (j\text{-}a)}$ = 31°C/W
(2) VQFN32　JEDEC 準拠 4 層基板実装時(Ta = 25 °C)　$R_{th\ (j\text{-}a)}$ = 40°C/W

図 8.1　許容損失

9. 参考ランドパターン

P-WQFN40-0606-0.50-003

unit: mm



P-VQFN32-0505-0.50-007

unit: mm

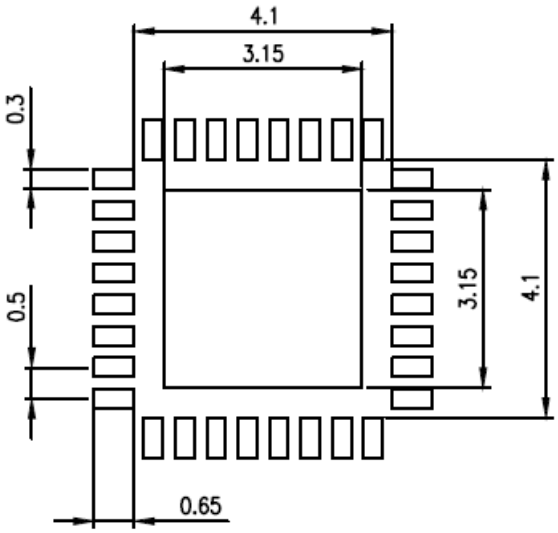


図 9.1 参考ランドパターン

注意

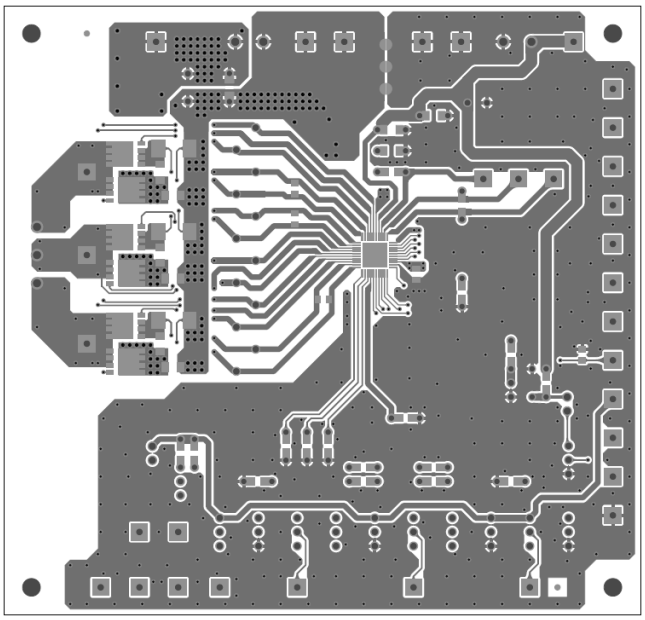
・特に表示がない限り、寸法数字の単位はミリメートルです。
・本資料は JEITA ET-7501 Level3 に準じた参照用の図です。
当社は、図および情報の正確性、完全性に関して一切の保証を致しません。
・お客様にて各種条件(はんだ付け条件など)を十分評価し、お客様の責任において
調整を行ってください。
・本資料の図は実際の形状や寸法を正確に示すものではありません。図から採寸などで
現品の寸法を見積もるなど、その値で設計しないでください。
・設計および使用に際しては、本製品に関する最新の情報および本製品が使用される
機器の取扱説明書などをご確認の上、これに従ってください。

© 2025
Toshiba Electronic Devices & Storage Corporation

10. 基板レイアウト例

10.1. TB67Z833xFTG / Z853xFTG

表



裏

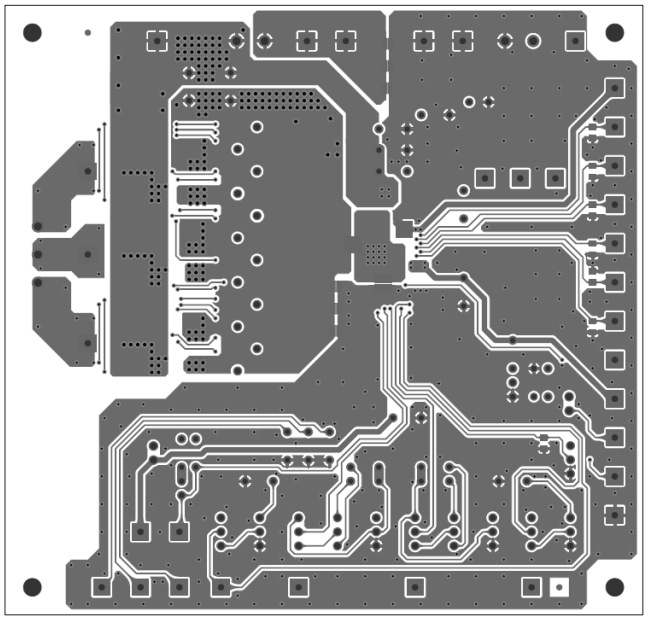
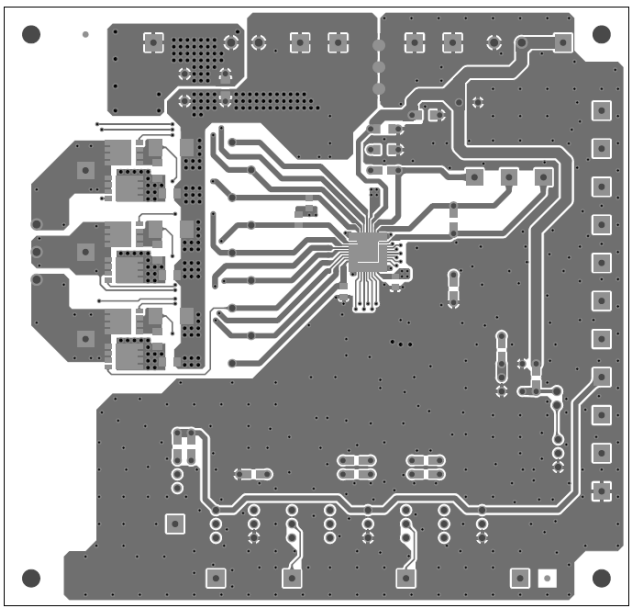


図 10.1 基板レイアウト例 (WQFN40)

10.2. TB67Z830xFTG / Z850xFTG

表



裏

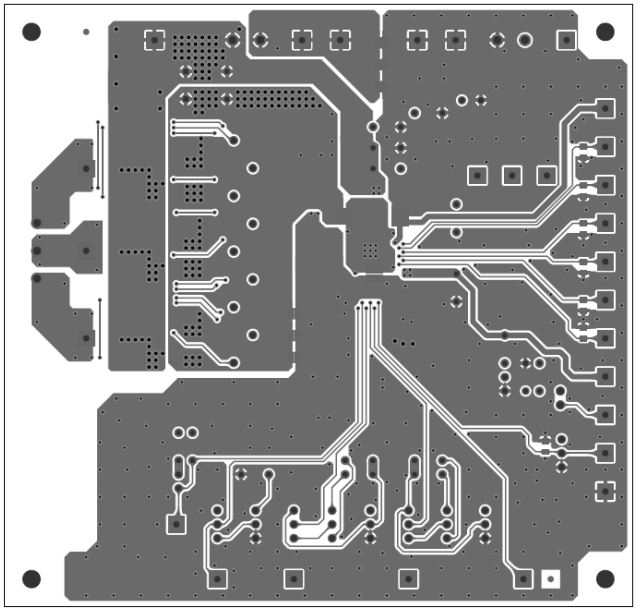


図 10.2 基板レイアウト例 (VQFN32)

記載内容の留意点

1. **ブロック図**
ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

2. **等価回路**
等価回路は、回路を説明するため、一部省略・簡略化している場合があります。

3. **タイミングチャート**
タイミングチャートは機能･動作を説明するため、単純化している場合があります。

4. **応用回路例**
応用回路例は、参考例であり、量産設計に際しては、十分な評価を行ってください。
また、工業所有権の使用の許諾を行うものではありません。

使用上のご注意およびお願い事項

使用上の注意事項

(1) 絶対最大定格は複数の定格の、どの 1 つの値も瞬時たりとも超えてはならない規格です。
複数の定格のいずれに対しても超えることができません。絶対最大定格を超えると破壊、損傷および劣化の原因となり、破裂・燃焼による傷害を負うことがあります。

(2) 過電流の発生や IC の故障の場合に大電流が流れ続けないように、適切な電源ヒューズを使用してください。IC は絶対最大定格を超えた使い方、誤った配線、および配線や負荷から誘起される異常パルスノイズなどが原因で破壊することがあり、この結果、IC に大電流が流れ続けることで、発煙・発火に至ることがあります。破壊における大電流の流出入を想定し、影響を最小限にするため、ヒューズの容量や溶断時間、挿入回路位置などの適切な設定が必要となります。

(3) モーターの駆動など、コイルのような誘導性負荷がある場合、ON 時の突入電流や OFF 時の逆起電力による負極性の電流に起因するデバイスの誤動作あるいは破壊を防止するための保護回路を接続してください。IC が破壊した場合、傷害を負ったり発煙・発火に至ったりすることがあります。
保護機能が内蔵されている IC には、安定した電源を使用してください。電源が不安定な場合、保護機能が動作せず、IC が破壊することがあります。IC の破壊により、傷害を負ったり発煙・発火に至ったりすることがあります。

(4) デバイスの逆差し、差し違い、または電源のプラスとマイナスの逆接続はしないでください。電流や消費電力が絶対最大定格を超え、破壊、損傷および劣化の原因になるだけでなく、破裂・燃焼により傷害を負うことがあります。なお、逆差しおよび差し違いのままで通電したデバイスは使用しないでください。

© 2025
Toshiba Electronic Devices & Storage Corporation

使用上の留意点

(1) 過電流検出回路

過電流検出回路はどのような場合でも IC を保護するわけではありません。動作後は、速やかに過電流状態を解除するようお願いします。
絶対最大定格を超えた場合など、ご使用方法や状況により、過電流制限回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。また、動作後、長時間過電流が流れ続けた場合、ご使用方法や状況によっては、IC が発熱などにより破壊することがあります。

(2) 熱遮断回路

熱遮断回路 (通常: サーマルシャットダウン回路) は、どのような場合でも IC を保護するわけではありません。動作後は、速やかに発熱状態を解除するようお願いします。
絶対最大定格を超えて使用した場合など、ご使用法や状況により、熱遮断回路が正常に動作しなかったり、動作する前に IC が破壊したりすることがあります。

(3) 放熱設計

パワーアンプ、レギュレーター、ドライバーなどの、大電流が流出入する IC の使用に際しては、適切な放熱を行い、規定接合温度 (T_j) 以下になるように設計してください。これらの IC は通常使用時でも、自己発熱をします。IC 放熱設計が不十分な場合、IC の寿命の低下・特性劣化・破壊が発生することがあります。また、IC の発熱に伴い、周辺に使用されている部品への影響も考慮して設計してください。

(4) 逆起電力

モーターを逆転やストップ、急減速を行った場合に、モーターの逆起電力の影響でモーターから電源へ電流が流れ込みますので、電源の Sink 能力が小さい場合、IC の電源端子、出力端子が定格以上に上昇する恐れがあります。逆起電力により電源端子、出力端子が定格電圧を超えないように設計してください。

© 2025
Toshiba Electronic Devices & Storage Corporation

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウエア、ソフトウエアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウエア・ソフトウエア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

© 2025
Toshiba Electronic Devices & Storage Corporation